

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6754833号
(P6754833)

(45) 発行日 令和2年9月16日(2020.9.16)

(24) 登録日 令和2年8月26日(2020.8.26)

(51) Int.Cl.

F 1

HO 1 C 3/00 (2006.01)
HO 1 C 13/00 (2006.01)
GO 1 R 15/00 (2006.01)HO 1 C 3/00
HO 1 C 13/00
GO 1 R 15/00Z
J
500

請求項の数 19 (全 15 頁)

(21) 出願番号 特願2018-522566 (P2018-522566)
 (86) (22) 出願日 平成28年10月26日 (2016.10.26)
 (65) 公表番号 特表2018-537851 (P2018-537851A)
 (43) 公表日 平成30年12月20日 (2018.12.20)
 (86) 國際出願番号 PCT/US2016/058809
 (87) 國際公開番号 WO2017/075016
 (87) 國際公開日 平成29年5月4日 (2017.5.4)
 審査請求日 令和1年10月24日 (2019.10.24)
 (31) 優先権主張番号 14/928,893
 (32) 優先日 平成27年10月30日 (2015.10.30)
 (33) 優先権主張国・地域又は機関
米国(US)

(73) 特許権者 510060327
ヴィシェイ デール エレクトロニクス
エルエルシー
アメリカ合衆国 ネブラスカ州 6860
2 コロンバス 23 ストリート 11
22
(74) 代理人 100079980
弁理士 飯田 伸行
(74) 代理人 100167139
弁理士 飯田 和彦
(72) 発明者 スミス, クラーク
アメリカ合衆国 ネブラスカ州 6860
1, コロンバス, 37 アベニュー 29
80

最終頁に続く

(54) 【発明の名称】表面実装抵抗器および製造方法

(57) 【特許請求の範囲】

【請求項 1】

抵抗器において、

抵抗素子を有し、

ヒートスプレッダーとして、接着材を介して前記抵抗素子の上面に熱的に結合した且つ誘電体で相互に電気的絶縁をした第1および第2の導電素子があって、前記第1および第2の導電素子は、その上部に段差付きあるいは傾斜角または丸みのある外側の側部を、夫々、第1の前記側部あるいは第2の前記側部として備え、そして、

前記第1の前記側部の面を覆うように配置した第1メッキ層と、

前記第2の前記側部の面を覆うように配置した第2メッキ層と、

を有することを特徴とする抵抗器。

【請求項 2】

前記第1の導電素子は、内側部分が第1の厚さであり、且つ外側部分が第2の厚さであり、そして、前記第1の厚さが前記第2の厚さよりも大きく、さらに、

前記第2の導電素子は、内側部分が第一の厚さであり、且つ外側部分が第二の厚さであり、そして、前記第一の厚さが前記第二の厚さよりも大きい請求項1に記載の抵抗器。

【請求項 3】

前記第1メッキ層の少なくとも一部は、外側の前記側部にある前記上部に沿って第1導電層の形状に繋がり、そして、前記第2メッキ層の少なくとも一部は、外側の前記側部にある前記上部に沿って第2導電層の形状に繋がる請求項1に記載の抵抗器。

10

20

【請求項 4】

前記第 1 および第 2 の導電素子と前記抵抗素子との間にのみ前記接着材を設けた請求項 1 に記載の抵抗器。

【請求項 5】

前記第 1 の導電素子は、その内側部分で幅を広くして且つその外側部分で幅を狭くして、そして、

前記第 2 の導電素子は、その内側部分で幅を広くして且つその外側部分で幅を狭くする請求項 1 に記載の抵抗器。

【請求項 6】

前記第 1 メッキ層の少なくとも一部は、前記上部に沿って第 1 導電層の形状に繋がり、10
そして、前記第 2 メッキ層の少なくとも一部は、前記上部に沿って第 2 導電層の形状に繋がる請求項 5 に記載の抵抗器。

【請求項 7】

第 1 誘電体が前記抵抗器の上側の少なくとも一部を被覆し、そして、第 2 誘電体が前記抵抗器の底側の少なくとも一部を被覆する請求項 1 に記載の抵抗器。

【請求項 8】

前記抵抗素子を銅ニッケルマンガン (CuNiMn)、ニッケルクロムアルミニウム (NiCrAl)、あるいは、ニッケルクロム (NiCr) から構成した請求項 1 に記載の抵抗器。20

【請求項 9】

さらに、前記抵抗素子の第 1 外縁部に隣接する前記抵抗素子の底面に沿って位置決めした第 1 導電層、および、前記抵抗素子の第 2 外縁部に隣接する前記抵抗素子の底面に沿って位置決めした第 2 導電層を有する請求項 1 に記載の抵抗器。

【請求項 10】

前記導電素子を銅あるいはアルミニウムを含む請求項 1 に記載の抵抗器。

【請求項 11】

接着材を使用して、ヒートスプレッダーを有する導体を抵抗素子の上面に積層する工程

前記導体をマスキングし、パターン化して前記導体を複数の導電素子に分割する工程、
前記複数の導電素子の夫々は互いの電気的絶縁をするために少なくとも前記複数の導電素子の上に誘電体を設ける工程。30

上部が段差付きあるいは傾斜角または丸みのある外側側部を持つ前記導体の夫々を形成する工程、

前記導電素子および前記抵抗素子の側面に第 1 および第 2 のメッキ層をメッキによって設層し、前記抵抗素子を前記複数の導電素子に熱的に結合する工程、

を有することを特徴とする抵抗器の製造方法。

【請求項 12】

抵抗器であって、

抵抗素子が、取り付け用の回路基板から離間した位置に設けた上面、および底面と第 1 側面とこの第 1 側面に対向する第 2 側面とを有しており、40

第 1 導電素子が、前記抵抗素子の前記第 1 側面に隣接する前記上面に接着材によって熱的に結合されたヒートスプレッダーであり、この第 1 導電素子が外側側部を有し、さらにこの第 1 導電素子が、段差付きあるいは傾斜角または丸みのある前記外側側部に隣接する上部部位を有し、

第 2 導電素子が、前記抵抗素子の前記第 2 側面に隣接する前記上面に接着材によって熱的に結合されたヒートスプレッダーであり、この第 2 導電素子が外側側部を有し、さらにこの第 2 導電素子が、段差付きあるいは傾斜角または丸みのある前記外側側部に隣接する上部部位を有し、

そして、

前記第 1 導電素子と前記第 2 導電素子との間には間隙が設けられており、50

前記抵抗器の前記第1側面を被覆する第1メッキ層があつて、
 前記抵抗器の前記第2側面を被覆する第2メッキ層があつて、
 前記第1導電素子および前記第2導電素子の前記上部部位を被覆し、且つ前記第1導電素子と前記第2導電素子との間の間隙を充填する第1誘電体、および
 少なくとも前記抵抗器の前記底面の一部を被覆する第2誘電体を有することを特徴とする抵抗器。

【請求項13】

前記第1導電素子は、内側部分が第1の厚さであり、且つ外側部分が第2の厚さであり、前記第1の厚さが前記第2の厚さよりも大きく、さらに、
 前記第2導電素子は、内側部分が第一の厚さであり、且つ外側部分が第二の厚さである、前記第一の厚さが前記第二の厚さよりも大きい請求項12に記載の抵抗器。

10

【請求項14】

前記第1導電素子は、その内側部分で幅を広くして且つその外側部分で幅を狭くして、そして、

前記第2導電素子は、その内側部分で幅を広くして且つその外側部分で幅を狭くする請求項12に記載の抵抗器。

【請求項15】

前記第1メッキ層の少なくとも一部は、前記外側側部の前記上部部位に沿って第1導電層の形状に繋がり、そして、前記第2メッキ層の少なくとも一部は、前記外側側部の前記上部部位に沿って第2導電層の形状に繋がる請求項14に記載の抵抗器。

20

【請求項16】

前記第1誘電体が前記接着材の少なくとも一部を被覆する請求項13に記載の抵抗器。

【請求項17】

前記第1導電素子は、前記抵抗素子に向けて延ばして、前記第1側面の部位に隣接する下方部分と外面とを有し、そして、

前記第2導電素子は、前記抵抗素子に向けて延ばして、前記第2側面の部位に隣接する下方部分と外面とを有する請求項12に記載の抵抗器。

【請求項18】

さらに、前記抵抗素子の前記第1側面に隣接する前記抵抗素子の前記底面に沿って設けた第1導電層、および、前記抵抗素子の前記第2側面に隣接する前記抵抗素子の前記底面に沿って設けた第2導電層を有する請求項12に記載の抵抗器。

30

【請求項19】

抵抗器の製造方法であつて、

回路基板から離間配置される抵抗素子の上面にヒートプレッダーを有する導体の夫々が、段差付きまたは傾斜角あるいは丸みのある上部部分を有しており、そしてこの導体を接着材の使用で積層する工程、

前記導体をマスキングし、パターン化してこの導体を複数の導電素子に分割する工程、

前記抵抗器の各側面に沿って前記抵抗器をメッキ層によってメッキする工程、

少なくとも前記複数の導電素子に誘電体を設層して、これら複数の導電素子を相互に電気的絶縁をする工程、

40

を有することを特徴とする抵抗器の製造方法。

【発明の詳細な説明】

【関連出願】

【0001】

本発明は2015年10月30日を出願日とする米国特許出願第14/928,893号の優先権を主張する出願である。この米国特許出願の全内容については、本明細書に援用するものとする。

【技術分野】

【0002】

本発明は電子部品分野、より具体的に抵抗器および抵抗器の製造分野に関する。

50

【背景技術】**【0003】**

抵抗器は、電気エネルギーを熱に変換することによって電気抵抗を確保するために回路に使用される受動素子 (passive components) である。なお、この熱は放散する。抵抗器の場合、電流制限、分圧、電流レベルの検出、信号レベルの調節、能動要素のバイアス化などの多くの目的を対象とする電気回路に使用することができる。高電力抵抗器の場合、自動車制御装置などの用途において必要とされるもので、このような抵抗器は高ワット数の電力を放散することが必要な場合がある。また、これら抵抗器が比較的に高い抵抗値をもつ必要がある場合、きわめて薄い抵抗素子を支持する必要がある上に、長期間にわたってフルパワー負荷の下で抵抗器の抵抗値を維持できなければならない。

10

【発明の概要】**【0004】**

以下、本発明の抵抗器および抵抗器の製造方法について説明する。

【0005】

本発明の一実施態様に従って構成した抵抗器は、抵抗素子および複数の分離された導電素子 (conductive elements) を有する。これら複数の導電素子は誘電体によって相互に電気的に絶縁することができ、各導電素子と抵抗素子の表面との間に設層した接着材によって抵抗素子に熱的に結合することができる。これら複数の導電素子については、導電層および半田付け適性をもつ層 (solderable layers) によって抵抗素子に電気的に結合してもよい。

20

【0006】

本発明の別な実施態様は、上面、底面、第1側面、および第1側面に対向する第2側面を有する抵抗素子を有する抵抗器を提供するものである。第1導電素子および第2導電素子については、接着材によって抵抗素子の上面に接合する。第1導電素子と第2導電素子との間には間隙 (gap) が存在する。第1導電素子と第2導電素子については、抵抗素子の第1側面および第2側面に隣接する抵抗素子の上面の部分が露出するように位置決めする。第1導電層が、第1側面に隣接する抵抗素子の上面の露出部分を被覆し、接着材および第1導電素子に接触し、そして第2導電層が、第2側面に隣接する抵抗素子の上面の露出部分を被覆し、接着材および第2導電素子に接触する。また、第3導電層が、抵抗素子の第1側面に隣接する抵抗素子の底部分にそって位置し、そして第4導電層が、抵抗素子の第2側面に隣接する抵抗素子の底部分にそって位置する。誘電体が第1導電素子および第2導電素子の上面を被覆し、かつ第1導電素子と第2導電素子との間に位置する間隙を充填する。抵抗器の外面に誘電体を設層するが、この設層については抵抗器の上下面の両面に行ってもよい。

30

【0007】

本発明は、抵抗器の製造方法を提供するものである。この方法は、以下の工程を有する。即ち、接着材を使用して抵抗素子に導体を積層する工程、導体をマスキングし、パテーニングし、導体を複数の導電素子に分割する工程、接着材の一部を抵抗素子から選択的に除去する工程、一つかそれ以上の導電層を抵抗素子にメッキし、抵抗素子を複数の導電素子に電気的に結合する工程、および誘電体を少なくとも複数の導電素子に設層し、複数の導電素子を電気的に相互に分離 (絶縁) する工程を有する。

40

【0008】

本発明の別な態様は抵抗素子、および接着材によって抵抗素子に熱的に結合した誘電体によって電気的に相互に絶縁した第1導電素子および第2導電素子を有する抵抗器を提供するものである。第1導電層については、抵抗素子の第1側面および第1導電素子の側面に直接接觸するように設け、そして第2導電層については、抵抗素子の第2側面および第2導電素子の側面に直接接觸するように設ける。第1および第2の半田付け適性をもつ層が、抵抗器の側方側を形成する。

【図面の簡単な説明】

50

【0009】

実施例を示す添付図面を参照して以下の説明を読めば本発明をより詳しく理解できるはずである。

【図1A】本発明に従って構成した抵抗器の一実施態様を示す横断面図である。

【図1B】回路基板に実装した図1Aの抵抗器を示す図である。

【図2】図1Aの抵抗器を製造する方法の例示的な実施例を示す流れ図である。

【図3】本発明に従って構成した抵抗器の一実施態様を示す横断面図である。

【図4】図3の抵抗器を製造する例示的な方法を示す流れ図である。

【図5】本発明に従って構成した抵抗器の一実施態様を示す横断面図である。

【図6】図5の抵抗器を製造する例示的な方法を示す流れ図である。

10

【発明を実施するための形態】

【0010】

以下の説明においていくつかの用語を使用するが、便宜のためであって、いずれも制限を意図するものではない。“右”、“左”、“上部”および“底部/下部”は参照先の添付図面における方向を示す。また、特許請求の範囲および対応する明細書の記載部分で使用する参照部分の単数表現は、特に断らない限り、複数表現を含むものとする。さらに、参照部材だけでなく、これら部材の誘導部材や同等な部材を包摂するものである。“A、B、またはC”などの二つ以上の部材の前に付けた“少なくとも一つ”的表現は、個々の部材A、BまたはCだけでなく、これらの任意の組み合わせを意味する。

【0011】

20

図1Aは、本発明の一実施態様に従って構成した例示的な抵抗器100（図1Aでは100A、そして図1Bでは100B）を示す図である。以下詳しく説明するように、図1に示した抵抗器100Aは、この抵抗器全体にわたって設けられ、かつ第1の半田付け適性をもつ層160aと第2の半田付け適性をもつ層160bとの間に設けられる抵抗素子120を有する。説明のために図1Aに示した方向/向きにおいて、抵抗素子は上面122および底面/下面124を有する。抵抗素子120については、金属箔抵抗器が好ましい。限定するわけではないが、抵抗素子は銅、銅合金、ニッケル合金、アルミニウム合金やマンガン合金、あるいはこれらの組み合わせた合金から形成することができる。また、抵抗素子は銅/ニッケル/マンガン（CuNiMn）合金、ニッケル/クロム/アルミ（NiCrAl）合金やニッケル/クロム（NiCr）合金、あるいは当業者にとって金属箔抵抗器として知られている他の合金からも形成することができる。図1Aにおいて抵抗素子120の幅は“w”で示す。さらに、抵抗素子120は高さ即ち厚みを有し、図1Aでは高さ“H”で示す。

30

【0012】

図1Aに示すように、第1導電素子110aおよび第2導電素子110bについては、抵抗素子120の両側端に隣接して設け、第1導電素子110aと第2導電素子110bとの間に間隙190を設けるのが好ましい。導電素子110aおよび110bについては、例えばC110銅やC102銅などの銅で構成するのが好ましいが、例えばアルミなどの高い伝熱性をもつ他の金属も導電素子に使用することができ、当業者ならば、導電素子として使用可能な金属について知悉しているはずである。第1導電素子110aおよび第2導電素子110bについては、抵抗素子120の外側縁部（あるいは外側面）に対して途中まで延在し、抵抗素子120の縁部に隣接して空隙（spaces）“s”および“s'”を残すのが好ましい。抵抗素子120の上面122の露出部分は、抵抗素子120の側縁部に隣接する空隙“s”および“s'”のそれぞれに臨む、即ち面している。

40

【0013】

導電素子110aおよび110bについては、接着材130によって抵抗素子120に積層してもよく、あるいはその他の手段で接着、接合または取り付けてもよく、この接着材としては、限定するわけではないが、DUPONT（登録商標）やPYRALUX（登録商標）などの接着材やその他のアクリル系接着材、エポキシ系接着材あるいはポリイミド系接着材をシート形態や液体形態で使用することができる。図1Aに示すように、接着

50

材130については、第1導電素子110aの側縁部から第2導電素子110bの対向する測縁部まで抵抗素子の中心部分にそってのみ延在するのが好ましい。第1導電素子110a、第2導電素子110bおよび接着材130については、抵抗素子120の上面122に隣接する幅“w”にそって延在する。

【0014】

第1導電層150aおよび第2導電層150cについては、抵抗素子120の上面122に隣接し、かつ導電素子110aおよび110bの外側縁部（あるいは外側面）にそって存在する空隙“s”および“s’”内に設け、これらに電気的に接続する。第1導電層150aおよび第2導電層150cについては、抵抗素子の上面122に対して導電素子110aおよび110bの外側縁部（あるいは外側面）にそってメッキするのが好ましい。好適な実施態様では、導電層には銅を使用することができるが、当業者ならば理解できるように、任意のメッキ可能で、導電度の高い金属も使用可能である。

10

【0015】

図1Aに示すように、さらに抵抗素子120の底面124の少なくとも一部にそって、かつ対向する側端部に隣接して第3導電層150bおよび第4導電層150dを設ける。導電層150bおよび150dは対向する外縁部を有し、これら外縁部については、抵抗素子120の対向する外側縁部（あるいは外側面）、および第1導電層150aおよび第2導電層150cの対向する外側縁部（あるいは外側面）に対して位置合わせするのが好ましい。第3導電層150bおよび第4導電層150dについては、抵抗素子120の底面124にメッキするのが好ましい。

20

【0016】

抵抗素子120の位置合わせした外側縁部（あるいは外側面）および導電層150a、150b、150c、150dの外側縁部（あるいは外側面）が、半田付け適性をもつ表面を形成し、これら表面が半田付け適性をもつ層を受け取る。半田付け適性をもつ層160aおよび160bについては、抵抗器100Aの側方端部165aおよび165bに個別に取り付けるため、図1Bを参照して以下に詳しく説明するように、抵抗器100Aを回路基板に半田付けすることが可能になる。図1Aに示すように、半田付け適性をもつ層160aおよび160bについては、導電層150bおよび150dの底面152bおよび152dに少なくとも部分的にそって延在する部分を有するのが好ましい。図1Aに示すように、半田付け適性をもつ層160aおよび160bについては、導電層150aおよび150cの上面152aおよび152cにそって延在し、かつまた導電素子110aおよび110bの上面にそって少なくとも部分的に延在する部分を有するのが好ましい。

30

【0017】

例えばコーティングなどによって抵抗器100の表面に誘電体140を設層することができる。この誘電体140は、空隙または間隙を充填し、これらを相互に電気的に分離（絶縁）することができる。図1Aに示すように、第1誘電体140aは抵抗器の上部に設層する。この第1誘電体140aについては、半田付け適性をもつ層160aおよび160bの部分間に延在するのが好ましく、またこれら層は導電素子110aおよび110bの露出上面を被覆する。第1誘電体140aも導電素子110aと110bとの間の間隙190を充填し、間隙190に臨む接着材130の露出部分を被覆する。第2誘電体140bについては、抵抗素子120の底面にそって、かつ半田付け適性をもつ層160aと160bとの間に設層し、導電層150bおよび150dの露出部分および抵抗素子120の底面124を被覆する。

40

【0018】

図1Bは、回路基板170に実装された例示的な抵抗器100Bを示す図である。抵抗器110Bは抵抗器100Aと同じであり、図1Bにおいても同じ部品は同じ参照符号で示す。図1Bに示す実施例では、半田付け適性をもつ層160aと160bとの間に半田接続180aおよび180bを使用し、かつ回路基板170に半田パッド175aおよび175bを使用して、抵抗器100Bを回路基板170に実装する。

【0019】

50

導電素子 110a および 110b については、接着材 130 によって抵抗素子 120 に結合し、そして導電層 150a および 150c を介してその側方端部または表面、あるいは外側端部または表面において抵抗素子に結合する。なお、導電素子 110a および 110b については、抵抗素子 120 に熱的におよび／または機械的におよび／または電気的に結合/接続するか、あるいはその他の手段によって接着、接合または取り付けてもよく、あるいは導電層 150a および 150c に熱的におよび／または機械的におよび／または電気的に結合/接続するか、あるいはその他の手段によって接着、接合または取り付けてもよい。留意すべき点は、導電層 150a および 150c が、抵抗器 100B を実装したときに、回路基板 170 から最も遠い抵抗素子の表面 122 から抵抗素子 120 と導電素子 110a および 110b との間を電気的に接続する点である。抵抗素子 120 と各導電素子 110a および 110b の側方端部との間を熱的に、電気的におよび／または機械的に結合/接続すると、導電素子 110a および 110b を抵抗素子 120 の支持体として、同時にヒートスプレッダーとして利用できる。導電素子 110a および 110b を抵抗素子 120 の支持体として使用する場合には、抵抗素子 120 を自立式抵抗素子よりも薄く構成できるため、約 0.015 インチ～約 0.001 インチの金属箔を使用して抵抗器 100B の抵抗値を 1m ～ 20 にすることができる。抵抗素子 120 の支持体として使用できるだけなく、導電素子 110a および 110b は、ヒートスプレッダーとして効率高く使用でき、ヒートスプレッダーを使用しない抵抗器と比較した場合、抵抗器 100B のパワーの放散をより強くできる。例えば、2512 サイズの金属ストリップ抵抗器の場合、代表的な電力定格は 1W である。本発明の実施態様を使用した場合、2512 サイズの金属ストリップ抵抗器の電力定格を 3W にすることができる。

【0020】

さらに、回路基板 170 から最も遠い抵抗素子の表面において抵抗素子 120 と導電素子 110a および 110b とを電気的に接続すると、抵抗素子と導電素子との接続が、抵抗器 100 と回路基板 170 との間の半田付け点に暴露されることはなくなり、熱膨張係数 (TCE) のために抵抗器が故障する恐れが小さくなるか、なくなる。さらに、PCB に最も近い抵抗素子の側に 150b や 150d などの導電層を使用すると、半田付け点強度をより強くでき、抵抗器を半田リフロー時に PCB パッドの中心に設けることができる。

【0021】

上記以外の抵抗器設計およびこれら抵抗器の製造の実施例を図 2～図 6 を参照して以下に説明する。これら添付図面には、抵抗器 100A および 100B と全体的に同じ設計目標を実現することができる異なる設計を示す。なお、当業者ならば、他の抵抗器設計および製造方法が本発明の範囲内で実施できることは理解できるはずである。

【0022】

図 2 は、図 1 の抵抗器を製造する方法の例示的な実施例 200 を示す流れ図である。図 2 に示す例示的な方法では、導電層および抵抗素子 120 から汚染を洗浄除去し (205)、例えば所望のシートサイズに切断する (210)。接着剤 130 を使用して導電層および抵抗素子 120 を積層する (215)。目的に応じて、抵抗素子 120 および導電層をマスキングし (220)、パターン化する (225)。例示的な抵抗器 100 の場合、導電層をマスキングし、パターン化すると、例えば、導電層を分離し、導電素子 110a および 110b を形成することができる。接着材 130 の少なくとも一部を抵抗素子 120 の表面 122 から選択的に除去するため (230)、例えば導電層 150a および 150c のための空隙を形成でき、抵抗素子 120 と導電素子 110a および 110b とを電気的に接続することができる。

【0023】

導電素子 110a、110b および抵抗素子 120 については、目的に応じてマスキングし、メッキパターンを形成し、次にメッキを行えばよい (235)。このメッキは、例えば導電層 150a、150b、150c および 150d の一つかそれ以上を設層するために使用することができる。メッキ終了後は、マスクを取り外し、抵抗素子を校正すれば

10

20

30

40

50

よい(240)。この校正については、例えば抵抗金属箔を目的の厚みまで薄くするか、あるいは、例えば抵抗器のターゲット抵抗値に基づいて、特定の位置の抵抗金属箔に切れ目を入れて電流路を形成することによって実施することができる。抵抗器100の上面および/または底面に誘電体140を設層する。この誘電体140については、例えばコーティングなどによって導電素子110aおよび110bの露出上面に設層するのが好ましい(245)。誘電体140aが、導電素子110aと100bとの間に空隙がある場合にはこれを充填し、これら素子を電気的に相互に分離(絶縁)する。この方法によって形成したプレートを次に個々のピースに単体化すると、個々の抵抗器100を形成することができる(250)。次に、例えばメッキなどによって、半田付け適性をもつ層160aおよび160bを個々の抵抗器100の側方縁部165aおよび165bに取り付けるか、形成すればよい(255)。

【0024】

図3は、本発明の一実施態様に従って構成した別な例示的な抵抗器300を示す図である。抵抗器100と同様に、図3に示す抵抗器300は、以下に詳しく説明するように、抵抗器全体に位置し、かつ半田付け適性をもつ第1層360aと第2層360bとの間に位置する抵抗素子320を有する。例示を目的として図3に示す向きにおいて、抵抗素子320は上面322および底面324を有する。抵抗素子については、金属箔抵抗器が好ましい。抵抗素子320は幅をもち、図3において“w”で示す。さらに、抵抗素子320は高さ即ち厚みを有し、図3において高さ“H”で示す。抵抗素子320の上面322の露出部分は、抵抗素子320の側縁部に隣接する空隙“s”および“s'”それぞれに臨んでいる。

【0025】

図3に示すように、第1導電素子310aおよび第2導電素子310bは、抵抗素子320の側端部に隣接し、第1導電素子310aと第2導電素子310bとの間に間隙390を設けるのが好ましい。導電素子310aおよび310bについては、銅から構成するのが好ましい。

【0026】

導電素子310aおよび310bについては、接着材330によって抵抗素子320に積層するか、あるいは他の手段によって抵抗素子320に接合または取り付ければよい。図3に示すように、接着材330については、抵抗素子の中心部分にそってのみ延設し、抵抗素子320の上面に隣接する幅“w”にそって延設するのが好ましい。

【0027】

導電素子310aおよび310bについては、それぞれが抵抗素子320の上面322の一部にそって間隙390の外縁部から接着材330のそれぞれの外縁部まで延在し、かつそれぞれが抵抗素子320に向かって外向きかつ下向き角度を有する部分をもつよう構成する。なお、この角度部分は空隙“s”および“s'”内に位置し、抵抗素子320の上面322に直接接触する。導電素子310aおよび310bの角度付き部分については、領域“s”内において導電素子310aおよび310bと抵抗素子320の表面322とが電気的に、熱的にかつ機械的に密接に接触するように、また領域“s'”内において導電素子310aおよび310bと抵抗素子320の表面322とが電気的に、熱的にかつ機械的に密接に接触するように位置決めしつつ配置するのが好ましい。導電素子310aおよび310bの上部312aおよび312bの形状については、変更でき、即ちほどんど目につかない段差から、円形縁部などの円形や数度～90度未満の傾斜をもつ角度の範囲内で変更できるが、これら領域が上記のように密接な接触を担保する限りにおいてである。

【0028】

図3に示すように、第1導電層350aおよび第2導電層350bについては、抵抗素子320の底面324に沿う対向側端部にそって設ける。導電層350aおよび350bは対向外縁部を有し、これら縁部については、抵抗素子320の対向外縁部に、かつ導電素子310aおよび310bの対向外縁部に位置を合わせるのが好ましい。また第1導電

10

20

30

40

50

層 350a および第 2 導電層 350b については、抵抗素子 320 の底面 324 にメッキするものが好ましい。

【0029】

抵抗素子 320 の外側縁部（あるいは外側面）、導電素子 310a および 310b の外側面、および導電層 350a および 350b の外側縁部（あるいは外側面）が半田付け適性をもつ層を受け取る半田付け適性をもつ表面を形成する。半田付け適性を持つ層 360a および 360b については、抵抗器 300 の側方端部 365a および 365b に取り付けることができるため、抵抗器 300 を回路基板に半田付けすることができる。図 3 に示すように、半田付け適性をもつ層 360a および 360b については、導電層 310a および 310b の成形上部 312a および 312b に沿って延在し、導電素子 310a および 310b の上面にそって少なくとも部分的に延在し、かつ導電層 350a および 350b の底面にそって少なくとも部分的に延在する部分を有することが好ましい。

10

【0030】

例えはコーティングなどによって抵抗器 300 の表面に誘電体 340 を設層することができる。この誘電体 340 は、空隙または間隙を充填し、これらを相互に電気的に分離（絶縁）する。図 3 に示すように、第 1 誘電体 340a は抵抗器 300 の上部に設層する。この第 1 誘電体 340a については、半田付け適性をもつ層 360a および 360b の部分間に延在するのが好ましく、またこれら層は導電素子 310a および 310b の露出上面を被覆する。第 1 誘電体 340a も導電素子 310a と 310b との間の間隙 390 を充填し、間隙 390 に臨む接着材 330 の露出部分を被覆する。第 2 誘電体 340b については、抵抗素子 320 の底面にそって、かつ半田付け適性をもつ層 360a と 360b との部分間に設層し、導電層 350a および 350d の露出部分および抵抗素子 320 の底面 324 を被覆する。

20

【0031】

図 4 は、抵抗器 300 を製造する例示的な方法 400 を示す流れ図である。図 4 に示す例示的な方法では、導電層および抵抗素子 320 から汚染を洗浄除去し（405）、例えは所望のシートサイズに切断する（410）。接着剤 330 を使用して導電層および抵抗素子 320 を積層する（415）。目的に応じて、抵抗素子 320 および導電層をマスキングし（420）、パターン化する（425）。例示的な抵抗器 300 の場合、導電層をマスキングし、パターン化すると、例えは、導電層を分離し、導電素子 310a および 310b を形成することができる。接着材 330 の少なくとも一部を抵抗素子 320 の表面 322 から選択的に除去するため（430）、例えは導電層 350a および 350c のための空隙を形成でき、導電素子 310a および 310b を直接接続することができる。

30

【0032】

導電素子 310a、310b および抵抗素子 320 については、目的に応じてマスキングし、メッキパターンを形成し、次にメッキを行えばよい（435）。このメッキは、例えは導電層 350a および 350b の一つかそれ以上を抵抗素子 320 の表面 324 に設層するために使用することができる。メッキ終了後は、マスクを取り外し、抵抗素子を校正すればよい（440）。この校正については、例えは抵抗金属箔を目的の厚みまで薄くするか、あるいは例えは抵抗器のターゲット抵抗値に基づいて特定の位置の抵抗金属箔に切れ目を入れて電流路を形成することによって実施することができる。次に、導電素子 310a および 310b をスエージングし、接着材 330 の選択的除去によって露出している抵抗素子 320 の表面 322 の部分を被覆すればよい（445）。

40

【0033】

誘電体 340 については、例えはコーティングなどによって抵抗素子 320 の底面 324 および/または導電素子 310a および 310b に設層すればよい（450）。この誘電体 340a は、導電素子 310a と 310b との間に空隙があればこれを充填し、これら素子を電気的に相互に分離（絶縁）する。この方法によって形成したプレートを次に個々のピースに単体化すると、個々の抵抗器 300 を形成することができる（455）。次

50

に、メッキなどによって、半田付け適性をもつ層 360a および 360b を個々の抵抗器 300 の側方縁部 365a および 365b に取り付けるか、形成すればよい (460)。

【0034】

図 5 は、本発明の一実施態様に従って構成した別な例示的な抵抗器 500 を示す図である。抵抗器 100 および 300 と同様に、図 5 に示す抵抗器 500 は、以下に詳しく説明するように、抵抗器全体に位置し、かつ半田付け適性をもつ第 1 層 560a と第 2 層 560b との間に位置する抵抗素子 520 を有する。例示を目的として図 5 に示す向きにおいて、抵抗素子は上面 522 および底面 524 を有する。抵抗素子 520 については、金属箔抵抗器が好ましい。抵抗素子 520 は幅をもち、図 5 において “w'” で示す。さらに、抵抗素子 520 は高さ即ち厚みを有し、図 5 において高さ “H” で示す。抵抗素子 520 の露出側は、図 5 において抵抗素子 520 の側縁部に隣接する空隙 “s” および “s'” それに臨んでいる。

【0035】

図 5 に示すように、第 1 導電素子 510a および第 2 導電素子 510b については、抵抗素子 520 に隣接配置し、そして第 1 導電素子 510a および第 2 導電素子 510b との間に間隙 590 を設けるのが好ましい。導電素子 510a および 510b については銅で構成するのが好ましく、また第 1 導電素子 510a および第 2 導電素子 510b については、抵抗素子 520 の外側縁部に位置合わせするのが好ましい。

【0036】

導電素子 510a および 510b については、接着材 530 によって抵抗素子 520 に積層してもよく、あるいはその他の手段で接合または取り付けてよい。図 5 に示すように、接着材 530 については、抵抗素子 520 の全上面 522 にそって延在しておくのが好ましい。抵抗素子 520 および接着材 530 は幅を有し、“w'” で示す。

【0037】

第 1 導電層 550a および第 2 導電層 550b については、抵抗素子 520、接着材 530 および導電素子 510a および 510b それぞれの外縁部（または外側面）にそって空隙 “s” および “s'” 内に設け、これらを電気的に接続する。第 1 導電層 550a および第 2 導電層 550b については、抵抗素子 520 の底面 524 に抵抗素子 520 および導電素子 510a および 510b の外縁部にそってメッキするのが好ましい。

【0038】

抵抗素子 520、接着材 530 および導電層 550a および 550b の位置を合わせた外側縁部（または外側面）が、半田付け適性をもつ層を受け取る半田付け適性をもつ表面を形成する。半田付け適性をもつ層 560a および 560b については、抵抗器 500 の側方端部 565a および 565b に個別に取り付け、抵抗器 500 を回路基板に半田付けしてもよい。図 5 に示すように、半田付け適性をもつ層 560a および 560b については、導電層 550a および 550b の底面にそって少なくとも部分的に延在し、かつ導電層 550a および 550b および導電素子 510a および 510b の上面にそって少なくとも延在する部分を有するのが好ましい。

【0039】

例えばコーティングなどによって、抵抗器 500 の表面に誘電体 540 を設層することができる。誘電体 540 は空隙または間隙を充填し、これらを電気的に相互に分離（絶縁）する。図 5 に示すように、抵抗器の上部に第 1 誘電体 540a を設層する。この第 1 誘電体 540a については、半田付け適性をもつ層 560a と 560b の一部の間に延在し、かつ導電素子 510a および 510b の露出上面を被覆するのが好ましい。第 1 誘電体 540a も導電素子 510a と 510b との間の間隙 590 を充填し、この間隙 590 に臨む接着材 530 の露出部分を被覆する。抵抗素子 520 の底面にそって半田付け適性をもつ層 560a および 560b の一部の間に第 2 誘電体 540b を設層し、導電層 550a および 550b の露出部分、および抵抗素子 520 の底面 524 を被覆する。

【0040】

図 6 は、抵抗器 500 を製造する例示的な方法を示す流れ図である。図 6 に示す例示的

10

20

30

40

50

な方法では、導電層および抵抗素子 520 から汚染を洗浄除去し (605)、例えば所望のシートサイズに切断する (610)。接着剤 530 を使用して導電層および抵抗素子 520 を積層する (615)。目的に応じて、抵抗素子 520 および導電層をマスキングし (620)、パターン化する (625)。例示的な抵抗器 500 の場合、導電層をマスキングし、パターン化すると、例えば、導電層を分離し、導電層 510a および 510b を形成することができる。

【0041】

導電素子 510a、510b および抵抗素子 520 については、目的に応じてマスキングし、メッキパターンを形成し、次にメッキを行えばよい (630)。このメッキは、例えば導電層 550a および 550b の一つかそれ以上を設層するために使用することができる。メッキ終了後は、マスクを取り外し、抵抗素子を校正すればよい (635)。この校正については、例えば抵抗金属箔を目的の厚みまで薄くするか、あるいは例えば抵抗器のターゲット抵抗値に基づいて特定の位置の抵抗金属箔に切れ目を入れて電流路を形成することによって実施することができる。誘電体 540 については、(コーティングなどによって) 抵抗素子 520 および導電素子 510a および 510b のうちの一つか両者に設層すればよい (640)。この誘電体 540a は、導電素子 510a と 510b との間に空隙があればこれを充填し、これら素子を電気的に相互に分離 (絶縁) する。この方法によって形成したプレートを次に個々のピースに単体化すると、個々の抵抗器 500 を形成することができる (645)。次に、例えばメッキなどによって、半田付け適性をもつ層 560a および 560b を個々の抵抗器 500 の側方縁部 565a および 565b に取り付けるか、形成すればよい (650)。図 5 および図 6 に示す実施態様では、単体化中に接着材 530 をせん断することができるため、二次的なレージング操作 (lapping operation) において Kapton (登録商標) などの接着材を除去する必要がなくなり、メッキ前に抵抗素子を露出することができる。

【0042】

本発明の特徴や素子について、例示的な実施態様において特定の組み合わせで記載したが、各特徴は例示的な実施態様における他の特徴および素子を使用せずに単独で使用することができ、また本発明の他の特徴および素子と併用することも可能である。

【符号の説明】

【0043】

100、100A、100B、300、500：抵抗器

110a、310a、510a：第1導電素子、導電素子

110b、310b、510b：第2導電素子、導電素子

120、310、320、520：抵抗素子

122、322：上面、表面

124：底面、下面

130、330、530：接着材

140、340、540：誘電体

140a、340a：第1誘電体、誘電体

140b：第2誘電体

150a、350a、550a：第1導電層、導電層

150b：第3導電層、導電層

150c、350b、550b：第2導電層、導電層

150d：第4導電層、導電層

152a、152c、522：上面

152b、152d、524：底面

160a、160b：層

165a、165b、365a、365b、565a、565b：側方端部

170：回路基板

175a、175b：半田パッド

10

20

30

40

50

180a、180b : 半田接続
190、390、590 : 間隙
200 : 實施例
312a、312b : 上部
324 : 底面、表面
360a、560a : 第1層、層
360b、560b : 第2層、層
400 : 方法
540a : 第1誘電体
w、w' : 幅
H : 高さ
s、s' : 空隙

【図 1 A】

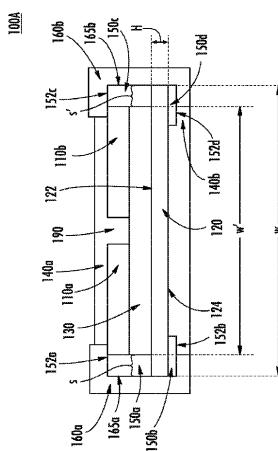


FIG. 1A

【図1B】

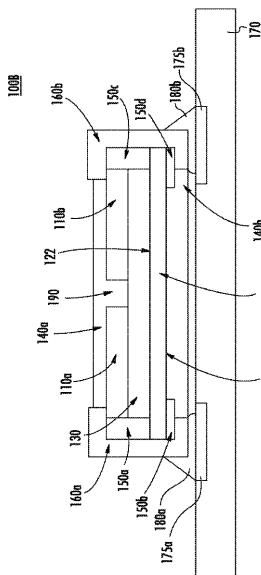
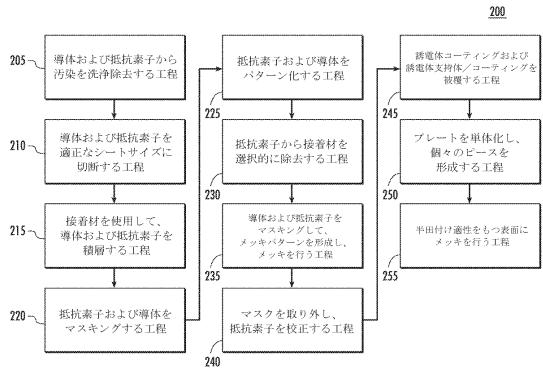


FIG. 1B

【図2】



【図3】

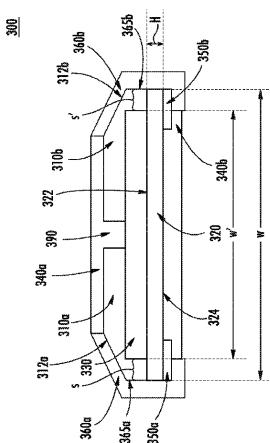
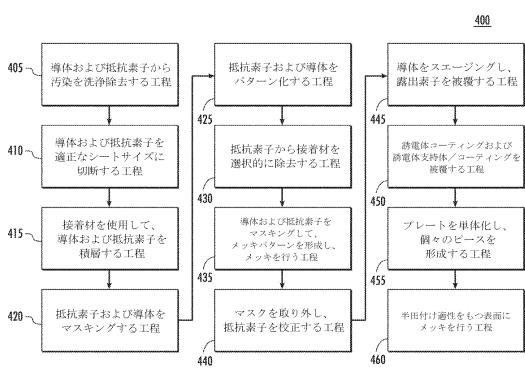


FIG. 3

【 図 4 】



【 図 5 】

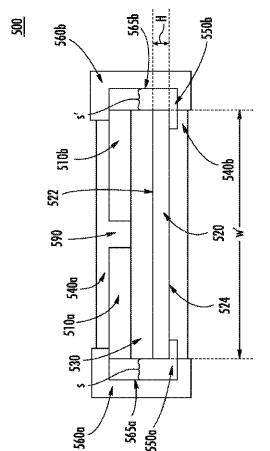
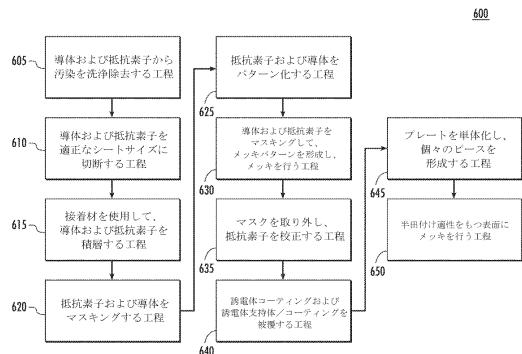


FIG. 5

【図6】



フロントページの続き

(72)発明者 ワイアット, トッド

アメリカ合衆国 ネブラスカ州 68601, コロンバス, 30 ストリート 4535

審査官 田中 晃洋

(56)参考文献 中国特許出願公開第102024538(CN, A)

国際公開第2015/129161(WO, A1)

特表2013-516068(JP, A)

特開2006-165158(JP, A)

特開2015-079872(JP, A)

特開2012-190965(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01C 3/00

G01R 15/00

H01C 13/00