(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0014666
(43) 공개일자 2023년01월30일

(51) 국제특허분류(Int. Cl.)
C01B 32/186 (2017.01) *C23C 16/26* (2006.01)
(52) CPC특허분류
C01B 32/186 (2017.08)
C23C 16/26 (2013.01)
(21) 출원번호 10-2022-0090099
(22) 출원일자 2022년07월21일
심사청구일자 2022년07월21일
(30) 우선권주장
1020210095514 2021년07월21일 대한민국(KR)

(71) 출원인
기초과학연구원
대전광역시 유성구 엑스포로 55(도룡동)
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
로드니 루오프
울산광역시 울주군 언양읍 유니스트길 50
왕미혜
울산광역시 울주군 언양읍 유니스트길 50
다 루오
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인 플러스

전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **폴딩 결함으로부터 자유로운 그래핀 및 이의 제조방법**

(57) 요 약

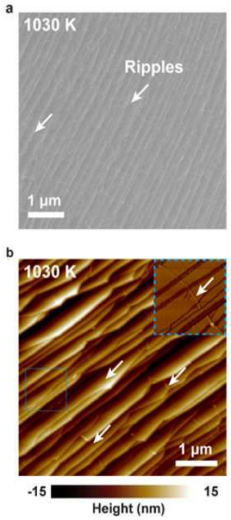
본 발명은 폴딩 결함으로부터 자유로우며, 대면적의 고품질 단층 단결정 그래핀을 제조할 수 있는 그래핀 제조방법에 관한 것으로, 상세하게, 본 발명에 따른 그래핀 제조방법은 하기 조건 1을 만족하는 온도에서 단결정 금속 포일에 기상의 탄소 소스(carbon source)를 공급하여, 단결정 금속 포일에 그래핀을 성장시키는 단계를 포함한다.

(조건 1)

$T_{growth} < T_{step}$

조건 1에서 T_{growth}는 그래핀을 성장시키는 온도(K)이며, T_{step}은 동일 단결정 금속 포일에 그래핀이 성장된 그래핀-금속 포일 적층체 기준, 단결정 금속 포일의 스텝 번칭(step bunching) 발생 온도(K)이다.

대 표 도 - 도5



(52) CPC특허분류
C01B 2204/02 (2013.01)
C01B 2204/22 (2013.01)
C01B 2204/26 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711134297
과제번호	IBS-R019-D1-2021-A00
부처명	과학기술정보통신부
과제관리(전문)기관명	기초과학연구원
연구사업명	기초과학연구원연구운영비지원(R&D)
연구과제명	새로운 탄소동소체의 디자인, 합성 및 특성분석
기 여 율	1/1
과제수행기관명	기초과학연구원
연구기간	2021.01.01 ~ 2021.12.31

명 세 서

청구범위

청구항 1

하기 조건 1을 만족하는 온도에서 단결정 금속 포일에 기상의 탄소 소스(carbon source)를 공급하여, 단결정 금속 포일에 그래핀을 성장시키는 단계를 포함하는 그래핀 제조 방법.

(조건 1)

$T_{growth} < T_{step}$

(조건 1에서 T_{growth}는 그래핀을 성장시키는 온도(K)이며, T_{step}은 동일 단결정 금속 포일에 그래핀이 성장된 그래핀-금속 포일 적층체 기준, 단결정 금속 포일의 스텝 번칭(step bunching) 발생 온도(K)이다)

청구항 2

제 1항에 있어서,

상기 T_{step}은, 상기 그래핀-금속 포일 적층체를 임의의 T_1 온도에서 상온으로 냉각할 때, 상기 그래핀-금속 포일 적층체에서 스텝 에지 방향에 수직인 방향으로의 3㎛의 길이에서 측정된 원자간력 현미경 라인 프로파일(AFM line profile)을 기준으로, 10개 이하의 스텝(step)이 나타나는 최소 온도인 그래핀 제조 방법.

청구항 3

제 2항에 있어서,

상기 T_{step}은 상기 원자간력 현미경 라인 프로파일 상 10개 이하의 스텝이 존재함과 동시에, 28nm 이상의 높이를 갖는 스텝이 존재하는 최소 온도인 그래핀 제조 방법.

청구항 4

제 1항에 있어서,

상기 단결정 금속 포일은 알루미늄, 금, 니켈, 코발트, 철, 은, 구리, 주석, 팔라듐, 백금, 또는 이들의 합금인 그래핀 제조 방법.

청구항 5

제 1항에 있어서,

상기 단결정체 금속 포일은 Cu계 합금인 그래핀 제조 방법.

청구항 6

제 1항에 있어서,

상기 단결정 금속 포일은 Cu-Ni 합금인 그래핀 제조 방법.

청구항 7

제 6항에 있어서,

상기 Cu-Ni 합금은 15 내지 25 at% Ni을 함유하는 그래핀 제조 방법.

청구항 8

제 7항에 있어서,

상기 T_{growth}는 1000K 내지 1030K인 그래핀 제조 방법.

청구항 9

제 1항에 있어서,

그래핀이 성장하는 단결정 금속 포일의 표면은 {111}, {110} 또는 {100}의 저지수면인 그래핀 제조 방법.

청구항 10

제 1항에 있어서,

상기 탄소 소스는 C1-C4의 탄화수소화합물인 그래핀 제조 방법.

청구항 11

제 8항에 있어서,

상기 탄소 소스는 에틸렌인 그래핀 제조 방법.

청구항 12

제 1항에 있어서,

상기 그래핀 성장은 수소와 불활성 가스의 혼합 가스 분위기에서 수행되는 그래핀 제조 방법.

청구항 13

제 1항에 있어서,

상기 그래핀의 성장 후, 전기화학적 방법을 이용하여 단결정 금속 포일로부터 그래핀을 박리하는 단계; 및 그래핀이 박리된 단결정 금속 포일을 그래핀 성장에 재사용하는 단계;를 더 포함하는 그래핀 제조 방법.

청구항 14

$25cm^2$ 이상의 대면적을 가지며, 폴딩 결함으로부터 자유로운 단층 단결정 그래핀.

청구항 15

제 14항에 있어서,

상기 단층 단결정 그래핀의 라만 스펙트럼 상 D 밴드 피크 강도를 G 밴드 피크 강도로 나눈 비(ID/IG)는 0.1 이하인 단층 단결정 그래핀.

청구항 16

제 14항에 있어서,

상기 단층 단결정 그래핀은 에드레이어(adlayer)가 존재하지 않는 단층 단결정 그래핀.

청구항 17

제 14항에 있어서,

상기 단층 단결정 그래핀의 전자 이동도(electron mobility)는 $6.5 \times 10^3 cm^2 V^{-1} s^{-1}$ 이상인 단층 단결정 그래핀.

청구항 18

제 17항에 있어서,

상기 단층 단결정 그래핀의 정공 이동도(hole mobility)는 $7.0 \times 10^3 cm^2 V^{-1} s^{-1}$ 이상인 단층 단결정 그래핀.

청구항 19

제 14항 내지 제 18항 중 어느 한 항에 따른 단층 단결정 그래핀을 포함하는 소자.

청구항 20

제 14항 내지 제 18항 중 어느 한 항에 따른 단층 단결정 그래핀; 및 상기 단층 단결정 그래핀을 지지하는 기재;를 포함하는 적층체.

발명의 설명

기 술 분 야

[0001] 본 발명은 폴딩 결함으로부터 자유로운 단층 그래핀 및 이의 제조방법에 관한 것이다.

배 경 기 술

[0002] 금속 기판에 탄소 소스를 공급하여 그래핀을 합성하는 CVD는 대면적의 고품질 그래핀을 합성할 수 있는 가장 유망한 방법으로 알려져있다. 그러나, 이러한 CVD를 이용하여 그래핀 필름을 합성한다 할지라도, 합성된 그래핀 필름에는 결정립계(grain boundaries), 에드레이어(adlayers) 및 폴딩(folding)등과 같은 결함을 가지며, 이러한 결함들은 모두 그래핀의 특성을 저하시킨다.

[0003] 상술한 주된 결함들 중, 결정립계 및 에드레이어를 제거하는 방법에 대해서는 많은 연구가 이루어졌다. 일예로, 오염물질을 제거한 Cu(111) 포일을 사용하는 경우, 센티미터 스케일을 가지며 에드레이어가 없는 단결정체의 그래핀을 제조할 수 있는 것으로 알려져 있다.

[0004] 그러나, 주된 결함들 중 리플과 폴딩등과 같은 주름(wrinkles)에 대해서는 거의 연구가 이루어지지 않은 실정이다. 그래핀에서 리플(ripple)은 높이가 1.5nm 미만인 반면, 폴딩은 수십에서 수백 나노미터에 이르는 넓은 범위의 폭을 갖는 3-층 구조이다.

[0005] 그래핀 주름은 기판과 그래핀의 서로 다른 열팽장 계수에 의해 야기된 계면 압축응력에 의해, 그래핀 성장 온도(합성 온도)에서 상온으로 기판을 냉각하는 동안 생성되는 것으로 추측되고 있다.

[0006] 그래핀 주름을 억제하기 위해, Pt나 Ge등과 같이 열팽장계수가 작은 금속 기판을 사용하거나, 단결정체의 금속 기판을 사용함으로써 그래핀과 금속 기판간의 상호작용을 증가시키는 등 합성 단계에서 주름을 억제하거나, 진공 흡착등과 같은 수단을 이용하여 합성 후 주름을 제거하는 등 여러 기술적 시도가 이루어진 바 있다.

[0007] 그러나, 이제까지의 연구에서 주름과 폴딩은 구분되지 않았으며, 폴딩이 형성되는 메커니즘에 대한 이해가 없어, 언제 어떻게 폴딩 결함이 생성되는지 알려진 바 없으며, 현재까지 폴딩 결함으로부터 자유로운 그래핀 또한 개발된 바 없다.

[0008]

선행기술문헌

특허문헌

[0009] (특허문헌 0001) 대한민국 공개특허 제10-2019-0014751호

발명의 내용

해결하려는 과제

[0010] 본 발명은 폴딩 결함으로부터 자유로운 그래핀 필름 및 이의 제조방법을 제공하는 것이다.

과제의 해결 수단

[0011] 본 발명에 따른 그래핀 제조 방법은 하기 조건 1을 만족하는 온도에서 단결정 금속 포일에 기상의 탄소 소스(carbon source)를 공급하여, 단결정 금속 포일에 그래핀을 성장시키는 단계를 포함한다.

[0012] (조건 1)

[0013] $T_{growth} < T_{step}$

[0014] 조건 1에서 T_{growth}는 그래핀을 성장시키는 온도(K)이며, T_{step}은 동일 단결정 금속 포일에 그래핀이 성장된 그래핀-금속 포일 적층체 기준, 단결정 금속 포일의 스텝 번칭(step bunching) 발생 온도(K)이다.

[0015] 일 구체예에 따른 제조방법에 있어, 상기 T_{step}은, 상기 그래핀-금속 포일 적층체를 임의의 T_1 온도에서 상온으로 냉각할 때, 상기 그래핀-금속 포일 적층체에서 스텝 에지 방향에 수직인 방향으로의 3㎛의 길이에서 측정된 원자간력 현미경 라인 프로파일(AFM line profile)을 기준으로, 10개 이하의 스텝(step)이 나타나는 최소 온도일 수 있다.

[0016] 일 구체예에 따른 제조방법에 있어, 상기 T_{step}은 상기 원자간력 현미경 라인 프로파일 상 10개 이하의 스텝이 존재함과 동시에, 28nm 이상의 높이를 갖는 스텝이 존재하는 최소 온도일 수 있다.

[0017] 일 구체예에 따른 제조방법에 있어, 상기 단결정 금속 포일은 알루미늄, 금, 니켈, 코발트, 철, 은, 구리, 주석, 팔라듐, 백금, 또는 이들의 합금일 수 있다.

[0018] 일 구체예에 따른 제조방법에 있어, 상기 단결정체 금속 포일은 Cu계 합금일 수 있다.

[0019] 일 구체예에 따른 제조방법에 있어, 상기 단결정 금속 포일은 Cu-Ni 합금일 수 있다.

[0020] 일 구체예에 따른 제조방법에 있어, 상기 Cu-Ni 합금은 15 내지 25 at% Ni을 함유할 수 있다.

[0021] 일 구체예에 따른 제조방법에 있어, 상기 T_{growth}는 1000K 내지 1030K일 수 있다.

[0022] 일 구체예에 따른 제조방법에 있어, 그래핀이 성장하는 단결정 금속 포일의 표면은 {111}, {110} 또는 {100}의 저지수면일 수 있다.

[0023] 일 구체예에 따른 제조방법에 있어, 상기 탄소 소스는 C1-C4의 탄화수소화합물일 수 있다.

[0024] 일 구체예에 따른 제조방법에 있어, 상기 탄소 소스는 에틸렌일 수 있다.

[0025] 일 구체예에 따른 제조방법에 있어, 상기 그래핀 성장은 수소와 불활성 가스의 혼합 가스 분위기에서 수행될 수 있다.

[0026] 일 구체예에 따른 제조방법은 상기 그래핀의 성장 후, 전기화학적 방법을 이용하여 단결정 금속 포일로부터 그래핀을 박리하는 단계; 및 그래핀이 박리된 단결정 금속 포일을 그래핀 성장에 재사용하는 단계;를 더 포함할 수 있다.

[0027] 일 구체예에 따른 제조방법에 있어, 상기 그래핀은 폴딩 결함으로부터 자유로운 그래핀일 수 있다.

[0028] 본 발명에 따른 단층 단결정 그래핀은 $25cm^2$ 이상의 대면적을 가지며, 폴딩 결함으로부터 자유로운 그래핀이다.

[0029] 일 구체예에 따른 단층 단결정 그래핀에 있어, 상기 단층 단결정 그래핀의 라만 스펙트럼 상 D 밴드 피크 강도를 G 밴드 피크 강도로 나눈 비(I_D/I_G)는 0.1 이하일 수 있다.

[0030] 일 구체예에 따른 단층 단결정 그래핀은 에드레이어(adlayer)가 존재하지 않는 그래핀일 수 있다.

[0031] 일 구체예에 따른 단층 단결정 그래핀에 있어, 상기 단층 단결정 그래핀의 전자 이동도(electron mobility)는 $6.5 \times 10^3 cm^2 V^{-1} s^{-1}$ 이상일 수 있다.

[0032] 일 구체예에 따른 단층 단결정 그래핀에 있어, 상기 단층 단결정 그래핀의 정공 이동도(hole mobility)는 $7.0 \times 10^3 cm^2 V^{-1} s^{-1}$ 이상일 수 있다.

[0033] 본 발명은 상술한 단층 단결정 그래핀을 포함하는 소자를 포함한다.

[0034] 본 발명은 상술한 단층 단결정 그래핀; 및 상기 단층 단결정 그래핀을 지지하는 기재;를 포함하는 적층체를 포함한다.

[0035]

발명의 효과

[0036] 본 발명에 따른 그래핀 제조방법은 단결정체의 금속 포일 상에 그래핀에 폴딩 결함을 야기하는 근본적인 원인인 스텝 번칭이 방지되는 온도에서 제조됨에 따라, 폴딩 결함으로부터 자유로운 장점이 있으며, 에드레이어가 존재하지 않고, 라만 스펙트럼 상 D 밴드 피크가 실질적으로 나타나지 않는 고품질의 단결정체로 대면적의 단층 그래핀 필름을 제조할 수 있는 장점이 있다.

도면의 간단한 설명

[0037] 도 1은 비교예 2를 통해 제조된 그래핀 필름의 편광 사진(도 1(a)), SEM 관찰 사진(도 1(b), (c)), AFM 높이(height) 이미지(도 1(d)), AFM 상(phase) 이미지(도 1(e)), 도 1(d)에서 검은색 선과 푸른색 선 각각에 따른 높이 프로파일(검은색 선 = 흑색 프로파일, 푸른색 선=푸른색 프로파일로 도시)(도 1(f))을 도시한 도면이다.

도 2는 비교예 2에서 수행된 합성에서 시간에 따른 온도 프로파일(도 2(a)) 및 사이클링 실험에서 수행된 시간에 따른 온도 프로파일(도 2(b))을 도시한 도면이다.

도 3은 사이클링 실험을 통해 제조된 샘플인 사이클-920(도 3(a)), 사이클-1020(도 3(b)) 및 사이클-1120(도 3(c))의 SEM 이미지이다.

도 4는 Ni을 20at% 함유하는 Cu-Ni(111) 합금 포일을 이용하여 1320K(비교예 1), 1170K(비교예 1)의 온도에서 성장한 그래핀을 관찰한 SEM 이미지(도 4(a)~(b)) 및 AFM 이미지(도 4(c)~(d))이다.

도 5는 1030K 성장 온도에서의 그래핀 필름을 관찰한 SEM 이미지(도 5(a)) 및 AFM 이미지(도 5(b))이다.

도 6은 990K, 1000K, 1020K, 1030K, 1040K 성장온도에서 수득된 그래핀 필름의 라만 스펙트럼을 도시한 도면이다.

도 7은 1320K, 1040K, 1030K, 1000K의 성장온도에서 그래핀이 성장한 Cu-Ni(111) 포일을 관찰한 AFM 이미지(도 7(a)~(h)), 도 7(b) 내지 도 7(h)의 화살표에 따른 AFM 라인 프로파일(도 7(i)) 및 성장 온도에서 그래핀 성장이 완료된 후 냉각 과정에서 스텝 번칭과 그래핀 폴드의 생성을 도시한 모식도이다.

도 8은 실시예에서 1020K의 성장 온도로 제조된 그래핀 필름을 300nm SiO_2/Si 기판으로 전사한 후 이를 관찰한 광학 사진(도 8(a)), I_D/I_G의 강도비에 기반한 라만 맵(도 8(b)), 도 8(b)의 라만 맵에서 1~6으로 표시된 지점 각각의 라만 스펙트럼을 도시한 도면(도 8(c))이다.

도 9는 전사시 PMMA를 지지층으로 사용한 그래핀 AFM 이미지(도 9(a)) 및 전사시 파라핀 왁스를 지지층으로 사용한 그래핀 AFM 이미지(도 9(b))이다.

도 10은 전사 전 Cu-Ni(111) 상에 성장한 그래핀에서 여러 임의의 영역에 대한 I_D/I_G의 강도비에 기반한 라만 맵(도 10(a), (d)~(g)) 및 도 10(a)에서 1-6의 숫자로 표시된 영역의 라만 스펙트럼(1의 영역=도 10(b), 2-6의 영역=도 10(c))을 도시한 도면이다.

도 11은 실시예에서 1020K의 성장 온도로 제조된 그래핀 필름의 원자-배율(atomic-resolution) TEM 이미지(도 11(a)), 빔 사이즈를 1.8mm로 한 LEED (low-energy electron diffraction) 패턴(도 11(b)) 및 200개의 서로 다른 영역에서 측정된 SAED 패턴으로부터 얻어진 방향 분포 히스토그램(도 11(c))을 도시한 도면이다.

도 12는 4cmx7cm 크기로 성장한 그래핀을 4인치 SiO2/Si 기판으로 전사한 후 관찰한 광학 사진이다.

도 13은 GFET 제조 과정을 도시한 일 공정도이다.

도 14는 서로 상이한 방향으로 그래핀 채널이 형성된 GFET의 전류(I_{DS})-전압(V_G-V_{Dirac}) 그래프(도 14(a)~(c)) 및 각 채널 방향별로 제조된 10개의 GFET으로부터 측정된 정공 이동도 분포를 도시한 도면(도 14(d))이다.

발명을 실시하기 위한 구체적인 내용

[0038] 이하 첨부한 도면들을 참조하여 본 발명의 폴딩 결함으로부터 자유로운 그래핀 필름 및 이의 제조방법을 상세히 설명한다. 다음에 소개되는 도면들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 제시되는 도면들에 한정되지 않고 다른 형태로 구체화될 수도 있으며, 이하 제시되는 도면들은 본 발명의 사상을 명확히 하기 위해 과장되어 도시될 수 있다. 이때, 사용되는

기술 용어 및 과학 용어에 있어서 다른 정의가 없다면, 이 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 통상적으로 이해하고 있는 의미를 가지며, 하기의 설명 및 첨부 도면에서 본 발명의 요지를 불필요하게 흐릴 수 있는 공지 기능 및 구성에 대한 설명은 생략한다.

[0039] 또한 명세서 및 첨부된 특허청구범위에서 사용되는 단수 형태는 문맥에서 특별한 지시가 없는 한 복수 형태도 포함하는 것으로 의도할 수 있다.

[0040] 본 명세서 및 첨부된 특허청구범위에서 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용된다.

[0041] 본 명세서 및 첨부된 특허청구범위에서 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 특별히 한정하지 않는 한, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.

[0042] 본 명세서 및 첨부된 특허청구범위에서, 막(층), 영역, 구성 요소 등의 부분이 다른 부분 위에 또는 상에 있다고 할 때, 다른 부분과 접하여 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막(층), 다른 영역, 다른 구성 요소 등이 개재되어 있는 경우도 포함한다.

[0043] 화학기상합성(CVD)을 이용한 그래핀 합성은 결함이 적은 고품질의 단층 그래핀을 제조할 수 있는 방법이며, CVD를 이용하여 고품질의 단층 그래핀을 합성하기 위해서는 고온 성장이 요구된다. 그러나, 고온에서 성장한 그래핀 필름에는 그래핀이 3층으로 접히는 결함인 폴딩 결함이 존재한다.

[0044] 본 출원인은 화학기상합성시 폴딩 결함으로부터 자유로운 그래핀의 합성 방법을 개발하고자 연구를 지속한 결과, 폴딩 결함이 생성되는 근본적인 기작을 밝혔으며, 이러한 근본 기작에 대한 이해를 기반으로, 폴딩 결함으로부터 자유로운 그래핀의 합성 방법을 개발하여 본 발명을 완성하기에 이르렀다.

[0045] 폴드(fold) 또는 폴딩 결함(folding defect)은 주지된 바와 같이, 그래핀의 접힘에 의해 3층 구조를 갖는, 수십에서 수백 나노미터에 이르는 넓은 범위의 폭을 갖는 띠 형태의 결함을 의미한다.

[0046] 폴딩 결함으로부터 자유로운 그래핀(fold-free graphene)은, 그래핀 전 영역에 폴딩 결함이 존재하지 않는 그래핀을 의미한다.

[0047] 에드레이어(adlayer)는 CVD를 이용한 그래핀 합성시 통상적으로 나타나는 흡착층(그래핀 층에 덧대어 생기는 또 다른 그래핀 층)으로, 에드레이어로부터 자유로운 그래핀(adlayer-free graphene)은, 그래핀 전 영역이 단일층의 그래핀으로 이루어진 것을 의미한다.

[0048] 단층 단결정 그래핀(또는 단결정체의 단층 그래핀)은 단일층으로 이루어진 그래핀의 전 영역에서 입계가 존재하지 않는 그래핀(grain boundary-free graphene)을 의미하거나, 및/또는 그래핀 전 영역이 동일한 결정 방향을 가짐을 의미한다.

[0049] 스텝(step)은 촉매인 금속 단결정체 포일에서 그래핀이 성장하는 포일 표면에서 단차를 의미한다. 이러한 단차의 크기는 일 금속 원자층의 높이에서 수 내지 수십 원자층 높이에 이를 수 있다.

[0050] 스텝 번칭(step bunching)은 스텝들이 모여 합체되는 현상을 의미하며, 번칭된 스텝은 스텝 번칭에 의해 발생한 표면 단차를 의미한다. 번칭된 스텝의 크기는 수 나노미터에서 수십 나노미터에 이를 수 있다. 스텝이나 번칭된 스텝 모두 포일 표면에서의 단차로 나타나며, 이러한 단차는 통상 원자간력 현미경(AFM)으로 측정된다. 원자간력 현미경에서 위치에 따른 높이 프로파일인 AFM 라인 프로파일에서 스텝과 번칭된 스텝 모두 높이 차로 검출됨에 따라, 이하에서는 특별히 스텝과 구분할 필요가 있는 경우를 제외하고 번칭된 스텝 또한 스텝으로 지칭한다.

[0051] 본 발명에서 스텝 번칭 발생 온도는 스텝 에지(step edge, 단차를 이루는 두 면이 만나는 모서리)에서의 그래핀 결착력 약화되어 에지 영역에서 그래핀의 탈착(deadhesion)될 수 있을 정도의 크기로 번칭된 스텝이 형성되는 최소 온도를 의미한다.

[0052] 본 발명에 따른 그래핀 제조방법은 하기 조건 1을 만족하는 온도에서 단결정 금속 포일에 기상의 탄소 소스(carbon source)를 공급하여, 단결정 금속 포일에 그래핀을 성장시키는 단계를 포함한다.

[0053] 구체적으로, 하기 조건 1을 만족하는 온도에서 단결정 금속 포일에 기상의 탄소 소스(carbon source)를 공급하여, 단결정 금속 포일에 그래핀을 성장시키는 성장 단계; 및 그래핀이 성장된 단결정 금속 포일을 상온으로 냉

각하는 냉각 단계;를 포함한다.

[0054] (조건 1)

[0055] $T_{growth} < T_{step}$

[0056] 조건 1에서 T_{growth}는 그래핀을 성장시키는 온도(K)이며, T_{step}은 동일 단결정 금속 포일에 그래핀이 성장된 그래핀-금속 포일 적층체 기준, 단결정 금속 포일의 스텝 번칭(step bunching) 발생 온도(K)이다.

[0057] 상술한 조건 1은, 그래핀의 성장이 완료된 후, 냉각 과정에서 촉매인 금속 포일과 그래핀간의 열팽창률 차이에 의해 금속 포일-그래핀 계면에 이축 압축 응력(biaxial compressive stress)이 쌓이고, 특정 온도에서 갑자기 발생하는 스텝 번칭에 의해 스텝 에지 방향에 수직인 방향으로의 압축 응력이 해소되고, 번칭된 스텝의 에지 영역에서 그래핀이 탈착되며 번칭된 스텝 에지 방향에 수직인 방향으로 폴드가 형성되어 에지 방향으로의 압축 응력이 해소되는 폴딩 결함 발생 기작에 근간하여 성립된 조건이다. 즉, 조건 1은 스텝 번칭 발생 온도 미만의 온도에서 단결정 금속 포일에 그래핀을 성장시킴으로써, 폴딩 결함 발생이 원천적으로 방지되는 조건이다.

[0058] 구체적으로, T_{step}은, 그래핀-금속 포일 적층체를 임의의 T1 온도에서 상온으로 냉각할 때, 그래핀-금속 포일 적층체에서 스텝 에지 방향에 수직인 방향으로의 3㎛의 길이에서 측정된 원자간력 현미경 라인 프로파일(AFM line profile)을 기준으로, 10개 이하의 스텝(step, 단차)이 나타나는 최소 온도일 수 있다. 일정 길이(3㎛)에서 AFM 라인 프로파일 상 스텝(단차)의 수가 작다 함은, 스텝 번칭에 의해 다량의 스텝들이 합체됨을 의미하며, 스텝의 수가 많다 함은 보다 소수의 스텝들이 합체됨을 의미한다.

[0059] 실질적으로, T_{step}은, 그래핀-금속 포일 적층체를 임의의 T1 온도에서 상온으로 냉각할 때, 3㎛의 길이의 AFM 라인 프로파일 상 10개 이하, 9개 이하, 8개 이하, 또는 7개 이하의 스텝(단차)이 나타나는 최소 온도(K)일 수 있다. 이때, 스텝의 수는 AFM 라인 프로파일 상 일 스텝을 이루는 두 선이 만나는 점(최고점)의 수에 해당할 수 있다. 이때, T_{step}에서 3㎛의 길이의 AFM 라인 프로파일 상 1개 이상, 2개 이상, 3개 이상, 실질적으로 4개 이상의 스텝(단차)이 나타날 수 있으나, 본 발명이 최소 단차 수에 의해 한정될 수 없음은 물론이다.

[0060] 보다 구체적으로, T_{step}은 AFM 라인 프로파일 상 10개 이하의 스텝이 존재함과 동시에, 28nm 이상의 높이를 갖는 스텝이 존재하는 최소 온도(K)일 수 있다. 이때, AFM 라인 프로파일 상 스텝(단차)의 높이는 일 스텝을 이루는 두 선이 만나는 점(최고점)과, 두 선 중 하나의 선이 인접하는 스텝(인접하는 스텝을 이루는 두 선 중 일 선)과 만나는 점(최저점)을 이용하여, AFM 라인 프로파일 상 최고점의 높이에서 최저점의 높이를 뺀 값일 수 있다. 이때, 일 스텝에서 왼쪽과 오른쪽 각각에 인접하는 스텝이 위치할 수 있는데 이에 의해 하나의 스텝은 두 개의 최저점을 가질 수 있다. 스텝의 크기는 두 최저점 중 하나의 최저점을 선택하여 측정될 수 있다. 일 예로, 스텝 크기 측정을 위한 최저점으로 왼쪽 스텝과 만나는 점을 사용할 수 있으며, 왼쪽 스텝과 만나는 점(최저점)을 선택 사용한 경우, 스텝의 높이를 측정하기 위한 모든 경우에 동일하게 왼쪽 스텝과 만나는 점으로 최저점으로 사용해야 함은 물론이다.

[0061] 실질적으로, 3㎛의 길이의 AFM 라인 프로파일 상 10개 이하, 9개 이하, 8개 이하, 또는 7개 이하의 스텝 수를 만족함과 동시에, 28nm 이상의 높이를 갖는 스텝(단차), 구체적으로 29nm 이상의 높이, 보다 구체적으로 30nm 이상의 높이, 실질적으로 60nm 이하의 높이를 갖는 스텝이 존재하는 최소 온도(K)일 수 있다.

[0062] 폴딩 결함은 CVD를 이용한 고품질의 단층 그래핀 제조시 피할 수 없이 발생하는 것으로 알려진 결함으로, 임의의 온도 T1이 너무 낮아지는 경우, 제조되는 그래핀의 품질이 떨어질 수 있다. 그래핀의 라만 스펙트럼 상 D 밴드 피크 강도를 G 밴드 피크 강도로 나눈 비(I_D/I_G)가 0.1 이하, 실질적으로, 그래핀의 라만 스펙트럼 상 D 밴드 피크가 검출되지 않는(노이즈 레벨 수준) 고 결정성의 단층 그래핀을 제조하기 위해, 실질적으로 T1은 1000K 이상일 수 있으며, 종래 알려진 에드레이어로부터 자유로운 단층 그래핀 합성 온도를 고려할 때 T1은 1400K 이하일 수 있다.

[0063] 실험적으로, T_{step}은 그래핀 제조에 사용하고자 하는 단결정 금속 포일과 동일한 포일로, T1의 온도에서 종래 알려진 탄소 전구체 물질과 알려진 조건(또는 제조에 사용하고자 하는 탄소 소스와 조건을 사용하여도 무방함)에 따라 그래핀을 성장시키고 성장이 완료된 후 그래핀이 성장한 금속 포일을 상온으로 냉각한 후, AFM을 이용하여 스텝 에지에 수직인 방향으로 AFM 라인 프로파일을 얻어, 스텝의 수 또는 스텝의 수와 스텝의 크기를 측정하되, T1의 온도를 5 내지 10K의 간격으로 달리하여 이러한 그래핀의 성장와 AFM 측정을 반복함으로써 T_{step}이 결정될

수 있다.

[0064] 또는 이와 달리, 기 합성된 단층 그래핀을 단결정 금속 포일에 적층하여 금속 포일-그래핀의 계면을 형성한 후, 이를 T1의 온도로 가열한 후 다시 상온으로 냉각하고 AFM 라인 프로파일을 측정하여 결정될 수도 있으나, 계면 결착력이 금속 포일에 인-시츄로 그래핀이 성장한 경우와 다를 위험이 있어, T1의 온도에서 직접 그래핀을 성장시키는 방법을 사용하는 것이 보다 정확하다.

[0065] 단결정 금속 포일은 폴딩 결함으로부터 자유로운 그래핀을 제조하기 위한 필수적인 요소이다. 다결정체의 금속 포일을 이용하여 동일 조건에서 그래핀을 합성한다 할지라도, 다결정체임에 따라 발생하는 불균일성에 의해 폴딩 결함과 에드레이어가 형성되는 것을 막을 수 없다.

[0066] 단결정 금속 포일의 표면(그래핀 성장 면)은 {111}, {110} 또는 {100}의 저지수면, 구체적으로 {111}면일 수 있다.

[0067] 단결정 금속 포일의 크기는 실질적으로 제한되지 않으며, 대면적의 단결정 금속 포일을 사용하여 금속 포일의 크기에 상응하는 대면적의 그래핀(folding-free graphene)을 제조할 수 있다. 일 예로, 단결정 금속 포일의 크기는 1cmx1cm 내지 4cmx7cm 수준일 수 있으나 이에 한정되는 것은 아니다. 단결정 금속 포일의 두께는 수 마이크로미터 내지 수 밀리미터 수준, 구체적으로 5 내지 200㎛ 수준일 수 있으나, 이에 한정되는 것은 아니다. 단결정 금속 포일은 본 출원인의 특허 KR10-2396215B1, KR10-1197545B1, KR10-1878465B1등을 참고하여 제조될 수 있으나, 본 발명이 단결정 금속 포일의 구체 제조방법에 의해 한정되는 것은 아니다.

[0068] 단결정 금속 포일은 그래핀 합성시 촉매 금속으로 사용되는 통상의 금속이면 족하다. 일 예로, 단결정 금속 포일은 알루미늄, 금, 니켈, 코발트, 철, 은, 구리, 주석, 팔라듐, 백금, 또는 이들의 합금일 수 있다.

[0069] 촉매 금속의 물질에 따라 냉각시 금속-그래핀 계면에 쌓이는 압축 응력의 크기가 달라질 수 있고, 동일 온도에서도 표면 금속 원자들의 이동도가 달라질 수 있다. 또한, 단결정 금속 포일의 표면을 이루는 결정면에 따라서도 압축 응력의 크기와 표면 금속 원자의 이동도가 달라질 수 있다. 이에, 촉매 금속 물질과 단결정 금속 포일의 표면을 이루는 결정면에 따라 T_{step}이 달라질 수 있음은 물론이다.

[0070] 실질적인 일 예로, 단결정 금속 포일은 에드레이어로부터 자유로운 단층 그래핀 제조에 유리한 Cu계 합금일 수 있다. Cu계 합금은 구리를 50at% 이상, 60% 이상, 70% 이상, 또는 75% 이상 함유하는 합금일 수 있다.

[0071] 나아가, 저온에서 향상된 촉매능을 가지며 에드레이어로부터 자유로운 단층 그래핀 제조에 유리한 Cu-Ni 합금일 수 있다. 보다 실질적인 일 예로, Cu-Ni 합금은 15 내지 25at%의 Ni를 함유하는 Cu와 Ni의 합금, 보다 더 실질적으로 18 내지 22at%의 Ni를 함유하는 Cu와 Ni의 합금일 수 있다.

[0072] 이러한 Cu-Ni 합금에서, T_{step}은 1040K 이하 및 1030K 초과의 온도 범위에 속하는 온도일 수 있으며, 이에, T_{growth}의 최대 온도는 1030K일 수 있다. Cu-Ni 합금에서, 보다 안전하게 폴딩 결함 생성을 방지하여 폴딩 결함으로부터 자유롭고, 에드레이어로부터 자유로우며, 그래핀의 라만 스펙트럼 상 D 밴드 피크 강도를 G 밴드 피크 강도로 나눈 비(I_D/I_G)가 0.1 이하, 실질적으로, 그래핀의 라만 스펙트럼 상 D 밴드 피크가 검출되지 않는 고 결정성을 가지며, 단층의 단결정체인 그래핀이 제조될 수 있도록, T_{growth} 온도는 1000K 내지 1030K, 좋게는 1050K 내지 1025K, 보다 좋게는 1010K 내지 1025K일 수 있다.

[0073] 그래핀 성장을 위해 공급되는 탄소 소스는 기상화학증착법을 통해 고품질의 단층 그래핀 제조시 통상적으로 사용되는 기상의 탄소 전구체 물질이면 족하며, 실질적인 예로, C1-C4의 탄화수소화합물일 수 있다. C1-C4 탄화수소화합물의 예로, 메탄, 에탄, 프로판, 부탄, 에틸렌, 프로필렌, 부틸렌 또는 이들의 혼합물등을 들 수 있다.

[0074] 그래핀의 성장은 수소 분위기, 불활성 가스 분위기 또는 수소와 불활성 가스의 혼합 가스 분위기에서 수행될 수 있으며, 실질적으로 수소와 불활성 가스의 혼합 가스 분위기에서 수행될 수 있다. 이때, 탄소 소스는 불활성 가스에 실려(불활성 가스와 먼저 혼합된 상태로) 단결정 금속 포일에 공급될 수 있다. 혼합 가스는 50 내지 500 sccm, 구체적으로 200 내지 400 sccm으로 단결정 금속 포일에 공급될 수 있으며, 혼합 가스 내 수소 : 불활성 가스의 부피비는 1 : 10 내지 100 수준일 수 있으나, 이에 한정되는 것은 아니다. 탄소 소스는 5 내지 50 sccm, 구체적으로 10 내지 30 sccm으로 단결정 금속 포일에 공급될 수 있으나, 본 발명이 이에 한정되는 것은 아니다.

[0075] 그래핀의 성장은 저압, 구체적으로 10 내지 200torr, 보다 구체적으로 50 내지 150torr의 저압 하에서 수행될 수 있으나, 본 발명이 이에 한정되는 것은 아니다.

[0076] 그래핀의 성장은 단결정 금속 포일 표면에 단층 그래핀이 충분히 성장할 수 있는 시간동안 수행되면 족하며, 일 예로, 0.5시간 내지 2시간 동안 수행될 수 있으나, 본 발명이 그래핀 성장 시간에 의해 한정되는 것은 아니다.

[0077] 그래핀 성장이 완료된 후, 그래핀이 성장한 단결정 금속 포일을 실온으로 냉각하는 단계가 수행될 수 있다. 이때, 냉각 속도는 5 내지 20분, 구체적으로 5 내지 15분 동안 T_{growth}에서 상온(25℃±5℃)까지 냉각되는 수준이면 족하다.

[0078] 그래핀의 성장 후, 구체적으로 그래핀이 성장한 단결정 금속 포일의 냉각이 수행된 후, 전기화학적 박리를 이용하여 단결정 금속 포일로부터 그래핀을 박리하는 단계;가 더 수행될 수 있으며, 그래핀이 박리된 단결정체 금속 포일을 그래핀 성장에 재사용하는 단계가 더 수행될 수 있다.

[0079] 상세하게, 냉각이 수행된 후, 그래핀에 물리적 지지를 위한 지지층을 형성한 후, 전지화학적 박리를 이용하여 단결정 금속 포일과 지지층이 구비된 그래핀 필름을 분리 회수한 후, 지지층이 구비된 그래핀 필름을 목적하는 기재에 위치시킨 후 지지층을 제거하여 그래핀 필름을 전사시키고, 이와 독립적으로, 회수된 단결정 금속 포일을 그래핀 성장에 재사용할 수 있다.

[0080] 지지층은 그래핀 전사(이송)시 통상적으로 그래핀의 지지를 위해 사용되는 물질이면 족하다. 실질적인 예로, 지지층은 폴리에틸렌 테레프탈레이트, 폴리이미드, 폴리에틸렌 나프탈레이트, 폴리카르보네이트, 폴리디메틸실록산, 폴리(메틸메타크릴레이트), 실리콘 고무, 파라핀왁스, 마이크로크리스털린석유왁스, 슬랙왁스, 갈탄왁스, 토탄왁스등일 수 있으나, 이에 한정되는 것은 아니다. 다만, 파라핀왁스등과 같은 왁스계열의 물질은 그래핀에서 리플(ripple)을 제거할 수(펼칠 수) 있어 유리하다. 지지층은 지지층 물질이 용해된 용액이나 지지층 물질을 용융시킨 용융액을 도포하여 형성할 수 있다. 도포는 스핀 코팅(핫 스핀 코팅을 포함), 스프레이 코팅등 통상 지지층 형성을 위해 사용되는 도포 방법이면 족하다.

[0081] 목적하는 기판 상 그래핀을 전사한 후, 지지층을 선택적으로 용해시키는 에칭액을 이용하여 지지층이 제거될 수 있으며, 이러한 에칭액은 지지층 물질 별로 잘 알려져 있다.

[0082] 전기화학적 방법은 촉매 금속 기판 상 성장한 그래핀을 분리 회수하기 위해 통상적으로 사용되는 전기화학적 박리 방법이면 족하다. 실질적인 예로, 알칼리성 전해질 내에서 그래핀이 성장된 금속 포일을 캐소드로 하고 대전극을 애노드로 하여 직류 전압을 인가함으로써 그래핀이 금속 포일로부터 전기화학적으로 박리될 수 있다.

[0083] 본 발명은 상술한 제조방법으로부터 제조된 그래핀을 포함한다.

[0084] 상술한 제조방법으로부터 제조된 그래핀은 폴딩 결함으로부터 자유로운 그래핀이다. 나아가, 상술한 제조방법으로부터 제조된 그래핀은 에드레이어로부터 자유로우며, 그래핀의 라만 스펙트럼 상 D 밴드 피크 강도를 G 밴드 피크 강도로 나눈 비(I_D/I_G)가 0.1 이하, 실질적으로, 그래핀의 라만 스펙트럼 상 D 밴드 피크가 검출되지 않는 고 결정성을 가지며, 단층의 단결정체이다.

[0085] 본 발명에 따른 그래핀은 $25cm^2$ 이상의 대면적을 가지며, 폴딩 결함으로부터 자유로운 단층 단결정 그래핀이다.

[0086] 본 발명이 제안한 그래핀 제조방법은 스케일 업 테스트를 통해 입증한 바와 같이, 단결정 금속 포일의 크기를 통해 동일하게 품질이 유지되되 그 크기가 단결정 금속 포일의 크기에 상응하는 그래핀이 제조될 수 있다. 이에, 본 발명에 따른 그래핀의 크기의 상한은 기술적으로는 제한되지 않는다. 다만, 본 출원인의 특허 KR10-2396215B1, KR10-1197545B1, KR10-1878465B1등을 통해 단결정 금속 포일을 제조할 수 있는 장치의 상업적 구현 가능 크기, 단결정 금속 포일이 로딩되어 화학적 증착을 수행될 수 있는 CVD 챔버의 상업적 구현 가능 크기등을 고려할 때, 단층 단결정 그래핀의 면적은 실질적으로 수천 cm^2(일 예로, $1000cm^2$)일 수 있다.

[0087] 구체예에 따른 단층 단결정 그래핀은 라만 스펙트럼 상 D 밴드 피크 강도(I_D)를 G 밴드 피크 강도(I_G)로 나눈 비(I_D/I_G)는 0.1 이하, 구체적으로 0.05 이하, 보다 구체적으로 0.01 이하, 실질적으로 D 밴드 피크가 검출되지 않는(I_D/I_G=0) 고결정성을 가질 수 있다. D 밴드 피크가 검출되지 않는다 함은 실험적으로 노이즈와 유의미하게 구별되지 않음을 의미한다. D 밴드 피크가 검출되지 않는다 함은 그래핀에 결정 결함이나 결정 구조에서의 무질서(disorder)가 존재하지 않음을 의미하며, 그래핀이 실질적으로 완벽한 육각 벌집 구조를 가짐을 의미한다.

[0088] I_D/I_G에서 I_D는 금속 포일상 성장한 그래핀의 라만 스펙트럼에서, 1320 내지 $1380cm^{-1}$ 파수 영역에 위치하는 피크의 최대 강도이며, IG는 동일 라만 스펙트럼에서 1560 내지 1600 cm^{-1} 파수 영역에 위치하는 피크의 최대 강도일

수 있다. 반드시 이에 한정되는 것은 아니나, 실험적으로, 라만 스펙트럼은 532nm 파장의 레이저를 이용하여 상온 및 대기분위기에서 라만 분광 분석 장치(WITec GmbH)를 이용하여 측정된 것일 수 있다.

[0089] 일 구체예에 따른 단층 단결정 그래핀은 에드레이어로부터 자유로운 그래핀일 수 있다. 즉, 단층 단결정 그래핀은 전 영역에서 단일한 단결정체의 층으로 이루어질 수 있다.

[0090] 일 구체예에 따른 단층 단결정 그래핀에서, 전자 이동도(electron mobility, 상온 전자 이동도)는 6.5 x $10^3 cm^2 V^{-1} s^{-1}$ 이상, 6.7 x $10^3 cm^2 V^{-1} s^{-1}$ 이상, 또는 6.9 x $10^3 cm^2 V^{-1} s^{-1}$ 이상일 수 있으며 실질적으로 8.0 x $10^3 cm^2 V^{-1} s^{-1}$ 이하일 수 있고, 정공 이동도(hole mobility, 상온 정공 이동도)는 7.0 x $10^3 cm^2 V^{-1} s^{-1}$ 이상, 또는 7.3 x $10^3 cm^2 V^{-1} s^{-1}$ 이상일 수 있으며, 실질적으로 9.0x $10^3 cm^2 V^{-1} s^{-1}$ 이하일 수 있다.

[0091] 단층 단결정 그래핀의 전하 이동도는 실리콘 산화막이 형성된 실리콘 웨이퍼 상 단층 단결정 그래핀 채널이 위치하고, 채널의 양 단에 소스 및 드레인 전극이 구비되고, 실리콘 산화막이 게이트 절연막으로 작용하는 백 게이트(back gate)형 전계 효과 트랜지스터를 이용하여 측정된 것일 수 있다. 이때, 전하 이동도는 30개의 백 케이트형 전계 효과 트렌지스터를 이용하여 측정된 이동도를 평균한 평균값일 수 있다. 또한, 전하 이동도는 그래핀 채널의 결정 방향과 실질적으로 무관할 수 있다.

[0092] 본 발명은 상술한 단층 단결정 그래핀을 포함하는 소자를 포함한다.

[0093] 본 발명에 따른 소자는 터널링소자(tunneling device), BJT(binary junction transistor), 배리스터(barristor), FET(field effect transistor), 메모리소자(memory device)를 포함하는 전자 소자일 수 있으나, 이에 한정되지 않으며, 소자는 태양전지(solar cell), 광검출기(photodetector), 센서(sensor)나 발광소자(light emitting device), 디스플레이 소자등일 수 있다. 상술한 단층 단결정 그래핀은 종래 그래핀 층을 포함하는 것으로 알려진 어떠한 소자에도 활용될 수 있다.

[0094] 본 발명은 상술한 단층 단결정 그래핀; 및 상기 단층 단결정 그래핀을 지지하는 기재;를 포함하는 적층체를 포함한다.

[0095] 기재는 단층 단결정 그래핀의 이송시 그래핀의 손상을 방지하며 이송을 가능하게 하거나, 그래핀을 포함하는 소자의 제조 과정 중 사용되는 물질일 수 있다. 일 예로, 기재는 그래핀 성장시 사용된 단결정 금속 포일, 그래핀 전사시 사용되는 지지층, 또는 그래핀이 전사된 기판(전사기판)일 수 있다. 물질 측면에서 기재는 금속, 고분자, 반도체, 세라믹(금속산화물, 금속질화물, 금속탄화물, 금속산질화물등의 절연성 무기금속화합물) 또는 이들이 각각 층을 이루며 적층된 적층물일 수 있다. 결정 구조 측면에서, 기재는 단결정체, 다결정체, 비정질 또는 이들의 혼합상일 수 있다.

[0096] 이하, 통상의 CVD를 이용한 단층 그래핀 제조 조건을 고려할 때, 상대적으로 낮은 온도에서 우수한 촉매능을 가지며 단층 그래핀 제조에 유리한 Cu-Ni(111) 단결정 금속 포일(20at% Ni 함유)을 이용하여, 스텝 번칭이 발생하는 온도(최저 온도, T_{step}) 도출 및 이러한 도출을 바탕으로 히여 폴딩 결함으로부터 자유로운 그래핀 합성의 예를 제공하나, 본 발명이 이하 제시된 실시예에 한정되는 것은 아니다.

[0097] (실시예)

[0098] (111) 표면을 갖는 Cu 포일(foil, 이하 Cu(111))의 양면에 Ni을 전기도금한 후 대기압(760Torr) 및 50sccm H_2와 50sccm Ar의 혼합 가스 흐름에서 4~6시간동안 1320K로 어닐링하여, (111) 표면을 갖는 단결정체의 Cu-Ni 합금 포일(이하, Cu-Ni(111))을 제조하였다(본 출원인의 특허 KR10-2396215B1, KR10-1197545B1, KR10-1878465B1등을 참고).

[0099] Cu-Ni(111) 포일에서 그래핀 필름을 성장시키기 위해 포일을 CVD 챔버에 로드하고 100 Torr의 압력 및 5sccm H_2와 300sccm Ar의 혼합 가스 흐름에서 30분 내에 실온에서 1000K와 1030K 사이의 온도(1030K, 1020K, 1000K)로 가열하였다. 이후 온도를 일정하게 유지하며, Ar에 희석(0.3%)된 C_2H_4가 20 sccm으로 흐르도록 1시간 동안 챔버에 도입하여 그래핀을 성장시켰다. 이후, 샘플(그래핀/Cu-Ni(111) 포일) 성장 단계에서 사용된 것과 동일한 가스 분위기에서 실온으로 급속 냉각(성장온도에서 실온까지 냉각 소요 시간 약 12분)시켰다.

[0100] (비교예 1)

[0101] 실시예와 동일하게 그래핀/Cu-Ni(111)을 제조하되, 그래핀 성장 시 온도를 1000K와 1030K 사이가 아닌 1320K

또는 1170K로 하여 그래핀/Cu-Ni(111) 샘플을 제조하였다. 이하, 비교예 1에서 제조된 그래핀 필름을 'SLG'로 통칭하며, 1320K에서 제조된 샘플은 'SLG-1320', 1170K에서 제조된 샘플은 'SLG-1170K'로 통칭한다.

[0102] (비교예 2)

[0103] 다결정 Cu 포일(Nilaco CU-113253, 40㎛ 두께, 99.9wt.%)을 대기압(1atm) 및 H_2(KOGAS Tech의 99.999%, 50sccm)와 Ar(KOGAS Tech의 99.999%, 50 sccm)의 혼합 가스 흐름 하 1330K에서 열처리하여 단결정 Cu(111) 포일로 전환시켰다.

[0104] 제조된 단결정 Cu(111) 포일을 CVD 챔버에 넣고 30torr의 압력 하에 실온에서 45sccm H_2 및 300sccm Ar에서 1시간 동안 1320K로 가열했다. 이후, 동일 온도(1320K)를 유지하며 Ar에 희석된 0.1% CH_4가 34 sccm으로 흐르도록 1시간 동안 챔버에 도입했다. 마지막으로 성장 단계에서 사용된 것과 동일한 가스 분위기에서 샘플(그래핀/Cu(111) 포일)을 실온까지 급속 냉각했다. 비교예 2에서 수행된 합성에서 시간에 따른 온도 프로파일을 도 2(a)에 도시하였다. 이하 비교예 2에서 제조된 그래핀 필름을 'adlayer-free 그래핀'으로 통칭한다.

[0105] 그래핀 전사

[0106] 라만 및 TEM 분석 및 GFET(graphene field effect transistor) 제작을 위해, 전기화학적 박리 방법을 사용하여 금속 포일에서 성장한 그래핀 필름을 기판(300nm SiO_2/Si 웨이퍼, 1.2㎛ 직경 구멍이 있는 Au Quantifoil TEM 그리드)으로 옮겼다. 상세하게, 스핀코팅을 이용하여 그래핀에 얇은 PMMA(poly(methyl methacrylate), MicroChem의 950 PMMA C4, 3000 rpm, 1분)층을 형성하여 기계적 지지층을 제공했다. 전기화학적 박리 동안, NaOH(1M) 수용액을 전해질로 사용한 전해조에서 PMMA/그래핀/금속 포일의 캐소드 및 백금 애노드에 직류 전압(3.0V)을 인가하였다. PMMA/그래핀 층은 수십초 후에 금속 기판에서 분리되었다. 탈이온수로 2회 세척한 후, 부유 PMMA/그래핀 층을 목적하는 기판으로 옮기고 밤새 공기 중에서 건조시켰다. 이후, 샘플을 아세톤에 30분 동안 담가 PMMA를 제거하여 목적 기판에 그래핀을 이송하였다. 접힘 및 리플이 없는 단결정 그래핀 필름(실시예에서 제조된 그래핀 필름)의 경우, 지지층으로 파라핀 왁스를 사용하여 300 nm SiO_2/Si 웨이퍼로 전사하였다. 파라핀 용액은 80℃의 오븐에서 파라핀 알갱이(Sigma-Aldrich 18634)를 가열하여 만들었으며, 그래핀/Cu-Ni(111) 포일을 약 80℃로 가열한 다음 스핀 코터에 놓았다. 파라핀의 응고를 방지하기 위해 파라핀 용액을 포일 표면에 빠르게 떨어뜨리고 포일을 3000rpm에서 1분간 회전시켰다. 스핀 코팅 후, 파라핀/그래핀 필름을 동일하게 전기화학적 박리하여, 그래핀 필름을 Cu-Ni(111) 포일에서 분리하였다. 이후, 탈이온수로 2회 세척한 후 부유 파라핀/그래핀 층을 40℃ 탈이온수 표면으로 옮기고 1시간 동안 유지한 다음 대상 기판으로 옮기고 공기 중에서 밤새 건조시켰다. 마지막으로 시료를 클로로포름에 30분간 담가 파라핀을 제거하였다.

[0107] GFET 제조

[0108] 백 게이트 GFET은 300nm SiO_2/Si 기판의 그래핀으로 제작되었다. 기존의 자외선 리소그래피는 기판의 그래핀에 전극을 패턴화하는데 사용되었다. 전자빔 증발기로 3.0nm 두께의 Cr을 증착한 후 열 증발기로 45.0nm 두께의 Au 층을 증착하여 Au/Cr(45.0/3.0nm) 소스 및 드레인 전극을 얻었다. 전극 제조 후, 그래핀 채널은 산소 플라즈마 에칭에 의해 패턴화되었다. 장치의 전기적 특성은 대기 중 실온에서 Keithley 4200 SCS를 사용하여 측정되었다.

[0109] 사이클링 실험

[0110] 제조된 단결정 Cu(111) 포일을 CVD 챔버에 넣고 30torr의 압력 하에 실온에서 45sccm H_2 및 300sccm Ar에서 1시간 동안 1320K로 가열했다. 이후, 동일 온도(1320K)를 유지하며 Ar에 희석(0.1%)된 CH_4가 34 sccm으로 흐르도록 챔버에 도입했다. 1320K에서 1시간동안 성장이 수행된 시점에서, 1320K에서 온도 X(X=920 K, 1020 K, 또는 1120 K)로 냉각을 수행하고, 온도 X에서 10분간 유지한 후 다시 1320K로 가열하여 30분 동안 재성장시킨 후 상온으로 급냉하였다. 사이클링 실험에서 수행된 시간에 따른 온도 프로파일을 도 2(b)에 도시하였다. 이하, 온도 X에서 수행되어 수득된 샘플은 사이클-X(사이클-920, 사이클-1020 또는 사이클-1120)로 통칭한다.

[0111] 분석 방법

[0112] SEM 및 전자 후방 산란 회절(EBSD; electron backscatter diffraction)은 EBSD 액세서리(Ametek의 Hikari)가 구비된 FEI Verios 460 SEM으로 수행되었다. AFM 데이터는 Bruker Dimension Icon 시스템으로 얻었다. 라만 스펙트럼과 맵핑은 1.0 mW에서 532 nm 및 488 nm 레이저를 이용하여 WITec GmbH 기기로 얻었다. Cu-Ni(111) 합금 포일에서 SiO_2/Si로 전사된 SLG 필름의 고해상도 라만 맵은 50.0㎛ ㅅ 50.0㎛ 영역에 걸쳐 마이크론당 4포인

트의 스캔 매개변수로 획득했다. Zeiss 광학 현미경(AxioCam MRc5)을 사용하여 광학 이미지를 얻었다. Nikon Eclipse LV100 POL 광학 현미경을 사용하여 편광 광학 현미경 이미지를 촬영하였다. 원자 분해능 TEM 이미지와 SAED 패턴은 3mm 직경 시편의 다양한 위치에서 가속 전압이 80kV인 수차 보정 TEM(FEI Titan G2 60-300)을 사용하여 얻었다. 단면 그래핀/Cu(111) 시편은 이중빔 집속 이온빔 기기(Helios NanoLab 450)로 준비하고 수차 보정 TEM(FEI Titan G2 60-300)으로 가속 전압 80 kV로 이미지화했다. XRD 스펙트럼은 고온 XRD(Rigaku D/MAX-2500)를 사용하여 얻었다.

[0113] 도 1은 비교예 2를 통해 제조된 그래핀 필름의 편광 사진(a), SEM 관찰 사진(도 1(b), (c)), AFM 높이 이미지(도 1(d)), AFM 상(phase) 이미지(도 1(e)), 도 1(d)에서 검은색 선과 푸른색 선 각각에 따른 높이 프로파일(검은색 선 = 흑색 프로파일, 푸른색 선=푸른색 프로파일로 도시)(도 1(f))를 도시한 도면이다. 도 1에서 각 이미지에서 폴딩 결함(folds)과 리플을 화살표와 함께 표시하였다.

[0114] 도 1에서 알 수 있듯이, 에드레이어로부터 자유로운, 고품질의 단층 그래핀이 형성되는 것으로 알려진 조건에 따라 비교예 2를 통해 제조된 adlayer-free 그래핀은, 센티미터 수준의 길이를 갖는 매우 긴 폴드(folds)가 20-50㎛의 간격으로 서로 평행하게 형성된 것을 알 수 있으며, 폴드의 폭이 80-100nm 수준임을 알 수 있다.

[0115] 폴드와 폴드 사이의 영역에는 높이가 약 1 nm이고 약 0.8 ㎛로 서로 분리되고 동일한 방향으로 배향된 리플들이 관찰되었다.

[0116] 일반적으로 다결정 Cu 포일에서 CVD에 의해 성장된 그래핀 필름에서 폴드와 리플은 임의의 방향이지만, 단결정체의 Cu(111) 포일이나 Cu-Ni(111) 합금 포일 에서 성장한 단결정 그래핀 필름에서는 서로 평행하다. adlayer-free 그래핀 필름에서 폴드와 리플의 이러한 고도로 정렬된 분포는 필름의 수축률을 결정할 수 있게 한다. 또한 에드레이어로부터 자유로운 그래핀임에 따라, 압축 응력의 방출에 있어서 에드레이어의 영향은 없다.

[0117] Cu(111) 포일에서 성장한 adlayer-free 그래핀 필름의 100개 접힘에서 통계 데이터를 수집하였다. 폴드의 평균 너비는 92nm이었고 두 폴드 사이의 평균 거리는 26㎛였으며, 이는 폴드가 냉각 동안 그래핀의 0.70% 수축에 기여함을 시사한다. 접힘에 의한 선형 치수(linear dimension)의 백분율 변화는 100[2w/(L+2w)]로 규정될 수 있으며, 이때, w는 폴드의 평균 너비, L은 인접한 폴드간 평균 거리이다.

[0118] 도 3은 사이클링 실험을 통해 제조된 샘플인 사이클-920(도 3(a)), 사이클-1020(도 3(b)) 및 사이클-1120(도 3(c))의 SEM 이미지이다. 도 3을 통해 알 수 있듯이, 모든 샘플에서 길고 서로 평행한 폴드들(노란색 화살표로 도시)이 관찰되었으며, 도 3(a)) 및 도 3(b))의 사이클-920과 사이클-1020에서는 유사-리본(ribbon-like) 형태(푸른색 화살표로 도시)가 관찰되었으나, 사이클-1120에서는 이러한 유사-리본 형태가 관찰되지 않았다. 이러한 패턴간의 대비는 SEM 이미지의 폴드와 유사하며, 사이클-1020을 SiO_2/Si 웨이퍼에 옮긴 후 AFM으로 유사-리본 형태의 두께를 측정한 결과, 측정된 두께는 폴드의 두께와 일치하였다. 이에, 도 3(a)) 및 도 3(b))에서 관찰된 유사-리본 형태를 '잔류 폴드'로 통칭한다. 잔류 폴드의 기원을 밝히기 위해 컨트롤 실험을 수행한 결과, I) SLG가 형성된 Cu(111) 포일 기판을 실온에서 고온(1320K)으로 가열하여도, 폴드가 희미해지지 않고, 이미 생성된 폴드가 그대로 유지되는 점, II) 성장 온도(1320K)에서 1020K로 냉각되고 안정화될 때 H_2의 존재로 인해 단일층 및 폴드 영역에서 에칭이 발생하여, 잔류 폴드가 있는 불연속적인 그래핀 필름이 생성되는 점 III) 사이클링 실험 동안 에칭된 필름이 다시 성장 온도(1320K)로 재가열되었을 때, 그래핀은 식각된 영역에서 재성장하여, 일부 영역에서의 잔류 폴드 함께 다시 완벽한 필름(연속 필름)을 형성하고, 최종 냉각 단계 동안, 서로 평행하며 긴 새로운 폴드가 형성되는 점을 확인하였다.

[0119] 사이클-1120에서는 잔류 폴드가 관찰되지 않았는데, 이는 1120K의 사이클링 실험에서 더 빠른 H2 에칭 속도에 의한 것일 수도, 또는 1120K에서 폴딩이 형성되지 않았기 때문일 수도 있다. 그러나, 사이클-1120에서 명백히 관찰되는 잔류 폴드는 폴딩이 1020K 이상의 온도에서 형성됨을 지시한다. Cu의 열팽창율(CTE)을 통해 추정되는 바와 같이, Cu는 1320K에서 1020K로 냉각될 때, 0.71% 수축한다. 0.71%의 수축은 폴딩이 기여하는 수축(0.70%)과 매우 실질적으로 일치하며, 이는 그래핀 폴딩이 약 1020K에서 형성됨을 지시하는 것이다.

[0120] 이러한 결과들로부터, 1320K에서 1020K까지의 냉각 과정에서 계면 압축 응력이 그래핀 필름에 쌓이고(폴드의 장축에 대해 수직인 방향) 이러한 압축 응력은 1020K에서의 폴드 생성에 의해 완전히 해소되며, 1020K에서 상온까지의 냉각 과정에서 그래핀 필름에 쌓인 계면 압축 응력은 리플에 의해 일부 해소되고 나머지 일부는 리플이나 폴드가 형성되지 않은 영역을 압축 변형(compressive strain)시키는 것으로 해석할 수 있다. 또한, Cu(111) 단결정 포일에서, 1320K에서 상온으로 냉각될 때, (111) 표면에 스텝(step)이 형성되며, TEM과 ADF-STEM 관찰을 통해, 스텝 에지(step edge)에서 그래핀과 기판(Cu 포일)간의 결착력이 저하되며 주름이 형성됨을 확인하였다.

이에, 스텝 에지는 스텝 에지 방향에 수직으로 압축 응력이 방출되도록 하는 원인으로 작용하며, 냉각 중 그래핀은 이축 압축 응력을 받게 되는데, 스텝 에지 방향을 따라서는 응력이 남고, 스텝 에지 방향에 수직인 응력은 스텝 에지 방향에 수직인 방향으로 폴드를 형성하며 해소되는 것으로 해석할 수 있다.

[0121] 이러한 해석을 기반으로, 그래핀의 성장 온도를 약 1020K로 낮춤으로써, 폴드가 완전하게 제거(방지)될 가능성을 도출하였다.

[0122] 선행실험을 통해 1.3-8.6at%의 Ni을 함유하는 Cu-Ni(111) 합금 포일을 이용하여 1348K에서 그래핀을 합성하는 경우, Cu(111) 포일의 경우 대비 폴드의 폭과 간격이 더 넓은 고도로 배향된 단층 그래핀 필름이 제조됨을 확인한 바 있다.

[0123] 도 4는 Ni을 20at% 함유하는 Cu-Ni(111) 합금 포일을 이용하여 1320K(비교예 1), 1170K(비교예 1)의 온도에서 성장한 그래핀을 관찰한 SEM 이미지(도 4(a)~(b)) 및 AFM 이미지(도 4(c)~(d))이다. 도 4에서 그래핀 성장 온도를 이미지에 같이 표기하였으며, 화살표로 폴드와 리플을 표시하였다.

[0124] SEM 및 광학현미경 관찰시의 균일한 색상 콘트라스트를 통해, 비교예 1 및 실시예에서 성장한 그래핀이 에드레이어 없는 균질한 막임을 확인하였으며, 그래핀 필름의 라만 스펙트럼에서 2D 밴드의 FWHM이 약 30cm^{-1}로, 그래핀 필름이 단층 그래핀임을 확인하였다.

[0125] 도 4(a) 및 도 4(b)의 SEM 이미지, 광학 사진 및 2D 밴드 FWHM의 라만 맵을 통해 SLG-1320, SLG-1170 모두 서로 평행한 폴드를 가짐을 확인하였으며, 성장 온도가 낮을수록 폴드의 폭과 떨어진 간격이 좁아짐을 확인하였다. 상세하게, 그래핀 성장 온도가 1320K에서 1170K로 낮아질 때, 폴드의 평균 폭은 133nm에서 32nm로 감소했으며, 인접한 폴드간의 평균 거리는 40㎛에서 20㎛로 좁아졌다. 이는 1320K 및 1170K에서 성장된 그래핀 필름에서 폴드의 형성은 이들 그래핀 필름의 수축에 각각 0.66% 및 0.32% 기여한 것이다.

[0126] 폴드의 평균 너비와 서로 인접하는 두 폴드간의 거리(평균 거리)는 그래핀 성장온도(T_{growth})와 1030K 사이의 금속 포일 수축에 의해 달라졌으며, T_{growth} ~ 1030K 사이에서의 포일 수축률은 폴드 형성에 의해 탈착된 그래핀 필름 면적의 백분율과 실질적으로 동일하였다.

[0127] 폴드가 형성되는 임계 온도를 확인하기 위해, 1030K, 1020K 또는 1000K의 성장 온도로 실시된 실시예와 동일하게 그래핀을 성장시키되, 그 성장 온도를 1040K 또는 990K로 하여 그래핀 필름을 제조하여, 1040K~990K 온도 범위에서 폴드 생성 여부를 관찰하였다.

[0128] 1040K 성장 온도의 경우, 도 4와 유사하게 폴드가 관찰되었다. 그러나, 도 5의 1030K 성장 온도에서의 그래핀 필름을 관찰한 SEM 이미지(도 5(a)) 및 AFM 이미지(도 5(b))와 같이, 1030K 이하의 성장 온도에서 성장한 그래핀 필름에서는 폴드가 관찰되지 않았으며, 리플만이 관찰되었다.

[0129] 도 6은 990K, 1000K, 1020K, 1030K, 1040K 성장온도에서 수득된 그래핀 필름의 라만 스펙트럼을 도시한 도면이다. 도 6의 각 스펙트럼에 그래핀의 성장 온도를 같이 표시하였다.

[0130] 도 6에서 알 수 있듯이, 1000K 이상의 온도에서 성장한 그래핀 필름은 실질적으로 노이즈 레벨 정도의 무시할만한 D 밴드를 가져, 극히 우수한 결정성을 갖는 고품질의 단층 그래핀 필름이 수득됨을 알 수 있다. 그러나, 성장 온도가 990K로 낮아지는 경우, D 밴드 피크 강도(ID)와 G 밴드 피크 강도(IG)의 강도 비인 ID/IG 값이 약 0.5에 이르러, 다량의 결함을 함유하는 그래핀이 수득됨을 알 수 있다.

[0131] 선행실험을 통해, 비교예 2와 같이 Cu(111) 상에 그래핀을 성장시킨 경우, 1220K 이하의 온도에서 이미 다량의 결함을 함유하는 그래핀이 제조됨을 확인한 바 있다. 1220K 대비 990K의 낮은 온도는 저온에서 보다 우수한 촉매능을 갖는 니켈에 의한 것으로 해석할 수 있다.

[0132] 또한, 단결정체가 아닌 다결정체의 Cu-Ni(111) 합금 포일(20at% Ni)을 이용한 경우, 실시예 조건과 동일하게 그래핀 필름을 성장시켜도, 포일 기재의 불균일성에 의해 1030K 온도에서도 폴드 결함과 에드레이어가 형성됨을 확인하였다.

[0133] 서로 평행한 리플들은 성장 온도와 무관하게 제조된 모든 그래핀 필름에서 관찰되었으며, 도 4 및 도 5의 AFM 이미지를 통해, 리플의 높이와 리플간 간격을 측정한 결과, 1320K, 1170K 및 1030K에서 성장한 그래핀 필름이 서로 유사하게 리플의 높이 1.3nm 및 리플 간격 1.1㎛을 가졌다. 이를 통해 리플의 높이와 간격은 성장 온도와 실질적으로 무관하게 일정한 값을 가짐을 알 수 있다.

[0134] 또한, G 밴드와 2D 밴드의 파수 이동(frequency shift)는 그래핀 변형(strain)에 민감하다. 1320K, 1170K 및 1030K에서 성장한 그래핀 필름간의 실질적으로 동일한 G 밴드 파수는 세 그래핀 필름이 모두 유사한 압축 변형(0.15%~0.25%, 압축 응력으로 전환하는 경우 1.5~2.5GPa) 상태에 있음을 의미한다.

[0135] 선행된 실험을 통해, 물리적으로 박리된 그래핀을 Cu(111) 표면(step이 없는 (111) 표면)에 위치시켜 코팅한 후, 그래핀 코팅된 Cu(111) 표면을 570~970 K로 가열한 후 상온으로 냉각할 때, 그래핀과 Cu(111) 계면에 스텝 번칭이 나타남을 확인한 바 있다.

[0136] 또한, 종래 연구를 통해, 그래핀이 성장된 다결정체 구리 포일의 인-시츄 SEM 관찰시, 그래핀 성장 온도인 1270K에서 그래핀과 다결정체인 구리 포일간의 계면이 편평(flat)했으나, 상온으로 냉각시 그래핀-구리 계면에서 스텝 번칭이 관찰되었으며, 약 750℃에서 '표면 재구성(surface reconstruction)'이 발생함이 알려진 바 있다. 이때, 750℃가 1023K임은 주목할 만한 부분이다.

[0137] 이를 통해 그래핀-Cu(111) 계면에서, 스텝 번칭이 발생하기 시작하는 온도(T_{step})는 1270K에서 970K 사이이며, 온도 T가 T_{step}보다 높을 때, 그래핀-Cu(111) 계면은 편평한 상태를 유지하고, T가 570K와 T_{step} 사이일 때는 스텝 번칭이 나타나며, T가 570K보나 낮을 때는 표면 Cu 원자들의 너무 낮은 이동도에 의해 스텝 번칭이 발생하지 않는 것으로 해석할 수 있다.

[0138] 도 7은 1320K, 1040K, 1030K, 1000K의 성장온도에서 그래핀이 성장한 Cu-Ni(111) 포일을 관찰한 AFM 이미지(도 7(a)~(h)), 도 7(b) 내지 도 7(h)의 화살표에 따른 AFM 라인 프로파일(도 7(i)) 및 성장 온도에서 그래핀 성장이 완료된 후 냉각 과정에서 스텝 번칭(step bunching)과 그래핀 폴드의 생성을 도시한 모식도이다. 도 7의 AFM 이미지에서 각 이미지에 성장 온도를 같이 표시하였다.

[0139] 도 7의 AFM 이미지 및 AFM 라인 프로파일을 통해 알 수 있듯이, 1320K와 1040K에서 그래핀이 성장된 Cu-Ni(111) 표면의 형상을 거의 유사했으며, 실질적으로 거의 동일한 스텝 높이와 스텝 간격을 가졌다. 이는 그래핀이 성장한 Cu-Ni(111) 표면에서 스텝 번칭이 발생하는 온도가 1040K 미만임을 의미하는 것이다.

[0140] 성장 온도가 1030K일 때, 좁은 폭과 높이를 갖는 작은 크기의 스텝이 나타났으며, 성장 온도가 1000K로 더 감소되는 경우 번칭된 스텝의 폭과 높이가 크게 감소함을 알 수 있다. 번칭된 스텝의 크기 감소는 온도 감소에 의해 표면 금속 원자의 이동도가 크게 감소한 것으로부터 기인한 것으로 해석할 수 있다. 도 7의 AFM 관찰 결과는 그래핀이 성장된 Cu-Ni(111) 표면의 스텝 번칭이 발생하는 온도(T_{step})가 1040K와 1030K 사이의 온도임을 지시하고 있으며, 이는 폴딩이 형성되는 온도와 실질적으로 일치한다.

[0141] 도 7의 모식도로 도시한 바와 같이, 그래핀 성장 온도가 Tstep 보다 클 때, 그래핀과 Cu-Ni(111) 계면은 편평한 상태를 유지한다. 이후 냉각 과정에서 온도가 T_{step}으로 감소되며 스텝 번칭이 발생하고, 번칭된 스텝에 의해 스텝 에지에서 그래핀과 금속 포일간의 탈착이 발생하며 스텝 에지 방향에 수직 압축 응력이 해소되고, 스텝 에지 영역에서의 탈착에 의해 폴드들이 생성되며 스텝 에지 방향으로의 압축 응력이 해소된 것이다.

[0142] 살핀 바와 같이, 실시예에 따른 1000~1030K의 성장 온도 범위에서 폴드 결함을 갖지 않는(fold-free) 고품질의 그래핀이 제조되었다.

[0143] 도 8은 실시예에서 1020K의 성장 온도로 제조된 그래핀 필름을 300nm SiO_2/Si 기판으로 전사(파라핀 왁스 이용)한 후 이를 관찰한 광학 사진(도 8(a)), I_D/I_G의 강도비에 기반한 라만 맵(도 8(b)), 도 8(b)의 라만 맵에서 1~6으로 표시된 지점 각각의 라만 스펙트럼을 도시한 도면(도 8(c))이다.

[0144] 도 8의 광학 현미경 관찰 결과와 같이 제조된 그래핀 필름은 전체적으로 균질한 콘트라스트를 가졌으며, PMMA 대신 파라핀 왁스를 지지층으로 사용함에 따라, 알려진 바와 같이, SiO_2/Si 기판상 전사된 그래핀은 리플이 제거되어 리플로부터 자유로웠다(도 9 참고, 도 9(a) 전사시 PMMA를 지지층으로 사용한 그래핀 AFM 이미지, 도 9(b) 전사시 파라핀 왁스를 지지층으로 사용한 그래핀 AFM 이미지).

[0145] 도 8(b) 및 도 8(c)의 I_D/I_G의 강도비에 기반한 라만 맵과 각 위치에서의 라만 스펙트럼을 살피면, 전체적으로 D 밴드 피크가 실질적으로 나타나지 않았으나, 도 8(b)에서 6의 지점과 같이 매우 약한 D밴드 피크가 나타나는 영역 또한 있었다.

[0146] 도 10은 전사 전 Cu-Ni(111) 상에 성장한 그래핀에서 여러 임의의 영역에 대한 I_D/I_G의 강도비에 기반한 라만 맵

(도 10(a), (d)~(g)) 및 도 10(a)에서 1-6의 숫자로 표시된 영역의 라만 스펙트럼(1의 영역=도 10(b), 2-6의 영역=도 10(c))을 도시한 도면이다.

[0147] 도 10을 통해 알 수 있듯이, 제조된 folding-free 그래핀에서는 D 피크가 실질적으로 검출되지 않았으며(노이즈 레벨), 도 9(a)의 1번 영역과 같이 우주선(cosmic ray)에 의해 불가피하게 다른 영역과 색상이 다르게 도시된 것을 제외하고, 랜덤하게 측정된 모든 영역이 실질적으로 0에 해당하는 동일한 색상을 가졌다.

[0148] 도 11은 실시예에서 1020K의 성장 온도로 제조된 그래핀 필름의 원자-배율(atomic-resolution) TEM 이미지(도 11(a)), 빔 사이즈를 1.8mm로 한 LEED (low-energy electron diffraction) 패턴(도 11(b)) 및 200개의 서로 다른 영역에서 측정된 SAED 패턴으로부터 얻어진 방향 분포 히스토그램(도 11(c))을 도시한 도면이다.

[0149] 도 11(a)의 TEM 이미지에서 알 수 있듯이, 구조적 결함이나 무질서(disorder)가 없는 완벽한 그래핀 벌집 격자를 가짐을 알 수 있다. 또한, 도 11(b)과 도 11(c)로부터 제조된 그래핀이 위치와 무관하게 동일한 결정 방향을 갖는 단결정체임을 알 수 있다.

[0150] 스케일 업 테스트를 위해, 4cmx7cm 크기의 Cu-Ni(111) 단결정 포일을 이용하여 실시예와 동일하게 그래핀을 성장시켰다. 도 12는 4cmx7cm 크기로 성장한 그래핀을 4인치 SiO_2/Si 기판으로 전사한 후 관찰한 광학 사진이다. 포일의 크기를 키워 대면적의 그래핀 필름을 제조한 경우에도 마찬가지로, 에드레이어 없이 완벽한 단일층을 가지며, 폴딩 결함이 존재하지 않고, D 밴드 피크가 검출되지 않는, 단결정체의 그래핀이 제조됨을 확인하였다.

[0151] 전기화학적 방법을 통해 Cu-Ni(111) 단결정 포일과 그래핀을 분리시킨 후(약 1분정도 소요), 회수된 Cu-Ni(111) 단결정 포일은 사용전과 동일하게 (111) 표면을 가졌으며, Ni 조성의 변화 또한 발생하지 않았다. 회수된 Cu-Ni(111) 단결정 포일을 다시 그래핀 성장을 위해 재사용하는 과정을 5회 반복했을 때, 오직 0.0001g(0.005wt%)의 질량 손실만이 발생하였다. 또한 Cu-Ni(111) 단결정 포일의 재사용 횟수와 무관하게, 재사용된 Cu-Ni(111) 단결정 포일로 제조된 그래핀 필름들 또한, 최초 제조된 그래핀 필름과 실질적으로 동일한 물성과 품질(adlayer-free, fold-free, single crystal, D band peak)을 나타냈다.

[0152] 도 13은 GFET 제조 과정을 도시한 일 공정도이다. 알려진 바와 같이, 고온(1270K 이상)에서 제조된 그래핀은 이방성 전하 수송(anisotropic charge transport)이 나타나는 것으로 알려져 있으며, 이는 전하의 이동도를 떨어뜨리는 폴드에 기인한 것이다. 즉, 전하 이송 채널에로 사용되는 그래핀 영역에 폴드가 존재할 때와 존재하지 않을 때보다 낮은 전하의 이동도를 갖는다.

[0153] 전하 이동도의 등방성(전하 이동의 균일성)을 테스트하기 위해, 도 12와 같이 Cu-Ni(111) 단결정 포일(1cmx3cm) 상 성장한 그래핀을 동일 면적(1cmx1cm)으로 삼등분한 후, 절단된 각 그래핀을 300nm SiO_2/Si 웨이퍼(2cmx2cm)에 전사하고, 전 그래핀 필름에 형성한 마커를 이용하여 세 그래핀 조각이 동일 방향으로 정렬되도록 하였다. 이후, 임의로 결정된 방향을 기준 방향(0°)으로 하고, 기준 방향에서 시계 방향으로 120° 회전된 방향(+120°) 및 기준 방향에서 반시계 방향으로 120° 회전된 방향(-120°)으로 그래핀 채널을 형성하고, 채널 양 단에 소스와 드레인 전극을 형성하였다.

[0154] 도 14는 서로 상이한 방향으로 그래핀 채널이 형성된 GFET의 전류(I_{DS})-전압(V_G-V_{Dirac}) 그래프(도 14(a)~(c)) 및 각 채널 방향별로 제조된 10개의 GFET으로부터 측정된 정공 이동도 분포를 도시한 도면(도 14(d))이다. 전류-전압 그래프에서 I_{DS}는 소스로부터 드레인으로의 전류를 의미하며, V_G는 게이트 전압, V_{Dirac}은 드랙 전압(Dirac point voltage)을 의미한다. GFET 소자의 사진을 도 14의 각 전류-전압 그래프의 상부에 추가 도시하였으며, 전류-전압 그래프로부터 도출된 저항(R_{tot})-전압(V_{GS}-V_{Dirac}) 그래프와 상수 이동도 모델을 이용하여 피팅한 결과를 함께 도시한 도면을 도 14의 각 전류-전압 그래프의 오른쪽 하부에 추가 도시하였다.

[0155] 도 14를 통해 알 수 있듯이, 3개의 서로 다른 방향으로부터 측정된 전자 및 정공 이동도(상온 이동도)는 10개의 소자로부터 측정된 분포 및 평균값에 있어 실질적으로 서로 동일했다.

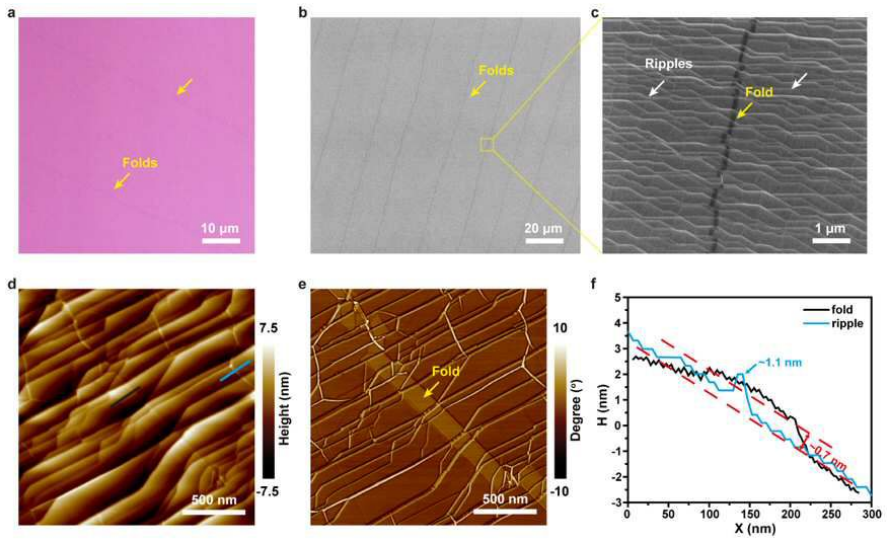
[0156] 0° 소자 10개, -120° 소자 10개 및 120° 소자 10개의 총 30개의 GFET으로부터 측정된 상온 전자 이동도(평균값)는 $6.9\times10^3\ cm^2V^{-1}s^{-1}$이었고, 상온 정공 이동도(평균값)은 $7.3\times10^3\ cm^2V^{-1}s^{-1}$이었다. 채널 방향과 실질적으로 무관한 이러한 높은 전하 이동도는 폴드 결함이 없고(fold-free), 입계가 없으며(grain boundary-free), 에드레이어가 없는(adlayer-free) 그래핀의 특성에 의한 것이다. 또한, 도 14의 결과는, 폴딩으로부터 자유로운 그래핀 필름의 경우, 그래핀을 포함하는 소자의 제조시, 임의의 어떠한 방향으로든 그래핀 필름이 패턴화되어도 무방함을 보인다.

[0157] 이상과 같이 본 발명에서는 특정된 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.

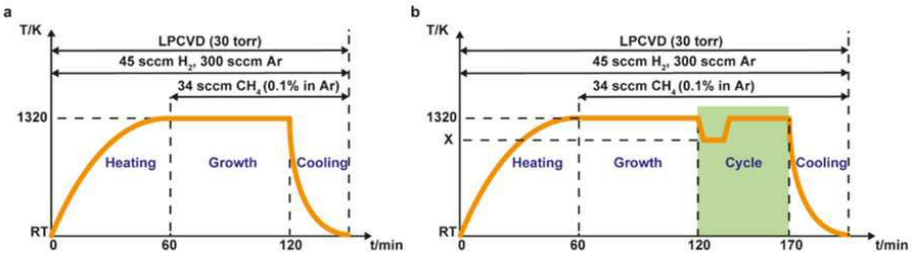
[0158] 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

도면

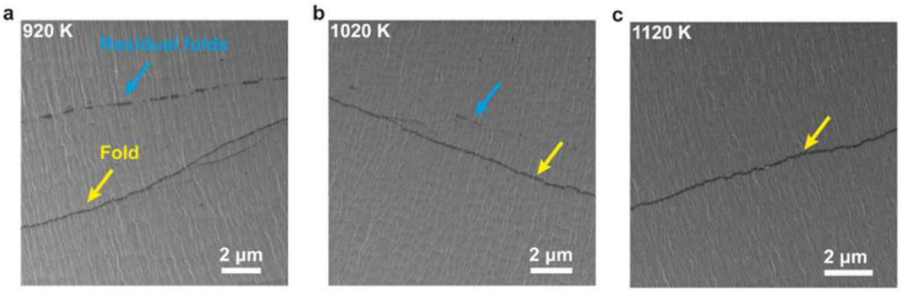
도면1



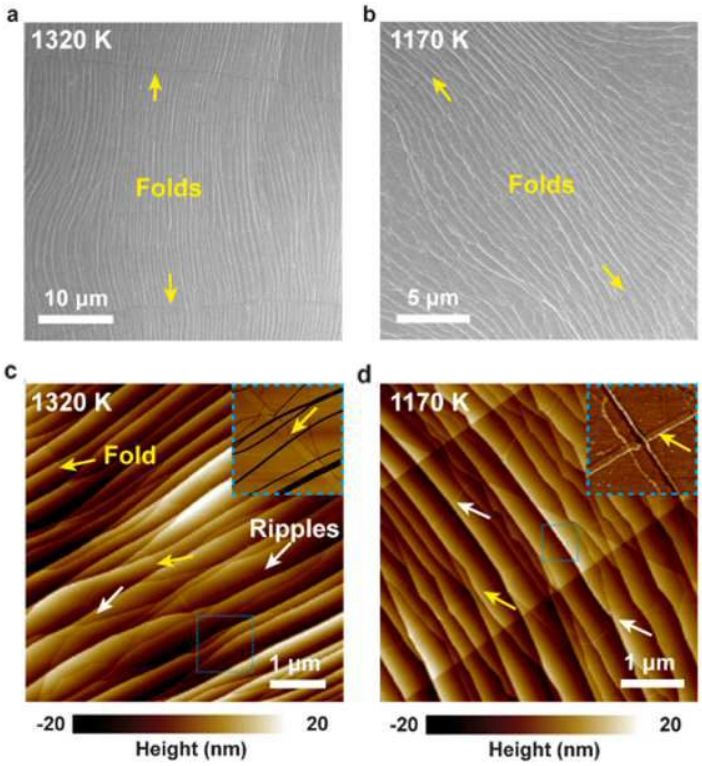
도면2



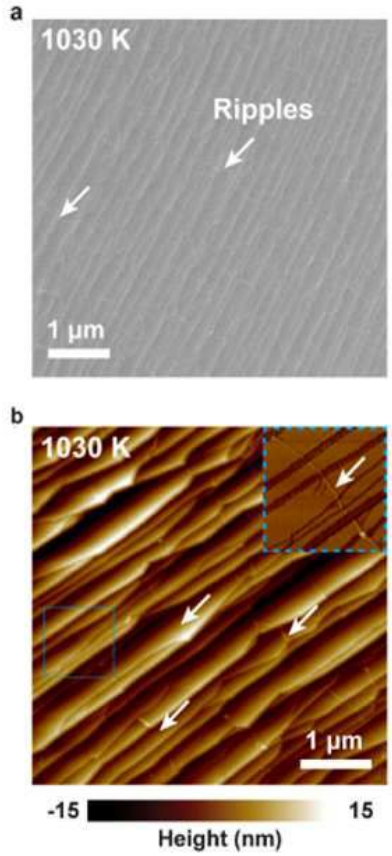
도면3



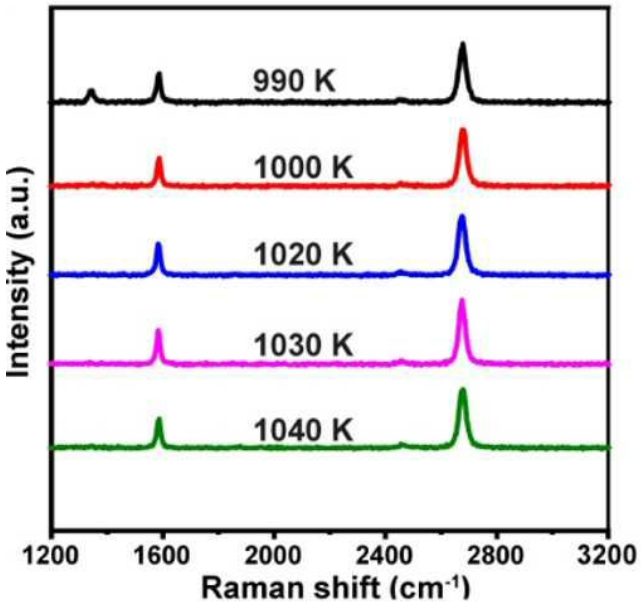
도면4


a
1320 K
Folds
10 μm
b
1170 K
Folds
5 μm
c
1320 K
Fold
Ripples
1 μm
-20
20
Height (nm)
d
1170 K
1 μm
-20
20
Height (nm)

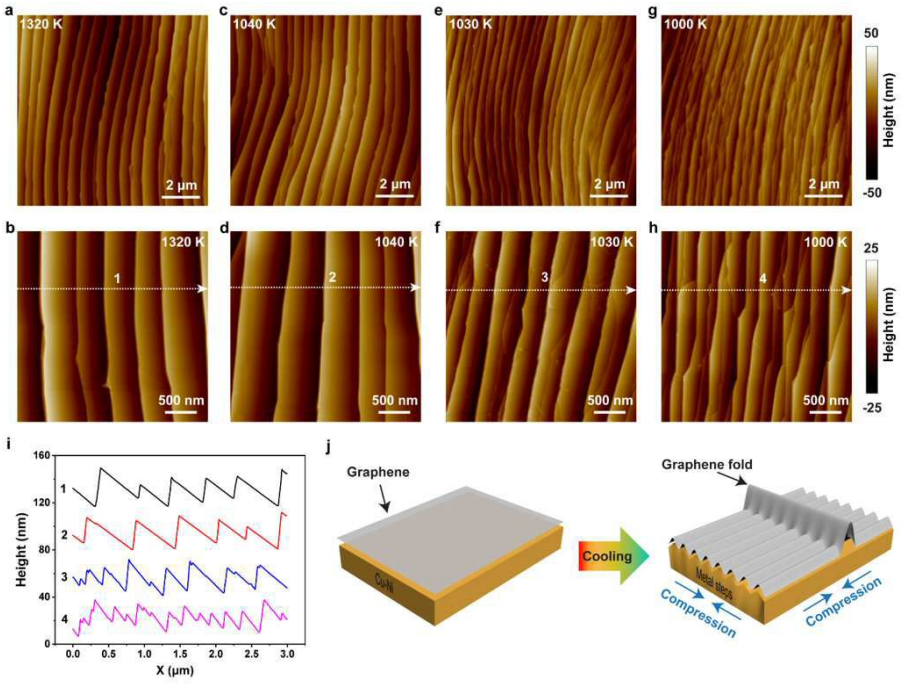
도면5


a
1030 K
Ripples
1 μm
b
1030 K
1 μm
-15
15
Height (nm)

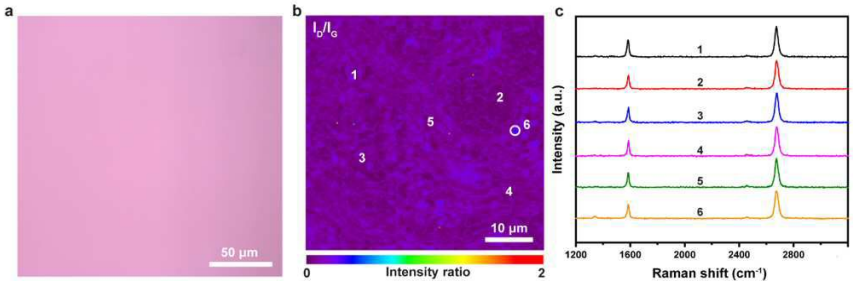
도면6


990 K
1000 K
1020 K
1030 K
1040 K
Intensity (a.u.)
1200
1600
2000
2400
2800
3200
Raman shift (cm-1)

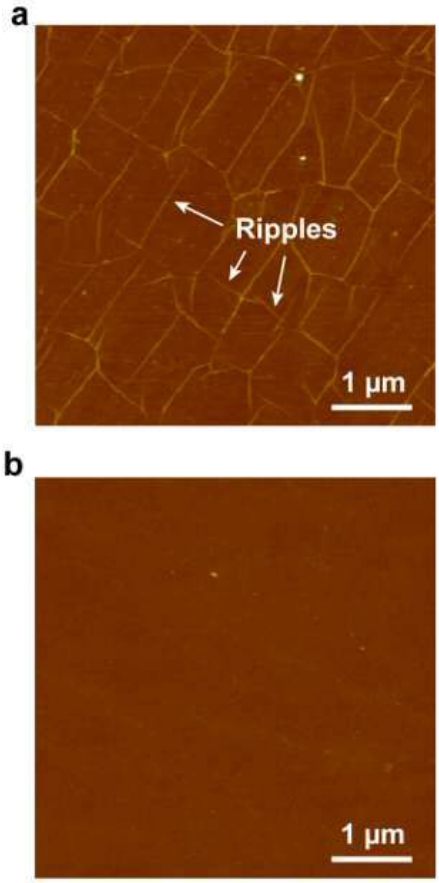
도면7


a
1320 K
2 μm
c
1040 K
2 μm
e
1030 K
2 μm
g
1000 K
2 μm
50
Height (nm)
-50
b
1320 K
1
500 nm
d
1040 K
2
500 nm
f
1030 K
3
500 nm
h
1000 K
4
500 nm
25
Height (nm)
-25
i
Height (nm)
X (μm)
j
Graphene
Cooling
Graphene fold
Metal stack
Compression
Compression

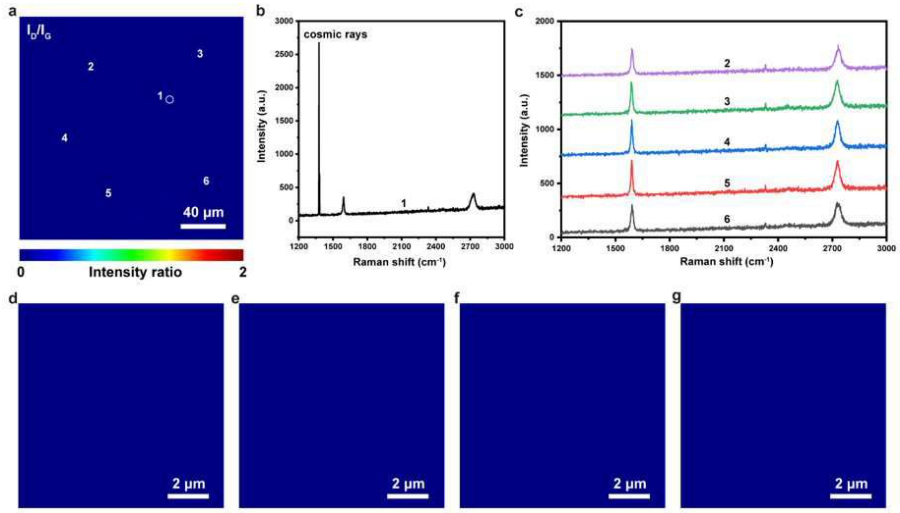
도면8


a
50 μm
b
ID/IG
1
2
3
4
5
6
10 μm
0
Intensity ratio
2
c
Intensity (a.u.)
1200
1600
2000
2400
2800
Raman shift (cm-1)

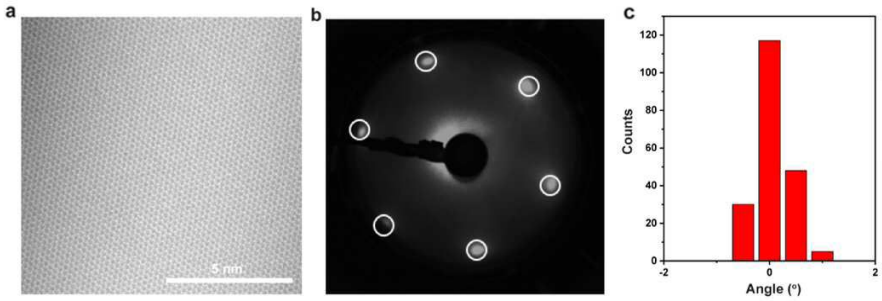
도면9


a
Ripples
1 μm
b
1 μm

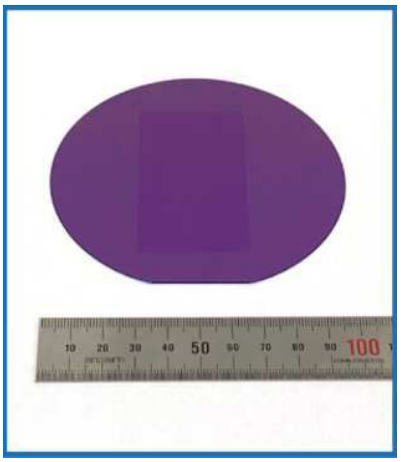
도면10


a
I_D/I_G
1
2
3
4
5
6
40 μm
0
Intensity ratio
2
b
cosmic rays
Intensity (a.u.)
Raman shift (cm⁻¹)
c
Intensity (a.u.)
Raman shift (cm⁻¹)
d
e
f
g
2 μm

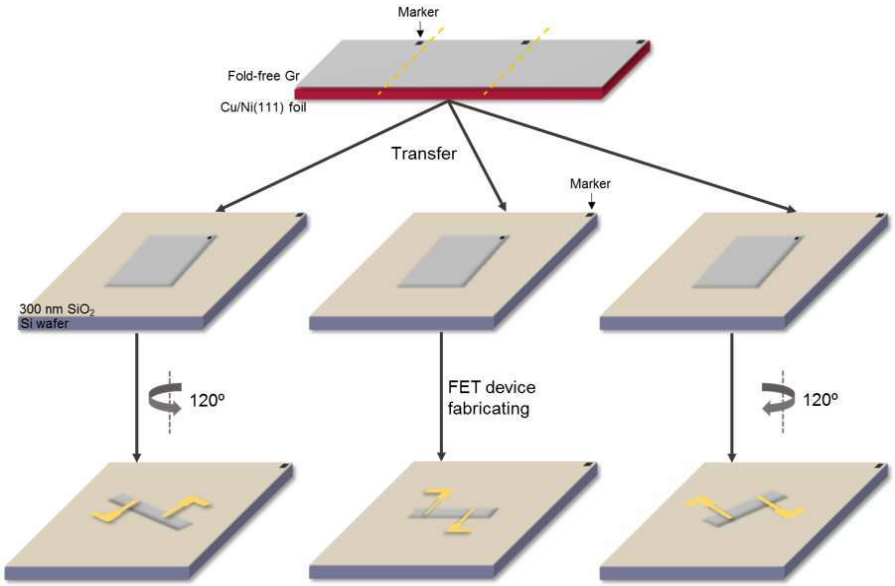
도면11



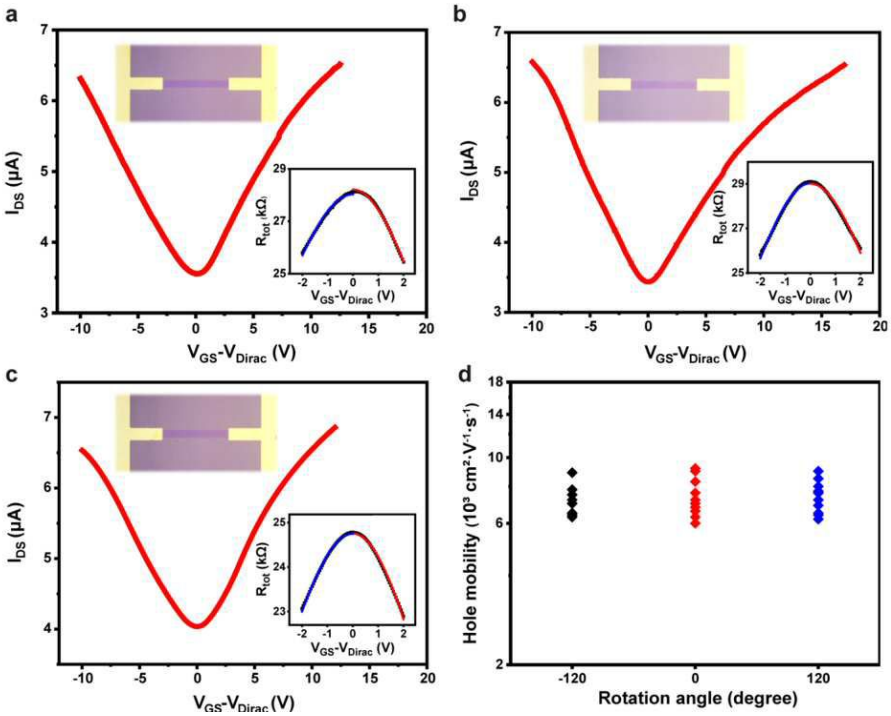
도면12



도면13



도면14


a
b
c
d
I_{DS} (μA)
V_{GS}-V_{Dirac} (V)
R_{tot} (kΩ)
Hole mobility (10^3 $cm^2 \cdot V^{-1} \cdot s^{-1}$)
Rotation angle (degree)