

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-85392

(P2005-85392A)

(43) 公開日 平成17年3月31日(2005.3.31)

(51) Int. Cl.⁷

G 1 1 B 20/14
G 1 1 B 7/005
H 0 4 L 27/22

F I

G 1 1 B 20/14 3 4 1 B
G 1 1 B 20/14 3 5 1 A
G 1 1 B 7/005 B
H 0 4 L 27/22 Z

テーマコード(参考)

5 D 0 4 4
5 D 0 9 0
5 K 0 0 4

審査請求有 請求項の数 14 O L (全 26 頁)

(21) 出願番号 特願2003-317495 (P2003-317495)
(22) 出願日 平成15年9月9日(2003.9.9)

(71) 出願人 390020248
日本テキサス・インスツルメンツ株式会社
東京都新宿区西新宿六丁目24番1号
(74) 代理人 100094053
弁理士 佐藤 隆久
(72) 発明者 重枝 明雄
東京都新宿区西新宿六丁目24番1号 日
本テキサス・インスツルメンツ株式会社内
(72) 発明者 大丸 誠
東京都新宿区西新宿六丁目24番1号 日
本テキサス・インスツルメンツ株式会社内
Fターム(参考) 5D044 BC04 CC04 GL02 GM11 GM24
5D090 AA01 BB02 BB04 CC04 FF07
FF42
5K004 AA05 FG01

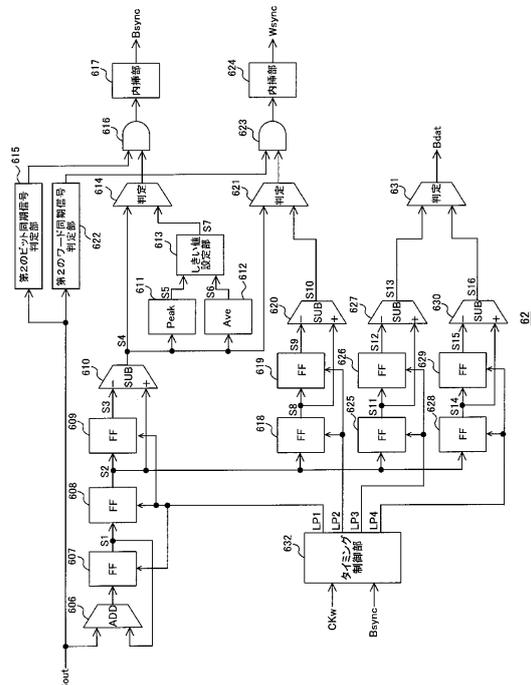
(54) 【発明の名称】 復調装置およびこれを有するデータ記録装置

(57) 【要約】

【課題】 ノイズの重畳等による復調誤りの増大を抑えることができる、ウォブル信号等の位相変調信号の復調装置およびこれを有するデータ記録装置を提供する。

【解決手段】 検出されたビット同期信号 B s y n c に同期して挿入され得るビット信号の信号範囲において、ビット信号としての位相変化が生ずるべき周期におけるウォブル信号の積分値 S 2 にそれぞれ所定の符号操作を行って合計することにより、' 1 ' および ' 0 ' のビット信号の特徴量 S 1 3、S 1 6 がそれぞれ算出される。そして、この特徴量を互いに比較した結果に基づいて、ビット同期信号 B s y n c に対応するビット信号の値が判定される。

【選択図】 図 3



【特許請求の範囲】

【請求項 1】

周期的に挿入されるビット同期信号と、当該ビット同期信号に同期して挿入され、ビット値に応じた信号パターンを持つビット信号とを含む位相変調信号を復調する復調装置であって、

上記位相変調信号のキャリア成分を再生するキャリア再生手段と、

上記再生されたキャリア成分に同期して、上記位相変調信号の1周期または複数周期の積分値を順次に算出する積分値算出手段と、

上記位相変調信号に挿入される上記ビット同期信号を検出するビット同期信号検出手段と、

上記検出されたビット同期信号に同期して挿入され得る上記ビット信号の信号範囲において、上記ビット同期信号としての位相変化が生ずるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ビット信号の特徴量を、上記ビット値ごとに算出するビット信号特徴量算出手段と、

上記算出された各ビット値の特徴量を比較し、当該比較結果に基づいて上記ビット信号のビット値を判定するビット値判定手段と、

を有する復調装置。

【請求項 2】

上記ビット同期信号検出手段は、

上記位相変調信号に挿入され得る上記ビット同期信号の信号範囲において、上記ビット同期信号としての位相変化が生じるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ビット同期信号の特徴量を算出するビット同期信号特徴量算出手段と、

上記算出されたビット同期信号の特徴量のピーク値と平均値とに応じたしきい値を設定するしきい値設定手段と、

上記算出されたビット同期信号の特徴量と上記設定されたしきい値とを比較し、当該比較結果に基づいて、当該信号範囲の信号が上記ビット同期信号であるか否かを判定する第1のビット同期信号判定手段と、を含む、

請求項 1 に記載の復調装置。

【請求項 3】

上記しきい値設定手段は、少なくとも、上記算出されたビット同期信号の特徴量のピーク値と平均値との差に2のべき乗数の逆数を乗じた値、もしくは、当該差から当該乗算値を減算した値に基づいて、上記しきい値を設定する、

請求項 2 に記載の復調装置。

【請求項 4】

上記ビット同期信号検出手段は、上記第1のビット同期信号判定手段において上記ビット同期信号と判定された信号範囲における、上記ビット同期信号としての位相変化が生じるべき所定の範囲に含まれる信号の符号に基づいて、当該信号範囲の信号が上記ビット同期信号であるか否かを判定する第2のビット同期信号判定手段を含む、

請求項 2 または 3 に記載の復調装置。

【請求項 5】

上記第2のビット同期信号判定手段は、上記所定の範囲において、所定の符号を有する信号が所定数連続しているか否かに応じて、当該信号範囲の信号が上記ビット同期信号であるか否かを判定する、

請求項 4 に記載の復調装置。

【請求項 6】

上記ビット同期信号検出手段の検出結果に基づいて、上記位相変調信号における上記ビット同期信号の挿入点を予測し、当該予測した挿入点において上記ビット同期信号検出手段が上記ビット同期信号を検出しない場合、当該予測した挿入点に上記ビット同期信号を内挿するビット同期信号内挿手段を有する、

10

20

30

40

50

請求項 1 ないし 5 の何れか一に記載の復調装置。

【請求項 7】

上記ビット同期信号内挿手段は、上記予測した挿入点において、上記ビット同期信号検出手段が所定回数連続して上記ビット同期信号を検出しない場合、上記ビット同期信号の内挿が無効であることを示す信号を出力する、

請求項 6 に記載の復調装置。

【請求項 8】

上記ビット同期信号の代わりに上記位相変調信号へ周期的に挿入されるワード同期信号を検出するワード同期信号検出手段であって、

上記検出されたビット同期信号の代わりに挿入され得る上記ワード同期信号の信号範囲において、上記ワード同期信号としての位相変化が生ずるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ワード同期信号の特徴量を算出するワード同期信号特徴量算出手段と、

上記算出されたワード同期信号の特徴量と、上記算出されたビット同期信号の特徴量とを比較し、当該比較結果に基づいて、当該信号範囲の信号が上記ワード同期信号であるか否かを判定する第 1 のワード同期信号判定手段と、

を含むワード同期信号検出手段を有する、

請求項 1 ないし 7 の何れか一に記載の復調装置。

【請求項 9】

上記ワード同期信号検出手段は、上記第 1 のワード同期信号判定手段において上記ワード同期信号と判定された信号範囲における、上記ワード同期信号としての位相変化が生じるべき所定の範囲に含まれる信号の符号に基づいて、当該信号範囲の信号が上記ワード同期信号であるか否かを判定する第 2 のワード同期信号判定手段を含む、

請求項 8 に記載の復調装置。

【請求項 10】

上記ワード同期信号検出手段の検出結果に基づいて、上記位相変調信号における上記ワード同期信号の挿入点を予測し、当該予測した挿入点において上記ワード同期信号検出手段が上記ワード同期信号を検出しない場合、当該予測した挿入点に上記ワード同期信号を内挿するワード同期信号内挿手段を有する、

請求項 8 または 9 に記載の復調装置。

【請求項 11】

上記キャリア再生手段は、

上記位相変調信号に、上記キャリア成分の周期の整数倍に応じた複数の遅延を与えて複数の遅延信号を生成する遅延信号生成手段と、

上記遅延信号生成手段において生成された複数の遅延信号を加算する加算手段と、を含む、

請求項 1 ないし 10 の何れか一に記載の復調装置。

【請求項 12】

上記キャリア生成手段は、上記加算手段の加算結果に基づいて上記キャリア成分の周期を計測する周期計測手段を含み、

上記遅延信号生成手段は、上記周期計測手段の計測結果に応じて、上記位相変調信号に与える遅延を調節する、

請求項 11 に記載の復調装置。

【請求項 13】

上記キャリア生成手段は、上記ビット同期信号の検出結果に基づいて、上記位相変調信号に生じ得る位相の変化点を予測し、当該予測した位相の変化点において上記位相変調信号の符号を反転させる符号反転手段を含み、

上記遅延信号生成手段は、上記符号反転手段において符号反転された信号の遅延信号を生成する、

請求項 12 に記載の復調装置。

10

20

30

40

50

【請求項 14】

周期的に挿入されるビット同期信号と、当該ビット同期信号に同期して挿入され、ビット値に応じた信号パターンを持つビット信号とを含む、記録媒体に予め記録された位相変調信号を復調する復調装置を有し、上記復調装置の復調結果を利用して上記記録媒体へのデータの書き込みを行うデータ記録装置であって、

上記復調装置は、

上記位相変調信号のキャリア成分を再生するキャリア再生手段と、

上記再生されたキャリア成分に同期して、上記位相変調信号の1周期または複数周期の積分値を順次に算出する積分値算出手段と、

上記位相変調信号に挿入される上記ビット同期信号を検出するビット同期信号検出手段と、

上記検出されたビット同期信号に同期して挿入され得る上記ビット信号の信号範囲において、上記ビット同期信号としての位相変化が生ずるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ビット信号の特徴量を、上記ビット値ごとに算出するビット信号特徴量算出手段と、

上記算出された各ビット値の特徴量を比較し、当該比較結果に基づいて上記ビット信号のビット値を判定するビット値判定手段と、を有する、

データ記録装置。

10

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、位相変調信号の復調装置およびこれを有するデータ記録装置に係り、例えば、光ディスクのウォブル信号を復調する復調装置および光ディスクのデータ記録装置に関するものである。

【背景技術】

【0002】

一般に、記録型の光ディスクの記録面には、書き込み時のレーザー光が記録トラック上を正しく迎えるように、予め案内用の溝がらせん状に形成されている。また、この案内溝の縁部には、ウォブルと称される周期的に蛇行した形状が設けられており、この縁部にレーザー光を照射させてその反射光を電気信号に変換することにより、ウォブルに対応した周期的信号（ウォブル信号）が得られる。

30

【0003】

ウォブル信号は、例えば、光ディスクを線速度一定で回転させる場合において制御信号として用いられ、光ディスクを角速度一定で回転させる場合において書き込み処理用のクロック信号を生成するために用いられる。

【0004】

また、DVD+RW等の光ディスクにおいては、ウォブルの周期的なキャリア成分に、記録トラック上のアドレスを示す情報が重畳されている。この情報を参照することにより、光ディスクの未記録領域にデータを書き込む場合でも、レーザー光の照射位置を正確に定めることができる。

40

【0005】

例として、DVD+RW方式のウォブル信号について、図6の波形図を参照して説明する。

【0006】

図6に示すように、DVD+RW方式のウォブル信号は、ADIP (address in pre-groove) と称されるアドレス情報に応じてキャリア成分が位相変調された信号である。

ADIPの信号フォーマットにおいて、ウォブル信号の周期（ウォブル周期 T_w ）は、光ディスク上に記録されるビット・データ（チャンネルビット）の周期（チャンネルビット周

50

期 T) に対して 3 2 倍に設定されている ($T_w = 3 2 T$)。

また、9 3 ウォブル周期 ($9 3 T_w$) を単位として、1 データウォブルユニットが構成され、5 2 データウォブルユニットを単位として、1 A D I P ワードが構成される。

【0 0 0 7】

各データウォブルユニットの先頭には、その開始点を定めるビット同期信号が挿入される。ビット同期信号は、図 6 (B) および (C) に示すように、1 ウォブル周期 ($1 T_w$) 離れた 2 つの位相変化点 (P C 、 P D) を有することを特徴とする。

【0 0 0 8】

また、このビット同期信号に続いて、ビット値に応じた異なる信号パターンを持つビット信号が挿入される。

値 ' 0 ' のビット信号は、図 6 (B) に示すように、ビット同期信号の初めの位相変化点 P C に対して 6 ウォブル周期 ($6 T_w$) 離れたタイミングに位相変化点 P E を有するとともに、この位相変化点 P E に対して 2 ウォブル周期 ($2 T_w$) 離れたタイミングに位相変化点 P F を有することを特徴とする。

また、値 ' 1 ' のビット信号は、図 6 (C) に示すように、ビット同期信号の初めの位相変化点 P C に対して 4 ウォブル周期 ($4 T_w$) 離れたタイミングに位相変化点 P G を有するとともに、この位相変化点 P G に対して 2 ウォブル周期 ($2 T_w$) 離れたタイミングに位相変化点 P H を有することを特徴とする。

【0 0 0 9】

このようなビット同期信号およびビット信号によって構成される 8 ウォブル周期 ($8 T_w$) に対し、これ続くデータウォブルユニットの残りの期間 ($8 5 T_w$) は、位相変化点を含まない単一位相の信号パターンによって構成される。

【0 0 1 0】

また、1 A D I P ワードにおける先頭のデータウォブルユニットには、上述したビット同期信号およびビット信号の代わりに、ワード同期信号が挿入される。ワード同期信号は、図 6 (A) に示すように、4 ウォブル周期 ($4 T_w$) 離れた 2 つの位相変化点 (P A 、 P B) を有することを特徴とする。

【0 0 1 1】

このような位相変調信号を復調する方法としては、位相変調信号とそのキャリア成分との乗算を行う同期検波法が一般的である。すなわち、位相変調信号のキャリア成分に同期した正弦波信号を再生して、これと位相変調信号との乗算を行い、この乗算値にローパスフィルタ処理を施した結果の正 / 負を判定するものである。

【0 0 1 2】

また、位相変調信号を復調する他の方法として、例えば特許文献 1 に記載されるように、位相変調信号の積分値としきい値とを比較する方法もある。すなわち、位相変調信号のキャリア成分に同期したタイミング信号を生成し、このタイミング信号に同期して、位相変調信号の 1 周期や半周期ごとの積分値を算出し、この積分値としきい値とを比較することにより、変調信号の値 (' 0 ' または ' 1 ') を復調するものである。

【特許文献 1】特開 2 0 0 1 - 2 0 9 9 3 7 号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 1 3】

ところで、D V D + R W 等の書き換え可能な光ディスクに度重なる書き込みを行うと、光ディスクの劣化によって、ウォブル信号にノイズ成分が多く重畳するようになる。

【0 0 1 4】

しかしながら、上述した何れの復調方法も、位相変調信号に乗算処理や積分処理などの信号処理を施した結果と固定のしきい値とを比較することにより、変調信号の値を判定するものであるため、位相変調信号に多くのノイズ成分が重畳して波形が崩れると、判定に誤りを生じやすくなるという不利益がある。

【0 0 1 5】

10

20

30

40

50

また、近年では、光ディスクの書き込み速度が一段と高速化し、ウォブル信号の周波数が高くなっているため、復調処理の高速化が求められている。しかしながら、上述の同期検波法では、正弦波同士の複雑な乗算処理を行う必要があるため、処理を高速化し難いという不利益がある。

しかも、正弦波同士を乗算するためには、変数同士の複雑な乗算回路を必要とするため、回路規模や消費電力の増大を招いてしまうという不利益がある。

【0016】

本発明はかかる事情に鑑みてなされたものであり、その目的は、ノイズの重畳等による復調誤りの増大を抑えることができる位相変調信号の復調装置を提供することにある。

また、本発明の他の目的は、このような復調装置を有することにより、記録媒体へ誤りの少ない高品質のデータを書き込むことができるデータ記録装置を提供することにある。

【課題を解決するための手段】

【0017】

上記の目的を達成する第1の発明は、周期的に挿入されるビット同期信号と、当該ビット同期信号に同期して挿入され、ビット値に応じた信号パターンを持つビット信号とを含む位相変調信号を復調する復調装置である。

上記復調装置は、上記位相変調信号のキャリア成分を再生するキャリア再生手段と、上記再生されたキャリア成分に同期して、上記位相変調信号の1周期または複数周期の積分値を順次に算出する積分値算出手段と、上記位相変調信号に挿入される上記ビット同期信号を検出するビット同期信号検出手段と、上記検出されたビット同期信号に同期して挿入され得る上記ビット信号の信号範囲において、上記ビット同期信号としての位相変化が生ずるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ビット信号の特徴量を、上記ビット値ごとに算出するビット信号特徴量算出手段と、上記算出された各ビット値の特徴量を比較し、当該比較結果に基づいて上記ビット信号のビット値を判定するビット値判定手段とを有する。

【0018】

上記ビット同期信号検出手段は、上記位相変調信号に挿入され得る上記ビット同期信号の信号範囲において、上記ビット同期信号としての位相変化が生じるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ビット同期信号の特徴量を算出するビット同期信号特徴量算出手段と、上記算出されたビット同期信号の特徴量のピーク値と平均値とに応じたしきい値を設定するしきい値設定手段と、上記算出されたビット同期信号の特徴量と上記設定されたしきい値とを比較し、当該比較結果に基づいて、当該信号範囲の信号が上記ビット同期信号であるか否かを判定する第1のビット同期信号判定手段とを含んでも良い。

【0019】

また、上記復調装置は、上記ビット同期信号の代わりに上記位相変調信号へ周期的に挿入されるワード同期信号を検出するワード同期信号検出手段を更に有しても良い。

上記ワード同期信号検出手段は、上記検出されたビット同期信号の代わりに挿入され得る上記ワード同期信号の信号範囲において、上記ワード同期信号としての位相変化が生ずるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ワード同期信号の特徴量を算出するワード同期信号特徴量算出手段と、上記算出されたワード同期信号の特徴量と、上記算出されたビット同期信号の特徴量とを比較し、当該比較結果に基づいて、当該信号範囲の信号が上記ワード同期信号であるか否かを判定する第1のワード同期信号判定手段とを含んでも良い。

【0020】

また、上記キャリア再生手段は、上記位相変調信号に、上記キャリア成分の周期の整数倍に応じた複数の遅延を与えて複数の遅延信号を生成する遅延信号生成手段と、上記遅延信号生成手段において生成された複数の遅延信号を加算する加算手段とを含んでも良い。

【0021】

上記の目的を達成する第2の発明は、周期的に挿入されるビット同期信号と、当該ビッ

ト同期信号に同期して挿入され、ビット値に応じた信号パターンを持つビット信号とを含む、記録媒体に予め記録された位相変調信号を復調する復調装置を有し、上記復調装置の復調結果を利用して上記記録媒体へのデータの書き込みを行うデータ記録装置である。

上記データ記録装置の復調装置は、上記位相変調信号のキャリア成分を再生するキャリア再生手段と、上記再生されたキャリア成分に同期して、上記位相変調信号の1周期または複数周期の積分値を順次に算出する積分値算出手段と、上記位相変調信号に挿入される上記ビット同期信号を検出するビット同期信号検出手段と、上記検出されたビット同期信号に同期して挿入され得る上記ビット信号の信号範囲において、上記ビット同期信号としての位相変化が生ずるべき周期における上記積分値にそれぞれ所定の符号操作を行って合計した値に応じた上記ビット信号の特徴量を、上記ビット値ごとに算出するビット信号特徴量算出手段と、

10

上記算出された各ビット値の特徴量を比較し、当該比較結果に基づいて上記ビット信号のビット値を判定するビット値判定手段とを有する。

【発明の効果】

【0022】

本発明の復調装置によれば、ノイズの重畳等によって位相変調信号の波形に崩れが生じる場合における復調誤りの増大を抑えることができる。

また、本発明のデータ記録装置によれば、書き換え回数の増加等によって記録媒体上に予め記録された位相変調信号の波形に崩れが生じる場合でも、誤りの少ない高品質のデータを記録媒体に書き込むことができる。

20

【発明を実施するための最良の形態】

【0023】

図1は、本発明の実施形態に係るデータ記録再生装置の構成例を示すブロック図である。

【0024】

図1に例示するデータ記録再生装置は、光ピックアップ2と、アナログ・フロントエンド部3と、クロック再生部4と、読み出しデータ復号化部5と、ウォブル復調部6と、ウォブル復号化部7と、書き込みデータ符号化部8と、書き込みクロック生成部9と、書き込みパルス生成部10と、レーザー駆動部11と、インターフェース部12と、サーボ制御部13と、アクチュエータ駆動部14と、回転モータ駆動部15と、ディスク回転モータ16とを有する。

30

なお、ウォブル復調部6は、本発明の復調装置の一実施形態である。

【0025】

[光ピックアップ2]

光ピックアップ2は、光ディスク1に書き込まれたデータを読み出す場合、データ読み出し用や制御信号生成用のレーザー光を光ディスク1の記録面へ照射し、その反射光を電気信号に変換する。また、光ディスク1へデータを書き込む場合は、光ディスク1の記録面に書き込み用のレーザー光を照射してデータを書き込むとともに、制御信号生成用のレーザー光を照射してその反射光を電気信号に変換する。

【0026】

40

[アナログ・フロントエンド部3]

アナログ・フロントエンド部3は、光ピックアップ2において反射光から変換された電気信号に2値化処理や波形整形処理、A/D変換処理などの信号処理を施して、光ディスク1の記録トラック上のチャンネルビットに対応する読み出しビット列を再生する。また、上述した信号処理によって、読み出し処理や書き込み処理に用いられる各種の制御信号を生成する。

【0027】

アナログ・フロントエンド部3が生成する制御信号としては、例えば、光ディスクのウォブル構造に対応するウォブル信号や、光ディスク上のデータ記録用トラックを追跡する処理に用いられるトラッキング・エラー信号、光ディスク1と光ピックアップ2のレンズ

50

との焦点距離を一定に保つ処理に用いられるフォーカス・エラー信号などがある。

【0028】

[クロック再生部4]

クロック再生部4は、アナログ・フロントエンド部3より出力される読み出しビット列の周期的な信号成分に基づいて、読み出し処理のタイミングの基準となる読み出しクロック信号を再生する。

【0029】

[読み出しデータ復号化部5]

読み出しデータ復号化部5は、クロック再生部において再生された読み出しクロック信号に同期して、アナログ・フロントエンド部3より出力される読み出しビット列に所定の復号化処理を行い、読み出しデータを再生する。再生された読み出しデータは、インターフェース部12を介してコンピュータ等のホスト装置に伝送される。

10

【0030】

[ウォブル復調部6]

ウォブル復調部6は、アナログ・フロントエンド部3より出力されるウォブル信号に基づいて、ウォブル・クロック信号CKWを再生する。また、このウォブル・クロック信号CKWに同期して、ウォブル信号の復調を行う。

ウォブル復調部6の詳細な構成については、後ほど図2～図4を参照して詳しく説明する。

【0031】

20

[ウォブル復号化部7]

ウォブル復号化部7は、ウォブル復調部6において復調された信号に対して所定の復号化処理を行い、光ディスク1の記録トラック上におけるアドレス情報を再生する。

【0032】

[書き込みデータ符号化部8]

書き込みデータ符号化部8は、後述の書き込みクロック信号に同期して、コンピュータ等のホスト装置よりインターフェース部12を介して供給される書き込みデータに所定の符号化処理を施し、光ディスク1の記録トラック上のチャンネルビットに対応する書き込みパルス列を生成する。

【0033】

30

[書き込みクロック生成部9]

書き込みクロック生成部9は、ウォブル復調部6においてウォブル信号より再生されたウォブル・クロック信号CKWを所定の逡倍比で逡倍して、書き込み処理のタイミングの基準となる書き込みクロック信号を生成する。

【0034】

[書き込みパルス生成部10]

書き込みパルス生成部10は、書き込みデータ符号化部8より出力される書き込みパルス列を入力し、当該入力した書き込みパルス列に、図示しない制御部によって指示される書き込み対象ディスクの種類に応じた所定の処理を施す。これにより、光ディスクの種類に応じた適切な書き込みパルス信号を生成して、これをレーザー駆動部11に出力する。

40

【0035】

[レーザー駆動部11]

レーザー駆動部11は、書き込みパルス生成部10より出力される書き込みパルス信号に応じて、光ピックアップ2のレーザー源を駆動するための信号を生成し、データ書き込み用のレーザー光を発生させる。

【0036】

[インターフェース部12]

インターフェース部12は、図示しないホスト装置との間でATAPI(AT attachment packet interface)などのインターフェース規格に基づいた通信を行い、書き込みデータや読み出しデータのやり取りを行う。

50

【 0 0 3 7 】

[サーボ制御部 1 3]

サーボ制御部 1 3 は、アナログ・フロントエンド部 3 より出力されるトラッキング・エラー信号やフォーカス・エラー信号などの制御信号に基づいて、アクチュエータ駆動部 1 4 や回転モータ駆動部 1 5 より出力される駆動信号を制御するための信号を生成し、光ピックアップ 2 のレーザー光を光ディスク 1 の指定された位置に照射させる。

サーボ制御部 1 3 は、例えば DSP (digital signal processor) などのプロセッサによって構成される。

【 0 0 3 8 】

[アクチュエータ駆動部 1 4]

アクチュエータ駆動部 1 4 は、サーボ制御部 1 3 からの制御信号に応じて、光ピックアップ 2 を動かす図示しないアクチュエータを駆動するための信号を生成する。

【 0 0 3 9 】

[回転モータ駆動部 1 5]

回転モータ駆動部 1 5 は、サーボ制御部 1 3 からの制御信号に応じて、ディスク回転モータ 1 6 を駆動するための信号を生成する。

【 0 0 4 0 】

[ディスク回転モータ 1 6]

ディスク回転モータ 1 6 は、回転モータ駆動部 1 5 より供給される駆動信号に応じた回転トルクを発生して光ディスク 1 を回転させる。

【 0 0 4 1 】

次に、上述したウォブル復調部 6 の詳細な構成について、図 2 ~ 図 4 を参照して説明する。

【 0 0 4 2 】

図 2 は、ウォブル復調部 6 における前処理部 6 1 の構成例を示すブロック図である。

前処理部 6 1 は、アナログ・フロントエンド部 3 から出力されるウォブル信号にサンプリングレート変換、オフセット除去、ゲイン制御等の処理を施すユニットである。

【 0 0 4 3 】

図 2 に例示する前処理部 6 1 は、サンプリングレート変換部 6 0 1、オフセット検出部 6 0 2、オフセット除去部 6 0 3、およびゲイン制御部 6 0 4 を有する。

【 0 0 4 4 】

[サンプリングレート変換部 6 0 1]

サンプリングレート変換部 6 0 1 は、アナログ・フロントエンド部 3 において書き込みクロック信号より低いレートでサンプリングされたウォブル信号のサンプリングレートを、書き込みクロック信号と同じレートへ変換する。

例えば DVD + RW 方式におけるチャンネルビットのビットレートは、1 倍速の書き込みを行う場合に約 2 6 . 1 6 M b p s であり、8 倍速の書き込みを行う場合には 2 0 0 M b p s を超える。このように高いレートで書き込み処理が行われる場合、アナログ・フロントエンド部 3 におけるアナログ - デジタル変換の変換レートが例えば 1 0 0 M b p s 程度に設定され、サンプリングレート変換部 6 0 1 において 2 倍のサンプリングレート変換が行われる。これにより、アナログ - デジタル変換の速度が抑えられるため、アナログ - デジタル変換回路を簡略化することができる。

サンプリングレート変換部 6 0 1 においてレート変換されたウォブル信号は、チャンネルビットと同じ周波数を有する書き込みクロック生成部 9 の書き込みクロック信号に同期して、オフセット検出部 6 0 2 に出力される。

【 0 0 4 5 】

[オフセット検出部 6 0 2]

オフセット検出部 6 0 2 は、サンプリングレート変換部 6 0 1 においてレート変換されたウォブル信号から、低周波のオフセット成分を検出する。

オフセット検出部 6 0 2 は、例えば I I R (infinite impulse response) フィルタ等

10

20

30

40

50

のフィルタ回路によって実現可能である。また、フィルタ回路の係数乗算部における係数値として、例えば2のべき乗数やその逆数、もしくは2のべき乗数やその逆数の整数倍などの適切な値を設定することにより、係数乗算部における乗算処理を、ビットシフトや加減算などの簡易な演算に置き換えることが可能である。

【0046】

[オフセット除去部603]

オフセット検出部603は、サンプリングレート変換部601においてレート変換されたウォブル信号から、オフセット検出部602において検出されたオフセット成分を除去する。

【0047】

[ゲイン制御部604]

ゲイン制御部604は、オフセット検出部603においてオフセット成分が除去されたウォブル信号を入力して増幅し、出力信号の振幅が一定となるようにその増幅ゲインを制御する。また、光ディスクの記録面に傷が存在する等の原因によって入力のウォブル信号の振幅が一定レベルを超える場合には、出力信号の振幅を所定の上限値に制限する。

ゲイン制御部604における増幅ゲインとして、例えば2のべき乗数やその逆数、もしくは2のべき乗数やその逆数の整数倍などの適切な値を設定することにより、ゲイン制御部604の乗算処理を、ビットシフトや加減算などの簡易な演算に置き換えることが可能である。

【0048】

図3は、ウォブル復調部6における復調処理部62の構成例を示すブロック図である。

復調処理部62は、前処理部61においてオフセット除去等の処理がなされたウォブル信号 S_{out} を復調し、ビット同期信号 B_{sync} 、ワード同期信号 W_{sync} 、およびビット信号 B_{dat} を出力するユニットである。

なお、本実施形態では例として、復調処理部62において復調されるウォブル信号 S_{out} は、図6に示すADIPの位相変調信号であるものとする。また、ウォブル信号 S_{out} の周期 T_w は、チャンネルビットの周期 T の32倍であるものとする。

【0049】

図3に例示する復調処理部62は、加算部606と、減算部610, 620, 627, 630と、フリップフロップ607~609, 618, 619, 625, 626, 628, 629と、ピーク値算出部611と、平均値算出部612と、しきい値設定部613と、第1のビット同期信号判定部614と、第2のビット同期信号判定部615と、第1のワード同期信号判定部621と、第2のワード同期信号判定部622と、ビット値判定部631と、AND回路616, 623と、ビット同期信号内挿部617と、ワード同期信号内挿部624と、タイミング制御部632とを有する。

【0050】

なお、加算部606、フリップフロップ607、およびフリップフロップ608を含むユニットは、本発明の積分値算出手段の一実施形態である。

フリップフロップ609および減算部610を含むユニットは、本発明のビット同期信号特徴量算出手段の一実施形態である。

ピーク値算出部611、平均値算出部612、およびしきい値設定部613を含むユニットは、本発明のしきい値設定手段の一実施形態である。

第1のビット同期信号判定部614は、本発明の第1のビット同期信号判定手段の一実施形態である。

第2のビット同期信号判定部615は、本発明の第2のビット同期信号判定手段の一実施形態である。

ビット同期信号内挿部617は、本発明のビット同期信号内挿手段の一実施形態である。

フリップフロップ618、619、および減算部620を含むユニットは、本発明のワード同期信号特徴量算出手段の一実施形態である。

10

20

30

40

50

第1のワード同期信号判定部621は、本発明の第1のワード同期信号判定手段の一実施形態である。

第2のワード同期信号判定部622は、本発明の第2のワード同期信号判定手段の一実施形態である。

ワード同期信号内挿部624は、本発明のワード同期信号内挿手段の一実施形態である。

フリップフロップ625、626、628、629、および減算部627、630を含むユニットは、本発明のビット信号特徴量算出手段の一実施形態である。

ビット値判定部631は、本発明のビット値判定手段の一実施形態である。

【0051】

10

加算部606は、前処理部61より出力されるウォブル信号Soutと、フリップフロップ607に保持される信号S1とを加算する。

【0052】

フリップフロップ607は、書き込みクロック生成部9において生成される書き込みクロック信号に同期して、加算部606の出力信号を保持する。また、後述のタイミング制御部632からウォブル周期Twごとに出力されるラッチパルス信号LP1に同期して、保持信号S1の値をゼロにクリアする。

すなわち、フリップフロップ607は、書き込みクロック信号に同期して入力されるウォブル信号Soutが順に積算された結果を信号S1として出力し、この積算値をウォブル周期Twごとにゼロにクリアする。

20

【0053】

フリップフロップ608は、フリップフロップ607の保持信号S1を、ラッチパルス信号LP1に同期して保持する。

すなわち、フリップフロップ608は、ウォブル信号Soutの1周期(1Tw)の積算値S2を順次に出力する。

【0054】

フリップフロップ609は、フリップフロップ608より出力される積算値S2をラッチパルスLP1に同期して保持する。

【0055】

減算部610は、フリップフロップ608に保持される積算値S2から、フリップフロップ609に保持される積算値S3を減算する。すなわち、減算部610より出力される信号S4は、連続した2ウォブル周期における前半周期の積分値S3の符号を反転して、これを後半周期の積分値S2に加算したものである。

30

【0056】

図6(B)および(C)に示すように、ビット同期信号は、1ウォブル周期離れた2つの位相変化点(PC、PD)を有することを特徴とする。

また、図に示すように、前半の位相変化点PCの前後においてウォブル信号Soutは負の符号を有し、後半の位相変化点PDの前後においてウォブル信号Soutは正の符号を有している。

ここで、フリップフロップ608の積分値S2が、タイミング制御部632におけるラッチパルスLP1の適切なタイミング制御により、ウォブル信号の位相変化点を中心付近に持つ1ウォブル周期の積分値になっているものとする。理想的なビット同期信号において、その前半周期の積分値は負、後半周期の積分値は正となる。したがって、ビット同期信号の上述した積分値が減算部610に入力されると、その出力信号S4は正の最大値となる。

40

【0057】

すなわち、減算部610の出力信号S4は、ウォブル信号に挿入され得るビット同期信号の信号範囲(2ウォブル周期)において、ビット同期信号としての位相変化が生じるべき周期(上記2ウォブル周期の前半周期および後半周期)における積分値S2にそれぞれ所定の符号操作を行い(前半周期の積分値S3に符号反転を行い、後半周期の積分値S2

50

は符号を未反転とする符号操作)、その合計を演算したものである。そして、この演算結果は、ウォブル信号の信号パターンにビット同期信号の上述した特徴と合致するパターンが現れた場合に正の最大値となる。

このように、減算部 610 の出力信号 S4 は、ビット同期信号の特徴に近い信号パターンに対してその値が大きくなる性質を持った、ビット同期信号の特徴量である。

【0058】

ピーク値算出部 611 は、減算部 610 の出力信号 S4 のピーク値を算出する。

ピーク値算出部 611 は、例えば IIR フィルタ等のフィルタ回路によって実現可能である。また、フィルタ回路の係数乗算部における係数値として、例えば 2 のべき乗数やその逆数、もしくは 2 のべき乗数やその逆数の整数倍などの適切な値を設定することにより、係数乗算部における乗算処理を、ビットシフトや加算減算などの簡易な演算に置き換えることが可能である。

10

【0059】

平均値算出部 612 は、減算部 610 の出力信号 S4 の平均値を算出する。

平均値算出部 612 についても、ピーク値算出部 611 と同様に、IIR フィルタ等のフィルタ回路によって実現可能である。また、フィルタ回路の係数乗算部における係数値を適切に設定することにより、係数乗算部における乗算処理を、ビットシフトや加算減算などの簡易な演算に置き換えることが可能である。

【0060】

しきい値設定部 613 は、ピーク値算出部 611 において算出されたピーク値 S5 と、平均値算出部 612 において算出された平均値 S6 とに応じたしきい値 S7 を設定する。

20

例えば、ピーク値 S5 と平均値 S6 との差を求め、この差に所定の係数を乗じた値をしきい値 S7 として設定する。

【0061】

係数値としては、例えば '1/2' や '1/4' など、2 のべき乗数の逆数を設定しても良い。これにより、ピーク値 S5 と平均値 S6 との差をビットシフトさせる単純な演算でしきい値を算出することができる。

また、係数値として、例えば '3/4' や '7/8' など、'1' から 2 のべき乗数の逆数を減算した値に設定しても良い。これにより、ピーク値 S5 と平均値 S6 との差から、当該差に 2 のべき乗数の逆数を乗じた値(すなわち当該差をビットシフトさせた値)を減算する単純な演算でしきい値を算出することができる。

30

【0062】

第 1 のビット同期信号判定部 614 は、しきい値設定部 613 から出力されるしきい値 S7 と、減算部 610 から出力される信号 S4 とを比較し、当該比較結果に基づいて、当該信号 S4 の算出元となった積分値 S2 および S3 に対応する信号範囲の信号がビット同期信号であるか否かを判定する。

すなわち、ビット同期信号の特徴量である信号 S4 がしきい値 S7 より大きい場合、この信号範囲の信号がビット同期信号であると判定して '1' の信号を出力し、信号 S4 がしきい値 S7 に満たない場合は '0' の信号を出力する。

【0063】

第 2 のビット同期信号判定部 615 は、第 1 のビット同期信号判定部 614 においてビット同期信号と判定された信号範囲における、ビット同期信号としての位相変化が生じるべき所定の範囲に含まれる信号の符号に基づいて、この信号範囲の信号がビット同期信号であるか否かを判定する。ビット同期信号であると判定した場合 '1' の信号を出力し、ビット同期信号でないと判定した場合は '0' の信号を出力する。

40

【0064】

例えば、第 2 のビット同期信号判定部 615 は、第 1 のビット同期信号判定部 614 においてビット同期信号と判定された信号範囲(2 ウォブル周期)の前半周期において負の符号を有する信号が所定数連続し、かつ、後半周期において正の符号を有する信号が所定数連続している場合に、この信号範囲の信号がビット同期信号であると判定する。すなわ

50

ち、前半周期における負の信号のランレングスと、後半周期における正の信号のランレングスがそれぞれ所定の長さに達している場合に、この信号範囲の信号がビット同期信号であると判定する。

【0065】

AND回路616は、第1のビット同期信号判定部614および第2のビット同期信号判定部615の判定結果がともに‘1’の場合に‘1’の信号を出力し、その他の場合は‘0’の信号を出力する。

すなわちAND回路616は、ウォブル信号Soutからビット同期信号が検出された場合に‘1’の信号を出力し、その他の場合に‘0’の信号を出力する。

【0066】

ビット同期信号内挿部617は、AND回路616より出力されるビット同期信号の検出結果に基づいて、ウォブル信号Soutにおけるビット同期信号の挿入点を予測し、予測した挿入点においてAND回路616から‘1’の信号が出力されない場合、この予測した挿入点に‘1’の信号を内挿する。

【0067】

また、ビット同期信号内挿部617は、この予測した挿入点においてAND回路616からの出力信号が所定回数連続して‘1’でない場合、ビット同期信号の内挿が無効であることを示す信号を出力する。

この信号が出力された場合、データ記録再生装置の図示しない制御部は、ウォブル信号に含まれる実際のビット同期信号と検出されたビット同期信号との同期が外れたものと判断して、両者の同期を再び回復するための所定の処理を行う。

【0068】

ビット同期信号内挿部617において内挿処理された信号は、ウォブル信号から復調されたビット同期信号Bsyncとして、ウォブル復号化部7に出力される。

【0069】

フリップフロップ618は、フリップフロップ608より出力される積算値S2を、タイミング制御部において生成されるラッチパルスLP2に同期して保持し、積分値S8として出力する。

【0070】

フリップフロップ619は、フリップフロップ618より出力される積分値S8をラッチパルスLP2に同期して保持し、積分値S9として出力する。

【0071】

なお、ラッチパルスLP2のタイミングは、ビット同期信号Bsyncに基づいて予測されるワード同期信号の位相変化点PAおよびPB(図6)を含んだ周期の積分値S2が、フリップフロップ619および618にそれぞれ保持されるように、タイミング制御部632において制御される。

【0072】

減算部620は、フリップフロップ618に保持される積算値S8から、フリップフロップ619に保持される積算値S9を減算し、その減算結果を信号S10として出力する。

すなわち、減算部620より出力される信号S10は、位相変化点PAの周期の積分値S9を符号反転し、これを、位相変化点PBの周期の積分値S8に加算したものである。

【0073】

図6(A)に示すように、ワード同期信号は、ビット同期信号の位相変化点PCと同じタイミングに位相変化点PAを有し、この位相変化点PAに対して4ウォブル周期離れたタイミングに位相変化点PBを有することを特徴とする。

また、図に示すように、位相変化点PAの前後においてウォブル信号Soutは負の符号を有し、位相変化点PBの前後においてウォブル信号Soutは正の符号を有している。

したがって、理想的なワード同期信号の場合、位相変化点PAを含む周期の積分値は負

10

20

30

40

50

、位相変化点 P B を含む周期の積分値は正となり、ワード同期信号の上述した積分値が減算部 6 2 0 に入力されると、その出力信号 S 1 0 は正の最大値となる。

【 0 0 7 4 】

すなわち、減算部 6 2 0 の出力信号 S 1 0 は、検出されたビット同期信号の代わりにウォブル信号 S o u t へ挿入され得るワード同期信号の信号範囲（予測された位相変化点 P A および P B を含む 5 ウォブル周期）において、ワード同期信号としての位相変化が生じるべき周期（上記 5 ウォブル周期の最初の周期および最後の周期）における積分値 S 2 にそれぞれ所定の符号操作を行い（最初の周期の積分値 S 9 は符号反転を行い、最後の周期の積分値 S 8 は符号を未反転とする符号操作）、その合計を演算したものである。そして、この演算結果は、ウォブル信号の信号パターンにワード同期信号の上述した特徴と合致するパターンが現れた場合に正の最大値となる。

10

このように、減算部 6 2 0 の出力信号 S 1 0 は、ワード同期信号の特徴に近い信号パターンに対してその値が大きくなる性質を持った、ワード同期信号の特徴量である。

【 0 0 7 5 】

第 1 のワード同期信号判定部 6 2 1 は、減算部 6 2 0 から信号 S 1 0 として出力されるワード同期信号の特徴量と、減算部 6 1 0 から信号 S 4 として出力されるビット同期信号の特徴量とを比較し、当該比較結果に基づいて、当該信号 S 1 0 の算出元となった積分値 S 8 および S 9 に対応する信号範囲の信号がワード同期信号であるか否かを判定する。

すなわち、ワード同期信号の特徴量 S 1 0 がビット同期信号の特徴量 S 4 より大きい場合、この信号範囲の信号がワード同期信号であると判定して ' 1 ' の信号を出力し、信号 S 1 0 が信号 S 4 より小さい場合は ' 0 ' の信号を出力する。

20

【 0 0 7 6 】

第 2 のワード同期信号判定部 6 2 2 は、第 1 のワード同期信号判定部 6 2 1 においてワード同期信号と判定された信号範囲における、ワード同期信号としての位相変化が生じるべき所定の範囲に含まれる信号の符号に基づいて、この信号範囲の信号がワード同期信号であるか否かを判定する。ワード同期信号であると判定した場合 ' 1 ' の信号を出力し、ワード同期信号でないと判定した場合は ' 0 ' の信号を出力する。

【 0 0 7 7 】

例えば、第 2 のワード同期信号判定部 6 2 2 は、第 1 のワード同期信号判定部 6 2 1 においてワード同期信号と判定された信号範囲（ 5 ウォブル周期）の最初の周期（位相変化点 P A を含む周期）において負の符号を有する信号が所定数連続し、かつ、最後の周期（位相変化点 P B を含む周期）において正の符号を有する信号が所定数連続している場合に、この信号範囲の信号がワード同期信号であると判定する。すなわち、最初の周期における負の信号のランレングスと、最後の周期における正の信号のランレングスとがそれぞれ所定の長さには達している場合に、この信号範囲の信号がワード同期信号であると判定する。

30

【 0 0 7 8 】

A N D 回路 6 2 3 は、第 1 のワード同期信号判定部 6 2 1 および第 2 のワード同期信号判定部 6 2 2 の判定結果がともに ' 1 ' の場合に ' 1 ' の信号を出力し、その他の場合は ' 0 ' の信号を出力する。

40

すなわち A N D 回路 6 2 3 は、ウォブル信号 S o u t からワード同期信号が検出された場合に ' 1 ' の信号を出力し、その他の場合に ' 0 ' の信号を出力する。

【 0 0 7 9 】

ワード同期信号内挿部 6 2 4 は、A N D 回路 6 2 3 より出力されるワード同期信号の検出結果に基づいて、ウォブル信号 S o u t におけるワード同期信号の挿入点を予測し、予測した挿入点において A N D 回路 6 2 3 から ' 1 ' の信号が出力されない場合、この予測した挿入点に ' 1 ' の信号を内挿する。

【 0 0 8 0 】

また、ワード同期信号内挿部 6 2 4 は、この予測した挿入点において A N D 回路 6 2 3 からの出力信号が所定回数連続して ' 1 ' でない場合、ワード同期信号の内挿が無効であ

50

ることを示す信号を出力する。

この信号が出力された場合、データ記録再生装置の図示しない制御部は、ウォブル信号に含まれる実際のワード同期信号と検出されたワード同期信号との同期が外れたものと判断して、両者の同期を回復するための所定の処理を行う。

【0081】

ワード同期信号内挿部624において内挿処理された信号は、ウォブル信号から復調されたワード同期信号Wsyncとして、ウォブル復号化部7に出力される。

【0082】

フリップフロップ625は、フリップフロップ608より出力される積算値S2を、タイミング制御部において生成されるラッチパルスLP3に同期して保持し、積分値S11として出力する。 10

【0083】

フリップフロップ626は、フリップフロップ625より出力される積分値S11をラッチパルスLP3に同期して保持し、積分値S12として出力する。

【0084】

なお、ラッチパルスLP3のタイミングは、ビット同期信号Bsyncに基づいて予測される‘1’のビット信号の位相変化点PGおよびPH(図6(C))を含んだ周期の積分値S2が、フリップフロップ626および625にそれぞれ保持されるように、タイミング制御部632において制御される。

【0085】

減算部627は、フリップフロップ625に保持される積算値S11から、フリップフロップ626に保持される積算値S12を減算し、その減算結果を信号S13として出力する。 20

すなわち、減算部627より出力される信号S13は、位相変化点PGの周期の積分値S12を符号反転し、これを、位相変化点PHの周期の積分値S11に加算したものである。

【0086】

図6(C)に示すように、‘1’のビット信号は、ビット同期信号の位相変化点PCから4ウォブル周期離れたタイミングに位相変化点PGを有するとともに、この位相変化点PGに対して2ウォブル周期離れたタイミングに位相変化点PHを有することを特徴とする。 30

また、図に示すように、位相変化点PGの前後においてウォブル信号Soutは負の符号を有し、位相変化点PHの前後においてウォブル信号Soutは正の符号を有している。

したがって、理想的な‘1’のビット信号の場合、位相変化点PGの周期の積分値は負、位相変化点PHの周期の積分値は正となり、‘1’のビット信号の上述した積分値が減算部627に入力されると、その出力信号S13は正の最大値となる。

【0087】

すなわち、減算部627の出力信号S13は、検出されたビット同期信号に同期してウォブル信号Soutへ挿入され得る‘1’のビット信号の信号範囲(予測された位相変化点PGおよびPHを含む3ウォブル周期)において、‘1’のビット信号としての位相変化が生じるべき周期(上記3ウォブル周期の最初の周期および最後の周期)における積分値S2にそれぞれ所定の符号操作を行い(最初の周期の積分値S12に符号反転を行い、最後の周期の積分値S11は符号を未反転とする符号操作)、その合計を演算したものである。そして、この演算結果は、ウォブル信号の信号パターンに‘1’のビット信号の上述した特徴と合致するパターンが現れた場合に正の最大値となる。 40

このように、減算部627の出力信号S13は、‘1’のビット信号の特徴に近い信号パターンに対してその値が大きくなる性質を持った、‘1’のビット信号の特徴量である。

【0088】

フリップフロップ628は、フリップフロップ608より出力される積算値S2を、タイミング制御部において生成されるラッチパルスLP4に同期して保持し、積分値S14として出力する。

【0089】

フリップフロップ629は、フリップフロップ628より出力される積分値S14をラッチパルスLP4に同期して保持し、積分値S15として出力する。

【0090】

なお、ラッチパルスLP4のタイミングは、ビット同期信号Bsyncに基づいて予測される‘0’のビット信号の位相変化点PEおよびPF(図6(B))を含んだ周期の積分値S2が、フリップフロップ629および628にそれぞれ保持されるように、タイミング制御部632において制御される。

10

【0091】

減算部630は、フリップフロップ628に保持される積算値S14から、フリップフロップ629に保持される積算値S15を減算し、その減算結果を信号S16として出力する。

すなわち、減算部630より出力される信号S16は、位相変化点PEの周期の積分値S15を符号反転し、これを、位相変化点PFの周期の積分値S14に加算したものである。

【0092】

図6(B)に示すように、‘0’のビット信号は、ビット同期信号の位相変化点PCから6ウォブル周期離れたタイミングに位相変化点PEを有するとともに、この位相変化点PEに対して2ウォブル周期離れたタイミングに位相変化点PFを有することを特徴とする。

20

また、図に示すように、位相変化点PEの前後においてウォブル信号Soutは負の符号を有し、位相変化点PFの前後においてウォブル信号Soutは正の符号を有している。

したがって、理想的な‘0’のビット信号の場合、位相変化点PEの周期の積分値は負、位相変化点PFの周期の積分値は正となり、‘0’のビット信号の上述した積分値が減算部630に入力されると、その出力信号S16は正の最大値となる。

【0093】

30

すなわち、減算部630の出力信号S16は、検出されたビット同期信号に同期してウォブル信号Soutへ挿入され得る‘0’のビット信号の信号範囲(予測された位相変化点PEおよびPFを含む3ウォブル周期)において、‘0’のビット信号としての位相変化が生じるべき周期(上記3ウォブル周期の最初の周期および最後の周期)における積分値S2にそれぞれ所定の符号操作を行い(最初の周期の積分値S15に符号反転を行い、最後の周期の積分値S14は符号を未反転とする符号操作)、その合計を演算したものである。そして、この演算結果は、ウォブル信号の信号パターンに‘0’のビット信号の上述した特徴と合致するパターンが現れた場合に正の最大値となる。

このように、減算部630の出力信号S16は、‘0’のビット信号の特徴に近い信号パターンに対してその値が大きくなる性質を持った、‘0’のビット信号の特徴量である。

40

【0094】

ビット値判定部631は、減算部627から信号S13として出力される‘1’のビット信号の特徴量と、減算部630から信号S16として出力される‘0’のビット信号の特徴量とを比較し、当該比較結果に基づいて、検出されたビット同期信号に同期して挿入されるビット信号の値が‘1’であるか‘0’であるかを判定する。ビット信号の値が‘1’であると判定した場合は‘1’の信号を出力し、ビット信号の値が‘0’であると判定した場合は‘0’の信号を出力する。

【0095】

ビット値判定部631の出力信号は、ウォブル信号から復調されたビット信号Bdat

50

として、ウォブル復号化部 7 に出力される。

【0096】

タイミング制御部 632 は、後述のウォブルクロック再生部 63 において再生されるウォブル・クロック信号 CK_w と、ビット同期信号内挿部 617 から出力されるビット同期信号 $Bsync$ とに基づいて、上述のラッチパルス $LP1 \sim LP4$ を生成する。

【0097】

図 4 は、ウォブル復調部 6 におけるウォブルクロック再生部 63 の構成例を示すブロック図である。

ウォブルクロック再生部 63 は、前処理部 61 より出力されるウォブル信号 $Sout$ のキャリア成分を再生し、ウォブル・クロック信号 CK_w として出力する。

10

【0098】

図 4 に例示するウォブルクロック再生部 63 は、符号反転部 $INV1$ と、選択部 $MU_0 \sim MU_8$ と、シフトレジスタ $SF_1 \sim SF_8$ と、加算部 $AD_1 \sim AD_7$ と、符号反転制御部 633 と、位相同期部 634 と、周期計測部 635 とを有する。

なお、シフトレジスタ $SF_1 \sim SF_8$ を含むユニットは、本発明の遅延信号生成手段の一実施形態である。

加算部 $AD_1 \sim AD_7$ を含むユニットは、本発明の加算手段の一実施形態である。

周期計測部 635 は、本発明の周期計測手段の一実施形態である。

選択部 MU_0 、符号反転部 $INV1$ 、および符号反転制御部 633 を含むユニットは、本発明の符号反転手段の一実施形態である。

20

【0099】

符号反転部 $INV1$ は、前処理部 61 より出力されるウォブル信号 $Sout$ の符号を反転する。

【0100】

選択部 MU_0 は、符号反転制御部 633 の制御に従って、ウォブル信号 $Sout$ または符号反転部 $INV1$ の出力信号の何れかを選択する。

【0101】

符号反転制御部 633 は、ウォブル信号より復調されたビット同期信号 $Bsync$ およびワード同期信号 $Wsync$ に基づいて、ビット同期信号の位相変化点 (PC 、 PD) およびワード同期信号の位相変化点 (PA 、 PB) を予測し、当該予測した位相の変化点において選択部 MU_0 における信号の選択を切り替える。

30

【0102】

シフトレジスタ SF_i (i は 1 から 8 までの整数を示す) は、書き込みクロック生成部 9 の書き込みクロック信号に同期して信号を保持する複数のフリップフロップが縦続に接続された回路を有しており、この縦続接続回路の初段に、選択部 MU_i-1 から出力されるウォブル信号を入力する。これにより、縦続接続回路の初段に入力されたウォブル信号が、これに続く各段へ順にシフトされる。

【0103】

縦続接続の段数は、初段に入力されるウォブル信号に対して終段から出力されるウォブル信号が有する遅延が、ウォブル周期 T_w 以上となるように設定される。既に述べたように、ウォブル周期 T_w は書き込みクロック信号の周期 T に対して 32 倍であるため、縦続接続の段数は 32 段以上に設定される。ここでは例として、縦続接続の段数は 36 段とする。

40

【0104】

この 36 段のフリップフロップのうち、例えば 28 段目から 36 段目までの 8 段のフリップフロップについては、その保持信号が選択部 MU_i へ出力される。これにより、32 段目を中心として、28 段目から 36 段目までのフリップフロップから 8 段階の異なる遅延を有する遅延信号が選択部 MU_i へ出力される。

【0105】

選択部 MU_i は、シフトレジスタ SF_i の上述した 8 段のフリップフロップから出

50

力される遅延信号の中から、周期計測部 6 3 5 の計測結果に応じた 1 つの遅延信号を選択して出力する。

【 0 1 0 6 】

加算部 A D __ 1 は、選択部 M U __ 1 および M U __ 2 の出力信号を加算する。

加算部 A D __ 2 は、選択部 M U __ 3 および M U __ 4 の出力信号を加算する。

加算部 A D __ 3 は、選択部 M U __ 5 および M U __ 6 の出力信号を加算する。

加算部 A D __ 4 は、選択部 M U __ 7 および M U __ 8 の出力信号を加算する。

加算部 A D __ 5 は、加算部 A D __ 1 および A D __ 2 の加算結果を加算する。

加算部 A D __ 6 は、加算部 A D __ 3 および A D __ 4 の加算結果を加算する。

加算部 A D __ 7 は、加算部 A D __ 5 および A D __ 6 の加算結果を加算する。

したがって、加算部 A D __ 7 の加算結果は、選択部 M U __ 1 ~ M U __ 8 の出力信号を全て加算した信号となる。

10

【 0 1 0 7 】

位相同期部 6 3 4 は、加算部 A D __ 7 より出力される信号に位相を同期させたウォブル・クロック信号 C K w を発生する。

【 0 1 0 8 】

周期計測部 6 3 5 は、加算部 A D __ 7 より出力される信号の周期を計測する。そして、シフトレジスタ S F __ i の入力から選択部 M U __ i の出力へ伝播するウォブル信号の遅延時間に対して計測周期がずれを生じている場合、選択部 M U __ i における信号の選択を切り替えることにより遅延時間を調節して、ずれを補正する。

20

【 0 1 0 9 】

ここで、上述した図 1 ~ 図 4 に示す構成を有するデータ記録再生装置の動作として、本発明に係わる光ディスクへの書き込み動作を中心に説明する。

【 0 1 1 0 】

データの書き込み時において、光ピックアップ 2 は、制御信号生成用のレーザー光を光ディスク 1 に照射して、その反射光を電気信号に変換する。アナログ・フロントエンド部 3 は、この電気信号に A / D 変換や波形整形等の処理を施して、トラッキング・エラー信号やフォーカス・エラー信号、ウォブル信号等の制御信号を生成する。サーボ制御部 1 3 は、これらの制御信号に基づいてディスク回転モータ 1 6 や光ピックアップ 2 のアクチュエータを制御し、光ピックアップ 2 のレーザー光を光ディスク 1 の目的の書き込み位置に誘導する。

30

【 0 1 1 1 】

ウォブル復調部 6 の前処理部 6 1 は、アナログ・フロントエンド部 3 から出力される上記のウォブル信号に対して、サンプリングレート変換、オフセット除去、ゲイン制御等の前処理を施し、その処理結果をウォブル信号 S o u t としてウォブルクロック再生部 6 3 および復調処理部 6 2 へ出力する。

【 0 1 1 2 】

ウォブルクロック再生部 6 3 へ入力されたウォブル信号 S o u t は、符号反転制御部 6 3 3 の制御に従って符号反転される。

【 0 1 1 3 】

符号反転制御部 6 3 3 は、復調されたビット同期信号 B s y n c およびワード同期信号 W s y n c に基づいて、ウォブル信号 S o u t に生じ得る位相変化点 (P A 、 P B 、 P C 、 P D) を予測し、当該予測した位相の変化点においてウォブル信号 S o u t の符号を反転させる。例えば、位相変化点 P C から P D までの 2 ウォブル周期 (ビット同期信号) および位相変化点 P A から P B までの 4 ウォブル周期 (ワード同期信号) において、ウォブル信号 S o u t の符号を反転させる。

40

これにより、シフトレジスタ S F __ 1 へ入力されるウォブル信号上において位相の反転部分が少なく、ウォブル信号の位相が均一化して、キャリア成分の波形に近づく。したがって、加算部 A D D 7 の出力信号におけるキャリア成分の振幅が大きくなり、より安定にウォブル・クロック信号 C K w を再生することができる。

50

【0114】

このような符号操作により位相を均一化されたウォブル信号は、次に、シフトレジスタ SF_i および選択部 MU_i を1つの遅延ユニットとして縦続に接続された8段の遅延ユニットに入力される。そして、各遅延ユニットを初段から終段に向かって順次に伝播する。

【0115】

各遅延ユニットの伝播遅延と、この遅延ユニットに入力されるウォブル信号のキャリア成分とが等しい周期を有しているものとする。各遅延ユニットから出力される遅延信号中のキャリア成分は、何れも等しい位相を有している。したがって、8つの遅延信号を足し合わせた結果として加算部 AD_7 から出力される信号においては、キャリア成分の振幅が8倍程度に強調され、位相の不揃いなノイズ成分は減衰する。

10

【0116】

位相同期部 634 は、このキャリア成分が強調された信号を入力して、これに位相を同期させたウォブル・クロック信号 CKw を生成する。これにより、ウォブル信号のキャリア成分に同期したウォブル・クロック信号 CKw が得られる。

【0117】

また、周期計測部 635 は、このキャリア成分が強調された信号の周期を計測し、各遅延ユニットの伝播遅延に対する計測周期のずれを監視する。そして、このずれが所定の範囲を超える場合は、選択部 MU_i における信号の選択を切り替えることにより各遅延ユニットの遅延を調節して、ずれを補正する。

20

これにより、ウォブル信号のキャリア成分の周期があらかじめ予想した周期と異なる場合でも、実際のキャリア成分の周期に合わせて適切な遅延信号を生成できるため、加算部 AD_7 の出力信号におけるキャリア成分の振幅の減少を抑えることができる。

【0118】

一方、復調処理部 62 に入力されたウォブル信号 $Sout$ は、加算部 606 およびフリップフロップ 607 において積算され、その積算値 $S2$ が、上述したウォブル・クロック信号 CKw に同期して、1ウォブル周期ごとにフリップフロップ 608 に保持される。

【0119】

フリップフロップ 609 および減算部 610 は、この積算値 $S2$ を順次に入力し、隣接した2ウォブル周期における前半周期の積算値を後半周期の積算値から減算して、ビット同期信号の特徴量 $S4$ を算出する。

30

【0120】

ピーク値算出部 611、平均値算出部 612、およびしきい値設定部 613 は、この特徴量 $S4$ のピーク値および平均値を IIR フィルタ等により算出し、算出したピーク値および平均値に応じて適切なしきい値 $S7$ を設定する。例えば、ピーク値と平均値との差に所定の係数を乗じた値として、しきい値 $S7$ を設定する。

そして、第1のビット同期信号判定部 614 は、特徴量 $S4$ としきい値 $S7$ とを比較し、その比較結果に基づいて、特徴量 $S4$ の算出元の積分値に対応する信号範囲の信号がビット同期信号であるか否かを判定する。

しきい値が特徴量 $S4$ の変動に追従して変化するため、ウォブル信号の振幅変動が大きい場合でも安定した判定結果を得ることができる。

40

【0121】

更に、第2のビット同期信号判定部 615 は、この第1のビット同期信号判定部 614 においてビット同期信号と判定された信号に対して、信号の符号に基づいた判定を行う。すなわち、ビット同期信号と判定された2ウォブル周期の信号範囲における前半周期（位相変化点 PC を含む）に負の信号が所定数連続し、かつ、後半周期（位相変化点 PD を含む）に正の信号が所定数連続している場合に、この信号範囲の信号がビット同期信号であると判定する。

【0122】

そして、第1のビット同期信号判定部 614 および第2のビット同期信号判定部 615

50

において何れもビット同期信号と判定された場合に、当該信号範囲の信号がビット同期信号であると最終判定され、AND回路616からビット同期信号を示す‘1’の信号が出力される。

このように、異なる判定方法を適用して厳格にビット同期信号の判定を行うため、ウォブル信号にノイズ成分が多く重畳されている場合でも、誤ってノイズ成分がビット同期信号と判定される確率を低く抑えることができる。

【0123】

また、上述のように厳格な判定を行った結果、ビット同期信号として検出すべき信号が検出されなかった場合、ビット同期信号内挿部617は、一連の検出結果に基づいて、AND回路616の出力信号にビット同期信号(‘1’の信号)を内挿し、これを復調結果のビット同期信号Bsyncとして出力する。

10

すなわち、一連の検出結果に基づいて、ウォブル信号Soutにおけるビット同期信号の挿入点を予測し、予測した挿入点においてAND回路616から‘1’の信号が出力されない場合、この予測した挿入点に‘1’の信号を内挿する。

これにより、ウォブル信号の急激な変動などによってビット同期信号の未検出状態が発生しても、安定した一定周期のビット同期信号を復調することができる。

【0124】

ただし、予測した挿入点において所定回数連続してビット同期信号が未検出であった場合、ビット同期信号内挿部617は、ビット同期信号の内挿が無効であることを示す信号を出力する。これにより、実際のビット同期信号と検出されたビット同期信号との同期を回復させるための処理が、データ記録再生装置の図示しない制御部において実行される。

20

【0125】

このようにしてビット同期信号Bsyncが復調されると、そのタイミングに基づいて、ウォブル信号に挿入され得るワード同期信号の位相変化点(PA、PB)、ならびにビット信号の位相変化点(PE、PF、PG、PH)が予測可能になる。

【0126】

フリップフロップ618、619および減算部620は、フリップフロップ608より順次に出力される積分値の中から、予測される位相変化点PAおよびPBの積分値をラッチパルスLP2のタイミングに従って保持し、保持した位相変化点PBの積分値から位相変化点PAの積分値を減算することにより、ワード同期信号の特徴量S10を算出する。

30

【0127】

そして、第1のワード同期信号判定部621は、このワード同期信号の特徴量S10とビット同期信号の特徴量S4とを比較し、当該比較結果に基づいて、当該信号S10の算出元の積分値に対応する信号範囲の信号がワード同期信号であるか否かを判定する。

このように、ワード同期信号の判定は、ビット同期信号とワード同期信号の特徴量を相対的に比較した結果に基づいているため、ワード同期信号の特徴量のみを使う判定方法(例えば特徴量としきい値との比較に基づく判定方法など)に比べて、より精度の高い判定が可能である。

【0128】

更に、第2のワード同期信号判定部622は、この第1のワード同期信号判定部621においてワード同期信号と判定された信号に対して、信号の符号に基づいた判定を行う。すなわち、ワード同期信号と判定された5ウォブル周期の信号範囲における最初の周期(位相変化点PAを含む)に負の信号が所定数連続し、かつ、最後の周期(位相変化点PBを含む)に正の信号が所定数連続している場合に、この信号範囲の信号がワード同期信号であると判定する。

40

【0129】

そして、第1のワード同期信号判定部621および第2のワード同期信号判定部622において何れもワード同期信号と判定された場合に、当該信号範囲の信号がワード同期信号であると最終判定され、AND回路623からワード同期信号を示す‘1’の信号が出力される。

50

このように、ワード同期信号についてもビット同期信号の場合と同様に、異なる判定方法を適用して厳格に判定を行うため、ウォブル信号にノイズ成分が多く重畳されている場合でも、誤ってノイズがワード同期信号と判定される確率を低く抑えることができる。

【0130】

また、上述のように厳格な判定を行った結果、ワード同期信号として検出すべき信号が検出されなかった場合、ワード同期信号内挿部624は、一連の検出結果に基づいて、AND回路623の出力信号にワード同期信号（‘1’の信号）を内挿し、これを復調結果のワード同期信号Wsyncとして出力する。

すなわち、一連の検出結果に基づいて、ウォブル信号Soutにおけるワード同期信号の挿入点を予測し、予測した挿入点においてAND回路623から‘1’の信号が出力されない場合、この予測した挿入点に‘1’の信号を内挿する。

10

これにより、ウォブル信号の急激な変動などによってワード同期信号の未検出状態が発生しても、安定した一定周期のワード同期信号を復調することができる。

【0131】

ただし、予測した挿入点において所定回数連続してワード同期信号が未検出であった場合、ワード同期信号内挿部624は、ワード同期信号の内挿が無効であることを示す信号を出力する。これにより、実際のワード同期信号と検出されたワード同期信号との同期を回復させるための処理が、データ記録再生装置の図示しない制御部において実行される。

【0132】

また、フリップフロップ625、626、および減算部627は、フリップフロップ608より順次に出力される積分値の中から、予測される位相変化点PGおよびPHの積分値をラッチパルスLP3のタイミングに従って保持し、保持した位相変化点PHの積分値から位相変化点PGの積分値を減算することにより、‘1’のビット信号の特徴量S13を算出する。

20

同様に、フリップフロップ628、629、および減算部630は、フリップフロップ608より順次に出力される積分値の中から、予測される位相変化点PEおよびPFの積分値をラッチパルスLP4のタイミングに従って保持し、保持した位相変化点PFの積分値から位相変化点PEの積分値を減算することにより、‘0’のビット信号の特徴量S16を算出する。

【0133】

そして、ビット値判定部631は、‘1’のビット信号の特徴量S13と‘0’のビット信号の特徴量S16とを比較し、当該比較結果に基づいて、検出されたビット同期信号に同期して挿入されるビット信号の値が‘1’であるか‘0’であるかを判定する。

30

このように、ビット値の判定は、‘1’および‘0’のビット信号の特徴量を相対的に比較した結果に基づいているため、一方の特徴量のみを使う判定方法（例えば特徴量としきい値との比較に基づく判定方法など）に比べて、より精度の高い判定が可能である。

【0134】

図5は、‘0’のビット信号が入力される場合における復調処理部62の各部の波形の一例を示す波形図である。

【0135】

図5(A)はウォブル信号Sout、図5(B)はウォブル・クロック信号CKw、図5(C)はラッチパルスLP1、図5(D)は積分値S2、図5(E)はビット同期信号の特徴量S4、図5(G)はラッチパルスLP3、図5(H)はラッチパルスLP4、図5(I)は‘0’のビット信号の特徴量S16、図5(J)は‘1’のビット信号の特徴量S13、図5(K)は復調されたビット信号Bdatをそれぞれ示す。

40

【0136】

また、図5(F)は、1ウォブル周期を挟んだ2つの周期における、後の周期の積分値から先の周期の積分値を差し引いた差分値を示す。この差分値は、2ウォブル周期離れた位相変化点（PEおよびPF、またはPGおよびPH）を持つビット信号の信号パターンに対して正の最大値となる。

50

【 0 1 3 7 】

図 5 (A) に示すように、ウォブル信号 S_{out} は、周期 T_1 および T_2 において、1 ウォブル周期離れた 2 つの位相変化点 (PC 、 PD) を特徴とするビット同期信号の信号パターンを含んでいる。このため、ビット同期信号の特徴量 S_4 は、周期 T_2 の積分値から周期 T_1 の積分値を減算した結果が出力される周期 T_4 において、しきい値 S_7 を超えている (図 5 (E))。

【 0 1 3 8 】

このビット同期信号に対して ' 1 ' のビット信号の位相変化点 PG および PH は、それぞれ周期 T_5 および T_7 に含まれると予測される。したがって、タイミング制御部 6 3 2 は、周期 T_5 および T_7 の積分値 S_2 をフリップフロップ 6 2 6 および 6 2 5 にそれぞれ保持させるように、時刻 t_1 および t_2 においてラッチパルス LP_3 を出力する (図 5 (G))。

【 0 1 3 9 】

また、このビット同期信号に対して ' 0 ' のビット信号の位相変化点 PE および PF は、それぞれ周期 T_7 および T_9 に含まれると予測される。したがって、タイミング制御部 6 3 2 は、周期 T_7 および T_9 の積分値 S_2 をフリップフロップ 6 2 9 および 6 2 8 にそれぞれ保持させるように、時刻 t_2 および t_3 においてラッチパルス LP_4 を出力する (図 5 (H))。

【 0 1 4 0 】

ラッチパルス LP_3 に従ってフリップフロップ 6 2 6 および 6 2 5 に保持される積分値の差分である特徴量 S_{13} と、ラッチパルス LP_4 に従ってフリップフロップ 6 2 9 および 6 2 8 に保持される積分値の差分である特徴量 S_{16} とを、両者の値が確定する時刻 t_3 において比較すると、図 5 (I) および (J) に示すように、特徴量 S_{16} が特徴量 S_{13} より大きい。従って、ビット値判定部 6 3 1 は、周期 T_1 および T_2 のビット同期信号に同期して挿入されるビット信号の値が ' 0 ' であると判定し、' 0 ' のビット信号 B_{dat} を出力する (図 5 (K))。

【 0 1 4 1 】

以上のように、ウォブル復調部 6 は、アナログ・フロントエンド部 3 より出力されるウォブル信号からウォブル・クロック信号 CK_w を再生するとともに、ビット同期信号 B_{sync} 、ワード同期信号 W_{sync} およびビット信号 B_{dat} を復調する。

【 0 1 4 2 】

書き込みクロック生成部 9 は、再生されたウォブル・クロック信号 CK_w を所定の逓倍比で逓倍して、書き込みクロック信号を生成する。また、ウォブル復号化部 7 は、ウォブル復調部 6 の復調信号に対して所定の復号化処理を行い、光ディスク 1 のアドレス情報を再生する。

【 0 1 4 3 】

書き込みデータ符号化部 8 は、生成された書き込みクロック信号に同期して、図示しないホスト装置から供給される書き込みデータに所定の符号化処理を施し、書き込みパルス列を生成する。そして、この書き込みパルス列を、ウォブル復号化部 7 において再生されたアドレス情報に応じたタイミングで、書き込みパルス生成部 10 に出力する。

書き込みパルス生成部 10 は、入力した書き込みパルス列に、書き込み対象ディスクの特性に合わせた所定の処理を施して書き込みパルス信号を生成し、レーザー駆動部 11 に出力する。

レーザー駆動部 11 は、書き込みパルス信号に応じて光ピックアップ 2 のレーザー源を駆動し、書き込み用のレーザー光を発生させる。

【 0 1 4 4 】

以上の動作により、光ディスク 1 の目的の書き込み位置に、図示しないホスト装置から供給される書き込みデータに応じたレーザー光が照射され、データの書き込みが行われる。

【 0 1 4 5 】

10

20

30

40

50

以上説明したように、本実施形態に係るウォブル復調部6によれば、検出されたビット同期信号 *Bsync* に同期して挿入され得るビット信号の信号範囲において、ビット信号としての位相変化が生ずるべき周期におけるウォブル信号の積分値 *S2* にそれぞれ所定の符号操作を行って合計することにより、'1'のビット信号の特徴量 *S13* と、'0'のビット信号の特徴量 *S16* とがそれぞれ算出される。そして、この算出された各ビット値の特徴量を比較した結果に基づいて、検出されたビット同期信号 *Bsync* に対応するビット信号のビット値が判定される。

このように、'1'および'0'のビット信号の特徴量を相対的に比較した結果に基づいてビット値の判定が行われるため、従来のように、ウォブル信号の積分値と固定のしきい値とを比較する方法に比べて、信号の変動などによるビット値の判定誤りを減らすことが可能であり、より高い精度でビット信号を復調することができる。

10

【0146】

また、ビット同期信号の特徴量 *S4* は、ウォブル信号に挿入され得るビット同期信号の信号範囲において、ビット同期信号としての位相変化が生じるべき周期における積分値 *S2* にそれぞれ所定の符号操作を行って合計することにより算出される。また、ビット同期信号の判定を行うためのしきい値は、この算出されたビット同期信号の特徴量のピーク値と平均値とに応じて設定される。そして、算出されたビット同期信号の特徴量と設定されたしきい値との比較に基づいて、当該信号範囲の信号がビット同期信号であるか否かが判定される。

このように、ビット同期信号の判定を行うためのしきい値が、ビット同期信号に追従して変化し、適切な値に保たれるため、ウォブル信号の振幅が大きく変動する場合でも、ビット同期信号を精度良く復調することができる。

20

【0147】

さらに、ワード同期信号の特徴量 *S10* は、検出されたビット同期信号 *Bsync* の代わりに挿入され得るワード同期信号の信号範囲において、ワード同期信号としての位相変化が生ずるべき周期における積分値 *S2* にそれぞれ所定の符号操作を行って合計することにより算出される。そして、この算出されたワード同期信号の特徴量 *S10* と、ビット同期信号の特徴量 *S4* との比較に基づいて、当該信号範囲の信号がワード同期信号であるか否かが判定される。

このように、ビット同期信号とワード同期信号の特徴量を相対的に比較した結果に基づいてワード同期信号の判定が行われるため、従来のように、ウォブル信号の積分値と固定のしきい値とを比較する方法に比べて、信号の変動などによるビット値の判定誤りを減らすことが可能であり、より高い精度でワード同期信号を復調することができる。

30

【0148】

しかも、ビット同期信号およびワード同期信号については、その位相変化が生じる周期において、所定の符号を有する信号が所定数連続しているか否かに応じて、ビット同期信号およびワード同期信号の判定を最終的に確定させている。

このように、異なる判定方法を適用して厳格に判定を行うことにより、誤ってノイズがビット同期信号やワード同期信号と判定される確率を低く抑えることができる。

【0149】

また、ウォブル信号に対して、そのキャリア成分の周期の整数倍に応じた複数の遅延を持つ遅延信号を加算しているため、ウォブル信号にノイズが多く重畳している場合でも、ノイズ成分を減衰させて効果的にキャリア成分を抽出し、これに同期したウォブル・クロック信号 *CKW* を再生することができる。

40

【0150】

なお、本発明は上述した実施形態に限定されず、種々の改変が可能である。

【0151】

例えば、上述した実施形態は光ディスクのデータ記録再生装置に関するものであるが、本発明はこれに限定されず、光ディスク以外の他の記録媒体（例えば光磁気テープや光磁気ディスクなど）のデータ記録再生装置にも適用可能である。また、データ再生機能を有

50

さないデータ記録装置にも適用可能である。

【 0 1 5 2 】

また、上述した実施形態では、光ディスクのデータ記録再生装置におけるウォブル復調部に本発明の復調装置を適用した例が説明されているが、例えば通信装置などのように、位相変調信号の復調処理を行う他の種々の装置やシステムに本発明の復調装置を適用することも可能である。

【 図面の簡単な説明 】

【 0 1 5 3 】

【 図 1 】 本発明の実施形態に係るデータ記録再生装置の構成例を示すブロック図である。

【 図 2 】 ウォブル復調部における前処理部の構成例を示すブロック図である。

10

【 図 3 】 ウォブル復調部における復調処理部の構成例を示すブロック図である。

【 図 4 】 ウォブル復調部におけるウォブルクロック再生部の構成例を示すブロック図である。

【 図 5 】 ‘ 0 ’ のビット信号が入力される場合における復調処理部の各部の波形の一例を示す波形図である。

【 図 6 】 DVD + RW方式のウォブル信号を説明するための波形図である。

【 符号の説明 】

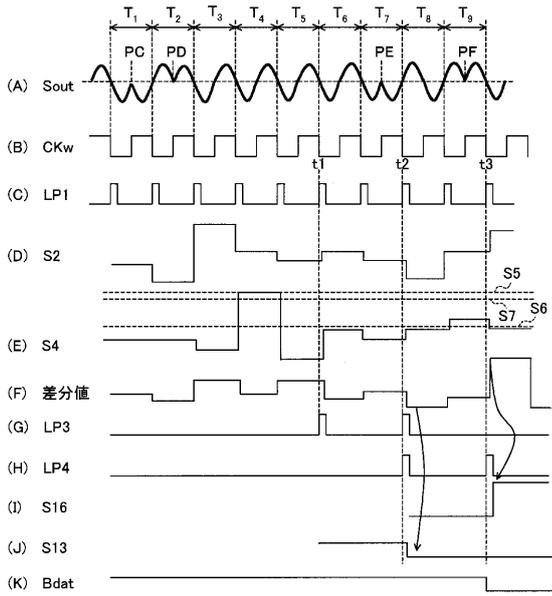
【 0 1 5 4 】

1 ... 光ディスク、 2 ... 光ピックアップ、 3 ... アナログ・フロントエンド部、 4 ... クロック再生部、 5 ... 読み出しデータ復号化部、 6 ... ウォブル復調部、 7 ... ウォブル復号化部、 8 ... 書き込みデータ符号化部、 9 ... 書き込みクロック生成部、 10 ... 書き込みパルス生成部、 12 ... インターフェース部、 13 ... サーボ制御部、 14 ... アクチュエータ駆動部、 15 ... 回転モータ駆動部、 16 ... ディスク回転モータ、 601 ... サンプリングレート変換部、 602 ... オフセット検出部、 603 ... オフセット除去部、 604 ... ゲイン制御部、 606 ... 加算部、 610, 620, 627, 630 ... 減算部、 607 ~ 609, 618, 619, 625, 626, 628, 629 ... フリップフロップ、 611 ... ピーク値算出部、 612 ... 平均値算出部、 613 ... しきい値設定部、 614 ... 第1のビット同期信号判定部、 615 ... 第2のビット同期信号判定部、 621 ... 第1のワード同期信号判定部、 622 ... 第2のワード同期信号判定部、 631 ... ビット値判定部、 616, 623 ... AND回路、 617 ... ビット同期信号内挿部、 624 ... ワード同期信号内挿部、 631 ... タイミング制御部、 633 ... 符号反転制御部、 634 ... 位相同期部、 635 ... 周期計測部、 INV ... 符号反転部、 MU__0 ~ MU__8 ... 選択部、 SF__1 ~ SF__8 ... シフトレジスタ、 AD__1 ~ AD__7 ... 加算部

20

30

【 図 5 】



【 図 6 】

