

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】令和4年6月3日(2022.6.3)

【国際公開番号】WO2020/160194

【公表番号】特表2022-519524(P2022-519524A)

【公表日】令和4年3月24日(2022.3.24)

【年通号数】公開公報(特許)2022-052

【出願番号】特願2021-544469(P2021-544469)

【国際特許分類】

H 01 H 33/59(2006.01)

H 01 H 9/54(2006.01)

10

【F I】

H 01 H 33/59 G

H 01 H 9/54 A

H 01 H 33/59 D

20

【手続補正書】

【提出日】令和4年5月26日(2022.5.26)

【手続補正1】

20

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

交流(A C)電源に接続されたパワーコンタクタの両端のアーク放電を抑制するように構成された高速アークサプレッサであって、

正の領域内にある前記パワーコンタクタの接点間のアーク放電を抑制するように構成された第1の位相固有アークサプレッサであって、

前記第1の位相固有アークサプレッサの動作を有効化または無効化するように構成された第1の高速スイッチと、

前記第1の高速スイッチに接続された第1のドライバであって、前記接点からの入力信号が正の領域内にある場合に、前記第1の高速スイッチによって前記第1の位相固有アークサプレッサの動作を有効化し、前記接点からの前記入力信号が負の領域内にある場合に、前記第1の高速スイッチによって前記第1の位相固有アークサプレッサの動作を無効化するように構成される、第1のドライバと、を備える第1の位相固有アークサプレッサと、負の領域内にある前記接点間のアーク放電を抑制するように構成された第2の位相固有アークサプレッサであって、

前記第2の位相固有アークサプレッサの動作を有効化または無効化するように構成された第2の高速スイッチと、

前記第2の高速スイッチに接続された第2のドライバであって、前記接点からの入力信号が正の領域内にある場合に、前記第2の高速スイッチによって前記第1の位相固有アークサプレッサの動作を有効化し、前記接点からの前記入力信号が負の領域内にある場合に、前記第2の高速スイッチによって前記第1の位相固有アークサプレッサの動作を無効化するように構成される、第2のドライバと、を備える第2の位相固有アークサプレッサと、を備え、

前記第1および前記第2の高速スイッチが、10マイクロ秒以内で前記第1および前記第2の位相固有アークサプレッサを有効動作と無効動作との間で切り替えるように構成され、

30

40

50

前記第1および第2の高速スイッチが絶縁ゲートバイポーラトランジスタ（IGBT）であり、

前記第1および前記第2の位相固有アークサプレッサのそれぞれがさらに、

アーク点火検出回路と、

トリガーロック回路と、

アークバーンメモリと、を備える、高速アークサプレッサ。

【請求項2】

前記第1および前記第2の位相固有アークサプレッサのそれぞれについて、前記アーク点火検出回路が、前記パワーコンタクタの両端に接続され、前記アークバーンメモリは、前記アーク点火検出回路と前記第1および前記第2のドライバとの間にそれぞれ接続され、前記トリガーロック回路は、前記アーク点火検出回路の間に接続される、請求項1に記載の高速アークサプレッサ。10

【請求項3】

前記トリガーロック回路が、所定の時間の間、前記第1および前記第2の位相固有アークサプレッサのうちの関連する1つの動作を禁止するように構成される、請求項2に記載の高速アークサプレッサ。

【請求項4】

前記アークバーンメモリが、前記パワーコンタクタを横切るアーク燃焼の検出の表示を関連するドライバに出力するように構成される、請求項3に記載の高速アークサプレッサ。20

【請求項5】

前記アークバーンメモリが1ビットのフリップフロップを含む、請求項4に記載の高速アークサプレッサ。

【請求項6】

前記アーク点火検出回路が、アークの点火を示す前記パワーコンタクタ上の電圧の変化または電流の変化の少なくとも1つを検出するように構成される、請求項4に記載の高速アークサプレッサ。30

【請求項7】

前記パワーコンタクタ上および前記パワーコンタクタと前記アーク点火検出回路との間に接続された電力接点インターフェースを含む、請求項6に記載の高速アークサプレッサ。

【請求項8】

前記電力接点インターフェースが過電圧保護回路および過電流保護回路を備える、請求項7に記載の高速アークサプレッサ。40

【請求項9】

前記第1および前記第2の位相固有アークサプレッサのそれぞれがアーク消弧要素を含み、前記第1の位相固有アークサプレッサのアーク消弧要素は前記第1の高速スイッチを備え、前記第2の位相固有アークサプレッサのアーク消弧要素は前記第2の高速スイッチを含む、請求項7に記載の高速アークサプレッサ。

【請求項10】

前記第1および前記第2の位相固有のアークサプレッサのうちの関連する1つのアークバーンメモリが前記電力接点を横切るアークの存在の表示を記憶すると、前記第1および前記第2の高速スイッチのうちの1つが、前記電力接点を横切って短絡するように構成される、請求項9に記載の高速アークサプレッサ。

【請求項11】

高速アークサプレッサの作動方法であって、

パワーコンタクタからの交流（AC）信号が正の領域内にある場合に、前記パワーコンタクタの接点間のアーク放電を抑制するべく前記高速アークサプレッサの第1の位相固有アークサプレッサを有効化することと、

前記信号が正の領域内にある場合に、前記接点間のアーク放電を抑制するべく前記高速アークサプレッサの第2の位相固有アークサプレッサを無効化することと、

前記信号が負の領域内に横切ると、50

前記接点間のアーク放電を抑制するために、第1の位相固有のアークサプレッサの動作を無効化するように、前記第1の位相固有のアークサプレッサの第1の高速スイッチを切り替えることと、

前記接点間のアーク放電を抑制するために、第2の位相固有のアークサプレッサの動作を有効化するように構成された前記第1の位相固有のアークサプレッサの第2の高速スイッチを切り替えることと、を含み、

前記第1および前記第2の高速スイッチが、10マイクロ秒以内で前記第1および前記第2の位相固有アークサプレッサを有効動作と無効動作との間で切り替えるように構成され、

前記第1の位相固有アークサプレッサが第1のドライバを含み、前記第2の位相固有アークサプレッサが第2のドライバを含み、前記第1および前記第2の高速スイッチを切り替えることは、前記第1および前記第2の高速スイッチをそれぞれ第1および第2のドライバで駆動することを含み、

前記第1および第2の高速スイッチが絶縁ゲートバイポーラトランジスタ（IGBT）であり、

前記第1および前記第2の位相固有アークサプレッサのそれぞれが、アークを最初に検出してから所定の時間、前記第1および前記第2の位相固有アークサプレッサのうちの関連する1つの動作を禁止するように構成されたトリガーロックを備える、方法。

【請求項12】

前記所定の時間は300ミリ秒以下である、請求項11に記載の方法。

10

20

30

40

50