

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
7. Februar 2002 (07.02.2002)

PCT

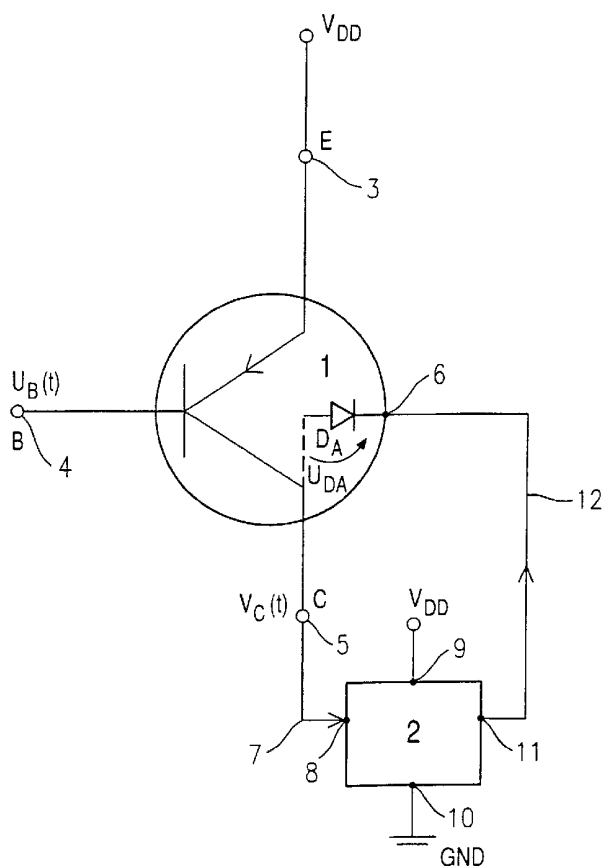
(10) Internationale Veröffentlichungsnummer  
**WO 02/11199 A2**

- (51) Internationale Patentklassifikation<sup>7</sup>: **H01L 21/761**, 27/07 (71) **Anmelder** (für alle Bestimmungsstaaten mit Ausnahme von US): **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).
- (21) Internationales Aktenzeichen: PCT/EP01/08669 (72) **Erfinder; und**
- (22) Internationales Anmeldedatum: 26. Juli 2001 (26.07.2001) (75) **Erfinder/Anmelder** (nur für US): **FERIANZ, Thomas** [AT/AT]; Goesselsberg, A-9555 Glanegg (AT).
- (25) Einreichungssprache: Deutsch (74) **Anwalt: CHARLES, Glyndwr**; Patentanwälte Reinhard, Skuhra, Weise & Partner GbR, Friedrichstrasse 31, 80801 München (DE).
- (26) Veröffentlichungssprache: Deutsch (81) **Bestimmungsstaaten** (national): JP, US.
- (30) Angaben zur Priorität:  
100 37 452.2 1. August 2000 (01.08.2000) DE

[Fortsetzung auf der nächsten Seite]

(54) Title: COMPENSATION CIRCUIT

(54) Bezeichnung: NACHFÜHRSCHALTUNG



(57) **Abstract:** The invention relates to a compensation circuit for compensating the voltage potential of an isolation well for isolating an integrated transistor that is embedded in said isolation well (1). The voltage potential of the isolation well is compensated depending on a signal voltage emitted from the integrated transistor (1) in such a way that the voltage differential between the emitted signal voltage and the compensated voltage potential is lower than a predetermined breakdown voltage ( $U_{DA}$ ) between the integrated transistor (1) and the isolation well.

(57) **Zusammenfassung:** Nachführschaltung zur Nachführung des Spannungspotentials einer Isolationswanne zur Isolation eines in der Isolationswanne eingebetteten integrierten Transistors (1), wobei das Spannungspotential der Isolationswanne in Abhängigkeit von einer von dem integrierten Transistor (1) abgegebenen Signalspannung derart nachgeführt wird, dass die Spannungsdifferenz zwischen der abgegebenen Signalspannung und dem nachgeführten Spannungspotential niedriger ist als eine vorgegebene Durchbruchspannung ( $U_{DA}$ ) zwischen dem integrierten Transistor (1) und der Isolationswanne.

WO 02/11199 A2



**(84) Bestimmungsstaaten** (*regional*): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

**Erklärung gemäß Regel 4.17:**

— *Erfindererklärung (Regel 4.17 Ziffer iv) nur für US*

**Veröffentlicht:**

— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts*

Beschreibung

Nachführschaltung

- 5 Die Erfindung betrifft eine Nachführschaltung zur Nachführung des Spannungspotentials einer Isolationswanne, die zur Isolation eines darin eingebetteten integrierten Bauelements von einem Substrat vorgesehen ist.
- 10 Fig. 1 zeigt eine Schnittansicht durch einen integrierten vertikalen PNP-Transistor, der in einer n-dotierten Isolationswanne eingebettet liegt. Der in Fig. 1 dargestellte integrierte vertikale PNP-Transistor nach dem Stand der Technik ist in einem BiCMOS-Prozess herstellbar. Bei dem vertikal in-
- 15 tegrierten Bipolartransistor fließt der Strom senkrecht zur Ausrichtung des Substratkörpers. Der Strom fließt von einem  $p^+$ -dotierten Emitterbereich über einem n-dotierten Basisbereich zu einem p-dotierten Kollektorbereich. Der  $p^+$ -dotierte Emitterbereich ist an einem Emitteranschluss E angeschlossen,
- 20 der n-dotierte Basisbereich ist an Basisanschlüsse B angeschlossen und der p-dotierte Kollektorbereich ist an Kollektoranschlüsse C angeschlossen. Die n-dotierte Isolationswanne ist mit einem Anschluss I zur Steuerung des Potentials der n-dotierten Isolationswanne verbunden. Das p-dotierte Halbleitersubstrat ist an einen Substratanschluss S angeschlossen.
- 25 Der integrierte Transistor wird durch die n-dotierte Isolationswanne umgeben, die den integrierten Transistor von dem umgebenden Halbleitersubstrat isoliert. Zwischen dem p-dotierten Kollektorbereich und der n-dotierten Isolationswanne besteht ein PN-Übergang, der eine parasitäre Diode  $D_a$  bildet. Zwischen dem p-dotierten Halbleitersubstrat und der n-dotierten Isolationswanne besteht ein weiterer PN-Übergang, der als parasitäre Diode  $D_b$  dargestellt ist. Die beiden Dioden  $D_a$  und  $D_b$  weisen jeweils Durchbruchspannungen auf, die
- 30 durch verschiedene Parameter, wie beispielsweise Dotierung, Geometrie und Temperatur vorgegeben sind. Die Durchbruchspannung der Diode  $D_a$  beträgt bei einem vertikalen Bipolartran-
- 35

sistor, der in BiCMOS-Technik hergestellt wird, etwa 18 Volt, während die Durchbruchspannung der Diode  $D_b$  etwa 30 Volt beträgt. Damit die n-dotierte Isolationswanne den darin eingebetteten integrierten Transistor von dem p-dotierten Halbleitersubstrat isoliert, muss die n-dotierte Isolationswanne stets ein höheres Potential aufweisen als der p-dotierte Kollektorbereich und das p-dotierte Halbleitersubstrat. Damit diese Bedingung erfüllt wird, wird bei herkömmlichen Schaltungen die Isolationswanne über dem Isolationswannenanschluss I an die positive Versorgungsspannung  $+V_{DD}$  und das Halbleitersubstrat über den Substratanschluss S an die negative Versorgungsspannung  $V_{SS}$  abgeschlossen. Hierdurch wird sichergestellt, dass die beiden PN-Übergänge  $D_a$  und  $D_b$  stets in Sperrrichtung betrieben werden, so dass eine Isolation des integrierten Transistors von dem Halbleitersubstrat gewährleistet ist. Damit es zu keinem elektrischen Durchbruch der n-dotierten Isolationswanne im Kollektorbereich an dem PN-Übergang  $D_a$  kommt, muss die Versorgungsspannung  $+V_{DD}$  stets geringer sein als die Durchbruchspannung der in Sperrrichtung betriebenen Diode  $D_a$ , d.h. die maximale Versorgungsspannung liegt bei etwa 18 Volt.

Bei herkömmlichen Schaltungen muss die an die n-dotierte Isolationswanne angelegte Versorgungsspannung  $V_{DD}$  die folgenden Bedingungen erfüllen:

$$\left. \begin{array}{l} V_{DD} \leq U_{DA} \\ V_{DD} \leq U_{DB} \end{array} \right\} \quad (1)$$

wobei  $U_{DA}$  die Durchbruchspannung des PN-Übergangs zwischen dem Kollektorbereich des Transistors und der Isolationswanne und  $U_{DB}$  die Durchbruchspannung des PN-Übergangs zwischen dem Halbleitersubstrat und der Isolationswanne ist.

Des weiteren darf die Kollektor-Emitterdurchbruchspannung  $U_{CED}$  zwischen dem p-dotierten Kollektorbereich und dem p+-dotierten Emitterbereich nicht überschritten werden, wobei

die Kollektor-Emitterdurchbruchspannung typischerweise bei etwa 30 Volt liegt.

Da die Durchbruchspannung des PN-Übergangs  $D_a$  in der Regel  
5 geringer ist als die Durchbruchspannung des PN-Übergangs  $D_b$ ,  
wird die maximale Versorgungsspannung für eine aus vertikalen  
Bipolartransistoren aufgebaute integrierte Schaltung durch  
die Durchbruchspannung  $U_{DA}$  begrenzt, die etwa 18 Volt be-  
trägt. Aufgrund der begrenzten Versorgungsspannung  $V_{DD}$  sind  
10 die Ausgangsspannungspegel einer aus derartigen integrierten  
Transistoren aufgebauten Schaltung ebenfalls auf die Durch-  
bruchspannung des PN-Übergangs eingeschränkt. Bei vielen An-  
wendungen sind jedoch höhere Spannungspegelhübe notwendig.  
Beispielsweise benötigt eine Fullrate-ADSL-Treiberschaltung  
15 einen Spannungshub von 24 Volt.

Es ist daher die Aufgabe der vorliegenden Erfindung, eine  
Vorrichtung zu schaffen, die es erlaubt, integrierte Bauele-  
mente, die in einfachen Standardtechnologien hergestellt wer-  
den, mit einer höheren Versorgungsspannung zu betreiben, da-  
20 mit ein höherer Spannungspegelhub erreicht wird.

Diese Aufgabe wird erfindungsgemäß durch eine Nachführschal-  
tung mit den in Patentanspruch 1 angegebenen Merkmalen ge-  
25 löst.

Die Erfindung schafft eine Nachführschaltung zur Nachführung  
des Spannungspotentials einer Isolationswanne zur Isolation  
eines in der Isolationswanne eingebetteten integrierten Bau-  
30 elements, insbesondere eines Transistors, von einem Substrat,

wobei das Spannungspotential der Isolationswanne in Abhängig-  
keit von einer an dem integrierten Bauelement angelegten Sig-  
nalspannung derart nachgeführt wird, dass die Spannungsdiffe-  
35 renz zwischen der angelegten Signalspannung und dem nachge-  
führten Spannungspotential niedriger ist als eine vorgegebene

Durchbruchspannung zwischen dem integrierten Bauelement und der Isolationswanne.

Die Isolationswanne ist vorzugsweise in dem Substrat eingebettet.  
5

Bei dem integrierten Transistor handelt es sich vorzugsweise um einen Bipolartransistor.

10 Der integrierte Bipolartransistor ist vorzugsweise ein vertikaler Bipolartransistor.

Der vertikale Bipolartransistor besitzt vorzugsweise einen ersten Dotierungsbereich als Emitteranschluss, einen zweiten  
15 Dotierungsbereich als Basisanschluss und einen dritten Dotierungsbereich als Kollektoranschluss,

wobei der zweite Dotierungsbereich zwischen dem ersten und dritten Dotierungsbereich liegt und eine zu dem ersten und  
20 zweiten Dotierungsbereich umgekehrte Dotierung aufweist.

Die Isolationswanne umschließt vorzugsweise den dritten Dotierungsbereich.

25 Die Durchbruchspannung zwischen dem Substrat und der Isolationswanne ist vorzugsweise höher als die Durchbruchspannung zwischen dem dritten Dotierungsbereich und der Isolationswanne.

30 Die Nachführschaltung weist vorzugsweise einen Eingang zum Empfang der an dem integrierten Transistor angelegten Signalspannung und einen Ausgang zum Anschluss an die Isolationswanne des integrierten Transistors auf.

35 Die Nachführschaltung weist bei einer besonders bevorzugten Ausführungsform einen zu dem integrierten Transistor komplementär aufgebauten Nachführtransistor auf.

Der Nachführtransistor ist vorzugsweise ein Bipolartransistor.

- 5 Bei einer besonders bevorzugten Ausführungsform der erfindungsgemäßen Nachführschaltung besitzt der Nachführtransistor einen Kollektoranschluss, der mit dem Ausgang der Nachführschaltung verbunden ist, einen Emitteranschluss, der mit dem Eingang der Nachführschaltung verbunden ist und einen Basis-
- 10 anschluss, der an einem vorbestimmten Bezugspotential anliegt.

- Vorzugsweise ist ein erster Widerstand zwischen dem Emitteranschluss des Nachführtransistors und dem Eingang der Nach-
- 15 führschaltung vorgesehen.

- Vorzugsweise ist ferner ein zweiter Widerstand zwischen dem Kollektoranschluss des Nachführtransistors und einem Versorgungsspannungsanschluss der Nachführschaltung vorgesehen.
- 20

- Bei einer besonders bevorzugten Ausführungsform der erfindungsgemäßen Nachführschaltung ist zwischen dem ersten Widerstand und dem Emitteranschluss des Nachführtransistors eine Diode zur Erhöhung der Durchbruchspannung des Nachführtransistors vorgesehen.
- 25

Der integrierte Transistor wird vorzugsweise in einem BICMOS-Herstellungsprozess hergestellt.

- 30 Bei dem integrierten Bipolartransistor handelt es sich vorzugsweise um einen PNP-Bipolartransistor.

- Bei einer alternativen Ausführungsform handelt es sich bei dem integrierten Transistor um einen NPN-Bipolartransistor.
- 35

Bei einer alternativen Ausführungsform ist der integrierte Transistor ein von einer Isolationswanne umgebener MOSFET.

Die Isolationswanne ist vorzugsweise aus mehreren Schichten mit unterschiedlichen Dotierungsstärken aufgebaut.

- 5 Bei dem integrierten Transistor handelt es sich vorzugsweise um einen Treibertransistor einer ADSL-Treiberschaltung.

Die Durchbruchspannung zwischen dem integrierten Transistor und der Isolationswanne liegt vorzugsweise bei etwa 18 Volt.

10

Die Durchbruchspannung zwischen der Isolationswanne und dem Substrat liegt vorzugsweise bei etwa 30 Volt.

- 15 Die an den integrierten Transistor anlegbare Versorgungsspannung beträgt vorzugsweise etwa 24 Volt.

Im weiteren werden bevorzugte Ausführungsformen der erfindungsgemäßen Nachführschaltung unter Bezugnahme auf die beigefügten Figuren zur Erläuterung erfindungswesentlicher Merkmale beschrieben.

20

Es zeigen:

- 25 Figur 1 einen vertikal aufgebauten integrierten pnp-Bipolartransistor nach dem Stand der Technik

Figur 2 eine Schaltung zur Erläuterung des der Erfindung zugrundeliegenden Prinzips;

- 30 Figur 3 ein Zeitablaufdiagramm zur Darstellung des zulässigen Spannungsbereichs der Isolationswanne;

- Figur 4 eine Treiberschaltung, bei der eine bevorzugte Ausführungsform der erfindungsgemäßen Nachführschaltung eingesetzt wird;
- 35

Figur 5 ein Zeitablaufdiagramm zur Erläuterung der Funktionsweise der in Figur 4 eingesetzten erfindungsgemäßen Nachführschaltung.

- 5 Figur 2 stellt ein Schaltkreisdigramm dar mit einem Transistor 1, der durch die erfindungsgemäße Nachführschaltung 2 angesteuert wird. Bei dem in Figur 2 dargestellten Beispiel handelt es sich bei dem Transistor 1 um einen PNP-Bipolartransistor, insbesondere einen vertikal aufgebauten
- 10 PNP-Bipolartransistor. Der Transistor 1 hat einen Emitteranschluss 3, einen Basisanschluss 4 und einen Kollektoranschluss 5. Ferner besitzt der Transistor 1 einen Anschluss 6 zum Anschluss einer den Transistor 1 von dem Substrat isolierenden Isolationswanne. Zwischen dem Kollektorbereich und dem
- 15 Isolations-Wannenanschluss 6 ist gestrichelt der PN-Übergang zwischen dem p-dotierten Kollektorbereich und dem n-dotierten Isolationswannenbereich als Diode  $D_a$  angedeutet. Der Emitteranschluss 3 des Transistors 1 liegt an der positiven Versorgungsspannung  $V_{DD}$  an. An dem Basisanschluss 4 empfängt der
- 20 PNP-Transistor ein Spannungssignal  $U_B(t)$ , das als Signal  $V_C(t)$  am Kollektoranschluss 5 abgegeben wird und über eine Leitung 7 an einen Signaleingang 8 der erfindungsgemäßen Nachführschaltung 2 angelegt wird. Die Nachführschaltung 2
- ist über einen Versorgungsspannungsanschluss 9 vorzugsweise
- 25 ebenfalls mit der positiven Versorgungsspannung  $V_{DD}$  angeschlossen. Die Nachführschaltung 2 weist ferner einen Anschluss 10 zum Anschluss der Nachführschaltung an einen Bezugspotential (beispielsweise Masse GND) auf. Über einen Signalausgang 11 und eine Leitung 12 gibt die Nachführschaltung
- 30 2 ein Nachführsteuersignal an den Isolationswannenanschluss 6 des Bipolartransistors 1 ab. Dabei wird das Spannungspotential der Isolationswanne in Abhängigkeit von der von dem integrierten Transistor 1 abgegebenen Signalspannung  $V_C(t)$  derart nachgeführt, dass die Spannungsdifferenz zwischen der abgegebenen Signalspannung  $V_C(t)$  und dem nachgeführten Spannungspotential niedriger ist als die vorgegebenen Durchbruchspannung
- 35  $U_{DA}$  zwischen dem Kollektorbereich des integrierten Transis-

tors und der Isolationswanne. Hierdurch wird sichergestellt, dass bei dem PNP-Bipolartransistor die n-dotierte Isolationswanne stets ein höheres Spannungspotential aufweist als der Kollektorbereich und dass die Potentialdifferenz zwischen den beiden Bereichen niemals die Durchbruchspannung  $U_{DA}$  von beispielsweise 18 Volt übersteigt. Die maximale Versorgungsspannung  $V_{DD}$  an dem PNP-Bipolartransistor kann daher erhöht werden, so dass der Bipolartransistor 1 ein Ausgangssignal mit einem höheren Spannungspegelhub abgeben kann.

10

Figur 3 zeigt ein Zeitablaufdiagramm zur Darstellung des zulässigen Betriebsspannungsbereichs der n-dotierten Isolationswanne des PNP-Bipolartransistors 1. Die erfindungsgemäße Nachführschaltung 2 stellt sicher, dass sich das Potential der Isolationswanne stets in einem Bereich zwischen einer unteren Grenze  $V_C(t)$  und einer oberen Grenze  $V_C(t) + U_{DA}$  befindet.

15

$$V_C(t) + U_{DA} \geq V_{\text{isolationswanne}} \geq V_C(t) \quad (2)$$

20

Ferner muss gelten:

$$U_{DB} \geq V_C(t) + U_{DA} \quad (3)$$

25

Dabei ist  $U_{DA}$  die Durchbruchspannung zwischen dem p-dotierten Kollektorbereich des integrierten Transistors 1 und der n-dotierten Isolationswanne und  $U_{DB}$  die Durchbruchspannung des p-dotierten Halbleitersubstrats und der n-dotierten Isolationswanne.

30

Die Durchbruchspannung  $U_{DB}$  beträgt bei einem in einem BICMOS-Herstellungsprozess hergestellten integrierten vertikalen Bipolartransistor typischerweise etwa 30 Volt, während die Durchbruchspannung  $U_{DA}$  etwa bei 18 Volt liegt.

35

Figur 4 zeigt eine Treiberschaltung, bei der die erfindungsgemäße Nachführschaltung 2 eingesetzt wird. Die Treiberschaltung

tung 13 weist eine Spannungs/Stromwandlungsstufe 14, eine Eingangsstufe 15 und eine Ausgangsstufe 16 für den AB-Betrieb auf. Bei der Treiberschaltung 13 handelt es sich um eine stromrückgekoppelte Verstärkerstufe. Die Treiberschaltung 13 ist als ADSL-Treiberschaltung einsetzbar und wird, wie man aus Figur 4 erkennen kann, mit einer Versorgungsspannung von  $V_{DD} = +12$  Volt und  $V_{SS} = -12$  Volt versorgt. Die Treiberschaltung 13 weist einen nichtinvertierenden Eingang 17 und einen invertierenden Eingang 18 auf. Die Spannungsversorgung erfolgt über Versorgungsspannungsanschlüsse 19, 20. Die Treiberschaltung 13 weist ferner einen niederohmigen Signalausgang 21 auf, mit dem große Lasten (d.h. kleine Widerstände) stromgetrieben werden können. Die Eingangsstufe 15 erhält von dem Spannungsstromwandler 14 ein Stromsignal und führt eine Stromspiegelung durch. Hierzu weist die Eingangsstufe 15 zwei zueinander komplementär aufgebaute Stromspiegelschaltungen 22, 23 auf, die eine Stromspiegelung in einem Verhältnis 1:1 durchführen. Die Stromspiegelschaltung 22 enthält die Transistoren T1, T2, T3 und die dazu komplementär aufgebaute Stromspiegelschaltung 23 enthält die Transistoren  $\overline{T1}$ ,  $\overline{T2}$ ,  $\overline{T3}$ . Die Ausgangsstufe 16 enthält zwei zueinander komplementär aufgebaute Treibertransistoren T5,  $\overline{T5}$ . An den Kollektoranschlüssen der Treibertransistoren T5,  $\overline{T5}$  sind jeweils Transistoren T6, T7 bzw.  $\overline{T6}$ ,  $\overline{T7}$  kaskadenförmig als Emitterfolger angeschlossen. Die Emitterfolger dienen der Impedanzwandlung. Die Dioden D1,  $\overline{D1}$  bzw. D2,  $\overline{D2}$  dienen jeweils der Querstromeinstellung. Bei den Transistoren T3, T4 und T5 ist es notwendig, die n-dotierte Isolationswanne signalabhängig mitzuführen, da an ihren Kollektoranschlüssen die variable Signalspannung anliegt. Die n-dotierte Isolationswanne der übrigen PNP-Transistoren wird auf ein fixes Potential gelegt, da auch die Kollektoranschlüsse dieser Transistoren an festen Spannungspotentialen oder nur gering veränderlichen Spannungspotentialen anliegen. Dabei wird sichergestellt, dass das Potential der n-dotierten Isolationswanne potentialmäßig stets höher ist als das Potential des Kollektoranschlusses. Die n-dotierte Wanne des Transistors T1 und des Transistors

T2 werden daher an die positive Versorgungsspannung  $V_{DD}$  angeschlossen. Die n-dotierten Isolationswannen der als Emitterfolger verschalteten Transistoren  $\overline{T6}$  und  $\overline{T7}$  liegen am Massepotential an. Die n-dotierte Isolationswanne des Transistors  
5 T3 ist mit der Anode der Diode D1 verbunden, da diese schaltungsbedingt immer zwei Diodenschwellenspannungen höher liegt als das Potential des Kollektoranschlusses von T3. Die n-dotierte Isolationswanne des Transistors T4 ist mit der Kathode der Diode D1 verbunden.

10

Bei dem Treibertransistor T5 wird die erfindungsgemäße Nachführschaltung 2 zum Nachführen des Spannungspotentials der n-dotierten Isolationswanne eingesetzt. Hierzu ist der Isolationswannenanschluss I des Treibertransistors T5 über die Ansteuerleitung 12 mit dem Ausgang 11 der erfindungsgemäßen  
15 Nachführschaltung 2 verbunden. Der Eingang 8 der Nachführschaltung 2 ist an den Signalausgang 21 der Treiberschaltung 13 angeschlossen und empfängt das um zwei Basisemitterspannungen  $U_{BE}$  versetzte Kollektorausgangssignal  $V_C(t)$  des Treibertransistors T5.  
20

Die Nachführschaltung 2 führt das Spannungspotential der Isolationswanne des Treibertransistors T5 dem von dem Treibertransistor T5 abgegebenen Kollektorausgangssignal  $V_C(t)$  nach.  
25 Dabei wird das Spannungspotential der Isolationswanne derart nachgeführt, dass die Spannungsdifferenz zwischen der von dem Transistor T5 abgegebenen Signalspannung  $V_C(t)$  und dem nachgeführten am Isolationswannenanschluss I anliegenden Spannungspotential niedriger ist als die vorgegebene Durchbruchspannung zwischen dem integrierten Transistor T5 und der Isolationswanne.  
30

Die Nachführschaltung 2 enthält einen zu dem Treibertransistor 5 komplementär aufgebauten Nachführtransistor 24. Der  
35 Nachführtransistor 24 ist bei dem in Figur 4 dargestellten Beispiel ein NPN-Bipolartransistor. Dabei handelt es sich vorzugsweise um einen vertikal aufgebauten Bipolartransistor,

der in einem BICMOS-Herstellungsprozess hergestellt wird. Der Nachführtransistor weist einen Basisanschluss 25, einen Emitteranschluss 26 und einen Kollektoranschluss 27 auf. Der Signaleingang 8 der Nachführschaltung 2 ist über einen ersten Widerstand 28 und eine Diode 29 an den Emitteranschluss 26 des Nachführtransistors 24 angeschlossen. Der Basisanschluss 25 des Nachführtransistors 24 liegt über eine Leitung 30 direkt an dem Anschluss 10 zum Anlegen eines Bezugspotentials an. Bei dem Bezugspotential handelt es sich vorzugsweise um das Massepotential GND, das in der Mitte zwischen den zweiten symmetrischen Versorgungsspannungen  $+V_{DD}$  von 12 Volt und  $-V_{SS}$  von -12 Volt liegt. Der Kollektoranschluss 27 des Nachführtransistors 24 ist über eine Leitung 31 an einen zweiten Widerstand 32 angeschlossen, der mit einem Anschluss an der positiven Versorgungsspannung  $+V_{DD}$  angeschlossen ist. Die Leitung 31 weist einen Verzweigungsknoten 33 auf, der über eine Leitung 34 mit dem Ausgang 11 der Nachführschaltung 2 verbunden ist.

Figur 5 zeigt ein Zeitablaufdiagramm zur Erläuterung der Funktionsweise der erfindungsgemäßen Nachführschaltung 2, wie sie in Figur 4 dargestellt ist. Man erkennt die positive Versorgungsspannung  $+V_{DD}$  und die negative Versorgungsspannung  $-V_{SS}$  von jeweils 12 Volt sowie das in der Mitte liegende Bezugspotential von 0 Volt. Unterhalb des Bezugspotentials GND liegt die Schaltschwelle der Nachführschaltung, die um zwei Basisemitterspannungen niedriger ist als das Bezugspotential GND, nämlich um die Basisemitterspannung des Nachführtransistors 24 und der als Transistor aufgebauten Diode 29. Das Ausgangssignal  $V_c(t)$  am Kollektor des Treibertransistors T5 ist ein durch die positive Versorgungsspannung  $V_{DD}$  begrenztes sinusförmiges Signal, dessen obere Signalwellenkuppen gekappt sind. Das Signal am Eingang 8 der Nachführschaltung 2 liegt ebenfalls um zwei Basisemitterspannungen unterhalb des Kollektorausgangssignals des Treibertransistors T5. Bei den beiden Basisemitterspannungen handelt es sich um die Basisemitterspannungen  $U_{BE}$  der beiden Transistoren T6, T7. Zu den

Zeitpunkten  $t_1$ ,  $t_2$  schneidet das am Eingang 8 der Nachführschaltung 2 anliegende Spannungssignal die Schaltschwelle der Nachführschaltung 2. Bis zum Zeitpunkt  $t_1$  und ab dem Zeitpunkt  $t_2$  liegt das Spannungspotential am Isolationswannenanschluss des Treibertransistors T5 über dem zweiten Widerstand 32 an der positiven Versorgungsspannung  $V_{DD}$  an und ist konstant. Zwischen den Zeitpunkten  $t_1$ ,  $t_2$  wird das Spannungspotential an dem Isolationswannenanschluss I des Treibertransistors T5 um eine Spannung  $\Delta U'$  abgesenkt. Dabei gilt:

10

$$\left. \begin{aligned} \Delta U' &= \Delta U \cdot \frac{R_{32}}{R_{28}} \\ \Delta U &= V_{(c)t} - U_{BET6} - U_{BET7} + 2U_{BE} \end{aligned} \right\} \quad (4)$$

wobei  $\Delta U$  die Differenzspannung zwischen der Schaltschwelle S und der Signalspannung am Eingangsanschluss 8 der Nachführschaltung 2 ist,  $U_{BET6}$  die Basisemitterspannung von T6,  $U_{BET7}$  die Basisemitterspannung von T7 und  $U_{BE}$  die Basisemitterspannung des Nachführtransistors 24 bzw. der Diode 29 ist.

Figur 5 zeigt ferner gestrichelt die obere Grenze, die der n-dotierte Isolationswannenbereich des Transistors T5 nicht überschreiten darf. Das Minimum der oberen Grenzen ist gegeben durch:

$$U_{\min} = V_{DD} - V_{SS} - U_{DA} - 2U_{BE} \quad (5)$$

25

Wie man aus Figur 5 erkennen kann, liegt das Potential am Isolationswannenanschluss I des Treibertransistors T5 stets unterhalb der oberen zulässigen Grenze.

Für die Dimensionierung der beiden Widerstände 28, 32 gilt ferner:

$$\frac{U_{\min}}{\Delta U} \leq \frac{R_{32}}{R_{28}} \leq 1 \quad (6)$$

Bei typischen Werten ergibt sich somit:

$$\frac{12V - (-12V) - 18V - 2 \cdot 0,7V}{-(-12V) - 2 \cdot 0,7V} = \frac{4,6}{10,6} = 0,434 \leq \frac{R_{32}}{R_{28}} \leq 1 \quad (7)$$

5

Die obere Grenze des Widerstandsverhältnisses  $R_{32}:R_{28} = 1$  stellt sicher, dass der Kollektor des Nachführtransistors 24 die Basisspannung des Nachführtransistors 24 am Basisanschluss 25 nicht unterschreitet, da sonst eine Sättigung des Nachführtransistors 24 auftreten würde.

Solange das signalabhängige Kollektorpotential des Treibertransistors T5 das Bezugspotential nicht unterschreitet, wird das Potential der n-dotierten Isolationswanne über den Widerstand 32 im positiven Versorgungsspannungspotential gehalten. Unterschreitet das Kollektorpotential das Bezugspotential bzw. das Massepotential, öffnet der Nachführtransistor 24. Bei einem Widerstandsverhältnis  $R_1:R_2 = 1$  wird die negative Signalhalbwelle am Kollektoranschluss des Treibertransistors T5 potentialmäßig mit dem Betrag der positiven Versorgungsspannung  $V_{DD} + 2U_{BE}$  in positive Richtung verschoben. Es ist damit sichergestellt, dass das Potential an der n-dotierten Isolationswanne des Treibertransistors T5 stets kleiner als 12 Volt ist und die Durchbruchspannung, die bei etwa 18 Volt liegt, niemals erreicht wird.

Wie man aus Figur 4 erkennen kann, ist es mit der erfindungsgemäßen Nachführschaltung 2 möglich, eine Treiberschaltung 13 aufzubauen, die mit einer hohen Versorgungsspannung von 24 Volt ( $V_{DD}$ ,  $V_{SS}$ ) betrieben wird, wobei herkömmliche Treibertransistoren eingesetzt werden, die ohne die erfindungsgemäße Nachführschaltung 2 bei geringeren Versorgungsspannungen arbeiten müssten. Die in Figur 4 dargestellte Treiberschaltung 13 ermöglicht der hohen Versorgungsspannung ( $V_{DD}$ ,  $V_{SS}$ ) entsprechende hohe Versorgungsspannungssignalhübe, wobei gleichzeitig die Transistoren mit herkömmlichen Standardherstel-

lungsprozessen, beispielsweise mit einem BICMOS-  
Herstellungsprozess, herstellbar sind. Es ist so insbesondere  
möglich, ADSL-Treiberschaltungen bzw. Fullrate-ADSL-  
Linetreiber aufzubauen, die mit einer Versorgungsspannung von  
5 24 Volt betrieben werden.

Die erfindungsgemäße Nachführschaltung 2 ist neben dem Ein-  
satz für Bipolartransistoren beliebige integrierte Bauelemen-  
te einsetzbar, die in Isolationswannen eingebettet sind und  
10 deren Durchbruchsspannung des Isolationswanne zum Substrat.  
Derartige Bauelemente sind unter anderem MOSFET-Transistoren  
und Wannenwiderstände.

## Bezugszeichenliste

|    |        |                                    |
|----|--------|------------------------------------|
|    | 1      | integrierter Transistor            |
|    | 2      | Nachführschaltung                  |
| 5  | 3      | Emitteranschluss                   |
|    | 4      | Basisanschluss                     |
|    | 5      | Kollektoranschluss                 |
|    | 6      | Isolationswannenanschluss          |
|    | 7      | Leitung                            |
| 10 | 8      | Eingang der Nachführschaltung      |
|    | 9      | Versorgungsspannungsanschluss      |
|    | 10     | Bezugspotentialanschluss           |
|    | 11     | Ausgang der Nachführschaltung      |
|    | 12     | Nachführleitung                    |
| 15 | 13     | Treiberschaltung                   |
|    | 14     | Versorgungsstromwandler            |
|    | 15     | Eingangsstufe                      |
|    | 16     | Ausgangsstufe                      |
|    | 17     | invertierender Eingang             |
| 20 | 18     | invertierender Eingang             |
|    | 19     | Versorgungsspannungsanschluss      |
|    | 20     | Versorgungsspannungsanschluss      |
|    | 21     | Signalausgang der Treiberschaltung |
|    | 22, 23 | Stromspiegelschaltungen            |
| 25 | 24     | Nachführtransistor                 |
|    | 25     | Basisanschluss                     |
|    | 26     | Emitteranschluss                   |
|    | 27     | Kollektoranschluss                 |
|    | 28     | Widerstand                         |
| 30 | 29     | Diode                              |
|    | 30     | Leitung                            |
|    | 31     | Leitung                            |
|    | 32     | Widerstand                         |
|    | 33     | Knoten                             |
| 35 | 34     | Leitung                            |

## Patentansprüche

1. Nachführschaltung zur Nachführung des Spannungspotentials einer Isolationswanne zur Isolation eines in der Isolations-  
5 wanne eingebetteten integrierten Bauelements (1),

wobei das Spannungspotential der Isolationswanne in Abhängigkeit von einer von dem integrierten Bauelements (1) abgegebenen Signalspannung derart nachführbar ist, dass die Spannungsdifferenz zwischen der abgegebenen Signalspannung und  
10 dem nachgeführten Spannungspotential niedriger ist als eine vorgegebenen Durchbruchspannung ( $U_{DA}$ ) zwischen dem integrierten Bauelement (1) und der Isolationswanne.

15 2. Nachführschaltung nach Anspruch 1,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Isolationswanne in das Substrat eingebettet ist.

3. Nachführschaltung nach Anspruch 1 oder 2,  
20 d a d u r c h g e k e n n z e i c h n e t,  
dass das Bauelement (1) ein integrierter Transistor, insbesondere ein integrierter Bipolartransistor ist.

4. Nachführschaltung nach einem der vorangehenden Ansprüche,  
25 d a d u r c h g e k e n n z e i c h n e t,  
dass der integrierte Bipolartransistor (1) ein integrierter vertikaler Bipolartransistor ist.

5. Nachführschaltung nach einem der vorangehenden Ansprüche,  
30 d a d u r c h g e k e n n z e i c h n e t,  
dass der integrierte vertikale Bipolartransistor (1) einen ersten Dotierungsbereich als Emitteranschluss, einen zweiten Dotierungsbereich als Basisanschluss und einen dritten Dotierungsbereich als Kollektoranschluss aufweist,

wobei der zweite Dotierungsbereich zwischen dem ersten und dritten Dotierungsbereich liegt und eine zu dem ersten und dem zweiten Dotierungsbereich umgekehrte Dotierung aufweist.

- 5     6. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Isolationswanne den dritten Dotierungsbereich um-  
schließt.
- 10    7. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Durchbruchspannung ( $U_{DB}$ ) zwischen dem Substrat und  
der Isolationswanne höher ist als die Durchbruchspannung  
( $U_{DA}$ ) zwischen dem dritten Dotierungsbereich des integrierten  
15    Bipolartransistors (1) und der Isolationswanne.
8. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Nachführschaltung einen Eingang (8) zum Empfang der  
20    von dem integrierten Transistor (1) abgegebenen Signalspan-  
nung und einen Ausgang (11) zum Anschluss an die Isolations-  
wanne des integrierten Transistors (1) aufweist.
9. Nachführschaltung nach einem der vorangehenden Ansprüche,  
25    d a d u r c h g e k e n n z e i c h n e t,  
dass die Nachführschaltung (2) einen zu den integrierten  
Transistor (1) komplementär aufgebauten Nachführtransistor  
(24) aufweist.
- 30    10. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass der Nachführtransistor (24) ein Bipolartransistor ist.
11. Nachführschaltung nach einem der vorangehenden Ansprüche,  
35    d a d u r c h g e k e n n z e i c h n e t,  
dass der Nachführtransistor (24)

einen Kollektoranschluss (27), der mit dem Ausgang (11) der Nachführschaltung (2) verbunden ist,

5 einen Emitteranschluss (26), der mit dem Eingang (8) der Nachführschaltung (2) verbunden ist, und einen Basisanschluss (25), der an einem vorbestimmten Bezugspotential (GND) anliegt, besitzt.

10 12. Nachführschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass ein erster Widerstand (28) zwischen dem Emitteranschluss (26) des Nachführtransistors (24) und dem Eingang (8) der Nachführschaltung (2) vorgesehen ist.

15 13. Nachführschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass ein zweiter Widerstand (32) zwischen dem Kollektoranschluss (27) des Nachführtransistors (24) und einem Versorgungsspannungsanschluss (9) der Nachführschaltung (2) vorgesehen ist.  
20

14. Nachführschaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass zwischen dem ersten Widerstand (28) und dem Emitteranschluss (26) des Nachführtransistors (24) eine Diode (29) zur Erhöhung der Durchbruchspannung des Nachführtransistors (24) vorgesehen ist.  
25

15. Nachführschaltung nach einem der vorangehenden Ansprüche, 30 dadurch gekennzeichnet, dass der integrierte Transistor (1) in einem BICMOS-Herstellungsprozess hergestellt ist.

16. Nachführschaltung nach einem der vorangehenden Ansprüche, 35 dadurch gekennzeichnet, dass der integrierte Transistor (1) ein PNP-Bipolartransistor ist.

17. Nachführschaltung nach einem der vorangehenden Ansprüche  
1 bis 15,  
d a d u r c h g e k e n n z e i c h n e t,  
5 dass der integrierte Transistor (1) ein NPN-Bipolartransistor  
ist.
18. Nachführschaltung nach Anspruch 1 oder 2,  
d a d u r c h g e k e n n z e i c h n e t,  
10 dass der integrierte Transistor (1) ein MOSFET ist.
19. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Isolationswanne aus mehreren Schichten unterschied-  
15 licher Dotierungsstärke besteht.
20. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass der integrierte Transistor (1) ein Treibertransistor  
20 (T5) einer ADSL-Treiberschaltung (13) ist.
21. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Durchbruchspannung ( $U_{DA}$ ) zwischen dem integrierten  
25 Transistor (1) und der Isolationswanne etwa 18 Volt beträgt.
22. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Durchbruchspannung ( $U_{DB}$ ) zwischen der Isolationswan-  
30 ne und dem Substrat etwa 30 Volt beträgt.
23. Nachführschaltung nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t,  
dass die Versorgungsspannung ( $V_{DD}$ ,  $V_{SS}$ ) etwa 24 Volt beträgt.

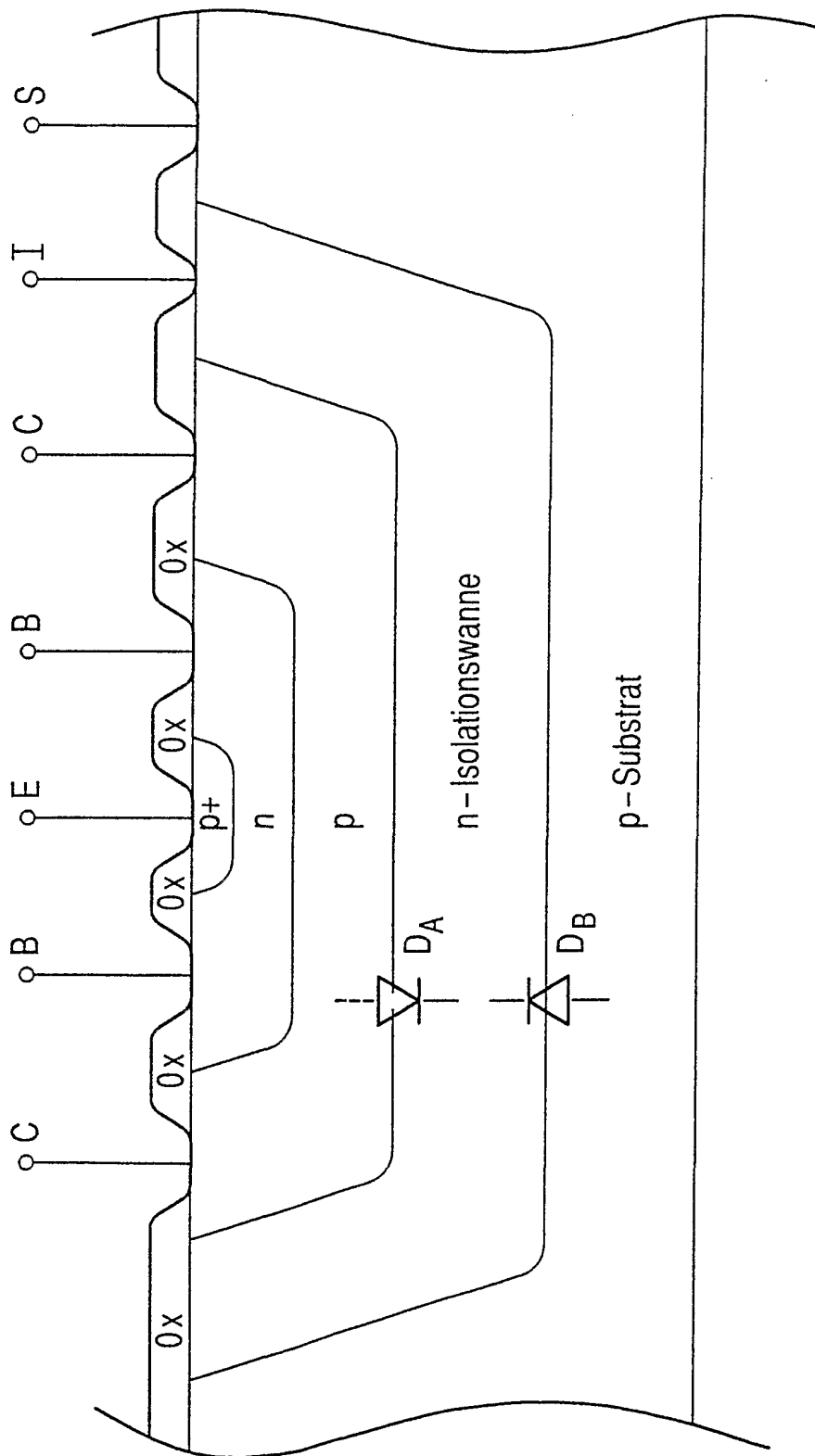


Fig. 1

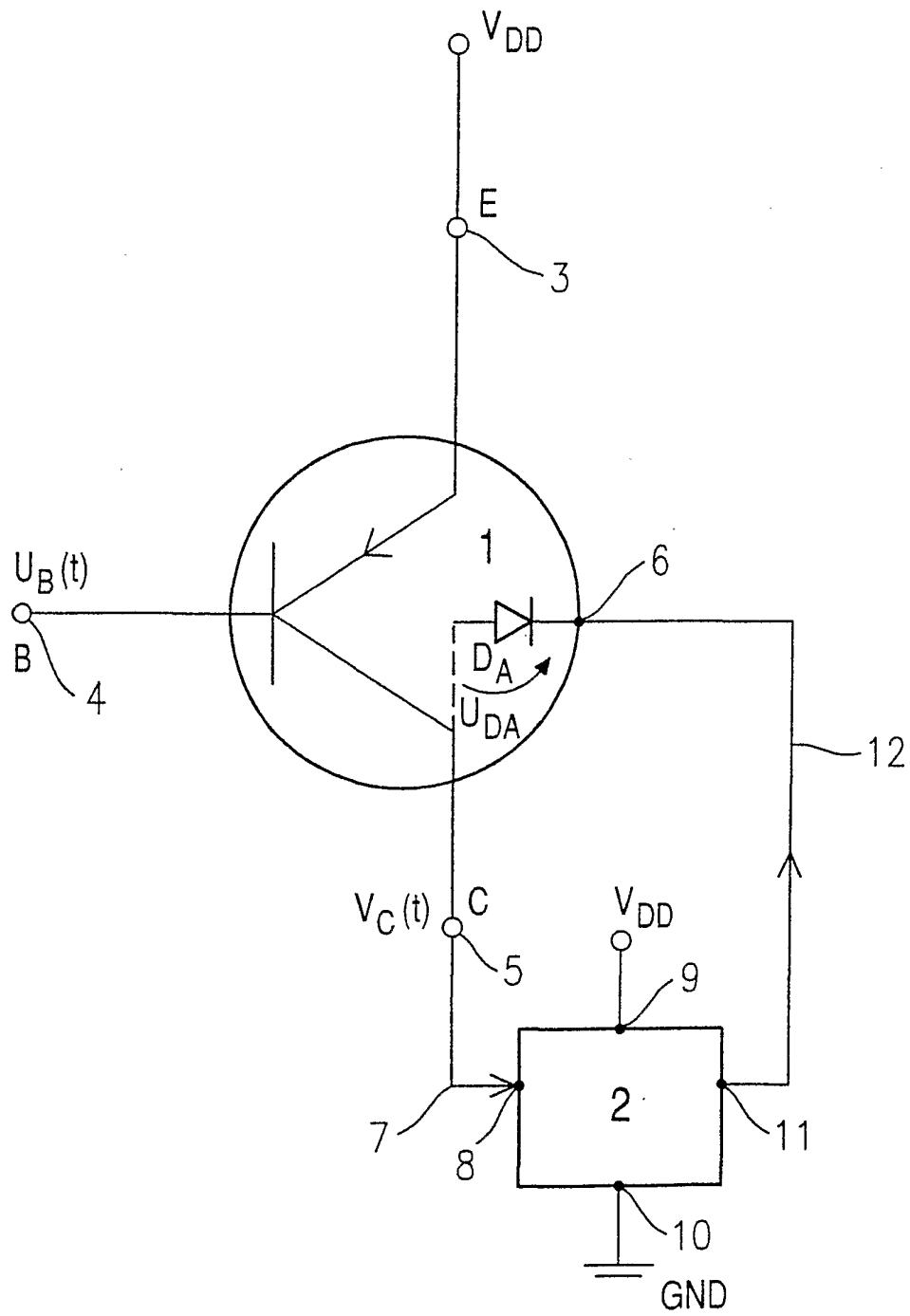


Fig. 2

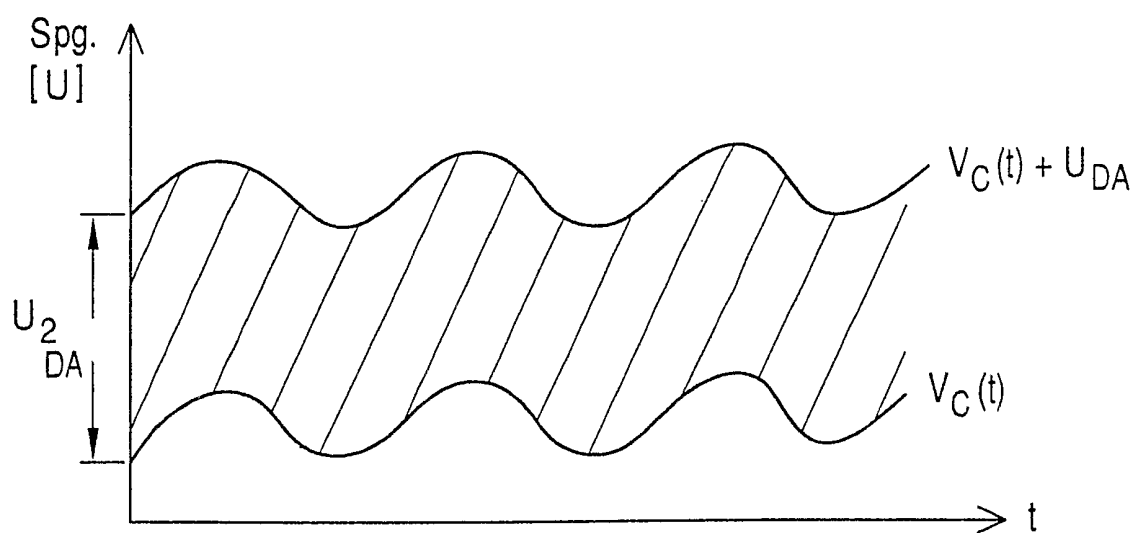


Fig. 3

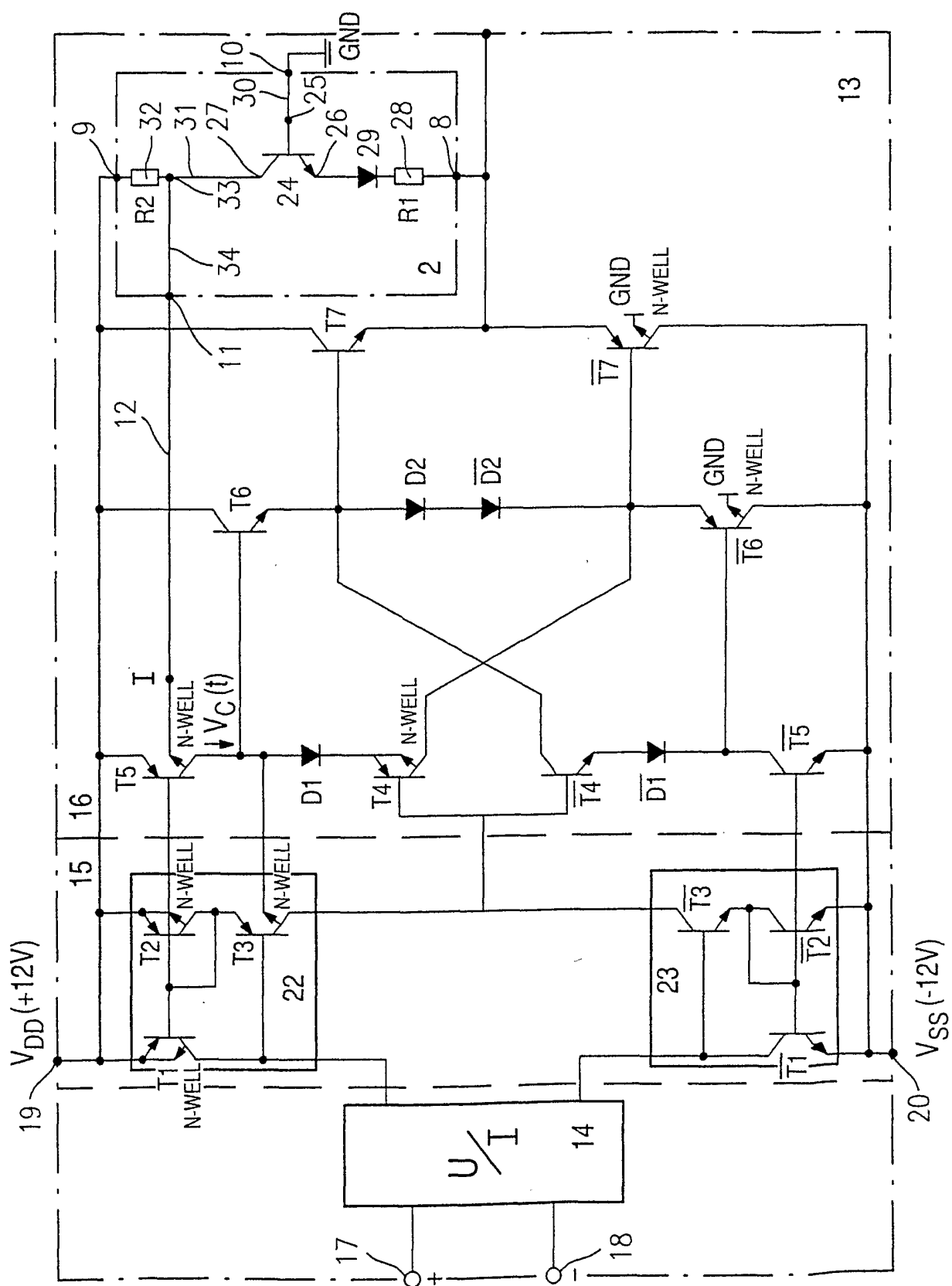


Fig. 4

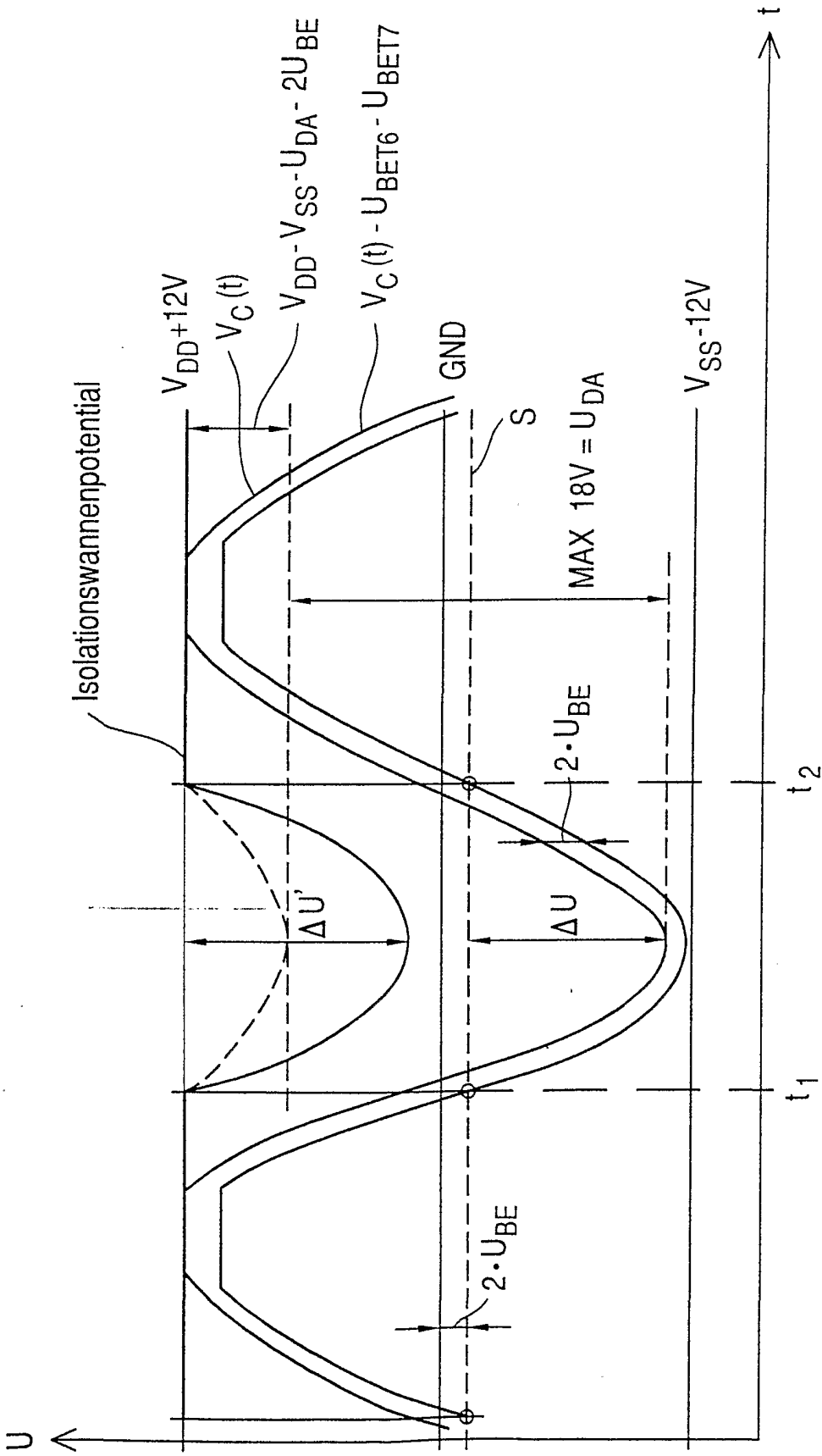


Fig. 5