

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H03H 7/30

H03H 7/40 H03M 7/00

H04K 1/10



[12] 发明专利说明书

[21] ZL 专利号 99812345.5

[45] 授权公告日 2003 年 11 月 12 日

[11] 授权公告号 CN 1127801C

[22] 申请日 1999.9.15 [21] 申请号 99812345.5

[30] 优先权

[32] 1998.10.19 [33] US [31] 09/174,861

[32] 1998.10.22 [33] US [31] 09/176,781

[86] 国际申请 PCT/US99/21274 1999.9.15

[87] 国际公布 WO00/24122 英 2000.4.27

[85] 进入国家阶段日期 2001.4.19

[71] 专利权人 摩托罗拉公司

地址 美国伊利诺斯

[72] 发明人 詹姆斯·W·莫考

审查员 兰霞

[74] 专利代理机构 中国国际贸易促进委员会专利

商标事务所

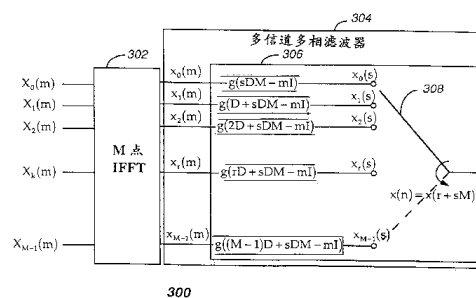
代理人 付建军

权利要求书 4 页 说明书 14 页 附图 4 页

[54] 发明名称 在多信道多相滤波器中实现非整数采样速率改变的装置

[57] 摘要

一个多信道多相滤波器(304, 602)包含一个处理系统(204, 506), 该处理系统接受和处理 M 个均以输入采样速率进行采样的数据输入信道, 其中 M 是一个大于 1 的正整数。处理系统经过编程以便为多信道多相滤波器提供一个变换器(308, 606), 其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离, 从而允许多信道多相滤波器以非整数倍于输入采样速率的采样速率进行操作。还对处理系统进行编程以便在输入采样速率的非整数倍速率上操作多信道多相滤波器, 从而实现非整数采样速率变化。



1.一个实现非整数采样速率改变的多信道多相滤波器，上述多信道多相滤波器包括：

一个滤波器处理器，该滤波器处理器用于接受和处理M个时域信号，并且该滤波器处理器得到编程以便：

为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于输入采样速率的采样速率进行操作；

在输入采样速率的非整数倍速率上操作多信道多相滤波器，从而实现非整数采样速率改变；

当在一个调制器中使用多信道多相滤波器时，根据一个关于多信道多相滤波器的抽取速率、插值速率、起始相位索引和输出样本索引的函数确定滤波器脉冲响应的相位索引；并且

当在一个解调器中使用多信道多相滤波器时，根据一个有关M和多信道多相滤波器的抽取速率、插值速率、起始相位索引、变换器位置索引和输出样本索引的函数确定滤波器脉冲响应的相位索引。

2.如权利要求1所述的实现非整数采样速率改变的多信道多相滤波器，其中还对滤波器处理器进行编程以便每当滤波器脉冲响应的当前相位索引加上多信道多相滤波器的抽取速率超出多信道多相滤波器的插值速率时累进一个输入样本索引。

3.如权利要求1所述的实现非整数采样速率改变的多信道多相滤波器，其中还对所述滤波器处理器进行编程以便每当滤波器脉冲响应的当前相位索引加上多信道多相滤波器的抽取速率M倍大于多信道多相滤波器的插值速率时累进一个变换器循环索引。

4.一个对M个子信道进行并行调制的调制引擎，其中M是一个大于1的正整数，上述调制引擎包括：

M点逆快速富立叶变换处理器，该处理器被用来：

接受对应于M个子信道并且以基带采样速率采样的M个基带信

号；并且

把M个基带信号转换成M个时域信号，其中以基带采样速率对上述时域信号进行采样；和

一个多信道多相滤波器，上述多信道多相滤波器被连接M点逆快速富立叶变换处理器以便在M个时域信号上实现非整数采样速率改变，上述多信道多相滤波器包括：

接受和处理M个时域信号的滤波器处理器，其中所述滤波器处理器被用来：

为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于M个时域信号的采样速率的采样速率进行操作；

根据一个关于多信道多相滤波器的抽取速率、插值速率、起始相位索引和输出样本索引的函数确定滤波器脉冲响应的相位索引；并且

在M个时域信号的采样速率的非整数倍速率上操作多信道多相滤波器，从而实现非整数采样速率改变。

5.一个对M个子信道中的至少两个子信道进行并行解调的解调引擎，其中M是一个大于1的正整数，上述解调引擎包括：

一个多信道多相滤波器，上述多信道多相滤波器从一个接收器接受根据M个子信道中的至少两个子信道导出的一个复合信号并且在复合信号上实现非整数采样速率改变，上述多信道多相滤波器包括：

接受和处理复合信号的滤波器处理器，其中所述滤波器处理器被用来：

为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于复合信号的采样速率的采样速率进行操作；

根据一个关于多信道多相滤波器的抽取速率、插值速率、起始相位索引，变换器位置索引和输出样本索引的函数确定滤波器脉冲响应的相位索引；并且

在复合信号采样速率的非整数倍速率上操作多信道多相滤波器以

实现非整数采样速率改变，从而产生至少两个速率改变信号；和

快速富立叶变换处理器，上述快速富立叶变换处理器被连接到多信道多相滤波器并且被用来把至少两个速率改变信号转换成至少两个频域信号，从而产生至少两个基带信号。

6.一个对M个子信道进行并行调制的发送器，其中M是一个大于1的正整数，上述发送器包括：

M点逆快速富立叶变换处理器，该处理器被用来：

接受对应于M个子信道并且以基带采样速率采样的M个基带信号；并且

把M个基带信号转换成M个时域信号，其中以基带采样速率对上述时域信号进行采样；和

一个多信道多相滤波器，上述多信道多相滤波器被连接到第一处理装置以便在M个时域信号上实现非整数采样速率改变，上述多信道多相滤波器包括：

接受和处理M个时域信号的滤波器处理器，其中所述滤波器处理器被用来：

为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于基带采样速率的采样速率进行操作；

根据一个关于多信道多相滤波器的抽取速率、插值速率、起始相位索引和输出样本索引的函数确定滤波器脉冲响应的相位索引；并且

在基带采样速率的非整数倍速率上操作多信道多相滤波器以实现非整数采样速率改变并产生一个频率多路复用复合信号；和

一个无线调制器，上述无线调制器用频率多路复用复合信号调制无线载波以产生一个具有M个子信道的无线信号。

7.一个对M个子信道中的至少两个子信道进行并行解调的接收器，其中M是一个大于1的正整数，上述接收器包括：

一个接收器前端，上述接收器前端将具有M个子信道的一个无线信号转换成一个具有某采样速率并且根据M个子信道中至少两个子信

道导出的复合信号;

一个多信道多相滤波器, 上述多信道多相滤波器被连接到接收器前端以便从接收器接受复合信号并且在复合信号上实现非整数采样速率改变, 上述多信道多相滤波器包括:

接受和处理复合信号的滤波器处理器, 其中该滤波器处理器被用来:

为多信道多相滤波器提供一个变换器, 其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离, 从而允许多信道多相滤波器以非整数倍于复合信号的采样速率的采样速率进行操作;

根据一个关于多信道多相滤波器的抽取速率、插值速率、起始相位索引, 变换器位置索引和输出样本索引的函数确定滤波器脉冲响应的相位索引; 并且

在复合信号采样速率的非整数倍速率上操作多信道多相滤波器以实现非整数采样速率改变, 从而产生至少两个速率改变信号; 和

M点逆快速富立叶变换处理器, 上述M点逆快速富立叶变换处理器被连接到多信道多相滤波器并且被用来把至少两个速率改变信号转换成至少两个频域信号, 从而产生至少两个基带信号。

在多信道多相滤波器中实现 非整数采样速率改变的装置

技术领域

本发明涉及数字信号处理技术，更具体地说是涉及在多信道多相滤波器中实现非整数采样速率改变的方法和装置。

背景技术

多相滤波器是已知的。这种滤波器的操作方式是将滤波器脉冲响应的选定相位或样本与输入信号样本相乘。现有技术的多信道多相滤波器使滤波器脉冲响应的选定相位与滤波器的一个变换器的位置相互同步。在现有技术的多信道多相滤波器中，变换器的一个指定位置唯一对应于滤波器脉冲响应的一个预定相位。实际上，多相滤波器设计领域的技术人员仅仅认为，在多个子信道多相调制器，子信道采样速率是输入采样速率的整数倍，这意味着信道带宽必须是输入采样速率的整数倍。因而，在使用多相滤波器的现有技术多个子信道调制器和解调器中，子信道带宽可以和输入采样速率相同，但这样会产生间隔非常接近的子信道从而接收器几乎不能过滤出相邻子信道，也可以是输入采样速率的两倍，但这样会因子信道间隔过大而浪费掉频谱。

基于上述原因，多信道多相滤波器不被认为是多个子信道调制器和解调器的一个好的选择，因为在多个子信道调制器和解调器中，人们期望子信道带宽稍高于输入采样速率百分之12以防止相邻子信道干扰同时又不浪费频谱。另一方面，已知多相滤波器是改变采样速率的最有效方式。

因而，需要一个在多信道多相滤波器中实现非整数采样速率改变的装置。该装置最好允许一个高效多个子信道多相调制器/解调器在子信道分隔方面有较大的灵活性。

发明内容

本发明的一个方面是实现非整数采样速率改变的多信道多相滤波器。多信道多相滤波器包括一个处理系统，该处理系统接受和处理 M 个均以输入采样速率进行采样的数据输入信道，其中 M 是大于1的正整数。处理系统经过编程以便为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于输入采样速率的采样速率进行操作；并且还在输入采样速率的非整数倍速率上操作多信道多相滤波器，从而实现非整数采样速率改变。

本发明的另一个方面是一个实现 M 个子信道的并行调制的调制引擎，其中 M 是一个大于1的正整数。调制引擎包括一个第一处理单元，该单元被用于接受对应于 M 个子信道并且以基带采样速率采样的 M 个基带信号；并且把 M 个基带信号转换成 M 个时域信号，其中以基带采样速率对上述时域信号进行采样。调制引擎还包括一个被连接到第一处理单元以便在 M 个时域信号上实现非整数采样速率改变的多信道多相滤波器。多信道多相滤波器包括一个接受和处理 M 个时域信号的第二处理单元。第二处理单元被用来为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于 M 个时域信号的采样速率的采样速率进行操作；并且还在 M 个时域信号的采样速率的非整数倍速率上操作多信道多相滤波器，从而实现非整数采样速率改变。

本发明的一个第三方面是一个对 M 个子信道中的至少两个子信道进行并行解调的解调引擎，其中 M 是一个大于1的正整数。解调引擎包括一个多信道多相滤波器，上述多信道多相滤波器从一个接收器接受根据 M 个子信道中的至少两个子信道导出的一个复合信号并且在复合信号上实现非整数采样速率改变。多信道多相滤波器包括一个接受和处理复合信号的第一处理单元。第一处理单元被用来为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于复合信号采样速率的采样速率进行操作；并且还在复合信号采样速率的非

整数倍速率上操作多信道多相滤波器以实现非整数采样速率改变，从而产生至少两个速率改变信号。多信道多相滤波器还包括一个第二处理单元，上述第二处理单元被连接到多信道多相滤波器并且被用来把至少两个速率改变信号转换成至少两个频域信号，从而产生至少两个基带信号。

本发明的一个第四方面是一个并行调制M个子信道的发送器，其中M是一个大于1的正整数。发送器包括一个第一处理单元，该单元被用于接受对应于M个子信道并且以基带采样速率采样的M个基带信号；并且把M个基带信号转换成M个时域信号，其中以基带采样速率对上述时域信号进行采样。发送器还包括一个被连接到第一处理单元以便在M个时域信号上实现非整数采样速率改变的多信道多相滤波器。多信道多相滤波器包括一个接受和处理M个时域信号的第二处理单元。第二处理单元被用来为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于基带采样速率的采样速率进行操作；并且还在基带采样速率的非整数倍速率上操作多信道多相滤波器以实现非整数采样速率改变并产生一个频率多路复用复合信号。发送器还包括一个无线调制器，上述无线调制器用频率多路复用复合信号调制无线载波以产生一个具有M个子信道的无线信号。

本发明的一个第五方面是一个并行解调M个子信道中至少两个子信道的接收器，其中M是一个大于1的正整数。接收器包括一个接收器前端和一个多信道多相滤波器，其中接收器前端把一个具有M个子信道的无线信号转换成一个具有某采样速率并且从M个子信道中的至少两个子信道导出的复合信号，而多信道多相滤波器被连接到接收器前端以便从接收器接受复合信号并且在复合信号上实现非整数采样速率改变。多信道多相滤波器包括一个接受和处理复合信号的第一处理单元。第一处理单元被用来为多信道多相滤波器提供一个变换器，其中变换器的位置与针对该位置选择的滤波器脉冲响应相位相分离，从而允许多信道多相滤波器以非整数倍于复合信号采样速率的采样速率进行操

作；并且还在复合信号采样速率的非整数倍速率上操作多信道多相滤波器以实现非整数采样速率改变，从而产生至少两个速率改变信号。接收器还包括一个第二处理单元，上述第二处理单元被连接到接收器并且被用来把至少两个速率改变信号转换成至少两个频域信号，从而产生至少两个基带信号。

附图说明

图1是有关一个基于本发明的示例性无线通信系统的电子模块图。

图2是有关一个基于本发明的示例性发送器的电子模块图。

图3是有关一个基于本发明的示例性多子信道调制引擎的体系结构图。

图4是有关基于本发明的多子信道调制引擎的示例性输入缓冲区递增图例。

图5是有关一个基于本发明的示例性接收器的电子模块图。

图6是有关一个基于本发明的示例性多子信道解调引擎的体系结构图。

具体实施方式

图1是有关一个基于本发明的示例性无线通信系统的电子模块图，上述无线通信系统包括一个固定部分 102和多个接收器 122，而上述固定部分包含一个控制器 112和多个发送器 116。发送器 116最好使用诸如无线，红外和超声波信道的常规无线通信技术与接收器 122通信，并且最好通过通信链路 114被连接到控制发送器 116的控制器 112。

控制器112最好由摩托罗拉公司制造的、用于寻呼终端的无线消息网关(WMG™) Administrator !和 RF-Conductor!™ 消息分配器组合而成。发送器 116最好类似于根据本发明而修改的 RF-Orchestra !发送器。接收器 122最好类似于同样也由摩托罗拉公司制造的

PageWriter™ 无线通信单元，并且最好具有如下所述根据本发明而修改的硬件和软件。应当理解，其它类似设备可被用于控制器 112，发送器 116和接收器 122。

各个发送器 116通过一个天线 118向接收器 122发送 RF信号。发送器 116向接收器 122发送的 RF信号(出站消息)包括标识接收器 122的选择性呼叫地址，一个主叫方发出的数据消息和控制器 112发出的、用于调整无线通信系统的操作参数的命令。

控制器 112最好通过电话链路 101被连接到一个公用交换电话网 (PSTN) 110以便接收从其发出的选择性呼叫消息。通过被连接到 PSTN 110的常规电话 111或常规计算机 117可以产生包括来自 PSTN 110的语音和数据消息的选择性呼叫信源。应当理解，也可以使用诸如分组交换网络，国际互联网络和局域网的其它类型通信网络向控制器 112传送所发出的消息。

最好从摩托罗拉著名的 FLEX™ 系列数字选择性呼叫信令协议中选择用于传输的空中无线协议。这些协议使用众所周知的检错和纠错技术并且因而能够承受在传输期间发生的位差错，只要位差错不是很多。应当理解也可以使用其它适当的协议。还应当理解，虽然用于实现本发明的一个实施例是一个单向无线通信系统，但本发明也适用于双向无线通信系统。

图2是有关一个基于本发明的示例性发送器 116的电子模块图。发送器 116最好包括一个格雷码发生器 218，该发生器响应控制器 112以产生对应于M个子信道并且以一个第一基带采样速率被采样的M个基带信号，其中M是一个大于1的正整数，例如 16。格雷码发生器 218被连接到一个处理系统 204或调制引擎以便接受和处理M个基带信号。处理系统 204最好包括一个常规数字信号处理器(DSP) 206和一个常规存储器 208，其中常规存储器包含提供一个输入缓冲区 212的 RAM和存储诸如滤波器系数 210，多信道多相滤波器程序 214和逆快速快速富立叶变换(IFFT)程序 220的预编程参数和软件的 ROM。发送器 116还包括一个诸如常规 RF调制器 216的无线调制器，其中

上述无线调制器使用频率多路复用复合信号(由处理系统 204产生)对无线载波进行调制以产生诸如 RF信号的、具有M个子信道的无线信号。在最优实施例中, DSP 206的型号是由位于美国伊利诺斯州, 萨姆堡的摩托罗拉公司制造的 DSP56800, 并且 DSP 206执行本领域的普通技术人员在当前公开内容的指导下可以轻易编写的软件。应当理解, DSP56800 也可以被其它类似的DSP所代替。还应当理解, 也可以通过用硬件取代 DSP 206的软件程序的方式实现某些或所有处理系统 204, 另外, 存储器 208可以构成 DSP 206的主体。下面会进一步描述基于本发明的处理系统 204的操作。

图3是有关一个基于本发明的示例性多子信道调制引擎 300的体系结构图。调制引擎300最好包括一个M点逆快速快速富立叶变换(IFFT) 处理器302, 其中上述处理器从格雷码发生器 218接受对应于M个子信道并且以基带采样速率被采样的M个基带信号, 并且上述处理器把M个基带信号转换成M个时域信号, 其中通过众所周知的技术以基带采样速率对各个时域信号进行采样。

调制引擎 300还包括一个被连接到IFFT以便在M个时域信号上实现非整数采样速率改变的多信道多相滤波器 304。多信道多相滤波器 304包括一个接受和处理M个时域信号的滤波器处理器306。根据本发明, 滤波器处理器 306被用来为多信道多相滤波器 304提供一个变换器 308, 其中变换器 308的位置与针对该位置选择的滤波器脉冲响应 $g(u)$ 的相位相分离, 从而允许多信道多相滤波器304以非整数倍于M个时域信号的采样速率的采样速率进行操作。滤波器处理器 306还在M个时域信号的采样速率的非整数倍速率上操作多信道多相滤波器, 从而实现非整数采样速率改变。最好在处理系统 204中实现 IFFT处理器 302和滤波器处理器 306。

更详细地说, $x_k(m)$ 是第k个子信道的格雷码符号或基带信号, $x_r(m)$ 是第r个 IFFT输出, 而 $x_r(s)$ 是第r个滤波器输出。通过众所周知的技术为一个低通滤波器获得滤波器脉冲响应 $g(u)$, 其中上述低通滤波器被设计在I倍于基带符号速率的处理速率上。M个滤波器中的每个滤波器

均实现一个 $I/(DM)$ 的采样速率改变, 其中 M 是 IFFT 中的点数, 例如 16, I 是插值速率, 例如 125, 而 D 是抽取速率, 例如 7。因而采样速率改变数值是 $125/112$, 这是一个分数速率改变。通过下列公式规定合成频率间隔合成频率

$$f_{\Delta} = \frac{I}{DM} f_b$$

其中 f_b 是基带符号或采样速率。在采样速率 $f_s = If_b$ 上设计滤波器脉冲响应 $g(u)$ 。根据下列公式导出滤波器组体系结构。

期望对 M 个数据子信道进行脉冲整形或滤波与调制。第 k 个子信道的滤波和调制可以被表示成一个相量与一个卷积和的乘积。

$$x_k(n) = e^{j\frac{2\pi}{M}kn} \sum_{m=-\infty}^{\infty} X_k(m)g(nD - mI)$$

复合波形则被表示成所有 $x_k(n)$ 的总和。

$$x(n) = \frac{1}{M} \sum_{k=0}^{M-1} e^{j\frac{2\pi}{M}kn} \sum_{m=-\infty}^{\infty} X_k(m)g(nD - mI)$$

交换求和顺序则可以将复合波形表示成

$$x(n) = \sum_{m=-\infty}^{\infty} g(nD - mI) \frac{1}{M} \sum_{k=0}^{M-1} X_k(m) e^{j\frac{2\pi}{M}kn}.$$

用 $n = r + sM$ 进行替换则产生

$$x(r + sM) = \sum_{m=-\infty}^{\infty} g(rD + sMD - mI) \frac{1}{M} \sum_{k=0}^{M-1} X_k(m) e^{j\frac{2\pi}{M}k(r+sM)}$$

由于在 Z 为任何整数的情况下 $e^{j2\pi Z}$ 等于 1, 则可以通过一个 IFFT 的形式表示内部累加和。

$$x(r+sM) = \sum_{m=-\infty}^{\infty} g(rD+sMD-mI) \frac{1}{M} \sum_{k=0}^{M-1} X_k(m) e^{j\frac{2\pi}{M}kr},$$

或等价地,

$$x_r(s) = \sum_{m=-\infty}^{\infty} g(rD+sMD-mI) x_r(m),$$

其中 $x_r(m)$ 是第 r 个 IFFT 输出点。这是通过滤波函数 $g(u)$ 对信号进行增-减再采样 (up-down resampling) 的一般表示。

由于在波特率或基本采样速率与有效利用频谱所需的期望频率间隔之间存在如上所述的非整数关系, 所以在过去不期望使用这种滤波器组结构产生多个子信道。然而这种结构与单信道多相插值/抽取结构有许多类似之处。

考虑下列单信道插值器/抽取器。

$$x(n) = \sum_{m=-\infty}^{\infty} g(nD-mI) x(m)$$

以和多信道插值器/抽取器相同的方式可以分解和实现单信道插值器/抽取器。

$$x_r(s) = \sum_{m=-\infty}^{\infty} g(rD+sMD-mI) x_r(m).$$

实现中的唯一差异是多信道情况中的滤波器历史记录随着变换器位置索引 r 的改变而改变。通过同步缓冲区可以用最小的寻址开销实现这个目标。

现有技术的多信道多相滤波器使变换器的位置与滤波器脉冲响应的相位相互同步。本发明表明, 在不中断多相滤波器的操作的情况下用于各个变换器位置的滤波器脉冲响应相位可以和变换器的位置相分离--这是一个意想不到的结果! 如下所述, 滤波器脉冲响应相位与变换

器位置相分离允许利用多相滤波器实现非整数采样速率改变。

通过一种同步方式在图4所示的所有信道上递增输入缓冲区，其中图4针对基于本发明的多子信道调制引擎 300描述了一个示例性输入缓冲区递增图例 400。图中的行表示根据变换器位置索引 r 确定的变换器 308的位置。输入样本索引 m 指示被滤波器 304处理的输入样本。每当变换器 308完成一个进行 M 次，例如16次计算的全部循环时，变换器循环索引 s 便累进一次。黑点表示经过所选择的、对应于 r,s,m 的滤波器脉冲响应预定相位。例如在列1和2中，由于输入和输出之间的非整数速率改变，多相滤波器 304针对第一输入样本使用滤波器脉冲响应的18个相位。（当在这个例子中 $M=16$ 时，现有技术多相滤波器会使用16, 32, 48, ...个相位。）在现有技术的滤波器中，如果每当执行一个完整变换器循环时便对所有 16个输入样本进行一次采样，则上述采样属于临界采样（在子信道之间没有间隔）的一个例子，如果在各个模块（用粗线划分）中对所有 16个输入样本进行整数次数的采样，则上述采样属于现有技术FFT/多相多信道调制（子信道间距较大）的一种典型应用。

必须注意，上述例子中滤波器脉冲响应的 18个相位表示对全部存储滤波器脉冲响应的选择相位的一次单独通过。即，与现有技术多相滤波器的情况不同的是，被用于第二列的头两行的相位与被用于第一列的头两行的相位不相同。与被固定到变换器位置不同的是，根据一个有关多信道多相滤波器的抽取速率 D ，插值速率 I ，起始相位索引 $0s$ 和输出样本索引 n 的函数计算滤波器脉冲响应的当前相位索引 ϕ_n 。

$$\phi_n = (Dn + \phi_s) \text{Modulo}(I)$$

并且与现有技术不同的是，输入样本索引的累进不与变换器循环索引 s 同步，而是根据当前相位索引 ϕ_n ，抽取速率 D 和插值速率 I 来确定。

如果 $(\phi_n + D) > I$,

则在当前计算之后累进输入样本索引 m 。

在图例 400中会注意到，对应于 $m=6$ 和 $m=13$ 的列只包含滤波器脉冲响应的 17个相位而不是对应于其它 m 值的 18个相位。这是由于在本例子中 $I=125$ 并且 $D=7$ 。因而在跳过7个相位的情况下会经过 125个可能的相位索引数值。因而得出 $I/D=125/7=17\ 6/7$ 。因而在每7次经过滤波器脉冲响应相位时，到达滤波器的结束端只需要 17次跳跃，此时需要转移到下一个输入样本。

有利的是，这种技术需要很少的RAM。可以通过一个适当算法来执行 IFFT，并且滤波不需要中间信号存储。对于复杂的符号或样本，整个滤波过程只需要大致存储(4乘以批持续时间再乘以输出速率)个滤波器系数 RAM位置和(I 乘以滤波器响应中的符号数量)个滤波器系数 ROM位置。

图5是关于一个根据本发明并行解调 M 个子信道中的至少两个子信道的示例性接收器 122的电子模块图，其中 M 是大于1的正整数。接收器122包括一个截取消息的天线504。天线 504被连接到一个接收消息的常规接收器前端 508。接收器前端 508将具有 M 个子信道的一个无线信号转换成一个具有某采样速率并且根据 M 个子信道中至少两个子信道导出的复合信号。接收器前端 508被连接到一个处理消息并且控制接收器 122的处理系统 506。一个用户接口 514最好也被连接到处理系统 506以便为用户提供一个接口。用户接口 514最好包括一个显示消息的常规显示器 516，一个在消息到达时警告用户的常规报警单元 518，和一个控制接收器 122的常规键盘 520。应当理解，某些型号的接收器 122，例如控制一个设备的接收器可以用一个常规设备接口(未示出)替换用户接口 514。处理系统 506最好包括一个常规数字信号处理器(DSP) 510和一个常规存储器 512。在最优实施例中，DSP的型号是由位于美国伊利诺斯州，萨姆堡的摩托罗拉公司制造的DSP56800，并且 DSP执行本领域的普通技术人员在当前公开内容的指导下可以轻易编写的软件。应当理解，DSP56800也可以被其它类似

的DSP所代替。还应当理解,也可以通过用硬件取代 DSP的软件程序的方式实现某些或所有处理系统 506,另外,存储器 512可以构成 DSP 510的主体。

存储器512包括软件单元和其它用于对基于本发明的处理系统 506进行编程的变量。存储器512最好包含一个选择性呼叫地址522,其中接收器 122对该地址作出响应。另外,存储器512包含一个消息处理单元 524,该单元用于对处理系统506进行编程以便通过众所周知的技术来处理消息。存储器512也包含描述基于本发明的滤波器脉冲响应的滤波器系数526。另外,存储器512包含一个被用来存储输入样本的输入缓冲区528。存储器512还包括基于本发明的一个多信道多相滤波器程序 530和一个快速富立叶变换(FFT)程序532。下面会进一步描述基于本发明的处理系统 506的操作。

图6是有关一个基于本发明的示例性多子信道解调引擎 600的体系结构图。解调引擎 600包括一个多信道多相滤波器 602,上述多信道多相滤波器从接收器前端 508接受复合信号并且在复合信号上实现非整数采样速率改变。多信道多相滤波器 602包括一个接受和处理复合信号的滤波器处理器 604。滤波器处理器604被用来为多信道多相滤波器 602提供一个变换器606,其中变换器 606的位置与针对该位置选择的滤波器脉冲响应相位相分离,从而允许多信道多相滤波器 602以非整数倍于复合信号采样速率的采样速率进行操作。滤波器处理器 604还被用来在复合信号采样速率的非整数倍速率上操作多信道多相滤波器 602以实现非整数采样速率改变,从而产生至少两个速率改变信号。解调引擎600还包含一个快速富立叶变换(FFT)处理器608,上述处理器被连接到多信道多相滤波器 602并且被用来把至少两个速率改变信号转换成至少两个频域信号,从而产生至少两个基带信号。最好在处理系统 506中实现滤波器处理器 604和FFT处理器 608。

再详细地说, $x_k(m)$ 是第k个子信道的低采样速率异步波形, $x_r(s)$ 是第r个滤波器输出,而 $x_r(m)$ 是第r个滤波器组输出。通过众所周知的技术为一个低通滤波器获得滤波器脉冲响应 $g(u)$,其中上述低通滤波

器被设计在 I 倍于 $x(n)$ 的采样速率的处理速率上。所有 M 个滤波器均执行一个 IM/D 的速率改变，其中 M 是FFT中的点数。在进行变换之后，通过下列公式规定合成频率间隔

$$f_{\Delta} = \frac{1}{M} f_s,$$

其中 f_s 是 $x(n)$ 的采样速率。根据下列公式导出滤波器组体系结构。

期望对 M 个数据子信道进行解调和脉冲整形或滤波。对第 k 个子信道的滤波和下降采样可以被表示如下。

$$X_k(m) = \sum_{n=-\infty}^{\infty} x(n) e^{-j\frac{2\pi}{M}kn} g(mD - nI)$$

通过替换 $n = r + sM$ 可以表示变换。

$$X_k(m) = \sum_{r=0}^{M-1} \sum_{s=-\infty}^{\infty} x(r + sM) e^{-j\frac{2\pi}{M}k(r+sM)} g(mD - sMI - rI).$$

由于在 Z 为任何整数的情况下 $e^{j2\pi Z}$ 等于1，则可以从累加和中抽出指数部分。

$$X_k(m) = \sum_{r=0}^{M-1} e^{-j\frac{2\pi}{M}kr} \sum_{s=-\infty}^{\infty} x(r + sM) g(mD - sMI - rI),$$

或

$$X_k(m) = \sum_{r=0}^{M-1} x_r(m) e^{-j\frac{2\pi}{M}kr},$$

其中 $x_r(m)$ 是第 r 个滤波器输出。

基于前面提到的原因，由于在波特率或基本采样速率与期望频率间隔之间存在非整数关系，所以在过去不期望使用这种滤波器组结构产生多个子信道。然而这种结构与单信道多相插值/抽取结构有许多类

似之处。考虑下列单信道插值器/抽取器。

$$y(m) = \sum_{n=-\infty}^{\infty} g(mD - nI)x(n)$$

以和多信道插值器/抽取器相同的方式可以分解和实现单信道插值器/抽取器。

$$y(m) = \sum_{r=0}^{M-1} \sum_{s=-\infty}^{\infty} g(mD - sMI - rI)x(r + sM)$$

实现中的唯一差异在于多个子信道情况下的各个滤波器组的输出被传送到一个不同的 FFT 输入缓冲区。

象前面那样，关键是通过使滤波器脉冲响应相位与变换器 606 的位置相分离，使得能够在多信道多相滤波器 602 中实现非整数速率改变。与被固定到变换器位置不同的是，根据一个有关滤波器脉冲响应的抽取速率 D ，插值速率 I ，输出样本索引 m ，变换器位置索引 r ，FFT 中的点数 M 和起始相位索引 ϕ_s 的函数计算滤波器脉冲响应的当前相位索引 $\phi_{r,m}$ 。

$$\phi_{r,m} = (\phi_s + Dm - Ir) \text{Modulo}(MI)$$

应当理解，在开始时，起始相位索引 ϕ_s ，最好被设置成一个通过众所周知的同步技术将滤波器脉冲响应与输入样本 $x(n)$ 的符号中心时间对齐的数值。

并且与现有技术不同的是，输出样本索引 m 不与变换器循环索引 s 同步累进，而是根据当前相位索引 $\phi_{r,m}$ ，FFT 中的点数 M ，插值速率和抽取速率 D 来确定变换器循环索引 s 中的累进。

如果 $(\phi_{r,m} + D) > MI$,

则在当前计算之后累进变换器循环索引s。应当理解，必须以和输入数据流同步的方式改变s，所以处理系统 506的计算定时被用来保证出现这种情况。

象在调制引擎 300中那样，这种技术需要很少的 RAM。可以通过一个适当算法来执行 IFFT，并且滤波不需要中间信号存储。对于复杂的符号或样本，整个滤波过程只需要大致存储(4乘以批持续时间再乘以输出速率)个滤波器系数 RAM位置和(I乘以滤波器响应中的基本采样速率样本数量)个滤波器系数 ROM位置。在一个所讨论的应用中，与现有技术相比，本发明将对处理能力或 MIPS 的需求减少了大约3倍，并且对 RAM需求产生了重大改进。

因而，通过前面的公开内容应当理解，本发明提供了一个在多信道多相滤波器中实现非整数采样速率改变的装置。有利的是，该装置允许高效多子信道多相调制和解调引擎在子信道分隔方面有较大的灵活性。

根据上述指导可以对本发明进行许多修改和改变。因而应当理解，在所附权利要求书的范围内可以通过不同于前面明确描述的方式的方式实现本发明。

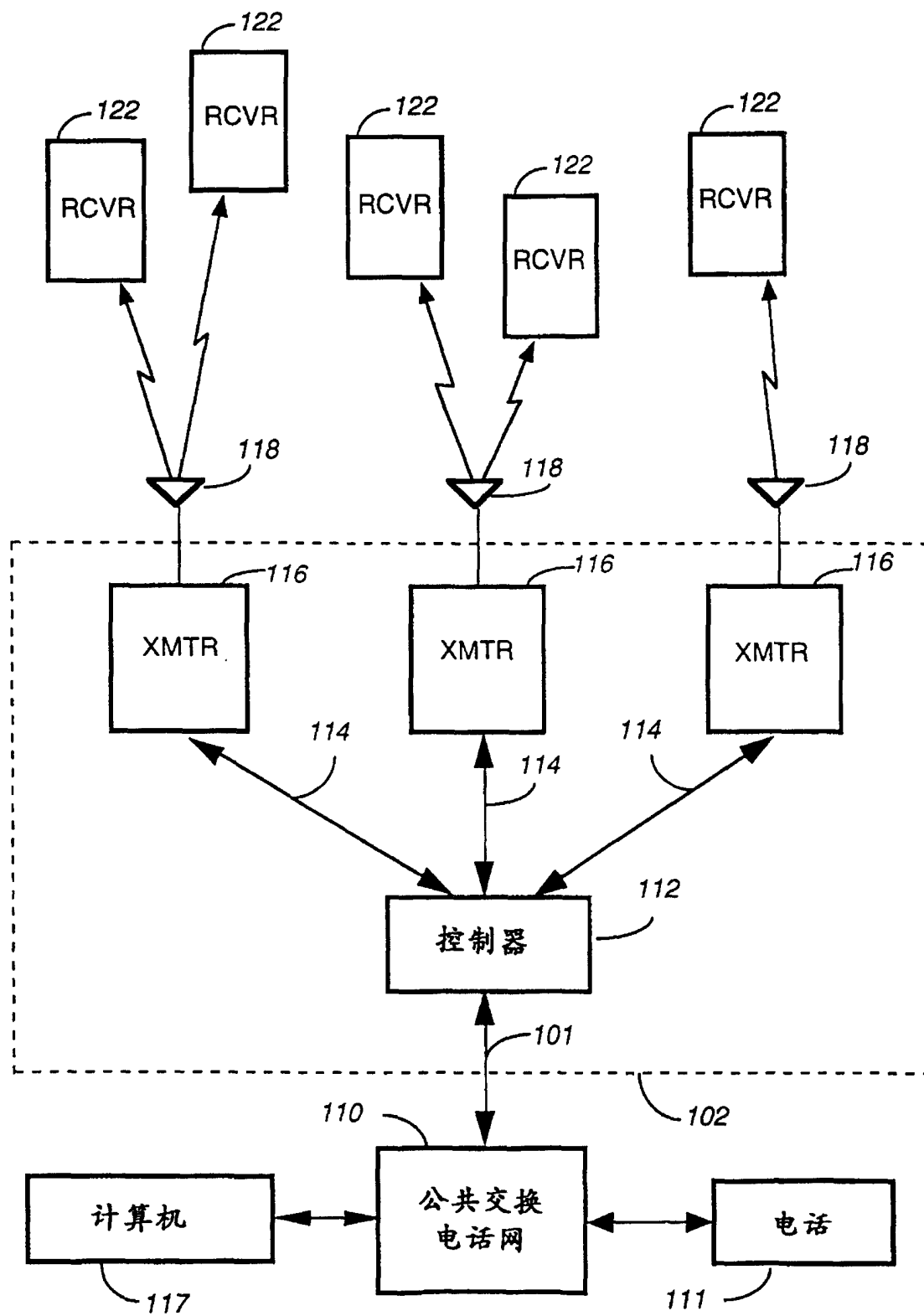
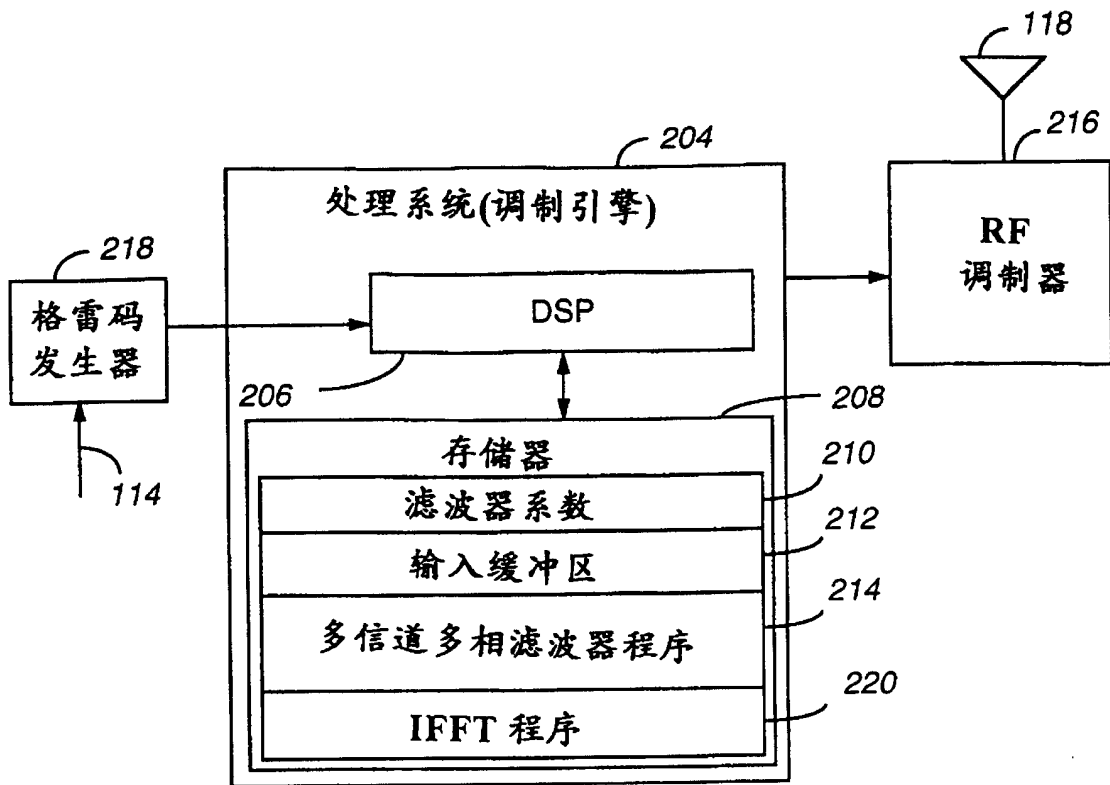
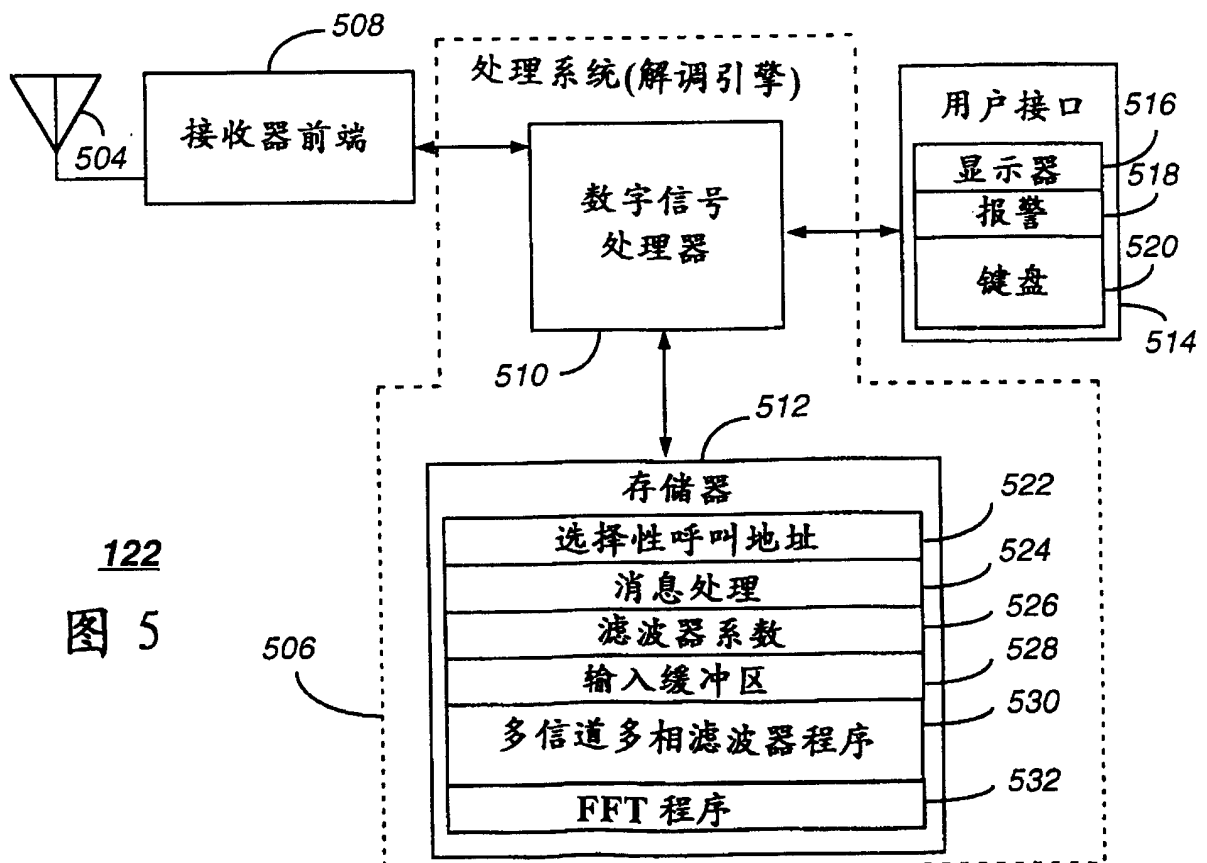


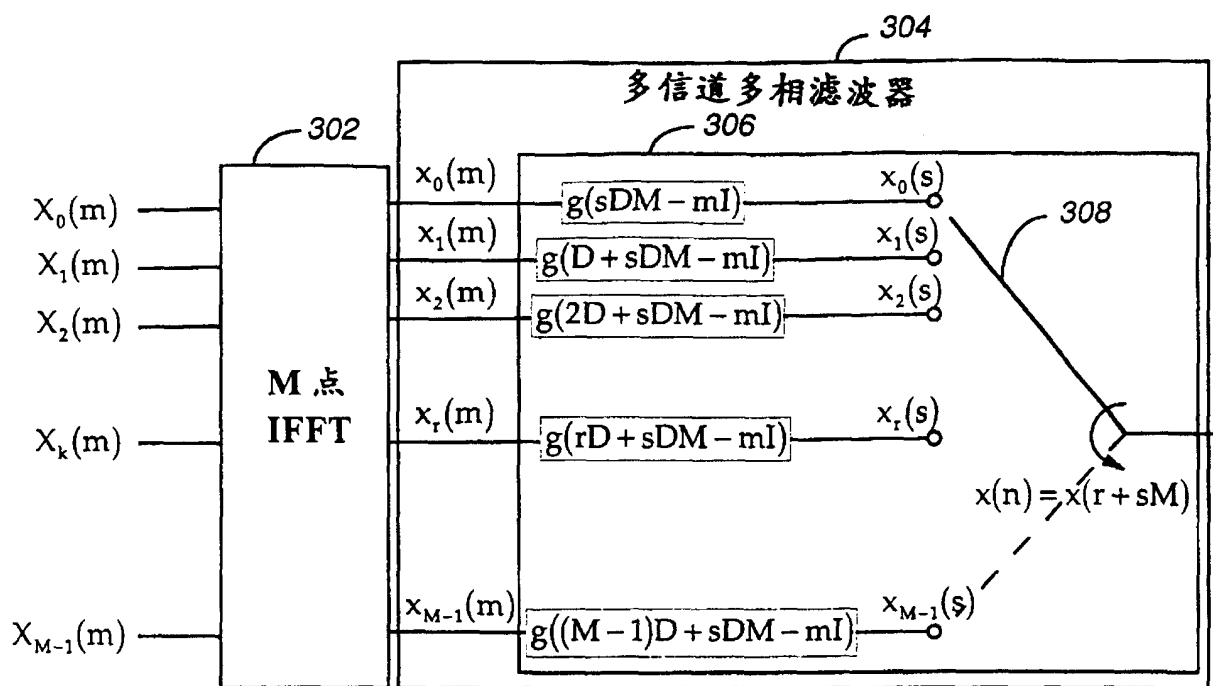
图 1



116 图 2

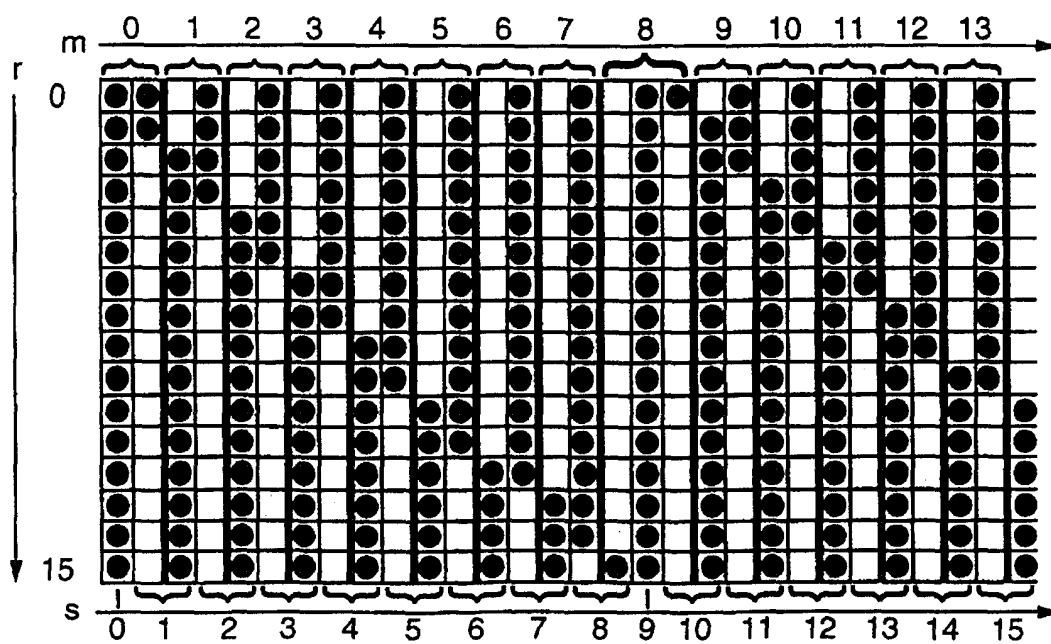


122 图 5



300

图 3



400

图 4

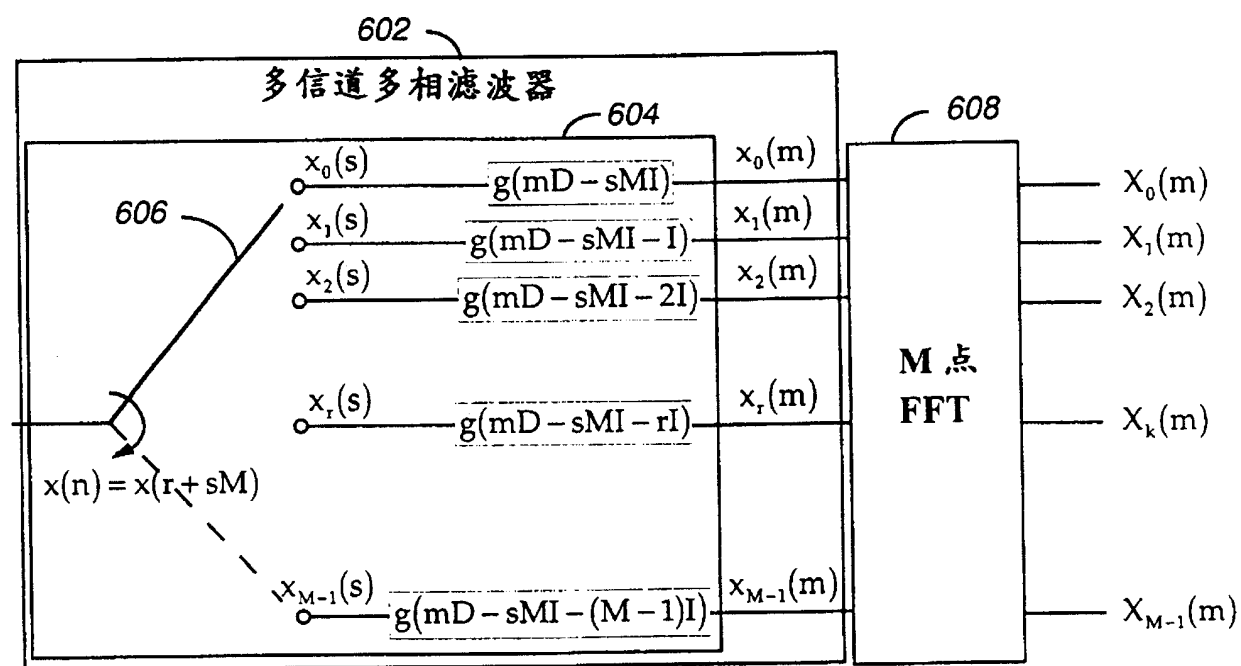


图 6

600