

(12) 发明专利

(10) 授权公告号 CN 101165816 B

(45) 授权公告日 2011.02.23

(21) 申请号 200710096631.8

(56) 对比文件

(22) 申请日 2007.04.19

US 5923033 A, 1999.07.13, 说明书第 18 栏第 16 - 50 行、附图 17.

(30) 优先权数据

102467/06 2006.10.20 KR

审查员 常青

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

专利权人 首尔大学校产学协力财团

(72) 发明人 丁柱焕 李载泓 申炯澈 金俊秀

洪承范

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 张波

(51) Int. Cl.

G12B 21/02(2006.01)

G11B 9/14(2006.01)

H01L 21/02(2006.01)

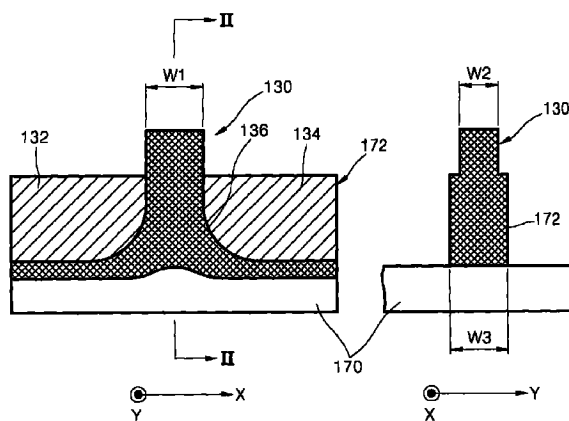
权利要求书 2 页 说明书 7 页 附图 10 页

(54) 发明名称

具有浮凸电阻性尖端的半导体探针及其制造方法

(57) 摘要

本发明提供了一种具有浮凸电阻性尖端的半导体探针及该半导体探针的制造方法。该半导体探针包括沿交叉悬臂长度方向的第一方向在悬臂上突出到预定高度的突出部分、形成在该突出部分上的浮凸电阻性尖端、和在该突出部分的浮凸电阻性尖端的任一侧形成的第一和第二半导体电极区,其中该悬臂掺杂第一掺杂剂,第一和第二半导体电极区和浮凸电阻性尖端掺杂极性不同于第一掺杂剂的第二掺杂剂,且浮凸电阻性尖端以低于第一和第二半导体电极区的浓度掺杂。



1. 一种具有高分辨率浮凸电阻性尖端的半导体探针,包括:
突出部分,沿与悬臂长度方向交叉的第一方向在悬臂上突出预定高度;
浮凸电阻性尖端,形成在所述突出部分上;和
第一和第二半导体电极区,在所述突出部分处形成在所述浮凸电阻性尖端的两侧;
其中所述悬臂掺杂有第一掺杂剂,所述第一和第二半导体电极区和浮凸电阻性尖端掺杂有第二掺杂剂,该第二掺杂剂具有不同于第一掺杂剂的极性,且所述浮凸电阻性尖端掺杂浓度低于所述第一和第二半导体电极区。
2. 根据权利要求 1 所述的半导体探针,其中所述浮凸电阻性尖端是具有 100nm 或更小宽度的矩形柱。
3. 根据权利要求 2 所述的半导体探针,其中所述浮凸电阻性尖端具有 14 到 50nm 的宽度。
4. 根据权利要求 1 所述的半导体探针,还包括沿垂直于所述第一方向的第二方向形成在所述浮凸电阻性尖端的两侧上的第一间隔物。
5. 根据权利要求 4 所述的半导体探针,其中所述第一间隔物由绝缘材料形成。
6. 根据权利要求 4 所述的半导体探针,还包括所述突起部分上所述浮凸电阻性尖端两侧上的第二间隔物。
7. 根据权利要求 6 所述的半导体探针,其中所述第二间隔物由绝缘材料或金属形成。
8. 根据权利要求 1 所述的半导体探针,还包括沿所述第一方向位于所述浮凸电阻性尖端两侧上的第二间隔物。
9. 根据权利要求 8 所述的半导体探针,其中所述第二间隔物由绝缘材料或金属形成。
10. 一种具有高分辨率浮凸电阻性尖端的半导体探针的制造方法,包括:
 - (a) 在掺杂有第一掺杂剂的衬底的上表面上形成具有沿第二方向的条纹形状的第一掩模膜;
 - (b) 通过从所述第一掩模膜上方蚀刻所述衬底而形成具有条纹形状的浮凸部分;
 - (c) 通过在所述第一掩模膜所暴露的基板的区域上掺杂高浓度的第二掺杂剂而形成第一和第二半导体电极区,并形成浮凸部分为电阻区,其中第二掺杂剂导致与第一掺杂剂不同的极性,且包括以低浓度第二掺杂剂掺杂第一和第二半导体电极区之间的浮凸部分;
 - (d) 沿垂直交叉第二方向的第一方向在基板上形成具有条纹形状的光致抗蚀剂,其中所述第二方向是所述浮凸部分的延伸方向;
 - (e) 通过使用该光致抗蚀剂作为第二掩模膜除去第一和第二半导体电极区而在基板上形成突出部分到预定高度,并在该突出部分上形成浮凸电阻性尖端;和
 - (f) 通过蚀刻基板的下表面而形成悬臂,使得浮凸电阻性尖端位于悬臂端部。
11. 根据权利要求 10 所述的方法,其中步骤 (c) 中的第二掺杂剂的高浓度掺杂包括以 10keV 或更低的注入能量向基板中注入第二掺杂剂。
12. 根据权利要求 10 所述的方法,其中步骤 (c) 包括在基板上进行快速热退火。
13. 根据权利要求 10 所述的方法,其中所述第一和第二掩模膜分别具有 100nm 或更小的宽度。
14. 根据权利要求 10 所述的方法,其中步骤 (e) 包括:
通过使用该光致抗蚀剂作为第二掩模膜除去暴露的浮凸部分而形成浮凸电阻性尖

端；

在基板和第二掩模膜上沉积绝缘材料层；

通过使用各向异性蚀刻工艺从基板上方除去绝缘材料层而沿第二方向在浮凸电阻性尖端的两侧上形成第一间隔物；及

通过蚀刻基板到预定深度除去第一和第二半导体电极区而形成突出部分。

15. 根据权利要求 14 所述的方法，其中步骤 (b) 还包括沿第一方向在浮凸部分的两侧上形成第二间隔物；且

步骤 (c) 包括通过以高浓度的第二掺杂剂掺杂被第一掩模膜和第二间隔物暴露的基板区域而形成第一和第二半导体电极区，该第二掺杂剂具有不同于第一掺杂剂的极性，并形成浮凸部分为电阻区。

16. 根据权利要求 15 所述的方法，其中第二间隔物的形成包括：

在第一掩模膜和基板上沉积绝缘材料或金属；和

使用各向异性蚀刻工艺从基板上方暴露基板表面和第一掩模膜。

17. 根据权利要求 10 所述的方法，其中步骤 (b) 还包括沿所述第一方向在浮凸部分的两侧上形成第二间隔物，且

步骤 (c) 包括通过用高浓度第二掺杂剂掺杂由第一掩模膜和第二间隔物暴露的基板区域而形成第一和第二半导体电极区，并形成所述浮凸部分为所述电阻区，其中所述第二掺杂剂具有不同于第一掺杂剂的极性。

18. 根据权利要求 17 所述的方法，其中形成第二间隔物包括：

在所述第一掩模膜和基板上沉积绝缘材料或金属；和

使用各向异性蚀刻工艺从所述基板上方暴露该基板的表面和第一掩模膜。

具有浮凸电阻性尖端的半导体探针及其制造方法

技术领域

[0001] 本发明涉及一种具有浮凸电阻性尖端的半导体探针及其制造方法,且更具体而言,涉及一种在 X 和 Y 扫描方向均具有高分辨率的带浮凸电阻性尖端的半导体探针。

背景技术

[0002] 随着对例如移动通讯终端和个人数字助理的小型电子装置的需求增加,带来了对于超小型高集成记录媒质的需要。然而,由于常规硬盘的微型化不容易,且闪存的高集成也困难,因此已经对使用扫描探针的信息存储装置展开了研究。

[0003] 扫描探针用于各种扫描探针显微 (SPM) 技术中。它们的示例是通过探测根据施加在扫描探针和样品之间的电压差流通的电流而读取信息的扫描隧道显微镜 (STM)、使用扫描探针与样品之间的原子力的原子力显微镜 (AFM)、使用样品的磁场与磁化扫描探针之间的磁力的磁力显微镜 (MFM)、克服可见光的分辨率极限的扫描近场光学显微镜 (SNOM)、和使用样品与扫描探针之间的静电电荷的静电力显微镜 (EFM)。

[0004] 为了使用 SPM 技术以高速度和高密度读和写信息,扫描探针必须能够探测直径小至数十纳米的区域的表面电荷。而且,为了提高读和写速度,悬臂必须制造为阵列。

[0005] 图 1 是公开于国际专利申请 No. WO 03/096409 的具有常规电阻性尖端 30 的悬臂 70 的截面图。该电阻性尖端 30 从悬臂 70 垂直突出地设置,能够制造为阵列,且能够具有数十纳米直径的电阻区 36。

[0006] 参考图 1,半导体探针的电阻性尖端 30 包括掺杂第一掺杂剂的主体 38、位于电阻性尖端 30 的端部上并轻掺杂的第二掺杂剂的电阻区 36、和位于主体 38 的两侧斜面上并掺杂高浓度的第二掺杂剂的第一和第二半导体电极区 32 和 34。

[0007] 然而,在具有常规半导体电阻性尖端 30 的半导体探针中,通过在形成电阻性尖端 30 的湿法蚀刻工艺或干法各向同性蚀刻工艺中的过度蚀刻,高浓度掺杂的第一和第二半导体电极区 32 和 34 的斜面区的尺寸被减小。因此,斜面上的导电区减小,并因此可能减小电阻区 36 的空间分辨率。而且,在制造工艺和热扩散工艺中,例如在所需的 12 小时的 1000°C 温度的退火过程中,电阻性尖端 30 很可能被例如 300keV 的高能离子注入损伤。而且,为了锐化电阻性尖端 30 需要在氧气氛下于 1000°C 温度进行 30 到 40 分钟的热氧化工艺。

[0008] 而且,与 X 方向相比,具有常规电阻性尖端的半导体探针在 Y 方向具有很低的分辨率。

发明内容

[0009] 本发明提供了一种在 X 方向和 Y 方向都具有高分辨率的半导体探针。

[0010] 本发明还提供了制造该半导体探针的方法。

[0011] 根据本发明的一方面,提供了一种具有高分辨率浮凸电阻性尖端的半导体探针,该半导体探针包括:在悬臂上沿与悬臂的长度方向交叉的第一方向突出到预定高度的突出部分;形成在该突出部分上的浮凸电阻性尖端;和在突出部分的浮凸电阻性尖端任一侧形

成的第一和第二半导体电极区,其中悬臂掺杂有第一掺杂剂,第一和第二半导体电极区及浮凸电阻性尖端掺杂有第二掺杂剂,该第二掺杂剂具有与第一掺杂剂不同的极性,且浮凸电阻性尖端以低于第一和第二半导体电极区的浓度掺杂。

[0012] 浮凸电阻性尖端可以是具有 100nm 或以下的宽度,优选 14 到 50nm 的宽度的矩形柱。

[0013] 半导体探针还可以包括沿垂直交叉第一方向的第二方向形成在浮凸电阻性尖端两侧上的第一间隔物。

[0014] 该第一间隔物可以由绝缘材料形成。

[0015] 半导体探针还可以包括在浮凸电阻性尖端两侧上沿第一方向的第二间隔物。

[0016] 第二间隔物可以由绝缘材料或金属形成。

[0017] 根据本发明的另一方面,提供了一种具有高精度浮凸电阻性尖端的半导体探针的制造方法,包括 (a) 在掺杂有第一掺杂剂的基板上表面上形成第一掩模膜,该第一掩模膜具有沿第二方向的条纹形状;(b) 通过从第一掩模膜上方蚀刻基板而形成具有条纹形状的浮凸部分;(c) 通过在被第一掩模膜暴露的基板区域上掺杂高浓度的第二掺杂剂而形成第一和第二半导体电极区,并形成浮凸部分为电阻区,该第二掺杂剂具有不同于第一掺杂剂的极性;(d) 沿垂直交叉浮凸部分的第二方向的第一方向在基板上形成具有条纹形状的光致抗蚀剂;(e) 通过使用该光致抗蚀剂作为第二掩模膜除去第一和第二半导体电极区而在基板上形成突出部分到预定高度,并在该突出部分上形成浮凸电阻性尖端;和 (f) 通过蚀刻基板的下表面而形成悬臂,使得浮凸电阻性尖端位于悬臂端部。

[0018] 步骤 (c) 可以包括以低浓度第二掺杂剂掺杂第一和第二半导体电极区之间的浮凸部分。

[0019] 步骤 (c) 中的第二掺杂剂的高浓度掺杂可以包括以 10keV 或以下的注入能量向基板中注入第二掺杂剂。

[0020] 步骤 (c) 可以包括在基板上进行快速热退火。

[0021] 步骤 (e) 可以包括:通过使用该光致抗蚀剂作为第二掩模膜除去暴露的浮凸部分而形成浮凸电阻性尖端;在基板和第二掩模膜上沉积绝缘材料层;通过使用各向异性蚀刻工艺从基板上方除去绝缘材料层而沿第二方向在浮凸电阻性尖端的两侧上形成第一间隔物;和通过蚀刻基板到预定深度除去第一和第二半导体电极区而形成突出部分。

[0022] 步骤 (b) 还可以包括沿第一方向在浮凸部分的两侧上形成第二间隔物;且步骤 (c) 可以包括通过以高浓度的第二掺杂剂掺杂被第一掩模膜和第二间隔物暴露的基板区域而形成第一和第二半导体电极区,该第二掺杂剂具有不同于第一掺杂剂的极性,并形成浮凸部分为电阻区。

[0023] 第二间隔物的形成可以包括:在第一掩模膜和基板上沉积绝缘材料或金属;和使用各向异性蚀刻工艺从基板上方暴露第一掩模膜和基板表面。

附图说明

[0024] 通过参考附图对本发明示例性实施例的详细描述,本发明的上述和其他特点和优点将变得更为明显,在附图中:

[0025] 图 1 是示出具有常规电阻性尖端的悬臂的截面图;

[0026] 图 2 是简要示出根据本发明实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图；

[0027] 图 3 是用于解释图 2 的半导体探针的功能的截面图；

[0028] 图 4A 到 4H 是依次示出根据本发明实施例的具有浮凸电阻性尖端的半导体探针的制造方法的透视图；

[0029] 图 5 是用于比较根据本发明实施例的半导体探针与常规结构中的半导体探针的分辨率的用于模拟的探针的截面图；

[0030] 图 6 是示出图 5 的模拟结果的曲线图；

[0031] 图 7 是示出根据本发明另一实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图；

[0032] 图 8A 和 8B 是示出图 7 的具有浮凸电阻性尖端的半导体探针的制造方法的透视图；

[0033] 图 9 是示出根据本发明再一实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图；

[0034] 图 10 是示出图 9 的具有浮凸电阻性尖端的半导体探针的制造方法的透视图；且

[0035] 图 11 是示出根据本发明再一实施例的具有浮凸电阻性尖端的半导体探针的制造方法的截面图。

具体实施方式

[0036] 现在将参考附图更详细地描述根据本发明的具有浮凸电阻性尖端的半导体探针及其制造方法，在附图中示出了本发明的示例性实施例。在附图中，为了清楚而放大了层和区域的厚度。

[0037] 图 2 是示出根据本发明实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图。左侧图是沿 x 方向所取的截面图，且右侧图是沿左侧图的 II-II 线即沿 y 方向所取的截面图。

[0038] 参考图 2，在掺杂第一掺杂剂的悬臂 170 的端部形成浮凸单元 172，该浮凸单元 172 在交叉悬臂 170 的长度方向的第一方向（x 方向）形成，并浮凸预定高度例如 100nm。至少浮凸单元 172 的上部是掺杂第二掺杂剂的区域。在浮凸单元 172 上形成掺杂第二掺杂剂的电阻性尖端 130。电阻性尖端 130 可以形成为矩形柱。电阻性尖端 130 是掺杂低浓度的第二掺杂剂的电阻区 136。在悬臂 170 上的电阻性尖端 130 的两侧上形成掺杂高浓度第二掺杂剂的第一电极区 132 和第二电极区 134。在向第一和第二电极区 132 和 134 中注入离子的工艺中可以形成第一和第二电极区 132 和 134 之间的悬臂 170 的部分以及电阻性尖端 130。这里，第一掺杂剂可以是 p 型掺杂剂且第二掺杂剂可以是 n 型掺杂剂。

[0039] 电阻性尖端 130 的宽度 W1 和 W2 可以通过制造电阻性尖端 130 工艺中使用的两个掩模来控制。宽度 W1 相应于第一掩模的宽度，且浮凸单元 172 的宽度 W3 可以形成为与第二掩模相同的宽度。宽度 W2 可以形成为等于或小于第二掩模的宽度。如果电阻性尖端 130 具有 100nm 或以下的宽度 W1 和 W2，形成第一和第二电极区 132 和 134 的离子注入能量可以减小到例如 10keV。因此，可以防止在离子注入工艺中半导体探针的损伤。而且，形成在电阻性尖端 130 两侧上的导电区 132 和 134 覆盖除了电阻性尖端 130 之外的区域，因此

提高了根据本发明实施例的半导体探针的分辨率。电阻性尖端 130 的宽度 W1 和 W2 可以是 100nm 或以下, 优选 14 到 50nm, 以实现高分辨率。当砷 As 以 10keV 注入时, As 具有在深度方向的密度分布。已知投影范围 (projected range) 即 As 密度最大处的深度大约是 10nm, 且从离子注入掩模末端沿水平方向的分布约为投影范围的 30% 到 40%。因此, 为了在进行离子注入和活化退火工艺之后形成电阻区, 电阻性尖端 130 的最小宽度可以是投影范围的 1.4 倍 (14nm)。

[0040] 同时, 当根据本发明实施例的半导体探针在交叉第一方向 (x 方向) 的第二方向 (y 方向) 扫描时, 电场仅影响浮凸电阻性尖端 130。因此, 在第二方向的分辨率提高。

[0041] 图 3 是图 2 的半导体探针的电阻性尖端 130 的端部的放大视图。

[0042] 现在将参考图 3 描述根据本发明实施例的具有浮凸电阻性尖端的半导体探针的操作。

[0043] 在电阻性尖端 130 中, 当探测记录媒质 133 的表面电荷 137 时, 虽然非导电耗尽区 138 不扩展到第一和第二半导体电极区 132 和 134, 但由于电阻区 136 的面积被非导电耗尽区 138 减小, 电阻区 136 的电阻改变。因此, 从电阻区 136 的电阻变化可以探测记录媒质 133 的表面电荷 137 的极性和大小。可以看出形成在电阻区 136 中的非导电耗尽区 138 由于负表面电荷 137 产生的电场而朝第一和第二半导体电极区 132 和 134 逐渐扩展。具体地, 根据本发明的电阻性尖端 130 区别于作为导体的第一和第二电极区 132 和 134, 因此提高电阻性尖端 130 的空间分辨率。

[0044] 当根据本发明实施例的半导体探针在 x 方向扫描时, 形成在突出部分 172 上的第一和第二电极区 132 和 134 限定电阻区 136, 使得记录媒质 133 的负表面电荷 137 可以集中于电阻性尖端 130。因此, 由记录媒质 133 的负表面电荷 137 (见图 3) 产生的电场改变电阻性尖端 130 的电阻, 且从电阻变化可以正确探测表面电荷 137 的极性和大小。

[0045] 而且, 当根据本发明实施例的半导体探针在 y 方向扫描时, 表面电荷 137 集中于电阻区 136 的电阻性尖端 130, 因此提高分辨率。

[0046] 图 4A 到 4H 是依次示出根据本发明实施例的具有浮凸电阻性尖端的半导体探针的制造方法的透视图。

[0047] 参考图 4A, 由氧化硅或氮化硅形成的掩模膜 333 形成在掺杂第一掺杂剂的基板 331 的表面上。光致抗蚀剂 335 涂覆在掩模膜 333 上。接着, 具有条纹形状的掩模 338 设置在光致抗蚀剂 335 上方。

[0048] 参考图 4B, 通过在掩模膜 333 上进行曝光、显影和蚀刻工艺, 条纹形状掩模膜 333a 形成在基板 331 上。条纹形状掩模膜 333a 的宽度可以约为 100nm 或以下, 优选 14 到 50nm。

[0049] 参考图 4C, 通过在掩模膜 333a 上进行干法蚀刻, 基板 331 被蚀刻到约 100nm 的深度。因此, 具有条纹形状的浮凸部分 337 形成于基板 331。

[0050] 参考图 4D, 通过在掩模膜 333a 上方掺杂高浓度的第二掺杂剂而形成第一和第二半导体电极区 332 和 334。此时可以使用例如 10keV 的低离子注入能量。在本发明中离子注入能量可以减少的原因是, 由于不存在蚀刻电阻性尖端两侧的第一和第二半导体电极区 332 和 334 以形成浮凸的电阻性尖端的工艺, 所以第一和第二半导体电极区 332 和 334 能够形成得薄。而且, 由于掩模膜 333a 的宽度窄, 可以通过短的离子注入工艺和热扩散工艺容易地在第一和第二半导体电极区 332 和 334 之间形成电阻区 336。第一和第二半导体电极

区 332 和 334 由于它们的低电阻率而充当导体。接着,在除去掩模膜 333a 之后,通过快速热退火 (RTA) 活化注入的离子。本发明的 RTA 工艺在 1000℃ 进行数分钟。

[0051] 参考图 4E,在基板 331 的上表面上涂覆光致抗蚀剂 339 之后,具有交叉条纹形状掩模膜 333a 的条纹形状的光掩模 340 设置在光致抗蚀剂 339 上方。

[0052] 参考图 4F,当对光致抗蚀剂 339 进行曝光、显影和蚀刻工艺之后,形成具有与光掩模 340 相同形状的光致抗蚀剂层 339a。

[0053] 参考图 4G,通过使用具有条纹形状的光致抗蚀剂层 339a 作为掩模蚀刻浮凸部分 337 而形成浮凸部分 337a。此时,通过条纹形状掩模膜 333a 暴露的第一和第二半导体电极区 332 和 334 的上表面被蚀刻,但与以三个表面暴露的浮凸单元 337 相比蚀刻率很低。

[0054] 参考图 4H,当通过掩模 339a 暴露的基板 331 被进一步蚀刻使得去除不被掩模膜 339a 覆盖的第一和第二半导体电极区 332 和 334 时,在基板 331 上形成突出部分 340,且在突出部分 340 上形成浮凸部分 337a。未被条纹形状掩模膜 339a 覆盖的浮凸部分 337a 的侧表面的一部分可被蚀刻。

[0055] 当光致抗蚀剂层 339a 从基板 331 移除时,在基板 331 上形成具有矩形柱形状的浮凸部分 337a。此浮凸部分 337a 是根据本发明的电阻性尖端。

[0056] 接着,通过蚀刻基板 331 的下表面形成悬臂 (未示出),使得电阻性尖端 337a 能够位于悬臂表面的端部上,并进行将电极焊盘 (未示出) 连接到第一和第二半导体电极区 332 和 334 的工艺。形成悬臂的工艺是本领域已知的,且因此省略其详细描述。

[0057] 图 5 是用于比较根据本发明实施例的半导体探针与具有常规结构 (在图 4G 中除去了掩模膜 333a 的结构) 的半导体探针的分辨率的用于模拟的探针的截面图。

[0058] 参考图 5,源电极 432 和漏电极 434 沿 x 方向形成在电阻性尖端 430 的任一侧上,且用于提供浮置电压的金属 440 形成在与电阻性尖端 430 分隔 50nm 的位置。金属 440 的开口 442 的直径是 10nm。+1V 和 -1V 的浮置电压施加到金属 440。在由箭头 A 表示的方向 (实际在 y 方向) 移动浮置电压时测量电阻性尖端 430 的漏电流。模拟结果在图 6 中示出。

[0059] 参考图 6,可以看出,与常规结构的半导体探针在 y 方向扫描时的分辨率相比,根据本发明实施例的半导体探针的 y 方向分辨率显著提高。

[0060] 图 7 是示出根据本发明另一实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图。左侧的图是沿 x 方向所取的截面图,且右侧的图是沿左侧图的 VII-VII 线即 y 方向所取的截面图。相似的附图标记用于表示与图 2 的元件基本相同的元件,且因此将不重复其详细描述。

[0061] 参考图 7,间隔物 150 沿悬臂 170 的第二方向 (y 方向) 形成在电阻性尖端 130 的两侧上。间隔物 150 之间的电阻性尖端 130 的宽度 W4 形成得窄于突出部分 172 的宽度 W5。间隔物 150 防止在蚀刻工艺中电阻性尖端 130 在 y 方向被蚀刻,并由绝缘材料形成。绝缘材料可以是半导体工艺中通常使用的材料。

[0062] 根据本发明该实施例的半导体探针与图 2 的半导体探针一样在 y 方向也具有提高的分辨率,且详细描述将省略。

[0063] 现在将描述根据本发明该实施例的半导体探针的制造方法。

[0064] 图 4A 到 4G 所示的操作也可以用于根据本实施例的半导体探针的制造方法。参考图 8A,在图 4G 的所得产物上沉积绝缘材料 (未示出)。接着,当从基板 331 上方各向异性

地蚀刻绝缘材料时,由绝缘材料形成的间隔物 350 形成在浮凸部分 337a 的两侧上。

[0065] 参考图 8B,当由掩模膜 339a 和间隔物 350 暴露的基板 331 被进一步蚀刻时,在基板 331 上形成突出部分 340,且在浮凸单元 340 上形成电阻性尖端 337a。当从基板 331 除去掩模膜 339a 时,在基板 331 上形成具有矩形柱形状的电抗性尖端 337a。

[0066] 接着,通过蚀刻基板 331 的下表面形成悬臂(未示出),使得电阻性尖端 337 可以设置在悬臂表面的端部上,并进行将电极焊盘(未示出)连接到第一和第二半导体电极区 332 和 334 的工艺。形成悬臂的工艺在本领域中是已知的,且因此省略详细描述。

[0067] 图 9 是示出根据本发明再一实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图。左侧图是沿 x 方向所取的截面图,且右侧图是左侧图的 IX-IX 线即 y 方向的截面图。相似的附图标记用于表示与图 2 的元件基本相同的元件,且因此将不重复其详细描述。

[0068] 参考图 9,沿悬臂 170 的第一方向(x 方向)在电阻性尖端 130 的两侧上形成间隔物 160。当掩模膜 333a 的宽度窄时,在图 4D 的掺杂工艺中,第一和第二半导体电极区 132 和 134 之间的间隙可减小。因此,间隔物 160 的目的是防止由于第一和第二半导体电极区 132 和 134 之间的减小的间隙而在电阻区 136 发生短路(short cut)。间隔物 160 可以由绝缘材料或例如 Al、Ti、W、Sn、Cu 或 Cr 的金属形成。

[0069] 现在将描述根据本发明再一实施例的半导体探针的制造方法。

[0070] 图 4A 到 4C 所示的操作可以用于根据本实施例的半导体探针的制造方法。参考图 10,在图 4C 的所得产物上沉积绝缘材料或金属。接着,当各向异性蚀刻该绝缘材料或金属时,在浮凸部分 337 的两侧上形成间隔物 360。后续工艺与参考图 4D 到 4H 所述的操作相同,且因此不重复详细描述。

[0071] 图 11 是示出根据本发明再一实施例的具有浮凸电阻性尖端的半导体探针的尖端部分的截面图。左侧图是沿 x 方向所取的截面图,且右侧图是沿左侧图的 XI-XI 线即 y 方向所取的截面图。相似的附图标记用于表示与图 2 的元件基本相同的元件,且因此将不重复其详细描述。

[0072] 参考图 11,沿悬臂 170 的第二方向(y 方向)在电阻性尖端 130 的两侧上形成第一间隔物 150,并沿悬臂 170 的第一方向(x 方向)在电阻性尖端 130 的两侧上形成第二间隔物 160。

[0073] 第一间隔物 150 防止在蚀刻工艺中电阻性尖端 130 被沿 y 方向蚀刻。第一间隔物 150 可以由绝缘材料形成。选择绝缘材料没有特别限制,且间隔物 150 可以由半导体工艺中通常使用的材料形成。

[0074] 当条纹形状掩模膜 333a 的宽度窄时,在图 4D 的掺杂工艺中,第一和第二半导体电极区 332 和 334 之间的间隙可减小。因此,间隔物 160 的目的是防止由于第一和第二半导体电极区 132 和 134 之间的减小的间隙而在电阻区 136 发生短路。第二间隔物 160 可以由绝缘材料或例如 Al、Ti、W、Sn、Cu 或 Cr 的金属形成。

[0075] 可以从参考图 7 和 9 描述的半导体探针的制造方法理解根据本发明再一实施例的半导体探针的制造方法,且因此将不重复其详细描述。

[0076] 在根据本发明的具有浮凸电阻性尖端的半导体探针中,由于在突出部分上形成电阻性尖端,并从形成突出部分的电极区以外的基板上除去电极区,x 方向和 y 方向的分辨率

都提高了。

[0077] 在根据本发明的具有浮凸电阻性尖端的半导体探针的制造方法中,由于在离子注入工艺中使用低能量,所以可以防止对半导体探针的损伤。而且,由于该方法不包括难以控制的常规的长时间离子扩散工艺,因此能够容易地制造期望的半导体探针。

[0078] 虽然已经参考本发明的示例性实施例具体示出并描述了本发明,但本领域技术人员将理解,在不脱离由所附权利要求所限定的本发明的精神和范围内可以进行形式和细节的各种变化。

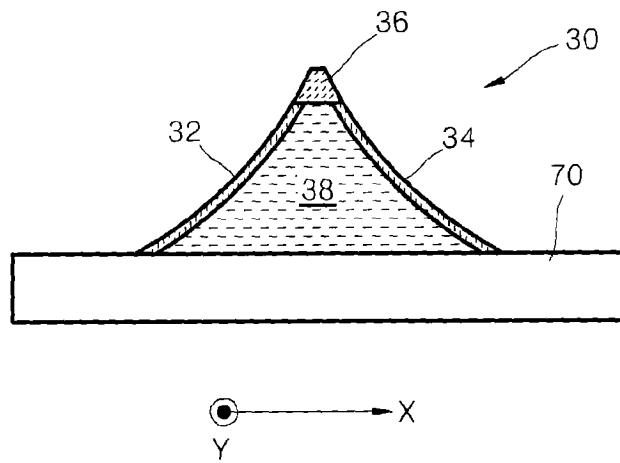


图 1

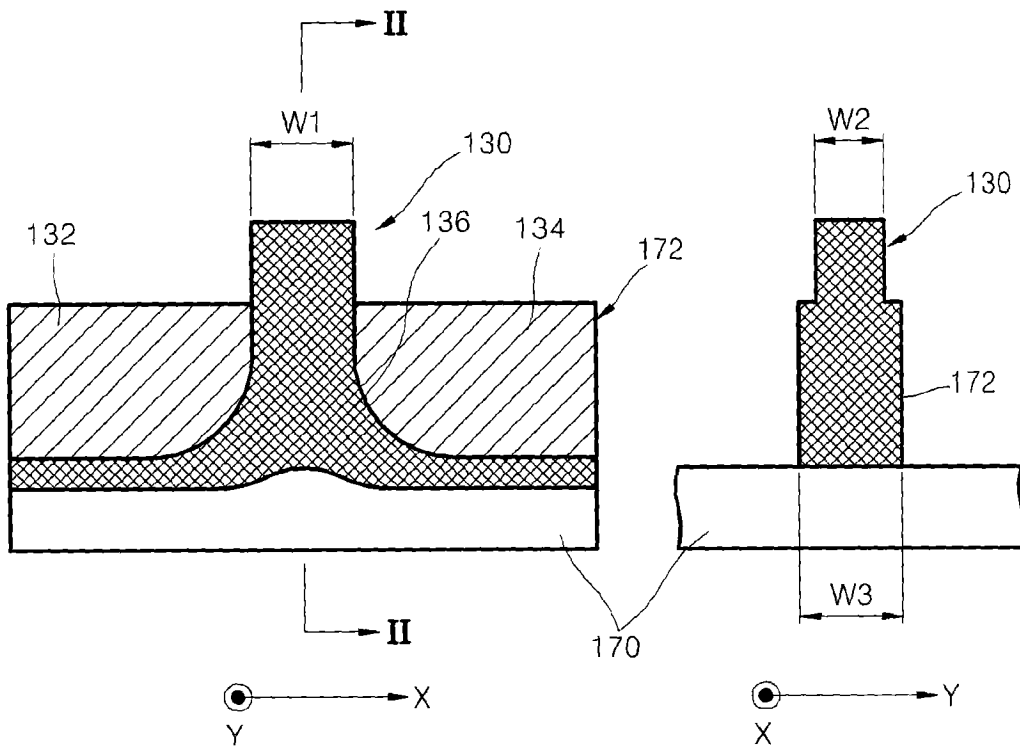


图 2

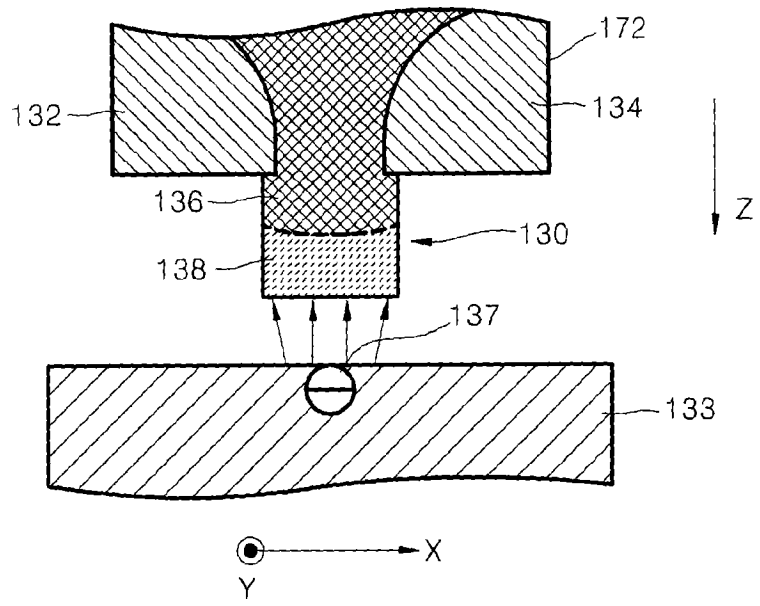


图 3

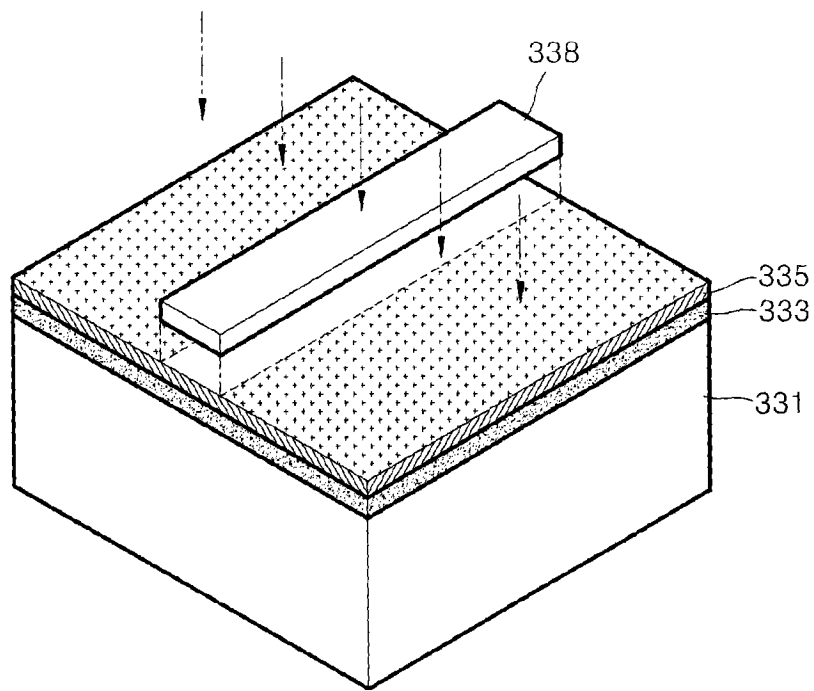


图 4A

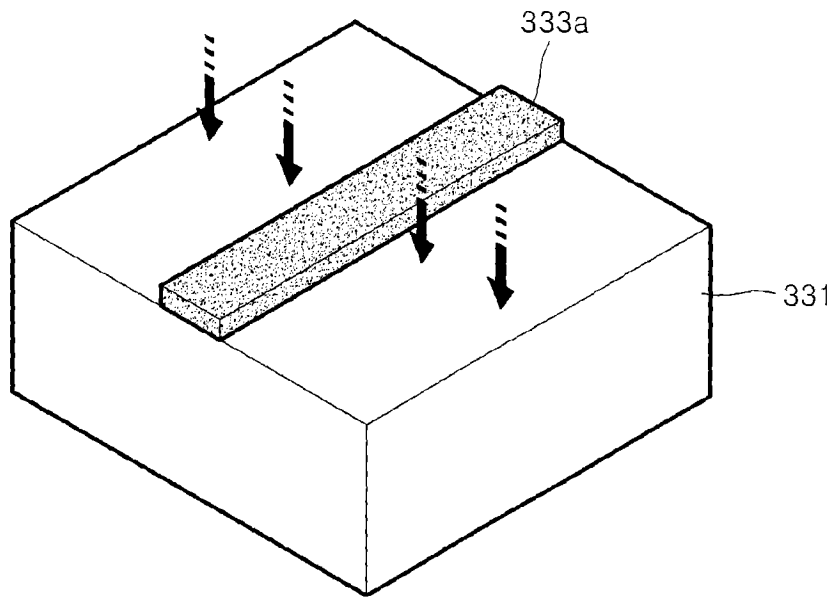


图 4B

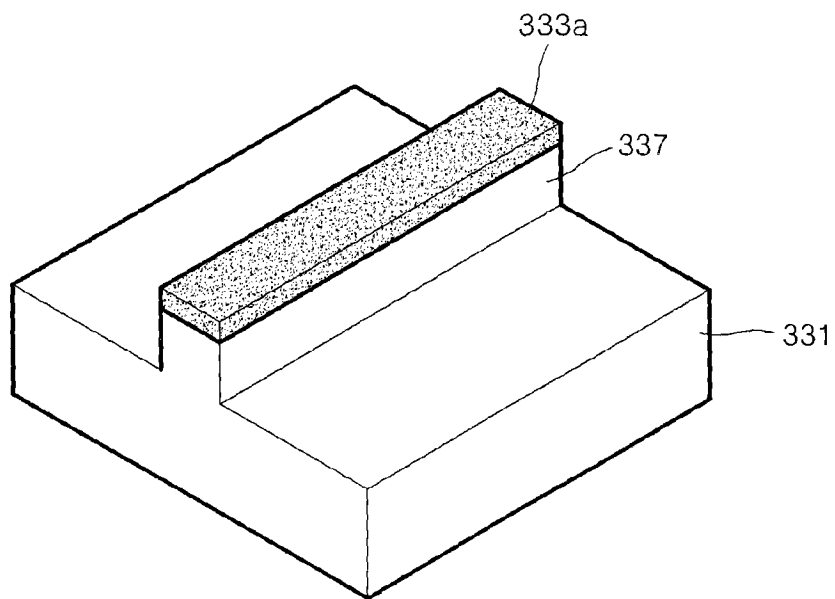


图 4C

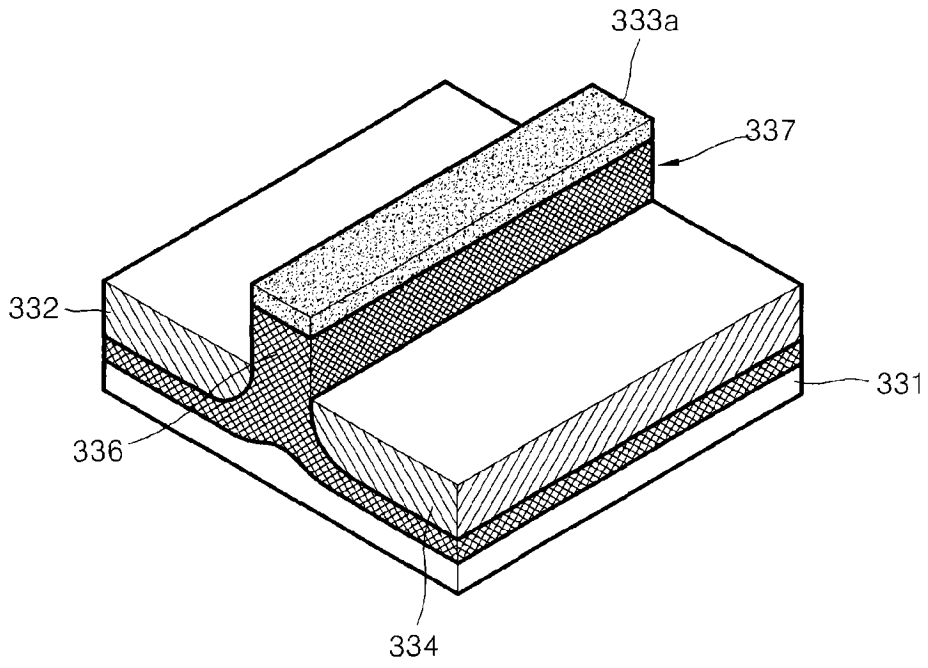


图 4D

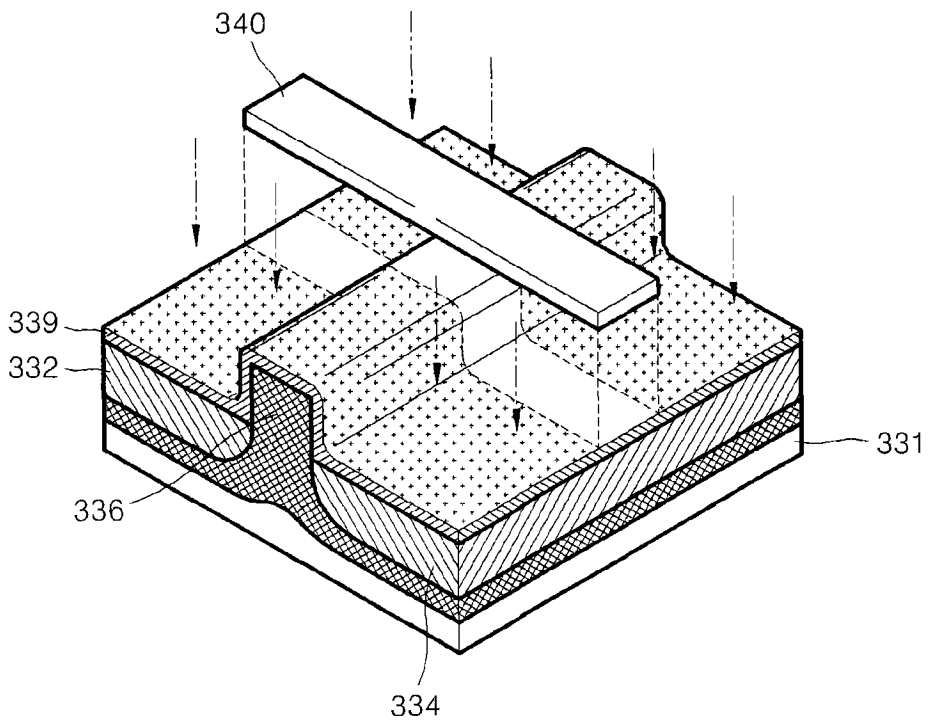


图 4E

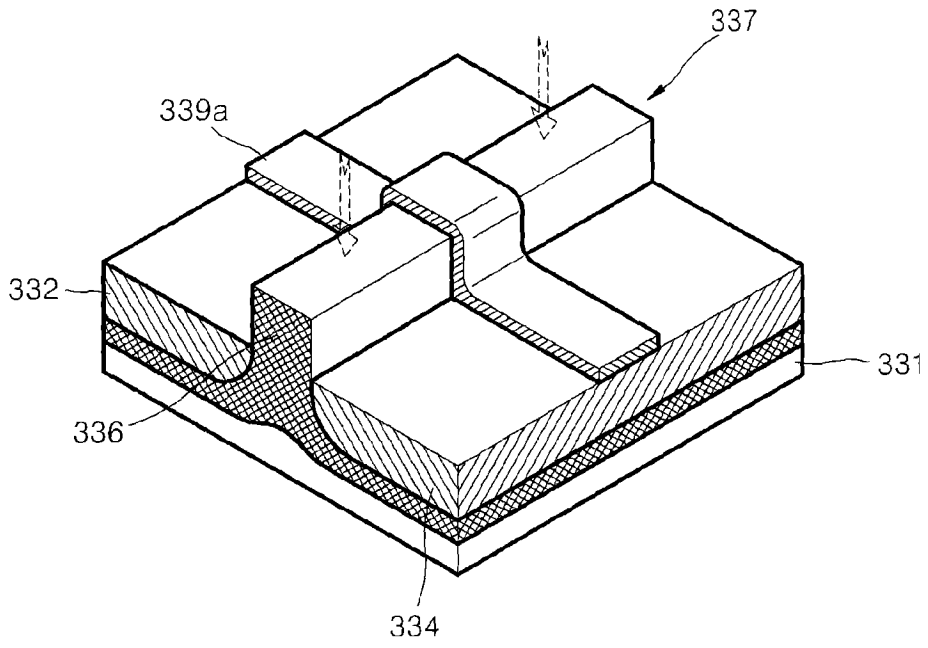


图 4F

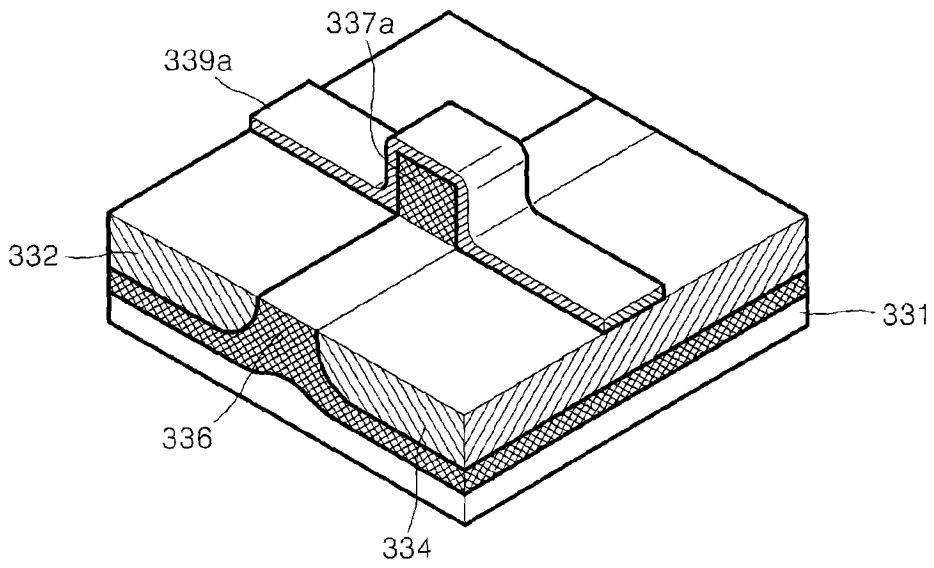


图 4G

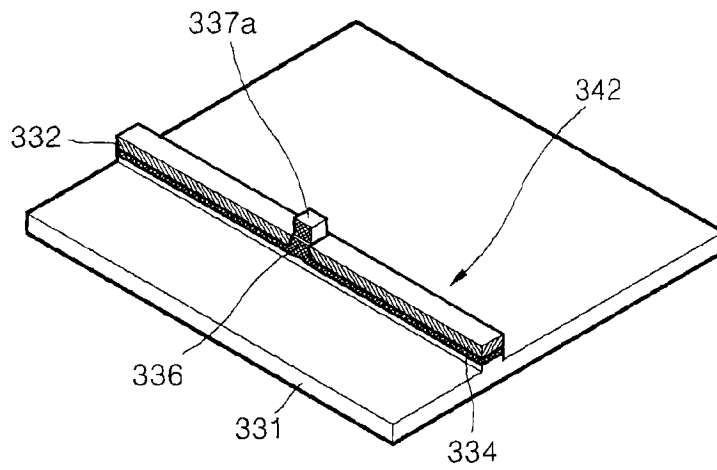


图 4H

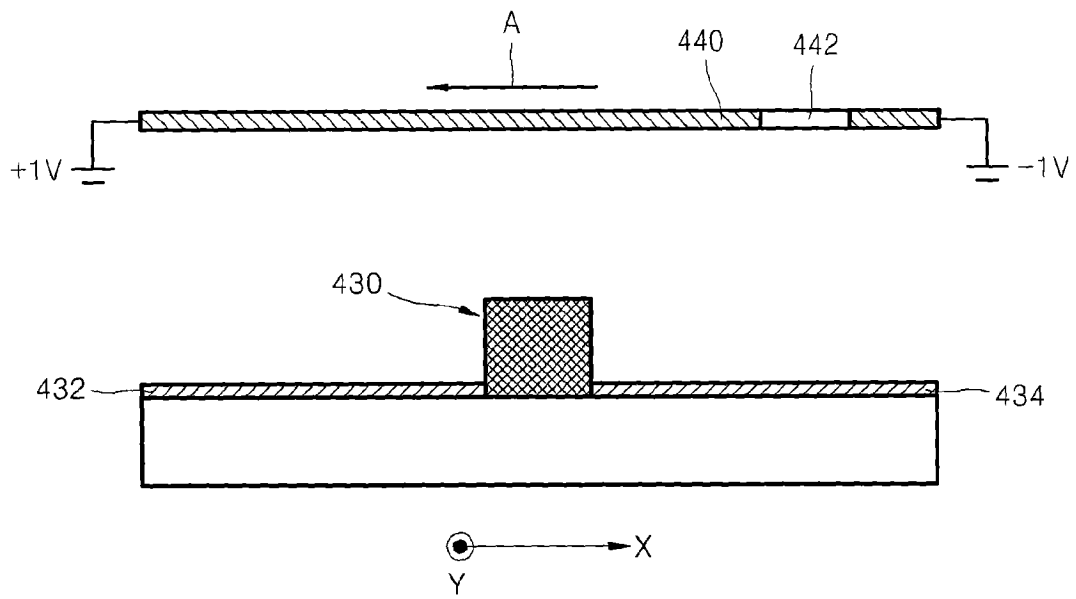


图 5

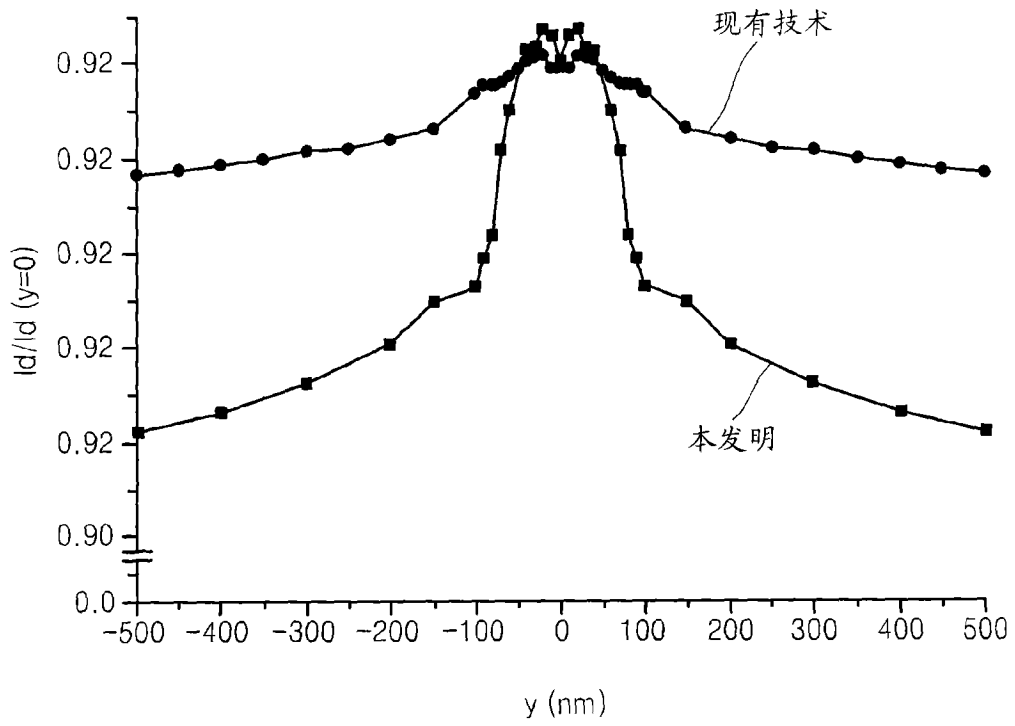


图 6

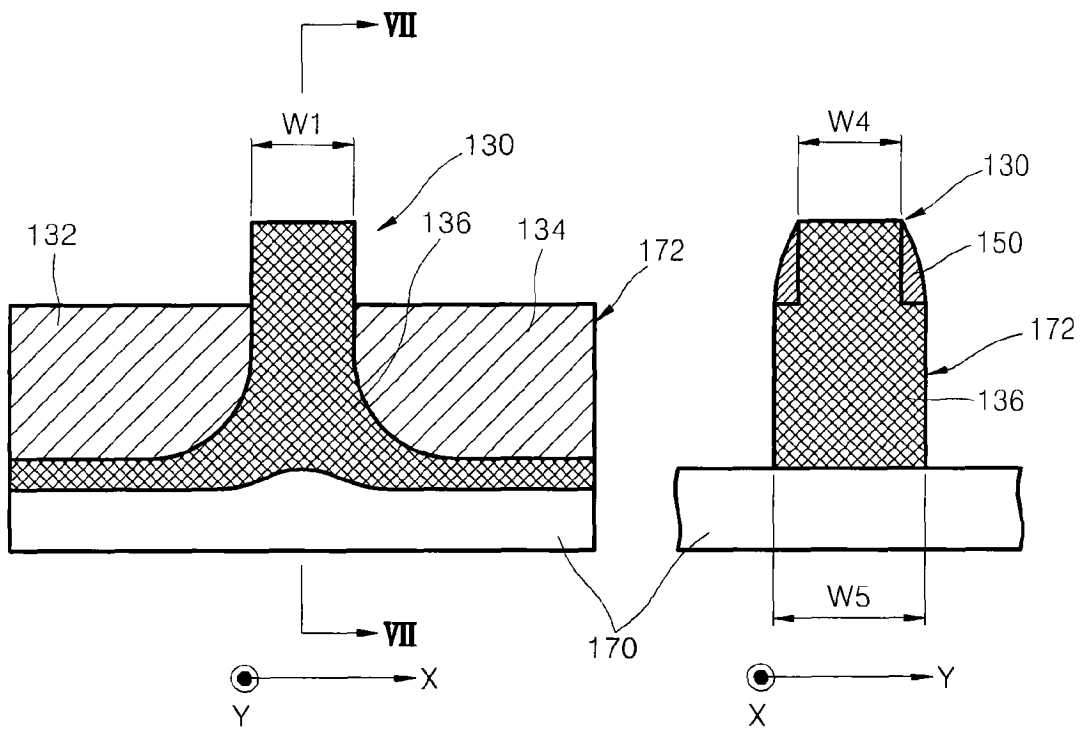


图 7

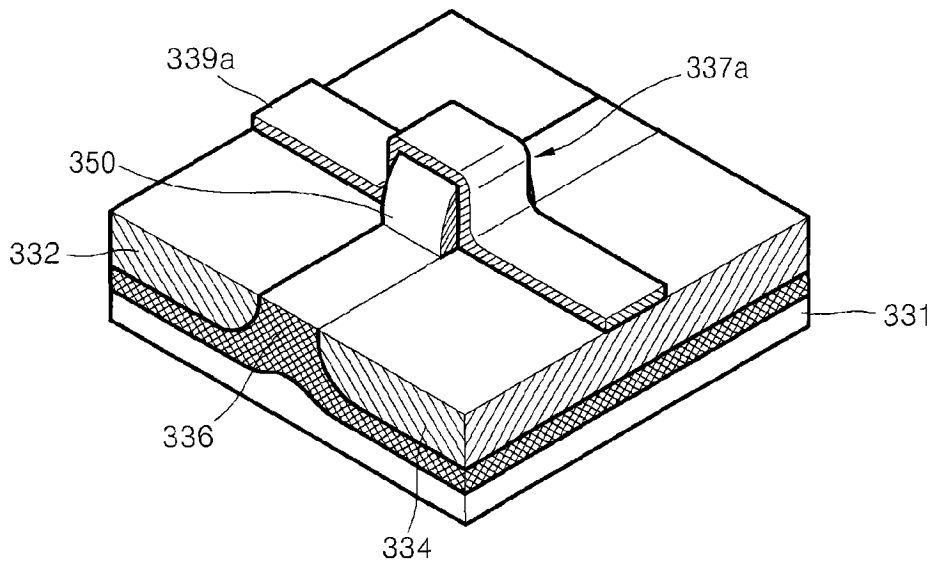


图 8A

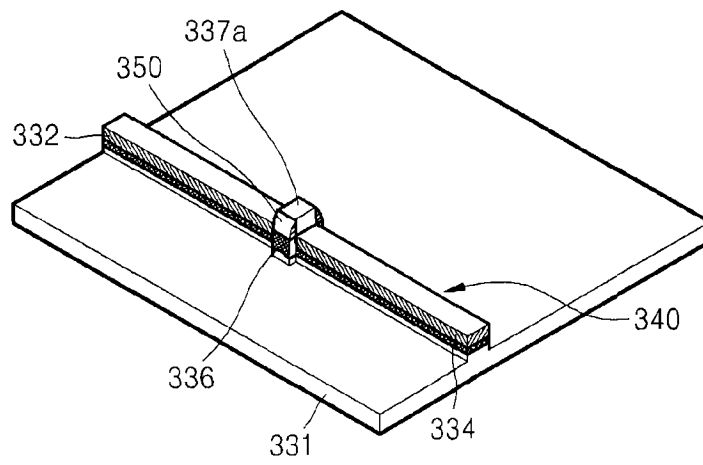


图 8B

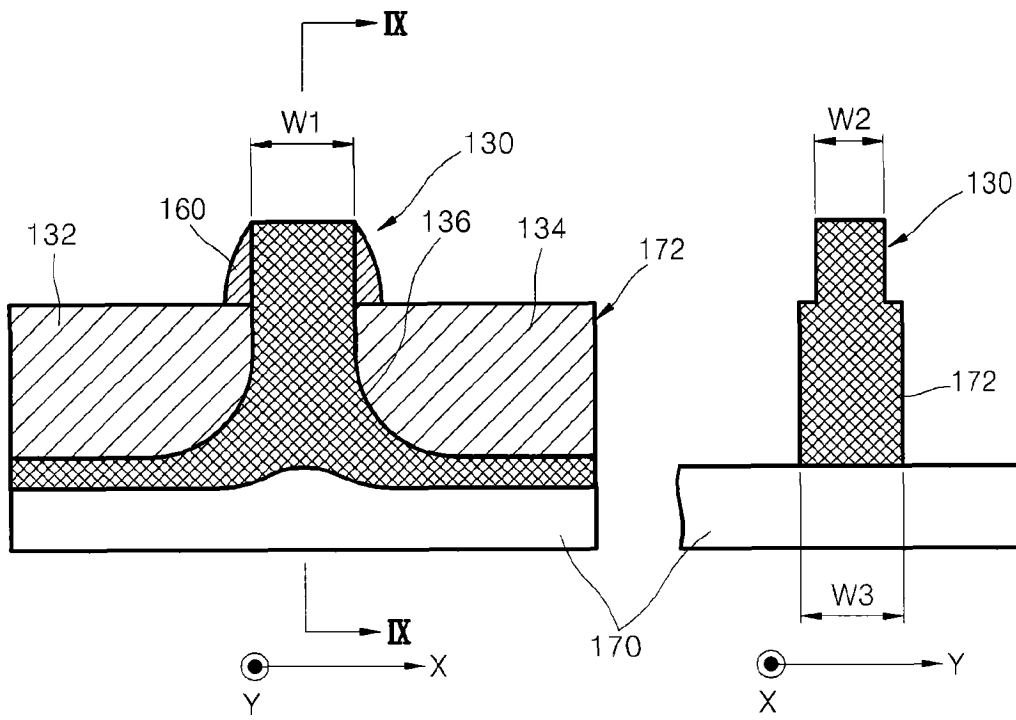


图 9

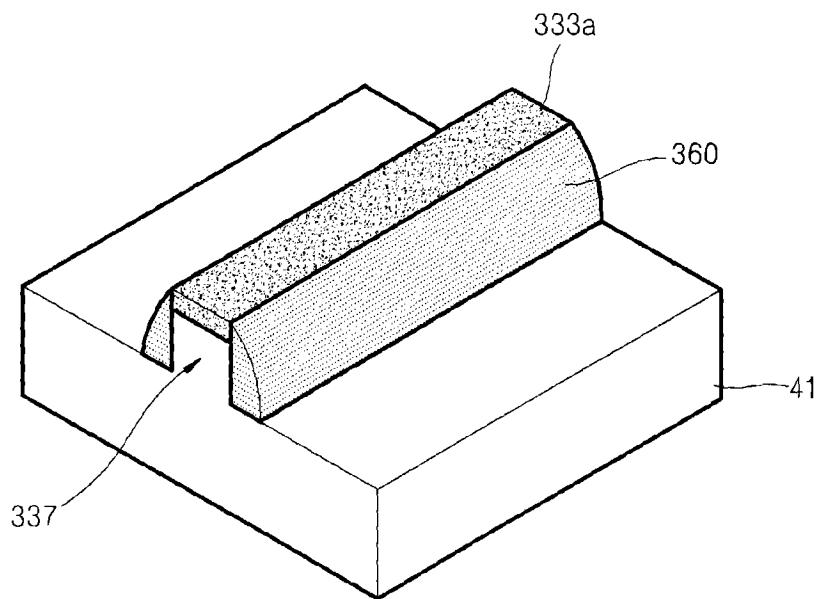


图 10

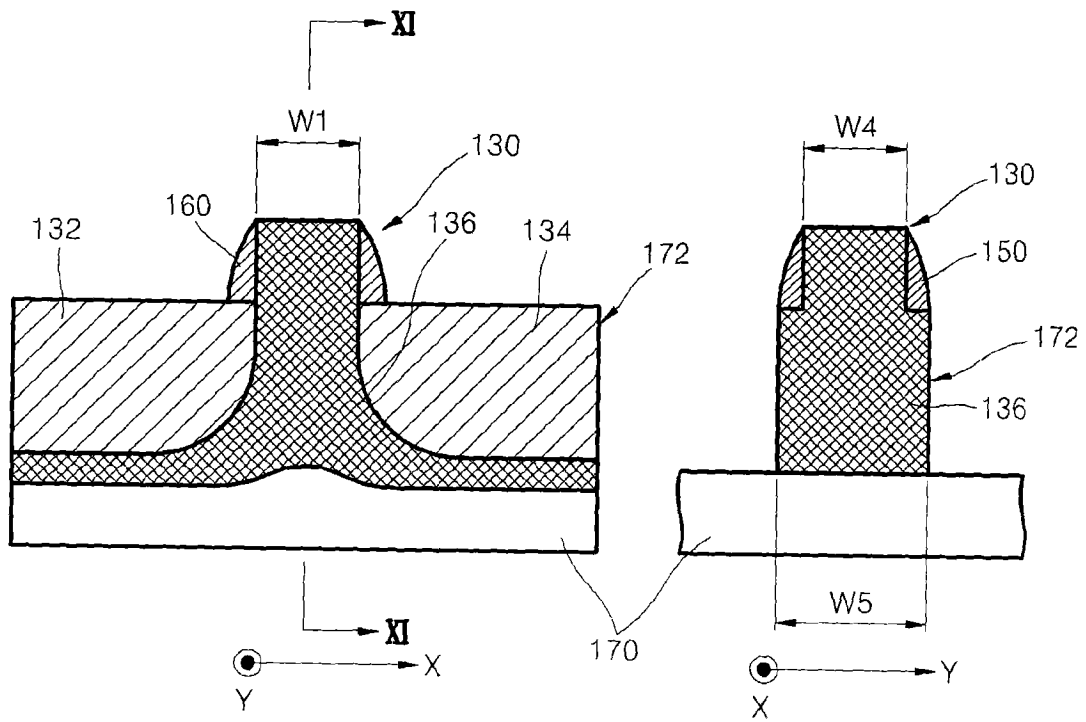


图 11