



[12] 发明专利说明书

[21] ZL 专利号 95119730.4

[43] 授权公告日 2003 年 4 月 30 日

[11] 授权公告号 CN 1107412C

[22] 申请日 1995.11.17 [21] 申请号 95119730.4

[30] 优先权

[32] 1994.11.18 [33] US [31] 342280

[32] 1995.7.12 [33] US [31] 501752

[71] 专利权人 汤姆森消费电子有限公司

地址 美国印第安纳州

[72] 发明人 K·兰马斯旺米 J·S·施图尔特

[56] 参考文献

US4866395A 1989.09.12 H04L27/06, H04L27/22

US5233629A 1993.08.03 H03M13/12

US5233630A 1993.08.03 H04L27/20

PROCEEDINGS OF THE GLOBAL TELECOMMUNICATIONS CONFERENCE (GLOB 1993 - 01 - 01 alberto morello: a flexible bit - rate transmission system for digital hdtv outside broadcasting by sate

审查员 李意平

[74] 专利代理机构 中国专利代理(香港)有限公司

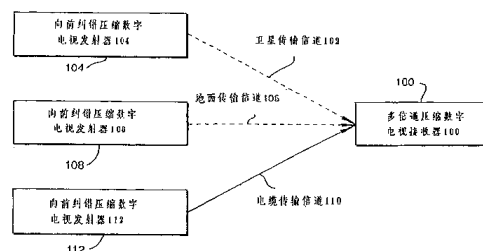
代理人 董巍 王岳

权利要求书 1 页 说明书 10 页 附图 7 页

[54] 发明名称 用于对卫星、地面和电缆上传输的数字电视数据进行解调和译码的装置

[57] 摘要

一个数字信号处理器对来自多种类型的传输信道(例如卫星、地面和电缆传输信道)的信号进行解调和译码。接收到的信号是指压缩数据视频信息,例如电视图像信息,并且按多种编码格式中的一种格式编码(例如可选编码率的格构或收缩编码)。接收到的信号还按多种调制格式中的一种格式调制(例如, PAM, QAM 或 PSK)。解调器对按照多种调制格中的一种格式调制的信号进行解调,而译码器对按照多种编码格式中的一种格式编码的解调后的信号进行译码。



1. 一种在用于接收来自多种类型的传输信道的调制信号的系统中的信号处理装置，所述信号代表了以多种编码格式中的一种进行编码，并展示多种调制方式之一的压缩数字数据，所述多种传输信道包括了卫星、电缆和地面信道中的至少两种信道，所述信号处理装置的特征在于：

一个解调器，用于选择性地对按照包括了 PAM, QAM 及 PSK 的所述调制格式中的一种进行调制的所述调制信号进行解调，以产生一个解调的信号；
及

10 一个译码器，用于选择性地对按照所述包括了收缩码和格码格式的所述编码格式中的一种编码的所述解调信号进行译码，以产生一个解调的和译码的信号。

用于对卫星、地面和电缆上传输的
数字电视数据进行解调和译码的装置

5

技术领域

本发明涉及适用于接收通过卫星、地面和电缆进行传输的数字电视数据的多信道接收器的数字信号处理装置。

10

背景技术

在技术上大家都知道使用了向前纠错技术，它包括了在有噪音的信道上，将已编码的数字数据从一个发送器传输到一个接收器（它包括用于基于维特比算法的卷积译码器的分支度量计算装置）(branch metric computer)的过程中进行卷积编码。维特比算法是对一条有噪音信道上传输的已被卷积编码的比特序列进行译码时使用的一种非常通用的算法。维特比算法的核心是一系列重复的“加法比较选择”操作，这种操作接收作为在来自解调器的每个被接收符号上进行计算的某个度量值，称为分支度量值(branch metrics)。对于卫星、电缆和地上传输高数据速率的信号，这些计算也需要以非常高的速率进行。此外，在不同信道上以不同（但相关）的编码方式操作的调制解调器/译码器，在查找表内存或执行这些操作计算的硬件方面，对分支度量值的计算所需的开销变得过多。

在卫星传输信道的情况下，通常传输一些接收器的卷积译码器已知的某个特别的收缩四相移相键控编码(QPSK)。在地面或电缆传输信道的情况下，使用一些特定的接收器的卷积译码器已知的格码（例如正交调幅(QAM)，相位幅度调制(PAM)或相移键控码(PSK)）。例如，先有技术公开了将理论格码(trellis)作为一种实际的码用于高分清晰度电视(KDTV)的QAM传输。

过去，通常把包括用于基于维特比算法的卷积译码器的分支度量计算装置的接收器设计为只对单个预定类型的卷积编码进行操作。但是，在不久的将来多信道数字电视接收器可能进入批量生产市场，并且逐渐取代当前使用的模

5 拟电视接收器。对电视接收器的直接广播卫星传输已经实现，对地面及电缆的传输也已实现/因此，就需要根据由多信道数字电视接收器接收的信道的编码类型（收缩或格码）和调制类型（PSK（包括 QPSK 和 8-PSK），PAM 或 QAM）选择这种多信道数字电视接收器的卷积译码器。进而，批量生产的电视接收器在设计时应该考虑减少开销和复杂性。

发明内容

10 发明者认识到一个单信号处理设备最好能例如，在数字电视信号处理系统中包含多个解调和译码功能。根据本发明的原理，公开的数字信号处理装置为不同类型的解调和译码功能提供可选的解调和译码器件。这样，一个单信号处理网络可以解调和译码不同信号格式的信号，例如卫星、地面和电缆电视信号。

15 在从多种类型的传输信道上接收已调制的视频信号的系统中，根据本发明的原理，该装置提供经解调和译码后的输出信号。已接收的视频信号代表了压缩的数字视频信息，例如电视图象信息，并且已被按照众多编码格式之进行了编码。被接收的视频信号也已被按照众多调制格式之一进行了调制。

该装置包括了一个解调器，用于把接收到的，已被按照众多调制格式之一进行了调制的视频信号进行解调，以提供解调后的信号，该装置还包括一个译码器，用于把按照众多编码格式之一进行了编码的解调信号译码。

20 根据本发明的一个特性，解调器选择性地对按照脉幅调制（PAM），正交调幅（QAM）或相移键控（PSK）进行调制的视频信号进行解调。

根据本发明的另一个特性，可选择的译码器对按照格码（trellis）或收缩码格式进行编码的解调后的信号进行译码。

25 根据本发明的更进一步的一个特性，可选择的译码器按照众多编码率中选择的一种编码率对解调后的信号进行译码。

如图所示，本发明的译码器是一个卷积译码器，包括了一个分支度量计算装置（branch metric computer）和一个维特比译码器。在第一个实施例中，可对该分支度量计算装置（branch metric computer）进行选择性的编程，使其对任何 QPSK 收缩编码和多个 PAM 和 QAM 更多符号的格码（trellis）编码的 I

及 Q 信号输入进行操作。在第二个实施例中,还可对该分支度量计算装置(branch metric computer)进行可选的编程,使其还可对 8-PSK 格码(trellis) I 和 Q 信号输入进行操作。

按照图示,该分支度量计算装置(branch metric computer)有 2^x 比特 I 和 2^x 比特 Q 的信号输入,并且包括(1)一个 RAM,它具有一个 2^x 个存储单元的有效深度和一个足够存储 4m 比特宽度的入口 — 在每个存储单元至少有一个预载的 I 定义和一个 Q 定义的查找表 — 的宽度,(2)至少有 4 个加法器的一个组及(3)把组中的 4 个加法器输出的相应的和转给卷积译码器的维特比译码器的设备。

在第二实施例中,RAM 的宽度为足够存储 4m 比特的,在每个存储单元有两个预载 I 定义和两个 Q 定义的宽度的入口;至少有 4 个加法器的组包括了 8 个加法器,以 4 个加法器为一个集合分成第一和第二两个集合;并且,用于把 4 个加法器组输出的相应的和转发给卷积译码器的维特比译码器的设备包括了 4 个比较器 — 通过每个比较器将第一和第二集合中对应的加法器的输出进行比较,将小的和转发给维特比译码器。

附图说明

图 1 说明了一个多信道压缩数字电视接收器可能收到的,来自一个向前纠错压缩数字电视发送器的不同类型的传输信道;

图 2 是一个方框图,说明了卷积译码器、为译码器提供一个输入的解调器和图 1 的多信道压缩数字电视接收器的一个微控制器接口之间的关系;

图 3 是一个由图 2 中的卷积译码器的结构器件组成的方框图,说明了图 2 中的微控制接口与卷积译码器的结构器件之间的连接;

图 3a 是一个图 3 所示的卷积译码器的操作器件在被图 3 中的微控制接口编程为以收缩码译码模式进行操作时的功能图;

图 3b 是一个图 3 所示的卷积译码器的操作器件在被图 3 中的微控制接口编程,为以格码(trellis)译码方式进行操作时的功能图;

图 4 一个图 3 所示的分支度量计算装置(branch metric computer)的结构器件的方框图;以及

图 4a 说明了图 4 所示的分支度量计算装置(branch metric computer)的结构器件的功能组织。

具体实施方式

5 如图 1 所示, 多信道压缩数字电视接收器 100 能够选择性地接收众多不同信道上传输的数字编码电视数据。这些众多信道包括卫星传输信道 102, 它传输来自向前纠错电视发射器 104 的数字编码电视数据; 地面传输信道 106, 它传输来自向前纠错电视发射器 108 的数字编码电视数据; 及电缆传输信道 110, 它传输来自向前纠错电视发射器 112 的数字编码电视数据。在技术上周知, 发射器的向前纠错通常包括了对成功传送了的已编码的压缩数据电视数据的符号组的卷积编码。

 在技术上还知道, 通过卫星信道传输的卷积编码数据通常使用基于 QPSK 的收缩编码, 而通过地面或电缆信道传输的基于 PAM、PSK 或 QAM 的卷积编码数据通常使用更多符号(即 8, 16, 32, 64, 128 和 256) $n/n+1$ 的格码(trellis)。

15 这样, 要求多信道接收器 100 包括一种能够对基于 QSPK 的收缩码或基于 PAM, PSK 或 QAM 的更多字符 $n/n+1$ 格码(trellis)中的任一特定码, 根据从信道中选择的用于接收的信道进行译码的卷积译码器。

 更具体地, 多信道接收器 100 包括了数字处理装置(见图 2), 它包括了接收器卷积译码器 200 和接收器解调器 202, 如技术中已知的接收器解调器 202 把每个成功接收的卷积编码符号组, 做为信号输入数据提供给接收卷积译码器 200。这个数据的每个成功接收的符号组在同相位(I), 正交相位(Q)平面中定义一个点。多信道接收器 100 的数字处理装置还包括了一个微控制器, 该微控制器包括了为接收器卷积译码器 200 提供一个控制输入的微控制器接口 204。

25 在图 3 中示出了本发明所采用的接收器卷译码器 200 的各结构器件之间的关系, 以及外部微控制器接口 204 对这些器件的控制。如图 3 所示, 接收器卷积译码器 200 的结构器件包括了同步电路 300, 填充数据插入器 302, 分支度量计算装置(branch metric computer) 304, 维特比译码器 306, 卷积译码器 308, 格码(trellis)反映象器 310, 延迟逻辑 312, 同步监视器 314 和选择

设备 316。微控制器接口 204 为上述结构器件提供一个特性列表,以把该卷积译码器的操作配置为用于收缩码的译码器,或用于格码(trellis)的译码器。

图 3a 和 3b 分别说明了图 3 所示的卷积译码器的器件在配置为(1)用于收缩码操作的译码器或(2)用于格码(trellis)操作的译码器时的结构。

5 解调器 202 的输出数据做为同步电路 300 的 I, Q 输入数据。为了方便说明,假设每个 I 和 Q 数据由 6 个比特定义(即,在总共 12 个并行的输入线上提供输入数据)。这就允许通过 12 个比特的输入数据的 6 比特 I 和 6 比特 Q 分量来定义 I, Q 平面上的每个 $64 \times 64 = 4096$ 个不同的点。同步电路 300 还接收时钟和时钟使能(Clk Enb)输入。另外,同步电路 300 既接收来自微控制器
10 接口 204 的控制数据,也为它提供数据,并且直接与同步监视器 314 连接。

每个器件 302, 304, 306, 308 和 310 都有由微控制器接口 204 提供的控制数据。而且,虽然在图 3 中没有示出,但是实际上还需为这些器件提供时钟。响应数据输入时钟使能(DICE)和数据输出时钟使能(DOCE),适当同步的 I 和 Q 数据从同步电路 300 经过填充数据插入器 302 被转发至分支度量计算装置
15 (branch metric computer) 304。进而,再将该适当同步的 I 和 Q 数据经过延迟逻辑 312 转送至格码(trellis)反映象器 310 和同步监视器 314。

填充数据插入器 302 主要用于收缩码,并且负责为该收缩码的指定的删除映象插入相应的填充数据。对于格码(trellis),填充数据插入器 302 仅仅是从它的输入经过至它的输出。由微控制器接口 204 为填充数据插入器 302
20 提供对编码和相应的删除映象的选择。填充数据插入器 302 通过一个内部时钟以基于使用的编码方案的速率为输出数据提供定时。由于输入和输出数据速率是不同的(对于收缩码),所以数据输入时钟使能(DICE)和数据输出时钟使能(DOCE)信号都是唯一的。DICE 信号是来自接收器解调器 202 的时钟使能,而 DOCE 信号是在填充数据插入器 302 内部产生的(并且由时钟信号得来)。特别地,填充数据插入器 302 包括了一个 FIFO 存储机制,一个写时钟,用于将
25 软判定抽样在相应位置进行写入,以及一个读时钟(它以比写时钟更高的速率操作,并且基于用于它的时钟速率的收缩码),用于为分支度量计算读取数据。在读出之前还要将填充抽样插入到恰当的位置。

分支度量计算装置(branch metric computer) 306 (在图 4 和 4a 中做详

细介绍)对应于每个成功接收的符号组获得4个独立的5比特输出。这4个独立的5比特输出和来自在分支度量计算装置(branch metric computer)304的DOCE信号做为输入提从给维特比译码器306。维特比译码器306,它是比率 $R=1/2$,约束长度 $K=7$ 的译码器,为收缩码和格码(trellis)执行维特比算法,在此,来自分支度量计算装置(branch metric computer)304的5比特度量输入用于更新状态和进行比特判定。维特比译码器306使用了加法比较选择(ACS)设备,路径度量存储设备,及用于格构的每一级的残存路径的存储器。另外,维特比译码器306也处理度量再归一化,以避免累加度量的增长和溢出。

维特比译码器306的一个1比特的输出做为卷积译码器308的一个输入。对于格码(trellis)和收缩码,卷积译码器308用于比率为 $1/2$ 的嵌入码的两个传送的最好估计的再生。译码器308的输出还提供给同步监视器314,用于检验收缩码的同步状态。另外,维特比译码器306的1比特输出还做为输入提供给选择设备316。

来自卷积译码器308的2比特输出做为格构反映象器310的输入,格构反映象器310在图3b所示的格码(trellis)操作模式中负责符号判定。在格码(trellis)操作模式中,格构反映象器310使用来自卷积编码器308的2比特输出做为子集选择,和通过延迟逻辑312的延迟后的I和Q已接收的符号数据一起进行符号的判定。来自格构反映象器310的6个比特的输出做为输入提供给同步监视器314和选择设备316。

延迟逻辑312产生维特比译码器306/译码器308和相关电路所引入的延迟,并且将编码器输出的数据流与接收到的符号流同步。控制输入通过微控制器接口204从维特比译码器306的4个可能的路径存储器长度中选择一个,它还用于在延迟逻辑312中选择适当的延迟时间。

与同步电路300,格构反映象器310的输出,延迟逻辑312的输出及微控制器接口204相连接的同步监视器314,使用分支度量信息和来自微处理器接口204的一个观察间隔特性一起来决定同步状态。它也为同步电路300提供信息,用于可选的自动同步。在自动同步操作模式中,使用内部同步电路来实现同步功能。也可以选择由外部电路来实现同步。同步监视器314还用于为解调器提供一个信号用以分析相位模糊,这个信号仅在接收器解调器202中相位

模糊时使用。而且，同步监视器 314 为接收器 100 的下行流器件提供一个解调同步信号。

5 接收到维特比译码器 306 的 1 个比特的输出和格构反映象器 310 的 6 个比特的输出做为输入的选择设备 316，在卷积译码器为格码(trellis)操作模式时，将所有 7 个比特都传至它的输出；而在卷积译码器是收缩码操作模式时，则仅将来自维特比译码器 306 的 1 比特的输出传至它的输出。由选择设备 316 提供的，这个带有一个时钟生个 DOCE 信号的输出数据用于接收器 100 的下行流器件。

10 分支度量计算装置(branch metric computer) 304 的结构包括了随机存取存储器(RAM) 400，内存块 0&1，I 和 Q 累加器 402 及内存块 0&1 I 和 Q 比较器 404。RAM400 也可以是一个只读存储器。在初始化阶段，将来自微控制器接口 204 的做为控制输入而提供的可编程的、预先计算好的 I 和 Q 查找表预载到 RAM400 中，对应于来自填充数据插入器 302（它反收缩，基于 QPSK 的收缩码符号）送到 RAM400 做为信号输入的 I 和 Q 信号，从这些查找表中选择出的 I 和 Q 入口被从 RAM400 中读出来，并且提供给内存块 0&1 I 和 Q 累加器 402 做为输入。内存块 0&1 I 和 Q 累加器 402 的输出提供给内存块 0&1 I 和 Q 比较器 404 做为输入，并且内存块 0&1 I 和 Q 比较器 404 的输出送给维特比译码器 306 做为输入。

20 更具体地，如图 4a 所示功能，RAM400 是被组成度量内存块 0 和度量内存块 1。内存块 0 由包括第一 I 子集 00 和第一 Q 子集 00 的第一对子集组成；第二对子集由包括第二 I 子集 01 和第二 Q 子集 01 的第三对子集包括第三 I 子集 11 和第三 Q 子集 11 的；第四对子集包括第四 I 子集 10 和第四 Q 子集 10 的。内存块 1 也由四个类似的 I 和 Q 子集组成，这样其为 RAM400 提供了 8 对 I 和 Q 子集。8 个 I 子集的每一个接收输入到 RAM400 的 I 信号，8 个 Q 子集的每一个接收输入到 RAM400 的 Q 信号。通常，每个 I 和 Q 信号输入为一个 x 比特的信号（在图 3 的例子中假设为一个 6 比特信号）。8 个 I 子集的每一个获得一个 m 比特的信号输出（示例中假设为一个 4 比特信号输出），且 8 个 Q 子集的每一个获得一个 m 比特的信号输出。

25 所有这 8 个来自 RAM400 的独立的 I 和 m 比特信号输出做为输入传送给内

存块 0&1 I 和 Q 累加器 402 中的各个累加器。特别地, 来自内存块 0 的第一对子集的两个输出做为第一和第二输入提供给累加器 402-1; 来自内存块 0 的第二对子集的两个输出做为第一和第二输入提供给累加器 402-2; 来自内存块 0 的第三对子集的两个输出做为第一和第二输入提供给累加器 402-3; 来自内存块 0 的第四对子集的两个输出做为第一和第二输入提供给累加器 402-4; 来自内存块 1 的第一对子集的两个输出做为第一和第二输入提供给累加器 402-5; 来自内存块 1 的第二对子集的两个输出做为第一和第二输入提供给累加器 402-6; 来自内存块 1 的第三对子集的两个输出做为第一和第二输入提供给累加器 402-7; 来自内存块 1 的第四对子集的两个输出做为第一和第二输入提供给累加器 402-8。这 8 个累加器的每一个都输出一个独立的 $(m+1)$ 比特输出信号 (即, 在这里的假设情况下为 5 个比特的信号)。

所有这 8 个来自累加器的独立的 $(m+1)$ 比特的输出信号做为输入送给内存块 0&1 I 和 Q 比较器 404 的各个比较器。具体地, 来自累加器 402-1 和 402-5 的输出做为第一和第二输入提供给比较器 404-1; 累加器 402-2 和 402-6 的输出做为第一和第二输入提供给比较器 404-2; 累加器 402-3 和 402-7 的输出做为第一和第二输入提供给比较器 404-3; 累加器 402-4 和 402-8 的输出做为第一和第二输入提供给比较器 404-4, 每个比较器将其两个 $m+1$ 比特较低值的一个送到它的输出端。来自 4 个比较器的相应输出组成了分支度计算装置 (branch metric computer) 304 的输出 (即, 在假设的情况下为 4 个 5 比特的输出), 做为维特比译码器 306 的输入。

在结构上讲, RAM400 具有一个固定的比特存储尺寸, 其有效深度为 2^x 存储单元 (即在经 $x=6$ 的假设示例中对应于存储空间 1 至 64)。RAM400 的输入到内存块 0 的每个 I 和 Q 信号及输入到内存块 1 的每个 I 和 Q 信号都有一个相关联的独立的查找表。RAM400 的宽度要足够存储 4 个 $4m$ 比特宽度的预先计算好的查找表 (在假设示例中 $m=4$), 每个查找表由 2^x 个入口组成, 由可编程的 I 和 Q 查找表控制输入提供。这样, RAM400 的比特存储尺寸为 $(2^x)(4)(4m)$, 或在假设示例中为 4096 比特。在实现基于 QPSK 的收缩码的情况下, 一种简单的技术是传递最大的 I 和 Q 值并将该收缩度量值存储在查找表的适当位置。这就需要对实际的 I 和 Q 数据进行限幅, 但能在译码器 200 的前端被处理。进而,

可以对查找表编程使得允许一个希望的最大分支度量值而忽视某些不够重要的 I 和 Q 输入数据。

如上所述, 分支度量计算装置(branch metric computer) 304 是基于维特比算法的卷积译码器 200 — 该译码器 200 用于对有噪信道上用于卫星调制解调操作的基于 QPSK 的收缩码及用于在有噪信道上地面或电缆操作的更多符号(16, 32, 64, 128 及 256 的 PAM 或 QAM 或 8-PSK) 比率为 $n/m+1$ 的格码(trellis) 进行译码 — 的一个器件。由于信道中的噪音, 在 I, Q 平面中收到的解调后的符号的定位点将不同于它在 I, Q 平面上传输时的定位点。每个在 I, Q 平面上成功地接收到的解调符号的定位点由输入到 RAM400 的 I 和 Q 信号用 2^x 分辨率 (在假设示例中为 $64 \times 64 = 4096$) 定义。关于 RAM400 重量的一点是, 它的所需内存不依赖于字母长度。

对应于一个当前接收的解调符号的内存块 0 中的各个 I 和 Q 查找表的 4m 比特 (假设示例中为 4 比特) 入口, 定义了 I、Q 平台中, 在当前接收的解调信号的定位点附近的 4 个指定的有效符号子集的每个子集的定位点到该当前接收的解调符号的定位点之间相应距离的各个 I 和 Q 分量。

在 QPSK 情况下, (在这种情形中每个子集定位点只定义一个符号定位点) 及在更多符号的 PAM 或 QAM 情形中 (在这种情形中, 通过格构反映象器 310 根据提供的接收到的延迟的数据选择正确的点, 每个子集定位点对应于维特比译码器所需的字母的 1/4 的符号的空间), 一个 I 分量和一个 Q 分量足够准确地定义 4 个子集。这样, 在这种情况下, 只需要 RAM400 的内存块 0。但是, 在 8-PSK 情形中, 独立地使用一个 I 分量和一个 Q 分量不足以准确地定义 4 个符号子集。这样, 在 8-PSK 情形中, 内存块 0 用于定义 0° , 90° , 180° , 270° 的定位点, 而内存块 1 (其操作特性类似于上述内存块 0) 用于定义 45° , 135° , 225° , 315° 的定位点。使用来自 RAM400 的内存块 0 和内存块 1 的数据的比较器 404-1 至 404-4 用于通过下述方法解决上述不能准确定义的问题。

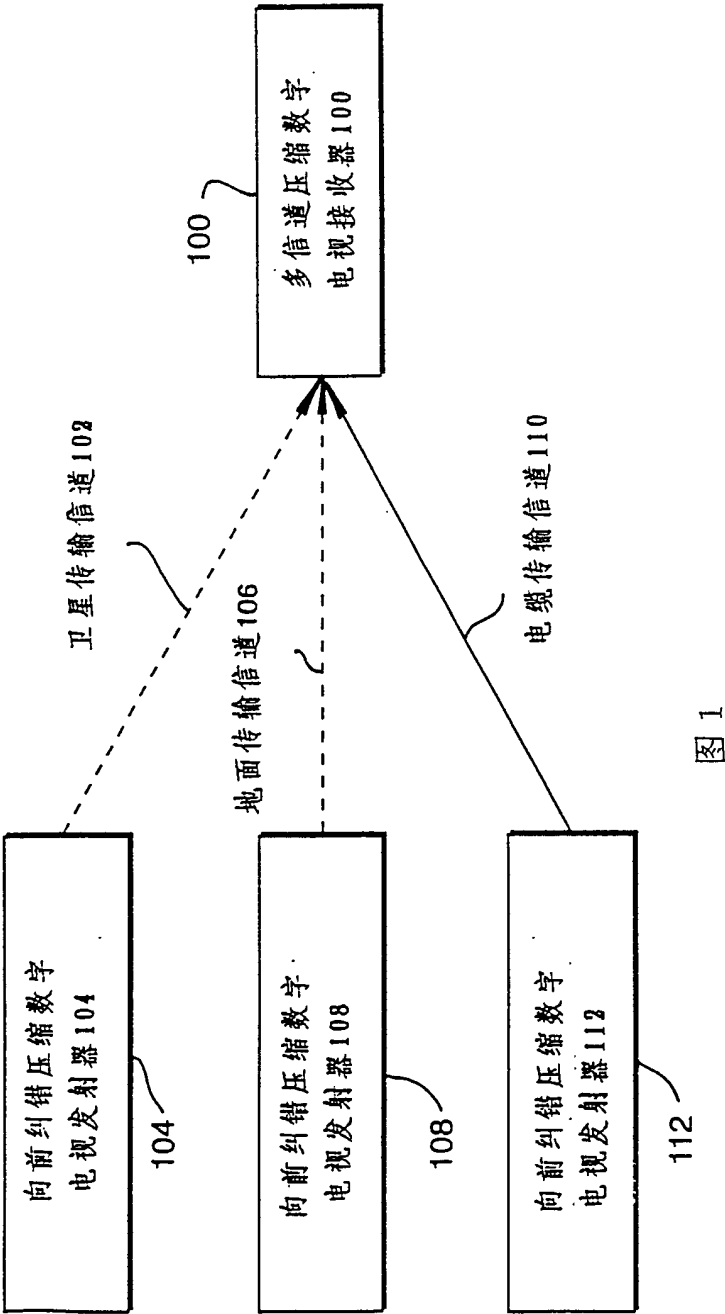
累加器 402-1 到 402-8 使用从 RAM400 中读出的有效群定位点的间距的 I 和 Q 分量来计算由 8 个子集的每一个所定义的称为曼哈顿间距 ($I + Q$) 的间距。这个曼哈顿间距指定并不是真的欧氏间距 $(I^2 + Q^2)^{1/2}$, 而是一个间距的度

量方法, 它认为 I, Q 平面中离接收的符号定位点近的点比离该点远的点重要。曼哈顿间距度量使用了 I, Q 二维空间中两点的 I 和 Q 坐标间的差距的和。这种间距衡量是只与间距相关的, 但是的确根据被计算的距离的相对点的位置有所不同。但是, 由于曼哈顿间距度量法的使用使得对 I 和 Q 坐标的操作相互独立, 它使得对用于存储从任何接收到的定位点到有效群定位点的可能的间距的存储器的需求锐减。

比较器 404-1 至 404-4 的每一个都设计为让内存块 0 和内存块 1 提供的做为输入的两个测量值中的较小者通过。这样, 在基于 8-PSK 编码的情形中, 比较器 404-1 至 404-4 中的每一个将把来自内存块 0 或内存块 1 的测量输入的较小者做为输出。但是, 在基于 QSK, PAM 或 QAM 的情形中, 将对存储在 RAM400 的内存块 1 中的 I 和 Q 查找表编程, 使其填写上度量的最大值, 这样它们就会有效的无效, 并且, 这样比较器 404-1 到 404-4 的每一个都让从 RAM400 的内存块 0 中选择的度量值通过。在一个设计为不接收基于 8-PSK 码的多信道接收器中, 可以省去所有这些比较器和 RAM400 的内存块 1 (这样将 RAM400 所需的存储容量减半)。

虽然这里公开的卷积译码器主要用于接收收缩码或格构码的压缩的数字电视数据的多信道接收器, 但是并不表明适用被所述卷积译码器解码的编码数据类型仅限于电视数据, 而是包括了适于被所述卷积译码器解码的任何其它类型的编码数据。

所公开的译码装置不仅如上所述适用于卫星、地面和电缆电视数据的接收器, 而且适用于其它应用, 包括电话, 直达微波和光纤传输。



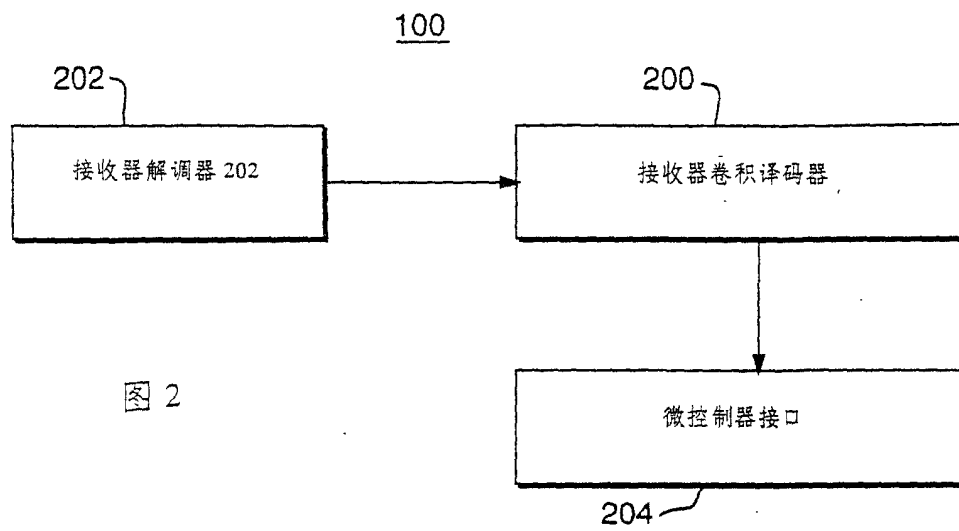


图 2

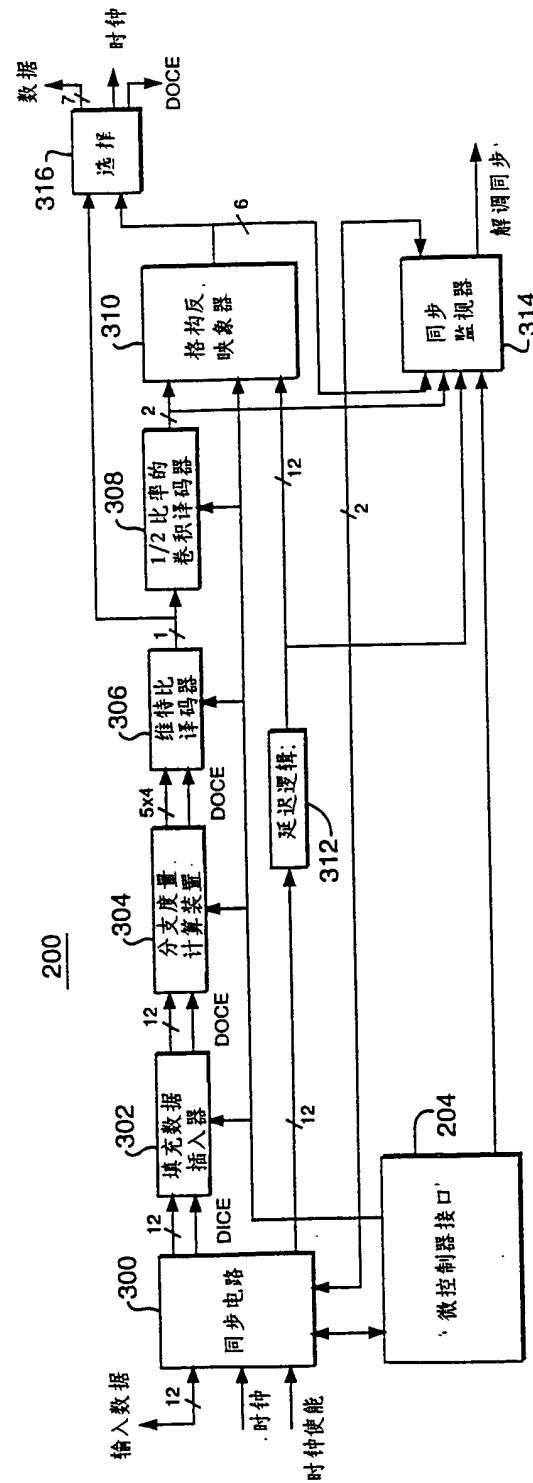


图 3

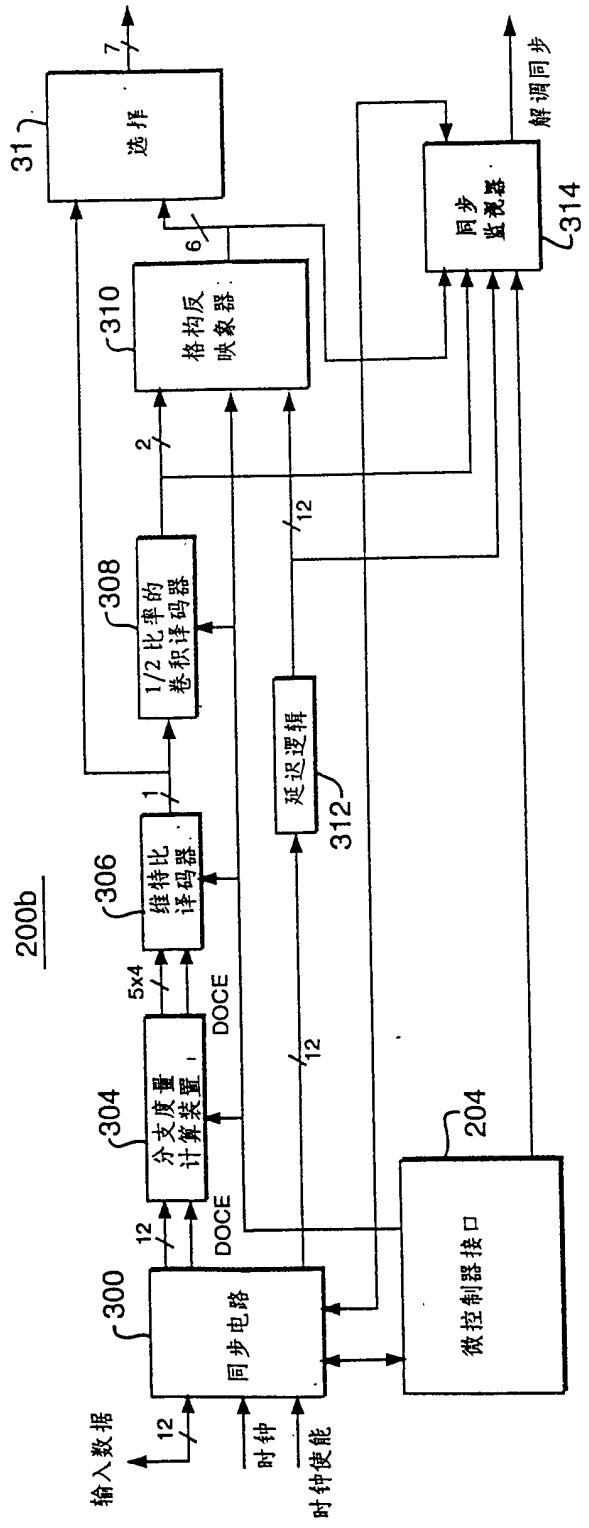


图 3b

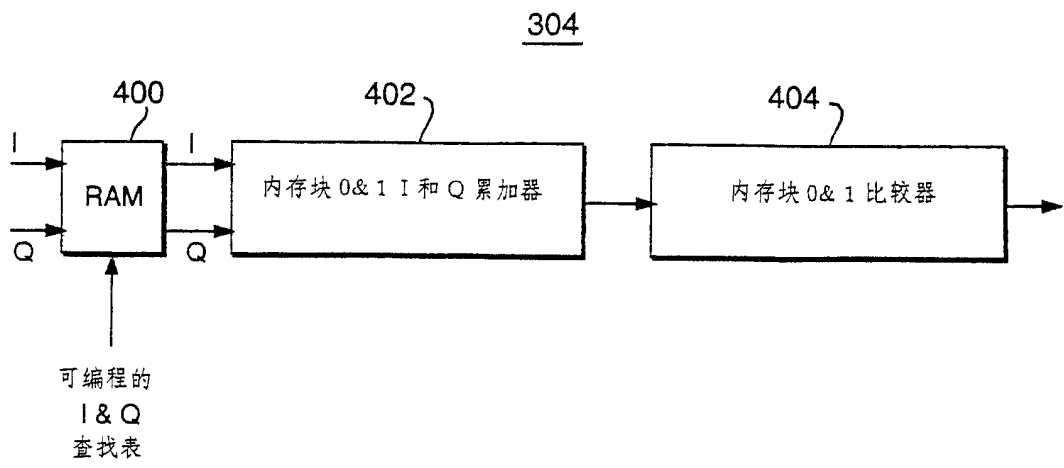


图 4

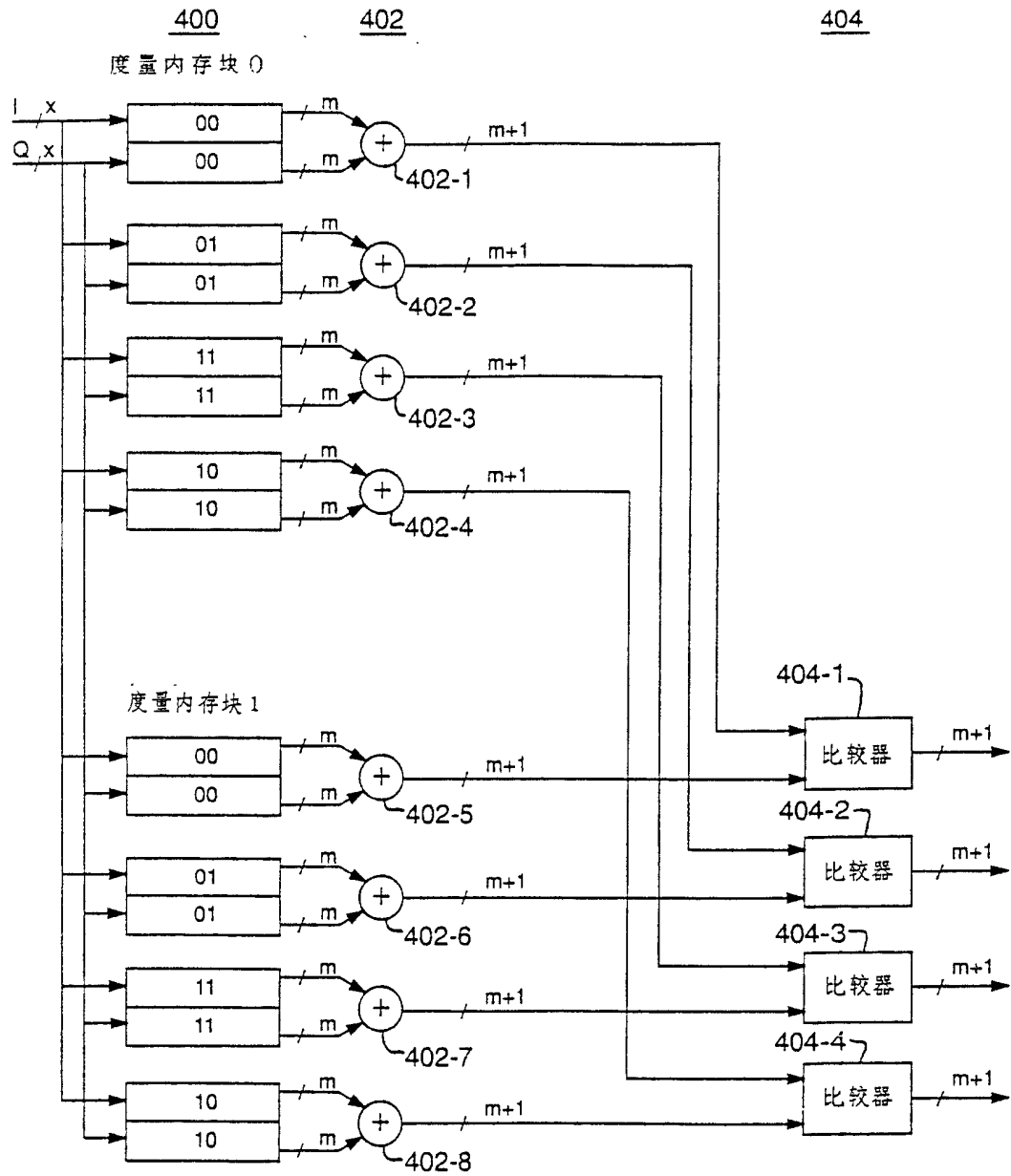


图 4a