

# POPIS VYNÁLEZU K PATENTU

199541  
(11) (B2)



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

(22) Přihlášeno 07 04 71  
(21) [PV 2483-71]

(32) (31) (33) Právo přednosti od 08 04 70  
(29310) Japonsko

(40) Zveřejněno 31 10 79

(45) Vydáno 15 06 83

(51) Int. Cl.<sup>3</sup>  
D 01 H 1/12

(72) (73)  
Autor vynálezu  
a současně  
majitel patentu

TSUZUKI KANEMITSU ing., ISOMURA KIYOSHIGE ing.,  
MOTOBAYASHI KOZO ing., WATANABE KAZUO ing., KITO YASTAMI ing.,  
AICHI-KEN a SEKO SHIGEO ing., TOKIO [Japonsko]

(54) Ústřední řídicí systém pro výběrové řízení jednotlivých spřádacích jednotek stroje pro předení s otevřeným koncem

1

Vynález se týká ústředního řídicího systému pro výběrové řízení jednotlivých spřádacích jednotek stroje pro předení s otevřeným koncem, obsahující detektory přetrhu příze, jednotlivě sdružené se spřádacími jednotkami, z nichž každý generuje signál v případě poruchového stavu příslušné sdružené spřádací jednotky, zahrnující přetrh příze, skupinový řídicí systém pro současný provoz spřádacích jednotek společným způsobem činnosti, řídicí systém jednotky, který je uváděn v činnost v rámci odezvy na signál detektoru přetrhu příze, sdruženého se spřádací jednotkou ve stavu poruchy, ve smyslu řízení určité porouchané spřádací jednotky odděleně od zbývajících spřádacích jednotek, dokud se porouchaná spřádací jednotka nevrátí do normálního stavu, vypínací systém, který je uváděn v činnost signály, současně generovanými detektory přetrhu příze, sdruženými s dvěma nebo více spřádacími jednotkami, ve smyslu udržování porouchaných spřádacích jednotek v klidovém stavu s výjimkou spřádací jednotky řízené skupinovým řídicím systémem, a řídicí obvody, jednotlivě spojené se spřádacími jednotkami.

Pro snadnější pochopení vynálezu bude mechanismus bezvřetenového stroje stručně popsán v následujících odstavcích.

2

Spřádací stroj obsahuje několik stovek spřádacích jednotek a celá struktura spřádacího stroje je doplněna pohonnou a převodovou částí.

Každá spřádací jednotka se skládá z prostředků pro dopravu vlákna, z prostředků pro oddělení vláken, ze spřádacích prostředků, z navíjecích prostředků, prostředků pro indikaci přetržení příze a navíc z dalších doplňkových částí, které jsou ve všech jednotkách stejné. Prostředky pro dopravu vlákna jsou opatřeny odvíječem vlákna. Přetrhne-li se příze, začne pracovat magnetická spojka, navíjecí váleček spřádací jednotky se zastaví a tím se zastaví doprava vlákna. Po dokončení vysprávký se opět začne otáčet pilkový posuv a doprava vlákna stlačeného tlakovým prvkem okamžitě pokračuje.

Prostředky oddělující vlákno jsou uspořádány ve spřádacích prostředcích a dopravované vlákno je vystaveno česacímu protažení v česacím bubnu, který se otáčí v rozmezí 6000—8000 ot./min a vlákno, které je sáním vzduchu z rotační komory unášeno do rotační komory, je úplně oddělené. Na vstupu do rotační komory končí činnost prostředků oddělujících vlákno a vlákno je navíjeno ve formě pásu podél vnitřní stěny rotoru s největším průměrem odstře-

divou silou rotoru, otáčejícího se 30 000 ot./min., zkrucováno do příze a protaženo vodící trubicou, umístěnou ve střední části oddělovacích prostředků.

Tato protažená příze je upravena pro navínutí na cívku navíjecími prostředky. Oddělovací prostředky a sprádací prostředky jsou poháněny pohonem a změna počtu jejich otáček je způsobena výměnou řemence. Změna rychlosti dopravního válečku, protahovacího a navíjecího válečku je způsobena změnou převodu. Sprádací jednotka je opatřena prostředky indukujícími přetržení příze a přetržení vlákna je např. zachyceno čidlem způsobujícím zastavení dopravy vlákna.

Jak bylo vysvětleno shora, bezvřetenový sprádací stroj je opatřen několika sty sprádacích jednotek, provádějících potřebné pohyby pro výrobu příze. Ve známých sprádacích strojích tohoto typu jsou však tyto sprádací jednotky simultánně poháněny jedním zdrojem pohonu s pomocí poháněcího hřídele a převodů.

V případě přetržení příze je zastaven příslušný protahovací a navíjecí váleček pomocí magnetické spojky, konec příze je vložen do rotoru mechanismu pro dopravu vlákna, pak je veden na sběrný povrch rotoru a navíjecí mechanismus provede vysprávkou, načež se rychlost válečků vrátí na původní hodnotu prostřednictvím spojky.

V bezvřetenových sprádacích strojích bylo dříve požadováno zvýšení rychlosti a automatizace operací, což bylo řešeno nezávislým pohonem jednotlivých sprádacích jednotek a sprádací stroje vykazovaly mnohem vyšší sprádací rychlost a kapacitu než dosud.

Při značné operační rychlosti je však nutno, vzhledem k technické náročnosti vysprávkování, občas snížit rychlost sprádacích jednotek během provádění vysprávkování. V tomto případě by podle běžného pojetí byly řídicí systémy upraveny u všech několika set sprádacích jednotek a pracovaly by nezávisle. V praxi to však znamená značně velké náklady na řídicí prvky, značnou složitost zařízení a nemožnost jeho použití ve výrobní lince.

Tento vynález má za účel vytvoření řídicího systému, který je efektivní, poměrně levný a v němž jsou řídicí systémy rozděleny podle funkce jednotlivých sprádacích jednotek, takže řadu jednotek lze ovládat simultánně jednou sadou řídicích systémů a přesto jsou sprádací jednotky ovládány tak, jako by měly samostatný řídicí systém.

Úkolem vynálezu v bezvřetenovém sprádacím stroji je vytvořit ústřední řídicí systém, v němž jsou řídicí systémy rozděleny podle funkcí ve sprádacích jednotkách a řada sprádacích jednotek je řízena simultánně jednou sadou řídicích systémů, přičemž každá sprádací jednotka je řízena plynně.

Dalším úkolem vynálezu je zajistit levný a efektivní řídicí systém, v němž jsou řídicí systémy pro řízení mnohonásobných sprádacích jednotek rozděleny podle funkcí, a tak je řízení usnadněno zapojováním řídicích systémů podle požadavků jednotlivých sprádacích jednotek.

Tyto úkoly jsou podle vynálezu řešeny tím, že každý z řídicích obvodů obsahuje první součinný obvod, jehož jeden vstup je spojen s výstupem skupinového řídicího systému, druhý součinný obvod, jehož jeden vstup je spojen s nastavovacím výstupem řídicího systému jednotky, třetí součinný obvod, jehož jeden vstup je spojen s výstupem vypínacího systému, paměťový obvod, jehož nastavovací vstup je spojen s detektorem přetrhu příze sdružené sprádací jednotky, obnovovací vstup a výstup jsou spojeny s druhým vstupem prvního součinného obvodu prostřednictvím invertoru nebo negačního obvodu.

Podle dalšího znaku vynálezu obsahuje každý z řídicích obvodů dále čtvrtý součinný obvod, jehož jeden vstup je spojen s obnovovacím výstupem řídicího systému jednotky a výstup je spojen s obnovovacím vstupem paměťového obvodu, pátý součinný obvod, jehož první vstup je spojen s nastavovacím výstupem řídicího systému jednotky prostřednictvím invertoru a druhý vstup je spojen s výstupem paměťového obvodu, šestý součinný obvod, jehož jeden vstup je spojen s nastavovacím výstupem řídicího systému jednotky a druhý vstup je spojen s výstupem paměťového obvodu, druhý paměťový obvod, jehož nastavovací vstup je spojen s výstupem pátého součinného obvodu, obnovovací vstup je spojen s výstupem čtvrtého součinného obvodu a výstup je spojen se vstupem řídicího systému jednotky a s druhým vstupem druhého a čtvrtého součinného obvodu, a třetí paměťový obvod, jehož nastavovací vstup je spojen s výstupem šestého součinného obvodu a výstup je spojen se vstupem vypínacího systému, s druhým vstupem třetího součinného obvodu a prostřednictvím invertoru se třetím vstupem pátého součinného obvodu.

Výhodné provedení vynálezu spočívá v tom, že jednotlivé obnovovací vstupy paměťových obvodů jsou společně spojeny s obnovovacím výstupem řídicího systému jednotky, přičemž každý z řídicích obvodů dále obsahuje časovací obvod, jehož vstup je spojen s výstupem každého paměťového obvodu, pátý součinný obvod, jehož jeden vstup je spojen s výstupem časovacího obvodu a jeden vstup je spojen s výstupem řídicího systému jednotky, a dále s druhým vstupem druhého součinného obvodu, šestý součinný obvod, jehož jeden vstup je spojen s výstupem paměťového obvodu a druhý vstup s výstupem časovacího obvodu prostřednictvím invertoru a jehož výstup je spojen s druhým vstupem třetího souči-

nového obvodu, přičemž řídicí obvody jsou připojeny prostřednictvím společného součinného obvodu k prohlížecímu obvodu pro snímání sprádacích jednotek a zjišťování sprádací jednotky, pro kterou je vyslán signál z příslušného detektoru přetrhu příze, přičemž prohlížecí obvod je opatřen obnovovacím vstupem, spojeným s výstupem společného součinného obvodu, a větším počtem nastavovacích výstupů, které jsou jednotlivě spojeny s druhými vstupy pátého součinného obvodu, zatímco jeden vstup společného součinného obvodu je spojen s nastavovacím výstupem řídicího systému jednotky prostřednictvím invertoru a druhý vstup je spojen s odpovídajícími výstupy časovacích obvodů jednotlivých řídicích obvodů.

Třetím úkolem tohoto vynálezu je zajistit sprádací stroj, jehož sprádací rychlost je velmi zvýšena a jehož sprádací kapacita je při uplatnění řídicího systému podle vynálezu vynikající.

Pro snadnější pochopení podstaty vynálezu bude vynález dále podrobněji popsán na příkladech provedení podle vynálezu a pomocí přiložených výkresů, kde je na obr. 1 blokové schéma prvního příkladu provedení a na obr. 2 blokové schéma druhého příkladu provedení podle vynálezu.

Na obr. 1 je schéma skupinového řídicího systému V1 pro zjednodušení a usnadnění paralelního chodu sprádacích jednotek, které jsou seskupeny do celistvých jednotek sprádacích strojů nebo do vhodného počtu dílčích skupin. Řídicí systém V2 jednotky zajišťuje řízení vysrávky odděleným ovládáním pouze těch sprádacích jednotek, v nichž se vyskytla závada v chodu, jako je přetržení příze po obdržení povelového signálu. Vypínací systém V3 zastavuje v důsledku závady v chodu příslušnou sprádací jednotku, na níž tato závada působí během činnosti řídicího systému V2 jednotky. Sprádací jednotka, u níž nastane závada v chodu později, je dočasně zastavena.

Sprádací jednotky 4a až 4n jsou rozmístěny na každé cílce 10a až 10n a každé sprádací jednotka 4a až 4n je opatřena prvními součinnými obvody 11a až 11n, druhými součinnými obvody 12a až 12n, třetími součinnými obvody 13a až 13n, čtvrtými součinnými obvody 16a až 16n, pátými součinnými obvody 14a až 14n a šestými součinnými obvody 15a až 15n, které dodávají pevný signál každé cílce 10a až 10n vybráním povelového signálu z řídicích obvodů, dále je opatřen detektory 17a až 17n přetrhu příze pro indikaci abnormalit cívek 10a až 10n, paměťovými obvody 18a až 18n pro zachycení povelového signálu ze čtvrtých součinných obvodů 16a až 16n a z detektorů 17a až 17n přetrhu příze, třetími paměťovými obvody 19a až 19n pro zachycení povelového signálu z šestých součinných obvodů 15a až 15n, druhými paměťovými obvody 20a až 20n pro zachyco-

vání povelového signálu z pátých součinných obvodů 14a až 14n a ze čtvrtých součinných obvodů 16a až 16n.

Řídicí systém v prvním příkladu provedení podle vynálezu, jak je znázorněn na obr. 1, je ústřední řídicí systém, v němž jsou řídicí prostředky pro ovládání mnohonásobné sprádací jednotky, např. skupinový řídicí systém V1 pro uskutečnění paralelního chodu sprádacích jednotek 4a až 4n, které jsou rozděleny do skupin pro všechny sprádací stroje nebo pro vhodný počet sprádacích strojů, řídicí systém V2 jednotky, přijímající zprávu o závadě v chodu ze sprádací jednotky, např. přetržení příze, a uskutečňující řízení oddělením pouze té sprádací jednotky, v níž nastala závada, od ostatních prostředků, vypínací systém V3, provádějící řízení v případě, že závada v chodu se vyskytuje simultánně v několika sprádacích jednotkách během činnosti řídicího systému V2 jednotky, a vyřazující z chodu sprádací jednotku, u níž se závada vyskytla později, přičemž řídicí systémy V1 až V3 jsou rozděleny podle řídicích funkcí společných příslušným sprádacím jednotkám.

Uvedený ústřední řídicí systém obsahuje dále detektory 17a až 17n přetrhu příze pro indikaci závad v provozu sprádacích jednotek 4a až 4n, paměťové obvody 18a až 18n, třetí paměťové obvody 19a až 19n a druhé paměťové obvody 20a až 20n pro zachycení indikačních signálů z příslušných detektorů přetrhu příze a součinné obvody 11a až 11n, 12a až 12n, 13a až 13n, 15a až 15n a 16a až 16n pro přijímání povelových signálů z řídicích systémů V1 až V3, přičemž tyto systémy jsou rozděleny podle funkcí a podle volacího signálu z příslušné sprádací jednotky jsou spínány podle řídicích požadavků na příslušné sprádací jednotky 4a až 4n.

Dále bude popsána funkce prvního příkladového provedení tohoto vynálezu.

V případě správného chodu v každé sprádací jednotce 4a až 4n přichází do těchto jednotek ze skupinového řídicího systému V1 pouze povelový signál A přes první součinné obvody 11a až 11n příslušně k daným jednotkám a každá sprádací jednotka 4a až 4n pracuje vysokou rychlostí na základě povelového signálu.

Během normálního chodu dojde např. k přetržení příze ve sprádací jednotce 4a ze skupiny NO. 1 a toto přetržení je indikováno detektory 17a přetrhu příze. Indikační signál B z detektorů 17a je zachycen paměťovým obvodem 18a a simultánně jeden z výstupních signálů paměťového obvodu 18a je přiveden jako spouštěcí povelový signál D na řídicí systém V2 jednotky přes šestý součinný obvod 14a a druhý paměťový obvod 20a. Řídicí systém V2 jednotky je tímto spouštěcím povelovým signálem D uveden do chodu. Výstupní signál paměťo-

vého obvodu 18a je přiváděn simultánně do prvního součinného obvodu 11a jako hradicí signál E, čímž je zrušena podmínka vodivosti prvního součinného obvodu 11a.

Na druhé straně výstupu signálu F z druhého paměťového obvodu 20a, řízený indikačním signálem B závady v chodu z detektorů 17a přetrhu příze, a výstupní signál G z řídicího systému V2 jednotky jsou převedeny na druhý součinný obvod 12a, čímž je nastavena podmínka vodivosti tohoto logického obvodu. Řídicí povel je přiváděn ze skupinového řídicího systému V1 k řídicímu systému V2 jednotky a sprádací jednotka 4a je vystavena postupnému řízení zastavení — spuštění (nižší rychlost otáčení) — zapředení.

Je-li tato postupná operace řídicího systému V2 jednotky skončena, je z výstupní koncovky Y vyslán nulový signál H a tento nulovací signál je přiveden přes čtvrtý obvod logického součinu 16a na paměťový obvod 18a a druhý paměťový obvod 20a. V tomto okamžiku mizí závada v chodu sprádací jednotky 4a, indikační signál B detektoru 17a přetrhu příze již neexistuje a tím neexistuje ani výstupní signál C paměťového obvodu 18a, podmínka vodivosti druhého součinného obvodu 12a není brána v úvahu a rovněž již neexistuje výstupní signál J druhého paměťového obvodu 20a, zrušení vodivosti prvního součinného obvodu 11a již neplatí a cívka 10a je opět připojena přes první součinný obvod 11a ke skupinovému řídicímu systému a normální chod je tak obnoven.

Během činnosti řídicího systému V2 jednotky je např. v důsledku závady v chodu sprádací jednotky 4n ze skupiny NO. n zachycen indikační signál B z detektorů 17n přetrhu příze v paměťovém obvodu 18n. Tento paměťový obvod vyšle výstupní signál C, ale signál G, vyslaný koncovkou X řídicího systému V2 jednotky, je přiveden jako hradicí signál do pátého součinného obvodu 14n, čímž je zrušena vodivost tohoto obvodu. Na druhé straně šestý součinný obvod 15n, který je připojen paralelně k pátému součinnému obvodu 14n, vede, protože jeho podmínka vodivosti byla stanovena signálem G, vyslaným z koncovky X, a výstupním signálem C paměťového obvodu 18m. Třetí paměťový obvod 19n rovněž pracuje a zachycuje indikační signál C z detektorů 17n přetrhu příze a spolu s jedním z výstupních signálů je přiveden spouštěcí signál L k vypínacímu systému V3, a simultánně je zrušena vstupní podmínka prvního součinného obvodu 11n hradicím signálem E (výstupní signál C paměťového obvodu 18n) a operační podmínka třetího součinného obvodu 13n je stanovena výstupním signálem třetího paměťového obvodu 19n a povelovým signálem T vypínacího systému V3, přičemž vyřazovací signál M je přiveden k sprádací jed-

notce 4n, a tak je tato jednotka vyřazena z chodu.

Po odstranění závady v chodu sprádací jednotky 4a ze skupiny NO. 1 řídicí systém jednotky dokončí svoji přípravu na další operaci a nulovací signál P je vyslán třetím paměťovým obvodem 19a koncovkou Z povelového obvodu (na obr. neuvedeno). Třetí součinný obvod 13a je vyřazen nulovacím signálem P a sprádací jednotka 4a je oddělena od vypínacího systému a připojena k řídicímu systému V2 jednotky, a jak bylo popsáno dříve, probíhá postupné řízení sprádací jednotky 4a, načež konečně je tato sprádací jednotka připojena ke skupinovému řídicímu systému V1 a tím je obnoven její normální chod.

I v případě závady v chodu u mnohonásobných sprádacích jednotek vytvářejí detektory a paměťové obvody výstupní signály, dokud závady v chodu nejsou odstraněny, a vyřazují sprádací jednotky z chodu, řídí postupné ovládání řídicího systému jednotky a konečně celé sprádací jednotky zařazují opět do chodu.

Z předchozího podrobného popisu je zřejmé, že tento vynález poskytuje následující výhody.

První výhodou je, že tvoří ústřední řídicí systém pro bezvřetenový sprádací stroj skládající se z mnohonásobných sprádacích jednotek, v nichž je řada sprádacích jednotek simultánně řízena řídicími systémy jedné sady, přičemž každá sprádací jednotka je uspořádána tak, jako by měla vlastní řídicí systémy, a je plynule a spojitě řízena.

Druhou výhodou je, že řízení pomocí ústředního řídicího systému je usnadněno tím, že řídicí systémy jsou rozděleny podle jednotek a jsou podle volacích signálů z těchto jednotek spínány, pořizovací náklady tohoto systému jsou nízké a lze jím dosáhnout optimálního řízení sprádacího stroje.

Třetí výhodou tohoto vynálezu je, že poskytuje zlepšení sprádací kapacity zvýšením sprádací rychlosti stroje.

Čtvrtou výhodou je zlepšení produktivity a plynulý chod, doprovázený bezpečností a lehkostí.

Pátou výhodou je snížení výrobních nákladů vzhledem k lehkému, plynulému a bezpečnému chodu se zvýšenou produktivitou, což znamená snížení pracovních sil na lince.

Druhé příkladové provedení vynálezu je znázorněno na obr. 2, vztahové značky pro jednotlivé části jsou identické se vztahovými značkami z obr. 1, časovací obvody 21a až 21n jsou připojeny k prvním součinným obvodům 18a až 18n a k pátým a šestým součinným obvodům 14a až 14n, 15a až 15n, prohlížeč obvod 5 přepíná sprádací jednotku 4n ze skupiny NO. n a sprádací jednotku 4a ze skupiny NO. 1 a přivádí-

dl přepínací signál postupně k pátým obvodům logického součinu 14a až 14n, společný součinný obvod 6 vytváří výstupní signál v případě, že řídicí systém V2 jednotky není v chodu a přivádí povelový signál k prohlížeckému obvodu 5.

V ústředním řídicím systému podle druhého příkladu provedení podle vynálezu jsou jednotlivé řídicí systémy uspořádány jako v případě prvního provedení pro řízení mnohonásobných sprádacích jednotek, např. skupinový řídicí systém V1, řídicí systém V2 jednotky a vypínací systém V3, jednotky 4a až 4n obsahují poměťové obvody 18a až 18n pro zachycení indikačního signálu z detektoru 17a až 17n přetrhu příze, indikujících závalu v chodu příslušných cívek 10a až 10n, časovací obvody 21a až 21n, které jsou připojeny k paměťovým obvodům 18a až 18n, k prvním, pátým a šestým součinným obvodům 11a až 11n, 14a až 14n, 15a až 15n, prohlížecký obvod 5 pro přepínání sprádací jednotky 4n ze skupiny NO. n a sprádací jednotky 4a ze skupiny NO. 1 a pro přivádění přepínacího signálu k pátým součinným obvodům 14a až 14n, společný součinný obvod 6, vytvářející vstupní signál v případě, že řídicí systém V2 jednotky není v chodu, a přepínací povel pro prohlížecký obvod 5 a ovládací příslušné sprádací jednotky 4a až 4n postupným přepínáním, přičemž uvedené řídicí systémy V1 až V3 jsou rozděleny podle funkce a volacím signálem z příslušné sprádací jednotky jsou spínány a tím jsou systémy příslušné sprádací jednotky řízeny.

Dále bude podrobně popsána funkce druhého příkladového provedení tohoto vynálezu.

Při přivedení spouštěcího povelu do skupinového řídicího systému V1 začne tento systém pracovat a sprádací jednotky 4a až 4n jsou simultánně ovládány příslušným prvním součinným obvodem 11a až 11n sprádacích jednotek 4a až 4n. V případě podtržení vlákna, např. ve sprádací jednotce 4a ze skupiny NO. 1, během chodu sprádacího stroje indikují detektory 17a toto přetržení příze indikačním signálem B, který je zachycen paměťovým obvodem 18a a výstupní signál C z paměťového obvodu 18a tvoří hradicí signál E pro první součinný obvod 11a a operační signál A společné operační jednotky je přerušen a simultánně výstupní signál C paměťového obvodu 18a je přiveden na třetí součinný obvod 13a přes šestý součinný obvod 15a a jeho podmínka vodivosti je nastavena výstupním signálem C a povelovým signálem T vypínacího systému V3, který je trvale v chodu, a sprádací jednotka 4a je zastavena. Povelový signál T vypínacího systému V3 zruší podmínku vodivosti šestého součinného obvodu 15a výstupem časovacího obvodu 21a pro nastavení nutného času pro zastavení cívky 10a a k přerušení volacího

signálu k třetímu součinnému obvodu 13a, čímž vymizí také povelový signál T.

Na druhé straně výstupní signál Q časovacího obvodu 21a zahradí šestý součinný obvod 15a a simultánně přivede na společný součinný obvod 6 povelový signál. V případě, že řídicí systém V2 jednotky není v chodu, vytvoří společný součinný obvod 6 výstupní signál a přepínací povel je přiveden k prohlížeckému obvodu 5. Prohlížecký obvod 5 postupně přepíná sprádací jednotky od sprádací jednotky 4a ze skupiny NO. 1 do sprádací jednotky 4n ze skupiny NO. n podle přepínacího povelu a přepínací signál je postupně přiváděn k pátému součinnému obvodu 14n sprádací jednotky 4n ze skupiny NO. n od pátého součinného obvodu 14a sprádací jednotky 4a ze skupiny NO. 1. Mezi pátými součinnými obvody 14a až 14n mají některé obvody navozenou podmínku vodivosti, zvláště když výstupní signál Q časovacího obvodu a přepínací signál prohlížeckého obvodu 5 jsou v koincidenci, páté součinné obvody 14a až 14n vydávají výstupní signál U a spouštěcí povel D pro řídicí systém V2 jednotky 2, podmínka vodivosti druhých součinných obvodů 12a až 12n je navozena výstupním signálem U a spouštěcím povelom G z řídicího systému V2 jednotky.

Vzhledem k tomu působí na každou cívku předem určené postupné řízení řídicího systému V2 jednotky. Výstupní signál G z koncovky X zavádí hradicí signál do společného součinného obvodu 6 spuštěním řídicího systému V2 jednotky a chod prohlížeckého obvodu 5 je zastaven.

Ve sprádací jednotce 4a se při skončení předepsaného postupného řízení vysílá zastavovací povel H z koncovky Y řídicího systému V2 jednotky do paměťového obvodu 18a až 18n a v tomto bodě, je-li navázání cívky skončeno, není na výstupu paměťového obvodu 18a až 18n žádný signál.

Vzhledem k tomu již neexistuje výstupní signál Q časovacích obvodů 21a až 21n a výstupní signál U pátého součinného obvodu 14a až 14n a tak sprádací jednotka je oddělena od řídicího systému V2 jednotky a ve stejném okamžiku je spojena se skupinovým řídicím systémem V1 a vstupuje do paralelního chodu spolu s ostatními sprádacími jednotkami.

V prvním a druhém příkladu provedení podle vynálezu jsou řídicí systémy rozděleny do tří funkčních skupin, jako skupinový řídicí systém, řídicí systém jednotky a vypínací systém, podle potřeby je však možno rozdělit řídicí systémy do menších skupin, např. systémy pro provádění spouštěcích funkcí a systémy pouze pro spojitě operační funkce, systémy pro indikaci závad a zastavení. Stručně řečeno řadu sprádacích jednotek lze řídit jednou sadou řídicích systémů, rozdělených podle řídicích funkcí, společných příslušné spráda-

cí jednotce při chodu bezvřetenového sprádacího stroje, opatřeného několika skupinami sprádacích jednotek.

Jak je zřejmé ze shora uvedeného popisu, lze i u druhého příkladového provedení nalézt uvedené výhody v pořadí od první do páté včetně.

Pokud jde o šestou výhodu, představuje vynález pozitivní operační řízení sprádacího stroje jednoduchými prostředky, při němž jsou všechny sprádací jednotky postupně přepínány prohlížecím obvodem, přepínací

signál a indikační signál, indikující závalu v chodu je v koincidenční a tyto signály způsobí zapojení skupinového řídicího systému, řídicího systému jednotky a vypínacího systému pro řízení sprádací jednotky.

Jak bylo popsáno dříve, není vynález omezen na příkladové provedení, nýbrž lze v konstrukci obvodů a v jejich zapojení vycházet z nejvhodnějších alternativ a řešení může obsahovat odchylky a úpravy respektující technický rozsah vynálezu.

## PŘEDMĚT VYNÁLEZU

1. Ústřední řídicí systém pro výběrové řízení jednotlivých sprádacích jednotek stroje pro předení s otevřeným koncem, obsahující detektory přetrhu příze, jednotlivě sdružené se sprádacími jednotkami, z nichž každý generuje signál v případě poruchového stavu příslušné sdružené sprádací jednotky, zahrnujícího přetrh příze, skupinový řídicí systém pro současný provoz sprádacích jednotek společným způsobem činnosti, řídicí systém jednotky, který je uváděn v činnost v rámci odezvy na signál detektoru přetrhu příze, sdruženého se sprádací jednotkou ve stavu poruchy, ve smyslu řízení určité porouchané sprádací jednotky odděleně od zbývajících sprádacích jednotek, dokud se porouchaná sprádací jednotka nevrátí do normálního stavu, vypínací systém, který je uváděn v činnost signály, současně generovanými detektory přetrhu příze, sdruženými s dvěma nebo více sprádacími jednotkami, ve smyslu udržování porouchaných sprádacích jednotek v klidovém stavu s výjimkou sprádací jednotky, řízené skupinovým řídicím systémem, a řídicí obvody, jednotlivě spojené se sprádacími jednotkami, vyznačený tím, že každý z řídicích obvodů obsahuje první součinnový obvod (11a, 11b), jehož jeden vstup je spojen s výstupem skupinového řídicího systému (V1), druhý součinnový obvod (12a až 12n), jehož jeden vstup je spojen s nastavovacím výstupem (X) řídicího systému (V2) jednotky, třetí součinnový obvod (13a až 13n), jehož jeden vstup je spojen s výstupem vypínacího systému (V3), paměťový obvod (18a až 18n), jehož nastavovací vstup je spojen s detektorem (17a až 17n) přetrhu příze sdružené sprádací jednotky, obnovovací vstup a výstup jsou spojeny s druhým vstupem prvního součinnového obvodu (11a až 11n) prostřednictvím invertoru nebo negačního obvodu.

2. Ústřední řídicí systém podle bodu 1, vyznačený tím, že každý z řídicích obvodů dále obsahuje čtvrtý součinnový obvod (16a až 16n), jehož jeden vstup je spojen s obnovovacím výstupem (X) řídicího systému (V2) jednotky a výstup je spojen s obno-

vovacím vstupem paměťového obvodu (18a až 18n), pátý součinnový obvod (14a až 14n), jehož první vstup je spojen s nastavovacím výstupem (X) řídicího systému (V2) jednotky prostřednictvím invertoru a druhý vstup je spojen s výstupem paměťového obvodu (18a až 18n), šestý součinnový obvod (15a až 15n), jehož jeden vstup je spojen s nastavovacím výstupem (X) řídicího systému (V2) jednotky a druhý vstup je spojen s výstupem paměťového obvodu (18a až 18n), druhý paměťový obvod (20a až 20n), jehož nastavovací vstup je spojen s výstupem pátého součinnového obvodu (14a až 14n), obnovovací vstup je spojen s výstupem čtvrtého součinnového obvodu (16a až 16n) a výstup je spojen se vstupem řídicího systému (V2) jednotky a s druhým vstupem druhého a čtvrtého součinnového obvodu (12a až 12n, 16a až 16n), a třetí paměťový obvod (19a až 19n), jehož nastavovací vstup je spojen s výstupem šestého součinnového obvodu (15a až 15n) a výstup je spojen se vstupem vypínacího systému (V3), s druhým vstupem třetího součinnového obvodu (13a až 13n) a prostřednictvím invertoru se třetím vstupem pátého součinnového obvodu (14a až 14n).

3. Ústřední řídicí systém podle bodu 1, vyznačený tím, že jednotlivé obnovovací vstupy paměťových obvodů (18 až 18n) jsou společně spojeny s obnovovacím výstupem (4) řídicího systému (V2) jednotky, přičemž každý z řídicích obvodů dále obsahuje časovací obvod (21a až 21n), jehož vstup je spojen s výstupem každého paměťového obvodu (18a až 18n), čtvrtý součinnový obvod (14a až 14n), jehož jeden vstup je spojen s výstupem časovacího obvodu (21a až 21n) a jeden vstup je spojen s výstupem řídicího systému (V2) jednotky, a dále s druhým vstupem druhého součinnového obvodu (12a až 12n), a pátý součinnový obvod (15a až 15n), jehož jeden vstup je spojen s výstupem paměťového obvodu (18a až 18n) a druhý vstup s výstupem časovacího obvodu (21a až 21n) prostřednictvím invertoru a jehož výstup je spojen s druhým vstupem třetího součinnového obvodu (13a

až 13n), přičemž řídicí obvody jsou připojeny prostřednictvím společného součinného obvodu (6) k prohlížecímu obvodu (5) pro snímání sprádacích jednotek a zjišťování sprádací jednotky, pro níž je vysílán signál z příslušného detektoru (17a až 17n) přetrhu příze, přičemž prohlížecí obvod (5) je opatřen obnovovacím vstupem (R), spojeným s výstupem společného součinného obvodu (6), a větším počtem nastavova-

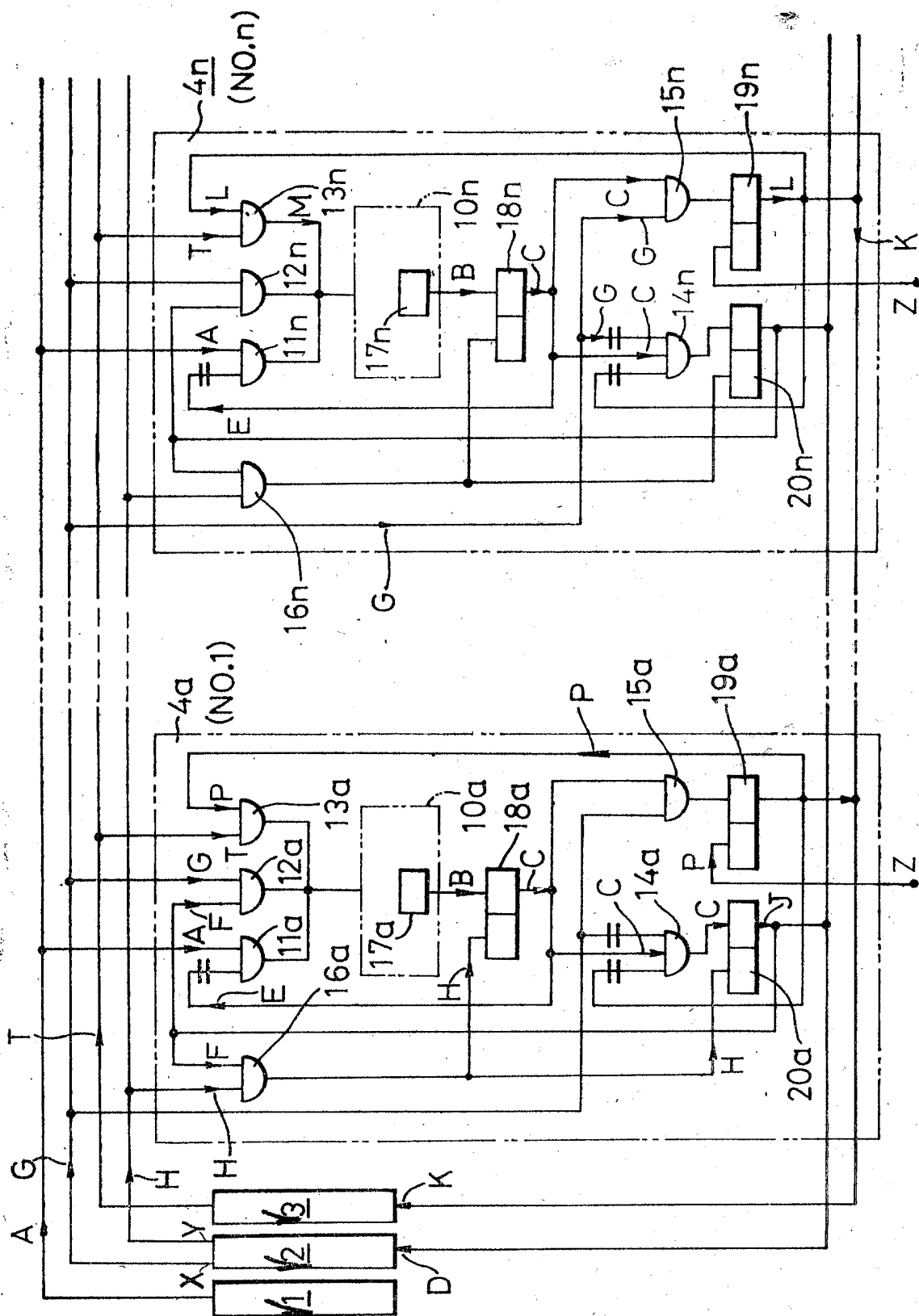
vacích výstupů (S), které jsou jednotlivě spojeny s druhými vstupy čtvrtého součinného obvodu (14a až 14n), zatímco jeden vstup společného součinného obvodu je spojen s nastavovacím výstupem (X) řídicího systému jednotky prostřednictvím invertoru a druhý vstup je spojen s odpovídajícími výstupy časovacích obvodů (21a až 21n) jednotlivých řídicích obvodů.

---

2 listy výkresů

---

Obr. 1



Obr. 2

