



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.

H01J 37/32 (2006.01)*H03H 17/06* (2006.01)

(45) 공고일자

2007년07월13일

(11) 등록번호

10-0738990

(24) 등록일자

2007년07월06일

(21) 출원번호	10-2004-7016541	(65) 공개번호	10-2005-0039751
(22) 출원일자	2004년10월15일	(43) 공개일자	2005년04월29일
심사청구일자	2005년03월11일		
번역문 제출일자	2004년10월15일		
(86) 국제출원번호	PCT/US2003/011266	(87) 국제공개번호	WO 2004/008502
국제출원일자	2003년04월14일	국제공개일자	2004년01월22일

(30) 우선권주장 10/192,196 2002년07월10일 미국(US)

(73) 특허권자 이엔아이 테크놀로지, 인코포레이티드
미국, 뉴욕 14623, 로체스터, 하이파워 로드 100(72) 발명자 코우무, 레이비드, 제이
미합중국 14580 뉴욕 웨스터 위커톤 레인 1031키르크, 미셸, 엘
미합중국 14469 뉴욕 블룸필드 밥티스트 힐 로드 7474(74) 대리인 김수진
윤의섭(56) 선행기술조사문현
US6046594**심사관 : 조기덕**

전체 청구항 수 : 총 22 항

(54) 플라즈마 알에프 소스의 계측을 위한 다중속도 처리시스템 및 방법**(57) 요약**

본 발명에 따르면, RF 제너레이터는 RF 플라즈마 시스템에서의 사용을 위해 제공된다. RF 제너레이터는 동조주파수에서 RF 전력 신호를 발생시키도록 조작가능한 전원; RF 전력 신호를 잡도록 개조되고 RF 전력 신호를 나타내는 아날로그 신호 대표를 발생시킬 수 있도록 조작가능한 센서 유닛, 여기에서 아날로그 신호는 주요주파수와 복수의 장해 주파수 성분을 포함하며; 센서 유닛으로부터 아날로그 신호를 수신하고, 주요주파수를 통과시키고 장해 주파수 성분들은 저지하는 소정의 대역폭내에서 아날로그 신호의 대역을 제한하도록 개조된 센서 신호 처리 유닛을 포함한다. 센서 신호 처리 유닛은 바람직하게는 디지털 도메인으로 실행된다.

발명의 더 완전한 이해를 위해서, 이의 대상물과, 효과에 대하여 이하의 명세서와 대응되는 도면을 참고하도록 한다.

대표도

도 1

특허청구의 범위**청구항 1.**

RF 플라즈마 시스템의 RF 제너레이터에 있어서,

가변 주파수 범위내의 동조주파수에서 RF 전력 신호를 발생시키도록 조작가능한 전원;

상기 RF 전력 신호를 감지하도록 개조되고, 상기 전원의 동조주파수와 관련된 주요주파수 성분을 가지는 상기 RF 전력 신호를 나타내는 아날로그 신호를 발생시킬 수 있도록 조작가능한 센서 유닛; 및

상기 센서 유닛으로부터 상기 아날로그 신호를 수신하고, 다중속도 신호 처리(multirate signal processing)를 이용하여 주요주파수 성분은 통과시키고 장해 주파수 성분은 저지하도록 조정가능한 소정 대역폭 내에서 아날로그 신호의 대역을 제한하도록 개조된 센서 신호 처리 유닛;을 포함하여 구성되는 것을 특징으로 하는 RF 제너레이터.

청구항 2.

제 1 항에 있어서,

상기 아날로그 신호는 기본 주파수 성분과 복수의 스펜리어스 주파수 성분을 가져, 상기 신호 처리 유닛의 소정 대역폭이 기본 주파수 성분을 통과시키고 복수의 스펜리어스 주파수 성분은 여과시키도록 조정가능한 것을 특징으로 하는 RF 제너레이터.

청구항 3.

제 1 항에 있어서,

상기 센서 신호 처리 유닛의 소정 대역폭은 전원의 동조주파수를 추적하는 것을 특징으로 하는 RF 제너레이터.

청구항 4.

제 1 항에 있어서,

상기 센서 신호 처리 유닛은,

상기 센서 유닛으로부터 상기 아날로그 신호를 받고 상기 아날로그 신호를 디지털 전력 신호로 변환시키도록 만들어진 A/D 컨버터 페어; 및

상기 A/D 컨버터 페어로부터 상기 디지털 전력 신호를 받고 RF 제너레이터에 의해 발생된 RF 전력 신호를 추적하는 상기 디지털 전력 신호로부터 디지털 컨트롤 신호를 끌어내어 작동가능하도록 만들어진 디지털 신호 처리기를 더 포함하는 것을 특징으로 하는 RF 제너레이터.

청구항 5.

제 4 항에 있어서,

상기 센서 유닛은, RF 선전압(line voltage)을 표시하는 아날로그 전압 신호와 RF 선전류(line current)를 표시하는 아날로그 전류 신호를 발생시킴으로써, 상기 A/D 컨버터 페어가 상기 아날로그 전압 신호를 디지털 전압 신호로, 상기 아날로그 전류 신호를 디지털 전류 신호로 변환시키도록 하는 것을 특징으로 하는 RF 제너레이터.

청구항 6.

제 5 항에 있어서,

상기 디지털 신호 처리기는 각각의 상기 디지털 전압 신호와 상기 디지털 전류 신호에 대한 아이채널 신호와 큐채널 신호를 발생시키는 것을 특징으로 하는 RF 제너레이터.

청구항 7.

제 4 항에 있어서,

상기 디지털 신호 처리기는,

디지털 혼합 신호를 발생시키도록 조작가능한 디지털 주파수 합성기;

1차 디지털 전력 신호를 처리하기 위한 1차 처리 컴포넌트;

2차 디지털 전력 신호를 처리하기 위하여 2차 처리 컴포넌트를 더 포함함으로써, 각 처리 컴포넌트는,

상기 디지털 혼합 신호와 상기 디지털 전력 신호 중 하나를 수신하고 상기 디지털 혼합 신호와 하나의 상기 디지털 전력 신호를 결합하여 복소좌표 신호를 형성하여 조작가능하도록 만들어진 디지털 콤플렉스 혼합기; 상기 복소좌표 신호를 받고 상기 복소좌표 신호의 데이터 비율을 감소시켜 작동가능하도록 만들어진 데시메이션 모듈; 및 상기 데시메이션 모듈로부터 상기 하단의 변환된 복소좌표 신호를 수신하고 상기 하단의 변환된 복소좌표 신호에 반응하는 주파수를 형성하도록 만들어진 저역통과필터를 포함하는 것을 특징으로 하는 RF 제너레이터.

청구항 8.

제 7 항에 있어서,

상기 데시메이션 모듈은 캐스캐이드 인테그레이터 콤 필터로 부가하여 정의된 것을 특징으로 하는 RF 제너레이터.

청구항 9.

제 7 항에 있어서,

상기 디지털 주파수 합성기의 디지털 혼합 신호들은 상기 전원의 동조주파수와 관련되어 있는 것을 특징으로 하는 RF 제너레이터.

청구항 10.

제 5 항에 있어서,

상기 디지털 신호 처리기는 FPGA에서 적어도 부분적으로 실행되는 것을 특징으로 하는 RF 제너레이터.

청구항 11.

플라즈마 챔버;

RF 신호를 플라즈마 챔버로 보내는 RF 제너레이터; 및

RF 제너레이터와 플라즈마 챔버 사이의 임피던스를 매치시키기 위해 RF 제너레이터와 플라즈마 챔버 사이에 배치한 정합 네트워크;를 포함하고,

상기 RF 제너레이터는,

가변 주파수 범위내의 동조주파수에서 RF 전력 신호를 발생시키도록 작동가능한 가변 전원;

상기 RF 전력 신호를 감지하고, 상기 RF 전력신호를 나타내는, 기본 주파수 성분과 복수의 장해 주파수 성분을 가지는 아날로그 신호를 발생시키도록 만들어진 센서 유닛; 및

상기 센서 유닛으로부터 상기 아날로그 신호를 수신하고, 다중속도 신호 처리(multirate signal processing)를 이용하여 기본주파수 성분은 통과시키고 장해 주파수 성분은 저지하도록 조정가능한 소정 대역폭 내에서 아날로그 신호의 대역을 제한하도록 개조된 센서 신호 처리 유닛;을 더 포함하는 것을 특징으로 하는 RF 플라즈마 시스템.

청구항 12.

RF 플라즈마 시스템의 RF 제너레이터에 있어서,

1차 고정주파수에서 RF 전력 신호를 발생시키도록 작동가능한 1차 전원;

2차 고정주파수에서 RF 전력 신호를 발생시키도록 작동가능한 2차 전원;

상기 1차와 2차 전원 중 어느 하나에 의해 발생된 상기 RF 전력 신호를 잡고 상기 RF 전력 신호를 나타내며, 전원의 고정 주파수에 관련된 주요주파수와 복수의 장해 주파수 성분을 가지는 아날로그 신호를 발생시키도록 작동가능하도록 만들어 진 센서 유닛; 및

디지털 도메인으로 실행되며, 상기 센서 유닛으로부터 상기 아날로그 신호를 받고 주요주파수는 통과시키고 장해 주파수 성분은 저지하는 소정 대역폭 내에서 상기 아날로그 신호의 대역을 제한하도록 만들어진 센서 신호 처리 유닛을 포함하는 것을 특징으로 하는 RF 제너레이터.

청구항 13.

제 12 항에 있어서,

복수의 스포리어스 주파수 성분의 적어도 몇몇은 1차와 2차 전원의 RF 전원 신호의 상호변조에 의해 야기된 성분인 것을 특징으로 하는 RF 제너레이터.

청구항 14.

제 12 항에 있어서,

상기 센서 신호 처리 유닛은,

상기 센서 유닛으로부터 상기 아날로그 신호를 수신하고 상기 아날로그 신호를 디지털 전력 신호로 변환시키도록 작동가능하게 만들어진 A/D 컨버터 페어; 및

상기 A/D 컨버터 페어로부터 상기 디지털 전력 신호를 받고 RF 제너레이터에 의해 발생된 RF 전력 신호를 추적하는 상기 디지털 전력 신호로부터 디지털 컨트롤 신호를 끌어내도록 만들어진 디지털 신호 처리기를 포함하는 것을 특징으로 하는 RF 제너레이터.

청구항 15.

제 14 항에 있어서,

상기 센서 유닛은 RF 선전압을 나타내는 아날로그 전압 신호와 RF 선전류를 나타내는 아날로그 전류 신호를 발생시킴으로써, 상기 A/D 컨버터 페어가 상기 아날로그 전압 신호를 디지털 전압 신호로, 상기 아날로그 전류 신호를 디지털 전류 신호로 변환시키는 것을 특징으로 하는 RF 제너레이터.

청구항 16.

제 15 항에 있어서,

상기 디지털 신호 처리기는 각각의 상기 디지털 전압 신호와 상기 디지털 전류 신호에 대한 아이채널 신호와 큐채널 신호를 발생시키는 것을 특징으로 하는 RF 제너레이터.

청구항 17.

제 14 항에 있어서,

상기 디지털 신호 처리기는,

디지털 혼합 신호를 발생시키도록 조작가능한 디지털 주파수 합성기;

1차 디지털 전력 신호를 처리하기 위한 1차 처리 컴포넌트;

2차 디지털 전력 신호를 처리하기 위한 2차 처리 컴포넌트를 더 포함하며, 각 처리 컴포넌트는,

상기 디지털 혼합 신호와 상기 디지털 전력 신호 중 하나를 받고 상기 디지털 혼합 신호와 상기 하나의 디지털 전력 신호를 결합하여 복소좌표 신호를 형성하여 조작가능하도록 만들어진 디지털 콤플렉스 혼합기;

상기 복소좌표 신호를 받고 상기 복소좌표 신호의 데이터 비율을 감소시켜 작동가능하도록 만들어진 데시메이션 모듈; 및

상기 데시메이션 모듈로부터 상기 하단의 변환된 복소좌표 신호를 받고 상기 하단의 변환된 복소좌표 신호에 반응하는 주파수를 형성하도록 만들어진 저역통과필터;를 포함하는 것을 특징으로 하는 RF 제너레이터.

청구항 18.

제 17 항에 있어서,

상기 데시메이션 모듈은 더 캐스캐이드 인테그레이터 콤 필터로 더 부가하여 정의되는 것을 특징으로 하는 RF 제너레이터.

청구항 19.

제 17 항에 있어서,

상기 디지털 주파수 합성기의 상기 디지털 혼합 신호들은 전원의 동조주파수와 관련되어 있는 것을 특징으로 하는 RF 제너레이터.

청구항 20.

제 14 항에 있어서,

상기 디지털 신호 처리기는 FPGA에서 적어도 부분적으로 실행되는 것을 특징으로 하는 RF 제너레이터.

청구항 21.

RF 제너레이터에 의해 발생되는 RF 전력 신호를 추적하는 디지털 컨트롤 신호를 발생시키는 방법에 있어서,

RF 제너레이터에 의해 발생된 RF 전력 신호를 나타내고 상기 RF 제너레이터의 동조 주파수와 관련된 주요주파수를 가지는 아날로그 신호를 발생시키는 단계;

상기 아날로그 신호를 디지털 전력 신호로 변환시키는 단계;

주파수 세트포인트와 관련된 디지털 혼합 신호를 발생시키는 단계;

상기 디지털 혼합 신호와 상기 디지털 전력 신호를 결합시켜 디지털 복소좌표 신호를 형성하는 단계;

상기 디지털 복소좌표 신호와 관련된 데이터 비율을 감소시키는 단계; 및

상기 디지털 복소좌표 신호에 반응하는 주파수를 형성하고, RF 제너레이터에 의해 발생된 RF 전력 신호를 추적하는 디지털 컨트롤 신호를 유도시키는 단계를 포함하는 것을 특징으로 하는 디지털 컨트롤 신호를 발생시키는 방법.

청구항 22.

제 21 항에 있어서,

상기 디지털 혼합 신호를 발생시키는 단계는 상기 RF 제너레이터의 동조 주파수와 관련된 주파수 세트포인트를 더 포함하는 것을 특징으로 하는 방법.

명세서

기술분야

본 발명은 가변 동조형 주파수 소스를 가지는 RF 플라즈마 시스템에 관한 것이며, 더욱 상세하게는 RF 제너레이터의 동조 주파수를 추적하고 효과적으로 불필요한 주파수 성분을 제거하는 다중속도 신호 처리 기술에 관한 것이다.

배경기술

반도체 산업에서, 플라즈마 에칭은 반도체 회로의 제조의 필수불가결한 부분이 되어왔다. 사실, 에처는 상대적으로 쇠선의 수직단이 필요할 때 반도체 처리에서 빈번하게 사용된다. 예를 들어, MOS 트랜지스터의 폴리실리콘 게이트를 에칭할 때, 폴리실리콘을 언더커팅하는 것은 트랜지스터의 작동에 악영향을 준다. 언더커팅은 액체 에칭 방법이 사용될 때 주로 발생한다. 결과적으로, 플라즈마 에칭 같은 다른 에칭기술들이 전개되었다. 플라즈마 에칭은, 전기장에 의해 가속화된 이온들을 사용하는데, 이는 수평으로 노출된 표면에만 에칭하려는 경향이 있어 언더커팅을 피하게 된다.

효과적으로 플라즈마 에칭 처리를 수행하기 위하여(어떤 다른 플라즈마 처리와 같이), 플라즈마 챔버에 전달되는 전력을 정확하게 컨트롤하는 것이 더욱 바람직하다. 그 전력을 컨트롤하기 위한 엄격한 조건은 에칭 처리의 복잡성이 증가함에 따라 발전하고 있다. 결론적으로, 다양한 컨트롤 기술은 플라즈마 챔버에 실질적으로 전달되는 전력을 모니터하기 위해 수행되는 것이다.

종래의 컨트롤 방법은 여러가지 이유로 플라즈마 처리의 더욱 더 엄격한 허용 조건들을 충족시킬 수 없었다. 한 가지 특별한 이유로는 플라즈마 챔버로 전달되는 RF 전력이 대체로 대응하는 고조파톤 뿐만 아니라 다양한 기본 주파수를 포함하고 있다는 것이다. 예를 들어, 플라즈마 챔버에 적용되는 전압은 2 메가헤르츠와 27 메가헤르츠에서 기본 주파수를 가지며, 여기에서 2 메가헤르츠의 신호는 4, 6, 8 등의 메가헤르츠의 고조파를 포함한다. 게다가, 27 메가헤르츠 신호는 25, 23 메가헤르츠의 상호 변조 기생 신호를 포함할 수 있다. 이는 중요한 점인데, 왜냐하면, 전원에 의해 전달되는 에너지량의 파악이 고조파들(harmonic tones)이나 상호 변조 기생신호들로 인해 왜곡될 수 있고, 따라서 정확한 측정을 위하여 이를 주파수들을 제한하거나 제거시킬 필요가 있기 때문이다. 다중속도 처리(multirate processing)는 바람직하지 않은 주파수 성분을 상당히 줄일 수 있는 중요한 프로세싱 이득을 가진다. 프로세싱 이득은 밴드 노이즈로부터의 제거이다. 이는 주요주파수가 입력 신호보다 적은 대역폭을 점유할 때 일어난다.

본 발명은 RF 제너레이터의 동조주파수를 추적하는 다중속도 신호 처리기술을 제공함으로써, 주요주파수로부터 불필요한 주파수 성분들을 효과적으로 제거할 수 있다. 이 방법은 센서와 신호 처리 유닛 사이의 어떤 필터링 구성요소(element)의 설계 사양들을 현저히 완화시킨다. 또한, 이 방법은 정확도를 증가시키고, 소음 범위를 감소시키는 즉시의 이점을 가지고 있다. 이 방법은 또한 다양한 RF 센서에 적용 가능하다.

본 발명은 또한 주파수 가변 동조형 소스를 채택한 RF 플라즈마 시스템에 관한 것이라는 점에서 중요하다. 주파수 가변 동조 시스템에서의 RF 제너레이터는 전력 전송을 최대화시키는 주파수에 맞춘다. 또한, 주파수가 맞춰지면, 계측하고자 하는 대역통과 영역은 주요주파수는 통과시키고 나머지는 저지하도록 동조주파수에 따라 옮겨져야 한다. 본 발명은 명백히 RF 제너레이터의 동조주파수를 추적하는 것이다.

본 발명의 또 다른 이점은 다중 RF 소스를 이용하는 플라즈마 시스템에서 실현된다. 다중 RF 소스에서 상호 변조 기생 신호가 계측 회로의 주파수 대역에 존재하는 것은 흔한 일이다. 고주파 RF 소스의 계측에서 대역폭이 주파수원의 상호 변조 기생 신호보다 클 때 이러한 결과가 생길 것이다. 다중속도 처리 구조는 계측의 정확성을 위해 이를 상호 변조 기생 신호의 효과를 제거하기 위한 대역 신호로부터 현저한 감쇠를 제공한다.

발명의 상세한 설명

본 발명에 따르면, RF 제너레이터는 RF 플라즈마 시스템에서의 사용을 위해 제공된다. RF 제너레이터는 동조주파수에서 RF 전력 신호를 발생시키도록 조작 가능한 전원; RF 전력 신호를 잡도록 개조되고 RF 전력 신호를 나타내는 아날로그 신호 대표를 발생시킬 수 있도록 조작 가능한 센서 유닛, 여기에서 아날로그 신호는 주요주파수와 복수의 장해 주파수 성분을 포함하며; 센서 유닛으로부터 아날로그 신호를 수신하고, 다중속도 신호 처리(multirate signal processing)를 이용하여 주요주파수를 통과시키고 장해 주파수 성분들은 저지하는 소정의 대역폭내에서 아날로그 신호의 대역을 제한하도록 개조된 센서 신호 처리 유닛을 포함한다. 센서 신호 처리 유닛은 바람직하게는 디지털 도메인으로 실행된다.

발명의 더 완전한 이해를 위해서, 이의 대상물과, 효과에 대하여 이하의 명세서와 대응되는 도면을 참고하도록 한다. 대표적인 단일 RF 플라즈마 시스템(10)은 도 1에 도시되어 있다. RF 플라즈마 시스템(10)은 선행기술에서 잘 알려진 대로 RF 제너레이터(12), 정합 네트워크(14)와 플라즈마 챔버(16)로 구성되어 있다. 이하의 설명은 단일 소스 시스템에 관하여 기재하고 있으나, 본 발명의 더 폭넓은 양상이 두 개 이상의 RF 제너레이터를 가지는 RF 시스템에 적용될 수 있다는 것을 쉽게 이해할 수 있을 것이다.

또 RF 제너레이터(12)는 RF 전원(22), RF 센서(24)와 센서 신호 처리 유닛(26)을 포함한다. 작동중에, RF 전원(22)은 정합 네트워크(14)를 통해 플라즈마 챔버(16)로 출력되는 RF 전력 신호를 발생시키도록 조작가능하다. 제너레이터의 일차 성분들만이 논의되고 있으나, 다른 알려진 성분들은 제너레이터를 실행하는 것이 필요하다고 이해되고 있다.

RF 센서(24)는 RF 전원(22)과 정합 네트워크 사이에서 RF 전원(22)에 의해 출력되는 RF 전력 신호를 잡기 위해 배치된다. RF 센서(24)는 일반적으로 RF 전원(22)에 컨트롤 신호로 차례로 사용되는 RF 전력 신호의 전형인 아날로그 신호를 발생시키도록 조작가능하다. 하나의 대표적인 실시형태로는, RF 센서(24)는 전압 프로브와 전류 프로브로 구성되고, 그에 따른 센서 출력은 RF 선전압(line voltage)과 RF 선전류(line current)를 각각 나타낸다. 대체 실시예로, RF 센서는 방향 센서로서 정의될 수 있는데, 센서 출력은 순방향 전력과 역방향 전력에 해당한다. 또 다른 경우는, RF 센서(24)로부터의 2개의 출력 신호는 바람직하게는 센서 신호 처리 유닛(26)에 입력기능을 한다. 센서 출력은 50 옴(ohm)의 전송선을 통해 센서 신호 처리 유닛(26)으로 연결되어 있다. 양호한 파형 충실도는 선과 종단의 세밀한 임피던스 정합을 통해 유지되며, 장해신호의 양호한 감쇠는 적절한 쉴딩(shielding)과 외부 전자기 장해를 거부하는 구조를 통해 유지된다는 원칙에 의거하여 전송선 선택이 독자적으로 제공된다. 센서 신호 처리가 다소 특정 센서 설정에 의존한다고 하더라도, 본 발명의 센서 신호 처리 방법의 폭넓은 양상이 다른 유형의 센서 설정에도 적용될 수 있음을 즉시 이해할 수 있을 것이다.

본 발명에 따르면, 센서 신호 처리 유닛(26)은 RF 센서로부터 아날로그 신호를 받고 RF 전원(22)에 의해 발생된 RF 신호의 동조주파수를 추적하는 디지털 컨트롤 신호를 출력하기에 적합하다. RF 센서로부터 받은 아날로그 신호에 주요주파수와 복수의 장해 주파수 또는 다른 불필요한 스퓨리어스(spurious) 주파수 성분들이 포함되는 것은 물론이다. 작동 중에, 센서 신호 처리 유닛(26) 대역은 주요주파수는 통과시키고 장해 주파수 성분은 저지하는 소정의 대역폭내에서 아날로그 신호를 제한한다. 주요주파수가 바람직하게는 전력의 동조주파수에서 기본 주파수 성분임에도 불구하고, 주요주파수는 동조주파수와 관련된 다른 주파수 성분을 포함할 수 있다는 것이 예상된다. 조정 가능한 RF 전원의 경우에, 소정 대역폭은 하기에서 부가하여 설명되는 것처럼 주요주파수를 통과시키는 데 적합하다. 센서 신호 처리 유닛(26)이 로컬이거나 RF 센서(24)로부터 떨어져 위치할 수 있다고 생각할 수 있다.

도 2는 대표적인 하드웨어 구조(30)가 센서 처리 유닛(26)을 이행하는 것을 설명하는 것이다. 각 센서 출력은 안티-앨리어싱 필터(anti-aliasing filter, 32)에 의해 초기에 여과된다. 안티-앨리어싱 필터의 목적은 신호의 주요주파수를 대역한계시키는 것이다. 필터의 최소 대역폭은 전형적으로 RF 소스의 작동 주파수 대역과 같다. 필터에 앞서 센서 출력 신호의 감쇠가 출력 신호의 진폭에 따라 필요할 수 있는데; 한편, 이들 안티-앨리어싱 필터(32)의 설계 사양은 대역 한계가 데시메이션(decimation) 과정 동안 수행되기 때문에 중요하지 않다.

각 안티-앨리어싱 필터(32)는 차례로 고속 아날로그 디지탈(analog-to-digital,A/D) 컨버터 페어(34)에 차례로 결합되어 있다. A/D 컨버터(34)는 각 필터로부터 각 신호 출력을 동시에 샘플링 함으로써 페어(pair)로 작동한다. 그런 다음 A/D 컨버터 페어(34)는 아날로그 입력 신호를 대응하는 디지털 전력 신호로 변환시킨다. 입력 신호의 스펙트럼 내용은 나이퀴스트(nyquist) 범위($1/2$ 샘플링 비율)내 또는 그 이상의 안티-앨리어싱 필터의 통과대역에서의 주파수를 포함한다. 이는 컨버터들의 대역폭이 샘플링 비율의 이상이기 때문에 이를 수 있는 것이다.

그 이후, A/D 컨버터 페어(34)로부터의 출력은 대규모 집적 회로(LSI)에 맞추어 프로그램 가능한 장치에 결합된다. 대표적인 실시형태로는, FPGA(field programmable gate array, 36)은 A/D 컨버터 페어(34)에 의해 디지털 신호 출력을 받는다. FPGA의 일차 목적은 디지털 신호 처리(38)에 의해 처리할 수 있는 데이터 속도로 A/D 컨버터 페어(34)의 샘플링 비율을 감소시키는 것이다. 신호 처리 유닛이 플라즈마 RF 제너레이터의 제어 루프(control loop)에 있어서 상당한 그룹 딜레이(group delay)을 초래하지 않는다는 것은 중요하다. 그러므로, 데시메이션 팩터의 기본은 제어 루프에 대한 최적의 그룹 딜레이와 센서 측정의 정확도에 대한 적절한 대역 한계를 제공하는 것이다.

바람직한 실시형태로는, 센서 신호 처리 유닛(26)은 도 3에 도시된 바대로 주요주파수로부터 불필요한 주파수 성분의 효과적인 제거를 이를 수 있는 다중속도 신호 처리 기술을 채택한다. 예를 들어, 2개 이상의 소스를 가진 RF 제너레이터의 경우에, 센서 신호 처리 유닛(26)의 대역폭은 2가지 전원중 하나와 관련된 주요주파수를 통과시키고 2개의 전원으로부터 전력 신호의 상호 변조에 의해 야기된 스牖리어스 주파수 성분을 여과시키도록 디자인될 수 있다. 다중속도 신호 처리는 바람직하게는 디지털 주파수 합성기(42), 한 쌍의 디지털 혼합 모듈(44), 한 쌍의 데시메이션 모듈(46), 한 쌍의 저역통과필터(48)를 사용하여 디지털 도메인으로 실행된다.

A/D 컨버터 페어(34)로부터 얻어진 디지털 신호들은 한 쌍의 디지털 혼합 모듈(44)에 적용된다. 또한, 각 디지털 혼합 모듈(44)은 디지털 주파수 합성기(42)로부터 2개의 입력을 수신한다. 일반적으로, 디지털 주파수 합성기(42)는 디지털 혼합 신호를 발생시킨다. 특히, 디지털 주파수 합성기는 주파수 세트포인트의 사인과 코사인 곡선의 전형을 만들어 내는데, 여

기에서 주파수 세트 포인트는 주요주파수와 관련되어 있다. 한 실시형태로는, 주파수 세트포인트는 RF 전원을 작동시키는 주파수 전원으로부터 받은 주파수 오프셋(frequency offset)이다. 그와 같이, 주파수를 추적하는 기술은 간접성이다. 다른 간접 주파수를 추적하는 기술은 다양한 자율주파수(autonomous frequency) 추적 기술과 같이 본 발명의 범위내에 있는 것은 물론이다.

각 디지털 혼합 모듈(44)은 디지털 주파수 합성기(42)로부터 받은 디지털 혼합 신호와 A/D 컨버터 페어(34)로부터 받은 디지털 전력 신호와 결합하도록 작동가능하다. 그렇게 하기 위하여, 각 디지털 혼합 모듈은 2개의 디지털 계산기를 포함한다. 또한, 디지털 혼합 모듈(44)은 A/D 컨버터 페어(34)와 같은 샘플링 비율에서 작동한다. 각 디지털 혼합 모듈(44)로부터 얻은 결과는 샘플화된 입력 신호와 디지털 주파수 합성기로 제공된 신호에 포함된 주파수의 합과 차이로 구성된 스펙트럼이다.

샘플링 비율(sample rate)에서 처리가능한 데이터 비율로의 전이(translation)는 데시메이션 모듈(46)에서 일어난다. 데시메이션은 잘 알려진 대로 신호의 데이터 비율을 감소시키는 과정을 말한다. 종래의 데시메이션 구조는 도 4에 도시되어 있다. 이는 데시메이션에 받아들여질 수 있는 방법이나, 이 구조는 수행하기 어려운 다양한 제약을 구현시킨다. 이들 제약들은 고속 멀티플라이어(multiplier)의 수가 저역통과필터의 차수와 동일한 점, 필터 계수에 대한 저장 필요조건 및 로컬 타이밍이 저역통과필터의 수행을 위해 중요하다는 점이다.

대체의 데시메이션 구조가 도 5에 도시되어 있다. 특히, 데시메이션은 캐스캐이드 인테그레이터 콤(cascade integrator comb, CIC)필터(40)를 통해 이를 수 있다. CIC 필터의 주파수 응답은 설계변수 K, N 및 R에 의존한다. K는 필터에 맞는 단계의 수를 생성시킨다. 상기 필터는 바람직하게는 주어진 K에서 K 적분기(integrator) 단계와 K 콤 필터(comb filter) 단계가 있는 것과 같이 대칭적이다. N은 콤 필터의 피드백에 있어서 지연요소이다. R은 데시메이션 팩터이다. 주어진 R에서, 샘플링 비율은 (샘플링비율/R)의 데이터 비율로 감소된다. 도시하기 위한 목적으로, 5차 CIC 필터의 다양한 데시메이션 팩터에 대한 주파수 응답의 플롯이 도 6에 나타나 있으며, 여기에서 지연 요소(delay element) N은 1번으로 나타나 있다. 데시메이션 팩터(decimation factor)가 증가함에 따라, 데이터 비율은 비례적으로 감소하며 대역 한계는 증가된다. 그 기술 분야에 속한 사람은 다른 데시메이션 구조(예를 들면, 다상 분해)가 역시 본 발명의 범위내에 있음을 쉽게 알 수 있을 것이다.

도 3으로 돌아와, 한 쌍의 저역통과필터(48)는 데시메이션 과정에 즉각적으로 수반된다. 저역통과필터는 CIC 필터(40)의 스펙트럼의 출력을 형성하는 기능을 제공한다. 예를 들어, 19탭 반대역 필터(nineteen tap halfband filter)는 이러한 목적으로 사용될 수 있다. 출력은 디지털 전력 신호의 각각에 대한 아이 채널(in-phase) 신호와 큐드레인(quadrature) 신호가 센서 신호 처리 유닛(26)으로 입력되는 것으로 나타난다. 이를 출력 신호가 피알(PR) 전원(22)에 대한 컨트롤 피드백 신호의 역할을 할 수 있다고 쉽게 이해할 수 있을 것이다. 또한, 다른 유형들의 컨트롤 피드백 신호가 이를 출력신호로부터 파생될 수 있다는 것과, 컨트롤 피드백 신호의 유형이 RF 제너레이터(12)에 채택된 센서(24)의 유형에 의존할 수 있다는 점을 쉽게 이해할 수 있을 것이다.

자율주파수 추적의 경우, 주파수 세트포인트는 시간에 관해서 샘플링된 어느 입력 신호의 출력에 대한 도함수를 취함으로써 얻어진다. 이 도함수의 결과는 복소좌표 시스템을 통해 회전 비율을 제공해 준다. 이 비율은 직접적으로 샘플링된 입력 신호에 포함된 주요주파수와 디지털 주파수 합성기 사이의 차이에 대한 데시메이트된 주파수에 비례한다. 상기 주파수가 RF 동조 시스템에서 바뀌기 때문에, 디지털 주파수 합성기의 세트포인트는 CIC 필터의 통과대역에서 주요주파수를 유지하도록 맞추어 진다. 또한 파생된 주파수는 시간에 관하여 어느 하나의 샘플링된 입력 신호의 각 출력에 대한 도함수의 여과된 버전(version)일 수도 있다. 예를 들어, 도함수는 각 출력 신호에 대하여 시간에 관해서 계산되고 나서 선형(평균) 또는 비선형(중앙) 필터에 의해 여과된다.

상기 정의된 신호 처리 방법은 프로그램 가능한 디지털 신호 처리기, 대규모 인테그레이션(integration)에 사용되는 프로그램 가능한 장치 또는 이들의 결합장치에서 실행될 수 있다. LSI 방법은 병렬 처리에 의해 얻어진 속도에 바람직하며; 반면 DSP 방법은 데이터의 변환과 적당한 교정 인자를 적용시키는 데 바람직하다.

요컨대, 본 발명은 센서 신호의 측정에 있어 왜곡을 제거하기 위해 효과적이고 효율적인 좁은 통과대역을 제공하는 것이다. RF 플라즈마 시스템과 관련된 상호 변조 기생 신호와 주위의 소음은 상당히 감쇠되었다. 제시된 실행은 효율적으로 디지털 논리를 사용함으로써 더 작은 소음범위를 이끌어 내었다. 비교되는 아날로그 방법은 종종 컴포넌트(component) 조정 및/또는 다른 컴포넌트들을 요구한다. 또한, 제시된 디지털 실행은 장기의 드리프트를 최소화하고 다른 예에도 쉽게 적용시킬 수 있을 것이다.

본 발명은 현재 바람직한 형태로 기재되었으나, 첨부된 청구의 범위에서 기재된 대로 발명의 취지로부터 벗어나지 않고 수정이 가능한 것은 물론이다.

산업상 이용 가능성

본 발명은 센서 신호의 측정에 있어 왜곡을 제거하기 위해 효과적이고 효율적인 좋은 통과대역을 제공하는 것으로, RF 소스 플라즈마 시스템의 여러 분야에 적용가능하다.

도면의 간단한 설명

도 1은 대표적인 단일 RF 플라즈마 시스템의 도표이고;

도 2는 본 발명에 따른 대표적인 센서 신호 처리 유닛에 사용되는 하드웨어 구조를 나타낸 도표이며;

도 3은 본 발명에 따른 센서 신호 처리 유닛에 사용된 바람직한 신호 처리 기술을 묘사한 블럭도이다.

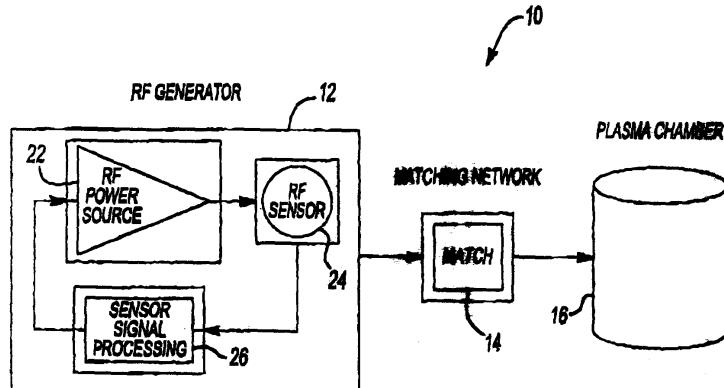
도 4는 센서 신호 처리 유닛내에서 데시메이션 프로세스를 실행하는데 사용될 수 있는 종래의 데시메이터 구조에 대한 블럭도이다.

도 4는 본 발명의 센서 신호 처리 유닛내에서 데시메이션 프로세스를 실행하는데 사용될 수 있는 캐스케이드 인테그레이터 콤필터의 블럭도이다.

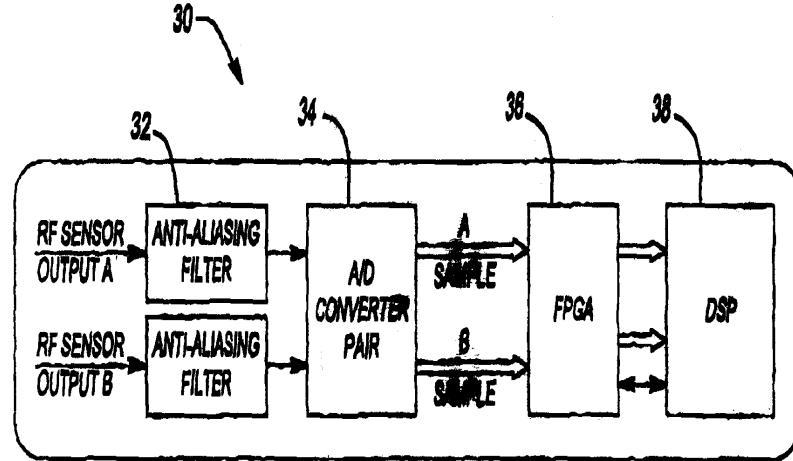
도 5는 다양한 데시메이션 팩터로 사용되는 캐스케이드 인테그레이터 콤필터의 주파수 반응을 나타낸 도표이다.

도면

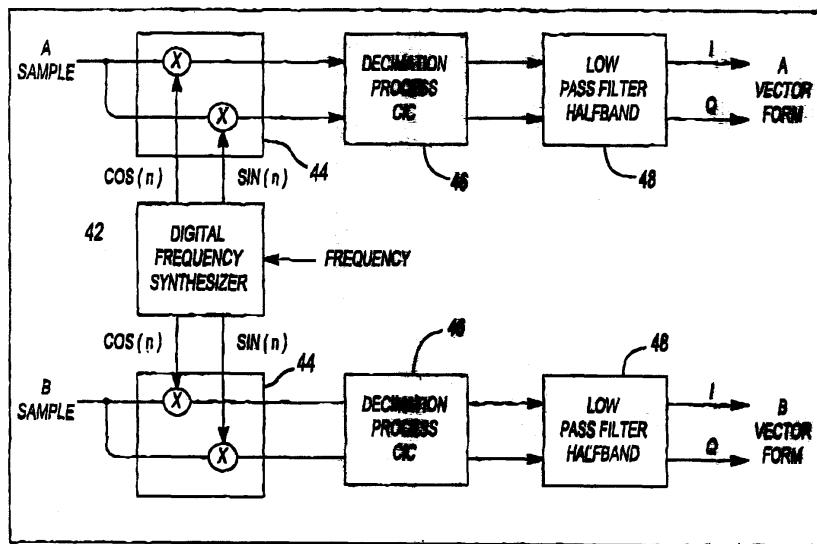
도면1



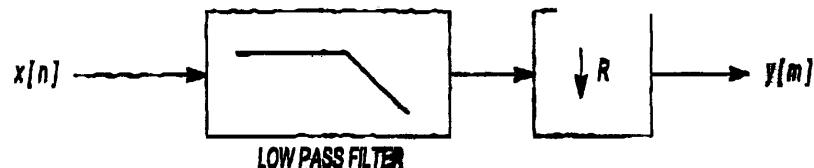
도면2



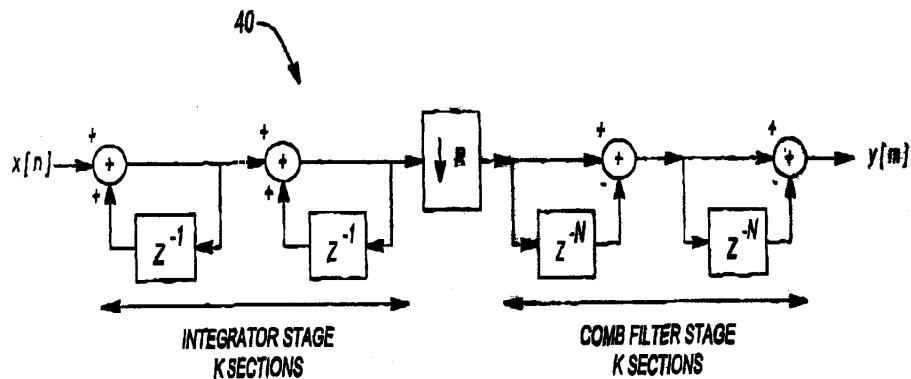
도면3



도면4



도면5



도면6

