

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5546759号
(P5546759)

(45) 発行日 平成26年7月9日(2014.7.9)

(24) 登録日 平成26年5月23日(2014.5.23)

(51) Int. Cl.	F I
HO 1 L 29/872 (2006.01)	HO 1 L 29/48 F
HO 1 L 29/47 (2006.01)	HO 1 L 29/48 P
HO 1 L 21/329 (2006.01)	HO 1 L 29/48 D

請求項の数 13 (全 24 頁)

(21) 出願番号	特願2008-317497 (P2008-317497)	(73) 特許権者	000003207 トヨタ自動車株式会社
(22) 出願日	平成20年12月12日(2008.12.12)		愛知県豊田市トヨタ町1番地
(65) 公開番号	特開2010-62513 (P2010-62513A)	(73) 特許権者	000004260
(43) 公開日	平成22年3月18日(2010.3.18)		株式会社デンソー
審査請求日	平成23年7月4日(2011.7.4)		愛知県刈谷市昭和町1丁目1番地
(31) 優先権主張番号	特願2008-201495 (P2008-201495)	(74) 代理人	110000110 特許業務法人快友国際特許事務所
(32) 優先日	平成20年8月5日(2008.8.5)	(72) 発明者	藤原 広和 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
(33) 優先権主張国	日本国(JP)	(72) 発明者	小西 正樹 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体装置の製造方法であって、

n型の半導体基板にp型半導体領域をその半導体基板の上面の一部に露出するように形成するp型領域形成工程と、

前記半導体基板の上面に露出するn型半導体領域にショットキ接触するショットキ電極を形成する第1電極形成工程と、

前記半導体基板の上面に露出するp型半導体領域にオーミック接触するオーミック電極を、ショットキ電極とは異なる材料によって形成する第2電極形成工程を備え、

前記第1電極形成工程は、前記p型領域形成工程及び前記第2電極形成工程よりも先に実施されることを特徴とする製造方法。

【請求項2】

前記p型領域形成工程では、前記第1電極形成工程で形成したショットキ電極をマスクに用いて、p型不純物の導入を行うことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

前記第1電極形成工程は、前記半導体基板の上面の一部又は全部に前記ショットキ電極を形成する工程と、形成した前記ショットキ電極に前記半導体基板の上面を露出する開口を形成する工程を有し、

前記p型領域形成工程では、前記ショットキ電極に形成した開口を通じて、前記半導体

10

20

基板の上面から p 型不純物の導入を行い、

前記第 2 電極形成工程では、前記ショットキ電極に形成した開口を通じて、前記半導体基板の上面に前記オーミック電極を形成する、

ことを特徴とする請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

半導体装置の製造方法であって、

n 型の半導体基板に p 型半導体領域をその半導体基板の上面の一部に露出するように形成する p 型領域形成工程と、

前記半導体基板の上面に露出する n 型半導体領域にショットキ接触するショットキ電極を形成する第 1 電極形成工程と、

前記半導体基板の上面に露出する p 型半導体領域にオーミック接触するオーミック電極を、ショットキ電極とは異なる材料によって形成する第 2 電極形成工程を備え、

前記第 1 電極形成工程は、前記第 2 電極形成工程よりも先に実施され、

前記 p 型領域形成工程で形成する p 型半導体領域は、p 型不純物を比較的到高濃度に含む第 1 部分領域と、p 型不純物を比較的に低濃度に含む第 2 部分領域を有し、

前記第 1 部分領域は、前記半導体基板の上面に露出するとともに、前記半導体基板の n 型半導体領域から離間しており、

前記第 2 部分領域は、前記第 1 部分領域の周囲に位置するとともに、前記半導体基板の n 型半導体領域に隣接しており、

前記第 1 部分領域は、前記半導体基板内において前記第 2 部分領域によって取り囲まれていることを特徴とする半導体装置の製造方法。

【請求項 5】

前記 p 型領域形成工程は、

前記半導体基板の上面に、p 型半導体領域の形成範囲よりも狭い開口を有するマスクを形成する工程と、

前記マスクの開口を通じて、前記半導体基板に第 1 種類の p 型不純物を導入する工程と、

前記マスクの開口を通じて、前記半導体基板に第 1 種類の p 型不純物よりも拡散係数が高い第 2 種類の p 型不純物を導入する工程と、

前記半導体基板に導入した第 1 種類及び第 2 種類の p 型不純物を熱拡散させる熱処理工程と、

を備えることを特徴とする請求項 4 に記載の半導体装置の製造方法。

【請求項 6】

前記 p 型領域形成工程は、

前記半導体基板の上面に、p 型半導体領域の形成範囲よりも狭い開口を有するマスクを形成する工程と、

前記マスクの開口を通じて、前記半導体基板に p 型不純物を導入する工程と、

前記 p 型不純物の導入後、前記マスクに等方性エッチングを行い、その開口を拡大させる工程と、

前記マスクの拡大後の開口を通じて、前記半導体基板に p 型不純物を導入する工程と、

を備えることを特徴とする請求項 4 に記載の半導体装置の製造方法。

【請求項 7】

半導体装置の製造方法であって、

n 型の半導体基板に p 型半導体領域をその半導体基板の上面の一部に露出するように形成する p 型領域形成工程と、

前記半導体基板の上面に露出する n 型半導体領域にショットキ接触するショットキ電極を形成する第 1 電極形成工程と、

前記半導体基板の上面に露出する p 型半導体領域にオーミック接触するオーミック電極を、ショットキ電極とは異なる材料によって形成する第 2 電極形成工程を備え、

前記第 1 電極形成工程は、前記第 2 電極形成工程よりも先に実施され、

前記 p 型領域形成工程で形成する p 型半導体領域は、p 型不純物を比較的に高濃度を含む第 1 部分領域と、p 型不純物を比較的に低濃度を含む第 2 部分領域を有し、

前記第 1 部分領域は、前記半導体基板の上面に露出するとともに、前記半導体基板の n 型半導体領域から離間しており、

前記第 2 部分領域は、前記第 1 部分領域の周囲に位置するとともに、前記半導体基板の n 型半導体領域に隣接しており、

前記 p 型領域形成工程は、

前記半導体基板の上面に、p 型半導体領域の形成範囲よりも狭い開口を有するマスクを形成する工程と、

前記マスクの開口を通じて、前記半導体基板に p 型不純物を導入する工程と、

前記 p 型不純物の導入後、前記マスクに等方性エッチングを行い、その開口を拡大させる工程と、

前記マスクの拡大後の開口を通じて、前記半導体基板に p 型不純物を導入する工程と、
を備える半導体装置の製造方法。

【請求項 8】

前記第 2 電極形成工程で形成されるオーミック電極は、前記第 1 電極形成工程で形成されるショットキ電極の少なくとも一部を、上方から覆うことを特徴とする請求項 1 から 7 のいずれか一項に記載の半導体装置の製造方法。

【請求項 9】

前記半導体基板には、n 型不純物を比較的に低濃度を含むドリフト層と、n 型不純物を比較的に高濃度を含むコンタクト層が、その上面側から順に形成されており、

前記ドリフト層では、上面側における n 型不純物の濃度よりも、コンタクト層側における n 型不純物の濃度の方が、高くなっていることを特徴とする請求項 1 から 8 のいずれか一項に記載の半導体装置の製造方法。

【請求項 10】

前記半導体基板は、炭化珪素で構成されていることを特徴とする請求項 1 から 9 のいずれか一項に記載の半導体装置の製造方法。

【請求項 11】

上面の一部に p 型半導体領域が露出する n 型の半導体基板と、

前記半導体基板の上面に露出する n 型半導体領域にショットキ接触しているショットキ電極と、

前記半導体基板の上面に露出する p 型半導体領域にオーミック接触しているオーミック電極を備え、

前記オーミック電極は、前記ショットキ電極と異なる材料で形成されているとともに、前記ショットキ電極の少なくとも一部を上方から覆う構造を有し、

前記 p 型半導体領域は、p 型不純物を比較的に高濃度を含む第 1 部分領域と、p 型不純物を比較的に低濃度を含む第 2 部分領域を有し、

前記第 1 部分領域は、前記半導体基板の上面に露出するとともに、前記半導体基板の n 型半導体領域から離間しており、

前記第 2 部分領域は、前記第 1 部分領域の周囲に位置するとともに、前記半導体基板の n 型半導体領域に隣接しており、

前記第 1 部分領域は、前記半導体基板内において前記第 2 部分領域によって取り囲まれていることを特徴とする半導体装置。

【請求項 12】

前記第 1 部分領域には、第 1 種類の p 型不純物と、前記第 1 種類の p 型不純物よりも拡散係数が高い第 2 種類の p 型不純物が存在し、

前記第 2 部分領域には、前記第 1 種類及び前記第 2 種類の p 型不純物のうち、前記第 2 種類の p 型不純物のみが存在することを特徴とする請求項 11 に記載の半導体装置。

【請求項 13】

前記第 1 種類の p 型不純物は、アルミニウムであり、

10

20

30

40

50

前記第2種類のp型不純物は、ボロンであることを特徴とする請求項12に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に関する。特に、ショットキバリアダイオード構造部とpnダイオード構造部が形成された半導体装置に関する。

【背景技術】

【0002】

ジャンクションバリアショットキダイオード構造を有する半導体装置が知られている。ジャンクションバリアショットキダイオード構造では、ショットキバリアダイオード構造部とpnダイオード構造部が、互いに隣接するように形成されている。

10

この種の半導体装置では、逆方向バイアス時において、pnダイオード構造部で発生する空乏層がショットキバリアダイオード構造部まで伸びることから、ショットキバリアダイオード構造部におけるリーク電流やサージ耐力の低さが改善される。一方、順方向バイアス時においては、ショットキバリアダイオード構造部によって、低いオン抵抗や高速な逆回復時間が実現される。

【0003】

特許文献1に、ジャンクションバリアショットキダイオード構造を有する半導体装置が記載されている。この半導体装置は、上面に露出するp型半導体領域を有するn型の半導体基板を有している。半導体基板の上面には、アルミニウム及びニッケルの合金からなる電極が形成されている。この電極は、半導体基板の上面に露出するn型半導体領域にショットキ接触しているとともに、半導体基板の上面に露出するp型半導体領域にオーミック接触している。

20

特許文献2にも、ジャンクションバリアショットキダイオード構造を有する半導体装置が記載されている。この半導体装置は、上面にメサ状のp型半導体領域を有するn型の半導体基板を備えている。半導体基板の上面には、ショットキ電極とオーミック電極がそれぞれ形成されている。ショットキ電極は、半導体基板の上面に露出するn型半導体領域にショットキ接触している。オーミック電極は、半導体基板の上面に露出するp型半導体領域にオーミック接触している。

30

【0004】

【特許文献1】特表2003-510817号公報

【特許文献2】米国特許第7,274,083号明細書

【発明の開示】

【発明が解決しようとする課題】

【0005】

特許文献1の半導体装置では、半導体基板のn型半導体領域にショットキ接触するショットキ電極と、半導体基板のp型半導体領域にオーミック接触するオーミック電極を、単一種類の材料で形成している。この構造であると、ショットキ電極に必要とされる特性とオーミック電極に必要とされる特性の両者を満たすことは難しい。

40

特許文献2の半導体装置では、ショットキ電極とオーミック電極が区別して形成されている。しかしながら、特許文献2の半導体装置では、先にオーミック電極が形成され、その後ショットキ電極が形成されている。この形成手順であると、ショットキ電極を形成する際に、半導体基板の表面にオーミック電極の材料が残存するおそれがある。半導体基板とショットキ電極とのショットキ接触性は、その間に異質な物質が介在することによって大きく変化し、例えばリーク電流の増大といった問題を引き起こす。

上記の問題を鑑み、本発明は、ジャンクションバリアショットキダイオード構造を有する半導体装置の特性を向上し得る技術を提供する。

【課題を解決するための手段】

【0006】

50

本発明は、半導体装置の製造方法に具現化される。この製造方法は、n型の半導体基板にp型半導体領域をその上面の一部に露出するように形成するp型領域形成工程と、半導体基板の上面に露出するn型半導体領域にショットキ接触するショットキ電極を形成する第1電極形成工程と、半導体基板の上面に露出するp型半導体領域にオーミック接触するオーミック電極を形成する第2電極形成工程を備えている。ここで、オーミック電極は、ショットキ電極とは異なる材料によって形成される。そして、前記した第1電極形成工程は、前記した第2電極形成工程よりも先に実施される。

この製造方法によると、半導体基板とショットキ電極の間に、オーミック電極の材料が介在することがない。それにより、特性の優れた半導体装置を製造することができる。

ここで、第1電極形成工程では、ショットキ電極がモリブデンを用いて形成されることが好ましく、第2電極形成工程では、オーミック電極がニッケルによって形成されることが好ましい。

10

【0007】

前記した第2電極形成工程で形成されるオーミック電極は、第1電極形成工程で形成されるショットキ電極の少なくとも一部を、上方から覆うことが好ましい。

本発明に係る製造方法では、ショットキ電極の形成後に、オーミック電極の形成を行う。そのことから、ショットキ電極を上方から覆うように、オーミック電極を形成することができる。オーミック電極がショットキ電極を覆うことにより、ショットキ電極とオーミック電極が一体化された構造となり、両者の導通性を十分に確保することができる。

【0008】

20

前記した第1電極形成工程は、p型領域形成工程よりも先に行うこともできるし、p型領域形成工程よりも後に行うこともできる。ただし、p型領域形成工程では、半導体基板にp型不純物を導入する際に、半導体基板の表面にマスクを形成することがある。そのことから、p型不純物の導入を行った後にショットキ電極を形成する手順では、ショットキ電極を形成する際に、半導体基板の表面にマスクの材料が残存するおそれがある。

そのことから、前記した第1電極形成工程は、p型領域形成工程よりも先に実施されることが好ましい。

【0009】

さらに、第1電極形成工程をp型領域形成工程よりも先に実施すると、p型領域形成工程では、第1電極形成工程で形成されたショットキ電極をマスクに用いて、半導体基板にp型不純物の導入を行うことが可能となる。この場合、p型不純物の導入を行うためのマスクを必ずしも形成する必要がなくなる。

30

具体的には、第1電極形成工程において、半導体基板の上面の一部又は全部にショットキ電極を形成する工程と、形成したショットキ電極に半導体基板の上面を露出する開口を形成する工程を実施する。次いで、p型領域形成工程では、ショットキ電極に形成した開口を通じて、半導体基板の上面からp型不純物の導入を行う。そして、第2電極形成工程では、ショットキ電極に形成した開口を通じて、半導体基板の上面に前記オーミック電極を形成する。この手法によると、半導体基板の上面にp型半導体領域が形成される範囲と、半導体基板の上面にオーミック電極が形成される範囲を、正確に一致させることができる。

40

【0010】

前記した半導体基板には、n型不純物を比較的到低濃度に含むドリフト層と、n型不純物を比較的到高濃度に含むコンタクト層が、その上面側から順に形成されていることが好ましい。この場合、ドリフト層では、上面側におけるn型不純物の濃度よりも、コンタクト層側におけるn型不純物の濃度の方が、高くなっていることが好ましい。

【0011】

半導体装置において、p型半導体領域とオーミック電極とのオーミック接触性は、p型半導体領域の不純物濃度が高いほど良化する。その一方において、p型半導体領域の不純物濃度を高めていくと、p型半導体領域内に結晶欠陥が発生して結晶構造を劣化させてしまう。この場合、p型半導体領域とそれに隣接するn型半導体領域との境界面に結晶欠陥

50

が存在すれば、pnダイオード構造部におけるリーク電流が増大してしまい、半導体装置の性能が著しく低下することになる。

【0012】

上記の事象を鑑み、前記したp型領域形成工程で形成するp型半導体領域は、p型不純物を比較的に高濃度に含む第1部分領域と、p型不純物を比較的に低濃度に含む第2部分領域を有することが好ましい。この場合、第1部分領域は、半導体基板の上面に露出するとともに、半導体基板のn型半導体領域から離間していることが好ましい。そして、第2部分領域は、第1部分領域の周囲に位置するとともに、半導体基板のn型半導体領域に隣接していることが好ましい。即ち、第1部分領域は、半導体基板内において第2部分領域によって取り囲まれていることが好ましい。

10

上記したp型半導体領域の構造によると、p型不純物を比較的に高濃度に含む第1部分領域によって、オーミック電極との良好なオーミック接触性が実現されるとともに、p型不純物を比較的に低濃度に含む第2部分領域によって、n型半導体領域との境界面に結晶欠陥が生成されることが防止され、pnダイオード構造部におけるリーク電流の増大を抑制することができる。

【0013】

上記したp型半導体領域の構造を実現する場合、前記したp型領域形成工程は、半導体基板の上面に、p型半導体領域の形成範囲よりも狭い開口を有するマスクを形成する工程と、そのマスクの開口を通じて、半導体基板に第1種類のp型不純物を導入する工程と、同じマスクの開口を通じて、半導体基板に第1種類のp型不純物よりも拡散係数が高い第2種類のp型不純物を導入する工程と、半導体基板に導入した第1種類及び第2種類のp型不純物を熱拡散させる熱処理工程と、を備えることが好ましい。

20

この製造方法では、二種類のp型不純物を、半導体基板の同一領域に導入し、熱拡散させる。二種類のp型不純物は、拡散係数が互いに異なることから、熱拡散する範囲が互いに異なる。即ち、第1種類のp型半導体よりも、第2種類のp型半導体の方が、拡散係数が高いことから、熱拡散する範囲が広がる。その結果、形成されるp型半導体領域の一部には、第1種類及び第2種類のp型不純物の両者が存在し、p型不純物を比較的に高濃度に含む第1部分領域が形成される。そして、第1部分領域の周囲には、第2種類のp型不純物のみが存在し、p型不純物を比較的に低濃度に含む第2部分領域が形成される。

この製造方法によると、濃度差を有する第1部分領域と第2部分領域を形成する際に、マスクを共通化することができ、第1部分領域を形成するためのマスクと、第2部分領域を形成するためのマスクを、それぞれ用意する必要がない。

30

【0014】

上記したp型半導体領域の構造を実現する場合、他の手法として、前記したp型領域形成工程は、半導体基板の上面に、p型半導体領域の形成範囲よりも狭い開口を有するマスクを形成する工程と、そのマスクの開口を通じて、半導体基板にp型不純物を導入する工程と、そのp型不純物の導入後、マスクに等方性エッチングを行い、その開口を拡大させる工程と、マスクの拡大後の開口を通じて、半導体基板にp型不純物を導入する工程と、を備えることが好ましい。

この製造方法では、マスクの開口を通じて一度目のp型不純物の導入を行い、等方性エッチングによってマスクの開口を拡大させ、その拡大させた開口を通じて二度目のp型不純物の導入を行う。その結果、形成されるp型半導体領域の一部には、p型不純物の導入が二度に亘って行われ、p型不純物を比較的に高濃度に含む第1部分領域が形成される。そして、第1部分領域の周囲には、p型不純物の導入が一度のみ行われ、p型不純物を比較的に低濃度に含む第2部分領域が形成される。

40

この製造方法によると、濃度差を有する第1部分領域と第2部分領域を形成する際に、一度目のp型不純物の導入で用いたマスクを、二度目のp型不純物の導入にも有効に利用することができる。二度目のp型不純物を導入する際に、一度目のp型不純物の導入で用いたマスクを除去する必要がなく、また、二度目のp型不純物の導入に用いるマスクを新規に形成する必要もない。

50

【 0 0 1 5 】

本発明に係る半導体装置の製造方法は、半導体基板が炭化珪素（SiC）で構成される半導体装置の製造に好適に用いることができる。

【 0 0 1 6 】

本発明の技術により、下記の特徴を有する新規で有用な半導体装置を具現化することができる。この半導体装置は、上面の一部にp型半導体領域が露出するn型の半導体基板と、前記した半導体基板の上面に露出するn型半導体領域にショットキ接触しているショットキ電極と、前記半導体基板の上面に露出するp型半導体領域にオーミック接触しているオーミック電極を備えている。オーミック電極は、ショットキ電極と異なる材料で形成されているとともに、ショットキ電極の少なくとも一部を上方から覆う構造を有している。

10

上記した半導体装置は、ショットキ電極をオーミック電極よりも先に形成する技術により、初めて得られる電極構造を有している。即ち、この半導体装置は、上記した製造方法によって初めて得られるものであり、半導体基板とショットキ電極との間で安定したショットキ接触性を示すものとなる。ここで、ショットキ電極は、モリブデンを用いて形成されていることが好ましく、オーミック電極は、ニッケルによって形成されていることが好ましい。

【 発明の 効果 】

【 0 0 1 7 】

本発明により、ジャンクションバリアショットキダイオード構造を有する半導体装置において、ショットキバリアダイオード構造部のリーク電流を低減し、その特性を有意に向上することができる。

20

【 発明を実施するための最良の形態 】

【 0 0 1 8 】

最初に、本発明の好適な実施形態を列記する。

（形態1） 半導体基板は、六方晶構造の4H-SiC又は6H-SiCであることが好ましい。

（形態2） オーミック電極は、ショットキ電極の全体を上方から覆っており、半導体基板の上面に形成された上面電極の大部分を構成していることが好ましい。

（形態3） ショットキ電極とそれを覆うオーミック電極は、他の導電性材料を介することなく直接的に接触していることが好ましい。ただし、オーミック電極は、他の導電性材料を介してショットキ電極を覆っていてもよく、オーミック電極とショットキ電極が、の導電性材料を介して電氣的に接続されていてもよい。

30

（形態4） p型半導体領域は、基板面内の少なくとも一方向に沿って、繰り返し（断続的に）形成されていることが好ましい。例えば、p型半導体領域が基板面内の一方向に沿って繰り返し存在するように、p型半導体領域をストライプ状に形成することが好ましい。あるいは、p型半導体領域が基板面内の二方向に沿って繰り返し存在するように、p型半導体領域を格子状に形成することも好ましい。さらに、p型半導体領域が基板面内の三方向に沿って繰り返し存在するように、p型半導体領域をハニカム状に形成することも好ましい。

（形態5） オーミック電極は、アルミニウム又はニッケルを用いて形成することが好ましい。

40

（形態6） ショットキ電極は、ニッケル、チタン、モリブデンのいずれかを用いて形成することが好ましい。ただし、オーミック電極をニッケルによって形成する場合は、ショットキ電極をチタン又はモリブデンで形成することが好ましい。

【 実施例 】

【 0 0 1 9 】

（ 第 1 実施例 ）

本発明の第1実施例について図面を参照して説明する。図1は、本発明の第1実施例である半導体装置10の構造を示す断面図である。半導体装置10は、ショットキバリアダイオード構造部12とpnダイオード構造部14が交互に形成された、いわゆるジャンク

50

ションバリアショットキダイオード (J B S) である。

図 1 に示すように、半導体装置 10 は、主に、半導体基板 30 と、半導体基板 30 の上面 30 a に形成された上部電極 20 と、半導体基板 30 の下面 30 b に形成された下部電極 50 を備えている。

【 0020 】

半導体基板 30 は、六方晶の結晶構造を有する炭化珪素の結晶体 (典型的には 4 H - S i C 又は 6 H - S i C) である。半導体基板 30 は、n 型の不純物がドーブされた n 型半導体結晶 (一部は除く) である。半導体基板 30 は、その下面 30 b 側から順に、n 型の不純物を高濃度を含むコンタクト層 32 と、n 型の不純物を低濃度を含むドリフト層 34 を有している。本実施例の半導体装置 10 では、一例として、n 型の不純物に窒素 (N) が用いられている。また、コンタクト層 32 の不純物濃度は $5 \times 10^{18} / \text{cm}^3$ に調整されており、ドリフト層 34 の不純物濃度は $5 \times 10^{15} / \text{cm}^3$ に調整されている。また、ドリフト層 34 の厚みは $13 \mu\text{m}$ である。

10

【 0021 】

半導体基板 30 には、p 型半導体領域 36 が形成されている。p 型半導体領域 36 は、半導体基板 30 のうち、pn ダイオード構造部 14 となる範囲に形成されている。pn ダイオード構造部 14 では、半導体基板 30 の下面 30 b から上面 30 a までの間に、n 型半導体領域 (コンタクト層 32 及びドリフト層 34) と p 型半導体領域 36 が積層されている。一方、ショットキバリアダイオード構造部 12 となる範囲では、半導体基板 30 の下面 30 b から上面 30 a までの間に、n 型半導体領域 (コンタクト層 32 及びドリフト層 34) のみが存在する構造となっている。

20

p 型半導体領域 36 は、ドリフト層 34 の上層部分に形成されており、半導体基板 30 の上面 30 a に露出している。本実施例の半導体装置 10 では、一例として、p 型の不純物にアルミニウム (A l) が用いられており、その不純物濃度は $1.0 \times 10^{19} / \text{cm}^3$ に調整されている。

【 0022 】

図 2 は、図 1 中の II - II 線断面図であり、半導体基板 30 の上面 30 a を示している。図 1、図 2 に示すように、p 型半導体領域 36 は、図中の左右方向に沿って、ストライプ状に形成されている。それにより、半導体基板 30 の上面 30 a には、図中の左右方向に沿って、ドリフト層 34 と p 型半導体領域 36 が交互に露出している。

30

図 3 は、図 1 中の III 部分を拡大して示している。本実施例の半導体装置 10 では、一例として、p 型半導体領域 36 の幅 A が $2 \mu\text{m}$ となっており、p 型半導体領域 36 のピッチ (間隔) B が $2 \mu\text{m}$ となっており、その厚み D が $0.5 \mu\text{m}$ となっている。ただし、p 型半導体領域 36 の各寸法は、これらの数値に限定されない。

【 0023 】

さらに、p 型半導体領域 36 を形成するパターンは、本実施例のようなストライプ状に限定されない。例えば p 型半導体領域 36 は、格子状のパターンで形成してもよいし、ハニカム状のパターンで形成してもよい。p 型半導体領域 36 を格子状のパターンで形成した場合、半導体基板 30 の上面 30 a には、直交する二方向に沿って p 型半導体領域と n 型半導体領域が規則的に露出する。p 型半導体領域 36 をハニカム状のパターンで形成した場合、半導体基板 30 の上面 30 a には 120 度間隔の三方向に沿って p 型の半導体領域と n 型の半導体領域が規則的に露出する。p 型半導体領域 36 を形成するパターンは、p 型半導体領域 36 から伸びる空乏層を考慮して様々に設計可能であり、いわゆるスーパー Junction 構造を実現する様々なパターンを用いることができる。

40

【 0024 】

次に、上部電極 20 について説明する。図 1、図 3 に示すように、上部電極 20 は、主に、第 1 種類の金属材料で形成されたショットキ電極 22 と、第 2 種類の金属材料で形成されたオーミック電極 24 によって構成されている。即ち、ショットキ電極 22 とオーミック電極 24 は、互いに異なる金属材料によって形成されている。ショットキ電極 22 は、半導体基板 30 の上面 30 a に露出するドリフト層 34 にショットキ接触している。一

50

方、オーミック電極 24 は、半導体基板 30 の上面 30a に露出する p 型半導体領域 36 にオーミック接触している。オーミック電極 24 は、ショットキ電極 22 よりも厚く形成されており、ショットキ電極 22 を上方から覆っている。ショットキ電極 22 とオーミック電極 24 は直接的に接触しており、ショットキ電極 22 とオーミック電極 24 は電氣的に導通している。なお、ショットキ電極 22 とオーミック電極 24 の間には、他の導電性材料を介在させることもできる。即ち、オーミック電極 24 が他の導電性材料を介してショットキ電極 22 を上方から覆う構造とすることもできる。ここで、オーミック電極 24 がショットキ電極 22 を上方から覆う構造は、後述する半導体装置 10 の製造方法に起因するものである。

【0025】

図 4 に、一例として、オーミック電極 24 とショットキ電極 22 に採用可能な材料の組み合わせを示す。図 4 に示すように、オーミック電極 24 は、アルミニウム (Al) 又はニッケル (Ni) によって形成することができる。ただし、オーミック電極 24 をニッケルで形成する場合、オーミックコンタクト性を安定させるために、アニール処理 (400 以上) を行う必要がある。一方、ショットキ電極 22 は、ニッケル (Ti)、チタン (Ti)、モリブデン (Mo) によって形成することができる。ただし、オーミック電極 24 をニッケルで形成する場合、ショットキ電極 22 はチタン又はモリブデンで形成する必要がある。その理由を以下に説明する。

【0026】

先に説明したように、オーミック電極 24 をニッケルで形成した場合、アニール処理を行う必要がある。一方、詳しくは後述するが、本実施例の半導体装置 10 は、ショットキ電極 22 がオーミック電極 24 よりも必ず先に形成される。そのことから、オーミック電極 24 の熱処理を行う時点では、ショットキ電極 22 が必ず存在することになり、ショットキ電極 22 も合わせてアニール処理を受けることになる。このとき、ニッケルで形成されたショットキ電極 22 は、ショットキ特性を維持することができない。即ち、オーミック電極 24 と同様に、半導体基板 30 の上面 30a にオーミック接触してしまう。

なお、本実施例のショットキ電極 22 はモリブデンによって形成されており、本実施例のオーミック電極 24 はアルミニウムによって形成されている。

【0027】

下部電極 50 は、半導体基板 30 のコンタクト層 32 にオーミック接触している。下部電極 50 には、一般的なオーミック接触電極の構造を採用することができる。具体的には、下部電極 50 は、Ti/Ni/Au の積層構造や、NiSi/Ni/Au の積層構造とすることができる。

【0028】

以上のように、本実施例の半導体装置 10 では、ショットキバリアダイオード構造部 12 と pn ダイオード構造部 14 が、基板面内の一方向に沿って交互に形成されている。なお、ここでいうショットキバリアダイオード構造部 12 とは、半導体基板 30 の上面 30a に n 型半導体領域 (ドリフト層 34) が露出し、上部電極 20 にショットキ電極 22 が形成されている範囲である。一方、pn ダイオード構造部 14 とは、半導体基板 30 の上面 30a に p 型半導体領域 36 が露出し、上部電極 20 にオーミック電極 24 が形成された範囲である。

【0029】

半導体装置 10 に逆方向バイアスを印加した場合 (上部電極 20 が低電位)、p 型半導体領域 36 とドリフト層 34 の間の pn 接合面から空乏層が伸び、ショットキ電極 22 が接合されたドリフト層 34 が空乏化される。それにより、ショットキバリアダイオード構造部 12 における漏れ電流の発生やサージ耐力不足が改善される。一方、順方向バイアス時には、ショットキバリアダイオード構造部 12 によって、順方向電圧降下 (オン抵抗) が抑制される。

【0030】

なお、ドリフト層 34 の不純物の濃度を比較的到低くすると、即ち、p 型半導体領域 3

10

20

30

40

50

6の周囲のn型不純物の濃度を比較的に低くすると、逆方向バイアス時にpn接合面から空乏層が伸びやすくなる。例えば、ドリフト層34の不純物濃度を $5 \times 10^{15} \text{ cm}^{-3}$ とした場合、空乏層の広がり幅は $0.73 \mu\text{m}$ となる。そのことから、p型半導体領域36のピッチB(図3参照)を最大 $1.46 \mu\text{m}$ まで広げることができる(本実施例では $1.4 \mu\text{m}$)。さらに、例えばドリフト層34の不純物濃度を $5 \times 10^{14} \text{ cm}^{-3}$ とした場合は、空乏層の広がり幅が $2.31 \mu\text{m}$ となることから、p型半導体領域36のピッチBを $4.62 \mu\text{m}$ まで広げることが可能となる。p型半導体領域36のピッチBを広げられると、ショットキバリアダイオード構造部12の面積が拡大することになり、半導体装置10のオン抵抗を低く抑えることができる。ただし、半導体基板30の不純物濃度を過度に低下させると、半導体基板30のオン抵抗が増してしまう。そのことから、ドリフト層34の不純物濃度を厚み方向に変化させることも有効である。即ち、p型半導体領域36の周囲ではn型不純物の濃度を比較的に低くし、p型半導体領域36から離れた位置ではn型不純物の濃度を比較的に高くすることによって、半導体装置10のオン抵抗を顕著に低下させることが可能となる。そのために、ドリフト層34では、上面30a側におけるn型不純物の濃度よりも、下面30b側(コンタクト層32側)におけるn型不純物の濃度の方を、高くしておくことが好ましい。この場合、ドリフト層34のn型不純物の濃度を、厚み方向に段階的に変化させてもよいし、厚み方向に連続的に変化させてもよい。

10

【0031】

(第1実施例の半導体装置10の第1の製造方法)

半導体装置10の第1の製造方法について説明する。図5は、半導体装置10の第1の製造方法の流れを示すフローチャートである。以下、図5に示すフローチャートに沿って、半導体装置10の第1の製造方法について詳細に説明する。なお、この製造方法では、一般的な製造方法と同様に、単一のウエハから複数の半導体装置10が同時に製造される。

20

まず、ステップS10では、図6に示すように、炭化珪素からなるn型の半導体基板30を準備する。半導体基板30の結晶構造は、例えば六方晶(4H構造や6H構造)が好ましい。半導体基板30には、その下面30b側から順に、n型の不純物を高濃度に含むコンタクト層32と、n型の不純物を低濃度に含むドリフト層34を形成する。半導体基板30の製造方法は特に限定されない。本実施例では、コンタクト層32となるn型の炭化珪素ウエハ(4H構造)を用意し、その上にドリフト層34をエピタキシャル結晶成長させている。ここで、炭化珪素ウエハの不純物濃度は $5 \times 10^{18} / \text{cm}^{-3}$ とし、ドリフト層34の不純物濃度は $5 \times 10^{15} / \text{cm}^{-3}$ とする。また、成長させるドリフト層34の厚みは $1.3 \mu\text{m}$ とする。

30

【0032】

次に、ステップS20では、図7に示すように、半導体基板30の上面30aに、ショットキ電極膜22fを形成する。ショットキ電極膜22fは、ショットキ電極22となる金属膜である。本実施例では、ショットキ電極膜22fとしてモリブデン膜を形成する。ショットキ電極膜22fは、例えば真空蒸着法によって形成することができる。

次に、ステップS30では、図8に示すように、ショットキ電極膜22fの一部を除去し、複数の開口部22hを形成するエッチング処理を行う。この処理は、フォトリソグラフィによりパターニングしたマスク101を形成した後、反応性イオンエッチング(RIE)によって行うことができる。ショットキ電極膜22fに形成する開口部22hの位置は、後の工程でp型半導体領域36を形成する範囲に対応させる。従って、本実施例の製造方法では、開口部22hをストライプ状に形成する。ここで、開口部の幅Bはp型半導体領域36のピッチB(図3参照)に等しく、開口部のピッチ(間隔)Aはp型半導体領域36の幅A(図3参照)に等しい。このステップS30の工程より、ショットキ電極22の大部分の成形(周縁部を除く)が完了する。開口部22hを形成した後、マスク101は取り除いておく。

40

【0033】

次に、ステップS40では、図9に示すように、半導体基板30にその上面30aから

50

p型不純物(アルミニウム)を導入し、p型半導体領域36の形成を行う。p型不純物の導入は、例えばイオン注入によって行うことができる。p型不純物は、ショットキ電極22に形成された開口部22fを通じて半導体基板30に導入される。即ち、このp型不純物の導入では、開口部22fを有するショットキ電極22がマスクとして用いられる。そのことから、p型半導体領域36を形成する際に、マスクを別途設ける必要がない。また、ショットキ電極22に開口部22fが形成された範囲は、後の工程でオーミック電極24が形成される範囲でもある。従って、ショットキ電極22をマスクに用いてp型不純物の導入を行うと、p型半導体領域36が形成される範囲と、オーミック電極24が形成される範囲を、正確に一致させることができる。なお、p型半導体領域36に対してオーミック電極24が小さく形成されると、両者の接触面積が十分に確保されず、コンタクト抵抗が上昇してしまう。逆に、p型半導体領域36に対してオーミック電極24が大きく形成されると、オーミック電極24がドリフト層34に接触してリーク電流が増加してしまう。

10

p型不純物の導入後、半導体基板30を約900℃まで加熱するアニール処理を実施する。このアニール処理により、導入されたp型不純物が活性化するとともに、ショットキ電極22の特定を安定化させることができる。

【0034】

次に、ステップS50では、図10に示すように、半導体基板30の上面30aに、オーミック電極24を形成する。オーミック電極24は、例えばアルミニウムであれば、スパッタリングによって形成することができる。オーミック電極24は、ショットキ電極22よりも十分に厚く形成する。それにより、ショットキ電極22の略全体が、オーミック電極24によって上方から覆われる。オーミック電極24は、ショットキ電極22をほぼ完全に囲繞し、上部電極20の大部分を構成する。

20

【0035】

次に、ステップS60では、図11に示すように、上部電極20の周縁部20cを除去し、ウエハ上で隣接し合う半導体装置10の上部電極20を個々に分離する。

次に、ステップS70において下部電極50を形成することにより、図1に示す半導体装置10の構造を得ることができる。

【0036】

上記したように、本実施例の製造方法では、ショットキ電極22を形成した後に、オーミック電極24を形成している。そのことから、ショットキ電極22とドリフト層34との間に、異質な物質が無用に残存することがない。

30

即ち、例えばオーミック電極24を先に形成し、その後にショットキ電極22を形成する場合を想定する。この場合、まず、半導体基板30に、p型半導体領域36を形成する。次いで、半導体基板30の上面30aに、オーミック電極膜(アルミニウム膜)を形成する。次いで、オーミック電極膜の一部を除去し、ドリフト層34を露出させる。次いで、露出させたドリフト層34の表面に、ショットキ電極22を形成する。この手順であると、ドリフト層34の表面に、オーミック電極24の材料(アルミニウム)が残存するおそれがある。ドリフト層34の表面にオーミック電極24の材料が残存していると、ショットキ電極22とのショットキ接触性に影響を与え、例えばリーク電流の増加といった問題が発生する。この問題を解決するためには、オーミック電極膜を形成する際に、例えばドリフト層34の表面をマスクによって覆っておくことが考えられる。しかしながら、そのマスクを形成するための工程を別に設ける必要があるとともに、そのマスクの材料がドリフト層34の表面に残存するといった新たな問題も発生する。

40

その一方において、本実施例の第1の製造方法のように、ショットキ電極22をオーミック電極24よりも先に形成する手順であると、ショットキ電極22とドリフト層34との間に異質な物質が残存するおそれがない。それにより、ショットキ電極22の特性が安定し、特性の優れた半導体装置10を製造することが可能となる。

【0037】

(第1実施例の半導体装置10の第2の製造方法)

50

半導体装置 10 の第 2 の製造方法について説明する。図 12 は、半導体装置 10 の第 2 の製造方法の流れを示すフローチャートである。以下、図 12 に示すフローチャートに沿って、半導体装置 10 の第 1 の製造方法について詳細に説明する。この製造方法においても、一般的な製造方法と同様に、単一のウエハから複数の半導体装置 10 が同時に製造される。

まず、ステップ S 110 では、先に説明した第 1 の製造方法のステップ S 10 と同様に、炭化珪素からなる n 型の半導体基板 30 を準備する（図 6 参照）。

次に、ステップ S 120 では、半導体基板 30 にその上面 30 a から p 型不純物（アルミニウム）を導入し、p 型半導体領域 36 の形成を行う。p 型不純物の導入は、マスク（ SiO_2 ）103 を形成した後、例えばイオン注入によって行うことができる。p 型不純物は、マスク 103 に形成された開口部 103 h を通じて半導体基板 30 に導入される。

【0038】

次に、ステップ S 130 では、図 14 に示すように、半導体基板 30 の上面 30 a に、ショットキ電極膜 22 f を形成する。ショットキ電極膜 22 f の形成は、先に説明した第 1 の製造方法のステップ S 20 と同様に行うことができる。

次に、ステップ S 140 では、図 15 に示すように、ショットキ電極膜 22 f の一部を除去し、複数の開口部 22 h を形成するエッチング処理を行う。この処理は、フォトリソグラフィによりパターニングしたマスク 104 を形成した後、反応性イオンエッチング（RIE）によって行うことができる。ショットキ電極膜 22 f に形成する開口部 22 h の位置は、p 型半導体領域 36 を形成した範囲に対応させる。即ち、開口部 22 h は、ストライプ状に形成される。開口部 22 h を形成した後、マスク 104 は取り除いておく。

p 型不純物の導入後、半導体基板 30 を約 900 まで加熱するアニール処理を実施する。このアニール処理により、導入された p 型不純物が活性化するとともに、ショットキ電極 22 の特定を安定化させることができる。

【0039】

次に、ステップ S 150 では、図 16 に示すように、半導体基板 30 の上面 30 a に、オーミック電極 24 を形成する。オーミック電極 24 の形成は、先に説明した第 1 の製造方法のステップ S 150 と同様に行うことができる。

次に、ステップ S 160 では、先に説明した第 1 の製造方法のステップ S 10 と同様に、上部電極 20 の周縁部 20 c を除去する（図 11 参照）。

次に、ステップ S 170 において下部電極 50 を形成することにより、図 1 に示す半導体装置 10 の構造を得ることができる。

【0040】

上記した第 2 の製造方法では、先に説明した第 1 の製造方法と異なり、p 型半導体領域 36 の形成が、ショットキ電極 22 の形成よりも先に行われる。このように、本実施例の半導体装置 10 は、p 型半導体領域 36 の形成を形成した後に、ショットキ電極 22 を形成することもできる。ただし、第 2 の製造方法においても、ショットキ電極 22 を形成した後に、オーミック電極 24 の形成は行われる。そのことから、ショットキ電極 22 とドリフト層 34 との間に、オーミック電極 24 の材料（アルミニウム）が残存することがない。

【0041】

（第 2 実施例）

本発明の第 2 実施例について図面を参照して説明する。図 17 は、本発明の第 2 実施例である半導体装置 110 の構造を示す断面図である。図 18 は、図 17 中の XVIII 部の拡大図を示す。半導体装置 110 は、第 1 実施例の半導体装置 10 と同じく、ショットキバリアダイオード構造部 112 と pn ダイオード構造部 114 が交互に形成された、いわゆるジャンクションバリアショットキダイオード（JBS）である。

【0042】

図 17、図 18 に示すように、第 2 実施例の半導体装置 110 は、その p 型半導体領域 136 の内部構造を除いて、第 1 実施例の半導体装置 10 と同じ構造を有している。以下

では、p型半導体領域136の構造について詳細に説明し、他の構造については重複して説明することを避けることとする。

【0043】

図18に示すように、第2実施例のp型半導体領域136には、p型不純物を極高濃度を含む第1部分領域136aと、p型不純物を高濃度を含む第2部分領域136bが設けられている。第1部分領域136aには、アルミニウムとボロンの二種類のp型不純物が存在しており、その不純物濃度は $1.0 \times 10^{20} / \text{cm}^3$ となっている。一方、第2部分領域136bには、ボロンのみの一種類のp型不純物が存在しており、その不純物濃度は $1.0 \times 10^{19} / \text{cm}^3$ となっている。

【0044】

ここで、第1部分領域136aには二種類のp型不純物が存在し、第2部分領域136bには一種類のみのp型不純物が存在するのは、後段において説明する製造方法に起因するものである。半導体装置110の機能の観点から言えば、第1部分領域136aに二種類のp型不純物が存在する必要は必ずしもない。即ち、第1部分領域136aと第2部分領域136bの両者において、一種類のみのp型不純物が存在する構成とすることも可能である。本明細書の後段には、第2実施例の半導体装置110に関して、第1及び第2の二つの製造方法が例示されている。そのうち、第1の製造方法で半導体装置110を製造した場合には、第1部分領域136aに二種類のp型不純物が存在し、第2部分領域136bに一種類のみのp型不純物が存在する構成となる。それに対して、第2の製造方法で半導体装置110を製造した場合には、第1部分領域136aと第2部分領域136bの両者に、一種類のみのp型不純物が存在する構成となる。

【0045】

p型半導体領域136では、概して、第1部分領域136aが中央部分に位置しており、第2部分領域136bが周縁部分に位置している。第1部分領域136aは、半導体基板130の上面130aに露出しており、オーミック電極124にオーミック接触している。第1部分領域136aは、半導体基板130内では第2部分領域136bに取り囲まれており、ドリフト層34から離間している。第2部分領域136bは、第1部分領域136aの周囲に位置しており、ドリフト層134に隣接している。また、第2部分領域136bは、半導体基板130の上面130aに露出しており、オーミック電極124にオーミック接触している。

【0046】

ここで、図18を参照し、p型半導体領域136の具体的な設計値を一例として説明する。第1部分領域136aは、その幅A1を $1 \mu\text{m}$ とし、その厚み(深さ)D1を $0.7 \mu\text{m}$ とすることができる。第1部分領域136aは、その幅A2を $2 \mu\text{m}$ とし、その厚み(深さ)D2を $1.5 \mu\text{m}$ とすることができる。この場合、p型半導体領域136のピッチ(間隔)Bは、例えば $1.4 \mu\text{m}$ とすることができる。

【0047】

以上のように、第2実施例のp型半導体領域136には、オーミック電極124にオーミック接触する部分に、p型不純物を極高濃度を含む第1部分領域136aが形成されている。p型半導体領域136とオーミック電極124とのオーミック接触性は、p型半導体領域136の不純物濃度が高いほど良化する。そのことから、p型不純物を極高濃度を含む第1部分領域136aによって、p型半導体領域136とオーミック電極124との間に良好なオーミック接触性が実現される。

【0048】

ただし、第1部分領域136aには、p型不純物を極高濃度に導入したことにより、比較的多くの結晶欠陥が存在する。このような結晶欠陥が、ドリフト層134との境界面に位置すると、pnダイオード構造部114におけるリーク電流が増大してしまい、半導体装置110の性能が著しく低下することになる。しかしながら、第1部分領域136aとドリフト層134との間には、p型不純物の濃度を第1部分領域136aよりも低下させた第2部分領域136bが設けられている。即ち、ドリフト層134との境界面付近で

10

20

30

40

50

は、p型不純物の濃度が比較的によく抑えられている。そのことから、ドリフト層134との境界面付近では、結晶欠陥の発生も抑制されているので、リーク電流の増大といった問題が生じることがない。

【0049】

(第2実施例の半導体装置110の第1の製造方法)

第2実施例の半導体装置110の第1の製造方法について説明する。図19は、第2実施例の半導体装置110の第1の製造方法の流れを示すフローチャートである。以下、図19に示すフローチャートに沿って、半導体装置110の第1の製造方法について詳細に説明する。この製造方法においても、一般的な製造方法と同様に、単一のウエハから複数の半導体装置110が同時に製造される。

10

【0050】

まず、ステップS210では、図20に示すように、炭化珪素からなるn型の半導体基板130を準備する。半導体基板130の結晶構造は、例えば六方晶(4H構造や6H構造)が好ましい。準備する半導体基板130には、n型の不純物を高濃度を含むコンタクト層132と、n型の不純物を低濃度を含むドリフト層134を形成しておく。準備する半導体基板130の製造方法は特に限定されない。本実施例では、コンタクト層132となるn型の炭化珪素ウエハ(4H構造)を用意し、その上にドリフト層134をエピタキシャル結晶成長させている。ここで、炭化珪素ウエハの不純物濃度は $5 \times 10^{18} / \text{cm}^3$ とし、ドリフト層134の不純物濃度は $5 \times 10^{15} / \text{cm}^3$ とする。また、成長させるドリフト層134の厚みは $13 \mu\text{m}$ とする。

20

【0051】

次に、ステップS220では、図21に示すように、半導体基板130の上面130aに、複数の開口202hを有するマスク202を形成する。このマスク202は、例えば厚さ $2.5 \mu\text{m}$ の酸化シリコン膜に、フォトレジストマスク204を用いてICPEッチングによりパターニングを行うことで形成することができる。このときマスク202には、p型半導体領域136の第1部分領域136aに合わせて、複数の開口202hを形成する。例えば開口202hの幅は、第1部分領域136aの幅A1と略等しくする。

【0052】

次に、ステップS230では、図22に示すように、マスク202の開口202hを通じて、半導体基板130に、p型不純物であるアルミニウムをイオン注入する。アルミニウムを注入する領域は、第1部分領域136aを形成する領域(形成予定領域)に略等しくする。注入するアルミニウムの濃度は、第1部分領域136aの濃度に合わせ、ここでは $1.0 \times 10^{20} / \text{cm}^3$ とする。

30

次に、ステップS240では、図23に示すように、同じマスク202の開口202hを通じて、半導体基板130に、p型不純物であるボロンをイオン注入する。ボロンを注入する領域は、第1部分領域136aを形成する領域に略等しくする。即ち、ボロンを注入する領域は、先にアルミニウムを注入した領域と略等しい。一方、注入するボロンの濃度は、第2部分領域136b濃度に合わせ、ここでは $1.0 \times 10^{19} / \text{cm}^3$ とする。ボロンの注入後、マスク202はフッ酸によって除去しておく。

【0053】

次に、ステップS250では、図24に示すように、熱処理装置206を用い、半導体基板130にアニール処理を行う。アニール処理の処理温度は、例えば 1500 とするとよい。それにより、先にイオン注入したアルミニウムとボロンを活性化させ、熱拡散させる。

40

アルミニウムとボロンは、異種のp型不純物であり、熱拡散させたときの拡散係数が互いに異なる。具体的には、炭化珪素中において、ボロンの拡散係数は $2.5 \times 10^{-13} \text{cm}^2 / \text{秒}$ であり、アルミニウムの拡散係数は $3.0 \times 10^{-14} \text{cm}^2 / \text{秒}$ であり、ボロンの拡散係数はアルミニウムの拡散係数よりも十分に(10倍以上)高い。従って、ボロンが熱拡散する範囲は、アルミニウムが熱拡散する範囲よりも有意に広がる。その結果、アルミニウムとボロンをイオン注入した領域には、アルミニウムとボロンの両者が存

50

在し、p型不純物を比較的到高濃度に含む第1部分領域136aが形成される。そして、第1部分領域136aの周囲には、ボロンのみが熱拡散して存在し、p型不純物を比較的到低濃度に含む第2部分領域136bが形成される。

このように、拡散係数の異なる二種類のp型不純物を用いることにより、濃度差を有する第1部分領域136aと第2部分領域136bを、共通のマスク202を用いて形成することができる。なお、本実施例ではボロンとアルミニウムの組み合わせを採用しているが、この組み合わせに限定されるものではなく、拡散係数が互いに異なる異種の材料であればよい。また、二種類のp型不純物を半導体基板130に導入する際には、いずれを先に導入してもよいし、あるいは、同時に導入することも可能である。

【0054】

次に、ステップS260では、図25に示すように、半導体基板130の上面130aに、ショットキ電極122を形成する。ショットキ電極122は、第1実施例と同じく、例えばモリブデンによって形成することができる。また、ショットキ電極122の形成後は、ショットキ電極の特性を安定させるために、アニール処理を実施するとよい。

次に、ステップS270では、図26に示すように、半導体基板130の上面130aに、オーミック電極124を形成する。また、半導体基板130の下面130bに、下部電極150を形成する。オーミック電極124及び下部電極150は、例えばアルミニウムによって形成することができる。オーミック電極124は、ショットキ電極122よりも十分に厚く形成する。それにより、ショットキ電極122の略全体を、オーミック電極124が上方及び側方から覆う構造とする。

最後に、ショットキ電極122とオーミック電極124の特性を安定させるために、アニール処理を実施する。以上により、第2実施例の半導体装置110の素子構造が完成する。

【0055】

以上のように、この製造方法では、p型半導体領域136を形成する際(S220~S250)に、二種類のp型不純物の拡散係数の差を利用することで、p型半導体領域136の中央部分と周辺部分の間の濃度差を実現している。この製造方法によると、濃度差を有する第1部分領域136aと第2部分領域136bを形成する際に、マスクを共通化することができ、第1部分領域136aを形成するためのマスクと、第2部分領域136bを形成するためのマスクを、それぞれ用意する必要がない。

【0056】

(第2実施例の半導体装置110の第2の製造方法)

第2実施例の半導体装置110の第2の製造方法について説明する。図27は、第2実施例の半導体装置110の第2の製造方法の流れを示すフローチャートである。以下、図27に示すフローチャートに沿って、半導体装置110の第2の製造方法について詳細に説明する。この製造方法においても、一般的な製造方法と同様に、単一のウエハから複数の半導体装置110が同時に製造される。

【0057】

まず、ステップS310では、図28に示すように、炭化珪素からなるn型の半導体基板130を準備する。このステップS310は、先に説明した第1の製造方法のステップS210と同じ工程であり、準備する半導体基板130も同じものである。

次に、ステップS320では、図29に示すように、炭化珪素からなるn型の半導体基板130を準備する。このステップS310は、先に説明した第1の製造方法のステップS210と同じ工程であり、準備する半導体基板130も同じものである。

次に、ステップS320では、図30に示すように、半導体基板130の上面130aに、複数の開口202hを有するマスク202を形成する。このステップS320は、先に説明した第1の製造方法のステップS220と同じ工程であり、形成するマスク202も同じものである。即ち、マスク202は、酸化シリコンで形成することができ、その厚さを例えば2.5 μm とすることができる。また、マスク202には、p型半導体領域136の第1部分領域136aに合わせて、複数の開口202hを形成する。

10

20

30

40

50

【0058】

次に、ステップS330では、図30に示すように、マスク202の開口202hを通じて、半導体基板130に、p型不純物であるアルミニウムをイオン注入する。アルミニウムを注入する領域は、第1部分領域136aを形成する領域（形成予定領域）に略等しくする。また、注入するアルミニウムの濃度は、第1部分領域136aの濃度に合わせ、ここでは $1.0 \times 10^{20} / \text{cm}^3$ とする。なお、このステップS330では、アルミニウムに代えて、他のp型不純物をイオン注入してもよい。

次に、ステップS340では、図31に示すように、マスク202に対して等方性のウエットエッチングを実施する。このウエットエッチングは、マスク202を完全に除去するものではなく、マスク202をその表面側から部分的に除去し、マスク202の開口202hを拡大させるものである。このウエットエッチングにより、マスク202の開口202hを、第2部分領域136bを含めたp型半導体領域136の大きさに対応するまで拡大する。即ち、開口202hの幅については、第2部分領域136bの幅A2に略等しくなるまで、マスク202のウエットエッチングを実施する。なお、開口202hは、幅方向だけでなく、長手方向にも拡大する。

ここで、ウエットエッチングに用いるエッチャントは、マスク202を形成した材料に応じて適宜選択するとよい。例えば、マスク202を形成した材料が酸化シリコンである場合、エッチャントにはフッ酸を用いることが好ましい。また、このステップS340では、ウエットエッチングに限られず、マスク202を等方的にエッチングできるものであれば、反応ガスを用いたドライエッチングを実施してもよい。

【0059】

次に、ステップS350では、図32に示すように、マスク202の拡大された開口202hを通じて、p型不純物であるアルミニウムをイオン注入する。アルミニウムを注入する領域は、第2部分領域136bを含むp型半導体領域136全体の形成予定領域に略等しくする。注入するアルミニウムの濃度は、第2部分領域136bの濃度に合わせ、ここでは $1.0 \times 10^{19} / \text{cm}^3$ とする。なお、このステップS350では、アルミニウムに代えて、他のp型不純物をイオン注入してもよい。また、先のステップS330に対して、同種のp型不純物を用いてもよいし、異種のp型不純物を用いてもよい。

その後、半導体基板130にアニール処理を行い、イオン注入したアルミニウムイオンを活性化させ、結晶構造内に拡散させる。その結果、半導体基板130に、複数のp型半導体領域136が形成される。形成されたp型半導体領域136には、その一部に、アルミニウムの導入が二度に亘って行われ、アルミニウムを比較的に高濃度に含む第1部分領域136aが形成される。そして、第1部分領域136aの周囲には、アルミニウムの導入が一度のみ行われ、アルミニウムを比較的に低濃度に含む第2部分領域136bが形成される。

【0060】

次に、ステップS360では、図33に示すように、半導体基板130の上面130aに、ショットキ電極122を形成する。ショットキ電極122は、第1実施例と同じく、例えばモリブデンによって形成することができる。また、ショットキ電極122の形成後は、ショットキ電極の特性を安定させるために、アニール処理を実施するとよい。

次に、ステップS370では、図34に示すように、半導体基板130の上面130aに、オーミック電極124を形成する。また、半導体基板130の下面130bに、下部電極150を形成する。オーミック電極124及び下部電極150は、例えばアルミニウムによって形成することができる。オーミック電極124は、ショットキ電極122よりも十分に厚く形成する。それにより、ショットキ電極122の略全体を、オーミック電極124が上方及び側方から覆う構造とする。

最後に、ショットキ電極122とオーミック電極124の特性を安定させるために、アニール処理を実施する。以上により、第2実施例の半導体装置110の素子構造が完成する。

【0061】

以上のように、この製造方法では、濃度差を有する第1部分領域136aと第2部分領域136bを形成する際に、注入領域を変化させながら、アルミニウムのイオン注入を二度実施する。ここで、一度目のイオン注入で用いたマスクを、等方性エッチングによって加工し、二度目のイオン注入にも利用する。そのことから、二度目のイオン注入の際に、一度目のイオン注入で用いたマスクを除去する必要がなく、また、二度目のイオン注入に用いるマスクを新規に形成する必要もない。

【0062】

以上、本発明の具体例を詳細に説明したが、これらは例示にすぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

10

本明細書または図面に説明した技術要素は、単独であるいは各種の組み合わせによって技術的有用性を発揮するものであり、出願時の請求項に記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【図面の簡単な説明】

【0063】

【図1】第1実施例の半導体装置の構造を示す断面図。

【図2】図1中のII-II線断面図。

【図3】図1中のIII部の拡大図。

【図4】オーミック電極とショット電極の材料を例示する表。

20

【図5】第1実施例の半導体装置の第1の製造方法の流れを示すフローチャート。

【図6】半製品状態の半導体装置を示す図(ステップS10、S110)。

【図7】半製品状態の半導体装置を示す図(ステップS20)。

【図8】半製品状態の半導体装置を示す図(ステップS30)。

【図9】半製品状態の半導体装置を示す図(ステップS40)。

【図10】半製品状態の半導体装置を示す図(ステップS50)。

【図11】半製品状態の半導体装置を示す図(ステップS60、S160)。

【図12】第1実施例の半導体装置の第2の製造方法の流れを示すフローチャート。

【図13】半製品状態の半導体装置を示す図(ステップS120)。

【図14】半製品状態の半導体装置を示す図(ステップS130)。

30

【図15】半製品状態の半導体装置を示す図(ステップS140)。

【図16】半製品状態の半導体装置を示す図(ステップS150)。

【図17】第2実施例の半導体装置の構造を示す断面図。

【図18】図17中のXVIII部の拡大図。

【図19】第2実施例の半導体装置の第1の製造方法の流れを示すフローチャート。

【図20】半製品状態の半導体装置を示す図(ステップS210)。

【図21】半製品状態の半導体装置を示す図(ステップS220)。

【図22】半製品状態の半導体装置を示す図(ステップS230)。

【図23】半製品状態の半導体装置を示す図(ステップS240)。

【図24】半製品状態の半導体装置を示す図(ステップS250)。

40

【図25】半製品状態の半導体装置を示す図(ステップS260)。

【図26】完成した半導体装置を示す図(ステップS270)。

【図27】第2実施例の半導体装置の第2の製造方法の流れを示すフローチャート。

【図28】半製品状態の半導体装置を示す図(ステップS310)。

【図29】半製品状態の半導体装置を示す図(ステップS320)。

【図30】半製品状態の半導体装置を示す図(ステップS330)。

【図31】半製品状態の半導体装置を示す図(ステップS340)。

【図32】半製品状態の半導体装置を示す図(ステップS350)。

【図33】半製品状態の半導体装置を示す図(ステップS360)。

【図34】半製品状態の半導体装置を示す図(ステップS370)。

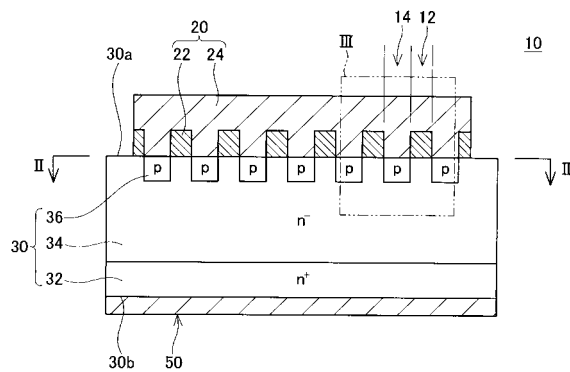
50

【符号の説明】

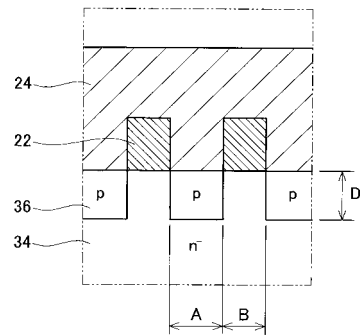
【0064】

- 10、110：半導体装置
- 12、112：ショットキバリアダイオード構造部
- 14、114：pnダイオード構造部
- 20、120：上部電極
- 20c：周縁部
- 22、122：ショットキ電極
- 24、124：オーミック電極
- 30、130：半導体基板
- 30a、130a：半導体基板の上面
- 30b、130b：半導体基板の下面
- 32、132：コンタクト層
- 34、134：ドリフト層
- 36、136：p型半導体領域
- 136a：p型半導体領域の第1部分領域
- 136b：p型半導体領域の第2部分領域
- 50、150：下部電極

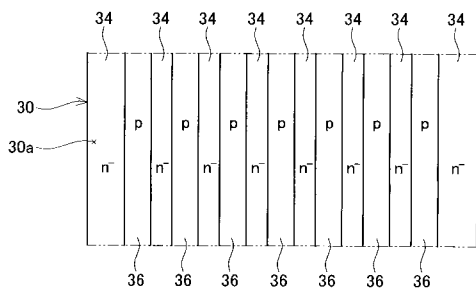
【図1】



【図3】



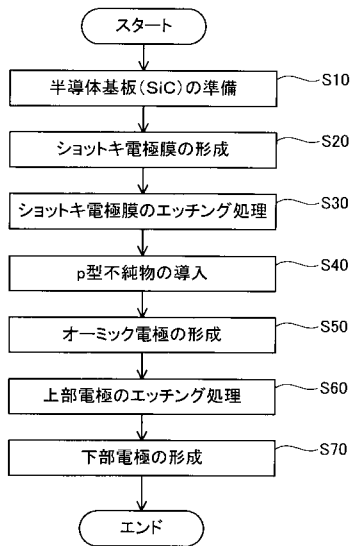
【図2】



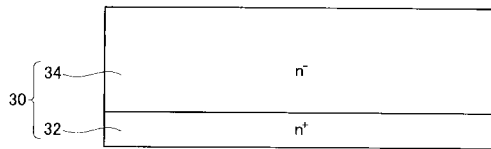
【図4】

オーミック電極	Al	Ni
ショットキ電極	Ni, Ti, Mo	Ti, Mo
アニール処理	適宜 室温~650°C	必須 400°C以上

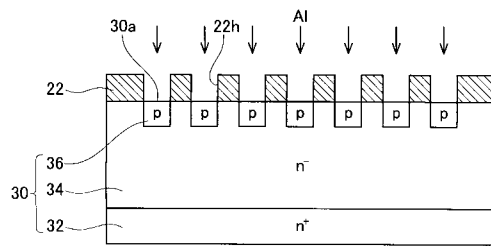
【 図 5 】



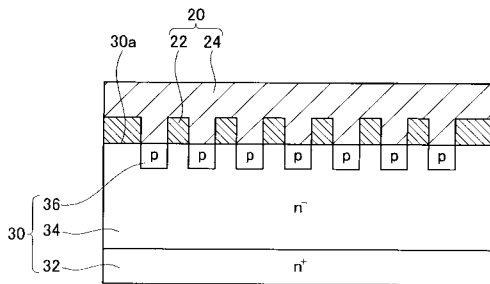
【 図 6 】



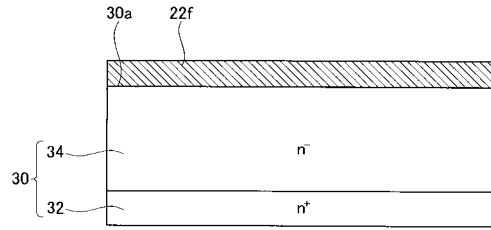
【 図 9 】



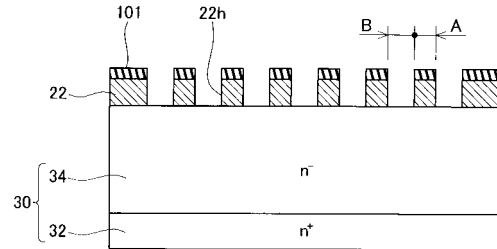
【 図 10 】



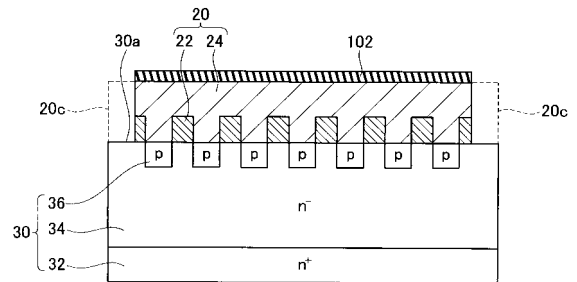
【 図 7 】



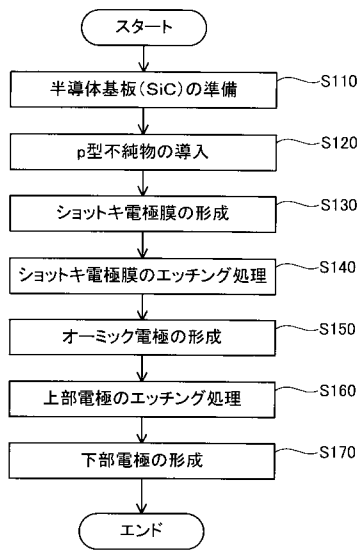
【 図 8 】



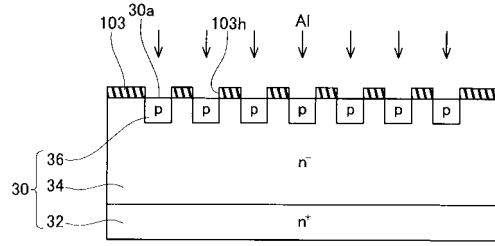
【 図 11 】



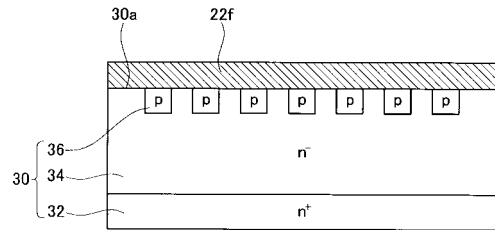
【図12】



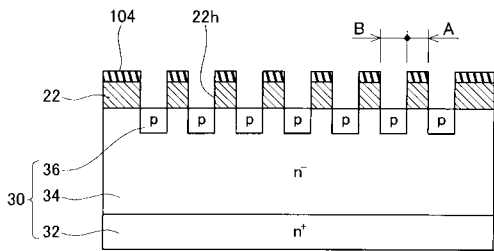
【図13】



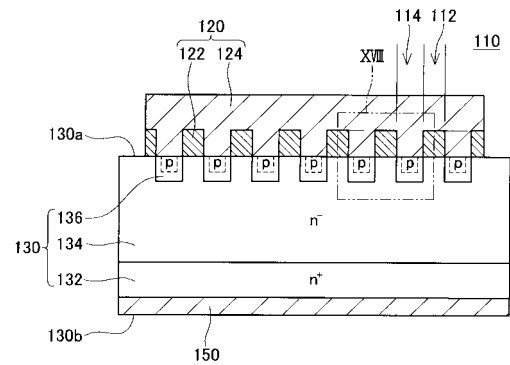
【図14】



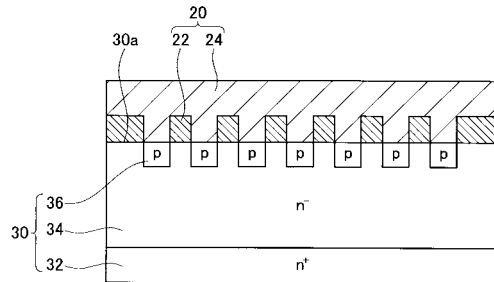
【図15】



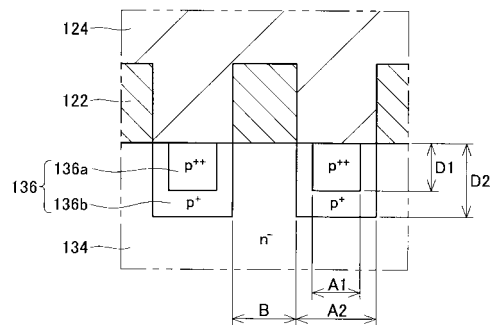
【図17】



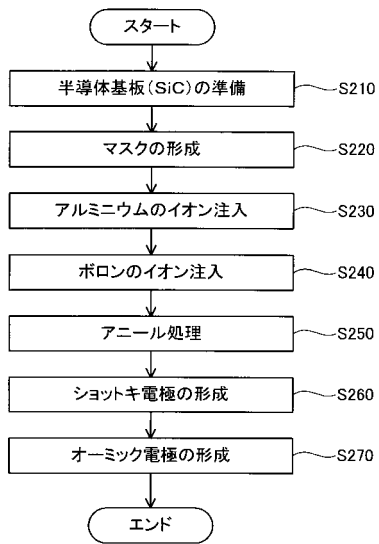
【図16】



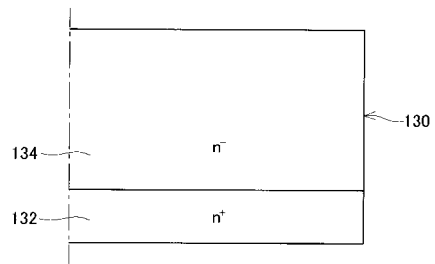
【図18】



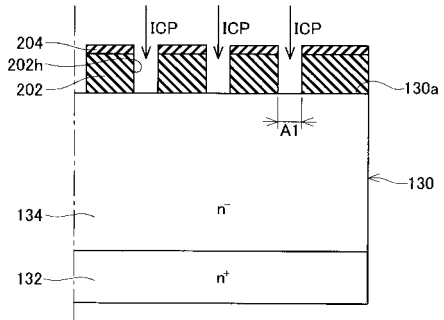
【図19】



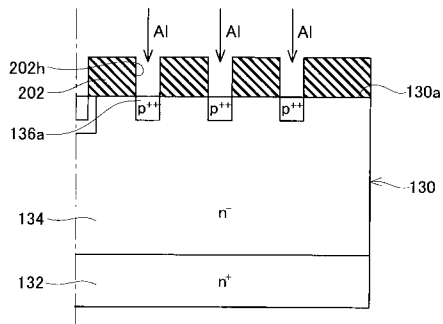
【図20】



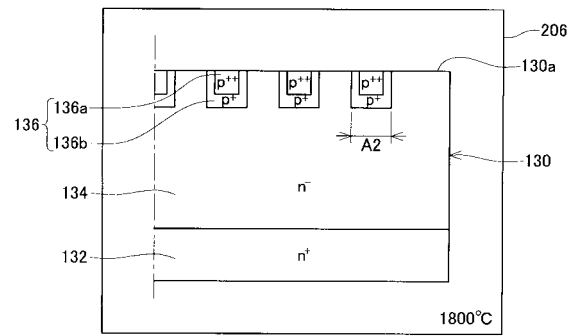
【図21】



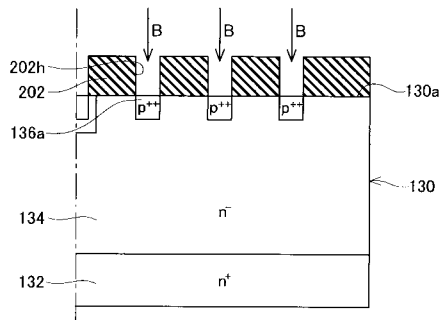
【図22】



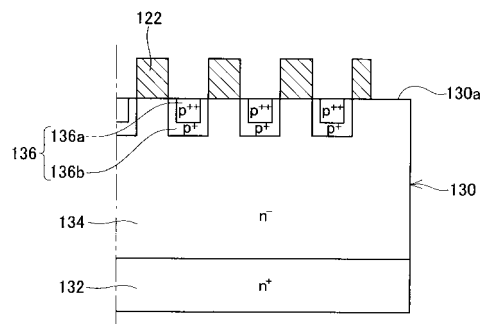
【図24】



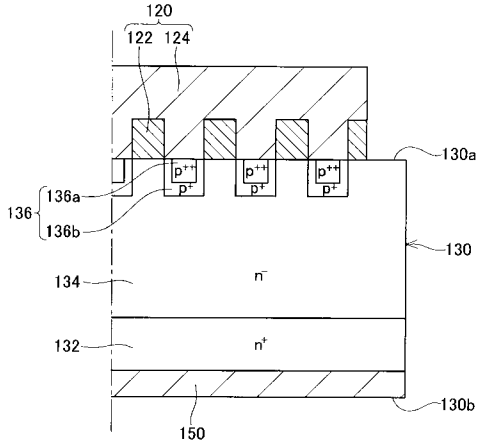
【図23】



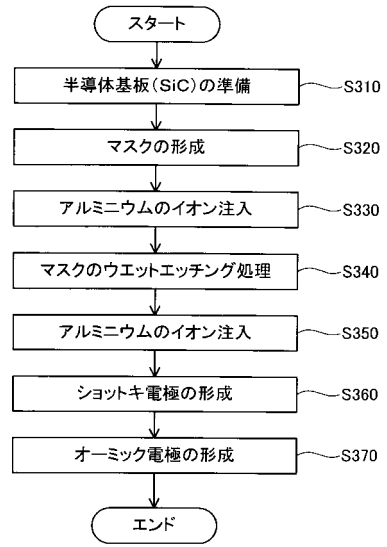
【図25】



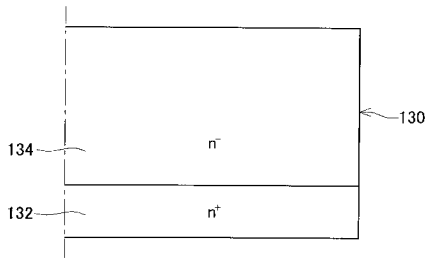
【図26】



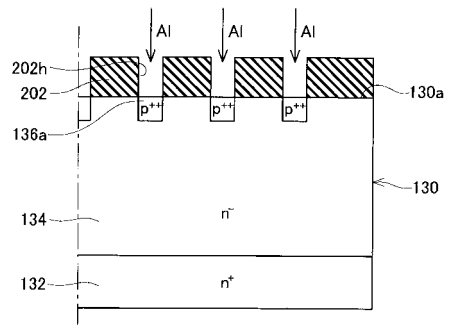
【図27】



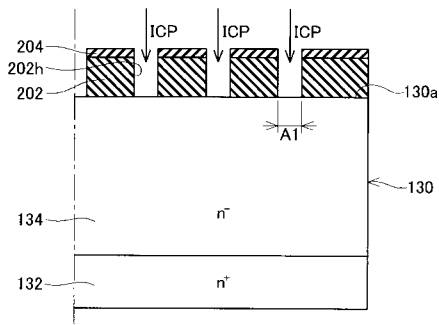
【図28】



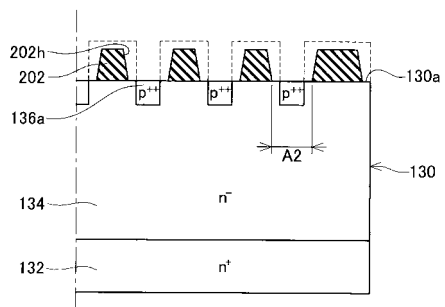
【図30】



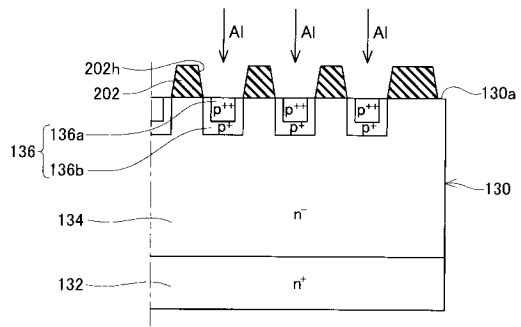
【図29】



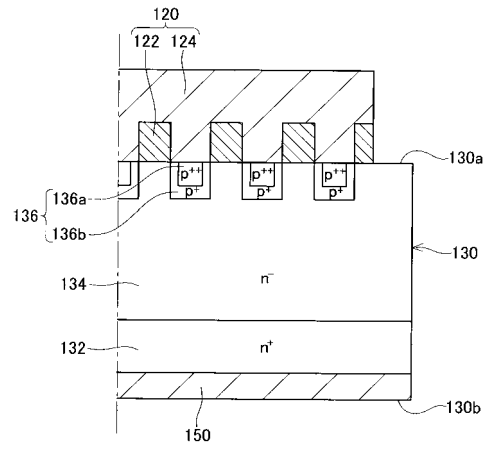
【図31】



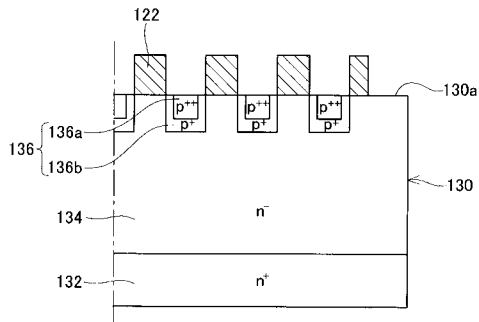
【 図 3 2 】



【 図 3 4 】



【 図 3 3 】



フロントページの続き

- (72)発明者 山本 武雄
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 奥野 英一
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 遠藤 剛
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 渡辺 行彦
愛知県愛知郡長久手町大字長湫字横道41番地の1 株式会社豊田中央研究所内
- (72)発明者 勝野 高志
愛知県愛知郡長久手町大字長湫字横道41番地の1 株式会社豊田中央研究所内

審査官 正山 旭

- (56)参考文献 特開平07-086621(JP,A)
特開2007-324218(JP,A)
国際公開第2008/053627(WO,A1)
特開2008-103436(JP,A)
特開2002-359378(JP,A)
特公昭56-049461(JP,B1)
特開昭58-188158(JP,A)
特表2003-510817(JP,A)
特開2005-243715(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/47
H01L 21/329
H01L 29/872