

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 6 月 2 日 (2005.6.2)

【公開番号】特開 2003-273148 (P2003-273148A)
 【公開日】平成 15 年 9 月 26 日 (2003.9.26)
 【出願番号】特願 2002-75863 (P2002-75863)
 【国際特許分類第 7 版】

H 0 1 L 21/60

【F I】

H 0 1 L 21/92 6 0 2 G

H 0 1 L 21/60 3 1 1 Q

H 0 1 L 21/60 3 1 1 S

H 0 1 L 21/92 6 0 4 J

H 0 1 L 21/92 6 0 2 R

【手続補正書】

【提出日】平成 16 年 8 月 19 日 (2004.8.19)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】請求項 4

【補正方法】変更

【補正の内容】

【請求項 4】

前記回路基板の電極上に、下段バンプを形成するとともに、この下段バンプよりバンプ径が小さい上段バンプを複数形成し、
前記半導体素子側の金バンプの一部が、前記回路基板側の複数の上段バンプ間の隙間に嵌合するようにして接触させ、前記回路基板上に前記半導体素子を実装することを特徴とする請求項 2 記載のフリップチップ実装方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 5

【補正方法】変更

【補正の内容】

【0 0 1 5】

請求項 4 記載の発明は、請求項 2 記載のフリップチップ実装方法であって、前記回路基板の電極上に、下段バンプを形成するとともに、この下段バンプよりバンプ径が小さい上段バンプを複数形成し、前記半導体素子側の金バンプの一部が、前記回路基板側の複数の上段バンプ間の隙間に嵌合するようにして接触させ、前記回路基板上に前記半導体素子を実装することを特徴とするものである。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 6

【補正方法】変更

【補正の内容】

【0 0 1 6】

この発明では、前記半導体素子側の金バンプの一部を、前記回路基板側の複数の上段バンプ間の隙間に嵌合するようにして接触させて金属接合を行うことから、接合強度を強くすることができるとともに、実装時に多少の位置ずれが発生しても接続不良になりにくくフリップチップ実装品の歩留まりを高くすることができる。

