(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[7]
H05K 7/02

(45) 공고일자 2001년05월02일
(11) 등록번호 10-0286472
(24) 등록일자 2001년01월15일

(21) 출원번호 10-1997-0037849
(22) 출원일자 1997년08월08일
(65) 공개번호 특1998-0018500
(43) 공개일자 1998년06월05일
(30) 우선권주장 8-227863 1996년08월09일 일본(JP)

(73) 특허권자 알프스 덴키 가부시키가이샤 가타오카 마사타카
일본국 도쿄도 오타구 유키가야 오츠카쵸 1반 7고
(72) 발명자 오니시 다다아키
일본국 후쿠시마켄 소마시 오노아자고단다 40
(74) 대리인 송재련, 한규환

심사관 : 유환철

(54) 어스단자구조

요약

종래의 어스단자 구조는, 시일드 케이스의 측판의 노치부에 측판의 끝단면과 평행방향으로 연장되게 잘라 내고, 상기 끝단면과 직교하는 방향으로 잘라 세워 형성된 것이므로, 어스단자와 프린트 기판의 끝단부의 회로단자는 가까운 거리에 있었으나 상기 회로단자의 이웃 회로단자로부터 어스단자까지의 거리는 멀었었다. 그 때문에, 종래의 어스단자 구조의 고주파 기기를, 셋트기기 등에 조립한 경우, 상기 어스단자로부터 먼 위치의 이웃 회로단자의 회로에 불필요한 신호 등이 포함되어 있더라도 콘덴서를 개재하여 충분히 어스에 떨어뜨릴 수 없었다.

본 발명에서는, 시일드 케이스(1)의 측판(3)의 노치부(3c)에, 끝단면(3a)과 평행하게 잘라 세워 어스 단자(7)를 형성하므로, 상기 어스 단자(7)의 평면과 프린트 기판(18)의 회로단자(19a · 19b)의 평면을 평행하게 대향하여 가까운 거리에 위치시키고, 셋트기기측의 마더보드(10)의 회로패턴(10b · 10c)을 개재하여 콘덴서 (21)를 관회로단자(19a · 19b)에 최단거리의 위치에서 접속할 수 있으므로, 고주파 기기의 회로에 불필요한 신호가 포함되어 있더라도, 콘덴서(21)를 개재하여 충분히 어스에 떨어뜨릴 수 있다.

대표도

도1

명세서

도면의 간단한 설명

도 1은 본 발명의 어스 단자 구조를 사용한 시일드 케이스의 사시도,

도 2는 본 발명의 어스 단자 구조를 설명하는 측판의 개략도,

도 3은 본 발명의 어스 단자 구조를 사용한 고주파 기기의 개략 측면도,

도 4는 본 발명의 어스 단자 구조를 사용한 고주파 기기를, 셋트기기측의 마더보드에 부착한 설명도,

도 5는 종래의 어스 단자 구조를 사용한 시일드 케이스의 사시도,

도 6은 종래의 어스 단자 구조를 설명하는 측판의 개략도,

도 7은 종래의 어스 단자 구조를 설명하는 측판의 개략도,

도 8은 종래의 어스 단자 구조를 사용한 고주파 기기의 개략 측면도,

도 9는 종래의 어스 단자 구조를 사용한 고주파 기기를, 셋트기기측의 마더보드에 부착한 설명도.

※도면의 주요부분에 대한 부호의 설명

1: 시일드 케이스 2: 개구부

3~6: 측판 7: 어스 단자

10: 마더보드 11: 시일드 케이스

12: 개구부 13~16: 측판

17: 어스 단자 18: 프린트 기판

19: 회로단자 20: 마더보드

21: 콘덴서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은, 전자회로를 가지는 전자기기 등의 어스 단자 구조에 관한 것이다.

종래의 전자기기 등에 있어서, 예를 들어 고주파 회로를 가지는 어스 단자 구조로서는, 도 5에 나타내는 바와 같이 시일드 케이스(11)는 금속판으로 이루어지고, 상하를 해방하는 개구부(12)를 가지며 사방이 4개의 측판(13 · 14 · 15 · 16)을 박스형으로 형성하고 있다. 그리고, 상기 각각의 측판(13 · 14 · 15 · 16)은 끝단부를 코킹 등으로 고정하고 있다. 또, 측판(13)은 상하가 끝단면(13a · 13b)에 끼워진 장방형상으로, 상기 끝단면(13a)측에는 두 개의 노치부(13c · 13d)가 형성되고, 상기 노치부(13c)에는 어스단자(17)가 형성되고, 측판(15) 근방의 평탄면에는 포올부(13e)가 시일드 케이스(11)의 내부를 향해 꺾어 구부러져 형성되어 있다.

그리고, 상기 한쪽의 노치부(13c)는, 도 6에 나타내는 바와 같이 한쪽의 끝단부에 계단 형상의 단부(13f)를, 다른쪽의 끝단부에 혀 모양의 어스 단자(17)가, 측판(13)의 끝단면(13a · 13b)과 평행방향으로 연장되고, 프레스 가공 등에 의해 해칭부분을 잘라내어 형성되어 있다. 그리고, 주위가 잘라내진 상기 혀 모양의 어스 단자(17)는, 측판(13)의 끝단면(13a)과 직교하는 절곡선 B에서부터 잘라 세우고, 평면부(17a)가 상기 끝단면(13a)과 직교하는 방향에서 시일드 케이스(11)의 외측을 향해 형성되어 있다.

또, 상기 노치부(13d)의 양측에는, 계단형상의 단부(13g)가 상기 노치부 (13c)의 단부(13f)와 동일한 높이로 형성되어 있다.

또한, 상기 측판(13)이 대향하는 측에는, 상기 개구부(12)를 끼워 측판(14)이 형성되고, 상기 측판(14)의 평탄면에는 포올부(14a)가 복수 형성되어 있고, 상기 측판(13)의 포올부(13e)와 동일한 높이로 시일드 케이스(11)의 내부를 향해 접어 굽혀져 형성되어 있다.

또, 상기 측판(13 · 14)의 한쪽측에는, 개구부(12)의 외부에 어스부(15a)를 구비하는 측판(15)이, 다른쪽측에는 개구부(12)의 외부에 어스부(16a)를 구비하는 측판(16)이 부착되어 박스형상으로 형성되어, 시일드 케이스(11)가 구성되어 있다.

그러나, 상기 어스 단자(17)는 측판(13)의 한쪽의 노치부(13c)에, 상기 끝단면(13a)과 직교하는 절곡선 B에 의해 잘라 세우고, 평면부(17a)가 상기 끝단면 (13a)과 직교하는 방향에서 시일드 케이스(11)의 외측을 향해 형성되어 있으므로, 상기 노치부(13c)에 2개의 어스 단자(17)를 설치하였더라도, 도 7에 나타내는 바와 같이 상기 2개의 어스단자(17b · 17c)의 간격은, 2개의 어스 단자(17b · 17c)의 길이를 합한 치수 C보다 좁게 할 수는 없다. 그 때문에, 상기 2개의 어스 단자(17a · 17b)를 상기 치수 C보다 근접시킬 수 없었다. 또한, 어스단자(17)를 노치부(13c)의 중앙부 부근에 마련할 수는 없었다.

이와 같은 구성의 시일드 케이스(11)를 사용한 전자기기로서, 도 8에 나타내는 바와 같은 프린트 기판(18)을 부착한 고주파 기기를 예로 들어 설명한다.

도 8의 프린트 기판(18)에는 고주파용의 부품 등이 탑재된 회로가 구성되고, 그 일부가 상기 측판(13)의 계단형상의 단부(13f · 13g)에 올려놓여지고, 그 이외의 일부분은 포올부(13e)와, 측판(14)측의 상기 복수의 포올부(14a)에, 프린트 기판(18)의 도시하지 않은 관통구멍이 삽입되고, 상기 관통구멍의 주위에 형성된 도전패턴과 상기 각각의 포올부(13e · 14a)를 납땜 등에 의해 시일드 케이스(11)의 개구부(12)에 부착되어 있다.

그리고, 상기 프린트 기판(18)에는, 도시하지 않은 각종 회로가 형성되고, 상기 회로를 시일드 케이스(11)의 외부로 끌어 내기 위한 복수의 회로단자(19a · 19b · 19c · ·)가, 시일드 케이스(11)의 외부로 돌출하여 설치되어 고주파 기기가 구성되어 있다.

또, 상술한 바와 같은 구성의 고주파 기기는, 도시하지 않은 VTR이나 TV 등의 셋트기기의, 도 9의 개략도에 나타내는 바와 같은 마더보드(20)에 탑재되어 납땜 등에 의해 부착되어 있다.

이와 같은 고주파 기기의, 예를 들어 전원회로나 AGC회로 등에 노이즈 혹은 펄스 등의 불필요한 신호가 포함되면, 상기 VTR이나 TV 등의 셋트기기의 성능이 나빠진다. 그 대책으로서, 도 9의 개략도에 나타내는 바와 같이, 상기 셋트기기측의 마더보드(20)상에서, 어스 단자(17)와 도통하는 어스 패턴(20a)과, 예를 들어 고주파 기기의 전원회로의 회로단자(19a)와 도통하는 전원회로 패턴(20b)과의 사이에 콘덴서(바이패스 콘덴서)(21)를 납땜 등에 의해 접속하여, 상기 불필요한 신호를 어스에 떨어뜨렸었다.

또, AGC 회로에 있어서도, 예를 들어 회로단자(19b)와 도통하고 있는 AGC회로 패턴(20c)과 상기 어스패턴(20a)과의 사이에도 상기 콘덴서(20)를 접속하여, 상기 불필요한 신호를 어스에 떨어뜨리고, 상기 셋트기기의 성능이 나빠지는 것을 방지하였었다.

상술한 바와 같은 종래의 어스단자(17) 구조는, 측판(13)의 끝단면(13a)과 평행방향으로 연장된 혀 모양의 어스단자(17)가 잘라 세워져 형성되고, 상기 어스단자(17)와, 상기 고주파 기기의 프린트 기판(18)에 부착된 복수의 회로단자(19)의 위치 관계는, 도 9에 나타내는 바와 같이 어스 단자(17)와 회로 단자(19a)는 인접하여 최단거리의 위치에 있으므로, 상기 콘덴서(21)를 상기 전원회로 패턴(20b)을 개재하여 회로 단자(19a)로부터 최단거리의 위치에서 어스패턴(20a)에 접속할 수 있었다. 그 때문에, 전원회로 패턴(20b)은 충분히 낮은 어스임피던스로 어스패턴(20a)에 접속할 수 있고, 전원회로에 불필요한 신호 등이

포함되어 있더라도, 상기 불필요한 신호를 어스패턴(20a)을 개재하여 어스에 떨어뜨릴 수 있었다.

그러나, 상기 AGC 회로의 회로단자(19b)는, 상기 전원회로의 회로단자(19a)를 끼워 어스단자(17)로부터 떨어진 위치에 있으므로, 예를 들어 도 9에 나타내는 바와 같이 상기 AGC 회로패턴(20c)이 전원회로 패턴(20b)에 접촉하지 않도록, L자형상으로 우회시켜 형성하고, 상기 AGC 회로의 회로단자(19b)로부터 떨어진 먼 위치에서, AGC 회로 패턴(20c)을 개재하여 콘덴서(21)를 어스 패턴(20a)에 접속하였었다. 그 때문에, AGC 회로의 회로단자(19b)로부터, 콘덴서(20)를 접속하는 위치까지의 AGC 회로 패턴(20c)의 거리가 길어져, 이 긴 AGC 회로 패턴(20c)에 인덕턴스 성분이 발생하고, 상기 AGC 회로에 불필요한 신호 등이 포함되어 있더라도, 상기 불필요한 신호를 어스 패턴(20a)을 개재하여 충분히 어스에 떨어뜨릴 수 없어, AGC 회로의 충분한 전기적 성능이 인출될 수 없었다.

발명이 이루고자 하는 기술적 과제

종래의 어스 단자 구조는, 측판(13)의 끝단면(13a · 13b)과 평행방향으로 연장된 혀 모양의 어스 단자(17)를 개구(12)의 외측으로 잘라 세워 형성하였으므로, 어스 단자(17)는 프린트 기판(18)의 회로단자(19a)와는 인접한 최단거리에 있는데, 이 회로단자(19a)의 이웃 회로단자(19b)와는 거리가 멀었다. 그 때문에, 종래의 어스 단자 구조를 고주파 기기 등에 사용하여 셋트기기 등에 탑재한 경우, 예를 들어 AGC 회로의 회로 단자(19b)와 도통하는 AGC 회로패턴(20c)과 어스 단자(17)와 도통하는 어스패턴(20a)은, 도 9에 나타내는 바와 같이 L자형상으로 우회시킨 AGC 회로 패턴(20c)을 개재하여, AGC 회로의 회로단자(19b)로부터 떨어진 먼 위치에서 콘덴서(21)를 접속하였기 때문에, AGC 회로의 회로단자(19b)로부터, 콘덴서(21)를 접속하는 위치까지의 AGC 회로 패턴(20c)에 인덕턴스 성분이 발생하고, 상기 AGC 회로에 불필요한 신호 등이 포함되어 있더라도, 상기 불필요한 신호를 어스 패턴(20a)을 개재하여 충분히 어스에 떨어뜨릴 수 없고, AGC 회로의 충분한 전기적 성능이 인출될 수 없어 VTR 이나 TV 등의 셋트기기의 성능을 향상시킬 수 없었다.

또, 종래의 시일드 케이스의 어스 단자 구조는, 어스 단자(17)를 측판(13)의 노치부(13c)의 중앙부 부근에 마련할 수 없고, 노치부(13c)의 끝단부에 근접하여 마련할 수 밖에 없었기 때문에, 전원회로, 또는 AGC 회로의 배치가 항상 상기 노치부(13c)의 끝단부 가까이에 배치하지 않으면 안되었기 때문에, 고주파 기기 및 셋트기기측의 회로설계의 범위가 제한되어, 회로설계의 자유도가 적었다.

발명의 구성 및 작용

상기 과제를 해결하기 위한 제 1 수단으로서, 측판으로 형성된 시일드 케이스와, 상기 측판에 마련된 노치부와, 상기 노치부에 마련된 어스 단자를 구비하고, 상기 시일드 케이스의 일부가 상기 측판의 끝단면과 평행하게 잘라 세워지고, 상기 시일드 케이스의 외부에 돌출된 하(下)어스 단자를 마련한 구성으로 하였다.

또, 상기 과제를 해결하는 제 2 수단으로서, 상기 어스 단자를 상기 측판의 노치부에 2개 이상 형성한 구성으로 하였다.

또한, 상기 과제를 해결하는 제 3 수단으로서, 상기 시일드 케이스의 개구내부에 설치한 프린트 기판과, 상기 시일드 케이스의 외부로 돌출하고, 상기 프린트 기판에 설치한 복수의 회로 단자를 구비하고, 상기 복수의 회로 단자의 평면과 상기 어스 단자의 평면을 대향시킨 구성으로 하였다.

(실시예)

이하, 본 발명의 어스 단자 구조의 실시예를 도 1 내지 도 4에 의거하여 설명한다. 또, 종래의 기술에서 설명한 것과 동일한 부품에 대해서는 동일부호를 붙여 설명한다.

본 발명의 어스 단자 구조는, 예를 들어 도 1에 나타내는 바와 같이 금속판으로 이루어지는 시일드 케이스(1)는 상하를 개방하는 개구부(2)를 가지며, 사방에 4개의 측판(3 · 4 · 5 · 6)을 가지며, 상기 측판(3 · 4 · 5 · 6)은, 각각의 모서리부를 코킹 등에 의해 고정되어 박스형상으로 형성되어 있다.

그리고, 측판(3)은 상하가 끝단면(3a · 3b)에 끼워진 직사각형상이고, 상기 끝단면(3a)측에 노치부(3c · 3d)가 형성되고, 도 2에 나타내는 바와 같이 노치부(3c)에는 양측의 끝단부에 계단형상의 단부(3f)를 형성하고, 상기 양측의 단부(3f · 3f)의 사이에 혀 모양의 어스 단자(7a · 7b)가, 그 선단이 측판(3)의 길이방향의 끝단면(3a)의 일부를 가지는 상태에서, 상기 끝단면(3a)과 직교하는 방향으로 연장된 상태에서, 프레스 가공 등에 의해 해칭부분을 잘라내고, 측판(3)의 길이방향의 끝단면(3a)과 평행한 절곡선 A으로부터 잘라 세워, 시일드 케이스(1)의 외부로 돌출하여 형성되어 있다. 그 때문에, 상기 혀 모양의 어스단자(7)는, 상기 노치부(3c)에 복수로 그 간격을 임의로 형성할 수 있고, 또 각각 필요한 위치에 자유롭게 형성할 수 있다.

또한, 상기 측판(3)의 다른쪽의 노치부(3d)에는, 양측의 끝단부에 계단형상의 단부(3g)가, 상기 한쪽의 노치부(3c)의 단부(3f)와 동일한 높이로 형성되어 있다. 그리고 측판(3)의 측방의 측판(5) 근방에는 포올부(3e)가 형성되어 있다.

또, 상기 측판(3)이 대향하는 측에는, 상기 개구부(2)를 끼워 측판(4)이 형성되고, 상기 측판(4)의 평탄면에는 포올부(4a)가 복수, 시일드 케이스(1)의 개구부(2)의 내부를 향해 절곡되어져, 상기 측판(3)의 포올부(3e)와 동일한 높이로 형성되어 있다.

또한, 상기 측판(3 · 4)의 한쪽의 측방에는, 개구부(2)의 외부에 어스부(5a)를 구비하는 측판(5)이, 또 다른쪽의 측방에는 측판(6)이 개구부(2)의 외부에 상기 측판(5)의 어스부(5a)와 같은 방향의 어스부(6a)를 구비하여 부착되고, 박스형상의 시일드 케이스(1)가 형성되고, 상기 시일드 케이스(1)에 본 발명의 어스 단자 구조가 설치되어 구성되어 있다.

이와 같은 구성의 어스 단자 구조를 구비한 시일드 케이스(1)를 사용한 예를, 도 3에 나타내는 바와 같은

프린트 기판(18)을 부착한 고주파 기기를 예로 들어 설명한다.

도 3에 나타내는 프린트 기판(18)에는, 고주파용의 부품 등이 탑재된 회로가 구성되어 있다. 그리고, 상기 프린트 기판(18)은, 그 일부가 상기 측판(3)의 노치부(3c · 3d)의 계단형상의 단부(3f · 3g)에 탑재되고, 그 이외의 일부분은 포올부(3e)에, 또 측판(4)측은 상기 복수의 포올부(4a)에, 프린트 기판(18)의 도시하지 않은 관통구멍이 삽입되고, 상기 관통구멍의 주위에 형성된 도전패턴과 상기 각각의 포올부(3e · 4a)를 납땜 등에 의해 시일드 케이스(1)의 개구부(2)에 부착되어 있다.

그리고, 상기 프린트 기판(18)에는, 도시하지 않은 각종 회로가 형성되고, 상기 회로를 시일드 케이스(1)의 외부로 들어 내어 VTR이나 TV 등의 셋트측의 마더보드의 회로패턴에 접속하기 위한 복수의 회로 단자(19)가, 시일드 케이스(1)의 외부, 즉 측판(5)의 어스부(5a), 또는 측판(6)의 어스부(6a)와 동일방향으로 돌출하여 부착되어 고주파 기기가 구성되어 있다. 그리고, 상기와 같은 구성의 고주파 기기는, 도시하지 않은 VTR이나 TV 등의 셋트기기의, 도 4의 개략도에 나타내는 바와 같은 마더보드(10)에 탑재되어, 납땜 등에 의해 부착되어 있다.

그리고, 본 발명의 어스 단자 구조를 사용한 고주파 기기를 탑재한, 상기 셋트기기측의 마더보드(10)는, 도 4의 개략도에 나타내는 바와 같이 어스 단자(7a)의 평면과 전원회로의 회로단자(19a)의 평면이, 대향하여 가까운 거리에 위치하고 있으므로 상기 콘덴서(21)를 회로단자(19a)로부터 최단거리의 위치에서 전원회로 패턴(10b)을 개재하여 어스 패턴(10a)에 접속할 수 있다. 그 때문에, 전원회로 패턴(10b)에 충분히 낮은 어스임피던스로 접지할 수 있으므로, 전원회로에 불필요한 신호 등이 포함되어 있더라도 상기 불필요한 신호를 어스패턴(10a)을 개재하여 어스에 떨어뜨릴 수 있으므로, VTR이나 TV 등의 셋트기기의 성능을 향상시킬 수 있다.

또, 상기 AGC 회로의 회로단자(19b)의 평면도, 어스 단자(7b)의 평면과 평행하게 대향하여 가까운 거리에 위치하고 있으므로, 상기 콘덴서(21)를 AGC 회로의 회로단자(19b)로부터 최단거리의 위치에서 회로패턴(10c)을 개재하여 어스 패턴(10a)에 접속할 수 있다. 그 때문에, AGC회로의 회로패턴(10c)에 충분히 낮은 어스임피던스로 접지할 수 있으므로, AGC 회로에 불필요한 신호 등이 포함되어 있더라도 상기 불필요한 신호를 어스패턴(10a)을 개재하여 어스에 떨어뜨릴 수 있으므로, VTR이나 TV 등의 셋트기기의 성능을 향상시킬 수 있다.

또, 본 발명의 어스 단자 구조는, 도 4에 나타내는 바와 같은 두 개의 어스 단자(7a · 7b)에 한정되는 것은 아니고, 예를 들어 전원회로의 회로단자(19a)의 이웃의 회로단자(19c)에 대향하는 위치에도, 도시생략하고 있으나 상기 어스 단자(7a · 7b)와 같은 구조의 어스 단자를 형성할 수도 있다. 또, AGC 회로의 회로단자(19b)의 이웃의 회로단자(19d)가 대향하는 위치에도, 같은 구조의 어스 단자를 형성할 수도 있다. 그 때문에, 설계상의 형편상 상기 전원회로의 회로 단자(19a)와 AGC 회로의 회로단자(19b)가 이웃하지 않더라도, 상기 어스 단자 (7a · 7b)를, 상기 회로단자(19a · 19b · 19c · 19d)의 어느 위치에서도 최단거리의 위치에 형성할 수 있다. 그 때문에, 상기 콘덴서(21)를 상기 각각의 회로단자로부터 최단거리의 위치에, 각각의 회로패턴을 개재하여 접속할 수 있으므로, 항상 콘덴서(21)의 효과에 의해 낮은 어스임피던스로 접지할 수 있으므로, VTR이나 TV 등의 셋트기기의 성능을 향상시킬 수 있다.

또, 상기 전원회로의 회로단자(19a), 및 AGC 회로의 회로단자(19b)가, 각각 서로 떨어진 위치에 배치되더라도, 본 발명의 어스 단자 구조이면 상기 각각 떨어진 위치에 배치된 회로단자(19a · 19b)의 바로 가까이에, 어스 단자(7)를 설치할 수 있으므로 회로설계의 자유도가 향상한다.

발명의 효과

이상 설명한 바와 같이 본 발명의 어스 단자 구조는, 시일드 케이스 일부가 상기 측판의 끝단면과 평행하게 잘라 세워져, 상기 시일드 케이스의 외부로 돌출된 어스 단자를 설치하였기 때문에, 상기 전원회로와 AGC 회로의 각각의 회로단자로부터 등거리에서, 또 최단거리의 위치에 어스 단자를 형성할 수 있어, 상기 콘덴서를 상기 각각의 회로단자로부터 최단거리의 위치에서, 각각의 회로패턴을 개재하여 어스패턴에 접속할 수 있으므로, 상기 전원회로나 AGC 회로에 불필요한 신호 등이 포함되어 있더라도, 상기 불필요한 신호 등을 상기 콘덴서로 확실하게 어스에 떨어뜨릴 수 있으므로, VTR 이나 TV 등의 셋트기기의 성능을 향상시킬 수 있다.

또, 상기 어스 단자를, 상기 측판의 노치부에 2개 이상 형성하였기 때문에, 설계상의 형편상 상기 전원회로의 회로단자와 AGC 회로의 회로단자가 이웃하지 않고 떨어져 배치되어 있더라도, 이 떨어져 배치된 상기 각각의 회로단자의 최단거리의 위치에, 상기 2개 이상의 어스 단자를 설치할 수 있으므로, 상기 전원회로 또는 AGC 회로를, 형편 좋은 위치에 설치할 수 있으므로 회로설계의 자유도가 향상하고, VTR 이나 TV 등의 셋트기기의 성능을 향상시킬 수 있다.

또, 상기 복수의 회로단자의 평면과 상기 어스 단자의 평면을 대향시켰기 때문에, 상기 전원회로의 회로단자와, 상기 AGC 회로의 회로단자로부터 등거리에서, 또 최단거리의 위치에 어스 단자를 형성할 수 있으므로, 상기 콘덴서를 상기 각각의 회로단자로부터 최단거리의 위치에서 어스 패턴에 접속할 수 있으므로, 상기 전원회로나 AGC 회로에 불필요한 신호 등이 포함되어 있어도, 상기 불필요한 신호를 상기 콘덴서로 확실하게 어스에 떨어뜨릴 수 있으므로, VTR 이나 TV 등의 셋트기기의 성능을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1

개구부(2)를 가지는 측판(3)으로 형성된 시일드케이스(1)와,

상기 측판(3)에 마련된 노치부(3c · 3d)와, 상기 노치부(3c · 3d)에 마련된 어스단자(7)와,

상기 시일드케이스(1)의 개구내부(2)에 설치한 프린트기판(18)과, 상기 시일드케이스의 외부로 돌출하고 상기 프린트기판(18)에 설치한 복수의 회로단자(19)를 구비하며,

상기 시일드케이스(1)의 일부가 상기 측판(3)의 끝단면(3a ·3b)과 평행하게 잘라세워져, 상기 시일드케이스(1)의 외부로 돌출된 어스단자(17)를 마련하며,

상기한 복수의 회로단자(19)의 평면과 상기 어스단자(17)의 평면을 대향시킨 것을 특징으로 하는 어스단자구조.

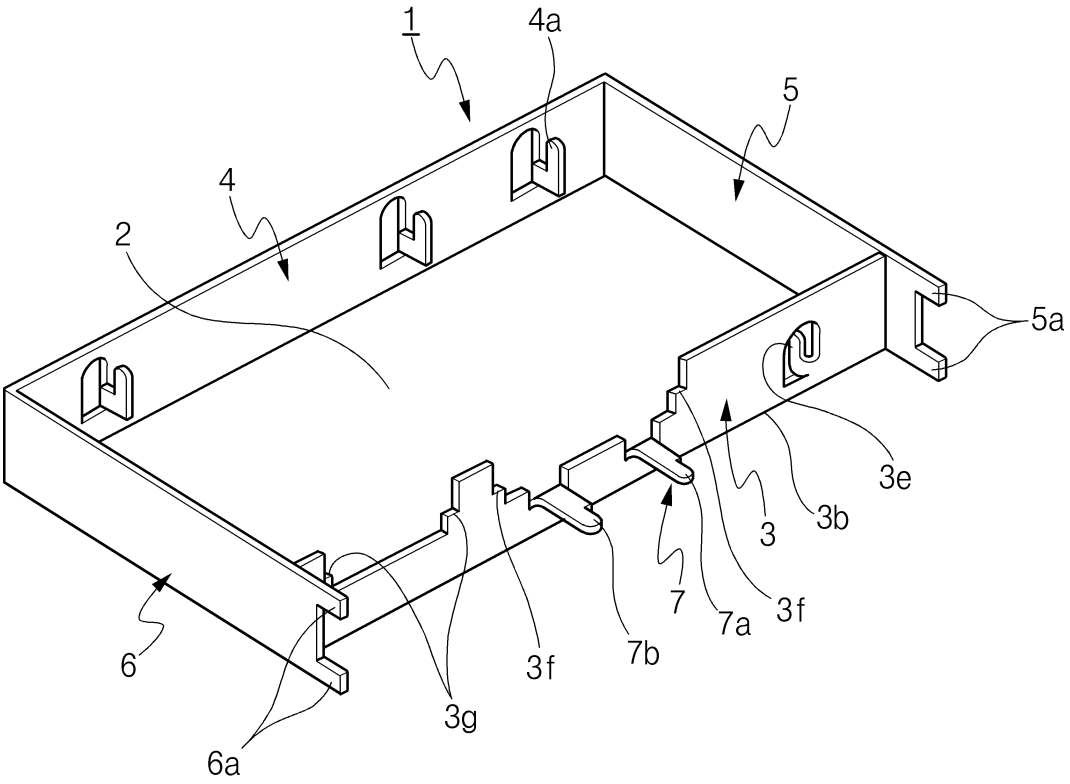
청구항 2

제 1항에 있어서,

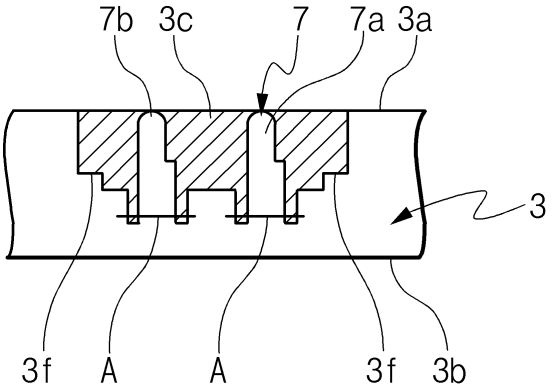
상기 어스단자(17)를 상기 측판(3)의 노치부(3c ·3d)에 두 개 이상 형성한 것을 특징으로 하는 어스단자구조.

도면

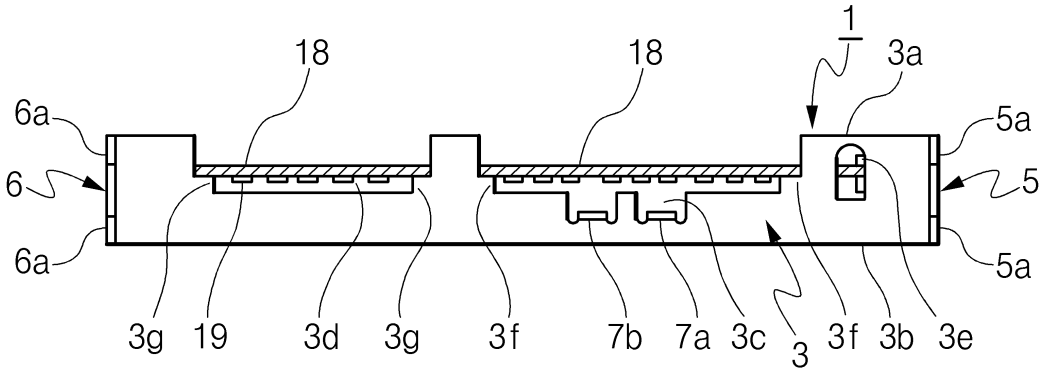
도면1



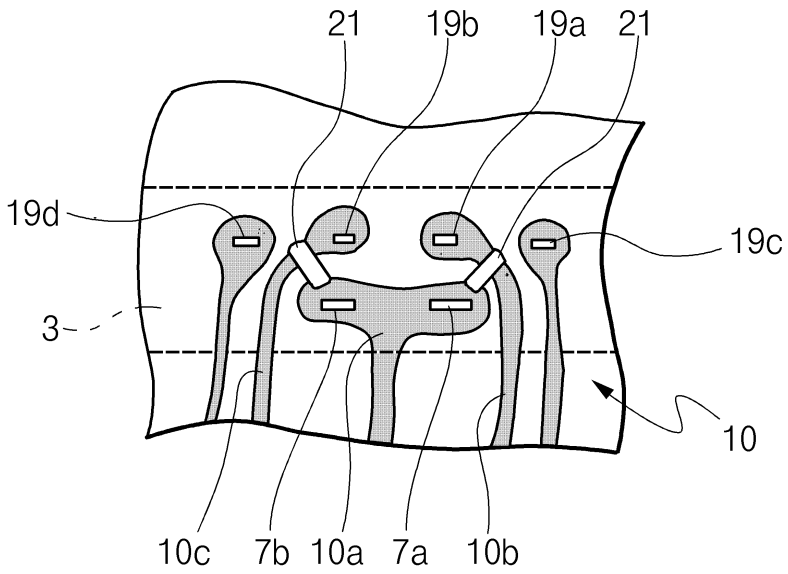
도면2



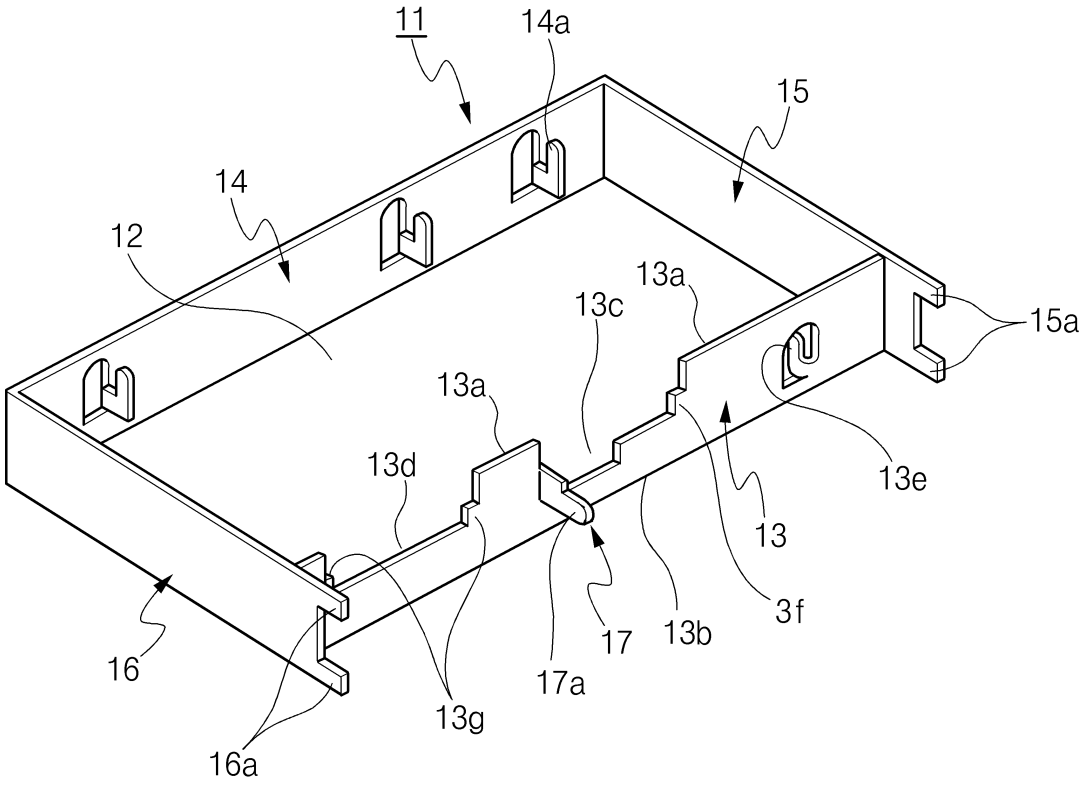
도면3


1
18
18
3a
6a
5a
6
5
6a
5a
3g
19
3d
3g
3f
7b
7a
3c
3
3f
3b
3e

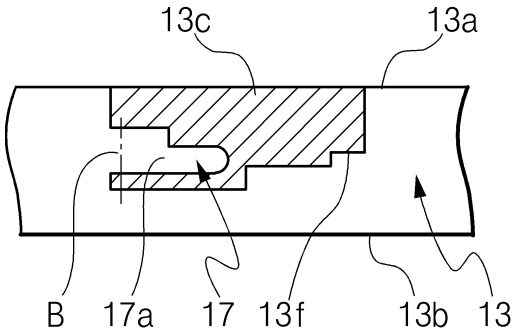
도면4


21
19b
19a
21
19d
19c
3
10
10c
7b
10a
7a
10b

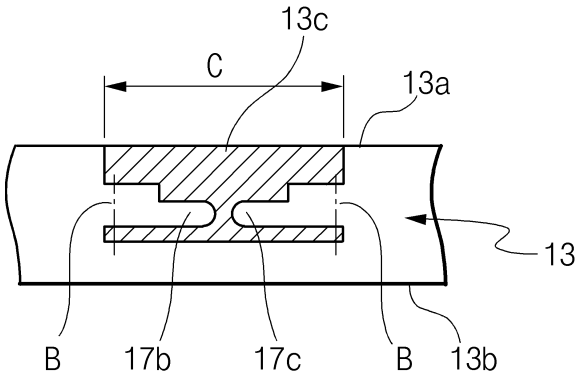
도면5


11
14a
15
14
12
13a
13c
15a
13a
13d
13e
13
3f
17
13b
16
17a
13g
16a

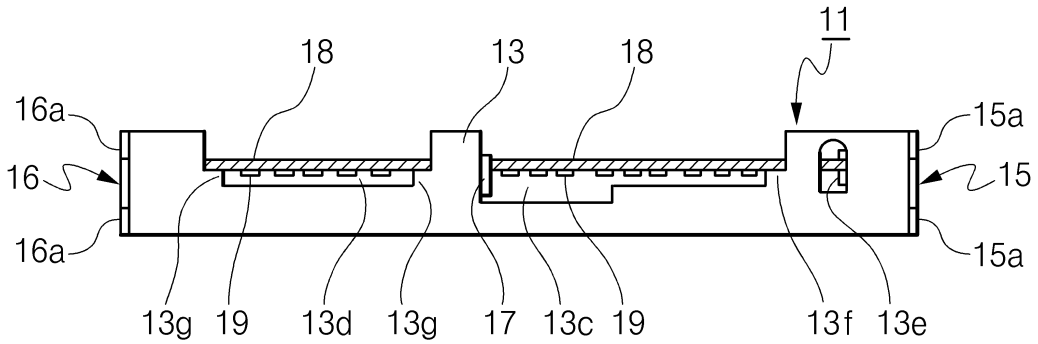
도면6


13c
13a
B
17a
17
13f
13b
13

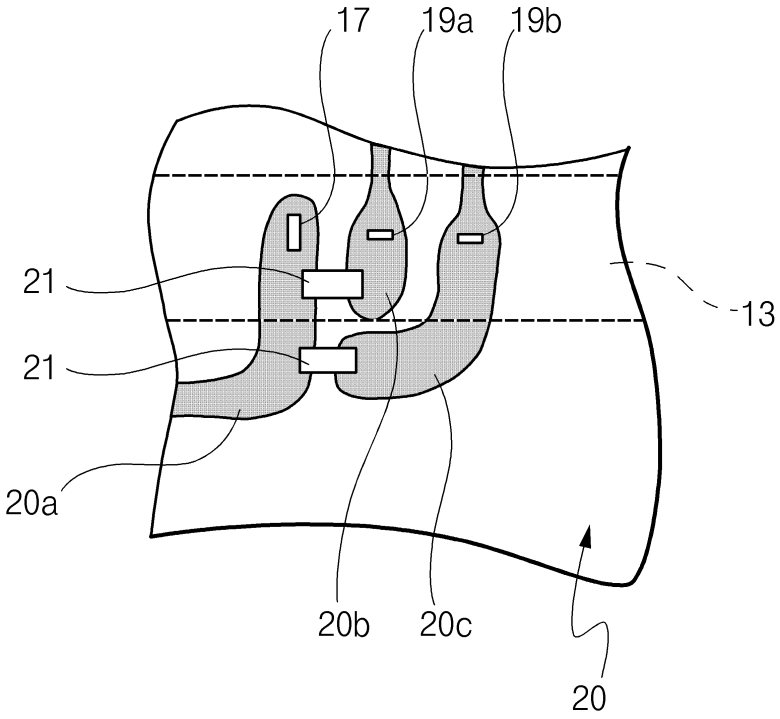
도면7


13c
C
13a
13
B
17b
17c
B
13b

도면8


11
18
13
18
16a
15a
16
15
16a
15a
13g
19
13d
13g
17
13c
19
13f
13e

도면9


17
19a
19b
21
13
21
20a
20b
20c
20