

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7605732号  
(P7605732)

(45)発行日 令和6年12月24日(2024.12.24)

(24)登録日 令和6年12月16日(2024.12.16)

(51)国際特許分類	F I
H 0 1 L 27/146 (2006.01)	H 0 1 L 27/146 D
H 0 4 N 25/10 (2023.01)	H 0 1 L 27/146 A
H 0 4 N 25/771 (2023.01)	H 0 4 N 25/10
	H 0 4 N 25/771

請求項の数 7 (全25頁)

(21)出願番号	特願2021-508999(P2021-508999)	(73)特許権者	316005926 ソニーセミコンダクタソリューションズ株式会社 神奈川県厚木市旭町四丁目14番1号
(86)(22)出願日	令和2年3月11日(2020.3.11)	(74)代理人	110001357 弁理士法人つばさ国際特許事務所
(86)国際出願番号	PCT/JP2020/010510	(72)発明者	城戸 英男 神奈川県厚木市旭町四丁目14番1号
(87)国際公開番号	WO2020/195825	(72)発明者	町田 貴志 神奈川県厚木市旭町四丁目14番1号
(87)国際公開日	令和2年10月1日(2020.10.1)	審査官	田邊 顕人
審査請求日	令和5年3月6日(2023.3.6)		
(31)優先権主張番号	特願2019-56165(P2019-56165)		
(32)優先日	平成31年3月25日(2019.3.25)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 撮像装置および電子機器

(57)【特許請求の範囲】

【請求項1】

表面と、前記表面と反対側の裏面とを含む半導体層と、  
前記半導体層に設けられ、受光量に応じた電荷を光電変換により生成可能な光電変換部と、

前記半導体層のうち前記表面と前記光電変換部との間に設けられ、前記電荷を保持可能な電荷保持部と、

前記光電変換部と前記電荷保持部との間に位置し、前記電荷が通過可能な開口を含む第1の遮光膜と、

前記光電変換部から見て前記第1の遮光膜と反対側に位置する第2の遮光膜と、  
1つのレンズと

をそれぞれ有する複数の像面位相差検出画素を備え、

前記複数の像面位相差検出画素における各々の前記第2の遮光膜は、いずれも前記光電変換部が占める画素領域のうちの前記開口と重なり合う重複領域を含む第1のサブ画素領域に設けられ、または、いずれも前記画素領域のうちの前記第1のサブ画素領域以外の第2のサブ画素領域に設けられており、

第1の方向において分割されて隣り合う前記第1のサブ画素領域および前記第2のサブ画素領域の双方に対して、前記1つのレンズが共通に設けられている

撮像装置。

【請求項2】

前記複数の像面位相差検出画素は、

前記第 1 のサブ画素領域に設けられた前記第 2 の遮光膜を有する第 1 の像面位相差検出画素と、

前記第 2 のサブ画素領域に設けられた前記第 2 の遮光膜を有する第 2 の像面位相差検出画素と

を含む

請求項 1 記載の撮像装置。

【請求項 3】

前記表面側から前記開口を貫通して前記電荷保持部に向かうように延在する縦型トレンチゲートを含む電荷転送部、をさらに備えた

請求項 1 記載の撮像装置。

【請求項 4】

前記開口は、前記画素領域のうちの中心以外の位置に設けられている

請求項 1 記載の撮像装置。

【請求項 5】

前記第 1 の方向および第 2 の方向にそれぞれ配列された複数の撮像画素をさらに備え、前記複数の像面位相差検出画素は、前記第 1 の方向および前記第 2 の方向のそれぞれにおいて前記複数の撮像画素の間に配置されている

請求項 1 記載の撮像装置。

【請求項 6】

前記複数の撮像画素は、前記第 1 の方向および前記第 2 の方向のそれぞれにおいて周期配列された、第 1 から第 3 のカラーフィルタをそれぞれ含む複数の第 1 から第 3 の撮像画素をさらに備え、

各々の前記像面位相差検出画素は、前記複数の第 1 の撮像画素がそれぞれ配置されるべき複数の第 1 の位置のいずれかに、前記複数の第 1 の撮像画素のいずれか 1 つと置換されて配置されている

請求項 5 記載の撮像装置。

【請求項 7】

撮像装置を備えた電子機器であって、

前記撮像装置は、

表面と、前記表面と反対側の裏面とを含む半導体層と、

前記半導体層に設けられ、受光量に応じた電荷を光電変換により生成可能な光電変換部と、

前記半導体層のうち前記表面と前記光電変換部との間に設けられ、前記電荷を保持可能な電荷保持部と、

前記光電変換部と前記電荷保持部との間に位置し、前記電荷が通過可能な開口を含む第 1 の遮光膜と、

前記光電変換部から見て前記第 1 の遮光膜と反対側に位置する第 2 の遮光膜と、

1 つのレンズと

をそれぞれ有する複数の像面位相差検出画素を備え、

前記複数の像面位相差検出画素における各々の前記第 2 の遮光膜は、いずれも前記光電変換部が占める画素領域のうちの前記開口と重なり合う重複領域を含む第 1 のサブ画素領域に設けられ、または、いずれも前記画素領域のうちの前記第 1 のサブ画素領域以外の第 2 のサブ画素領域に設けられており、

第 1 の方向において分割されて隣り合う前記第 1 のサブ画素領域および前記第 2 のサブ画素領域の双方に対して、前記 1 つのレンズが共通に設けられている

電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本開示は、像面位相差検出画素を有する撮像装置および、その撮像装置を備えた電子機器に関する。

【背景技術】

【0002】

これまでに、画像信号を得るための通常画素に加えて、オートフォーカス用の位相差信号を得るための像面位相差検出画素を備えるようにした撮像装置が提案されている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0003】

【文献】国際公開第2016/129406号明細書

【発明の概要】

【0004】

ところで、このような撮像装置では、位相差画素における検出感度のばらつきが少ないことが望ましい。

【0005】

したがって、位相差検出特性に優れた撮像装置、およびそのような撮像装置を備えた電子機器を提供することが望まれる。

【0006】

本開示の一実施形態としての撮像装置は、半導体層と、光電変換部と、電荷保持部と、第1の遮光膜と、第2の遮光膜とをそれぞれ有する複数の像面位相差検出画素を備える。半導体層は、表面と、その表面と反対側の裏面とを含んでいる。光電変換部は、半導体層に設けられ、受光量に応じた電荷を光電変換により生成可能である。電荷保持部は、半導体層のうち表面と光電変換部との間に設けられ、電荷を保持可能である。第1の遮光膜は、光電変換部と電荷保持部との間に位置し、電荷が通過可能な開口を含んでいる。第2の遮光膜は、光電変換部から見て第1の遮光膜と反対側に位置する。ここで、複数の像面位相差検出画素における各々の第2の遮光膜は、いずれも光電変換部が占める画素領域のうちの開口と重なり合う重複領域を含む第1領域に設けられ、または、いずれも画素領域のうちの第1領域以外の第2領域に設けられている。

また、本開示の一実施形態としての電子機器は、上記撮像装置を備えたものである。

【0007】

本開示の一実施形態としての撮像装置および電子機器では、複数の像面位相差検出画素における各々の第2の遮光膜が、第1領域のみに設けられ、または第2領域のみに設けられる。このため、第2の遮光膜が第1領域に存在する像面位相差検出画素と、第2の遮光膜が第2領域に存在する像面位相差検出画素とが混在する場合と比べ、複数の像面位相差検出画素における検出感度のばらつきが低減される。

【図面の簡単な説明】

【0008】

【図1A】本開示の第1の実施の形態に係る撮像装置の構成例を示すブロック図である。

【図1B】第1の実施の形態の第1の変形例としての撮像装置の構成例を示すブロック図である。

【図1C】第1の実施の形態の第2の変形例としての撮像装置の構成例を示すブロック図である。

【図2】図1Aに示した撮像装置における一のセンサ画素の回路構成を表す回路図である。

【図3】図1Aに示した画素アレイ部におけるセンサ画素の配列の一例を模式的に表す平面図である。

【図4】図3に示したセンサ画素の構成を模式的に表す断面図である。

【図5】図3に示した第1の像面位相差検出画素における位相差信号検出感度を説明する説明図である。

【図6】図3に示した第2の像面位相差検出画素における位相差信号検出感度を説明する

10

20

30

40

50

説明図である。

【図 7】参考例としての第 2 の像面位相差検出画素における位相差信号検出感度を説明する説明図である。

【図 8】第 1 の実施の形態の第 3 の変形例としての画素アレイ部におけるセンサ画素の配列を表す概略平面図である。

【図 9】第 1 の実施の形態の第 4 の変形例としての画素アレイ部におけるセンサ画素の配列を表す概略平面図である。

【図 10】本開示の第 2 の実施の形態に係る画素アレイ部におけるセンサ画素の配列の一例を模式的に表す平面図である。

【図 11】本開示の第 3 の実施の形態に係る画素アレイ部におけるセンサ画素の構成を模式的に表す断面図である。

【図 12】電子機器の全体構成例を表す概略図である。

【図 13】車両制御システムの概略的な構成の一例を示すブロック図である。

【図 14】車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

【図 15】本開示のその他の変形例としての画素アレイ部におけるセンサ画素の配列の一例を模式的に表す平面図である。

【発明を実施するための形態】

【0009】

以下、本開示の実施の形態について図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第 1 の実施の形態

第 1 の遮光膜の開口との重複領域を含む第 1 領域に設けられた第 2 の遮光膜を有する像面位相差検出画素を備えた撮像装置の例。

2. 第 1 の実施の形態の変形例

3. 第 2 の実施の形態

第 1 の遮光膜の開口との重複領域を含まない第 2 領域に設けられた第 2 の遮光膜を有する像面位相差検出画素を備えた撮像装置の例。

4. 第 3 の実施の形態

第 3 の遮光膜をさらに備えた撮像装置の例。

5. 電子機器への適用例

6. 移動体への適用例

7. その他の変形例

【0010】

< 1. 第 1 の実施の形態 >

[ 固体撮像装置 101 の構成 ]

図 1A は、本技術の第 1 の実施の形態に係る固体撮像装置 101 の構成例を示すブロック図である。

【0011】

固体撮像装置 101 は、例えば CMOS (Complementary Metal Oxide Semiconductor) イメージセンサなどの、いわゆるグローバルシャッタ方式の裏面照射型イメージセンサである。固体撮像装置 101 は、被写体からの光を受光して光電変換し、画像信号を生成することで画像を撮像するものである。

【0012】

グローバルシャッタ方式とは、基本的には全画素同時に露光を開始し、全画素同時に露光を終了するグローバル露光を行う方式である。ここで、全画素とは、画像に現れる部分の画素の全てということであり、ダミー画素等は除外される。また、時間差や画像の歪みが問題にならない程度に十分小さければ、全画素同時ではなく、複数行(例えば、数十行)単位でグローバル露光を行いながら、グローバル露光を行う領域を移動する方式もグローバルシャッタ方式に含まれる。また、画像に表れる部分の画素の全てでなく、所定領域の画素に対してグローバル露光を行う方式もグローバルシャッタ方式に含まれる。

10

20

30

40

50

## 【 0 0 1 3 】

裏面照射型イメージセンサとは、被写体からの光を受光して電気信号に変換するフォトダイオード等の光電変換部が、被写体からの光が入射する受光面と、各画素を駆動させるトランジスタ等の配線が設けられた配線層との間に設けられている構成のイメージセンサをいう。

## 【 0 0 1 4 】

固体撮像装置 1 0 1 は、例えば、画素アレイ部 1 1 1、垂直駆動部 1 1 2、カラム信号処理部 1 1 3、データ格納部 1 1 9、水平駆動部 1 1 4、システム制御部 1 1 5、および信号処理部 1 1 8 を備えている。

## 【 0 0 1 5 】

固体撮像装置 1 0 1 では、半導体基板 1 1 (後出) 上に画素アレイ部 1 1 1 が形成される。垂直駆動部 1 1 2、カラム信号処理部 1 1 3、データ格納部 1 1 9、水平駆動部 1 1 4、システム制御部 1 1 5、および信号処理部 1 1 8 などの周辺回路は、例えば、画素アレイ部 1 1 1 と同じ半導体基板 1 1 上に形成される。

## 【 0 0 1 6 】

画素アレイ部 1 1 1 は、被写体から入射した光の量に応じた電荷を生成して蓄積する光電変換部 5 1 (後出) を含むセンサ画素 1 1 0 を複数有する。センサ画素 1 1 0 は、図 1 に示したように、横方向 (行方向) および縦方向 (列方向) のそれぞれに配列される。画素アレイ部 1 1 1 では、行方向に一列に配列されたセンサ画素 1 1 0 からなる画素行ごとに、画素駆動線 1 1 6 が行方向に沿って配線され、列方向に一列に配列されたセンサ画素 1 1 0 からなる画素列ごとに、垂直信号線 (VSL) 1 1 7 が列方向に沿って配線されている。

## 【 0 0 1 7 】

垂直駆動部 1 1 2 は、シフトレジスタやアドレスデコーダなどからなる。垂直駆動部 1 1 2 は、複数の画素駆動線 1 1 6 を介して複数のセンサ画素 1 1 0 に対し信号等をそれぞれ供給することにより、画素アレイ部 1 1 1 における複数のセンサ画素 1 1 0 の全てを同時に駆動させ、または画素行単位で駆動させる。

## 【 0 0 1 8 】

垂直駆動部 1 1 2 は、例えば読み出し走査系と掃き出し走査系との 2 つの走査系を有する。読み出し走査系は、単位画素から信号を読み出すために、画素アレイ部 1 1 1 の単位画素を行単位で順に選択走査する。掃き出し走査系は、読み出し走査系によって読み出し走査が行われる読み出し行に対し、その読み出し走査よりもシャッタスピードの時間分だけ先行して掃き出し走査を行う。

## 【 0 0 1 9 】

この掃き出し走査系による掃き出し走査により、読み出し行の単位画素の光電変換部 5 1 から不要な電荷が掃き出される。これをリセットという。そして、この掃き出し走査系による不要電荷の掃き出し、すなわちリセットにより、いわゆる電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換部 5 1 の光電荷を捨てて、新たに露光を開始する、すなわち光電荷の蓄積を新たに開始する動作のことをいう。

## 【 0 0 2 0 】

読み出し走査系による読み出し動作によって読み出される信号は、その直前の読み出し動作または電子シャッタ動作以降に入射した光量に対応する。直前の読み出し動作による読み出しタイミングまたは電子シャッタ動作による掃き出しタイミングから、今回の読み出し動作による読み出しタイミングまでの期間が、単位画素における光電荷の蓄積時間、すなわち露光時間となる。

## 【 0 0 2 1 】

垂直駆動部 1 1 2 によって選択走査された画素行の各単位画素から出力される信号は、垂直信号線 1 1 7 の各々を通してカラム信号処理部 1 1 3 に供給されるようになっている。カラム信号処理部 1 1 3 は、画素アレイ部 1 1 1 の画素列ごとに、選択行の各単位画素から垂直信号線 1 1 7 を通して出力される信号に対して所定の信号処理を行うとともに、信

10

20

30

40

50

号処理後の画素信号を一時的に保持するようになっている。

【 0 0 2 2 】

具体的には、カラム信号処理部 1 1 3 は、例えばシフトレジスタやアドレスデコーダなどからなり、ノイズ除去処理、相関二重サンプリング処理、アナログ画素信号の A / D ( Analog / Digital ) 変換 A / D 変換処理等を行い、デジタル画素信号を生成する。カラム信号処理部 1 1 3 は、生成した画素信号を信号処理部 1 1 8 に供給する。

【 0 0 2 3 】

水平駆動部 1 1 4 は、シフトレジスタやアドレスデコーダなどによって構成され、カラム信号処理部 1 1 3 の画素列に対応する単位回路を順番に選択するようになっている。この水平駆動部 1 1 4 による選択走査により、カラム信号処理部 1 1 3 において単位回路ごと

10

【 0 0 2 4 】

システム制御部 1 1 5 は、各種のタイミング信号を生成するタイミングジェネレータ等からなる。システム制御部 1 1 5 は、タイミングジェネレータで生成されたタイミング信号に基づいて、垂直駆動部 1 1 2、カラム信号処理部 1 1 3、および水平駆動部 1 1 4 の駆動制御を行なうものである。

【 0 0 2 5 】

信号処理部 1 1 8 は、必要に応じてデータ格納部 1 1 9 にデータを一時的に格納しながら、カラム信号処理部 1 1 3 から供給された画素信号に対して演算処理等の信号処理を行ない、各画素信号からなる画像信号を出力するものである。

20

【 0 0 2 6 】

データ格納部 1 1 9 は、信号処理部 1 1 8 での信号処理にあたり、その信号処理に必要なデータを一時的に格納するようになっている。

【 0 0 2 7 】

なお、本技術の固体撮像装置は図 1 A に示した固体撮像装置 1 0 1 に限定されるものではなく、例えば図 1 B に示した固体撮像装置 1 0 1 A や図 1 C に示した固体撮像装置 1 0 1 B のような構成を有していてもよい。図 1 B は、本技術の第 1 の実施の形態に係る第 1 の変形例としての固体撮像装置 1 0 1 A の機能の構成例を示すブロック図である。図 1 C は、本技術の第 1 の実施の形態に係る第 2 の変形例としての固体撮像装置 1 0 1 B の機能の構成例を示すブロック図である

30

【 0 0 2 8 】

図 1 B の固体撮像装置 1 0 1 A では、カラム信号処理部 1 1 3 と水平駆動部 1 1 4 との間にデータ格納部 1 1 9 が配設され、カラム信号処理部 1 1 3 から出力される画素信号が、データ格納部 1 1 9 を経由して信号処理部 1 1 8 に供給されるようになっている。

【 0 0 2 9 】

また、図 1 C の固体撮像装置 1 0 1 B は、カラム信号処理部 1 1 3 と水平駆動部 1 1 4 との間にデータ格納部 1 1 9 と信号処理部 1 1 8 とを並列に配設するようにしたものである。固体撮像装置 1 0 1 C では、カラム信号処理部 1 1 3 が画素アレイ部 1 1 1 の列ごと、あるいは画素アレイ部 1 1 1 の複数列ごとにアナログ画素信号をデジタル画素信号に変換する A / D 変換を行うようになっている。

40

【 0 0 3 0 】

[ センサ画素 1 1 0 の構成 ]

( 回路構成例 )

次に、図 2 を参照して、図 1 A の画素アレイ部 1 1 1 に設けられたセンサ画素 1 1 0 の回路構成例について説明する。図 2 は、画素アレイ部 1 1 1 を構成する複数のセンサ画素 1 1 0 のうちの 1 つのセンサ画素 1 1 0 の回路構成例を示している。

【 0 0 3 1 】

図 2 に示した例では、画素アレイ部 1 1 1 におけるセンサ画素 1 1 0 は、メモリ保持型のグローバルシャッタを実現している。

【 0 0 3 2 】

50

センサ画素 110 は、電源 VDD1, VDD2、光電変換部 (PD) 51、第 1 ~ 第 3 の転送トランジスタ (TR) 52A ~ 52C、電荷電圧変換部 (FD) 53、リセットトランジスタ (RST) 54、増幅トランジスタ (AMP) 55、選択トランジスタ (SEL) 56、排出トランジスタ (OFG) 58、電荷保持部 (MEM) 59、排出部 OFD およびバッファ BUF を有している。TR 52A は転送ゲート TRZ を含み、TR 52B は転送ゲート TRY および転送ゲート TRX を含み、TR 52C は転送ゲート TRG を含んでいる。

【0033】

この例では、TR 52A ~ 52C、RST 54、AMP 55、SEL 56 および OFG 58 は、いずれも N 型の MOS トランジスタである。これら TG 52A ~ 52C、RST 54、AMP 55、SEL 56 および OFG 58 における各ゲート電極には、それぞれ、駆動信号がシステム制御部 115 の駆動制御に基づき垂直駆動部 112 および水平駆動部 114 により供給される。駆動信号は、高レベルの状態がアクティブ状態 (オンの状態) となり、低レベルの状態が非アクティブ状態 (オフの状態) となるパルス信号である。なお、以下、駆動信号をアクティブ状態にすることを、駆動信号をオンするとも称し、駆動信号を非アクティブ状態にすることを、駆動信号をオフするとも称する。

10

【0034】

PD 51 は、例えば PN 接合のフォトダイオードからなる光電変換素子であり、被写体からの光を受光して、その受光量に応じた電荷を光電変換により生成し、蓄積するように構成されている。

20

【0035】

MEM 59 は、PD 51 と FD 53 との間に設けられており、グローバルシャッタ機能を実現するため、PD 51 において生成されて蓄積された電荷を FD 53 へ転送するまでの間、一時的にその電荷を保持する領域である。

【0036】

TG 52A ~ 52C は、PD 51 と FD 53 との間に配置されている。TR 52A は、転送ゲート TRZ に印加される駆動信号に応じて、PD 51 に蓄積されている電荷を MEM 59 へ転送するように構成されている。TR 52A は、本開示の「電荷転送部」に対応する一具体例である。

【0037】

TR 52B および TR 52C は、それぞれ、転送ゲート TRY, TRX および転送ゲート TRG に印加される駆動信号に応じて、MEM 59 に一時的に保持された電荷を FD 53 へ転送するように構成されている。

30

【0038】

センサ画素 110 では、例えば、TR 52A がオフし、TR 52B および TR 52C がオンすると、MEM 59 に保持されている電荷が FD 53 へ転送されるようになっている。

【0039】

バッファ BUF は、TR 52A と TR 52B との間に形成される電荷蓄積領域である。

【0040】

RST 54 は、電源 VDD1 に接続されたドレインと、FD 53 に接続されたソースとを有している。RST 54 は、そのゲート電極に印加される駆動信号に応じて、FD 53 を初期化、すなわちリセットする。例えば、駆動信号により RST 54 がオンすると、FD 53 の電位が電源 VDD1 の電圧レベルにリセットされる。すなわち、FD 53 の初期化が行われる。

40

【0041】

FD 53 は、TR 52A ~ TR 52C および MEM 59 を介して PD 51 から転送されてきた電荷を電気信号 (例えば、電圧信号) に変換して出力する浮遊拡散領域である。FD 53 には、RST 54 が接続されるとともに、増幅トランジスタ AMP 55 および SEL 56 を介して VSL 117 が接続されている。

【0042】

50

A M P 5 5 は、F D 5 3 の電位に応じた電気信号を出力する。A M P 5 5 は、例えばカラム信号処理部 1 1 3 に設けられた定電流源とソースフォロワ回路を構成している。S E L 5 6 は、当該センサ画素 1 1 0 が選択されたときにオンされ、F D 5 3 から A M P 5 5 を経由した電気信号を、V S L 1 1 7 を通してカラム信号処理部 1 1 3 へ出力するようになっている。

【 0 0 4 3 】

センサ画素 1 1 0 は、P D 5 1 の電荷の転送先として、F D 5 3 のほかに排出部 O F D をそれぞれさらに備えている。O F G 5 8 は T R 5 2 A と T R 5 2 B との間に配置されている。

【 0 0 4 4 】

O F G 5 8 は、排出部 O F D に接続されたドレイン、および、T R 5 2 A と T R 5 2 B とを結ぶ配線に接続されたソースを有している。O F G 5 8 は、ゲート電極に印加される駆動信号に応じて、P D 5 1 を初期化、すなわちリセットする。P D 5 1 をリセットする、とは、P D 5 1 を空乏化するという意味である。

【 0 0 4 5 】

また、O F G 5 8 は、オーバーフローパスをそれぞれ形成し、P D 5 1 から溢れた電荷をそれぞれ排出部 O F D へ排出するようになっている。このように、本実施の形態のセンサ画素 1 1 0 では、O F G 5 8 が P D 5 1 を直接リセットすることができる。

【 0 0 4 6 】

(平面構成例および断面構成例)

次に、図 3 および図 4 を参照して、図 1 A の画素アレイ部 1 1 1 に設けられたセンサ画素 1 1 0 の平面構成例および断面構成例について説明する。図 3 は、画素アレイ部 1 1 1 を構成する複数のセンサ画素 1 1 0 のうちの一部(図 3 の例では 1 6 )のセンサ画素 1 1 0 の平面構成例を示している。また、図 4 は、画素アレイ部 1 1 1 を構成する複数のセンサ画素 1 1 0 のうちの、図 3 に示した I V - I V 線に沿った矢視方向の断面構成例を示している。

【 0 0 4 7 】

図 3 では、実線で区切られた 1 6 個の正方領域の各々が、1 つのセンサ画素 1 1 0 における画素領域 1 2 0 を表している。各画素領域 1 2 0 には、破線で記載された矩形の開口 1 4 K (後出) が設けられている。さらに、図 3 に示したように、センサ画素 1 1 0 は、通常の画像検出用の画像検出画素 1 1 0 R , 1 1 0 G , 1 1 0 B に加え、オートフォーカス用の位相差信号を得るための第 1 および第 2 の像面位相差検出画素 Z A F 1 , Z A F 2 をいくつか備えている。

【 0 0 4 8 】

また、図 3 に示した符号 C F - R , C F - G および C F - B は、それぞれ、赤色のカラーフィルタ C F (後出)、緑色のカラーフィルタ C F 、および青色のカラーフィルタ C F を表している。画像検出画素 1 1 0 R はカラーフィルタ C F - R を有し、入射光から赤色光を検出する。画像検出画素 1 1 0 G はカラーフィルタ C F - G を有し、入射光から緑色光を検出する。画像検出画素 1 1 0 B はカラーフィルタ C F - B を有し、入射光から青色光を検出する。

【 0 0 4 9 】

図 4 に示したように、画像検出画素 1 1 0 B は、P D 5 1 などを含む第 1 の階層 L Y 1 と、M E M 5 9 などを含む第 2 の階層 L Y 2 とが Z 軸方向において積層された積層構造を有する。

【 0 0 5 0 】

画像検出画素 1 1 0 B は、第 1 の階層 L Y 1 において、S i (シリコン) などの半導体材料により形成された半導体基板 1 1 と、その半導体基板 1 1 に埋設された P D 5 1 とを有している。P D 5 1 は、X Y 面内において画像検出画素 1 1 0 B における画素領域の大部分を占めるように形成されている。半導体基板 1 1 は、図 4 に示したように、表面 1 1 S 1 と、Z 軸方向において表面 1 1 S 1 と反対側の裏面 1 1 S 2 とを含んでいる。裏面 1

10

20

30

40

50

1 S 2 は外部からの光が入射する面であり、カラーフィルタ C F を含むカラーフィルタ形成層 L Y 0 が設けられている。カラーフィルタ C F の裏面 1 1 S 2 と反対側には、オンチップレンズ L N S がさらに設けられている。

#### 【 0 0 5 1 】

半導体基板 1 1 のうちの第 1 の階層 L Y 1 には、P D 5 1 を取り囲むように素子分離部 1 2 がさらに設けられている。素子分離部 1 2 は、互いに隣り合うセンサ画素 1 1 0 同士の境界位置において Z 軸方向に延在すると共に各 P D 5 1 を取り囲む壁状の部材である。素子分離部 1 2 により、互いに隣り合うセンサ画素 1 1 0 同士は電氣的に分離されている。また、素子分離部 1 2 は、隣接するセンサ画素 1 1 0 からの漏れ光が P D 5 1 へ入射することにより混色等のノイズを発生させるのを防止する。素子分離部 1 2 は、例えば酸化珪素などの絶縁材料によって構成されている。

10

#### 【 0 0 5 2 】

第 2 の階層 L Y 2 には、M E M 5 9 のほか T R 5 2 A ~ 5 2 C などの画素トランジスタや F D 5 3 が形成されている。第 2 の階層 L Y 2 には、R S T 5 4、A M P 5 5、S E L 5 6 および O F G 5 8 などが形成されていてもよい。なお、M E M 5 9 は、例えば T R 5 2 B ~ 5 2 C における転送ゲート T R Y、T R X、T R G の下方に位置している。第 2 の階層 L Y 2 には、さらに、表面 1 1 S 1 に設けられた転送ゲート T R Z の下部から深さ方向 (+ Z 方向) に延在する縦型トレンチゲート 5 2 G が設けられている。縦型トレンチゲート 5 2 G の先端部は P D 5 1 に達している。縦型トレンチゲート 5 2 G は「電荷転送部」の一部を構成し、P D 5 1 と転送ゲート T R Z とをそれぞれ繋いでおり、P D 5 1 から

20

#### 【 0 0 5 3 】

第 2 の階層 L Y 2 は、Z 軸方向に延在する遮光壁 1 3 をさらに有するとよい。M E M 5 9 は、2 つの遮光壁 1 3 の間に挟まれるように配置される。遮光壁 1 3 は、M E M 5 9 への光の入射を妨げる部材である。

#### 【 0 0 5 4 】

P D 5 1 と M E M 5 9 との間には、X Y 面に沿って広がる M E M 遮光膜 1 4 が設けられている ( 図 4 )。M E M 遮光膜 1 4 は、遮光壁 1 3 と同様、M E M 5 9 への光の入射を妨げる部材であり、P D 5 1 を透過した光が M E M 5 9 へ入射してノイズが発生するのを抑制する。なお、裏面 1 1 S 2 から入射して P D 5 1 により吸収されずに P D 5 1 を透過した光は、M E M 遮光膜 1 4 において反射し、再度、P D 5 1 へ入射することとなる。すなわち、M E M 遮光膜 1 4 はリフレクタでもあり、P D 5 1 を透過した光を再度 P D 5 1 へ入射させることにより、光電変換効率を高めている。但し、M E M 遮光膜 1 4 には、P D 5 1 により生成された電荷が通過可能な開口 1 4 K が設けられている。縦型トレンチゲート 5 2 G は、開口 1 4 K を貫通するように設けられている。M E M 遮光膜 1 4 は、開口 1 4 K を除き、画素アレイ部 1 1 1 における X Y 面の全体に亘って設けられているとよい。また、M E M 遮光膜 1 4 は、遮光壁 1 3 と連結されていてもよい。

30

#### 【 0 0 5 5 】

さらに、開口 1 4 K は、画素領域 1 2 0 のうちの中心以外の位置に設けられている。M E M 遮光膜 1 4 は、上述したように P D 5 1 からの透過光を反射して再度 P D 5 1 へ入射させるリフレクタでもある。このため、オンチップレンズ L N S による集光光の強度が最も高くなる画素領域 1 2 0 の中心近傍を避けて開口 1 4 K を設けることにより、M E M 遮光膜 1 4 における反射光量の低下を抑えることができる。

40

ここで、M E M 遮光膜 1 4 は本開示の「第 1 の遮光膜」に対応する一具体例であり、開口 1 4 K は本開示の「開口」に対応する一具体例である。

#### 【 0 0 5 6 】

M E M 遮光膜 1 4 および遮光壁 1 3 は、例えば内層部分と、その周囲を取り囲む外層部分との 2 層構造をそれぞれ有している。内層部分は、例えば遮光性を有する単体金属、金

50

属合金、金属窒化物、および金属シリサイドのうちの少なくとも1種を含む材料からなる。より、具体的には、内層部分の構成材料としては、Al（アルミニウム）、Cu（銅）、Co（コバルト）、W（タングステン）、Ti（チタン）、Ta（タンタル）、Ni（ニッケル）、Mo（モリブデン）、Cr（クロム）、Ir（イリジウム）、白金イリジウム、TiN（窒化チタン）またはタングステンシリコン化合物などが挙げられる。なかでもAl（アルミニウム）が最も光学的に好ましい構成材料である。なお、内層部分は、グラファイトや有機材料により構成されていてもよい。外層部分は、例えばSiO<sub>x</sub>（シリコン酸化物）などの絶縁材料により構成されている。外層部分により、内層部分と半導体基板11との電氣的絶縁性が確保される。

【0057】

また、本実施の形態では、半導体基板11は例えばP型（第1導電型）であり、PD51およびMEM59はN型（第2導電型）である。

【0058】

画像検出画素110Rおよび画像検出画素110Gは、カラーフィルタCFの色が異なることを除き、他は画像検出画素110Bと実質的に同じ構成を有する。

【0059】

図3に示したセンサ画素110の平面構成例では、XY面内において画像検出画素110R、110G、110Bがいわゆるベイヤ配列（Bayer arrangement）を構成している。具体的には、行方向であるY軸方向において画像検出画素110Rと画像検出画素110Gとが交互配置された第1の行と、同じくY軸方向において画像検出画素110Gと画像検出画素110Bとが交互配置された第2の行とが、X軸方向において交互配置されている。すなわち、列方向であるX軸方向において画像検出画素110Rと画像検出画素110Gとが交互配置された第1の列と、同じくX軸方向において画像検出画素110Gと画像検出画素110Bとが交互配置された第2の列とが、Y軸方向において交互配置されている。

【0060】

但し、画素アレイ部111では、X軸方向およびY軸方向にそれぞれ並ぶ画像検出画素110R、110G、110Bの間に、第1および第2の像面位相差検出画素ZAF1、ZAF2が配置されている。具体的には、図3に示したセンサ画素110の平面構成例では、画像検出画素110Gが配置されるべきいくつかの位置に第1および第2の像面位相差検出画素ZAF1、ZAF2がそれぞれ配置されている。

【0061】

第1の像面位相差検出画素ZAF1における画素領域120および第2の像面位相差検出画素ZAF2における画素領域120は、それぞれ、Y軸方向において分割されて隣り合う第1のサブ画素領域121および第2のサブ画素領域122を含んでいる。さらに、第1の像面位相差検出画素ZAF1は、第1のサブ画素領域121に設けられたZAF遮光膜16-1を有し、第2の像面位相差検出画素ZAF2は、第2のサブ画素領域122に設けられたZAF遮光膜16-2を有する。ここで、ZAF遮光膜16（16-1、16-2）は、本開示の「第2の遮光膜」に対応する一具体例である。

【0062】

第1の像面位相差検出画素ZAF1においてZAF遮光膜16-1が設けられた第1のサブ画素領域121は、画素領域120のうちの開口14Kと重なり合う重複領域を含んでいる。また、第2の像面位相差検出画素ZAF2においてZAF遮光膜16-2が設けられた第2のサブ画素領域122は、画素領域120のうちの開口14Kと重なり合う重複領域を含んでいる。すなわち、本実施の形態では、ZAF遮光膜16-1およびZAF遮光膜16-2は、いずれも開口14KとZ軸方向において重なり合っている。

【0063】

図4に示したように、第1の像面位相差検出画素ZAF1は、ZAF遮光膜16-1をさらに有することを除き、他は画像検出画素110R、110G、110Bと実質的に同じ構成を有する。また、第1の像面位相差検出画素ZAF1と第2の像面位相差検出画素

10

20

30

40

50

Z A F 2とは、Z A F 遮光膜 1 6 - 1 および Z A F 遮光膜 1 6 - 2 の配置位置が異なる点を除き、他は実質的に同じ構成を有する。

【 0 0 6 4 】

( センサ画素 1 1 0 の動作 )

次に、図 2 から図 4 などを参照して、センサ画素 1 1 0 の動作について説明する。センサ画素 1 1 0 では、まず、システム制御部 1 1 5 の駆動制御に基づき、露光を行う前に高レベルの駆動信号が O F G 5 8 および転送ゲート T R Z にそれぞれ供給されることで、O F G 5 8 および転送ゲート T R Z がオンされる。これにより、P D 5 1 において蓄積されている電荷が排出部 O F D へ排出され、P D 5 1 がリセットされる。

【 0 0 6 5 】

P D 5 1 がリセットされたのち、システム制御部 1 1 5 の駆動制御に基づき、低レベルの駆動信号が O F G 5 8 および転送ゲート T R Z にそれぞれ供給されることで O F G 5 8 および転送ゲート T R Z がオフされる。これにより、画素アレイ部 1 1 1 における全てのセンサ画素 1 1 0 において露光が開始され、被写体からの光を受光した各 P D 5 1 において電荷が生成および蓄積される。

【 0 0 6 6 】

予定された露光時間が経過したのち、画素アレイ部 1 1 1 の全てのセンサ画素 1 1 0 において、システム制御部 1 1 5 の駆動制御に基づき、転送ゲート T R Z および転送ゲート T R Y への駆動信号がオンにされる。これにより、各センサ画素 1 1 0 において、P D 5 1 に蓄積された電荷は、P D 5 1 から転送ゲート T R Z および転送ゲート T R Y を介して M E M 5 9 へ転送され、M E M 5 9 において一時的に保持される。

【 0 0 6 7 】

続いて、システム制御部 1 1 5 の駆動制御に基づき、転送ゲート T R Z および転送ゲート T R Y への駆動信号がオフにされたのち、各センサ画素 1 1 0 の M E M 5 9 に保持されている電荷を順次読み出す読み出し動作が行われる。電荷の読み出し動作は、例えば画素アレイ部 1 1 1 の行単位で行われ、具体的には、読み出される行ごとに転送ゲート T R X および転送ゲート T R G を駆動信号によりオンされる。これにより、各センサ画素 1 1 0 の M E M 5 9 に保持されている電荷が、行単位に F D 5 3 へそれぞれ転送される。

【 0 0 6 8 】

そののち、S E L 5 6 が駆動信号によりオンされると、F D 5 3 に保持されている電荷に応じたレベルを示す電気信号が、A M P 5 5 と S E L 5 6 とを順次経由して V S L 1 1 7 を通してカラム信号処理部 1 1 3 へ出力される。

【 0 0 6 9 】

ここで、図 5 および図 6 を参照して、第 1 の像面位相差検出画素 Z A F 1 における入射光に対する感度と、第 2 の像面位相差検出画素 Z A F 2 における入射光に対する感度との比較を行う。

【 0 0 7 0 】

図 5 は、第 1 の像面位相差検出画素 Z A F 1 において、入射光がオンチップレンズ L N S を透過して P D 5 1 に入射する様子を表している。図 5 の ( A ) は X Y 面に沿った第 1 の像面位相差検出画素 Z A F 1 の概略平面図であり、図 5 の ( B ) は Y Z 面に沿った第 1 の像面位相差検出画素 Z A F 1 の概略断面図である。第 1 の像面位相差検出画素 Z A F 1 では、第 1 のサブ画素領域 1 2 1 に Z A F 遮光膜 1 6 - 1 が設けられているので、第 1 のサブ画素領域 1 2 1 に入射した入射光 L 1 は Z A F 遮光膜 1 6 - 1 により遮られて P D 5 1 には入射しない。したがって、第 2 のサブ画素領域 1 2 2 に入射した入射光 L 2 のみが P D 5 1 に入射する。また、第 1 の像面位相差検出画素 Z A F 1 における第 2 のサブ画素領域 1 2 2 には開口 1 4 K が存在しないので、P D 5 1 を透過した入射光 L 2 は M E M 遮光膜 1 4 により反射され、再度 P D 5 1 へ入射することとなる。その結果、第 1 の像面位相差検出画素 Z A F 1 では、図 5 の ( C ) に曲線 C 1 で示したように、第 2 のサブ画素領域 1 2 2 において高い感度を示すこととなる。なお、図 5 の ( C ) の曲線 C 1 は、入射光の角度に対する第 1 の像面位相差検出画素 Z A F 1 の P D 5 1 の感度分布を表している。

10

20

30

40

50

## 【 0 0 7 1 】

図 6 は、第 2 の像面位相差検出画素 Z A F 2 において、入射光がオンチップレンズ L N S を透過して P D 5 1 に入射する様子を表している。図 6 の ( A ) は X Y 面に沿った第 2 の像面位相差検出画素 Z A F 2 の概略平面図であり、図 6 の ( B ) は Y Z 面に沿った第 2 の像面位相差検出画素 Z A F 2 の概略断面図である。第 2 の像面位相差検出画素 Z A F 2 では、第 2 のサブ画素領域 1 2 2 に Z A F 遮光膜 1 6 - 2 が設けられているので、第 2 のサブ画素領域 1 2 2 に入射した入射光 L 2 は Z A F 遮光膜 1 6 - 2 により遮られて P D 5 1 には入射しない。したがって、第 1 のサブ画素領域 1 2 1 に入射した入射光 L 1 のみが P D 5 1 に入射する。また、第 2 の像面位相差検出画素 Z A F 2 における第 1 のサブ画素領域 1 2 1 には開口 1 4 K が存在しないので、P D 5 1 を透過した入射光 L 1 は M E M 遮光膜 1 4 により反射され、再度 P D 5 1 へ入射することとなる。その結果、第 2 の像面位相差検出画素 Z A F 2 では、図 6 の ( C ) に曲線 C 2 で示したように、第 1 のサブ画素領域 1 2 1 において高い感度を示すこととなる。なお、図 6 の ( C ) の曲線 C 2 は、入射光の角度に対する第 2 の像面位相差検出画素 Z A F 2 の P D 5 1 の感度分布を表している。

10

## 【 0 0 7 2 】

図 5 の ( C ) および図 6 の ( C ) のように、本実施の形態の第 1 の像面位相差検出画素 Z A F 1 および第 2 の像面位相差検出画素 Z A F 2 によれば、入射角度に対して対称性を有する位相差感度が得られる。

## 【 0 0 7 3 】

これに対し、例えば図 7 の ( A ) および ( B ) に示した参考例としての第 2 の像面位相差検出画素 Z A F 1 0 2 のように、Z A F 遮光膜 1 6 - 2 により遮られていない第 1 のサブ画素領域 1 2 1 に開口 1 4 K が存在する場合、P D 5 1 を透過した入射光 L 1 の一部は M E M 遮光膜 1 4 により反射されず、M E M 5 9 側へ抜けていってしまう。このため、図 7 の ( C ) に示したように、例えば破線の曲線 C 1 で示した第 1 の像面位相差検出画素 Z A F 1 における感度分布のピーク値に比べ、実線の曲線 C 1 0 2 で示した第 2 の像面位相差検出画素 Z A F 1 0 2 における感度分布のピーク値が例えば 2 だけ低くなる。このように、開口 1 4 K を覆うように Z A F 遮光膜 1 6 - 1 が設けられた第 1 の像面位相差検出画素 Z A F 1 と、開口 1 4 K が Z A F 遮光膜 1 6 - 2 によって遮られていない第 2 の像面位相差検出画素 Z A F 2 とが混在する場合には、対称性の低い位相差感度が得られることになってしまう。このため、位相差検出特性の低下が懸念される。

20

30

## 【 0 0 7 4 】

## [ 固体撮像装置 1 0 1 の効果 ]

このように、本実施の形態の固体撮像装置 1 0 1 では、第 1 の像面位相差検出画素 Z A F 1 では、Z A F 遮光膜 1 6 - 1 が、M E M 遮光膜 1 4 の開口 1 4 K と重複する第 1 のサブ画素領域 1 2 1 に設けられている。また、第 2 の像面位相差検出画素 Z A F 2 では、Z A F 遮光膜 1 6 - 2 が、M E M 遮光膜 1 4 の開口 1 4 K と重複する第 2 のサブ画素領域 1 2 2 に設けられている。このため、例えば、Z A F 遮光膜 1 6 - 1 が開口 1 4 K と重複しない第 1 の像面位相差検出画素 Z A F 1 と、Z A F 遮光膜 1 6 - 2 が開口 1 4 K と重複する第 1 の像面位相差検出画素 Z A F 1 とが混在する場合と比べ、第 1 の像面位相差検出画素 Z A F 1 の検出感度と、第 2 の像面位相差検出画素 Z A F 2 の検出感度とのばらつきが低減される。

40

## 【 0 0 7 5 】

したがって、本実施の形態の固体撮像装置 1 0 1 によれば、第 1 および第 2 の像面位相差検出画素 Z A F 1 , Z A F 2 における検出感度のばらつきが低減されるので、優れた位相差検出特性を実現できる。

## 【 0 0 7 6 】

## &lt; 2 . 第 1 の実施の形態の変形例 &gt;

## ( 第 3 の変形例 )

## [ 画素アレイ部 1 1 1 A におけるセンサ画素 1 1 0 の配列 ]

図 8 は、第 1 の実施の形態の第 3 の変形例としての画素アレイ部 1 1 1 A におけるセン

50

サ画素 1 1 0 の配列を表す概略平面図である。

【 0 0 7 7 】

上記第 1 の実施の形態の画素アレイ部 1 1 1 では、第 1 の像面位相差検出画素 Z A F 1 が設けられた第 1 の行から X 軸方向において 2 つ離れた第 2 の行に第 2 の像面位相差検出画素 Z A F 2 を設けるようにした。これに対し本変形例としての画素アレイ部 1 1 1 A では、第 1 の像面位相差検出画素 Z A F 1 が設けられた第 1 の行と隣り合う第 2 の行に第 2 の像面位相差検出画素 Z A F 2 を設けるようにした。なお、画素アレイ部 1 1 1 A においても、第 1 の像面位相差検出画素 Z A F 1 では第 1 のサブ画素領域 1 2 1 に Z A F 遮光膜 1 6 - 1 および開口 1 4 K が設けられ、第 2 の像面位相差検出画素 Z A F 2 では第 2 のサブ画素領域 1 2 2 に Z A F 遮光膜 1 6 - 2 および開口 1 4 K が設けられている。したがって、本変形例としての画素アレイ部 1 1 1 A においても、上記第 1 の実施の形態の画素アレイ部 1 1 1 と同様の効果が期待できる。

10

【 0 0 7 8 】

( 第 4 の変形例 )

[ 画素アレイ部 1 1 1 B におけるセンサ画素 1 1 0 の配列 ]

図 9 は、第 1 の実施の形態の第 4 の変形例としての画素アレイ部 1 1 1 B におけるセンサ画素 1 1 0 の配列を表す概略平面図である。

【 0 0 7 9 】

上記第 1 の実施の形態の画素アレイ部 1 1 1 では、画像検出画素 1 1 0 G が配置されるべきいくつかの位置に第 1 および第 2 の像面位相差検出画素 Z A F 1 , Z A F 2 がそれぞれ配置されるようにした。これに対し本変形例としての画素アレイ部 1 1 1 B では、画像検出画素 1 1 0 B が配置されるべき位置に第 1 および第 2 の像面位相差検出画素 Z A F 1 , Z A F 2 をそれぞれ配置するようにした。なお、画素アレイ部 1 1 1 B においても、第 1 の像面位相差検出画素 Z A F 1 では第 1 のサブ画素領域 1 2 1 に Z A F 遮光膜 1 6 - 1 および開口 1 4 K が設けられ、第 2 の像面位相差検出画素 Z A F 2 では第 2 のサブ画素領域 1 2 2 に Z A F 遮光膜 1 6 - 2 および開口 1 4 K が設けられている。したがって、本変形例としての画素アレイ部 1 1 1 B においても、上記第 1 の実施の形態の画素アレイ部 1 1 1 と同様の効果が期待できる。

20

【 0 0 8 0 】

< 3 . 第 2 の実施の形態 >

図 1 0 は、本技術の第 2 の実施の形態に係る画素アレイ部 2 1 1 の平面構成例を示している。上記第 1 の実施の形態の画素アレイ部 1 1 1 では、第 1 の像面位相差検出画素 Z A F 1 において第 1 のサブ画素領域 1 2 1 に Z A F 遮光膜 1 6 - 1 および開口 1 4 K を設け、第 2 の像面位相差検出画素 Z A F 2 において第 2 のサブ画素領域 1 2 2 に Z A F 遮光膜 1 6 - 2 および開口 1 4 K を設けるようにした。これに対し本実施の形態の画素アレイ部 2 1 1 では、第 1 の像面位相差検出画素 Z A F 1 において、第 1 のサブ画素領域 1 2 1 に Z A F 遮光膜 1 6 - 1 を設けると共に第 2 のサブ画素領域 1 2 2 に開口 1 4 K を設けるようにした。さらに、第 2 の像面位相差検出画素 Z A F 2 において、第 2 のサブ画素領域 1 2 2 に Z A F 遮光膜 1 6 - 2 を設けると共に第 1 のサブ画素領域 1 2 1 に開口 1 4 K を設けるようにした。これらの点を除き、本実施の形態の画素アレイ部 2 1 1 は、上記第 1 の実施の形態の画素アレイ部 1 1 1 と実質的に同じ構成を有する。

30

40

【 0 0 8 1 】

本実施の形態の画素アレイ部 2 1 1 では、第 1 の像面位相差検出画素 Z A F 1 において、Z A F 遮光膜 1 6 - 1 が存在しない第 2 のサブ画素領域 1 2 2 に開口 1 4 K を設けるようにした。このため、第 1 の像面位相差検出画素 Z A F 1 の第 2 のサブ画素領域 1 2 2 に入射した入射光の一部が M E M 遮光膜 1 4 により反射せずに開口 1 4 K を通過してしまう。このため、画素アレイ部 1 1 1 と比較すると、第 1 の像面位相差検出画素 Z A F 1 における位相差感度が低下する。同様に、第 2 の像面位相差検出画素 Z A F 2 の第 1 のサブ画素領域 1 2 1 に入射した入射光の一部が M E M 遮光膜 1 4 により反射せずに開口 1 4 K を通過してしまう。画素アレイ部 2 1 1 では、第 2 の像面位相差検出画素 Z A F 2 において

50

、Z A F 遮光膜 1 6 - 2 が存在しない第 1 のサブ画素領域 1 2 1 に開口 1 4 K を設けるようにしたからである。このため、画素アレイ部 1 1 1 と比較すると、第 2 の像面位相差検出画素 Z A F 2 における位相差感度も低下する。

#### 【 0 0 8 2 】

このように、本実施の形態の画素アレイ部 2 1 1 では、第 1 の像面位相差検出画素 Z A F 1 および第 2 の像面位相差検出画素 Z A F 2 の双方において、Z A F 遮光膜 1 6 - 1 , 1 6 - 2 が存在しない領域に開口 1 4 K を設けるようにした。このため、上記第 1 の実施の形態における画素アレイ部 1 1 1 と比較すると、第 1 の像面位相差検出画素 Z A F 1 における位相差感度および第 2 の像面位相差検出画素 Z A F 2 における位相差感度の双方が低下する。しかしながら、入射角度に対する第 1 の像面位相差検出画素 Z A F 1 の位相差感度の分布と、入射角度に対する第 2 の像面位相差検出画素 Z A F 2 の位相差感度の分布との対称性は担保される。よって、本実施の形態の画素アレイ部 2 1 1 においても、上記第 1 の実施の形態の画素アレイ部 1 1 1 と同様の効果が期待できる。

10

#### 【 0 0 8 3 】

##### < 4 . 第 3 の実施の形態 >

図 1 1 は、本技術の第 3 の実施の形態に係る画素アレイ部 3 1 1 の断面構成例を示している。本実施の形態の画素アレイ部 3 1 1 では、図 1 1 に示したように、P D 5 1 と M E M 遮光膜 1 4 との間に追加遮光膜 1 5 をさらに設けるようにしたものである。追加遮光膜 1 5 は、Y X 面において開口 1 4 K と異なる位置に、すなわち、Z 軸方向において開口 1 4 K と重複しない領域に、開口 1 5 K を有している。また、縦型トレンチゲート 5 2 G の先端は P D 5 1 から離間している。しかしながら、開口 1 5 K が設けられているので、P D 5 1 から縦型トレンチゲート 5 2 G に至る電荷の搬送経路は確保されている。

20

#### 【 0 0 8 4 】

画素アレイ部 3 1 1 の第 1 の像面位相差検出画素 Z A F 1 では、例えば第 1 のサブ画素領域 1 2 1 に開口 1 4 K および追加遮光膜 1 5 が存在し、第 2 のサブ画素領域 1 2 2 に開口 1 5 K および Z A F 遮光膜 1 6 - 1 が存在するようになっている。画素アレイ部 3 1 1 の第 2 の像面位相差検出画素 Z A F 2 では、第 2 のサブ画素領域 1 2 2 に開口 1 4 K および追加遮光膜 1 5 が存在し、第 1 のサブ画素領域 1 2 1 に開口 1 5 K および Z A F 遮光膜 1 6 - 2 が存在するようになっている。このため、第 1 の像面位相差検出画素 Z A F 1 の検出感度と、第 2 の像面位相差検出画素 Z A F 2 の検出感度とのばらつきが低減される。

30

#### 【 0 0 8 5 】

したがって、本実施の形態の画素アレイ部 3 1 1 を備えた固体撮像装置においても優れた位相差検出特性を実現できる。

#### 【 0 0 8 6 】

##### < 5 . 電子機器への適用例 >

図 1 2 は、本技術を適用した電子機器としてのカメラ 2 0 0 0 の構成例を示すブロック図である。

#### 【 0 0 8 7 】

カメラ 2 0 0 0 は、レンズ群などからなる光学部 2 0 0 1、上述の固体撮像装置 1 0 1 など(以下、固体撮像装置 1 0 1 等という。)が適用される撮像装置(撮像デバイス) 2 0 0 2、およびカメラ信号処理回路である D S P (Digital Signal Processor) 回路 2 0 0 3 を備える。また、カメラ 2 0 0 0 は、フレームメモリ 2 0 0 4、表示部 2 0 0 5、記録部 2 0 0 6、操作部 2 0 0 7、および電源部 2 0 0 8 も備える。D S P 回路 2 0 0 3、フレームメモリ 2 0 0 4、表示部 2 0 0 5、記録部 2 0 0 6、操作部 2 0 0 7 および電源部 2 0 0 8 は、バスライン 2 0 0 9 を介して相互に接続されている。

40

#### 【 0 0 8 8 】

光学部 2 0 0 1 は、被写体からの入射光(像光)を取り込んで撮像装置 2 0 0 2 の撮像面上に結像する。撮像装置 2 0 0 2 は、光学部 2 0 0 1 によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。

#### 【 0 0 8 9 】

50

表示部 2005 は、例えば、液晶パネルや有機 EL パネル等のパネル型表示装置からなり、撮像装置 2002 で撮像された動画または静止画を表示する。記録部 2006 は、撮像装置 2002 で撮像された動画または静止画を、ハードディスクや半導体メモリ等の記録媒体に記録する。

【0090】

操作部 2007 は、ユーザによる操作の下に、カメラ 2000 が持つ様々な機能について操作指令を発する。電源部 2008 は、DSP 回路 2003、フレームメモリ 2004、表示部 2005、記録部 2006 および操作部 2007 の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

【0091】

上述したように、撮像装置 2002 として、上述した固体撮像装置 101 等を用いることで、良好な画像の取得が期待できる。

【0092】

< 6 . 移動体への応用例 >

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

【0093】

図 13 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

【0094】

車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 21 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、音声画像出力部 12052、及び車載ネットワーク I/F（Interface）12053 が図示されている。

【0095】

駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 12010 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

【0096】

ボディ系制御ユニット 12020 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 12020 は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 12020 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 12020 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

【0097】

車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距

10

20

30

40

50

離検出処理を行ってもよい。

【 0 0 9 8 】

撮像部 1 2 0 3 1 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 1 2 0 3 1 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 1 2 0 3 1 が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

【 0 0 9 9 】

車内情報検出ユニット 1 2 0 4 0 は、車内の情報を検出する。車内情報検出ユニット 1 2 0 4 0 には、例えば、運転者の状態を検出する運転者状態検出部 1 2 0 4 1 が接続される。運転者状態検出部 1 2 0 4 1 は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット 1 2 0 4 0 は、運転者状態検出部 1 2 0 4 1 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

10

【 0 1 0 0 】

マイクロコンピュータ 1 2 0 5 1 は、車外情報検出ユニット 1 2 0 3 0 又は車内情報検出ユニット 1 2 0 4 0 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 1 2 0 1 0 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 1 2 0 5 1 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

20

【 0 1 0 1 】

また、マイクロコンピュータ 1 2 0 5 1 は、車外情報検出ユニット 1 2 0 3 0 又は車内情報検出ユニット 1 2 0 4 0 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に抛らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

【 0 1 0 2 】

また、マイクロコンピュータ 1 2 0 5 1 は、車外情報検出ユニット 1 2 0 3 0 で取得される車外の情報に基づいて、ボディ系制御ユニット 1 2 0 2 0 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 1 2 0 5 1 は、車外情報検出ユニット 1 2 0 3 0 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

30

【 0 1 0 3 】

音声画像出力部 1 2 0 5 2 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 1 5 の例では、出力装置として、オーディオスピーカ 1 2 0 6 1、表示部 1 2 0 6 2 及びインストルメントパネル 1 2 0 6 3 が例示されている。表示部 1 2 0 6 2 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

【 0 1 0 4 】

図 1 4 は、撮像部 1 2 0 3 1 の設置位置の例を示す図である。

40

【 0 1 0 5 】

図 1 4 では、撮像部 1 2 0 3 1 として、撮像部 1 2 1 0 1、1 2 1 0 2、1 2 1 0 3、1 2 1 0 4、1 2 1 0 5 を有する。

【 0 1 0 6 】

撮像部 1 2 1 0 1、1 2 1 0 2、1 2 1 0 3、1 2 1 0 4、1 2 1 0 5 は、例えば、車両 1 2 1 0 0 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 1 2 1 0 1 及び車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として車両 1 2 1 0 0 の前方の画像を取得する。サイドミラーに備えられる撮像部 1 2 1 0 2、1 2 1

50

03は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

#### 【0107】

なお、図14には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112、12113は、それぞれサイドミラーに設けられた撮像部12102、12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

10

#### 【0108】

撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

#### 【0109】

例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化(車両12100に対する相対速度)を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度(例えば、0km/h以上)で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御(追従停止制御も含む)や自動加速制御(追従発進制御も含む)等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

20

#### 【0110】

例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

30

#### 【0111】

撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

40

50

## 【 0 1 1 2 】

以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 1 2 0 3 1 に適用され得る。具体的には、図 1 などに示した固体撮像装置 1 0 1 A 等を撮像部 1 2 0 3 1 に適用することができる。撮像部 1 2 0 3 1 に本開示に係る技術を適用することにより、車両制御システムの優れた動作が期待できる。

## 【 0 1 1 3 】

< 7 . その他の変形例 >

以上、いくつかの実施の形態および変形例を挙げて本開示を説明したが、本開示は上記実施の形態等に限定されるものではなく、種々の変形が可能である。例えば上記実施の形態等では、画素領域 1 2 0 が一方向（Y 軸方向）において隣り合うように分割された第 1 のサブ画素領域 1 2 1 と第 2 のサブ画素領域 1 2 2 とを含むようにしたが、本開示はこれに限定されるものではない。例えば図 1 5 に示した本開示の変形例としての画素アレイ部 4 1 1 のように、X 軸方向において隣り合うように分割された第 3 のサブ画素領域 1 2 3 と第 4 のサブ画素領域 1 2 4 とを含む画素領域 1 2 0 を有するセンサ画素 1 1 0 が混在していてもよい。画素アレイ部 4 1 1 では、第 3 の像面位相差検出画素 Z A F 3 と第 4 の像面位相差検出画素 Z A F 4 とにより、X 軸方向の位相差信号を検出することができるようになっている。第 3 の像面位相差検出画素 Z A F 3 では、例えば第 3 のサブ画素領域 1 2 3 に開口 1 4 K および Z A F 遮光膜 1 6 - 3 が設けられている。また、第 4 の像面位相差検出画素 Z A F 4 では、第 4 のサブ画素領域 1 2 4 に開口 1 4 K および Z A F 遮光膜 1 6 - 4 が設けられている。このような構成の画素アレイ部 4 1 1 においても、第 3 の像面位相差検出画素 Z A F 3 の検出感度と、第 4 の像面位相差検出画素 Z A F 4 の検出感度とのばらつきが低減される。したがって、この画素アレイ部 4 1 1 を備えた固体撮像装置においても優れた位相差検出特性を実現できる。

## 【 0 1 1 4 】

また、本開示の撮像装置は、可視光の光量分布を検出して画像として取得する撮像装置に限定されるものではなく、赤外線や X 線、あるいは粒子等の入射量の分布を画像として取得する撮像装置であってもよい。

## 【 0 1 1 5 】

また、本開示の撮像装置は、撮像部と信号処理部または光学系とがまとめてパッケージングされたモジュールの形態をなしていてもよい。

## 【 0 1 1 6 】

本開示の一実施形態としての撮像装置および電子機器によれば、複数の像面位相差検出画素における検出感度のばらつきが低減されるので、優れた位相差検出特性を実現できる。なお、本開示の効果はこれに限定されるものではなく、以下に記載のいずれの効果であってもよい。また、本技術は以下のような構成を取り得るものである。

( 1 )

表面と、前記表面と反対側の裏面とを含む半導体層と、

前記半導体層に設けられ、受光量に応じた電荷を光電変換により生成可能な光電変換部と、

前記半導体層のうち前記表面と前記光電変換部との間に設けられ、前記電荷を保持可能な電荷保持部と、

前記光電変換部と前記電荷保持部との間に位置し、前記電荷が通過可能な開口を含む第 1 の遮光膜と、

前記光電変換部から見て前記第 1 の遮光膜と反対側に位置する第 2 の遮光膜と

をそれぞれ有する複数の像面位相差検出画素を備え、

前記複数の像面位相差検出画素における各々の前記第 2 の遮光膜は、いずれも前記光電変換部が占める画素領域のうちの前記開口と重なり合う重複領域を含む第 1 領域に設けられ、または、いずれも前記画素領域のうちの前記第 1 領域以外の第 2 領域に設けられている撮像装置。

10

20

30

40

50

( 2 )

前記画素領域は、第 1 の方向において分割されて隣り合う第 1 のサブ画素領域および第 2 のサブ画素領域を含み、

前記複数の像面位相差検出画素は、

前記第 1 のサブ画素領域に設けられた前記第 2 の遮光膜を有する第 1 の像面位相差検出画素と、

前記第 2 のサブ画素領域に設けられた前記第 2 の遮光膜を有する第 2 の像面位相差検出画素と

を含む

上記 ( 1 ) 記載の撮像装置。

10

( 3 )

前記表面側から前記開口を貫通して前記電荷保持部に向かうように延在する縦型トレンチゲートを含む電荷転送部、をさらに備えた

上記 ( 1 ) または ( 2 ) に記載の撮像装置。

( 4 )

前記開口は、前記画素領域のうちの中心以外の位置に設けられている

上記 ( 1 ) から ( 3 ) のいずれか 1 つに記載の撮像装置。

( 5 )

第 1 の方向および第 2 の方向にそれぞれ配列された複数の撮像画素をさらに備え、

前記複数の像面位相差検出画素は、前記第 1 の方向および前記第 2 の方向のそれぞれにおいて前記複数の撮像画素の間に配置されている

上記 ( 1 ) から ( 4 ) のいずれか 1 つに記載の撮像装置。

20

( 6 )

前記複数の撮像画素は、前記第 1 の方向および前記第 2 の方向のそれぞれにおいて周期配列された、第 1 から第 3 のカラーフィルタをそれぞれ含む複数の第 1 から第 3 の撮像画素をさらに備え、

各々の前記像面位相差検出画素は、前記複数の第 1 の撮像画素がそれぞれ配置されるべき複数の第 1 の位置のいずれかに、前記複数の第 1 の撮像画素のいずれか 1 つと置換されて配置されている

上記 ( 5 ) 記載の撮像装置。

30

( 7 )

撮像装置を備えた電子機器であって、

前記撮像装置は、

表面と、前記表面と反対側の裏面とを含む半導体層と、

前記半導体層に設けられ、受光量に応じた電荷を光電変換により生成可能な光電変換部と、

前記半導体層のうち前記表面と前記光電変換部との間に設けられ、前記電荷を保持可能な電荷保持部と、

前記光電変換部と前記電荷保持部との間に位置し、前記電荷が通過可能な開口を含む第 1 の遮光膜と、

前記光電変換部から見て前記第 1 の遮光膜と反対側に位置する第 2 の遮光膜と

をそれぞれ有する複数の像面位相差検出画素を備え、

前記複数の像面位相差検出画素における各々の前記第 2 の遮光膜は、いずれも前記光電変換部が占める画素領域のうちの前記開口と重なり合う重複領域を含む第 1 領域に設けられ、または、いずれも前記画素領域のうちの前記第 1 領域以外の第 2 領域に設けられている

電子機器。

40

【 0 1 1 7 】

本出願は、日本国特許庁において 2 0 1 9 年 3 月 2 5 日に出願された日本特許出願番号 2 0 1 9 - 5 6 1 6 5 号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

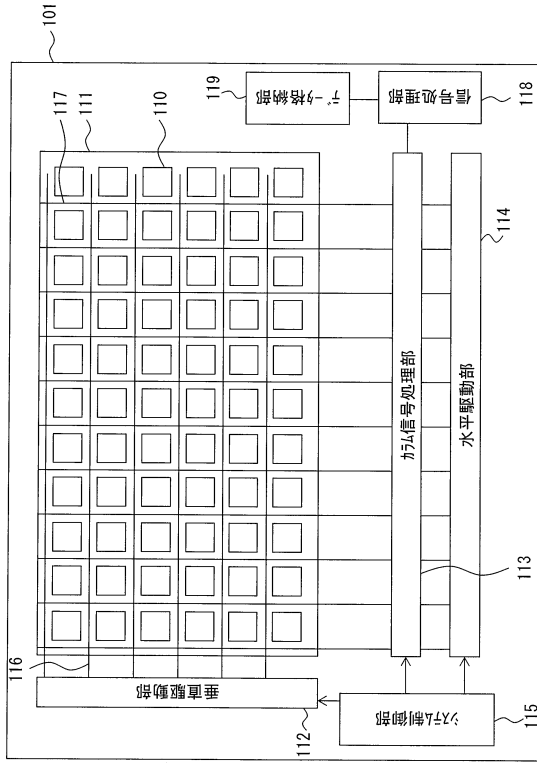
50

【0118】

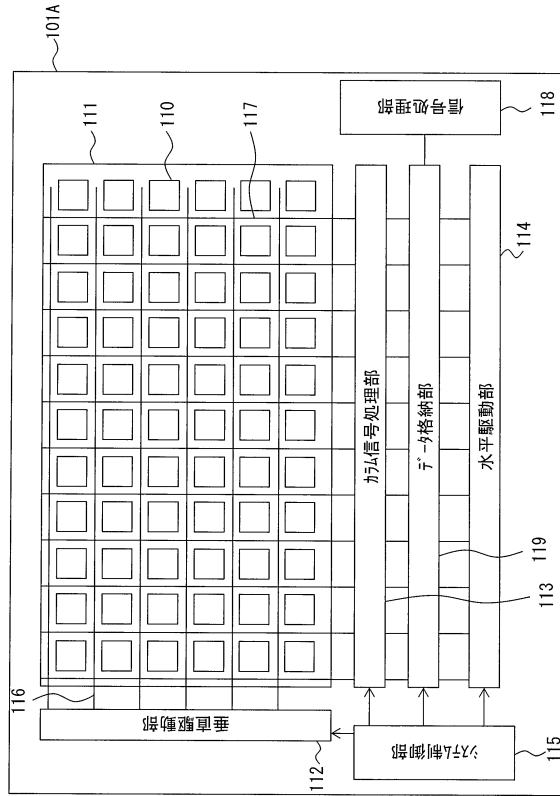
当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

【図面】

【図1A】



【図1B】



10

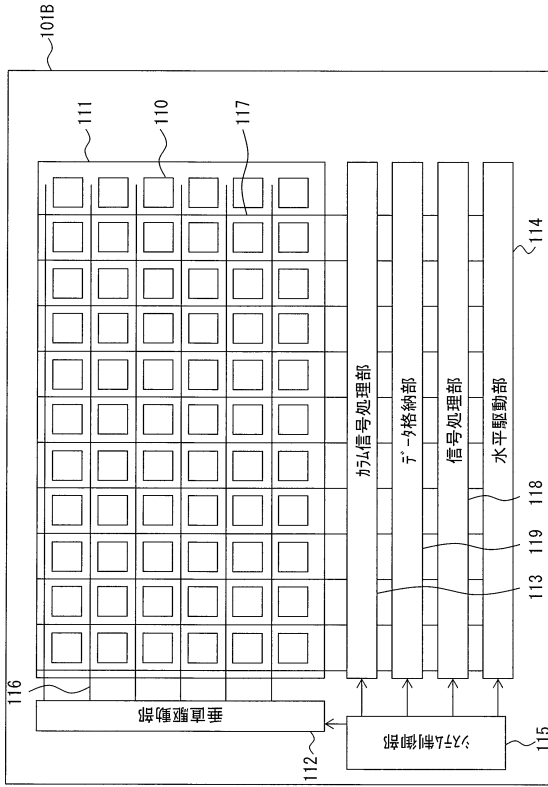
20

30

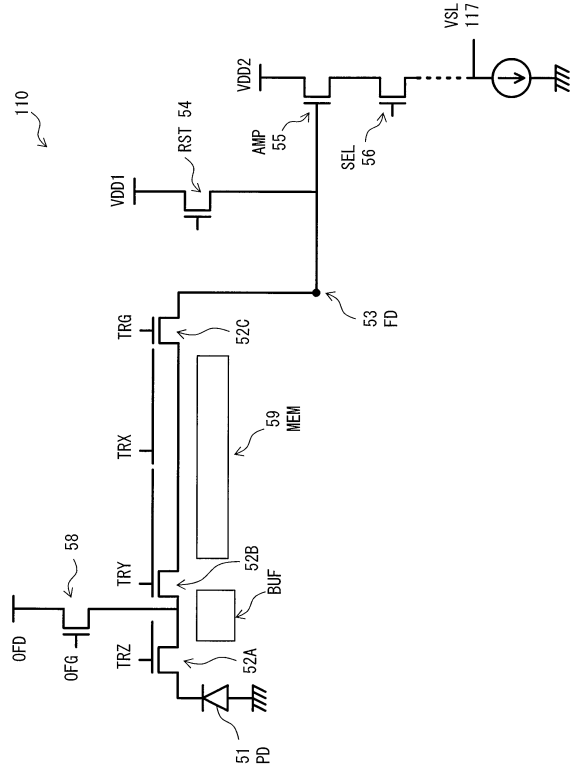
40

50

【図1C】



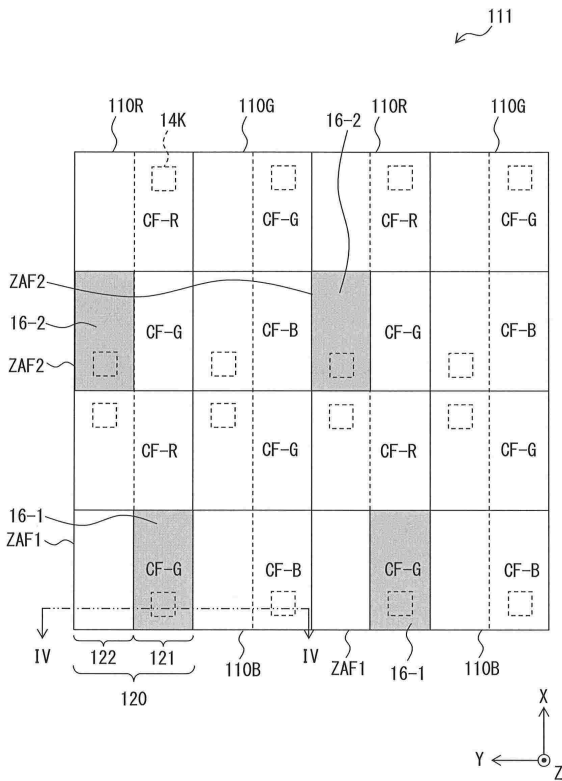
【図2】



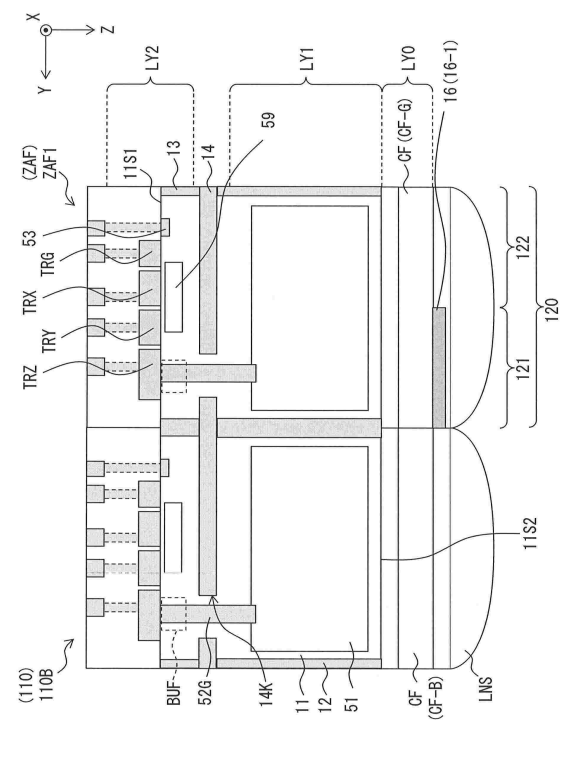
10

20

【図3】



【図4】

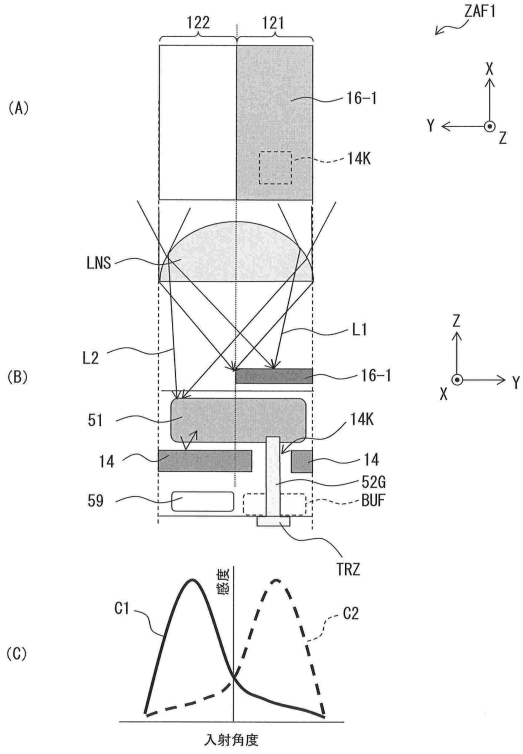


30

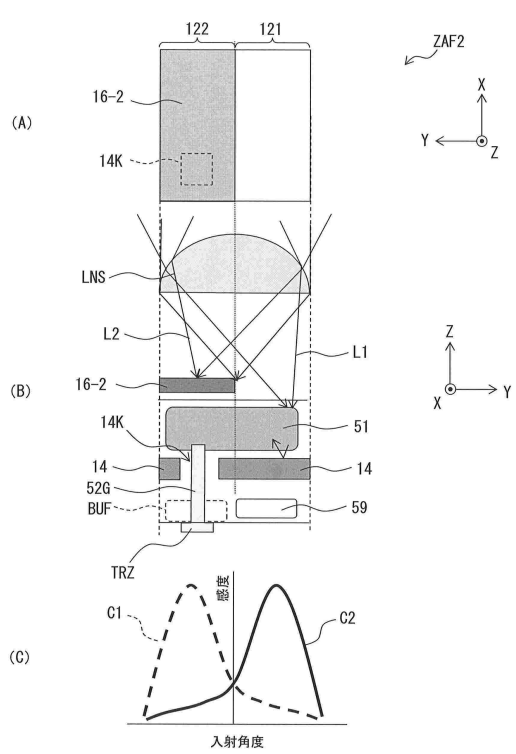
40

50

【図 5】



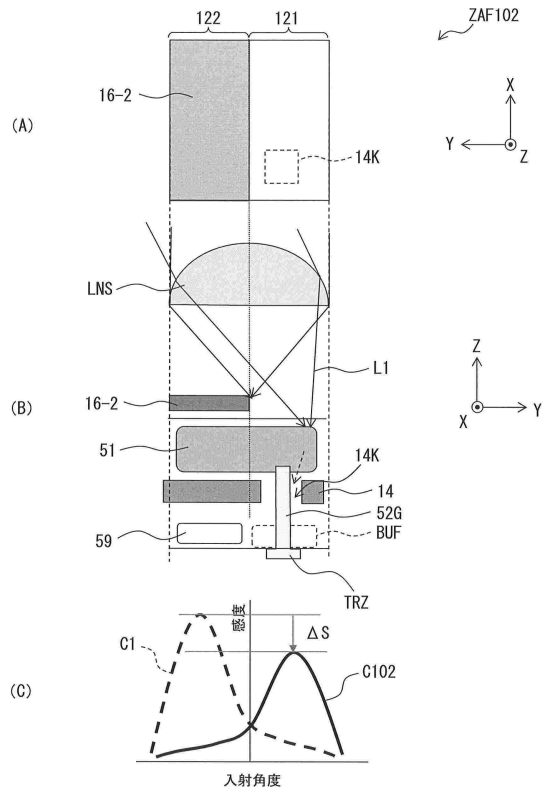
【図 6】



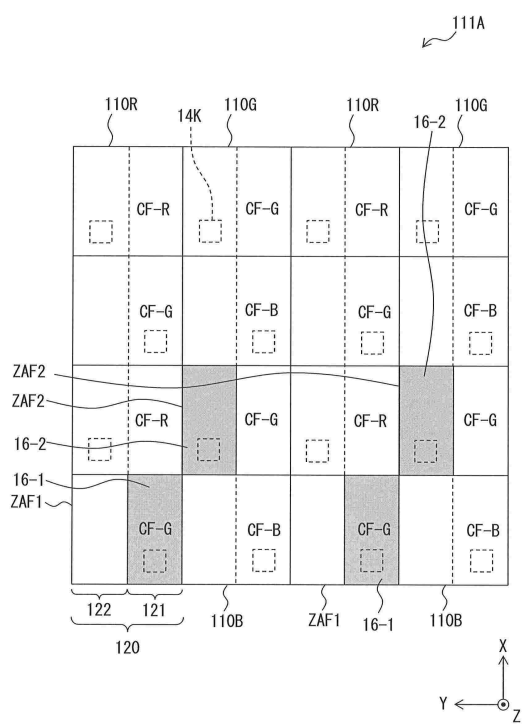
10

20

【図 7】



【図 8】

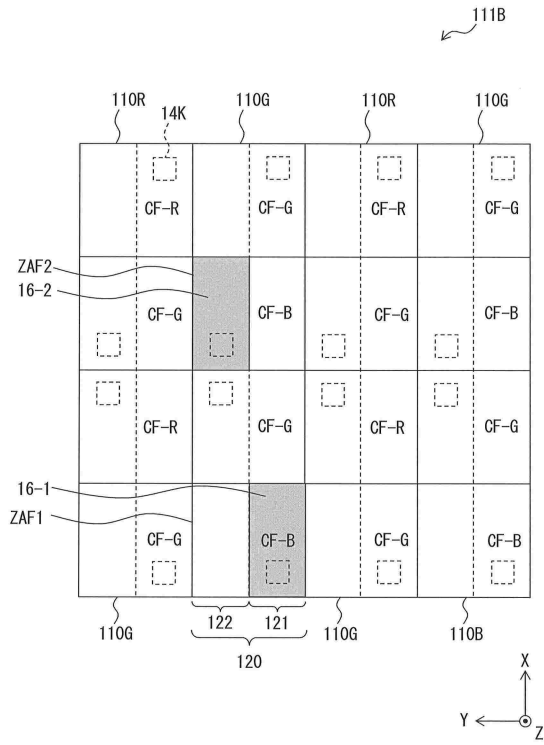


30

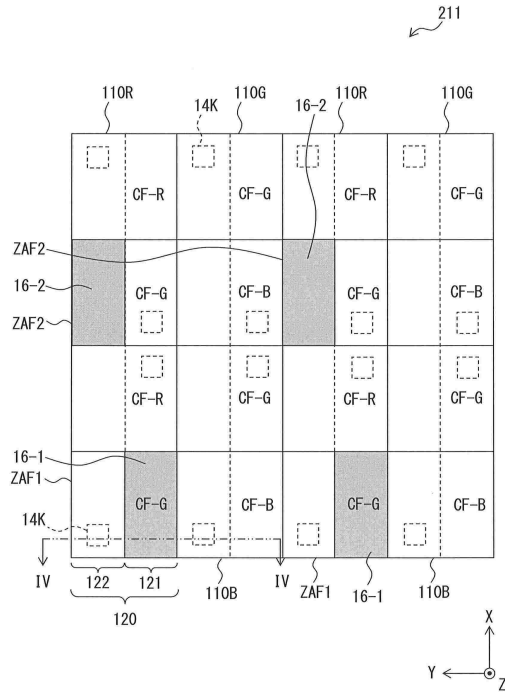
40

50

【図 9】



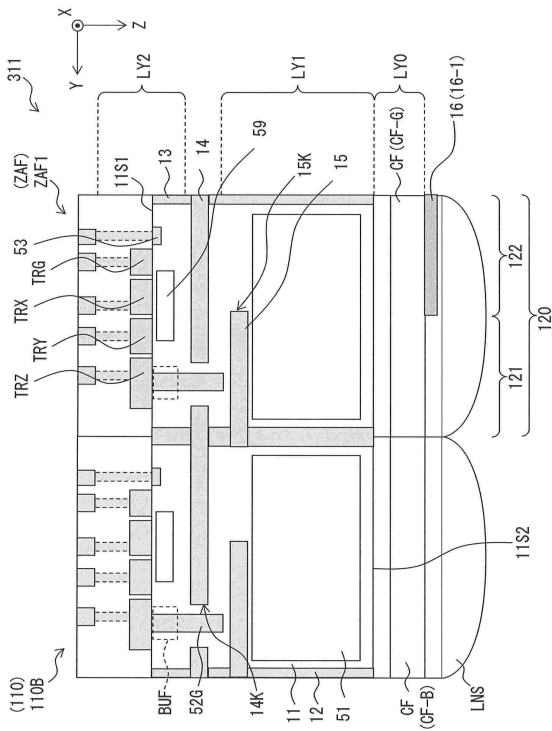
【図 10】



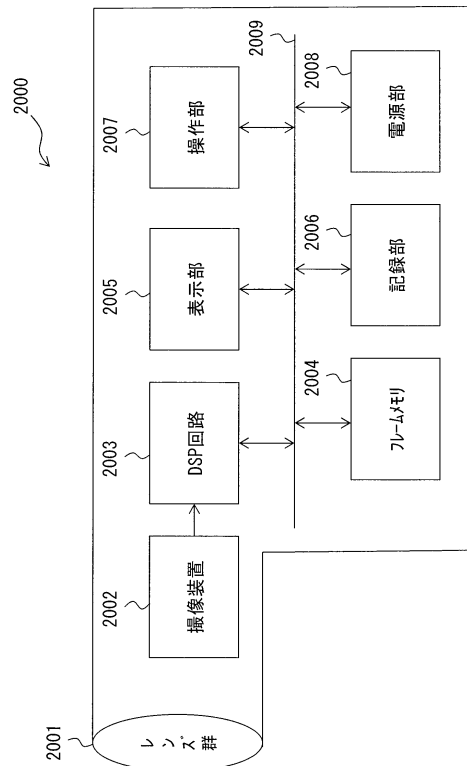
10

20

【図 11】



【図 12】

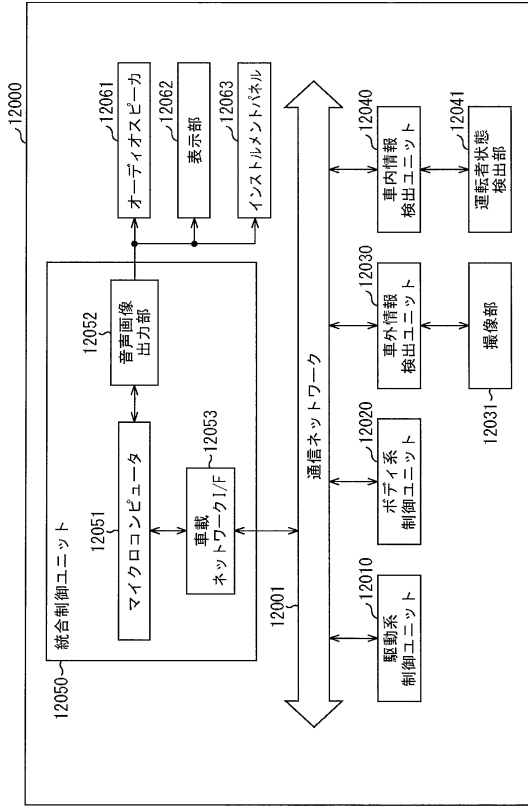


30

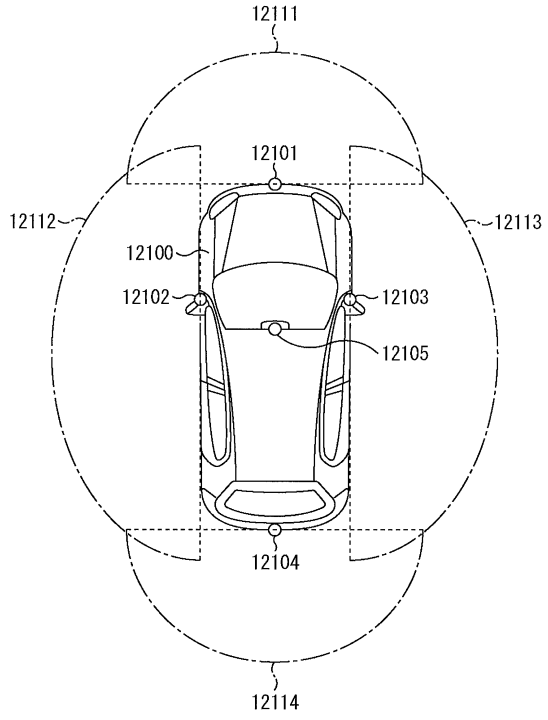
40

50

【図 1 3】



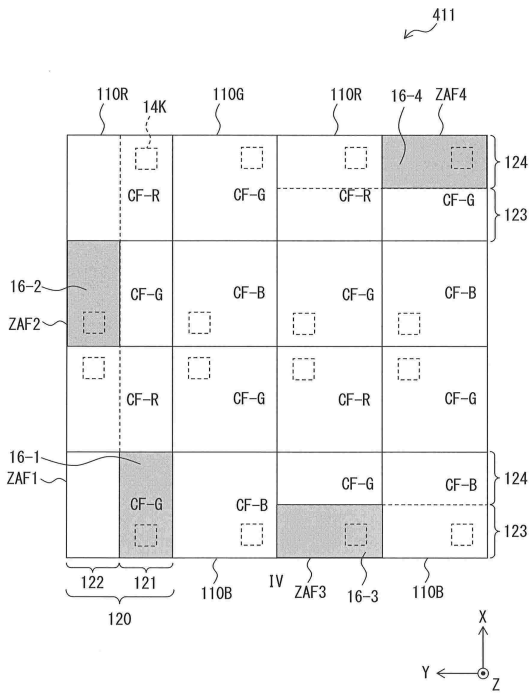
【図 1 4】



10

20

【図 1 5】



30

40

50

## フロントページの続き

- (56)参考文献 国際公開第2016/136486(WO,A1)  
特開2015-015295(JP,A)  
特表2016-534557(JP,A)  
国際公開第2017/169479(WO,A1)  
特開2011-176715(JP,A)  
特開2019-012905(JP,A)  
特開2018-148039(JP,A)  
特開2012-238951(JP,A)  
特開2013-172210(JP,A)
- (58)調査した分野 (Int.Cl., DB名)  
H01L 27/146  
H04N 25/10  
H04N 25/771