(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)公表番号
特表2025-518518
(P2025-518518A)
(43)公表日　令和7年6月17日(2025.6.17)

(51)国際特許分類		FI			テーマコード（参考）
Ｈ０５Ｈ	*1/46 (2006.01)*	Ｈ０５Ｈ	1/46	Ｒ	２Ｇ０８４
Ｈ０１Ｌ	*21/3065(2006.01)*	Ｈ０１Ｌ	21/302	１０１Ｂ	５Ｆ００４
		Ｈ０５Ｈ	1/46	Ａ	

審査請求　未請求　予備審査請求　未請求　（全39頁）

(21)出願番号　特願2024-568172(P2024-568172)
(86)(22)出願日　令和5年5月16日(2023.5.16)
(85)翻訳文提出日　令和7年1月10日(2025.1.10)
(86)国際出願番号　PCT/US2023/022436
(87)国際公開番号　WO2023/225033
(87)国際公開日　令和5年11月23日(2023.11.23)
(31)優先権主張番号　63/343,082
(32)優先日　令和4年5月17日(2022.5.17)
(33)優先権主張国・地域又は機関
米国(US)
(81)指定国・地域　AP(BW,CV,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV
最終頁に続く

(71)出願人　592010081
ラム リサーチ コーポレーション
ＬＡＭ ＲＥＳＥＡＲＣＨ ＣＯＲＰＯＲＡＴＩＯＮ
アメリカ合衆国，カリフォルニア ９４５３８，フレモント，クッシング パークウェイ ４６５０
(74)代理人　110000028
弁理士法人明成国際特許事務所
(72)発明者　チョイ・ミョン・ヨル
アメリカ合衆国 カリフォルニア州９４５３８ フレモント，クッシング・パークウェイ，４６５０
(72)発明者　ウー・イン
アメリカ合衆国 カリフォルニア州９４
最終頁に続く

(54)【発明の名称】　非正弦波電圧源による基板エッジに対するイオンエネルギー分布制御

(57)【要約】
バイアス電圧供給システムが、基板支持表面の下方に配設された主バイアス電極を含む。主バイアス電極は、基板支持表面上に存在する基板の上部表面上の電圧を制御する。本バイアス電圧供給システムは、基板支持表面に外接するエッジリング内に配設されたエッジリング電極を含む。エッジリング電極は、エッジリングの上部表面上の電圧を制御する。本バイアス電圧供給システムは、バイアス電圧供給ノード上で、時間の関数として、規定された電圧波形を生成する、電圧供給システムを含む。第１の分岐回路が、バイアス電圧供給ノードと、主バイアス電極と、を電気的に接続する。第２の分岐回路が、バイアス電圧供給ノードと、エッジリング電極と、を電気的に接続する。第２の分岐回路は、直列キャパシタと、シャントキャパシタと、を含む。
【選択図】図９Ａ

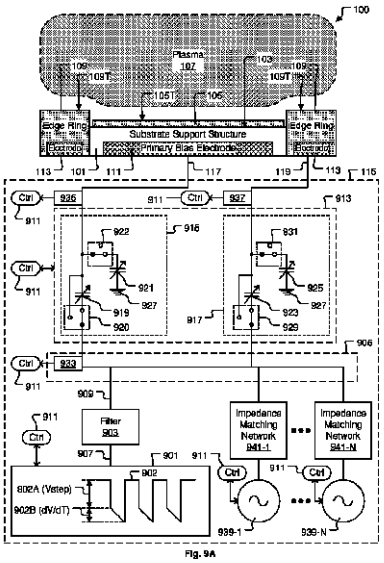


Fig. 9A

【特許請求の範囲】
【請求項１】
バイアス電圧供給システムであって、
基板支持表面の下方に配設された主バイアス電極であって、前記主バイアス電極が、前記基板支持表面上の基板の上部表面上の電圧を制御するように構成された、主バイアス電極と、
前記基板支持表面に外接するエッジリング内に配設されたエッジリング電極であって、前記エッジリング電極が、前記エッジリングの上部表面上の電圧を制御するように構成された、エッジリング電極と、
バイアス電圧供給ノード上で、時間の関数として、規定された電圧波形を生成するように構成された電圧供給システムと、
前記バイアス電圧供給ノードと、前記主バイアス電極と、の間に電気的に接続された第１の分岐回路と、
前記バイアス電圧供給ノードと、前記エッジリング電極と、の間に電気的に接続された第２の分岐回路であって、前記第２の分岐回路が、直列キャパシタと、シャントキャパシタと、を含む、第２の分岐回路と、
を備える、バイアス電圧供給システム。
【請求項２】
請求項１に記載のバイアス電圧供給システムであって、前記電圧供給システムが、第１の電圧源と、第２の電圧源と、を含み、前記第１の電圧源が、時間的に一定の電圧振幅を生成するように構成され、前記第２の電圧源が、時間的に変動する電圧を生成するように構成され、前記時間的に一定の電圧振幅と、前記時間的に変動する電圧と、が組み合わさって、前記規定された電圧波形を形成する、バイアス電圧供給システム。
【請求項３】
請求項２に記載のバイアス電圧供給システムであって、前記時間的に変動する電圧が、時間の関数として実質的に線形的に変動する、バイアス電圧供給システム。
【請求項４】
請求項２に記載のバイアス電圧供給システムであって、前記第１の電圧源が第１の直流電圧供給であり、前記第２の電圧源が第２の直流電圧供給である、バイアス電圧供給システム。
【請求項５】
請求項１に記載のバイアス電圧供給システムであって、前記規定された電圧波形が、進行中の一連のパルスサイクルとして定義されたパルス電圧波形であり、各パルスサイクルは、前記パルス電圧波形が負電圧を有するオン持続時間と、前記パルス電圧波形が正電圧を有するオフ持続時間と、を含む、バイアス電圧供給システム。
【請求項６】
請求項５に記載のバイアス電圧供給システムであって、前記シャントキャパシタが、前記パルス電圧波形の各パルスサイクルの前記オン持続時間中に、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の規定された電圧差を確立するように設定された、バイアス電圧供給システム。
【請求項７】
請求項６に記載のバイアス電圧供給システムであって、前記直列キャパシタが、前記パルス電圧波形の各パルスサイクルの前記オン持続時間にわたって実質的に一定のレベルにおいて、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の前記規定された電圧差を維持するように設定された、バイアス電圧供給システム。
【請求項８】
請求項７に記載のバイアス電圧供給システムであって、前記直列キャパシタが、時間の関数として前記基板の前記上部表面上の放電を補償するために、時間の関数として前記基板の前記上部表面上の電圧を変更するように設定された、バイアス電圧供給システム。
【請求項９】

請求項１に記載のバイアス電圧供給システムであって、前記直列キャパシタおよび前記シャントキャパシタの各々が、それぞれの独立して制御可能な可変キャパシタである、バイアス電圧供給システム。

【請求項１０】

請求項１に記載のバイアス電圧供給システムであって、

前記電圧供給システムによる前記規定された電圧波形の生成とともに前記バイアス電圧供給ノードに無線周波数信号を供給するために電気的に接続された無線周波数電力源をさらに備える、バイアス電圧供給システム。

【請求項１１】

請求項１に記載のバイアス電圧供給システムであって、前記直列キャパシタが第１の直列キャパシタであり、前記シャントキャパシタが第１のシャントキャパシタであり、前記第１の分岐回路が、第２の直列キャパシタと、第２のシャントキャパシタと、を含む、バイアス電圧供給システム。

【請求項１２】

請求項１１に記載のバイアス電圧供給システムであって、前記規定された電圧波形が、進行中の一連のパルスサイクルとして定義されたパルス電圧波形であり、各パルスサイクルは、前記パルス電圧波形が負電圧を有するオン持続時間と、前記パルス電圧波形が正電圧を有するオフ持続時間と、を含み、前記第１のシャントキャパシタおよび前記第２のシャントキャパシタが、前記パルス電圧波形の各パルスサイクルの前記オン持続時間中に、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の規定された電圧差を確立するようにまとめて設定された、バイアス電圧供給システム。

【請求項１３】

請求項１２に記載のバイアス電圧供給システムであって、前記第１の直列キャパシタおよび前記第２の直列キャパシタが、前記パルス電圧波形の各パルスサイクルの前記オン持続時間にわたって実質的に一定のレベルにおいて、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の前記規定された電圧差を維持するようにまとめて設定された、バイアス電圧供給システム。

【請求項１４】

請求項１１に記載のバイアス電圧供給システムであって、前記第１の直列キャパシタが第１の可変キャパシタであり、前記第１のシャントキャパシタが第２の可変キャパシタであり、前記第２の直列キャパシタが第３の可変キャパシタであり、前記第２のシャントキャパシタが第４の可変キャパシタであり、前記第１の可変キャパシタと、前記第２の可変キャパシタと、前記第３の可変キャパシタと、前記第４の可変キャパシタとは、互いに独立して制御可能である、バイアス電圧供給システム。

【請求項１５】

請求項１１に記載のバイアス電圧供給システムであって、

前記電圧供給システムによる前記規定された電圧波形の生成とともに前記バイアス電圧供給ノードに無線周波数信号を供給するために電気的に接続された無線周波数電力源をさらに備える、バイアス電圧供給システム。

【請求項１６】

バイアス電圧供給システムであって、

基板支持表面の下方に配設された主バイアス電極であって、前記主バイアス電極が、前記基板支持表面上の基板の上部表面上の電圧を制御するように構成された、主バイアス電極と、

前記基板支持表面に外接するエッジリング内に配設されたエッジリング電極であって、前記エッジリング電極が、前記エッジリングの上部表面上の電圧を制御するように構成された、エッジリング電極と、

前記主バイアス電極上で時間の関数として第１の規定された電圧波形を生成するように構成された第１の電圧供給システムであって、前記第１の電圧供給システムが、第１の電圧供給と、第２の電圧供給と、を含み、前記第１の電圧供給が、第１の時間的に一定の電

圧振幅を生成するように構成され、前記第２の電圧供給が、第１の時間的に変動する電圧を生成するように構成され、前記第１の時間的に一定の電圧振幅と、前記第１の時間的に変動する電圧と、が組み合わさって、前記第１の規定された電圧波形を形成する、第１の電圧供給システムと、
前記エッジリング電極上で時間の関数として第２の規定された電圧波形を生成するように構成された第２の電圧供給システムであって、前記第２の電圧供給システムが、第３の電圧供給と、第４の電圧供給と、を含み、前記第３の電圧供給が、第２の時間的に一定の電圧振幅を生成するように構成され、前記第４の電圧供給が、第２の時間的に変動する電圧を生成するように構成され、前記第２の時間的に一定の電圧振幅と、前記第２の時間的に変動する電圧と、が組み合わさって、前記第２の規定された電圧波形を形成する、第２の電圧供給システムと、
を備える、バイアス電圧供給システム。
【請求項１７】
請求項１６に記載のバイアス電圧供給システムであって、前記第１の規定された電圧波形は、各パルスサイクルが、前記第１のパルス電圧波形が負電圧を有するオン持続時間と、前記第１のパルス電圧波形が正電圧を有するオフ持続時間と、を含む、第１の進行中の一連のパルスサイクルとして定義された第１のパルス電圧波形であり、
前記第２の規定された電圧波形は、各パルスサイクルが、前記第２のパルス電圧波形が負電圧を有するオン持続時間と、前記第２のパルス電圧波形が正電圧を有するオフ持続時間と、を含む、第２の進行中の一連のパルスサイクルとして定義された第２のパルス電圧波形であり、
前記第１のパルス電圧波形と、前記第２のパルス電圧波形と、が同期される、バイアス電圧供給システム。
【請求項１８】
請求項１６に記載のバイアス電圧供給システムであって、
前記第１の電圧供給システムによる前記第１の規定された電圧波形の生成および前記第２の電圧供給システムによる前記第２の規定された電圧波形の生成とともに、前記主バイアス電極と前記エッジリング電極の両方に無線周波数信号を供給するために電気的に接続された無線周波数電力源をさらに備える、バイアス電圧供給システム。
【請求項１９】
基板のプラズマ処理中にバイアス電圧を供給するための方法であって、
バイアス電圧供給ノード上で、時間の関数として、規定された電圧波形を生成することと、
前記規定された電圧波形の第１のバージョンを、前記バイアス電圧供給ノードから、基板支持表面の下方に配設された主バイアス電極に、前記基板支持表面上に存在する基板の上部表面上の電圧を制御するために伝送することと、
前記規定された電圧波形の第２のバージョンを、前記基板支持表面に外接するエッジリング内に配設されたエッジリング電極に、前記エッジリングの上部表面上の電圧を制御するために伝送することと、
を含む、方法。
【請求項２０】
請求項１９に記載の方法であって、前記規定された電圧波形を生成することが、時間的に一定の電圧振幅を生成することと、時間的に変動する電圧を生成することと、前記時間的に一定の電圧振幅と、前記時間的に変動する電圧と、を組み合わせて、前記バイアス電圧供給ノード上で前記規定された電圧波形を形成することと、を含む、方法。
【請求項２１】
請求項２０に記載の方法であって、前記時間的に変動する電圧が、時間の関数として実質的に線形的に変動する、方法。
【請求項２２】
請求項１９に記載の方法であって、前記規定された電圧波形が、進行中の一連のパルス

サイクルとして定義されたパルス電圧波形であり、各パルスサイクルは、前記パルス電圧波形が負電圧を有するオン持続時間と、前記パルス電圧波形が正電圧を有するオフ持続時間と、を含む、方法。

【請求項２３】

請求項２２に記載の方法であって、

前記規定された電圧波形の前記第２のバージョンを生成するために、前記バイアス電圧供給ノードから前記エッジリング電極まで延びる電気回路内の直列キャパシタおよびシャントキャパシタを使用すること

をさらに含む、方法。

【請求項２４】

請求項２３に記載の方法であって、

前記パルス電圧波形の各パルスサイクルの前記オン持続時間中に、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の規定された電圧差を確立するように前記シャントキャパシタを制御すること

をさらに含む、方法。

【請求項２５】

請求項２４に記載の方法であって、

前記パルス電圧波形の各パルスサイクルの前記オン持続時間にわたって実質的に一定のレベルにおいて、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の前記規定された電圧差を維持するように前記直列キャパシタを制御すること

をさらに含む、方法。

【請求項２６】

請求項２５に記載の方法であって、

時間の関数として前記エッジリングの前記上部表面上の放電を補償するために、時間の関数として前記エッジリングの前記上部表面上の電圧を変更するように前記直列キャパシタを制御すること

をさらに含む、方法。

【請求項２７】

請求項２２に記載の方法であって、

前記規定された電圧波形の前記第１のバージョンを生成するために、前記バイアス電圧供給ノードから前記主バイアス電極まで延びる第１の電気回路内の第１の直列キャパシタおよび第１のシャントキャパシタを使用することと、

前記規定された電圧波形の前記第２のバージョンを生成するために、前記バイアス電圧供給ノードから前記エッジリング電極まで延びる第２の電気回路内の第２の直列キャパシタおよび第２のシャントキャパシタを使用することと、

をさらに含む、方法。

【請求項２８】

請求項２７に記載の方法であって、

前記パルス電圧波形の各パルスサイクルの前記オン持続時間中に、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の規定された電圧差を確立するように、前記第１のシャントキャパシタおよび前記第２のシャントキャパシタを制御すること

をさらに含む、方法。

【請求項２９】

請求項２８に記載の方法であって、

前記パルス電圧波形の各パルスサイクルの前記オン持続時間にわたって実質的に一定のレベルにおいて、前記基板の前記上部表面と、前記エッジリングの前記上部表面と、の間の前記規定された電圧差を維持するように、前記第１の直列キャパシタおよび前記第２の直列キャパシタを制御すること

をさらに含む、方法。

【請求項３０】

請求項１９に記載の方法であって、
前記バイアス電圧供給ノード上で前記規定された電圧波形を生成することとともに前記バイアス電圧供給ノードに無線周波数信号を供給すること
をさらに含む、方法。
【発明の詳細な説明】
【背景技術】
【０００１】
プラズマ処理システムは、半導体デバイス、たとえば、半導体ウエハ上のチップ／ダイを製造するために使用される。プラズマ処理システムでは、半導体ウエハは、材料堆積および／または材料除去および／または材料注入および／または材料変更などによるものなど、半導体ウエハの状態の規定された変化を引き起こすために、様々なタイプのプラズマに曝される。半導体ウエハのプラズマ処理中に、無線周波数（ＲＦ）電力が、チャンバ内のプロセスガスを通して伝送されて、プロセスガスを、半導体ウエハに曝されるプラズマに変換する。ラジカルおよびイオンなど、プラズマの反応性成分は、半導体ウエハ上の材料と相互作用して、半導体ウエハ上での規定された効果を達成する。いくつかのプラズマ処理システムでは、プラズマ内の帯電した成分を半導体ウエハのほうへ引きつけるために、半導体ウエハのレベルにおいてバイアス電圧が印加される。
【０００２】
半導体産業は、チップサイズの低減およびチップ性能の改善に向かって進み続けているので、チップ上のトランジスタを定めるためにより高密度および高アスペクト比の特徴を使用することが必要であり、これにより、トランジスタは、作製プロセス変動により敏感になっている。オンチップ特徴サイズの縮小により、ごく少数の原子のいくつかの作製プロセス変動が、エッチング均一性制御の改善を必要とし得る。半導体ウエハの最もエッジにおける、たとえば、エッジから約５ミリメートル（ｍｍ）内の、均一なイオンフラックス（ｉｏｎ　ｆｌｕｘ）が、マイクロエレクトロニクス作製のためのプラズマエッチングおよび堆積についての厳しい要件である。また、半導体ウエハのエッジにおける実質的に均一なイオンフラックスの達成は、基板上のダイの約１０％が、半導体ウエハの外側周辺エッジから約５ｍｍの半径方向距離内で行われる作製プロセス結果によって影響を及ぼされるので、有意味な課題である。半導体ウエハの外側周辺エッジの近くの作製プロセス結果における不均一性は、半導体ウエハの周辺の周りの構造的、時間的、および／または電気的不連続性により、生じることがある。本明細書で説明される様々な実施形態が行われるのは、この文脈においてである。
【発明の概要】
【０００３】
例示的な一実施形態では、バイアス電圧供給システムが開示される。本バイアス電圧供給システムは、基板支持表面の下方に配設された主バイアス電極（ｐｒｉｍａｒｙ　ｂｉａｓ　ｅｌｅｃｔｒｏｄｅ）を含む。主バイアス電極は、基板支持表面上に存在するとき、基板の上部表面上の電圧を制御するように構成される。本バイアス電圧供給システムは、基板支持表面に外接するエッジリング内に配設されたエッジリング電極をも含む。エッジリング電極は、エッジリングの上部表面上の電圧を制御するように構成される。本バイアス電圧供給システムは、バイアス電圧供給ノード上で、時間の関数として、規定された電圧波形を生成するように構成された、電圧供給システムをも含む。本バイアス電圧供給システムは、バイアス電圧供給ノードと、主バイアス電極と、の間に電気的に接続された第１の分岐回路をも含む。本バイアス電圧供給システムは、バイアス電圧供給ノードと、エッジリング電極と、の間に電気的に接続された第２の分岐回路をも含む。第２の分岐回路は、直列キャパシタと、シャントキャパシタと、を含む。
【０００４】
例示的な一実施形態では、バイアス電圧供給システムが開示される。本バイアス電圧供給システムは、基板支持表面の下方に配設された主バイアス電極を含む。主バイアス電極は、基板支持表面上に存在するとき、基板の上部表面上の電圧を制御するように構成され

る。本バイアス電圧供給システムは、基板支持表面に外接するエッジリング内に配設されたエッジリング電極をも含む。エッジリング電極は、エッジリングの上部表面上の電圧を制御するように構成される。本バイアス電圧供給システムは、主バイアス電極上で時間の関数として第１の規定された電圧波形を生成するように構成された第１の電圧供給システムをも含む。第１の電圧供給システムは、第１の電圧源と、第２の電圧源と、を含む。第１の電圧源は、第１の時間的に一定の電圧振幅を生成するように構成される。第２の電圧源は、第１の時間的に変動する電圧を生成するように構成される。第１の時間的に一定の電圧振幅と、第１の時間的に変動する電圧と、が組み合わさって、第１の規定された電圧波形を形成する。本バイアス電圧供給システムは、エッジリング電極上で時間の関数として第２の規定された電圧波形を生成するように構成された第２の電圧供給システムをも含む。第２の電圧供給システムは、第３の電圧源と、第４の電圧源と、を含む。第３の電圧源は、第２の時間的に一定の電圧振幅を生成するように構成される。第４の電圧源は、第２の時間的に変動する電圧を生成するように構成される。第２の時間的に一定の電圧振幅と、第２の時間的に変動する電圧と、が組み合わさって、第２の規定された電圧波形を形成する。

【０００５】

例示的な一実施形態では、基板のプラズマ処理中にバイアス電圧を供給するための方法が開示される。本方法は、バイアス電圧供給ノード上で、時間の関数として、規定された電圧波形を生成することを含む。本方法は、規定された電圧波形の第１のバージョンを、バイアス電圧供給ノードから、基板支持表面の下方に配設された主バイアス電極に、基板支持表面上に存在する基板の上部表面上の電圧を制御するために伝送することをも含む。本方法は、規定された電圧波形の第２のバージョンを、基板支持表面に外接するエッジリング内に配設されたエッジリング電極に、エッジリングの上部表面上の電圧を制御するために伝送することをも含む。

【０００６】

本明細書で開示される実施形態の他の態様および利点は、以下の発明を実施するための形態および添付の図面からより明らかになろう。

【図面の簡単な説明】

【０００７】

【図１Ａ】いくつかの実施形態による、例示的な基板プラズマ処理システムの一部分を通る垂直断面図である。

【０００８】

【図１Ｂ】いくつかの実施形態による、図１Ａ中のビューＡ－Ａとして参照される、エッジリングが基板支持構造を囲む、基板支持構造上に配設された基板の平面図である。

【０００９】

【図２Ａ】いくつかの実施形態による、基板支持表面上に基板がある、基板支持構造の隣のエッジリングの例示的な図である。

【００１０】

【図２Ｂ】いくつかの実施形態による、基板の上部表面に印加されたＲＦバイアス電圧についての波形と、エッジリングの上部表面に印加されたＲＦバイアス電圧についての波形と、を示す図である。

【００１１】

【図３】いくつかの実施形態による、それぞれ、主バイアス電極およびエッジリング電極によって基板の上部表面およびエッジリングの上部表面の各々に印加され得る、例示的な任意の（非正弦波）バイアス電圧波形を示す図である。

【００１２】

【図４】いくつかの実施形態による、図２Ａの例における平坦なプラズマシース境界を作成するための、主バイアス電極とエッジリング電極の両方へのパルス電圧波形（ｐｕｌｓｅｄ　ｖｏｌｔａｇｅ　ｗａｖｅｆｏｒｍ）の印加を示す図である。

【００１３】

【図５】いくつかの実施形態による、エッジリング電極への、より短いデューティサイクルのパルス電圧波形の印加とともに、主バイアス電極への図４のパルス電圧波形の印加を示す図である。
【００１４】
【図６】いくつかの実施形態による、基板の上部表面に印加されたパルス電圧波形と、エッジリングの上部表面に印加されたパルス電圧波形と、を、エッジリング上のパルス電圧波形が基板上のパルス電圧波形に対して位相シフトされた状態で、示す図である。
【００１５】
【図７】いくつかの実施形態による、主バイアス電極への、図３の振幅傾斜が増加しているパルス電圧波形の印加と、エッジリング電極への、図３の振幅傾斜が減少しているパルス電圧波形の印加と、を示す図である。
【００１６】
【図８】いくつかの実施形態による、エッジリング上のパルス電圧波形がレベル間パルシング（ｌｅｖｅｌ－ｔｏ－ｌｅｖｅｌ　ｐｕｌｓｉｎｇ）状態を含む、エッジリング電極へのパルス電圧波形の印加とともに、主バイアス電極へのパルス電圧波形の印加を示す図である。
【００１７】
【図９Ａ】いくつかの実施形態による、基板のエッジの近くのプラズマシース境界プロファイルを制御するために、様々なバイアス電圧波形が、基板の上部表面と、エッジリングの上部表面と、に印加される、図３～図８に関して説明される様々な方法を実装するための図１Ａのバイアス電圧供給システムの例示的な一実装形態を示す図である。
【００１８】
【図９Ｂ】いくつかの実施形態による、電圧供給システムの例示的な一実装形態を示す図である。
【００１９】
【図１０】いくつかの実施形態による、電圧供給システムによって生成された例示的なバイアス電圧パルス波形（ｂｉａｓ　ｖｏｌｔａｇｅ　ｐｕｌｓｅｄ　ｗａｖｅｆｏｒｍ）と、基板の上部表面上の対応するバイアス電圧波形と、エッジリングの上部表面上の対応するバイアス電圧波形と、を示す図である。
【００２０】
【図１１Ａ】様々な実施形態による、スプリッティング回路が図９Ａのバイアス電圧供給システムにおいて構成され得る様々なやり方のチャートである。
【００２１】
【図１１Ｂ】いくつかの実施形態による、図１１Ａにおいて参照される、直列キャパシタ、シャントキャパシタ、直列キャパシタ、およびシャントキャパシタの可能な係合／係合解除設定を示すチャートである。
【００２２】
【図１２】いくつかの実施形態による、バイアス電圧パルス波形とともに生成される例示的なＲＦバイアス電圧波形を示す図である。
【００２３】
【図１３】いくつかの実施形態による、基板のエッジの近くのプラズマシース境界プロファイルを制御するために、様々なバイアス電圧波形が、基板の上部表面と、エッジリングの上部表面と、に印加される、図３～図８に関して説明される様々な方法を実装するための別のバイアス電圧供給システムを示す図である。
【００２４】
【図１４】いくつかの実施形態による、コントローラの例示的な図である。
【００２５】
【図１５】いくつかの実施形態による、基板のプラズマ処理中にバイアス電圧を供給するための方法のフローチャートである。
【発明を実施するための形態】

【００２６】
以下の説明では、本開示の完全な理解を提供するために、多数の具体的な詳細が記載される。しかしながら、これらの具体的な詳細の一部または全部なしに本開示の実施形態が実践され得ることは、当業者に明らかであろう。他の事例では、よく知られているプロセス動作は、本開示を不必要に不明瞭にしないために、詳細に説明されていない。
【００２７】
図１Ａは、いくつかの実施形態による、例示的な基板プラズマ処理システム１００の一部分を通る垂直断面図を示す。システム１００は基板支持構造１０１を含み、基板支持構造１０１は、基板支持構造１０１の上方で生成されたプラズマ１０７による基板１０５の処理中に基板１０５を支持するように構成された基板支持表面１０３を有する。いくつかの実施形態では、基板支持構造１０１は、基板支持表面１０３に対して基板１０５を保持する静電力を生成するように構成された静電チャックである。いくつかの実施形態では、エッジリング１０９が基板支持構造１０１を囲み、したがって、基板支持表面１０３が、エッジリング１０９によって外接される。
【００２８】
図１Ｂは、いくつかの実施形態による、図１Ａ中のビューＡ－Ａとして参照される、エッジリング１０９が基板支持構造１０１を囲む、基板支持構造１０１上に配設された基板１０５の平面図を示す。いくつかの実施形態では、ＲＦ電力が、コイル、電極、および／またはアンテナから、プロセスガス（またはガス混合物）が供給される基板支持構造１０１の上にあるプラズマ処理領域に伝送される。ＲＦ電力は、プラズマ処理領域内でプロセスガス／混合物をプラズマ１０７に変換する。プラズマ１０７は、制御された様式で基板１０５の変化を引き起こすために生成される。様々な作製プロセスでは、基板１０５の変化は、基板１０５上の材料または表面条件の変化であり得る。たとえば、様々な作製プロセスでは、基板１０５の変化は、基板１０５からの材料のエッチング、基板１０５上の材料の堆積、および／または基板１０５上に存在する材料の変更のうちの１つまたは複数を含むことができる。プラズマ処理システム１００は、基板支持構造１０１上で支持される基板１０５上でプラズマ１０７を生成するために、ＲＦ電力が、プラズマ処理領域内のプロセスガス／混合物に伝送される、任意のタイプのプラズマ処理システムであり得ることを理解されたい。
【００２９】
いくつかの実施形態では、基板１０５は、作製手順を経た半導体ウエハである。しかしながら、様々な実施形態では、基板１０５は、プラズマベースの作製プロセスを受ける、本質的に任意のタイプの基板であり得ることを理解されたい。たとえば、いくつかの実施形態では、基板１０５は、シリコン、サファイア、ＧａＮ、ＧａＡｓまたはＳｉＣ、および／あるいは他の基板材料から形成され、ガラスパネル／基板、金属箔、金属シート、ポリマー材料などを含むことができる。また、様々な実施形態では、基板１０５は、形態、形状、および／またはサイズが変動し得る。たとえば、いくつかの実施形態では、基板１０５は、２００ｍｍ、３００ｍｍ、４５０ｍｍ、または別のサイズの外径をもつ半導体ウエハである。また、いくつかの実施形態では、基板１０５は、形状の中でも、フラットパネルディスプレイのための長方形基板など、非円形基板である。
【００３０】
主バイアス電極１１１が、基板支持表面１０３の下方の基板支持構造１０１内に配設される。いくつかの実施形態では、基板支持構造１０１は、セラミック材料などの誘電体材料、または他のタイプの誘電体材料から形成され、主バイアス電極１１１が、導電性材料から形成される。エッジリング電極１１３が、エッジリング１０９内に配設される。いくつかの実施形態では、エッジリング１０９は、誘電体材料から形成され、エッジリング電極１１３は、導電性材料から形成される。主バイアス電極１１１は、接続１１７によって示されるように、バイアス電圧供給システム１１５に電気的に接続される。エッジリング電極１１３はまた、接続１１９によって示されるように、バイアス電圧供給システム１１５に電気的に接続される。バイアス電圧供給システム１１５は、主バイアス電極１１１上

の電圧と、エッジリング電極１１３上の電圧と、を制御するように構成される。主バイアス電極１１１は、基板１０５が基板支持表面１０３上に存在するとき、基板１０５の上部表面１０５Ｔ上の電圧を制御するように構成される。主バイアス電極１１１に印加される電圧は、主バイアス電極１１１の上方の基板支持構造１０１の誘電体材料と、基板１０５自体の（１つまたは複数の）材料と、の組合せなど、主バイアス電極１１１と、基板１０５の上部表面１０５Ｔと、の間に存在する様々な材料により、基板１０５の上部表面１０５Ｔ上の対応する電圧とは異なり得る。いくつかの実施形態では、主バイアス電極１１１と、基板１０５の上部表面１０５Ｔと、の間に存在する（１つまたは複数の）材料は、実質的に固定のキャパシタンスとして電気的に表され得る。エッジリング電極１１３は、エッジリング１０９の上部表面１０９Ｔ上の電圧を制御するように構成される。エッジリング電極１１３に印加される電圧は、エッジリング電極１１３の上方のエッジリング１０９の材料により、エッジリング１０９の上部表面１０９Ｔ上の対応する電圧とは異なり得る。いくつかの実施形態では、エッジリング電極１１３の上方のエッジリング１０９の（１つまたは複数の）材料は、実質的に固定のキャパシタンスとして電気的に表され得る。

【００３１】

図２Ａは、いくつかの実施形態による、基板支持表面１０３上に基板１０５がある、基板支持構造１０１の隣のエッジリング１０９の拡大垂直断面図を示す。この例では、エッジリング１０９の上部表面１０９Ｔは、基板１０５の上部表面１０５Ｔよりも高い。基板１０５の上部表面１０５Ｔの上方の垂直高さ１Ｄ、２Ｄ、３Ｄ、４Ｄ、５Ｄ、および６Ｄは、それぞれ、ライン２０１、２０２、２０３、２０４、２０５、および２０６によって示される。垂直高さ１Ｄ、２Ｄ、３Ｄ、４Ｄ、５Ｄ、および６Ｄのうちの連続するものは、１Ｄの一定の距離増分だけ分離され、ここで、Ｄは任意の距離である。エッジリング１０９の上部表面１０９Ｔの上方の垂直高さ１Ｄ、２Ｄ、３Ｄ、および４Ｄは、それぞれ、ライン２０７、２０８、２０９、および２１０によって示される。エッジリング１０９の上方の垂直高さ１Ｄ、２Ｄ、３Ｄ、および４Ｄのうちの連続するものは、１Ｄの一定の距離増分だけ分離される。

【００３２】

基板１０５の上方のプラズマシース厚さは、基板１０５の上部表面１０５Ｔからプラズマ１０７のバルクまでの距離である。同様に、エッジリング１０９の上方のプラズマシース厚さは、エッジリング１０９の上部表面１０９Ｔからプラズマ１０７のバルクまでの距離である。主バイアス電極１１１を介した、基板１０５の上部表面１０５Ｔに対する負電圧の印加が、基板１０５の上方のプラズマシースを確立する。基板１０５の上部表面１０５Ｔ上の電圧は、基板１０５の上方のプラズマシースの厚さを制御する。エッジリング電極１１３を介した、エッジリング１０９の上部表面１０９Ｔに対する負電圧の印加が、エッジリング１０９の上方のプラズマシースを確立する。エッジリング１０９の上部表面１０９Ｔ上の電圧は、エッジリング１０９の上方のプラズマシースの厚さを制御する。基板１０５の上方のプラズマシースの厚さは、基板１０５の上部表面１０５Ｔ上の電圧に部分的に依存する。同様に、エッジリング１０９の上方のプラズマシースの厚さは、エッジリング１０９の上部表面１０９Ｔ上の電圧に部分的に依存する。図２Ａの例では、基板１０５の上部表面１０５Ｔ上の－１００Ｖの電圧電位が、プラズマシース境界を、基板１０５の上部表面１０５Ｔから１Ｄの距離増分離れるように移動させる。同様に、図２Ａの例では、エッジリング１０９の上部表面１０９Ｔ上の－１００Ｖの電圧電位が、プラズマシース境界を、エッジリング１０９の上部表面１０９Ｔから１Ｄの距離増分離れるように移動させる。

【００３３】

プラズマ１０７からの衝撃イオン（ｂｏｍｂａｒｄｉｎｇ　ｉｏｎ）がプラズマシースを通って進行するとき、イオンは、プラズマシースを定める等電位線に対して直角である方向に向かう運動エネルギーを獲得する。また、プラズマシースを定める等電位線が、進行するイオンの経路全体にわたって平坦であるとき、イオン角度分布関数（ＩＡＤＦ：ｉｏｎ　ａｎｇｕｌａｒ　ｄｉｓｔｒｉｂｕｔｉｏｎ　ｆｕｎｃｔｉｏｎ）は最小化される（

０度に近い）。理想的には、プラズマシース境界は、基板１０５およびエッジリング１０９にわたって平坦であり、したがって、ＩＡＤＦは、基板１０５の外側周辺エッジまでずっと基板１０５の上部表面１０５Ｔに対して直角（９０度）である。たとえば、図２Ａでは、基板１０５の上部表面１０５Ｔ上の電圧が－６００Ｖであり、エッジリング１０９の上部表面１０９Ｔ上の電圧が－４００Ｖであるとき、基板１０５と、エッジリング１０９と、の間の遷移部上のプラズマシース境界は、ライン２０６、２１２、および２１０によって示されるように平坦であり、したがって、プラズマシース内のイオンは、実質的に水平のエネルギーを獲得しないことになり、すなわち、イオンは、基板１０５の上部表面１０５Ｔに対して実質的に直角な方向に、基板１０５のほうへ進行することになる。

【００３４】

図２Ｂは、いくつかの実施形態による、基板１０５の上部表面１０５Ｔに印加されたＲＦバイアス電圧についての波形２２０と、エッジリング１０９の上部表面１０９Ｔに印加されたＲＦバイアス電圧についての波形２２２と、を示す。波形２２０と、波形２２２と、は、同じ周波数を有し、位相が同期される。波形２２０は、－６００Ｖのピーク負電圧を有し、波形２２２は、－２００Ｖの電位差（ΔＶ１）に対応する、－４００Ｖのピーク負電圧を有する。したがって、波形２２０および２２２が、それらのそれぞれのピーク負電圧にあるとき、プラズマシース境界は、図２Ａ中のライン２０６、２１２、および２１０によって示されるように、基板１０５と、エッジリング１０９と、の間の遷移部にわたって平坦である。しかしながら、波形２２０および２２２の他の位相において、基板１０５の上部表面１０５Ｔおよびエッジリング１０９の上部表面１０９Ｔ上の電圧は、基板１０５と、エッジリング１０９と、の間の遷移部にわたって、平坦なプラズマシース境界を提供しない。たとえば、基板１０５の上部表面１０５Ｔ上の電圧が－３００Ｖであるとき、エッジリング１０９の上部表面１０９Ｔ上の電圧は、－１００Ｖの電位差（ΔＶ２）に対応する、－２００Ｖであり、これは、図２Ａ中のライン２０３、２１１、および２０８によって示されるように、基板１０５と、エッジリング１０９と、の間の遷移部にわたって、平坦なプラズマシース境界を提供しない。ＲＦバイアス電圧波形２２０および２２２が同相で循環するとき、プラズマシース境界は、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、の間の遷移部において、上および下に曲がる。プラズマシース境界のこの曲がりは、（反応性イオンエッチングのために使用されるものなどの）衝撃イオンが、基板１０５の上部表面１０５Ｔに対して直角でない角度において基板１０５に入射することを引き起こす。基板１０５のエッジにおける衝撃イオンのＩＡＤＦの増加は、基板１０５のエッジにおけるプロセス結果（たとえば、エッチング速度、エッチングプロファイルなど）の不均一性を引き起こし、これは、通常、異なる印加された正弦波ＲＦバイアス電圧波形についての基板１０５エッチングプロファイル結果の画像化によるなど、経験的評価を必要とする。

【００３５】

正弦波ＲＦバイアス電圧が、基板１０５をバイアスするために使用されるとき、基板１０５、主バイアス電極１１１、および基板１０５のエッジの近くのエッジリング１０９の構造の不連続性は、しばしば、基板１０５上の不均一なプロセス結果を引き起こす。また、図２Ａおよび図２Ｂの例は、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔとは、同じ高度に（同じ水平面に）ない限り、正弦波形が、衝撃イオンがプラズマシースを通って進行する時間期間にわたって、基板１０５と、エッジリング１０９と、の間の遷移部にわたって理想的な平坦なプラズマシース境界を提供することが不可能であることを示す。

【００３６】

いくつかの実施形態では、基板１０５の外側周辺エッジの近くの基板１０５上のプロセス結果の均一性を制御するために、独立したＲＦバイアスが、エッジリング１０９の下に追加される。しかしながら、基板１０５およびエッジリング１０９のＲＦバイアシングは、比較的広いイオンエネルギー分布（ＩＥＤ）を有し、イオンエネルギーレベルと、基板１０５および／またはエッジリング１０９の上方のＩＥＤの半値全幅（ＦＷＨＭ）と、の

制御がない。さらに、反応性イオンエッチングによるエッジリング１０９浸食は、エッジリング電極１１３に正弦波ＲＦバイアス電圧を供給することに関連する別の問題である。エッジリング１０９浸食は、エッジリング１０９のより頻繁な交換により、製造における運転コストを追加することがあり、これは、エッジリング１０９の使用によって提供される製造歩留まりにおける利益を低減することがある。

【００３７】

狭いＩＥＤは、特に、反応性イオンエッチング（ＲＩＥ）、原子層堆積（ＡＬＤ）、原子層エッチング（ＡＬＥ）など、様々な用途において、広いＩＥＤと比較して基板１０５上の所望のプラズマプロセス結果を達成する利点を提供する。狭いＩＥＤは、プラズマエッチングおよび／または堆積のためのシリコンウエハ上のなど、処理されている基板１０５の表面１０５Ｔ上の一定の負電圧により取得され得る。また、誘電体材料から作られた多くの基板１０５および基板支持構造１０１がある。主バイアス電極１１１電圧が制御されない限り、正に帯電したイオンは、基板１０５の上部表面１０５Ｔ上の負の表面電荷を低減し、対応してシース電位を低減するように、プラズマシースを通って進行することになる。いくつかの実施形態では、プラズマシースを通る実質的に一定のイオンフラックスを仮定して、主バイアス電極１１１電圧の線形傾斜が、基板１０５の上部表面１０５Ｔ上の一定の負電圧を保つために使用される。しかしながら、いくつかの実施形態では、プラズマを通るイオンフラックスが時間変動するとき、主バイアス電極１１１電圧の非線形傾斜が、基板１０５の上部表面１０５Ｔ上の一定の負電圧を保つために使用される。

【００３８】

いくつかの状況では、プラズマシースが、処理時間（＞＞１秒）と比較して比較的短い時間期間（＞１ミリ秒）の間でさえ崩壊なしに維持する場合、電圧の過大な振幅が、主バイアス電極１１１上で必要とされることになる。主バイアス電極１１１上の電圧の過大な振幅を供給するための高電圧生成器の実装は、コストがかかり、非効率的である。また、電荷蓄積は、負電圧が、基板１０５の上部表面１０５Ｔ上に存在する、比較的長い時間期間に関連する別の問題である。主バイアス電極１１１上の電圧の周期的に切り替わる極性が、電圧の過大な振幅要件と、電荷蓄積と、に関するこれらの問題を解決する。狭いＩＥＤを取得するために、イオンのシース進行時間（ｔ＿ｉｏｎ）が、基板１０５の上部表面１０５Ｔ上の一定の負電圧の持続時間（ｔ＿Ｖｎｅｇ）よりも大きい場合に生じる、衝突シースを回避することが必要である。高速の（ｆａｓｔ）切替え周波数は、短いｔ＿Ｖｎｅｇにより、そのような条件（ｔ＿ｉｏｎ＞ｔ＿Ｖｎｅｇ）につながる。したがって、マイクロ秒程度の電圧の線形傾斜が、主バイアス電極１１１に関して必要であり得る。いくつかの実施形態では、切替え周波数は、１０キロヘルツから１メガヘルツの間である。

【００３９】

非正弦波電圧源において制御すべき２つのパラメータ、すなわち、ＶｓｔｅｐおよびｄＶ／ｄｔがある。いくつかの実施形態では、主バイアス電極１１１に印加される電圧は、陽イオンで帯電された基板１０５を放電するために、ある時間期間にわたって実質的に一定のままである。プラズマシースは、この時間期間中に崩壊する。次いで、基板１０５の上部表面１０５Ｔ上のターゲット負電圧を達成するために、Ｖｓｔｅｐが、主バイアス電極１１１に印加される。次いで、ターゲット負電圧が、Ｖｓｔｅｐによって基板１０５の上部表面１０５Ｔ上で達成された後に、電圧勾配ｄＶ／ｄｔが、基板１０５の上部表面１０５Ｔ上のターゲット負電圧を維持するように、切替えサイクルの最後まで主バイアス電極１１１に印加される。電圧Ｖｓｔｅｐは、所望のイオンエネルギーを設定し、電圧ｄＶ／ｄｔは、ＩＥＤの半値全幅（ＦＷＨＭ）を設定する。電圧ｄＶ／ｄｔ＝Ｉ＿ｉｏｎ／Ｃ＿ｓｕｂｓｔｒａｔｅであり、ここで、Ｉ＿ｉｏｎは、基板１０５に入射するイオン電流であり、Ｃ＿ｓｕｂｓｔｒａｔｅは、基板１０５の上部表面１０５Ｔと、制御されたバイアス電圧が直接または間接的に印加される主バイアス電極１１１と、の間のキャパシタンスである。主バイアス電極１１１を介して基板１０５の上部表面１０５Ｔ上のターゲット負電圧を達成および維持するためにＶｓｔｅｐおよびｄＶ／ｄｔを印加する上述のプロセスは、エッジリング電極１１３を介してエッジリング１０９の上部表面１０９Ｔ上のター

ゲット電圧を達成および維持するためにも使用され得る。

【００４０】

基板表面上の均一なＩＥＤは、製造歩留まりのために重要である。しかしながら、ＩＥＤは、基板、ベースプレート電極、およびエッジリング構造の不連続性のために、しばしば、基板のエッジの近くで不均一である。本明細書で開示される様々な実施形態によれば、エッジリング１０９に対する独立した非正弦波電圧制御は、基板１０５のエッジに対するＩＥＤ均一性の制御を提供する。独立した電圧源は、エッジリング１０９に対する独立した非正弦波電圧制御を提供するために使用される。独立した電圧源は、基板１０５全体にわたって実質的に均一なプロセス結果を提供するためのやり方で、主バイアス電極１１１上の電圧切替えと整合される。

【００４１】

いくつかの実施形態では、エッジリング電極１１３は、エッジリング１０９の上部表面１０９Ｔに対する独立したＩＥＤ制御を提供するために使用される。エッジリング１０９の上部表面１０９Ｔの下方のエッジリング電極１１３の挿入が、様々なやり方で達成され得る。例示的な一実施形態では、エッジリング電極１１３は、主バイアス電極１１１から電気的に分離される。この実施形態では、独立した電圧源が、エッジリング電極１１３のために実装される。別の例示的な実施形態では、エッジリング電極１１３は、主バイアス電極１１１から分岐される。いくつかの実施形態では、エッジリング電極１１３は、主バイアス電極１１１から分岐された追加の電極である。いくつかの実施形態では、エッジリング電極１１３は、主バイアス電極１１１の拡張として形成される。エッジリング電極１１３が主バイアス電極１１１から分岐された、実施形態は、エッジリング電極１１３のための独立した電圧源を必要としない。むしろ、エッジリング電極１１３が主バイアス電極１１１から分岐された、実施形態では、エッジリング電極１１３上の電圧は、基板１０５キャパシタンスに実質的に一致するように、エッジリング１０９キャパシタンス最適化により制御される。様々な実施形態では、可変キャパシタおよび温度制御されたキャパシタンスなど、様々な技法が、エッジリング１０９キャパシタンス最適化のために使用される。エッジリング１０９に対する独立した非正弦波電圧およびＩＥＤ制御を印加するための本明細書で開示される様々な実施形態は、基板１０５のエッジの近くのプロセス均一性の改善を提供する。本明細書で開示される様々な実施形態は、非正弦波電圧源およびエッジリング１０９キャパシタンスによって制御されるＩＥＤに関して、プロセス均一性を改善するための新しいツールをも提供する。

【００４２】

いくつかの実施形態では、別個の任意の（非正弦波）バイアス電圧波形が、基板１０５と、エッジリング１０９と、の間の遷移部にわたって実質的に平坦なプラズマシース境界を維持するために、それぞれ、基板１０５およびエッジリング１０９の各々に印加される。図３は、いくつかの実施形態による、それぞれ、主バイアス電極１１１およびエッジリング電極１１３によって基板１０５の上部表面１０５Ｔおよびエッジリング１０９の上部表面１０９Ｔの各々に印加され得る、例示的な任意の（非正弦波）バイアス電圧波形を示す。図３のバイアス電圧波形は、例として示されることを理解されたい。他の実施形態では、本質的に任意の（非正弦波）バイアス電圧波形が、基板１０５と、エッジリング１０９と、の間の遷移部にわたって実質的に平坦なプラズマシース境界を達成および維持するために、必要に応じて、基板１０５の上部表面１０５Ｔおよびエッジリング１０９の上部表面１０９Ｔに印加され得る。図３は、進行中の一連のパルスサイクル（ｐｕｌｓｅ ｃｙｃｌｅ）として定義されたパルス電圧波形３０１を示し、ここで、各パルスサイクルは、波形周期（ｗａｖｅｆｏｒｍ ｐｅｒｉｏｄ）に対応し、パルス電圧波形３０１が負電圧を有するオン持続時間と、パルス電圧波形３０１が正電圧を有するオフ持続時間と、を含む。波形３０１におけるパルスサイクルの始まりにおいて、バイアス電圧振幅におけるステップ変化（増加）に応答して、高速シース形成（ｒａｐｉｄ ｓｈｅａｔｈ ｆｏｒｍａｔｉｏｎ）が生じる。波形３０１におけるパルスサイクルのオン持続時間にわたって、負バイアス電圧は、一貫したプラズマシース境界厚さを維持するように、実質的に一定

に維持される。波形３０１におけるパルスサイクルのオフ持続時間にわたって、基板１０５の上部表面１０５Ｔまたはエッジリング１０９の上部表面１０９Ｔ上の負バイアス電圧から正電圧へのステップ変化に応答して、高速プラズマシース崩壊が生じる。

【００４３】

図３は、進行中の一連のパルスサイクルとして定義されたパルス電圧波形３０３をも示し、ここで、各パルスサイクルは、波形周期に対応し、パルス電圧波形３０３が負電圧を有するオン持続時間と、パルス電圧波形３０３が正電圧を有するオフ持続時間と、を含む。波形３０３におけるパルスサイクルの始まりにおいて、バイアス電圧振幅におけるステップ変化（増加）に応答して、高速シース形成が生じる。波形３０３におけるパルスサイクルのオン持続時間にわたって、バイアス電圧振幅は、時間の関数として、減少するプラズマシース境界厚さを達成するように、時間の関数として線形的に減少される。波形３０３におけるパルスサイクルのオフ持続時間にわたって、基板１０５の上部表面１０５Ｔまたはエッジリング１０９の上部表面１０９Ｔ上の負バイアス電圧から正電圧へのステップ変化に応答して、高速プラズマシース崩壊が生じる。

【００４４】

図３は、進行中の一連のパルスサイクルとして定義されたパルス電圧波形３０５をも示し、ここで、各パルスサイクルは、波形周期に対応し、パルス電圧波形３０５が負電圧を有するオン持続時間と、パルス電圧波形３０５が正電圧を有するオフ持続時間と、を含む。波形３０５におけるパルスサイクルの始まりにおいて、バイアス電圧振幅におけるステップ変化（増加）に応答して、高速シース形成が生じる。波形３０５におけるパルスサイクルのオン持続時間にわたって、バイアス電圧振幅は、時間の関数として、増加するプラズマシース境界厚さを達成するように、時間の関数として線形的に増加される。波形３０５におけるパルスサイクルのオフ持続時間にわたって、基板１０５の上部表面１０５Ｔまたはエッジリング１０９の上部表面１０９Ｔ上の負バイアス電圧から正電圧へのステップ変化に応答して、高速プラズマシース崩壊が生じる。

【００４５】

図３では、波形周期（パルスサイクル）は、プラズマシースを確立し、除去する総時間を表す。いくつかの実施形態では、パルスサイクルのオン持続時間中の負電圧振幅は、反応性イオンエッチングのためのイオン衝撃を誘起するように設定される。波形３０１、３０３、３０５のデューティサイクルは、オン持続時間に対応する波形周期（パルスサイクル）の割合を調整することによって制御される。例示的な波形３０１、３０３、および３０５は、主バイアス電極１１１とエッジリング電極１１３の両方に印加され得る。

【００４６】

図４は、いくつかの実施形態による、図２Ａの例における平坦なプラズマシース境界を作成するための、主バイアス電極１１１とエッジリング電極１１３の両方へのパルス電圧波形３０１の印加を示す。詳細には、パルス電圧波形４０１が、主バイアス電極１１１へのパルス電圧波形３０１の印加に対応する、基板１０５の上部表面１０５Ｔ上の電圧を表す。パルス電圧波形４０３が、エッジリング電極１１３へのパルス電圧波形３０１の印加に対応する、エッジリング１０９の上部表面１０９Ｔ上の電圧を表す。波形４０１は、オン持続時間４０１Ｂと、オフ持続時間４０１Ｃと、を含むパルスサイクル４０１Ａを有する。波形４０３は、オン持続時間４０３Ｂと、オフ持続時間４０３Ｃと、を含むパルスサイクル４０３Ａを有する。パルス電圧波形４０１と、パルス電圧波形４０３と、は、位相およびデューティサイクルに関して同期される。パルスサイクル４０１Ａのオン持続時間４０１Ｂは、主バイアス電極１１１を介して基板１０５の上部表面１０５Ｔに－６００Ｖのバイアス電圧を印加する。同時に、パルスサイクル４０３Ａのオン持続時間４０３Ｂは、エッジリング電極１１３を介してエッジリング１０９の上部表面１０９Ｔに－４００Ｖのバイアス電圧を印加する。したがって、図２Ａの例では、プラズマシース境界は、それぞれ、パルス電圧波形４０１および４０３の、それぞれ、パルスサイクル４０１Ａのオン持続時間４０１Ｂおよびパルスサイクル４０３Ａのオン持続時間４０３Ｂにわたって、ライン２０６、２１２、および２１０によって示されるように、基板１０５と、エッジリン

グ１０９と、の間の遷移部にわたって平坦である。また、プラズマシースは、それぞれ、パルス電圧波形４０１および４０３の、それぞれ、パルスサイクル４０１Ａのオフ持続時間４０１Ｃおよびパルスサイクル４０３Ａのオフ持続時間４０３Ｃ中に崩壊する。図２Ａの例では、パルス電圧波形４０１および４０３は、プラズマシースを通るイオン進行時間よりもはるかに長い負バイアス電圧周期（ｎｅｇａｔｉｖｅ　ｂｉａｓ　ｖｏｌｔａｇｅ　ｐｅｒｉｏｄ）中に、平坦なプラズマシース境界を作成する。また、基板１０５バイアス電圧と、エッジリング１０９バイアス電圧と、は、プラズマシース境界の形状が負バイアス電圧周期中に一定であるように、および衝撃ＩＡＤＦが最小化され得る（０度に近い）ように、同等の位相およびデューティサイクルで整合される。

【００４７】

図５は、いくつかの実施形態による、エッジリング電極１１３への、より短いデューティサイクルのパルス電圧波形５０１の印加とともに、主バイアス電極１１１への図４のパルス電圧波形４０１の印加を示す。パルス電圧波形５０１は、オン持続時間５０１Ｂと、オフ持続時間５０１Ｃと、を含むパルスサイクル５０１Ａを有する。パルス電圧波形５０３は、オン持続時間５０１Ｂに対応するパルスサイクル５０１Ａの割合が、オン持続時間４０１Ｂに対応するパルスサイクル４０１Ａの割合よりも小さいので、パルス電圧波形４０１と比較してより短いデューティサイクルを有する。基板１０５のエッジの上方のプラズマシース境界を平坦化するように設定されたエッジリング１０９の上部表面１０９Ｔ上の電圧の振幅により、衝撃イオンの進行角度は、エッジリング１０９の上部表面１０９Ｔに印加されたパルス電圧波形５０１のパルスサイクル５０１Ａのオン持続時間５０１Ｂ中に、基板１０５の上部表面１０５Ｔから延びる法線ベクトルに対して約０度である。オン持続時間４０１Ｂおよび５０１Ｂは、それぞれ、プラズマシースを通るイオン進行時間よりも長くおよび短く設定され得る。そのような条件下で、パルス電圧波形５０１のパルスサイクル５０１Ａのオフ持続時間５０１Ｃ中に、衝撃イオンの大部分が、プラズマシースの中央にあることになり、ここで、イオンは、電圧勾配が、基板１０５の上部表面１０５Ｔに近づくと小さくなるので、主に、基板１０５の上部表面１０５Ｔ上の電圧によって影響を及ぼされる。したがって、最初にエッジリング１０９の上部表面１０９Ｔの上方に直角に移動していたイオンは、パルス電圧波形５０１のパルスサイクル５０１Ａのオフ持続時間５０１Ｃ中にそれらのエネルギーを失い、基板１０５に向かう比較的小さい運動エネルギーを獲得することになる。対応して、エッジリング１０９の上部表面１０９Ｔに印加されたパルス電圧波形５０１のより短いデューティサイクルは、反応性イオンエッチングプロセス中のエッジリング１０９の浸食を低減するように働くことになる。

【００４８】

図６は、いくつかの実施形態による、基板１０５の上部表面１０５Ｔに印加されたパルス電圧波形４０１と、エッジリング１０９の上部表面１０９Ｔに印加されたパルス電圧波形４０３と、を、パルス電圧波形４０３がパルス電圧波形４０１に対して位相シフトされた状態で、示す。詳細には、パルス電圧波形４０３は、位相シフト量６０１だけ位相シフトされ、したがって、パルス電圧波形４０３のパルスサイクル４０３Ａは、パルス電圧波形４０１のパルスサイクル４０１Ａの前に開始する。いくつかの実施形態では、位相シフト量６０１は、基板１０５のエッジのエッチング速度が、基板１０５の上部表面１０５Ｔ上のパルス電圧波形４０１のパルスサイクル４０１Ａのオン持続時間４０１Ｂ（負電圧）の開始の前に、位相シフト量６０１中に、最初にエッジリング１０９のほうへ衝撃イオンを引きつけることによって低減されるように、設定される。このようにして、位相シフト量６０１は、最初に基板１０５のエッジの上方にあるイオンをエッジリング１０９のほうへ移動させることによって、基板１０５のエッジに入射する衝撃イオンの数を低減するように働く。また、いくつかの実施形態では、位相シフト量６０１は、イオンが、最初に、パルス電圧波形４０３の位相サイクル４０３Ａが始まるときにエッジリング１０９のほうへ進行し、次いで、パルス電圧波形４０１の位相サイクル４０１Ａが始まるときに基板１０５に対して直角に向きを変えることを引き起こす。いくつかの実施形態では、図６の位相シフトパルス電圧波形４０３は、基板１０５の周辺の周りの構造的、時間的、および／

または電気的不連続性により、基板１０５のエッジの近くのイオン密度がより大きいとき、基板１０５の外側周辺エッジにおけるエッチング速度を低減する。また、いくつかの実施形態では、パルス電圧波形４０３が、反対方向に位相シフトされ、したがって、パルス電圧波形４０３のパルスサイクル４０３Ａは、パルス電圧波形４０１のパルスサイクル４０１Ａが開始してから、ある位相シフト量の後に、開始することを理解されたい。

【００４９】

図７は、いくつかの実施形態による、主バイアス電極１１１への図３のパルス電圧波形３０５の印加と、エッジリング電極１１３への図３のパルス電圧波形３０３の印加と、を示す。詳細には、パルス電圧波形７０１が、主バイアス電極１１１へのパルス電圧波形３０５の印加に対応する、基板１０５の上部表面１０５Ｔ上の電圧を表す。パルス電圧波形７０３が、エッジリング電極１１３へのパルス電圧波形３０３の印加に対応する、エッジリング１０９の上部表面１０９Ｔ上の電圧を表す。波形７０１は、オン持続時間７０１Ｂと、オフ持続時間７０１Ｃと、を含むパルスサイクル７０１Ａを有する。波形７０３は、オン持続時間７０３Ｂと、オフ持続時間７０３Ｃと、を含むパルスサイクル７０３Ａを有する。パルス電圧波形７０１と、パルス電圧波形７０３と、は、位相およびデューティサイクルに関して同期される。パルスサイクル７０１Ａのオン持続時間７０１Ｂは、初期ステップ電圧振幅から－６００Ｖの電圧に時間の関数として振幅において線形的に増加するバイアス電圧を、基板１０５の上部表面１０５Ｔに印加する。同時に、パルスサイクル７０３Ａのオン持続時間７０３Ｂは、－４００Ｖの初期ステップ電圧から時間の関数として振幅において線形的に減少するバイアス電圧を、エッジリング１０９の上部表面１０９Ｔに印加する。

【００５０】

いくつかの実施形態では、オン持続時間７０１Ｂ中のパルス電圧波形７０１の電圧勾配と、オン持続時間７０３Ｂ中のパルス電圧波形７０３の電圧勾配と、は、基板１０５のエッジの近くのイオン移動を操作することによって、プラズマプロセス結果を改善するようにまとめて調整される。図７の特定の例は、基板１０５の上部表面１０５Ｔ上のパルス電圧波形７０１と、エッジリング１０９の上部表面１０９Ｔ上のパルス電圧波形７０３と、の間でデューティサイクルまたは位相整合を変化させることなしに基板１０５のエッジにおけるエッチング速度を低減するように働く。いくつかの実施形態では、基板１０５と、エッジリング１０９と、の間のプラズマシース境界における曲がりが、それぞれ、パルス電圧波形７０１および７０３の、それぞれ、パルスサイクル７０１Ａのオン持続時間７０１Ｂおよびパルスサイクル７０３Ａのオン持続時間７０３Ｂ中に反転する。しかしながら、様々な実施形態では、パルス電圧波形７０１および７０３は、それぞれ、パルスサイクル７０１Ａおよび７０３Ａの、それぞれ、オン持続時間７０１Ｂおよび７０３Ｂ中に必要とされる本質的に任意の様式で、時間の関数として変化するように構成され得ることを理解されたい。

【００５１】

図８は、いくつかの実施形態による、パルス電圧波形８０３がレベル間パルシング状態を含む、エッジリング電極１１３へのパルス電圧波形８０３の印加とともに、主バイアス電極１１１へのパルス電圧波形８０１の印加を示す。パルス電圧波形８０１は、連続する一連のパルスサイクル８０１Ａを含む。パルス電圧波形８０３は、連続する一連のパルスサイクル８０３Ａを含む。パルス電圧波形８０１と、パルス電圧波形８０３と、は、位相に関して同期される。言い換えれば、パルス電圧波形８０３の同じパルスサイクル８０３Ａが、パルス電圧波形８０１の各パルスサイクル８０１Ａの時間的過程にわたって生じる。パルス電圧波形８０１は、主バイアス電極１１１への同様のパルス電圧波形の印加に対応する、基板１０５の上部表面１０５Ｔ上の電圧を表す。パルス電圧波形８０３は、エッジリング電極１１３への同様のパルス電圧波形の印加に対応する、エッジリング１０９の上部表面１０９Ｔ上の電圧を表す。

【００５２】

波形８０１は、基板１０５の上部表面１０５Ｔ上の電圧が０または正である、第１の状

態８０１Ｂを含むパルスサイクル８０１Ａを有する。波形８０１のパルスサイクル８０１Ａは、基板１０５の上部表面１０５Ｔ上の電圧が、一連の副パルスサイクル（ｓｕｂ－ｐｕｌｓｅ　ｃｙｃｌｅ）８０２Ａに従って副パルス化（ｓｕｂ－ｐｕｌｓｅ）される、第２の状態８０１Ｃをも有し、ここで、各副パルスサイクル８０２Ａは、オン持続時間８０２Ｂと、オフ持続時間８０２Ｃと、を含む。オン持続時間８０２Ｂを有する副パルスサイクル８０２Ａの割合は、副パルスサイクル８０２Ａのデューティサイクルを定義し、ここで、このデューティサイクルは、基板１０５の上方の帯電した成分に対する所望の効果を達成するように必要に応じて調整され得る。

【００５３】

波形８０３は、第１の状態８０３Ｂと、第２の状態８０３Ｃと、を含むパルスサイクル８０３Ａを有する。第１の状態８０３Ｂでは、エッジリング１０９の上部表面１０９Ｔ上の電圧は、一連の副パルスサイクル８０４Ａに従って副パルス化され、ここで、各副パルスサイクル８０４Ａは、オン持続時間８０４Ｂと、オフ持続時間８０４Ｃと、を含む。オン持続時間８０４Ｂを有する副パルスサイクル８０４Ａの割合は、副パルスサイクル８０４Ａのデューティサイクルを定義する。同様に、第２の状態８０３Ｃでは、エッジリング１０９の上部表面１０９Ｔ上の電圧は、一連の副パルスサイクル８０５Ａに従って副パルス化され、ここで、各副パルスサイクル８０５Ａは、オン持続時間８０５Ｂと、オフ持続時間８０５Ｃと、を含む。オン持続時間８０５Ｂを有する副パルスサイクル８０５Ａの割合は、副パルスサイクル８０５Ａのデューティサイクルを定義する。副パルスサイクル８０４Ａおよび８０５Ａのデューティサイクルは、基板１０５のエッジの上方の／近くのおよびエッジリング１０９の上方の帯電した成分に対する所望の効果を達成するように必要に応じて調整され得る。

【００５４】

図８の例示的な実施形態では、エッジリング１０９の上部表面１０９Ｔに印加されたバイアス電圧の振幅は、第１の状態８０３Ｂにおいて、第２の状態８０３Ｃにおいてよりも低く、これは、エッジリング１０９上のレベル間バイアス電圧パルシングと呼ばれる。様々な実施形態では、レベル間バイアス電圧パルシングは、エッジリング１０９、基板１０５、またはエッジリング１０９と基板１０５の両方に印加され得ることを理解されたい。また、様々な実施形態では、レベル間バイアス電圧パルシングにおいて印加されるバイアス電圧振幅が、必要に応じて制御され得る。また、様々な実施形態では、レベル間バイアス電圧パルシングにおいて印加されるデューティサイクルが、必要に応じて制御され得る。また、様々な実施形態では、パルスサイクル８０１Ａ内の異なる状態８０１Ｂおよび８０１Ｃの時間長が、必要に応じて定義され得る。また、パルスサイクル８０３Ａ内の異なる状態８０３Ｂおよび８０３Ｃの時間長が、必要に応じて定義され得る。さらに、図８の例は、パルスサイクル８０１Ａを、２つの状態８０１Ｂおよび８０１Ｃを有するものとして示し、パルスサイクル８０３Ａを、２つの状態８０３Ｂおよび８０３Ｃを有するものとして示すが、様々な実施形態では、パルスサイクル８０１Ａおよび８０３Ａのいずれかまたは両方が、３つ以上の状態を含むように定義され得、ここで、各状態が、バイアス電圧振幅と、副パルスデューティサイクルと、副パルス時間的長さと、状態時間的長さと、の特定の組合せによって特徴づけられることを理解されたい。

【００５５】

図８に示されているレベル間バイアス電圧パルシングの特定の例は、基板１０５の上部表面１０５Ｔへのパルスサイクル８０１Ａの第１の状態８０１Ｂの、およびエッジリング１０９の上部表面１０９Ｔへのパルスサイクル８０３Ａの第１の状態８０３Ｂの、組み合わせられた印加中に、基板１０５のエッジの上方のイオン密度を低減するように働く。また、図８のレベル間バイアス電圧パルシング例は、基板１０５の上部表面１０５Ｔへのパルスサイクル８０１Ａの第２の状態８０１Ｃの、およびエッジリング１０９の上部表面１０９Ｔへのパルスサイクル８０３Ａの第２の状態８０３Ｃの、組み合わせられた印加中に、基板１０５のエッジの上方のＩＡＤＦを最小化するように働く。このようにして、図８のレベル間バイアス電圧パルシング例は、イオンを、エッジリング１０９のほうへ、およ

び基板１０５のエッジから離れるように移動させるように働き、これは、基板１０５のエッジにおけるエッチング制御を提供するために、たとえば、基板１０５のエッジにおけるエッチング速度を低減するために、基板１０５のエッジの近くのプラズマ密度を低減するように働くことができる。図８に示されているものなど、いくつかの実施形態では、レベル間バイアス電圧パルシングは、エッジリング１０９の上部表面１０９Ｔに対する基板１０５の上部表面１０５Ｔ上の、パルス電圧波形同期とパルシング状態同期の両方を含む。

【００５６】

図３～図８の例に関して説明されるように、基板１０５のエッジの近くのプラズマシース境界プロファイルを制御するために、様々なバイアス電圧波形が、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、に印加され得る。イオンは、基板１０５の上部表面１０５Ｔ上に存在する電圧によって作成されたプラズマシース電位に従って、基板１０５の上方のプラズマシースにわたって進行する。基板１０５上の電圧が、正と負との間で振動するとき、プラズマシース電位は、基板１０５上の電圧振動を反映し、プラズマシースを通って進行するイオンは、対応して、変動するプラズマシース電位によって影響を及ぼされる。比較的低いＲＦ周波数において、プラズマシース内の衝撃イオンの進行時間（プラズマシース厚さ／平均イオン速度）は、単一のＲＦバイアス電圧波形の周期よりも短くなり得る。ＲＦバイアス電圧周波数に対応する、プラズマシース電位における変動は、プラズマシース内を進行するイオンの移動に瞬時に影響を及ぼす。基板１０５の上部表面１０５Ｔおよびエッジリング１０９の上部表面１０９Ｔに、制御された任意の（非正弦波）パルスバイアス電圧波形を印加するための、本明細書で開示される様々な実施形態は、基板１０５のエッジの近くのエッチング均一性を改善するために、プラズマシース中の（１つまたは複数の）あるロケーションにおいて、および各パルスバイアス電圧波形周期内の（１つまたは複数の）ある時間において、プラズマシース内を進行するイオンの制御を可能にする。基板１０５の上部表面１０５Ｔおよびエッジリング１０９の上部表面１０９Ｔに、制御された任意の（非正弦波）パルスバイアス電圧波形を印加するための、本明細書で開示される様々な実施形態は、プラズマシース内のイオンの時間およびロケーションにかかわらずイオンの平均移動を制御しようとする様々な既存の技術よりも著しく有利である。さらに、基板１０５の上部表面１０５Ｔおよびエッジリング１０９の上部表面１０９Ｔに、制御される任意の（非正弦波）パルスバイアス電圧波形を印加するための、本明細書で開示される様々な実施形態は、様々なプラズマエッチング用途において動力式エッジリング１０９を有することにより、関連する問題を緩和しながら、基板１０５にわたるプロセス均一性結果の改善を提供する。

【００５７】

図９Ａは、いくつかの実施形態による、基板１０５の外側周辺エッジの近くのプラズマシース境界プロファイルを制御するために、様々なバイアス電圧波形が、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、に印加される、図３～図８に関して説明される様々な方法を実装するための図１Ａのバイアス電圧供給システム１１５の例示的な一実装形態を示す。主バイアス電極１１１およびエッジリング電極１１３は、それぞれ、それらの関連する電気的接続１１７および１１９とともに、バイアス電圧供給システム１１５の構成要素と見なされ得る。バイアス電圧供給システム１１５は、接続９０７および９０９によって示されるように、フィルタ９０３を通してバイアス電圧供給ノード９０５に電気的に接続された出力を有する電圧供給システム９０１を含む。電圧供給システム９０１は、バイアス電圧供給ノード９０５上で、時間の関数として、規定された電圧波形９０２を生成するように構成される。いくつかの実施形態では、規定された電圧波形９０２は、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａと、時間的に変動するバイアス電圧部分（ｄＶ／ｄｔ）９０２Ｂと、を含む。いくつかの実施形態では、規定された電圧波形９０２は、進行中の一連のパルスサイクルとして定義され、ここで、各パルスサイクルは、図３～図８のパルス電圧波形に関して前に説明されたものなど、オン持続時間と、オフ持続時間と、を含む。電圧供給システム９０１は、基板１０５上の特定のプラズマ処理動作のために必要とされるような本質的に任意の形態の規定された電圧波

形９０２を生成するために電圧供給システム９０１の動作を指示するようにプログラム可能であるコントローラ９１１と双方向データ／信号通信して接続される。

【００５８】

図９Ｂは、いくつかの実施形態による、電圧供給システム９０１の例示的な一実装形態を示す。電圧供給システム９０１は、第１の電圧源９０１Ａと、第２の電圧源９０１Ｂと、を含み、それらは、それらの出力電圧が合計で組み合わさるように、互いと直列に電気的に接続される。いくつかの実施形態では、第１の電圧源９０１Ａおよび第２の電圧源９０１Ｂの各々は、直流電圧供給である。第１の電圧源９０１Ａは、規定された電圧波形９０２に対応する規定されたパルススケジュールに従って、時間的に一定の電圧振幅を生成するように構成される。たとえば、図９Ｂは、第１の電圧源９０１Ａによって生成および出力された例示的なパルス電圧波形９０４を示し、これは、最終的に、規定された電圧波形９０２のバイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａになる。第１の電圧源９０１Ａの出力が、電気的接続９０６によって示されるように、第２の電圧源９０１Ｂの入力に電気的に接続される。第２の電圧源９０１Ｂの出力が、電気的接続９０７によって示されるように、電圧供給システム９０１の出力に電気的に接続される。第２の電圧源９０１Ｂは、時間的に変動するパルス電圧波形９０８を生成するように構成され、これは、最終的に、規定された電圧波形９０２の時間的に変動するバイアス電圧部分（ｄＶ／ｄｔ）９０２Ｂになる。いくつかの実施形態では、時間的に変動するパルス電圧波形９０８は、各パルスサイクルのオン持続時間中に時間の関数として実質的に線形的に変動する。また、いくつかの実施形態では、時間的に変動するパルス電圧波形９０８は、各パルスサイクルのオン持続時間中に時間の関数として実質的に線形の様式で、振幅において増加する。第２の電圧源９０１Ｂの出力において、パルス電圧波形９０４は、規定された電圧波形９０２を生成するために、時間的に変動するパルス電圧波形９０８と組み合わせられる。このようにして、電圧供給システム９０１によってバイアス電圧供給ノード９０５に提供される出力電圧は、第１の電圧源９０１Ａによって生成されたパルス電圧波形９０４と、第２の電圧源９０１Ｂによって生成されたパルス電圧波形９０８と、の組合せである。第１の電圧源９０１Ａおよび第２の電圧源９０１Ｂの各々は、コントローラ９１１と双方向データ／信号通信して接続され、コントローラ９１１は、規定された電圧波形９０２を生成するために、パルス電圧波形９０４の位相およびデューティサイクルと、パルス電圧波形９０８の位相およびデューティサイクルと、を同期させるために、第１の電圧源９０１Ａおよび第２の電圧源９０１Ｂの動作を指示する。

【００５９】

バイアス電圧供給システム１１５は、バイアス電圧供給ノード９０５上に存在する電圧を、制御された様式で主バイアス電極１１１およびエッジリング電極１１３の各々に印加するように構成されたスプリッティング回路９１３を含む。スプリッティング回路９１３は、第１の分岐回路９１５と、第２の分岐回路９１７と、を含む。第１の分岐回路９１５は、バイアス電圧供給ノード９０５と、主バイアス電極１１１と、の間に電気的に接続される。第１の分岐回路９１５は、直列キャパシタ９１９と、シャントキャパシタ９２１と、を含む。いくつかの実施形態では、直列キャパシタ９１９およびシャントキャパシタ９２１の各々は、それぞれの可変キャパシタであり、可変キャパシタは、それのキャパシタンス設定を、スプリッティング回路９１３と双方向データ／信号通信しているコントローラ９１１を介してリモートで制御させることができる。いくつかの実施形態では、第１の分岐回路９１５は、直列キャパシタ９１９をバイパスすることを可能にするために実装される切替えデバイス９２０を含み、したがって、バイアス電圧供給ノード９０５は、直列キャパシタ９１９の入力端子に、または電気的接続１１７を介して主バイアス電極１１１に直接、切替え可能に電気的に接続され得る。このようにして、切替えデバイス９２０は、直列キャパシタ９１９を、バイアス電圧供給ノード９０５と、主バイアス電極１１１と、の間に直列に電気的に接続させること、または、直列キャパシタ９１９を、バイアス電圧供給ノード９０５と、主バイアス電極１１１と、の間に配設されないように効果的に電気的に除くこと、のいずれかを行うように制御される。また、いくつかの実施形態では、

第１の分岐回路９１５は、シャントキャパシタ９２１が、第１の分岐回路９１５の出力から主バイアス電極１１１まで延びる電気的接続１１７に電気的に接続されるかまたはそこから切断され得るように実装された、切替えデバイス９２２を含む。このようにして、切替えデバイス９２２は、主バイアス電極１１１と、基準接地電位９２７と、の間にシャントキャパシタ９２１を電気的に接続すること、または、シャントキャパシタ９２１を第１の分岐回路９１５から効果的に電気的に除くこと、のいずれかを行うように制御される。

【００６０】

第２の分岐回路９１７は、バイアス電圧供給ノード９０５と、エッジリング電極１１３と、の間に電気的に接続される。第２の分岐回路９１７は、直列キャパシタ９２３と、シャントキャパシタ９２５と、を含む。いくつかの実施形態では、直列キャパシタ９２３およびシャントキャパシタ９２５の各々は、それぞれの可変キャパシタであり、可変キャパシタは、それのキャパシタンス設定を、スプリッティング回路９１３と双方向データ／信号通信しているコントローラ９１１を介してリモートで制御させることができる。いくつかの実施形態では、第２の分岐回路９１７は、直列キャパシタ９２３をバイパスすることを可能にするために実装される切替えデバイス９２９を含み、したがって、バイアス電圧供給ノード９０５は、直列キャパシタ９２３の入力端子に、または電気的接続１１９を介してエッジリング電極１１３に直接、切替え可能に電気的に接続され得る。このようにして、切替えデバイス９２９は、直列キャパシタ９２３を、バイアス電圧供給ノード９０５と、エッジリング電極１１３と、の間に直列に電気的に接続させること、または、直列キャパシタ９２３を、バイアス電圧供給ノード９０５と、エッジリング電極１１３と、の間に配設されないように効果的に電気的に除くこと、のいずれかを行うように制御される。また、いくつかの実施形態では、第２の分岐回路９１７は、シャントキャパシタ９２５が、第２の分岐回路９１７の出力からエッジリング電極１１３まで延びる電気的接続１１９に電気的に接続されるかまたはそこから切断され得るように実装された、切替えデバイス９３１を含む。このようにして、切替えデバイス９３１は、エッジリング電極１１３と、基準接地電位９２７と、の間にシャントキャパシタ９２５を電気的に接続すること、または、シャントキャパシタ９２５を第２の分岐回路９１７から効果的に電気的に除くこと、のいずれかを行うように制御される。

【００６１】

いくつかの実施形態では、第１の分岐回路９１５は、直列キャパシタ９１９と、シャントキャパシタ９２１と、が係合解除されるように構成され、第２の分岐回路９１７は、直列キャパシタ９２３と、シャントキャパシタ９２５と、が係合されるように構成される。より詳細には、これらの実施形態では、切替えデバイス９２０および９２２は、バイアス電圧供給ノード９０５が主バイアス電極１１１に直接電気的に接続されるように設定され、切替えデバイス９２９および９３１は、バイアス電圧供給ノード９０５からエッジリング電極１１３に伝達されるバイアス電圧が、直列キャパシタ９２３およびシャントキャパシタ９２５によって制御されるように設定される。したがって、これらの実施形態では、電圧供給システム９０１によって出力されたバイアス電圧パルス波形９０２が、主バイアス電極１１１に供給され、電圧供給システム９０１によって出力されたバイアス電圧パルス波形９０２の変更バージョンが、エッジリング電極１１３に供給される。

【００６２】

いくつかの実施形態では、第１の分岐回路９１５は、直列キャパシタ９１９と、シャントキャパシタ９２１と、が係合されるように構成され、第２の分岐回路９１７は、直列キャパシタ９２３と、シャントキャパシタ９２５と、が係合されるように構成される。より詳細には、これらの実施形態では、切替えデバイス９２０および９２２は、バイアス電圧供給ノード９０５から主バイアス電極１１１に伝達されるバイアス電圧が、直列キャパシタ９１９およびシャントキャパシタ９２１によって制御されるように設定され、切替えデバイス９２９および９３１は、バイアス電圧供給ノード９０５からエッジリング電極１１３に伝達されるバイアス電圧が、直列キャパシタ９２３およびシャントキャパシタ９２５によって制御されるように設定される。したがって、これらの実施形態では、電圧供給シ

ステム９０１によって出力されたバイアス電圧パルス波形９０２の第１の変更バージョンが、主バイアス電極１１１に供給され、電圧供給システム９０１によって出力されたバイアス電圧パルス波形９０２の第２の変更バージョンが、エッジリング電極１１３に供給される。

【００６３】

さらに、いくつかの実施形態では、直列キャパシタ９１９は、第１の分岐回路９１５において係合され得、シャントキャパシタ９２１は係合解除される。いくつかの実施形態では、シャントキャパシタ９２１は、第１の分岐回路９１５において係合され得、直列キャパシタ９１９は係合解除される。また、いくつかの実施形態では、直列キャパシタ９２３は、第２の分岐回路９１７において係合され得、シャントキャパシタ９２５は係合解除される。いくつかの実施形態では、シャントキャパシタ９２５は、第２の分岐回路９１７において係合され得、直列キャパシタ９２３は係合解除される。

【００６４】

いくつかの実施形態では、電圧センサー９３３、たとえば、電圧／電流センサー（ＶＩセンサー）が、バイアス電圧供給ノード９０５上のリアルタイム電圧を測定し、この測定された電圧をコントローラ９１１に伝達するために、接続される。いくつかの実施形態では、電圧センサー９３５、たとえば、電圧／電流センサー（ＶＩセンサー）が、第１の分岐回路９１５の出力におけるリアルタイム電圧を測定し、この測定された電圧をコントローラ９１１に伝達するために、接続される。いくつかの実施形態では、電圧センサー９３７、たとえば、電圧／電流センサー（ＶＩセンサー）が、第２の分岐回路９１７の出力におけるリアルタイム電圧を測定し、この測定された電圧をコントローラ９１１に伝達するために、接続される。様々な実施形態では、コントローラ９１１は、電圧供給システム９０１と、直列キャパシタ９１９、シャントキャパシタ９２１、直列キャパシタ９２３、およびシャントキャパシタ９２５のうちの１つまたは複数と、の動作を制御するための（１つまたは複数の）フィードバック信号として、電圧センサー９３３、９３５、および９３７のうちの１つまたは複数によって測定された電圧を使用するように構成される。

【００６５】

また、いくつかの実施形態では、バイアス電圧供給システム１１５は、それぞれのインピーダンス整合ネットワーク９４１－１～９４１－Ｎを介してＲＦバイアス電圧をバイアス電圧供給ノード９０５に供給するために接続された、いくつか（Ｎ個）のＲＦ生成器９３９－１～９３９－Ｎを含み、ここで、Ｎは、１よりも大きいかまたはそれに等しい。ＲＦ生成器９３９－１～９３９－Ｎの各々は、コントローラ９１１と双方向データ／信号通信して接続される。バイアス電圧供給ノード９０５において、ＲＦ生成器９３９－１～９３９－Ｎによって出力された（１つまたは複数の）ＲＦ電圧信号は、電圧供給システム９０１によって出力されたバイアス電圧パルス波形９０２と組み合わさる。ＲＦ生成器９３９－１～９３９－Ｎおよび対応するインピーダンス整合ネットワーク９４１－１～９４１－Ｎは、バイアス電圧供給システム１１５のいくつかの実施形態において実装される。しかしながら、バイアス電圧供給システム１１５の他の実施形態では、ＲＦ生成器９３９－１～９３９－Ｎおよび対応するインピーダンス整合ネットワーク９４１－１～９４１－Ｎは、実装されない。

【００６６】

図１０は、いくつかの実施形態による、電圧供給システム９０１によって生成された例示的なバイアス電圧パルス波形９０２と、基板１０５の上部表面１０５Ｔ上の対応するバイアス電圧波形１００１と、エッジリング１０９の上部表面１０９Ｔ上の対応するバイアス電圧波形１００３と、を示す。バイアス電圧パルス波形９０２は、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａと、時間的に変動するバイアス電圧部分（ｄＶ／ｄｔ）９０２Ｂと、を含む。バイアス電圧波形９０２は、バイアス電圧供給ノード９０５上で生成される。したがって、基板１０５の上部表面１０５Ｔ上のバイアス電圧波形１００１は、第１の分岐回路９１５によって変更されたバイアス電圧波形９０２に基づく。同様に、エッジリング１０９の上部表面１０９Ｔ上のバイアス電圧波形１００３は、第２の分岐回路

９１７によって変更されたバイアス電圧波形９０２に基づく。バイアス電圧波形１００１は、ステップ部分１００１Ａと、傾斜部分１００１Ｂと、を含む。バイアス電圧波形１００３は、ステップ部分１００３Ａと、傾斜部分１００３Ｂと、を含む。

【００６７】

第１の分岐回路９１５におけるシャントキャパシタ９２１は、基板１０５の上部表面１０５Ｔ上のバイアス電圧波形１００１のステップ部分１００１Ａの振幅を制御する。詳細には、シャントキャパシタ９２１のキャパシタンス設定は、ステップ部分１００１Ａの振幅を、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａの振幅のある割合（０～１００％）において設定するように制御され得る。シャントキャパシタ９２１が、第１の分岐回路９１５において係合解除される（または存在しない）場合、ステップ部分１００１Ａの振幅は、主バイアス電極１１１と、基板１０５の上部表面１０５Ｔと、の間に存在する基板支持構造１０１および基板１０５の材料の固有容量効果に依存する、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａの振幅の固定割合である。バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａの振幅の上述の固定割合は、電圧供給システム９０１の出力と、基板１０５の上部表面１０５Ｔと、の間の構造に依存する。たとえば、フィルタ９０３、インピーダンス整合ネットワーク９４１－１～９４１－Ｎ、ならびに電気的接続９０７、９０９、９０５、および１１７など、構造において、浮遊（ｓｔｒａｙ）シャントキャパシタンスがあり得る。また、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａの立上り時間が、プラズマシースを通るイオン進行時間と比較して比較的長いとき、電圧供給システム９０１の出力と、基板１０５の上部表面１０５Ｔと、の間の直列キャパシタンスは、Ｖｓｔｅｐ９０２Ａの立上り時間中のイオンフラックスにより、Ｖｓｔｅｐ９０２Ａの振幅の上述の固定割合を低減することがある。たとえば、いくつかの実施形態では、様々な直列キャパシタンスが、いくつかの目的のために、フィルタ９０３、基板支持構造１０１、基板１０５、ならびに／または電気的接続９０７、９０９、９０５、および１１７において挿入され得る。直列キャパシタンスによる、Ｖｓｔｅｐ９０２Ａの振幅の上述の固定割合の低減は、Ｖｓｔｅｐ９０２Ａの比較的短い立上り時間、たとえば、Ｖｓｔｅｐ＜＜１マイクロ秒を有することによって、大部分が解消され得る。

【００６８】

第１の分岐回路９１５における直列キャパシタ９１９は、基板１０５の上部表面１０５Ｔ上のバイアス電圧波形１００１の傾斜部分１００１Ｂの傾斜（時間に対する電圧の変化）を制御する。電圧が主バイアス電極１１１に印加されたとき、プラズマ１０７からの基板１０５の上部表面１０５Ｔに向かうイオン電流があり、これは、基板１０５の上部表面１０５Ｔ上の負電荷を放電し、対応して、経時的な、基板１０５の上部表面１０５Ｔ上の負電圧の振幅の減少を引き起こす。基板１０５の上部表面１０５Ｔ上の負電圧の振幅のこのイオン誘起（ｉｏｎ－ｉｎｄｕｃｅｄ）減少を補償するために、バイアス電圧パルス波形９０２の時間的に変動するバイアス電圧部分（ｄＶ／ｄＴ）９０２Ｂは、経時的なバイアス電圧の増加を提供する。直列キャパシタ９１９のキャパシタンス設定は、基板１０５の上部表面１０５Ｔ上の負電荷のイオン誘起放電を補償するために、基板１０５の上部表面１０５Ｔ上の時間の関数としてのバイアス電圧の変化を調節するように制御される。いくつかの実施形態では、直列キャパシタ９１９のキャパシタンス設定は、バイアス電圧パルス波形９０２のオン持続時間中に基板１０５の上部表面１０５Ｔ上の実質的に一定の電圧を維持するように制御される。しかしながら、他の実施形態では、直列キャパシタ９１９のキャパシタンス設定は、バイアス電圧パルス波形９０２のオン持続時間中の基板１０５の上部表面１０５Ｔ上の時間の関数としての電圧の所望の変化（正のｄＶ／ｄＴおよび／または負のｄＶ／ｄＴ）を達成するように制御される。直列キャパシタ９１９が、第１の分岐回路９１５において係合解除／バイパスされる（または存在しない）場合、バイアス電圧パルス波形９０２のオン持続時間中の基板１０５の上部表面１０５Ｔ上の時間の関数としての電圧の変化（ｄＶ／ｄＴ）は、主バイアス電極１１１と、基板１０５の上部表面１０５Ｔと、の間に存在する基板支持構造１０１および基板１０５の材料の固有容量効果に基づく固定電圧振幅オフセットを伴って、バイアス電圧パルス波形９０２の時間的に

変動するバイアス電圧部分（ｄＶ／ｄＴ）９０２Ｂに従うことになる。いくつかの実施形態では、上述の固定電圧振幅オフセットはまた、電圧供給システム９０１の出力と、基板１０５の上部表面１０５Ｔと、の間の固有直列キャパシタンスに基づき得る。いくつかの実施形態では、上述の固有直列キャパシタンスは、いくつかの目的のために、フィルタ９０３、基板支持構造１０１、基板１０５、ならびに／または電気的接続９０７、９０９、９０５、および１１７において挿入される様々な直列キャパシタンスに対応する。

【００６９】

第２の分岐回路９１７におけるシャントキャパシタ９２５は、エッジリング１０９の上部表面１０９Ｔ上のバイアス電圧波形１００３のステップ部分１００３Ａの振幅を制御する。詳細には、シャントキャパシタ９２５のキャパシタンス設定は、ステップ部分１００３Ａの振幅を、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａの振幅のある割合（０～１００％）において設定するように制御され得る。シャントキャパシタ９２５が、第２の分岐回路９１７において係合解除される（または存在しない）場合、ステップ部分１００３Ａの振幅は、エッジリング電極１１３と、エッジリング１０９の上部表面１０９Ｔと、の間に存在するエッジリング１０９材料の固有容量効果に依存する、バイアス電圧ステップ部分（Ｖｓｔｅｐ）９０２Ａの振幅の固定割合である。いくつかの実施形態では、ステップ部分１００３Ａの振幅はまた、電圧供給システム９０１の出力と、エッジリング１０９の上部表面１０９Ｔと、の間の固有直列キャパシタンスに基づき得る。いくつかの実施形態では、上述の固有直列キャパシタンスは、いくつかの目的のために、フィルタ９０３、エッジリング１０９、ならびに／または電気的接続９０７、９０９、９０５、および１１９において挿入される様々な直列キャパシタンスに対応する。

【００７０】

第２の分岐回路９１７における直列キャパシタ９２３は、エッジリング１０９の上部表面１０９Ｔ上のバイアス電圧波形１００３の傾斜部分１００３Ｂの傾斜（時間に対する電圧の変化）を制御する。電圧がエッジリング電極１１３に印加されたとき、プラズマ１０７からのエッジリング１０９の上部表面１０９Ｔに向かうイオン電流があり、これは、エッジリング１０９の上部表面１０９Ｔ上の負電荷を放電し、対応して、経時的な、エッジリング１０９の上部表面１０９Ｔ上の負電圧の振幅の減少を引き起こす。エッジリング１０９の上部表面１０９Ｔ上の負電圧の振幅のこのイオン誘起減少を補償するために、バイアス電圧パルス波形９０２の時間的に変動するバイアス電圧部分（ｄＶ／ｄＴ）９０２Ｂは、経時的なバイアス電圧の増加を提供する。直列キャパシタ９２３のキャパシタンス設定は、エッジリング１０９の上部表面１０９Ｔ上の負電荷のイオン誘起放電を補償するために、エッジリング１０９の上部表面１０９Ｔ上の時間の関数としてのバイアス電圧の変化を調節するように制御される。いくつかの実施形態では、直列キャパシタ９２３のキャパシタンス設定は、バイアス電圧パルス波形９０２のオン持続時間中にエッジリング１０９の上部表面１０９Ｔ上の実質的に一定の電圧を維持するように制御される。しかしながら、他の実施形態では、直列キャパシタ９２３のキャパシタンス設定は、バイアス電圧パルス波形９０２のオン持続時間中のエッジリング１０９の上部表面１０９Ｔ上の時間の関数としての電圧の所望の変化（正のｄＶ／ｄＴおよび／または負のｄＶ／ｄＴ）を達成するように制御される。直列キャパシタ９２３が、第２の分岐回路９１７において係合解除／バイパスされる（または存在しない）場合、バイアス電圧パルス波形９０２のオン持続時間中のエッジリング１０９の上部表面１０９Ｔ上の時間の関数としての電圧の変化（ｄＶ／ｄＴ）は、エッジリング電極１１３と、エッジリング１０９の上部表面１０９Ｔと、の間に存在するエッジリング１０９材料の固有容量効果に基づく固定電圧振幅オフセットを伴って、バイアス電圧パルス波形９０２の時間的に変動するバイアス電圧部分（ｄＶ／ｄＴ）９０２Ｂに従うことになる。いくつかの実施形態では、上述の固定電圧振幅オフセットはまた、電圧供給システム９０１の出力と、エッジリング１０９の上部表面１０９Ｔと、の間の固有直列キャパシタンスに基づき得る。いくつかの実施形態では、上述の固有直列キャパシタンスは、いくつかの目的のために、フィルタ９０３、エッジリング１０９、ならびに／または電気的接続９０７、９０９、９０５、および１１９において挿入され

る様々な直列キャパシタンスに対応する。

【００７１】

図１１Ａは、様々な実施形態による、スプリッティング回路９１３が構成され得る様々なやり方のチャートを示す。スプリッティング回路９１３の所与の構成が、直列キャパシタ９１９と、シャントキャパシタ９２１と、直列キャパシタ９２３と、シャントキャパシタ９２５と、の特定の係合／係合解除組合せに対応する。図１１Ｂは、いくつかの実施形態による、直列キャパシタ９１９、シャントキャパシタ９２１、直列キャパシタ９２３、およびシャントキャパシタ９２５の可能な係合／係合解除設定を示すチャートを示す。直列キャパシタ９１９、シャントキャパシタ９２１、直列キャパシタ９２３、およびシャントキャパシタ９２５の各々についての図１１Ｂにおいて参照される係合の指定「はい」および係合解除の指定「いいえ」は、スプリッティング回路９１３の様々な可能な構成について説明するために図１１Ａのチャートにおいて使用される。

【００７２】

直列キャパシタ９１９が係合されるとき（直列キャパシタ９１９＝「はい」）、直列キャパシタ９１９の入力端子は、バイアス電圧供給ノード９０５に電気的に接続され、直列キャパシタ９１９の出力端子は、電気的接続１１７を介して主バイアス電極１１１に電気的に接続される。直列キャパシタ９１９が係合解除されるとき（直列キャパシタ９１９＝「いいえ」）、直列キャパシタ９１９は、第１の分岐回路９１５において電気的にバイパスされるか、または存在しないかのいずれかであり、したがって、バイアス電圧供給ノード９０５は、電気的接続１１７を介して主バイアス電極１１１に直接電気的に接続される。シャントキャパシタ９２１が係合されるとき（シャントキャパシタ９２１＝「はい」）、シャントキャパシタ９２１の入力端子は、電気的接続１１７を介して主バイアス電極１１１に電気的に接続され、シャントキャパシタ９２１の出力端子は、基準接地電位９２７に電気的に接続される。シャントキャパシタ９２１が係合解除されるとき（シャントキャパシタ９２１＝「いいえ」）、シャントキャパシタ９２１は、主バイアス電極１１１から電気的に切断されるか、または第１の分岐回路９１５において存在しないかのいずれかである。

【００７３】

直列キャパシタ９２３が係合されるとき（直列キャパシタ９２３＝「はい」）、直列キャパシタ９２３の入力端子は、バイアス電圧供給ノード９０５に電気的に接続され、直列キャパシタ９２３の出力端子は、電気的接続１１９を介してエッジリング電極１１３に電気的に接続される。直列キャパシタ９２３が係合解除されるとき（直列キャパシタ９２３＝「いいえ」）、直列キャパシタ９２３は、第２の分岐回路９１７において電気的にバイパスされるか、または存在しないかのいずれかであり、したがって、バイアス電圧供給ノード９０５は、電気的接続１１９を介してエッジリング電極１１３に直接電気的に接続される。シャントキャパシタ９２５が係合されるとき（シャントキャパシタ９２５＝「はい」）、シャントキャパシタ９２５の入力端子は、電気的接続１１９を介してエッジリング電極１１３に電気的に接続され、シャントキャパシタ９２５の出力端子は、基準接地電位９２７に電気的に接続される。シャントキャパシタ９２５が係合解除されるとき（シャントキャパシタ９２５＝「いいえ」）、シャントキャパシタ９２５は、エッジリング電極１１３から電気的に切断されるか、または第２の分岐回路９１７において存在しないかのいずれかである。

【００７４】

図１２は、いくつかの実施形態による、バイアス電圧パルス波形９０２とともに生成される例示的なＲＦバイアス電圧波形１２０１を示す。ＲＦバイアス電圧波形１２０１は、ＲＦ生成器９３９－１～９３９－Ｎのうちの１つまたは複数によって生成され、電圧供給システム９０１によって生成されたバイアス電圧パルス波形９０２と組み合わせてバイアス電圧供給ノード９０５に供給される。フィルタ９０３は、ＲＦバイアス電圧波形１２０１が電圧供給システム９０１に進行するのを防ぐように構成される。いくつかの実施形態では、フィルタ９０３は、ＲＦ周波数信号を阻止するように構成されたローパスフィルタ

またはノッチフィルタである。いくつかの実施形態では、バイアス電圧パルス波形９０２は、ベースライン電圧波形を確立し、それにＲＦバイアス電圧波形１２０１が続く。スプリッティング回路９１３により、ＲＦバイアス電圧の第１の部分が、主バイアス電極１１１に印加され、ＲＦバイアス電圧の第２の部分が、エッジリング電極１１３に印加される。ＲＦバイアス電圧の第１の部分は、基板１０５の上部表面１０５Ｔ上でＲＦバイアス電圧波形１２０３を生成する。ＲＦバイアス電圧の第２の部分は、エッジリング１０９の上部表面１０９Ｔ上でＲＦバイアス電圧波形１２０５を生成する。第１の分岐回路９１５におけるシャントキャパシタ９２１は、ＲＦバイアス電圧波形１２０３の振幅を制御する。同様に、第２の分岐回路９１７におけるシャントキャパシタ９２５は、ＲＦバイアス電圧波形１２０５の振幅を制御する。したがって、基板１０５の上部表面１０５Ｔ上のＲＦバイアス電圧の振幅と、エッジリング１０９の上部表面１０９Ｔ上のＲＦバイアス電圧の振幅と、の比が、基板１０５の上部表面１０５Ｔ上のバイアス電圧波形１００１の振幅と、エッジリング１０９の上部表面１０９Ｔ上のバイアス電圧波形１００３の振幅と、の比に比例する。前述のように、バイアス電圧パルス波形９０２とともにＲＦバイアス電圧波形１２０１を生成することは、随意である。

【００７５】

図１３は、いくつかの実施形態による、基板１０５の外側周辺エッジの近くのプラズマシース境界プロファイルを制御するために、様々なバイアス電圧波形が、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、に印加される、図３～図８に関して説明される様々な方法を実装するための別のバイアス電圧供給システム１３０１を示す。バイアス電圧供給システム１３０１は、第１の電圧供給システム１３０２と、第２の電圧供給システム１３１０と、を含む。第１の電圧供給システム１３０２は、フィルタ１３０５および電気的接続１１７を介して主バイアス電極１１１に接続された出力を有するパルス電圧生成器１３０３を含む。パルス電圧生成器１３０３は、電圧供給システム９０１と同じやり方で構成される。したがって、パルス電圧生成器１３０３は、規定された電圧波形９０２－１を生成し、それを主バイアス電極１１１に供給する。規定された電圧波形９０２－１は、ステップ部分９０２Ａ１と、傾斜部分９０２Ｂ１と、を含む。フィルタ１３０５は、ＲＦ信号がパルス電圧生成器１３０３に入るのを防ぐように構成される。様々な実施形態では、フィルタ１３０５は、ローパスフィルタまたはノッチフィルタである。

【００７６】

第１の電圧供給システム１３０２はまた、随意に、それぞれのインピーダンス整合ネットワーク１３０９－１～１３０９－Ｎを介してＲＦバイアス電圧を主バイアス電極１１１に供給するために接続された、いくつか（Ｎ個）のＲＦ生成器１３０７－１～１３０７－Ｎを含み、ここで、Ｎは、１よりも大きいかまたはそれに等しい。ＲＦ生成器１３０７－１～１３０７－Ｎの各々は、コントローラ９１１と双方向データ／信号通信して接続される。コントローラ９１１は、パルス電圧生成器１３０３によって出力されたバイアス電圧波形と、ＲＦ生成器１３０７－１～１３０７－Ｎの各々によって出力されたバイアス電圧波形と、を同期させるように動作する。ＲＦ生成器１３０７－１～１３０７－Ｎによって出力された（１つまたは複数の）ＲＦ電圧信号は、電気的接続１１７上で、パルス電圧生成器１３０３によって出力されたバイアス電圧パルス波形９０２－１と組み合わさる。ＲＦ生成器１３０７－１～１３０７－Ｎおよび対応するインピーダンス整合ネットワーク１３０９－１～１３０９－Ｎは、第１の電圧供給システム１３０２のいくつかの実施形態において実装される。しかしながら、いくつかの実施形態では、ＲＦ生成器１３０７－１～１３０７－Ｎおよび対応するインピーダンス整合ネットワーク１３０９－１～１３０９－Ｎは、第１の電圧供給システム１３０２において実装されない。

【００７７】

第２の電圧供給システム１３１０は、フィルタ１３１３および電気的接続１１９を介してエッジリング電極１１３に接続された出力を有するパルス電圧生成器１３１１を含む。パルス電圧生成器１３１１は、電圧供給システム９０１と同じやり方で構成される。した

がって、パルス電圧生成器１３１１は、規定された電圧波形９０２－２を生成し、それをエッジリング電極１１３に供給する。規定された電圧波形９０２－２は、ステップ部分９０２Ａ２と、傾斜部分９０２Ｂ２と、を含む。フィルタ１３１３は、ＲＦ信号がパルス電圧生成器１３１１に入るのを防ぐように構成される。様々な実施形態では、フィルタ１３１３は、ローパスフィルタまたはノッチフィルタである。

【００７８】

第２の電圧供給システム１３１０はまた、随意に、それぞれのインピーダンス整合ネットワーク１３１７－１～１３１７－Ｎを介してＲＦバイアス電圧をエッジリング電極１１３に供給するために接続された、いくつか（Ｎ個）のＲＦ生成器１３１５－１～１３１５－Ｎを含み、ここで、Ｎは、１よりも大きいかまたはそれに等しい。ＲＦ生成器１３１５－１～１３１５－Ｎの各々は、コントローラ９１１と双方向データ／信号通信して接続される。コントローラ９１１は、パルス電圧生成器１３１１によって出力されたバイアス電圧波形と、ＲＦ生成器１３１５－１～１３１５－Ｎの各々によって出力されたバイアス電圧波形と、を同期させるように動作する。ＲＦ生成器１３１５－１～１３１５－Ｎによって出力された（１つまたは複数の）ＲＦ電圧信号は、電気的接続１１９上で、パルス電圧生成器１３１１によって出力されたバイアス電圧パルス波形９０２－２と組み合わさる。ＲＦ生成器１３１５－１～１３１５－Ｎおよび対応するインピーダンス整合ネットワーク１３１７－１～１３１７－Ｎは、第２の電圧供給システム１３１０のいくつかの実施形態において実装される。しかしながら、いくつかの実施形態では、ＲＦ生成器１３１５－１～１３１５－Ｎおよび対応するインピーダンス整合ネットワーク１３１７－１～１３１７－Ｎは、第２の電圧供給システム１３１０において実装されない。

【００７９】

いくつかの実施形態では、バイアス電圧パルス波形９０２－１は、バイアス電圧パルス波形９０２－１内の各パルスサイクルのオン持続時間中に基板１０５の上部表面１０５Ｔ上の実質的に一定の電圧を維持するように生成され、バイアス電圧パルス波形９０２－２は、バイアス電圧パルス波形９０２－２内の各パルスサイクルのオン持続時間中にエッジリング１０９の上部表面１０９Ｔ上の実質的に一定の電圧を維持するように生成され、したがって、実質的に一定の電圧差が、バイアス電圧パルス波形９０２－１および９０２－２中のパルスサイクルの並行したオン持続時間中に維持され、ここで、実質的に一定の電圧差は、基板１０５と、エッジリング１０９と、の間の遷移部にわたって実質的に平坦なプラズマシース境界を維持するように定義される。いくつかの実施形態では、バイアス電圧パルス波形９０２－１のステップ部分９０２Ａ１と、バイアス電圧パルス波形９０２－２のステップ部分９０２Ａ２と、は、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、の間の規定された電圧差を達成するように、同期的に制御される。また、いくつかの実施形態では、バイアス電圧パルス波形９０２－１の傾斜部分９０２Ｂ１は、基板１０５の上部表面１０５Ｔ上の電圧が、バイアス電圧パルス波形９０２－１の各パルスサイクルのオン持続時間にわたって実質的に一定のままであるように、バイアス電圧パルス波形９０２－１の各パルスサイクルのオン持続時間にわたって基板１０５の上部表面１０５Ｔ上の負電荷のイオン誘起放電を補償するように制御される。また、いくつかの実施形態では、バイアス電圧パルス波形９０２－２の傾斜部分９０２Ｂ２は、エッジリング１０９の上部表面１０９Ｔ上の電圧が、バイアス電圧パルス波形９０２－２の各パルスサイクルのオン持続時間にわたって実質的に一定のままであるように、バイアス電圧パルス波形９０２－２の各パルスサイクルのオン持続時間にわたってエッジリング１０９の上部表面１０９Ｔ上の負電荷のイオン誘起放電を補償するように制御される。

【００８０】

バイアス電圧パルス波形９０２－１および９０２－２は、それぞれ、図３～図８に関して説明された様々な方法を実装するために、必要に応じて生成され得る。いくつかの実施形態では、コントローラ９１１は、バイアス電圧パルス波形９０２－１および９０２－２の位相を同期させるように動作する。いくつかの実施形態では、コントローラ９１１は、バイアス電圧パルス波形９０２－１および９０２－２の位相とデューティサイクルの両方

を同期させるように動作する。いくつかの実施形態では、コントローラ９１１は、バイアス電圧パルス波形９０２－１と、バイアス電圧パルス波形９０２－２と、の間の規定された位相シフトを実装するように動作する。いくつかの実施形態では、バイアス電圧パルス波形９０２－１および９０２－２は、互いに異なる位相および／または異なるデューティサイクルを有するように定義される。また、いくつかの実施形態では、バイアス電圧パルス波形９０２－１および９０２－２の一方または両方は、規定されたレベル間パルシング方式を実装するように定義される。バイアス電圧パルス波形９０２－１および９０２－２が、互いに別個におよび独立して制御可能であることを理解されたい。

【００８１】

さらに、様々な実施形態では、任意の数の電圧センサー、たとえば、電圧／電流センサー（ＶＩセンサー）が、特定のロケーションにおけるリアルタイム電圧を測定し、この測定されたリアルタイム電圧をコントローラ９１１に伝達するために、バイアス電圧供給システム１３０１内に接続され得る。いくつかの実施形態では、コントローラ９１１は、パルス電圧生成器１３０３、ＲＦ生成器１３０７－１～１３０７－Ｎ、パルス電圧生成器１３１１、およびＲＦ生成器１３１５－１～１３１５－Ｎのうちのいずれか１つまたは複数の動作を制御するために、第１の電圧供給システム１３０２および／または第２の電圧供給システム１３１０内のリアルタイム電圧測定を使用するように構成される。

【００８２】

図１４は、いくつかの実施形態による、コントローラ９１１の例示的な図を示す。いくつかの実施形態では、コントローラ９１１は、プロセッサ１４０９と、記憶ハードウェアユニット（ＨＵ）１４１１（たとえば、メモリ）と、入力ＨＵ１４０１と、出力ＨＵ１４０５と、入出力（Ｉ／Ｏ）インターフェース１４０３と、Ｉ／Ｏインターフェース１４０７と、ネットワークインターフェースコントローラ（ＮＩＣ）１４１５と、データ通信バス１４１３と、を含む。プロセッサ１４０９と、記憶ＨＵ１４１１と、入力ＨＵ１４０１と、出力ＨＵ１４０５と、Ｉ／Ｏインターフェース１４０３と、Ｉ／Ｏインターフェース１４０７と、ＮＩＣ１４１５と、は、データ通信バス１４１３を介して互いとデータ通信している。入力ＨＵ１４０１の例は、マウス、キーボード、スタイラス、データ収集システム、データ収集カードなどを含む。出力ＨＵ１４０５の例は、ディスプレイ、スピーカー、デバイスコントローラなどを含む。ＮＩＣ１４１５の例は、ネットワークインターフェースカード、ネットワークアダプタなどを含む。様々な実施形態では、ＮＩＣ１４１５は、特に、イーサネットおよび／またはＥｔｈｅｒＣＡＴなど、１つまたは複数の通信プロトコルおよび関連する物理層に従って動作するように構成される。Ｉ／Ｏインターフェース１４０３および１４０７の各々は、Ｉ／Ｏインターフェースに結合された異なるハードウェアユニット間の互換性を提供するように定義される。たとえば、Ｉ／Ｏインターフェース１４０３は、入力ＨＵ１４０１から受信される信号をデータ通信バス１４１３と互換性がある形式、振幅、および／または速度に変換するように定義され得る。また、Ｉ／Ｏインターフェース１４０７は、データ通信バス１４１３から受信される信号を出力ＨＵ１４０５と互換性がある形式、振幅、および／または速度に変換するように定義され得る。本明細書で説明される様々な動作は、コントローラ９１１のプロセッサ１４０９によって実施されるが、いくつかの実施形態では、様々な動作は、コントローラ９１１の複数のプロセッサによって、および／またはコントローラ９１１に接続された複数のコンピューティングシステムの複数のプロセッサによって実施され得ることを理解されたい。

【００８３】

様々な実施形態では、基板プラズマ処理システム１００は、基板１０５の処理前に、処理中に、および処理後にその動作を制御するためのエレクトロニクスと統合され、それらのエレクトロニクスは、バイアス電圧供給システム１１５および１３０１を含む、基板プラズマ処理システム１００の様々な構成要素および／または下位部分を制御するように構成および接続されたコントローラ９１１内で実装される。基板プラズマ処理システム１００の基板１０５処理要件および／または特定の構成に応じて、コントローラ９１１は、特に、（１つまたは複数の）プロセスガスの送出、温度設定（たとえば、加熱および／また

は冷却）、圧力設定、真空設定、電力設定、ＲＦ電力供給システム設定、電気信号周波数設定、ガス流量設定、流体送出設定、位置および動作設定、バイアス電圧供給システム１１５／１３０１設定、基板プラズマ処理システム１００へのおよびそこからのならびに／あるいは基板プラズマ処理システム１００に接続されたまたはそれとインターフェースされたロードロックへのおよびそこからの基板１０５移送を含む、本明細書で開示される任意のプロセスおよび／または構成要素を制御するようにプログラムされる。

【００８４】

様々な実施形態では、コントローラ９１１は、タスク／動作の中でも、命令を受信すること、命令を発行すること、デバイス動作を制御すること、洗浄動作を可能にすること、終点測定を可能にすること、計測学測定（光、熱、電気、など）を可能にすることなど、様々なタスク／動作を指示および制御する様々な集積回路、論理、メモリ、および／またはソフトウェアを有するエレクトロニクスとして定義される。いくつかの実施形態では、コントローラ９１１内の集積回路は、プログラム命令を記憶するファームウェア、コンピューティングデバイスの中でも、プログラム命令（たとえば、ソフトウェア）を実行する、デジタル信号プロセッサ（ＤＳＰ）、特定用途向け集積回路（ＡＳＩＣ）チップ、プログラマブル論理デバイス（ＰＬＤ）、１つまたは複数のマイクロプロセッサ、および／または１つまたは複数のマイクロコントローラのうちの１つまたは複数を含む。いくつかの実施形態では、プログラム命令は、基板プラズマ処理システム１００内で基板１０５上でプロセスを行うための動作パラメータを定義する、様々な個々の設定（またはプログラムファイル）の形式で、コントローラ９１１に通信される。いくつかの実施形態では、動作パラメータは、基板１０５上の１つまたは複数の層、材料、金属、酸化物、シリコン、二酸化シリコン、表面、回路、および／またはダイの作製中に１つまたは複数の処理ステップを達成するために、プロセス技術者によって定義されたレシピ中に含まれる。

【００８５】

いくつかの実施形態では、コントローラ９１１は、基板プラズマ処理システム１００と統合される、または基板プラズマ処理システム１００に接続される、あるいはさもなければ基板プラズマ処理システム１００にネットワーク接続される、コンピュータの一部であるか、あるいはコンピュータに接続されるか、あるいはその組合せである。たとえば、いくつかの実施形態では、コントローラ９１１は、「クラウド」あるいはファブホストコンピュータシステムの全部または一部中で実装され、これは、基板プラズマ処理システム１００による基板１０５処理の制御のためのリモートアクセスを可能にする。コントローラ９１１は、作製動作の現在の進行の監視を提供すること、過去の作製動作の履歴の検査を提供すること、複数の作製動作からの傾向または性能メトリックの検査を提供すること、処理パラメータの変更を提供すること、後続の処理ステップの設定を提供すること、ＲＦ電力供給システム動作パラメータの仕様を提供すること、バイアス電圧供給システム１１５／１３０１動作パラメータの仕様を提供すること、および／あるいは新しい基板作製プロセスの開始を提供することを行うために、基板プラズマ処理システム１００へのリモートアクセスを可能にする。

【００８６】

いくつかの実施形態では、サーバコンピュータシステムなど、リモートコンピュータが、ローカルネットワークおよび／またはインターネットを含むコンピュータネットワーク上でコントローラ９１１にプロセスレシピを提供する。リモートコンピュータは、パラメータおよび／または設定のエントリまたはプログラミングを可能にするユーザインターフェースを含み、パラメータおよび／または設定は、次いで、リモートコンピュータからコントローラ９１１に通信される。いくつかの例では、コントローラ９１１は、基板プラズマ処理システム１００内で基板１０５を処理するための設定の形態の命令を受信する。それらの設定は、基板１０５上で実施されるべきプロセスのタイプ、およびコントローラ９１１がインターフェースするまたは制御するツール／デバイス／構成要素のタイプに固有であることを理解されたい。いくつかの実施形態では、コントローラ９１１は、ともにネットワーク接続され、基板１０５上で規定されたプロセスを実施するために基板プラズマ

処理システム１００を動作させることなどの共通の目的に向かって機能するように同期された、１つまたは複数の個別コントローラ９１１を含むことなどによって、分散される。そのような目的のための分散コントローラ９１１の一例が、チャンバ中のプロセスを制御するように組み合わせた、（プラットフォームレベルにおいて、またはリモートコンピュータの一部としてなどの）リモートにある１つまたは複数の集積回路と通信しているチャンバ上の１つまたは複数の集積回路を含む。

【００８７】

図１５は、いくつかの実施形態による、基板１０５のプラズマ処理中にバイアス電圧を供給するための方法のフローチャートを示す。本方法は、バイアス電圧供給ノード９０５上で、時間の関数として、規定された電圧波形を生成するための動作１５０１を含む。本方法は、規定された電圧波形の第１のバージョンを、バイアス電圧供給ノード９０５から、基板支持表面１０３の下方に配設された主バイアス電極１１１に、基板支持表面１０３上に存在する基板１０５の上部表面１０５Ｔ上の電圧を制御するために伝送するための動作１５０３をも含む。本方法は、規定された電圧波形の第２のバージョンを、基板支持表面１０３に外接するエッジリング１０９内に配設されたエッジリング電極１１３に、エッジリング１０９の上部表面１０９Ｔ上の電圧を制御するために伝送するための動作１５０５をも含む。

【００８８】

いくつかの実施形態では、動作１５０１において、規定された電圧波形を生成することは、時間的に一定の電圧振幅を生成することと、時間的に変動する電圧を生成することと、時間的に一定の電圧振幅と、時間的に変動する電圧と、を組み合わせて、バイアス電圧供給ノード９０５上で規定された電圧波形を形成することと、を含む。いくつかの実施形態では、時間的に変動する電圧は、時間の関数として実質的に線形的に変動する。いくつかの実施形態では、動作１５０１において生成された規定された電圧波形は、進行中の一連のパルスサイクルとして定義されたパルス電圧波形であり、各パルスサイクルは、パルス電圧波形が負電圧を有するオン持続時間と、パルス電圧波形が正電圧を有するオフ持続時間と、を含む。いくつかの実施形態では、本方法は、動作１５０１においてバイアス電圧供給ノード９０５上で規定された電圧波形を生成することとともにバイアス電圧供給ノード９０５に無線周波数信号を供給することを含む。

【００８９】

いくつかの実施形態では、本方法は、エッジリング電極１１３に伝送される規定された電圧波形の第２のバージョンを生成するために、バイアス電圧供給ノード９０５からエッジリング電極１１３まで延びる電気回路９１７内の直列キャパシタ９２３およびシャントキャパシタ９２５を使用することを含む。いくつかの実施形態では、本方法は、動作１５０１において生成された規定された電圧波形に対応するパルス電圧波形の各パルスサイクルのオン持続時間中に、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、の間の規定された電圧差を確立するようにシャントキャパシタ９２５を制御することを含む。いくつかの実施形態では、本方法は、動作１５０１において生成された規定された電圧波形に対応するパルス電圧波形の各パルスサイクルのオン持続時間にわたって実質的に一定のレベルにおいて、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、の間の規定された電圧差を維持するように直列キャパシタ９２３を制御することを含む。いくつかの実施形態では、本方法は、時間の関数としてエッジリング１０９の上部表面上の放電を補償するために、時間の関数としてエッジリング１０９の上部表面１０９Ｔ上の電圧を変更するように直列キャパシタ９２３を制御することを含む。

【００９０】

いくつかの実施形態では、本方法は、主バイアス電極１１１に伝送される規定された電圧波形の第１のバージョンを生成するために、バイアス電圧供給ノード９０５から主バイアス電極１１１まで延びる第１の電気回路９１５内の第１の直列キャパシタ９１９および第１のシャントキャパシタ９２１を使用することを含む。いくつかの実施形態では、本方

法は、エッジリング電極１１３に伝送される規定された電圧波形の第２のバージョンを生成するために、バイアス電圧供給ノード９０５からエッジリング電極１１３まで延びる第２の電気回路９１７内の第２の直列キャパシタ９２３および第２のシャントキャパシタ９２５を使用することをも含む。いくつかの実施形態では、本方法は、動作１５０１において生成された規定された電圧波形に対応するパルス電圧波形の各パルスサイクルのオン持続時間中に、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、の間の規定された電圧差を確立するように、第１のシャントキャパシタ９２１および第２のシャントキャパシタ９２５を制御することを含む。いくつかの実施形態では、本方法は、動作１５０１において生成された規定された電圧波形に対応するパルス電圧波形の各パルスサイクルのオン持続時間にわたって実質的に一定のレベルにおいて、基板１０５の上部表面１０５Ｔと、エッジリング１０９の上部表面１０９Ｔと、の間の規定された電圧差を維持するように、第１の直列キャパシタ９１９および第２の直列キャパシタ９２３を制御することを含む。

【００９１】

本明細書で説明される様々な実施形態は、携帯型ハードウェアユニット、マイクロプロセッサシステム、マイクロプロセッサベースまたはプログラマブルコンシューマーエレクトロニクス、ミニコンピュータ、メインフレームコンピュータなどを含む様々なコンピュータシステム構成とともに実践され得る。本明細書で説明される様々な実施形態はまた、コンピュータネットワークを通してリンクされたリモート処理ハードウェアユニットによってタスクが実施される分散コンピューティング環境とともに実践され得る。また、本明細書で開示される様々な実施形態は、コンピュータシステムに記憶されたデータに関与する様々なコンピュータ実装動作の実施を含むことを理解されたい。これらのコンピュータ実装動作は、物理量を操作するものである。様々な実施形態では、コンピュータ実装動作は、汎用コンピュータまたは専用コンピュータのいずれかによって実施される。いくつかの実施形態では、コンピュータ実装動作は、選択的にアクティブにされたコンピュータによって実施され、および／あるいはコンピュータメモリに記憶され、またはコンピュータネットワーク上で取得される１つまたは複数のコンピュータプログラムによって指示される。コンピュータプログラムおよび／またはデジタルデータがコンピュータネットワーク上で取得されるとき、デジタルデータは、コンピュータネットワーク上の他のコンピュータ、たとえば、コンピューティングリソースのクラウドによって処理され得る。コンピュータプログラムおよびデジタルデータは、非一時的コンピュータ可読媒体にコンピュータ可読コードとして記憶される。非一時的コンピュータ可読媒体は、データを記憶する、任意のデータ記憶ハードウェアユニット、たとえば、メモリデバイスなどであり、データは、その後、コンピュータシステムによって可読である。非一時的コンピュータ可読媒体の例は、ハードドライブ、ネットワーク接続ストレージ（ＮＡＳ）、ＲＯＭ、ＲＡＭ、コンパクトディスクＲＯＭ（ＣＤ－ＲＯＭ）、ＣＤレコーダブル（ＣＤ－Ｒ）、ＣＤリライタブル（ＣＤ－ＲＷ）、デジタルビデオ／汎用ディスク（ＤＶＤ）、磁気テープ、ならびに他の光学的および非光学的なデータ記憶ハードウェアユニットを含む。いくつかの実施形態では、コンピュータプログラムおよび／またはデジタルデータは、コンピュータプログラムおよび／またはデジタルデータが分散された様式で実行および／または記憶されるように、結合されたコンピュータシステムのネットワーク内の異なるコンピュータシステム中にある複数のコンピュータ可読媒体の間で分散される。

【００９２】

上記の開示は、理解の明確さの目的で何からの詳細を含むが、いくつかの変更および修正が、添付の特許請求の範囲内で実践され得ることは明らかであろう。たとえば、本明細書で開示される任意の実施形態からの１つまたは複数の特徴が、本明細書で開示される任意の他の実施形態の１つまたは複数の特徴と組み合わせられ得ることを理解されたい。したがって、本実施形態は、限定的ではなく例示的であると見なされるべきであり、特許請求の範囲は、本明細書で与えられる詳細に限定されるべきでなく、説明される実施形態の範囲および均等物内で修正され得る。

【図面】

【図１Ａ】

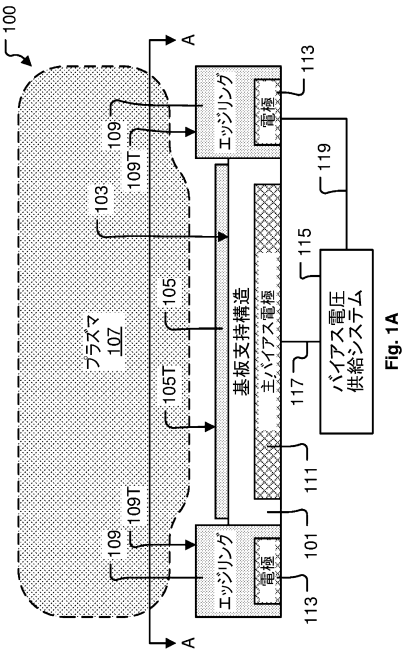


Fig. 1A

【図１Ｂ】

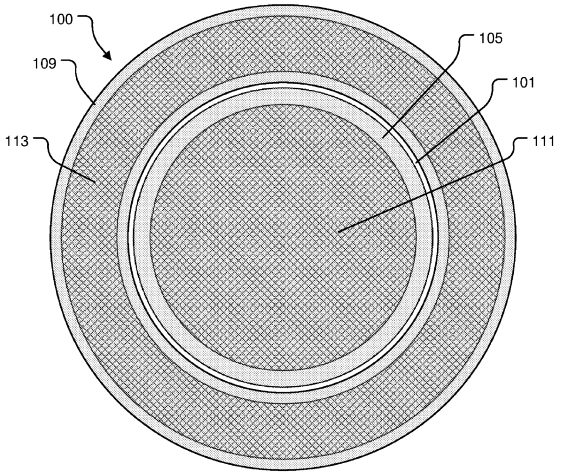


Fig. 1B

【図２Ａ】

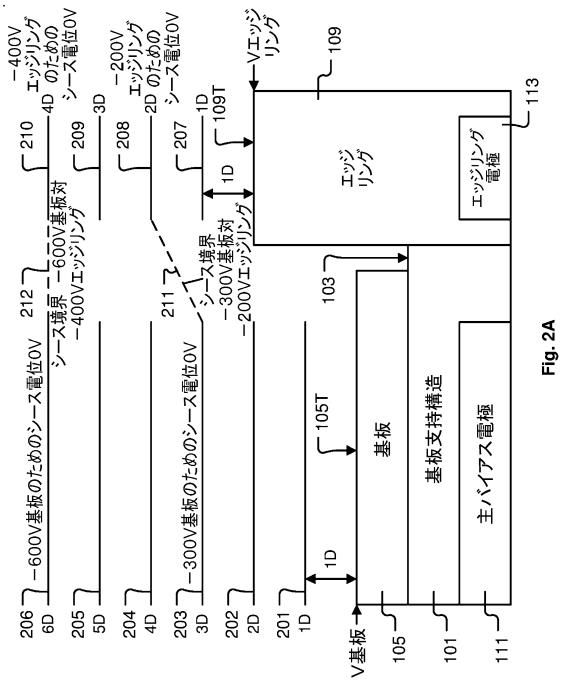


Fig. 2A

【図２Ｂ】

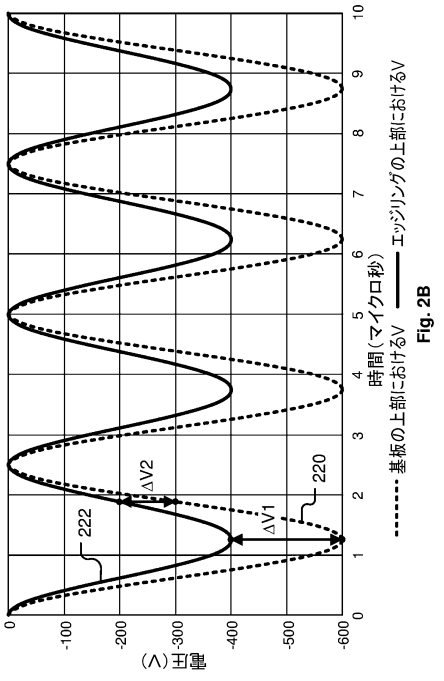


Fig. 2B

【図３】

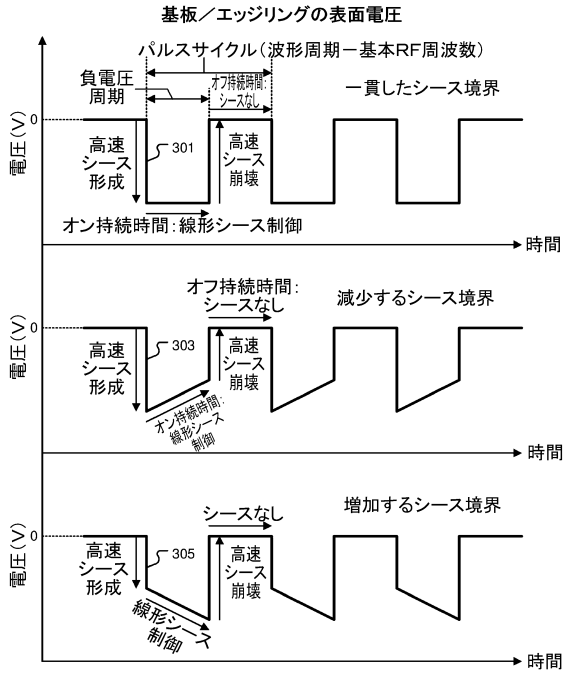


Fig. 3

【図４】

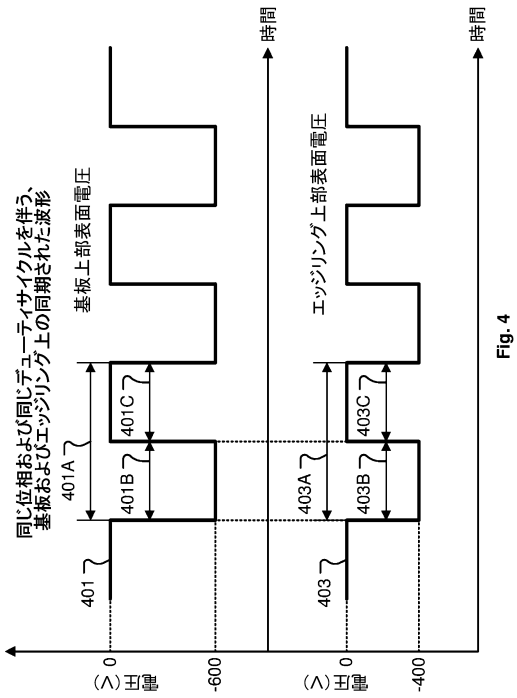


Fig. 4

【図５】

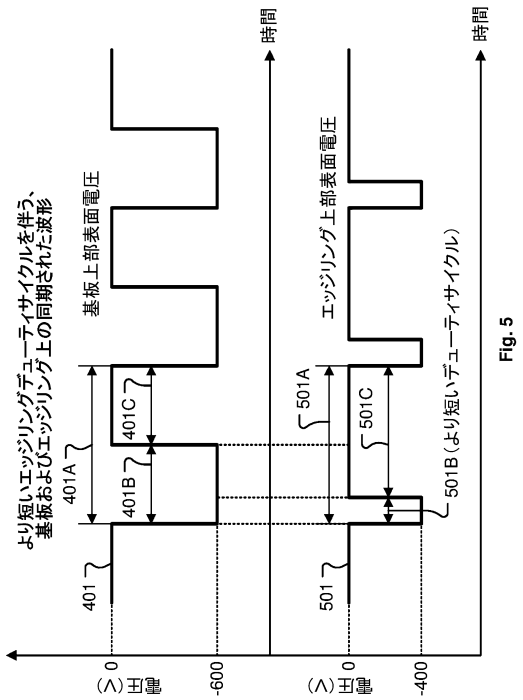


Fig. 5

【図６】

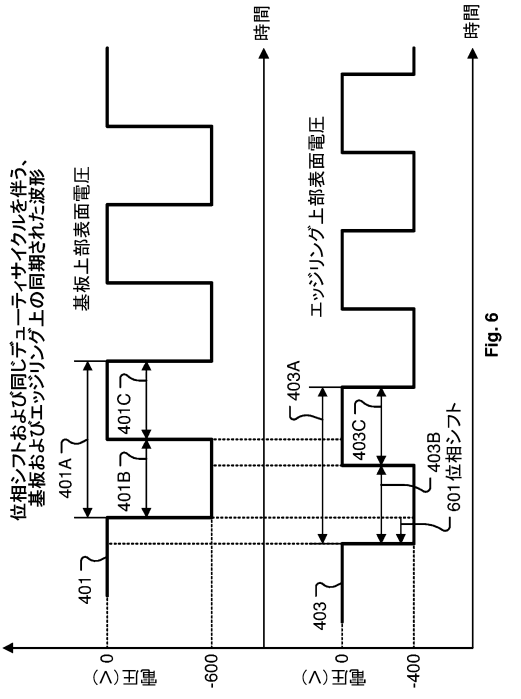


Fig. 6

【図７】

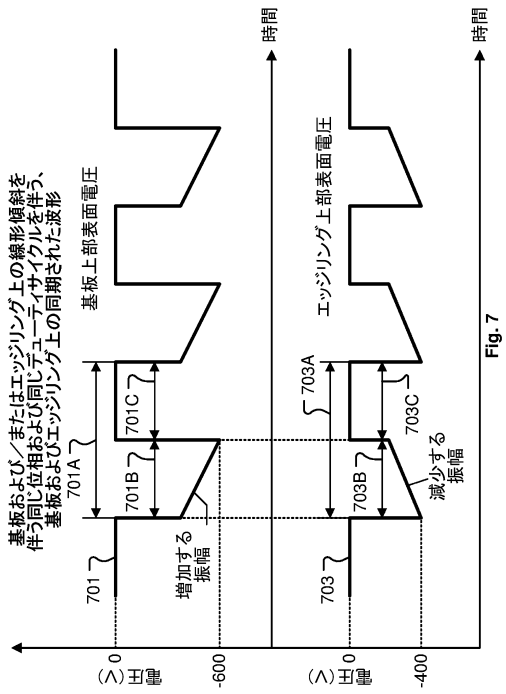


Fig. 7

【図８】

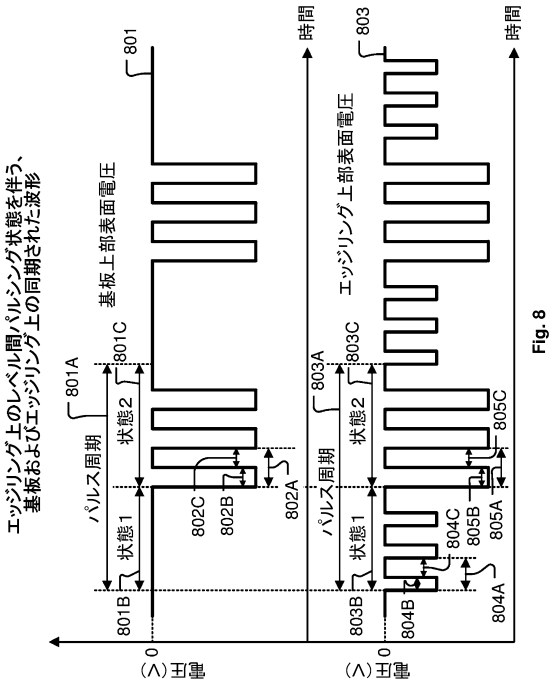


Fig. 8

【図９Ａ】

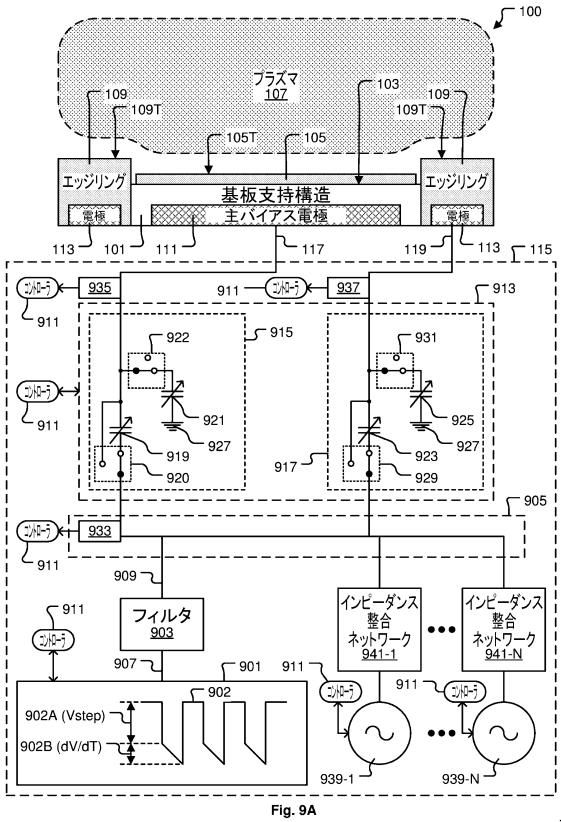


Fig. 9A

【図９Ｂ】

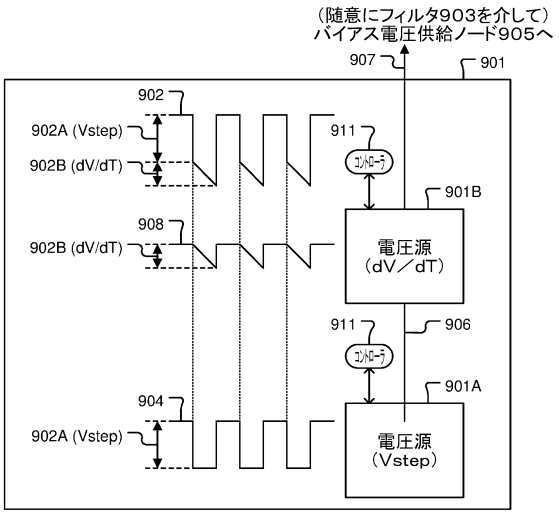


Fig. 9B

【図１０】

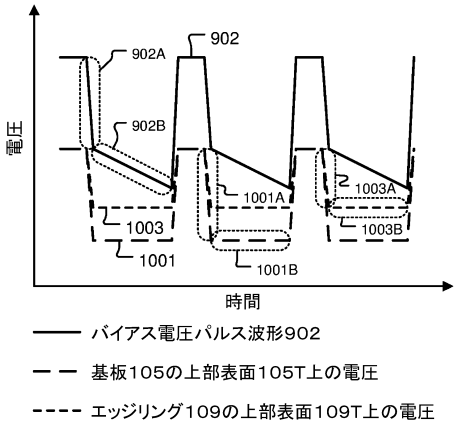


Fig. 10

【図１１Ａ】

スプリッティング回路913構成	第1の分岐回路915		第2の分岐回路917	
	直列キャパシタ919	シャントキャパシタ921	直列キャパシタ923	シャントキャパシタ925
1	いいえ	いいえ	はい	はい
2	はい	はい	いいえ	いいえ
3	はい	はい	はい	はい
4	いいえ	いいえ	いいえ	はい
5	いいえ	はい	いいえ	はい
6	いいえ	はい	いいえ	いいえ
7	はい	はい	はい	いいえ
8	はい	はい	いいえ	はい
9	はい	いいえ	はい	はい
10	いいえ	はい	はい	はい
11	はい	いいえ	はい	いいえ
12	いいえ	はい	はい	いいえ
13	はい	いいえ	いいえ	はい
14	はい	いいえ	いいえ	いいえ
15	いいえ	いいえ	はい	いいえ
16	いいえ	いいえ	いいえ	いいえ

Fig. 11A

【図１１Ｂ】

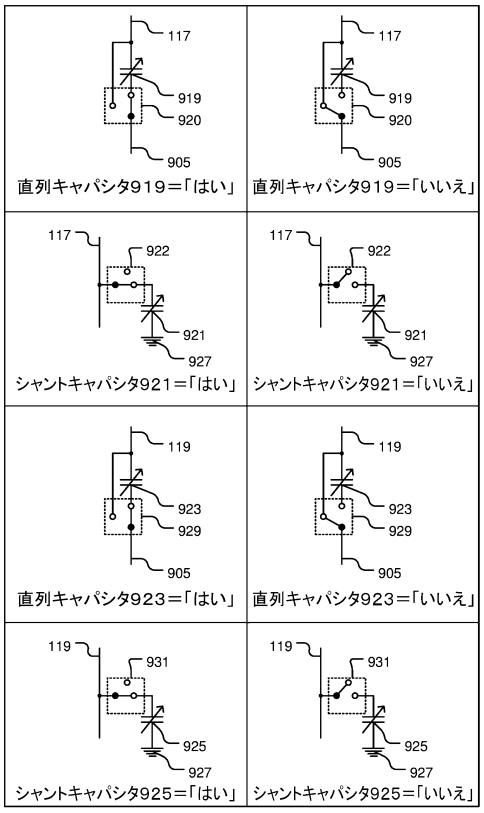


Fig. 11B

【図１２】

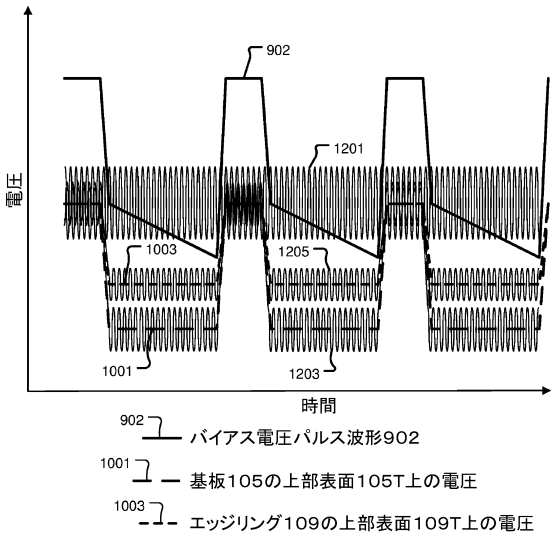


Fig. 12

【図１３】

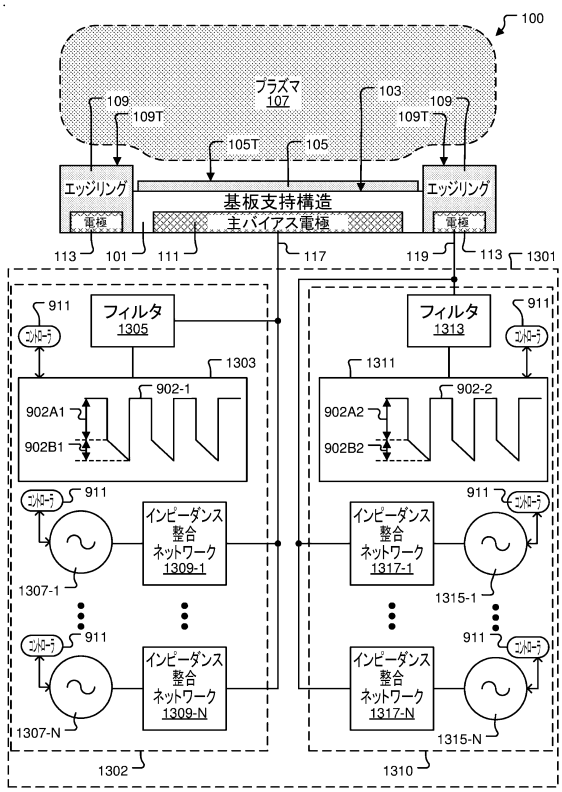


Fig. 13

【図１４】

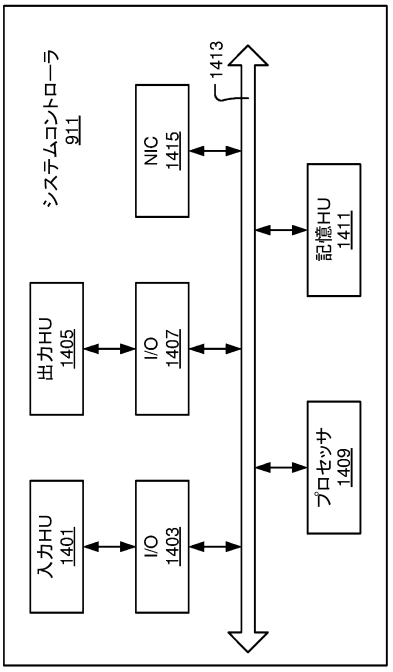


Fig. 14

【図１５】

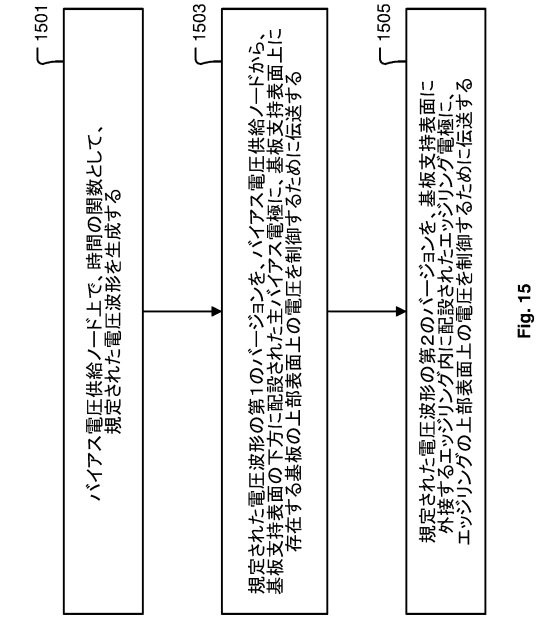


Fig. 15

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2023/022436

A. CLASSIFICATION OF SUBJECT MATTER

H01J 37/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01J 37/32(2006.01); H01G 5/013(2006.01); H01J 37/00(2006.01); H01J 37/05(2006.01); H01L 21/00(2006.01); H01L 21/3065(2006.01); H05H 1/46(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models
Japanese utility models and applications for utility models

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS(KIPO internal) & Keywords: bias, edge ring, ion energy distribution, waveform, pulse

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	US 2020-0219701 A1 (TOKYO ELECTRON LIMITED) 09 July 2020 (2020-07-09)	
X	See paragraphs 43-65, and figure 1.	1,9-11,14-15,19,30
Y		2-5,16-18,20-23,27
A		6-8,12-13,24-26,28-29
	US 2022-0037119 A1 (APPLIED MATERIALS, INC.) 03 February 2022 (2022-02-03)	
Y	See paragraphs 51-84, and figures 1A, 4A.	2-5,16-18,20-23,27
	US 9595424 B2 (LAM RESEARCH CORPORATION) 14 March 2017 (2017-03-14)	
A	See claims 1-9, and figures 2A-2B.	1-30
	JP 2018-006299 A (TOSHIBA MEMORY CORP.) 11 January 2018 (2018-01-11)	
A	See the entire document.	1-30

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
05 September 2023	**05 September 2023**
Name and mailing address of the ISA/KR **Korean Intellectual Property Office** **189 Cheongsa-ro, Seo-gu, Daejeon** **35208, Republic of Korea** Facsimile No. **+82-42-481-8578**	Authorized officer **LEE, KANG HA** Telephone No. **+82-42-481-5003**

Form PCT/ISA/210 (second sheet) (July 2022)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2023/022436

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1884984 B1 (SAMSUNG ELECTRONICS CO., LTD.) 25 May 2011 (2011-05-25) See the entire document.	1-30

Form PCT/ISA/210 (second sheet) (July 2022)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/US2023/022436

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2020-0219701	A1	09 July 2020	CN	111430209	A	17 July 2020
				JP	2020-113752	A	27 July 2020
				KR	10-2020-0086630	A	17 July 2020
				TW	202036715	A	01 October 2020
US	2022-0037119	A1	03 February 2022	CN	115605973	A	13 January 2023
				KR	10-2023-0041816	A	24 March 2023
				TW	202221756	A	01 June 2022
				US	11462388	B2	04 October 2022
				US	11462389	B2	04 October 2022
				US	2022-0037120	A1	03 February 2022
				US	2022-0037121	A1	03 February 2022
				US	2023-0030927	A1	02 February 2023
				WO	2022-026127	A1	03 February 2022
US	9595424	B2	14 March 2017	CN	105938785	A	14 September 2016
				CN	105938785	B	08 May 2018
				CN	108682610	A	19 October 2018
				CN	108682610	B	09 July 2021
				KR	10-2016-0106499	A	12 September 2016
				KR	10-2548632	B1	27 June 2023
				TW	201638989	A	01 November 2016
				US	2016-0260584	A1	08 September 2016
				US	2017-0162368	A1	08 June 2017
				US	9984859	B2	29 May 2018
JP	2018-006299	A	11 January 2018	US	10818535	B2	27 October 2020
				US	2018-0012784	A1	11 January 2018
				US	2019-0096731	A1	28 March 2019
EP	1884984	B1	25 May 2011	EP	1884984	A1	06 February 2008
				JP	2008-041651	A	21 February 2008
				JP	4642048	B2	02 March 2011
				KR	10-0782370	B1	07 December 2007
				US	2008-0032427	A1	07 February 2008

Form PCT/ISA/210 (patent family annex) (July 2022)

フロントページの続き

,MC,ME,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,MG,MK,MN,MU,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

５３８ フレモント，クッシング・パークウェイ，４６５０

(72)発明者 マーティン・マイケル・ジョン

アメリカ合衆国 カリフォルニア州９４５３８ フレモント，クッシング・パークウェイ，４６５０

(72)発明者 パターソン・アレクサンダー・ミラー

アメリカ合衆国 カリフォルニア州９４５３８ フレモント，クッシング・パークウェイ，４６５０

Ｆターム（参考） 2G084 AA02 AA05 AA08 BB14 BB23 BB37 DD37 DD38 HH06 HH11
HH21 HH22 HH26 HH37 HH43
5F004 BB12 BB13 BB22 BB23 CA03 CA06