

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成29年11月30日(2017.11.30)

【公表番号】特表2017-521995(P2017-521995A)

【公表日】平成29年8月3日(2017.8.3)

【年通号数】公開・登録公報2017-029

【出願番号】特願2017-514258(P2017-514258)

【国際特許分類】

H 02 M 3/155 (2006.01)

H 05 B 37/02 (2006.01)

【F I】

H 02 M 3/155 E

H 02 M 3/155 P

H 05 B 37/02 J

【手続補正書】

【提出日】平成29年10月19日(2017.10.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

安定化出力が L E D 負荷 に提供される出力へ 入力源からのエネルギーを移送するように導通するスイッチ を備えたスイッチングレギュレータを制御するためのスイッチングレギュレータ制御回路であって、

前記スイッチの導通を制御するための制御信号を生成するように構成されており、基準信号に応答する第1の入力と、前記安定化出力に比例するフィードバック信号に応答する第2の入力と、前記制御信号が提供される出力を有する回路であって、前記基準信号は前記安定化出力の変化率を制御するようにランプされる、回路と、

前記回路の前記出力において前記制御信号を受け取るように結合され、前記 L E D 負荷を調光するために PWM 信号に応答して前記制御信号を前記スイッチに選択的に結合するように構成された論理回路であって、前記基準信号は前記 PWM 信号のエッジに応答してランプされ、前記安定化出力は電流であり、前記基準信号は前記安定化出力の減少率を制御するようにランプダウンされ、前記 PWM 信号は外部デジタル信号の遅延バージョンである、論理回路と、

を備えるスイッチングレギュレータ制御回路。

【請求項2】

前記基準信号は、部分的にキャパシタによって確立されたレートでランプされる、請求項1に記載のスイッチングレギュレータ制御回路。

【請求項3】

前記基準信号は、ユーザがプログラム可能なレートでランプされる、請求項1に記載のスイッチングレギュレータ制御回路。

【請求項4】

前記基準信号は、ユーザが選択したキャパシタンスに従ってランプされる、請求項3に記載のスイッチングレギュレータ制御回路。

【請求項5】

前記基準信号に、第1のソフトスタート時間間隔の間に第1の電流源によって確立され

た第1の増加率と、第2の時間間隔の間に第2の電流源によって確立された第2のより高速な増加率とが提供される、請求項1に記載のスイッチングレギュレータ制御回路。

【請求項6】

L E Dを駆動するためのL E D電流を提供するように構成され、スイッチを備えるスイッチングレギュレータにおいて、前記L E Dを調光する方法であって、

基準信号とL E D電流に比例するフィードバック信号とに応答して前記スイッチの導通を制御するための制御信号を生成するステップと、

P W M信号の立ち上がりエッジと立ち下がりエッジとのうちの関連する一方に応答して前記スイッチをオンに切り替え、前記P W M信号の前記立ち上がりエッジと前記立ち下がりエッジとのうちの他方に応答して前記スイッチをオフに切り替えるために、外部デジタル信号の遅延バージョンの形式のP W M信号に応答して前記制御信号を前記スイッチに選択的に結合するステップと、

前記L E D電流の減少率を制御するために、前記スイッチのオフへの切り替えと関連する前記P W M信号の前記立ち上がりエッジ又は前記立ち下がりエッジの前記一方に応答して、前記基準信号をランプダウンさせるステップと、  
を含む方法。

【請求項7】

前記L E D電流の減少率を制御することは、前記P W M信号の前記立ち上がりエッジ又は前記立ち下がりエッジの前記一方に続く時間間隔の間、前記L E Dと直列に結合された第2のスイッチをオフに切り替えることを含む、請求項6に記載の方法。

【請求項8】

前記第2のスイッチをリニアレギュレータとして動作させるために第2の制御信号を前記第2のスイッチに提供するステップをさらに含む、請求項7に記載の方法。

【請求項9】

前記L E D電流は、ユーザがプログラム可能なレートでランプダウンされる、請求項6に記載の方法。

【請求項10】

前記L E D電流がダンプダウンされる前記レートは、キャパシタンスの選択に従って選択可能である、請求項9に記載の方法。

【請求項11】

タイムアウト条件に応答して、前記L E D電流のランプダウンを停止させるステップをさらに含む、請求項6に記載の方法。

【請求項12】

前記タイムアウト条件は、基準信号が所定の電圧レベル未満に下降することを含む、請求項6に記載の方法。

【請求項13】

安定化出力がL E D負荷に提供される出力へ入力源からのエネルギーを移送するよう導通するスイッチを備えたスイッチングレギュレータを制御するためのスイッチングレギュレータ制御回路であって、

前記スイッチの導通を制御するための制御信号を生成するように構成されており、基準信号に応答する第1の入力と、前記安定化出力に比例するフィードバック信号に応答する第2の入力と、前記制御信号が提供される出力とを有する回路であって、前記基準信号は電流源及び電流シンクに結合される、回路と、

前記回路の前記出力において前記制御信号を受け取るように結合され、前記L E D負荷を調光するためにP W M信号に応答して前記制御信号を前記スイッチに選択的に結合するように構成された論理回路であって、前記電流源及び前記電流シンクは前記P W M信号によって制御され、前記P W M信号は外部デジタル信号の遅延バージョンである、論理回路と、

を備えるスイッチングレギュレータ制御回路。