

Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) **EP 0 747 849 A1**

(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:
11.12.1996 Patentblatt 1996/50

(51) Int. Cl.⁶: **G06G 7/186**

(21) Anmeldenummer: **96103748.8**

(22) Anmeldetag: **09.03.1996**

(84) Benannte Vertragsstaaten:
AT CH DE GB LI

(30) Priorität: **07.06.1995 CH 1662/95**

(71) Anmelder: **Landis & Gyr Technology Innovation AG**
6301 Zug (CH)

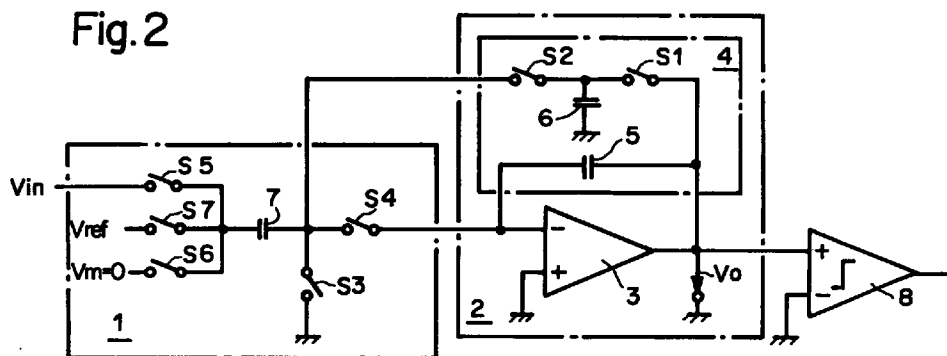
(72) Erfinder: **Schaller, Michel**
6340 Baar (CH)

(54) **SC-Integrator mit umschaltbarer Polarität**

(57) Der SC-Integrator enthält einen Verstärker (3), der mit einem Schaltungsnetzwerk (4) beschaltet ist, durch welches ein Ausgang des Verstärkers (3) über einen Integrationskondensator (5) mit einem invertierenden Eingang des Verstärkers (3) verbunden ist und in dem ein erster Anschluss eines Speicherkondensators (6) an Masse liegt, dessen zweiter Anschluss über einen ersten Schalter (S1) mit dem Ausgang des Verstärkers (3) und andererseits über einen zweiten Schalter (S2) unmittelbar mit einem ersten Anschluss eines Schaltungskondensators (7) verbunden ist, welcher Anschluss ausserdem mittels eines dritten und vierten

Schalters (S3, S4) mit der Masse bzw. mit dem invertierenden Eingang des Verstärkers (3) verbunden ist. Ein zweiter Anschluss des Schaltungskondensators (7) ist mittels eines fünften Schalters (S5) mit der Eingangsspannung (V_{in}), mittels eines sechsten Schalters (S6) mit Masse und mittels eines siebten Schalters (S7) mit einer Referenzspannung (V_{ref}) verbunden. Der Integrator benötigt einen Speicherkondensator (6) mit niedrigem Kapazitätswert, der somit platzsparend und billiger in einer integrierten Schaltung, z. B. mittels CMOS-Technologie, herstellbar ist.

Fig.2



EP 0 747 849 A1

Beschreibung

Die Erfindung bezieht sich auf einen SC- Integrator mit umschaltbarer Polarität gemäss dem Oberbegriff des Anspruchs 1. Ein SC- Integrator (Switched Capacity Integrator) ist bekanntlich ein Integrator mit geschalteten Kapazi-
täten.

Ein solcher SC-Integrator wird vorzugsweise in Sigma-Delta-Modulatoren verwendet, die z. B. teil von Analog/Digital-Wandlern sind, die in Elektrizitätszählern benutzt werden, um analoge Mess-Signale, wie z. B. eine Netzspannung und ein dazugehöriger elektrischer Strom, oder deren Produkt, wie z. B. ein zum betreffenden Strom gehörige elektrische Leistung, in Digitalwerte umzuwandeln.

Ein SC-Integrator der eingangs genannten Art ist aus der EP 0 607 712 A1 bekannt (siehe dort Fig. 5 mit zugehöriger Beschreibung) und in der Fig. 1 dargestellt. Er benötigt zur Umpolung einer im Integrator gespeicherten Integrationsspannung einen Speicherkondensator, dessen Kapazitätswert relativ gross ist, nämlich doppelt so gross wie derjenige eines im Integrator enthaltenen Integrationskondensators.

Der Erfindung liegt die Aufgabe zugrunde, den bekannten SC-Integrator so zu verbessern, dass er, unter Beibehaltung von dessen Vorteilen, einen Speicherkondensator benötigt, dessen Kapazitätswert bedeutend niedriger ist und somit platzsparend und billiger in einer integrierten Schaltung, z. B. mittels CMOS-Technologie, herstellbar ist.

Die genannte Aufgabe wird erfindungsgemäss durch die im Kennzeichen des Anspruchs 1 angegebenen Merkmale gelöst. Vorteilhafte Ausgestaltungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und werden im folgenden näher beschrieben.

Es zeigen:

- Fig. 1 ein Schaltbild des bekannten SC-Integrators,
- Fig. 2 ein Schaltbild einer ersten Variante eines erfindungsgemässen SC-Integrators,
- Fig. 3 ein Schaltbild einer zweiten Variante des erfindungsgemässen SC-Integrators und
- Fig. 4 ein Schaltbild einer dritten Variante des erfindungsgemässen SC-Integrators.

Der in der Fig. 1 dargestellte bekannte und mittels geschalteter Kapazitäten aufgebaute SC-Integrator ist mit mindestens einer Schalteranordnung 1 und einer Integrations-Anordnung 2 versehen, die einen Verstärker 3 enthält, welcher mit mindestens einem Schaltungsnetzwerk 4 beschaltet ist, durch welches ein nichtinvertierender Ausgang des Verstärkers 3 über einen Integrationskondensator 5 mit einem invertierenden Eingang des Verstärkers 3 verbunden ist und in dem ein erster Anschluss eines Speicherkondensators 6 an Masse liegt, dessen zweiter Anschluss einerseits über einen ersten Schalter S1 mit dem nichtinvertierenden Ausgang des Verstärkers 3 und andererseits über einen zweiten Schalter S2 mit der Schalteranordnung 1 verbunden ist. Die letztere enthält ihrerseits einen Schaltungskondensator 7, dessen erster Anschluss mittels eines dritten und vierten Schalters S3 und S4 mit der Masse bzw. mit dem invertierenden Eingang des Verstärkers 3 verbunden ist, während sein zweiter Anschluss mittels eines fünften Schalters S5 mit der Eingangsspannung V_{in} und mittels eines sechsten Schalters S6 mit einem weiteren Spannungspotential V_m verbunden ist, welches im bekannten SC-Integrator gleich dem Massepotential ist. Ausserdem ist dort in der Schalteranordnung 1 eine Verbindung vom zweiten Anschluss des Schaltungskondensators 7 über einen siebten Schalter S7 zu einer Referenzspannung V_{ref} vorhanden. Der Kapazitätswert C_s des Speicherkondensators 6 muss im bekannten Integrator doppelt so gross sein wie der Kapazitätswert C_i des Integrationskondensators 5. Der Verstärker 3 ist vorzugsweise ein Operationsverstärker, dessen nichtinvertierender Eingang an Masse liegt. Sein nichtinvertierender Ausgang ist mit einem nichtinvertierenden Eingang eines Komparators 8 verbunden, dessen invertierender Eingang an Masse liegt. Jedesmal wenn eine Ausgangsspannung V_o des Verstärkers 3 einen Wert Null überschreitet, erscheint am Ausgang des Komparators 8 ein Logikwert "1", der über eine nicht dargestellte Steuerschaltung und die Schalter die Polarität der Referenzspannung V_{ref} invertiert, so dass die Ausgangsspannung V_o wieder abnimmt und der Logikwert "1" am Ausgang des Komparators 8 wieder verschwindet, sobald die Ausgangsspannung V_o den Wert Null unterschreitet.

Im SC-Integrator wird jeweils die Integration der algebraischen Summe $V_{in} + V_{ref}$ der Eingangsspannung V_{in} und der Referenzspannung V_{ref} durchgeführt, die beide sowohl positiv als auch negativ sein können, so dass total vier Kombinationen $+/+$, $-/-$, $+/-$ und $-/+$ möglich sind. Dabei werden zeitlich hintereinander während einer Abtastperiode des Integrators die Eingangsspannung $+V_{in}$ bzw. $-V_{in}$ integriert und während einer anderen Abtastperiode die Referenzspannung $+V_{ref}$ bzw. $-V_{ref}$ integriert. Sind die beiden Schalter S5 und S4 geschlossen, arbeitet der Verstärker 3, der in diesem Fall als invertierender Verstärker geschaltet ist, als invertierender Integrator und seine Ausgangsspannung V_o ist dann bei offenen Schaltern S1 und S2 die integrierte $-V_{in}$ -Spannung. Die Integration der $+V_{in}$ -Spannung geschieht ihrerseits in zwei Phasen. In einer ersten dieser Phasen wird der Schaltungskondensator 7 während einer Abtastperiode über die geschlossenen Schalter S5 und S3 mit der Eingangsspannung V_{in} geladen, was ohne Einfluss auf den Verstärker 3 ist, da der Schalter S4 nicht geschlossen ist. Ausserdem sind die Schalter S6 und S7 während dieser Phase offen. In einer nachfolgenden Phase sind die beiden Schalter S5 und S3 offen und die beiden Schalter S4

und S6 geschlossen, was zur Folge hat, dass einerseits die Polarität der über den Schaltungskondensator 7 vorhandenen Spannung V_{in} invertiert und andererseits diese invertierte Spannung im als invertierenden Integrator arbeitenden Verstärker 3 nochmals invertiert wird, so dass am Ausgang des letzteren eine nichtinvertierte Integrationsspannung erscheint. Das gleiche geschieht während weiteren Abtastperioden ebenfalls mit der Referenzspannung V_{ref} mit dem Unterschied, dass anstelle des Schalters S5 der Schalter S7 betätigt wird. Wenn die Polarität der Signalverarbeitung gewechselt wird, hat die Ausgangsspannung V_o des Integrators im Umschalt Augenblick ein verkehrtes Vorzeichen, welches somit nach dem Umschalten invertiert werden muss, soll die Integration korrekt erfolgen. Dies geschieht, wieder in zwei Phasen, mittels des Speicherkondensators 6 und der beiden Schalter S1 und S2. In einer ersten dieser Phasen lädt die Ausgangsspannung V_o des Verstärkers 3, die gleichzeitig die Spannung über den Integrationskondensator 5 ist, bei offenem Schalter S2 über den geschlossenen Schalter S1 den Speicherkondensator 6 mit einer Ladung $C_s \cdot V_o$, welche dann in der nächsten Phase mit umgekehrter Polarität bei offenem Schalter S1 über den geschlossenen Schalter S2 in den Integrationskondensator C_i umgeladen wird, so dass dessen Ladung total gleich $C_i \cdot V_o - C_s \cdot V_o = V_o (C_i - 2C_s)$ ist, wenn $C_s = 2C_i$. Die über den Integrationskondensator 5 anstehende Spannung hat somit, wie beabsichtigt, ihre Polarität geändert und damit ihren Wert von $+V_o$ nach $-V_o$ gewechselt. Dies alles ist für den bekannten Integrator an sich bekannt und ausführlich in der EP 0 607 712 A1 beschrieben. Der Speicherkondensator 6 muss somit einen relativ grossen Kapazitätswert C_s besitzen, der doppelt so gross ist wie derjenige des Integrationskondensators 5. Er benötigt somit in einer integrierten Schaltung relativ viel Platz und verteuert damit die letztere.

Die nachfolgend beschriebenen erfindungsgemässen SC-Integratoren arbeiten prinzipiell ähnlich wie der bekannte SC-Integrator. Sie benötigen jedoch einen bedeutend niedrigeren Kapazitätswert C_s des Speicherkondensators 6, der somit platzsparend und billiger in einer integrierten Schaltung, z. B. mittels der CMOS-Technologie, herstellbar ist.

Die in der Fig. 2 dargestellte erste Variante des erfindungsgemässen SC-Integrators ist ähnlich aufgebaut wie der in der Fig. 1 dargestellte bekannte SC-Integrator mit dem Unterschied, dass der zweite Anschluss des Speicherkondensators 6 über den zweiten Schalter S2 unmittelbar mit dem ersten Anschluss des Schaltungskondensators 7 verbunden ist. Insbesondere ist auch in der ersten Variante die Verbindung über den siebten Schalter S7 zwischen der Referenzspannung V_{ref} und dem zweiten Anschluss des Schaltungskondensators 7 vorhanden und das weitere Spannungspotential V_m gleich dem Massepotential. In der ersten Variante ist die Summe $C_f + C_s$ eines Kapazitätswertes C_f des Schaltungskondensators 7 und eines Kapazitätswertes C_s des Speicherkondensators 6 gleich dem doppelten Kapazitätswert $2C_i$ des Integrationskondensators 5. Es gilt somit $C_s = 2C_i - C_f$, d. h. C_s ist in der ersten Variante bedeutend kleiner als der Wert $2C_i$, der im bekannten Integrator erforderlich ist. Dies resultiert aus der Tatsache, dass der Speicherkondensator 6 über den Schalter S2 unmittelbar mit dem Schaltungskondensator 7 verbunden ist. Im Umschalt Augenblick lädt somit die über den Integrationskondensator 5 anstehende Spannung V_o über die beiden geschlossenen Schalter S1 und S2 bei offenem Schalter S4 die beiden Kondensatoren 6 und 7, die mittels der geschlossenen Schalter S2 und S6 parallelgeschaltet sind. In ihnen wird somit während einer ersten Phase eine Ladung $(C_s + C_f) \cdot V_o$ geladen, die in der nächsten Phase mit umgekehrter Polarität in den Integrationskondensator 5 umgeladen wird, so dass die total dort geladene Ladung gleich

$$C_i \cdot V_o - (C_s + C_f) \cdot V_o = V_o \cdot (C_i - 2C_i) = -V_o \cdot C_i$$

ist, wenn $C_s + C_f = 2C_i$. Die Spannung über den Integrationskondensator 5 wird somit im Umschalt Augenblick umgepolt und von $+V_o$ in $-V_o$ umgewandelt, was diesmal jedoch einen kleineren Speicherkondensator C_s erfordert.

In der ersten Variante besteht jede Integrationsperiode aus zwei zeitgestaffelten Teilintegrationen, wobei in der ersten die Eingangsspannung V_{in} und in der zweiten die Referenzspannung V_{ref} jeweils positiv oder negativ integriert wird. Die Anzahl Teilintegrationen pro Integrationsperiode kann mittels der nachfolgend beschriebenen zweiten oder dritten Variante auf eine Teilintegration pro Integrationsperiode reduziert werden, d. h. die Eingangsspannung V_{in} und die Referenzspannung V_{ref} werden gleichzeitig integriert, so dass die benötigte Geschwindigkeit des Verstärkers 3 in diesen beiden Varianten kleiner ist als diejenige in der ersten Variante.

Die in der Fig. 3 dargestellte zweite Variante des erfindungsgemässen SC-Integrators ist ähnlich aufgebaut wie die erste Variante. Insbesondere ist das weitere Spannungspotential V_m wieder das Massepotential. Die Schalteranordnung 1 enthält jedoch einen weiteren Schalter S8 und einen weiteren Schaltungskondensator 9. Dabei sind die ersten Anschlüsse der beiden Schaltungskondensatoren 7 und 9 miteinander verbunden und ein zweiter Anschluss des weiteren Schaltungskondensators 9 ist über den weiteren Schalter S8 mit der Masse verbunden. Die Verbindung über den siebten Schalter S7 ist diesmal zwischen der Referenzspannung V_{ref} und dem zweiten Anschluss des weiteren Schaltungskondensators 9 vorhanden. Die Summe $C_f + C_{f1} + C_s$ von Kapazitätswerten C_f und C_{f1} der beiden Schaltungskondensatoren 7 und 9 sowie des Kapazitätswertes C_s des Speicherkondensators 6 ist in der zweiten Variante gleich dem doppelten Kapazitätswert $2C_i$ des Integrationskondensators 5. In der zweiten Variante wird somit je ein getrennter Schaltungskondensator 7 bzw. 9 für die Eingangsspannung V_{in} und für die Referenzspannung V_{ref} verwendet. Die Kapazitätswerte C_f und C_{f1} der beiden Schaltungskondensatoren 7 und 9 sind vorzugsweise gleich gross. In der zweiten Variante sind die drei Kondensatoren 6, 7 und 9 parallelgeschaltet, wenn die Schalter S2, S6 und S8 geschlossen

sind. Im Umschalt Augenblick lädt die über den Integrationskondensator 5 anstehende Spannung V_o über die beiden geschlossenen Schalter S1 und S2 bei offenem Schalter S4 die drei Kondensatoren 6, 7 und 9. In ihnen wird somit während einer ersten Phase eine Ladung $(C_s + C_f + C_{f1}) \cdot V_o$ geladen, die in der nächsten Phase mit umgekehrter Polarität in den Integrationskondensator 5 umgeladen wird, so dass die total dort geladene Ladung gleich

$$C_i \cdot V_o - (C_s + C_f + C_{f1}) \cdot V_o = V_o \cdot (C_i - 2C_i) = -V_o \cdot C_i$$

ist, mit $C_s + C_f + C_{f1} = 2C_i$. Die Spannung über den Integrationskondensator 5 wird somit im Umschalt Augenblick umgepolt und von $+V_o$ in $-V_o$ umgewandelt, was diesmal einen kleinen Speicherkondensator

$C_s = 2C_i - C_f - C_{f1} = 2C_i - 2C_f$ erfordert, mit $C_f = C_{f1}$.

Die in der Fig. 4 dargestellte dritte Variante des erfindungsgemässen SC-Integrators ist ähnlich aufgebaut wie die erste Variante. Insbesondere ist in die erste Schalteranordnung 1 die Verbindung über den siebten Schalter S7 wieder zwischen der Referenzspannung V_{ref} und dem zweiten Anschluss des Schaltungskondensators 7 vorhanden.

Im Vergleich zur ersten Variante ist die dritte Variante wie folgt unterschiedlich: Das weitere Spannungspotential V_m ist diesmal die mit umgekehrter Polarität versehene Referenzspannung $-V_{ref}$. In der ersten Schalteranordnung 1 ist ausserdem der zweite Anschluss des Schaltungskondensators 7 zusätzlich noch mittels eines weiteren Schalters S9 mit der mit umgekehrter Polarität versehenen Eingangsspannung $-V_{in}$ verbunden. Der Verstärker 3 weist einen Gegentakt-Ausgang auf und sein nichtinvertierender Eingang liegt nicht mehr an Masse. Zusätzlich zu dem in der ersten Variante erwähnten ersten Schaltungsnetzwerk 4 und zu der dort erwähnten ersten Schalteranordnung 1 ist der Verstärker 3 noch mit einem zweiten Schaltungsnetzwerk 4a und einer zweiten Schalteranordnung 1a beschaltet, die beide unter sich und mit dem Verstärker 3 ähnlich verbunden sind wie die beiden ersteren unter sich und mit dem Verstärker 3 verbunden sind mit dem Unterschied, dass der invertierende Eingang des Verstärkers 3 durch dessen nichtinvertierenden Eingang und der nichtinvertierende Ausgang des Verstärkers 3 durch dessen invertierenden Ausgang ersetzt ist. Die beiden Schaltungsnetzwerke 4 und 4a sowie die beiden Schalteranordnungen 1 und 1a sind jeweils identisch aufgebaut. Die Schalter S1 bis S7 und S9 sind in den beiden Schaltungsnetzwerken 4 und 4a bzw. in den beiden Schalteranordnungen 1 und 1a jeweils so angesteuert, dass gleichnamige Schalter im Betrieb gleichzeitig geschaltet werden. Die an gleichnamigen, d. h. gleichnumerierte Schaltern S5, S6, S7 und S9 angeschlossenen Spannungen V_{in} , $-V_{ref}$, V_{ref} und $-V_{in}$ bzw. $-V_{in}$, V_{ref} , $-V_{ref}$ und V_{in} sind in den beiden Schalteranordnungen 1 und 1a gleich gross und von umgekehrter Polarität. Der invertierende Ausgang des Verstärkers 3 ist mit dem invertierenden Eingang des Komparators 8 verbunden, welcher Eingang somit nicht mehr an Masse liegt. Die Summe $C_f + C_s$ der Kapazitätswerte C_f und C_s des Schaltungskondensators 7 der ersten bzw. zweiten Schalteranordnung 1 bzw. 1a und des Speicherkondensators 6 des ersten bzw. zweiten Schaltungsnetzwerkes 4 bzw. 4a ist jeweils gleich dem doppelten Kapazitätswert $2C_i$ des Integrationskondensators 5 des betreffenden ersten bzw. zweiten Schaltungsnetzwerkes 4 bzw. 4a. Der Integrator der dritten Variante arbeitet als differentieller Integrator mit differentiellen Eingangs- und Referenzspannungen, was eine gleichzeitige Integration dieser beiden Spannungen erlaubt. Ansonsten gilt wieder die Gleichung $C_s + C_f = 2C_i$ der ersten Variante. Auf ähnliche Weise kann auch die zweite Variante nach Fig. 3 als differentielle Lösung aufgebaut werden.

Patentansprüche

1. SC-Integrator mit umschaltbarer Polarität und mit mindestens einer ersten Schalteranordnung (1) und einer Integrations-Anordnung (2), die einen Verstärker (3) enthält, welcher mit mindestens einem ersten Schaltungsnetzwerk (4) beschaltet ist, durch welches ein nichtinvertierender Ausgang des Verstärkers (3) über einen Integrationskondensator (5) mit einem invertierenden Eingang des Verstärkers (3) verbunden ist und in dem ein erster Anschluss eines Speicherkondensators (6) an Masse liegt, dessen zweiter Anschluss einerseits über einen ersten Schalter (S1) mit dem nichtinvertierenden Ausgang des Verstärkers (3) und andererseits über einen zweiten Schalter (S2) mit der ersten Schalteranordnung (1) verbunden ist, die ihrerseits einen Schaltungskondensator (7) enthält, dessen erster Anschluss mittels eines dritten und vierten Schalters (S3, S4) mit der Masse beziehungsweise mit dem invertierenden Eingang des Verstärkers (3) verbunden ist, während sein zweiter Anschluss mittels eines fünften Schalters (S5) mit der Eingangsspannung (V_{in}) und mittels eines sechsten Schalters (S6) mit einem weiteren Spannungspotential (V_m) verbunden ist und ausserdem in der ersten Schalteranordnung (1) eine Verbindung über einen siebten Schalter (S7) zu einer Referenzspannung (V_{ref}) vorhanden ist, dadurch gekennzeichnet, dass der zweite Anschluss des Speicherkondensators (6) über den zweiten Schalter (S2) unmittelbar mit dem ersten Anschluss des Schaltungskondensators (7) verbunden ist.
2. SC-Integrator nach Anspruch 1, in dem die Verbindung über den siebten Schalter (S7) zwischen der Referenzspannung (V_{ref}) und dem zweiten Anschluss des Schaltungskondensators (7) vorhanden ist und in dem das weitere Spannungspotential (V_m) ein Massepotential ist, dadurch gekennzeichnet, dass die Summe ($C_f + C_s$) der Kapazitätswerte (C_f , C_s) des Schaltungskondensators (7) und des Speicherkondensators (6) gleich dem doppelten

Kapazitätswert ($2C_i$) des Integrationskondensators (5) ist.

3. SC-Integrator nach Anspruch 1, in dem das weitere Spannungspotential (V_m) ein Massepotential ist, dadurch gekennzeichnet, dass die erste Schalteranordnung (1) einen weiteren Schalter (S8) und einen weiteren Schaltungskondensator (9) enthält, wobei die ersten Anschlüsse der beiden Schaltungskondensatoren (7, 9) miteinander verbunden sind und ein zweiter Anschluss des weiteren Schaltungskondensators (9) über den weiteren Schalter (S8) mit der Masse verbunden ist, dass die Verbindung über den siebten Schalter (S7) zwischen der Referenzspannung (V_{ref}) und dem zweiten Anschluss des weiteren Schaltungskondensators (9) vorhanden ist und dass die Summe ($C_f + C_{f1} + C_s$) der Kapazitätswerte (C_f , C_{f1} , C_s) der beiden Schaltungskondensatoren (7, 9) sowie des Speicherkondensators (6) gleich dem doppelten Kapazitätswert ($2C_i$) des Integrationskondensators (5) ist.
4. SC-Integrator nach Anspruch 3, dadurch gekennzeichnet, dass die Kapazitätswerte (C_f , C_{f1}) der beiden Schaltungskondensatoren (7, 9) gleich gross sind.
5. SC-Integrator nach Anspruch 1, dadurch gekennzeichnet, dass der Verstärker (3) einen Gegentakt-Ausgang aufweist, dass zusätzlich zum ersten Schaltungsnetzwerk (4) und zur ersten Schalteranordnung (1) der Verstärker (3) noch mit einem zweiten Schaltungsnetzwerk (4a) und einer zweiten Schalteranordnung (1a) beschaltet ist, die beide unter sich und mit dem Verstärker (3) ähnlich verbunden sind wie die beiden ersteren unter sich und mit dem Verstärker (3) verbunden sind mit dem Unterschied, dass der invertierende Eingang des Verstärkers (3) durch dessen nichtinvertierenden Eingang und der nichtinvertierende Ausgang des Verstärkers (3) durch dessen invertierenden Ausgang ersetzt ist.
6. SC-Integrator nach Anspruch 5, in dem in der ersten Schalteranordnung (1) die Verbindung über den siebten Schalter (S7) zwischen der Referenzspannung (V_{ref}) und dem zweiten Anschluss des Schaltungskondensators (7) vorhanden ist, dadurch gekennzeichnet, dass die beiden Schaltungsnetzwerke (4, 4a) und die beiden Schalteranordnungen (1, 1a) jeweils identisch aufgebaut sind, dass jeweils in der ersten Schalteranordnung (1) das weitere Spannungspotential (V_m) die mit umgekehrter Polarität versehene Referenzspannung ($-V_{ref}$) ist und der zweite Anschluss des Schaltungskondensators (7) zusätzlich noch mittels eines weiteren Schalters (S9) mit der mit umgekehrter Polarität versehenen Eingangsspannung ($-V_{in}$) verbunden ist, dass die Schalter (S1 bis S7, S9) in den beiden Schaltungsnetzwerken (4, 4a) und in den beiden Schalteranordnungen (1, 1a) jeweils so angesteuert sind, dass gleichnamige Schalter im Betrieb gleichzeitig geschaltet werden, dass die an gleichnamigen Schaltern (S5, S6, S7, S9) angeschlossenen Spannungen (V_{in} , $-V_{ref}$, V_{ref} , $-V_{in}$ bzw. $-V_{in}$, V_{ref} , $-V_{ref}$, V_{in}) in den beiden Schalteranordnungen (1, 1a) gleich gross und von umgekehrter Polarität sind und dass jeweils die Summe ($C_f + C_s$) des Kapazitätswertes (C_f) des Schaltungskondensators (7) der ersten beziehungsweise zweiten Schalteranordnung (1, 1a) und des Kapazitätswertes (C_s) des Speicherkondensators (6) des ersten beziehungsweise zweiten Schaltungsnetzwerkes (4, 4a) gleich dem doppelten Kapazitätswert ($2C_i$) des Integrationskondensators (5) des betreffenden ersten beziehungsweise zweiten Schaltungsnetzwerkes (4, 4a) ist.

Fig. 1

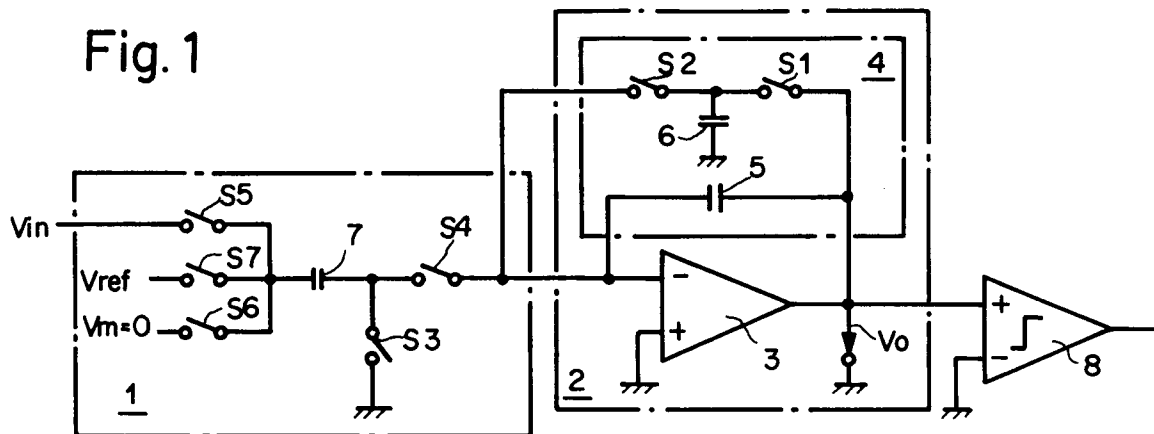


Fig. 2

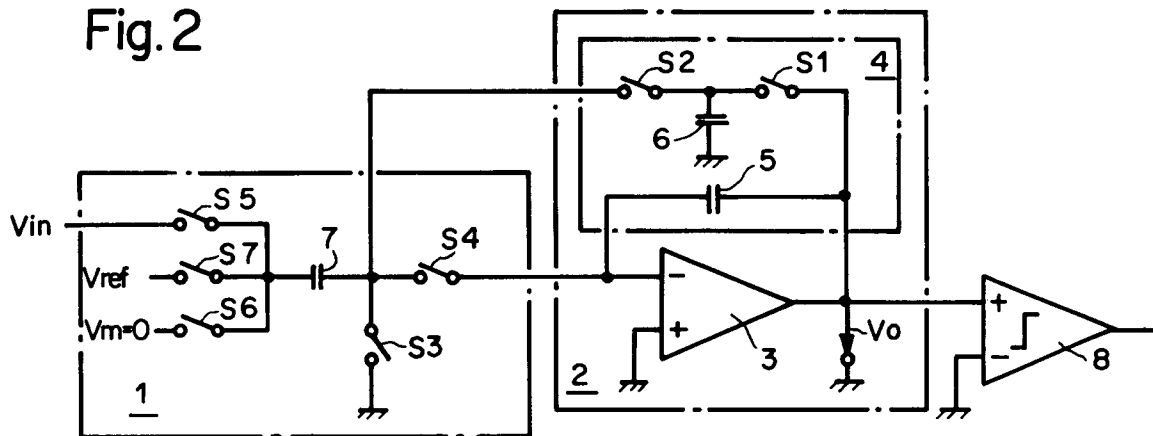


Fig. 3

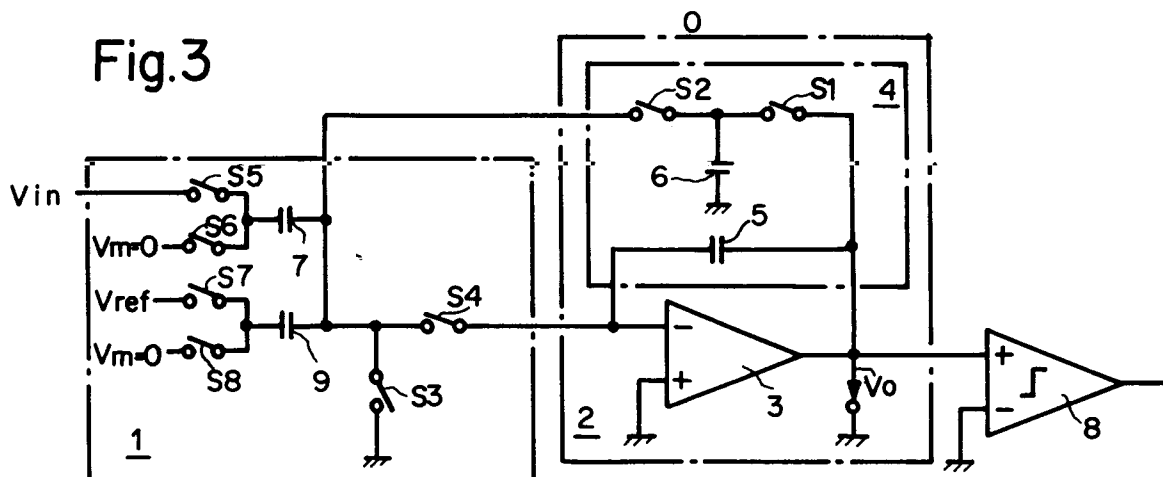
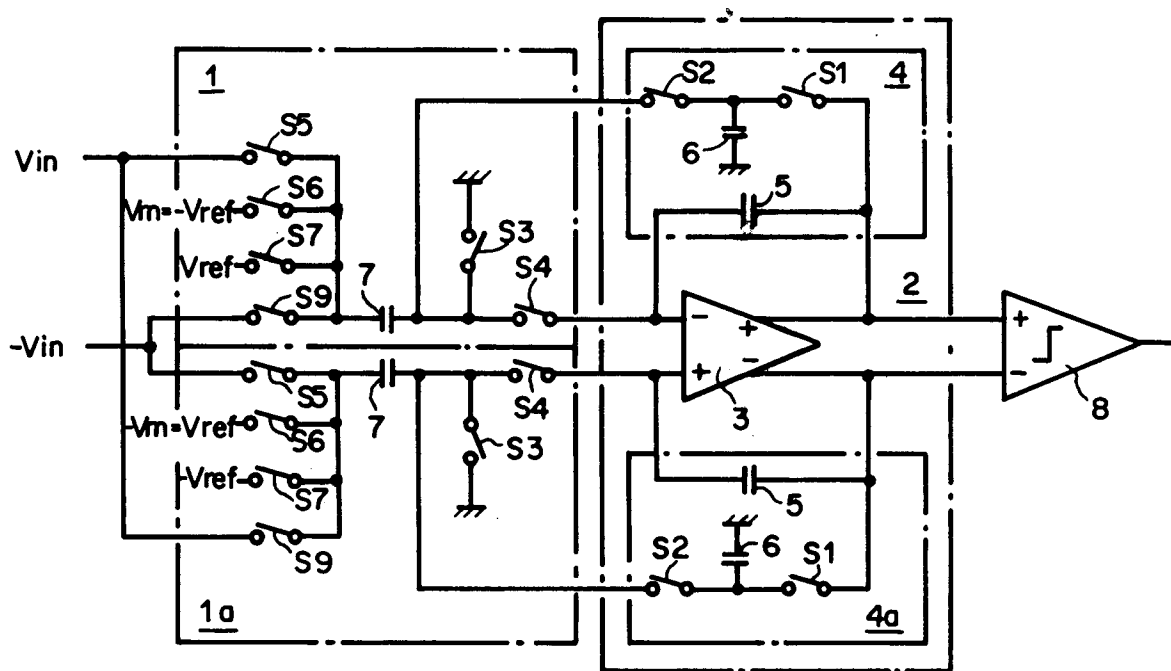


Fig. 4





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 96 10 3748

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.6)
D,A	EP-A-0 607 712 (SCHLUMBERGER IND SA) 27.Juli 1994 * das ganze Dokument *	1-4	G06G7/186
A	WO-A-89 02192 (UNIV MELBOURNE) 9.März 1989 * Zusammenfassung; Abbildung 3 *	1	
A	PROCEEDINGS OF THE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, PORTLAND, MAY 8 - 11, 1989, Bd. 3 OF 3, 8.Mai 1989, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, Seiten 1712-1715, XP000131392 CHANG JOU I ET AL: "THE CHARACTERISTIC COMPARISON OF FULLY DIFFERENTIAL SWITCHED CAPACITOR BIQUADS" * Abbildungen 1-4 *	5,6	
			RECHERCHIERTE SACHGEBIETE (Int.Cl.6)
			G06G
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenart DEN HAAG		Abschlußdatum der Recherche 7.Juni 1996	Prüfer Nielsen, O
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patendokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			

EPO FORM 1503 03.82 (PM0303)