(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 118614163 A
(43)申请公布日 2024.09.06

(21)申请号 202280090492.0
(22)申请日 2022.12.16
(30)优先权数据
63/265,770 2021.12.20 US
(85)PCT国际申请进入国家阶段日
2024.07.30
(86)PCT国际申请的申请数据
PCT/US2022/081858 2022.12.16
(87)PCT国际申请的公布数据
WO2023/122510 EN 2023.06.29
(71)申请人 美商艾德亚半导体接合科技有限公司
地址 美国加利福尼亚州
(72)发明人 R·卡特卡尔 B·哈巴
(74)专利代理机构 北京市金杜律师事务所 11256
专利代理师 李兴斌
(51)Int.Cl.
H10N 10/10(2006.01)
H10N 10/80(2006.01)
H01L 23/38(2006.01)
H01L 23/40(2006.01)

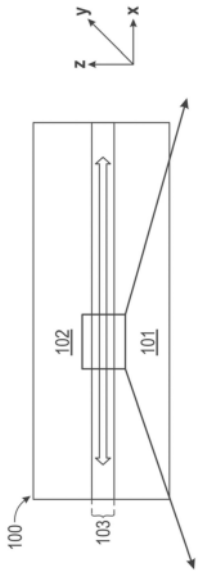
权利要求书5页 说明书10页 附图12页

(54)发明名称

微电子中的热电冷却

(57)摘要

在一些方面,所公开的技术提供了可以有效散热和管理热点的微电子器件。在一些实施例中,所公开的微电子器件可以包括在第一方向上具有厚度的衬底和布置在衬底中或衬底上的至少一个热电单元。热电单元可以被配置为沿着与第一方向正交的第二横向方向传递热量。



CN 118614163 A

1.一种微电子器件,包括:

在第一方向上具有厚度的衬底;以及

被布置在所述衬底中的至少一个热电单元;

其中所述热电单元被配置为沿着与所述第一方向正交的第二横向方向传递热量。

2.根据权利要求1所述的微电子器件,其中所述至少一个热电单元被布置在所述衬底中。

3.根据权利要求1所述的微电子器件,其中所述衬底被直接结合到半导体元件。

4.根据权利要求1所述的微电子器件,其中所述衬底包括被配置用于直接混合结合的表面。

5.根据权利要求2所述的微电子器件,其中所述衬底进一步包括被配置用于直接混合结合的相对表面。

6.根据权利要求1所述的微电子器件,进一步包括被布置在所述衬底中的至少一个附加热电单元,所述至少一个附加热电单元被配置为沿着所述第二方向传递热量。

7.根据权利要求6所述的微电子器件,进一步包括导热板,所述导热板被布置在所述至少一个热电单元与所述至少一个附加热电单元之间。

8.根据权利要求7所述的微电子器件,其中所述导热板是电绝缘的。

9.根据权利要求1所述的微电子器件,进一步包括被布置在所述衬底中的至少一个附加热电单元,所述至少一个附加热电单元被配置为沿着与所述第二方向和所述第一方向不平行的第三方向传递热量。

10.根据权利要求9所述的微电子器件,进一步包括导热板,所述导热板被布置在所述至少一个热电单元与所述至少一个附加热电单元之间。

11.根据权利要求10所述的微电子器件,其中所述导热板是电绝缘的。

12.根据权利要求1所述的微电子器件,进一步包括被布置在所述衬底中的至少一个附加热电单元,所述至少一个附加热电单元被配置为沿着所述第一方向传递热量。

13.根据权利要求12所述的微电子器件,进一步包括导热板,所述导热板被布置在所述至少一个热电单元与所述至少一个附加热电单元之间。

14.根据权利要求13所述的微电子器件,其中所述导热板是电绝缘的。

15.根据权利要求1所述的微电子器件,其中所述厚度不超过100微米。

16.根据权利要求1所述的微电子器件,其中所述热电单元进一步被配置为沿着所述第一方向传递热量。

17.根据权利要求16所述的微电子器件,其中所述热电单元与电接触对相关联,所述电接触对被配置为沿着所述热电单元中的所述第一方向和/或所述第二方向二者驱动电流。

18.根据权利要求16所述的微电子器件,其中所述热电单元与两个电接触对相关联,每个电接触对被配置为沿着所述热电单元中的所述第一方向和所述第二方向中的一个方向驱动电流。

19.一种微电子器件,包括:

在第一方向上具有厚度的衬底;以及

被布置在所述衬底中的至少一个热电单元;

其中所述热电单元被配置为在与所述第一方向正交的平面中径向地传递热量。

20.根据权利要求19所述的微电子器件,其中所述至少一个热电单元被布置在所述衬底中。

21.根据权利要求19所述的微电子器件,其中所述衬底被直接结合到半导体元件。

22.根据权利要求19所述的微电子器件,其中所述衬底包括被配置用于直接混合结合的表面。

23.根据权利要求22所述的微电子器件,其中所述衬底进一步包括被配置用于直接混合结合的相对表面。

24.根据权利要求19所述的微电子器件,其中所述厚度不超过100微米。

25.根据权利要求19所述的微电子器件,进一步包括被布置在所述衬底中的至少一个附加热电单元,所述至少一个附加热电单元被配置为沿着所述第一方向、沿着与所述第一方向正交的第二方向、或沿着与所述第二方向和所述第一方向不平行的第三方向传递热量。

26.根据权利要求25所述的微电子器件,进一步包括导热结构,所述导热结构被布置在所述至少一个热电单元与所述至少一个附加热电单元之间。

27.根据权利要求26所述的微电子器件,其中所述导热结构是电绝缘的。

28.一种微电子器件,包括:

下部半导体元件;

衬底,被布置在所述半导体元件上,所述衬底在第一方向上具有厚度;以及

至少一个热电单元,所述至少一个热电单元被布置在所述衬底中或所述衬底上;

其中所述热电单元被配置为沿着与所述第一方向正交的至少第二方向横向地传递热量。

29.根据权利要求28所述的微电子器件,其中所述至少一个热电单元被布置在所述衬底中。

30.根据权利要求28所述的微电子器件,包括多个热电单元,所述多个热电单元被配置为沿着与所述第一方向正交的平面内的路径传递热量,所述路径包括所述平面内的至少一个转弯。

31.根据权利要求28所述的微电子器件,其中所述热电单元被配置为沿着所述第二方向双向地传递热量。

32.根据权利要求28所述的微电子器件,其中所述热电单元被配置为在与所述第一方向正交的平面中径向地传递热量。

33.根据权利要求28所述的微电子器件,其中所述热电单元被配置为沿着与所述第二方向和所述第一方向不平行的第三方向传递热量。

34.根据权利要求28所述的微电子器件,其中所述衬底在没有粘合剂的情况下被直接结合到所述半导体元件。

35.根据权利要求28所述的微电子器件,其中所述半导体元件包括硅、陶瓷、碳化硅、氮化镓或玻璃。

36.根据权利要求35所述的微电子器件,其中所述半导体元件没有有源电路装置。

37.根据权利要求28所述的微电子器件,其中所述半导体元件包括具有有源电路装置的集成器件管芯。

38.根据权利要求37所述的微电子器件,其中所述半导体元件与所述衬底之间的所述界面包括导体到导体的直接结合。

39.根据权利要求38所述的微电子器件,其中所述半导体元件与所述衬底之间的所述界面进一步包括非导体到非导体的直接结合。

40.根据权利要求28所述的微电子器件,进一步包括被布置在至少所述衬底之上的散热器。

41.根据权利要求40所述的微电子器件,其中在所述热电单元的操作期间,热量从所述衬底消散到所述散热器。

42.根据权利要求40所述的微电子器件,进一步包括被布置在所述衬底与所述散热器之间的导热元件。

43.根据权利要求42所述的微电子器件,其中所述导热元件没有有源电路装置。

44.根据权利要求42所述的微电子器件,其中所述导热元件包括硅或陶瓷。

45.根据权利要求42所述的微电子器件,其中所述衬底在没有粘合剂的情况下被直接结合到所述导热元件。

46.根据权利要求45所述的微电子器件,其中所述衬底与所述导热元件之间的所述界面包括介电到介电的直接结合。

47.根据权利要求42所述的微电子器件,其中在所述热电单元的操作期间,热量通过所述导热元件从所述衬底消散到所述散热器。

48.一种微电子器件,包括:

第一集成器件管芯;

衬底,所述衬底被布置在所述第一集成器件管芯上;

至少一个热电单元,所述至少一个热电单元被布置在所述衬底中或所述衬底上;以及

第二集成器件管芯,所述第二集成器件管芯被布置在所述衬底上;

其中所述热电单元从所述第一集成器件管芯和所述第二集成器件管芯中的至少一个集成器件管芯横向地传递热量。

49.根据权利要求48所述的微电子器件,其中所述至少一个热电单元被布置在所述衬底中。

50.根据权利要求48所述的微电子器件,其中所述衬底在第一方向上具有厚度,其中所述热电单元被配置为沿着与所述第一方向正交的至少第二方向传递热量。

51.根据权利要求48所述的微电子器件,其中所述热电单元与所述第一集成器件管芯中的贯穿衬底通孔电连接,使得所述热电单元由所述第一集成器件管芯控制。

52.根据权利要求48所述的微电子器件,其中所述衬底在没有粘合剂的情况下被直接结合到所述第一集成器件管芯。

53.根据权利要求48所述的微电子器件,其中所述第二集成器件管芯在没有粘合剂的情况下被直接结合到所述衬底。

54.根据权利要求48所述的微电子器件,进一步包括被布置在至少所述衬底之上的散热器。

55.根据权利要求54所述的微电子器件,进一步包括被布置在所述衬底与所述散热器之间的导热元件。

56.根据权利要求54所述的微电子器件,其中所述热电单元将热量从所述第一集成器件管芯和所述第二集成器件管芯横向地传递到热路径,所述热路径将热量竖直地传递到所述散热器。

57.根据权利要求48所述的微电子器件,进一步包括被布置在所述衬底上的第三集成器件管芯。

58.根据权利要求48所述的微电子器件,其中所述第二集成器件管芯或第三集成器件管芯电连接到所述至少一个热电单元。

59.根据权利要求48所述的微电子器件,其中所述第一集成器件管芯和所述第二集成器件管芯通过贯穿衬底通孔的方式来电连通。

60.一种微电子器件,包括:

半导体元件;

被布置在所述半导体元件上的衬底,所述衬底在第一方向上具有厚度;以及

被布置在所述衬底中的多个热电单元;

其中所述热电单元的第一部分被配置为沿着所述第一方向传递热量,并且所述热电单元的第二部分被配置为沿着与所述第一方向正交的第二方向横向地传递热量。

61.根据权利要求60所述的微电子器件,其中所述热电单元的所述第一部分被布置在所述热电单元的所述第二部分上。

62.根据权利要求60所述的微电子器件,其中所述热电单元的所述第一部分和所述第二部分二者均被布置在所述半导体元件上。

63.根据权利要求60所述的微电子器件,其中所述热电单元与所述半导体元件中的贯穿衬底通孔电连接。

64.根据权利要求60所述的微电子器件,其中所述衬底在没有粘合剂的情况下被直接结合到所述半导体元件。

65.根据权利要求60所述的微电子器件,其中所述热电单元与所述半导体元件中的贯穿衬底通孔电连接。

66.一种微电子器件,包括:

半导体元件;

被布置在所述半导体元件上的衬底;

被布置在所述衬底中的多个热电单元;以及

多个温度传感器,所述多个温度传感器被配置为检测所述半导体元件中的局部温度。

67.根据权利要求66所述的微电子器件,其中所述多个热电单元被配置为沿着与所述衬底的所述厚度的方向正交的平面内的路径传递热量,所述路径包括所述平面内的至少一个转弯。

68.根据权利要求66所述的微电子器件,其中所述热电单元被配置为将热量从局部热点中传递出去。

69.根据权利要求66所述的微电子器件,其中所述衬底在第一方向上具有厚度,其中所述热电单元被配置为沿着与所述第一方向正交的第二方向传递热量。

70.根据权利要求66所述的微电子器件,其中所述多个温度传感器被布置在所述半导体元件中或所述衬底中。

71.根据权利要求66所述的微电子器件,进一步包括多个电接触对,每个电接触对独立地控制所述多个热电单元的一部分。

72.根据权利要求66所述的微电子器件,其中所述热电单元由所述半导体元件、所述衬底或外部芯片致动。

73.一种微电子器件,包括:

半导体元件;

被布置在所述半导体元件上的衬底;以及

被布置在所述衬底中的多个热电单元,

其中所述衬底被配置为通过独立地控制所述多个热电单元的子组来对冷却所述半导体元件进行分区控制。

74.根据权利要求73所述的微电子器件,其中所述衬底在第一方向上具有厚度,其中所述热电单元被配置为沿着与所述第一方向正交的第二方向传递热量。

75.根据权利要求73所述的微电子器件,进一步包括被布置在所述半导体元件中或所述衬底中的多个温度传感器,其中每个温度传感器与电接触相关联,所述电接触用于致动所述热电单元的一部分。

76.根据权利要求73所述的微电子器件,进一步包括多个电接触对,每个电接触对独立地控制所述热电单元的一部分。

77.根据权利要求73所述的微电子器件,其中所述热电单元由所述半导体元件、所述衬底或外部芯片致动。

微电子中的热电冷却

[0001] 相关申请的交叉引用

[0002] 本申请要求于2021年12月20日提交的题为“THERMOELECTRIC COOLING IN MICROELECTRONICS(微电子中的热电冷却)”的美国临时申请号63/265,770的优先权,其内容通过引用全部并入本文。

技术领域

[0003] 本领域涉及微电子中的散热和热点管理。

背景技术

[0004] 随着电子组件的小型化和高密度集成,微电子中的热通量密度不断增加。微电子组件通常在低于某个额定温度的温度下操作,以确保最佳操作。如果微电子器件在操作期间生成的热量没有被充分地耗散、散布或提取,则微电子器件就不能可靠地操作,其性能可能会受到影响,甚至可能关机或烧坏。特别地,热耗散是高功率器件中的一个严重的问题,而这个问题随着芯片堆叠而恶化。

附图说明

[0005] 现在将参考以下附图描述具体实现,附图以示例而非限制的方式来提供。

[0006] 图1A、图1B和图1C示意性地图示了根据所公开技术的示例微电子系统。

[0007] 图2示意性地图示了根据所公开技术的另一示例微电子系统。

[0008] 图3A和图3B示意性地图示了根据所公开技术的一些实施例的替代热电单元。

[0009] 图4示意性地图示了根据所公开技术的又一个示例微电子器件的横截面视图。

[0010] 图5示意性地图示了根据所公开技术的又一个示例微电子器件的横截面视图。

[0011] 图6A、图6B、图6C、图6D和图8C示意性地图示了根据所公开技术的热电单元的各种布置。

[0012] 图7图示了根据所公开技术的用于控制热电单元的示例控制电路。

[0013] 图8A图示了示例芯片堆叠中的堆叠热电元件。图8B图示了另一示例芯片堆叠中的堆叠热电元件。

具体实施方式

[0014] 微电子元件(例如管芯/芯片)可以被彼此堆叠并且彼此结合以形成器件。具有芯片堆叠的器件中的热量很难耗散,尤其是当芯片变薄时。使用芯片连结方法(诸如粘合剂结合、倒装芯片互连等)可能使得朝向散热器的热耗散或传递以及器件中的最终提取变得不那么有效,因为粘合剂可能会减少或隔离热传递。此外,很难专门降低器件中的期望部分的温度。例如,当封装管芯堆叠时,通常由堆叠顶部处的散热器辅助热耗散,但是从下部管芯中提取热量是具有挑战性的。此外,考虑到典型的管芯或管芯堆叠的尺寸,与用于热提取目的的横向方向上的路径长度相比,竖直路径长度要短得多。然而,仅具有竖直热传递的实施

例会将热量困在底部或中间管芯中,这可能导致这些管芯变得非常热,从而有效地将堆叠实现限制在低功耗芯片上。因此,仍然需要改进微电子器件中的散热技术。

[0015] 提供了用于重新引导管芯堆叠中的热流的方法和结构,例如将热量从管芯上的中心位置重新引导出到管芯或管芯堆叠的外围,其中热量可以被提取出去到热耗散结构(例如散热器/热管),或者简单地将热量从一个位置(例如热点)重新引导到管芯上的另一个位置或将热点扩散到更宽的区域,或者用于将热量从下部管芯重新引导到散热器而不增加任何中间管芯的温度。在一些实施例中,所公开的微电子器件100可以包括热电元件103,其将热量引导到相对于管芯/芯片101或102的横向方向(如左右箭头所指示)上(即,沿着管芯的较大尺寸),如图1A中所图示。在一些实施例中,图1A中公开的微电子器件100可以利用具有多个级联热电单元(诸如图1B中所示的1030、1031和1032)的热电元件103来将热量从器件100中的下部管芯(例如101)横向传递到器件100的外围。例如,级联热电单元(诸如1030、1031和1032)可以被布置在衬底中(或衬底上)(未示出)。衬底可以具有沿着第一方向(例如z方向)的最小尺寸,其中最小尺寸可以包括衬底的厚度。在一些实施例中,级联热电单元(诸如1030、1031和1032)可以包括珀尔帖元件,该元件包括在衬底(诸如热电衬底(例如Bi_2Te_3))中形成的N掺杂区域或P掺杂区域,如2021年12月20日提交的题为"THERMOELECTRIC COOLING FOR DIE PACKAGES(用于管芯封装的热点冷却)"的美国临时申请号63/265,765所述,其内容通过引用全部并入本文。在一些实施例中,厚度不超过100微米,或者优选地不超过50微米。热电单元103可以被配置为沿着与第一方向正交的第二横向方向(例如x方向)传递热量。热电元件103可以帮助从器件100中移除热量并主动重新引导器件100内的热流,例如主动降低器件中某个芯片的温度或芯片中某个热点的温度。热电元件103可以包括珀尔帖元件,该元件包括在结点处连结在一起的具有不同珀尔帖系数的两种材料。当被供应电能(例如DC电流)时,由于流入和流出结点的珀尔帖热量不平衡,珀尔帖元件可以利用珀尔帖效应在两种不同材料的结点处产生净热通量。在一些实施例中,珀尔帖元件可以包括串联电连接的多对p型和n型半导体颗粒、元件或芯片(例如,热电单元1031中的p型半导体颗粒和n型半导体颗粒通过电连接1081的方式来连接),并且它们以热并联的方式连接,使得电荷载流子和热量可以全部在相同方向上流过颗粒。

[0016] 在一些实施例中,热电元件103不通过粘合剂或热界面材料(TIM)来与器件100的其他元件结合,这可能会干扰热传递。热电元件103反而可以直接结合到器件100中的另一个元件,从而改进热传递效率。例如,多个p型和n型半导体颗粒对可以直接结合到有源芯片(例如101或102)。在一些实施例中,热电元件103可以直接混合结合到另一元件,使得(多个)导电接触和绝缘层直接结合到另一元件的(多个)对应导电接触和绝缘层。在其他实施例中,热电元件103可以仅使用直接绝缘体到绝缘体结合来直接结合到另一元件。有源芯片(例如101或102)可以是包括有源电路装置的管芯,例如,有源电路装置可以包括一个或多个晶体管。

[0017] 在一些实施例中,多个p型和n型半导体热电颗粒对可以被分成许多组(诸如1030、1031和1032),并且每个组可以被独立控制。例如,可以使用传感器(例如二极管)来测量器件中某个位置的温度。如果该位置的温度高于阈值,则可以通过成对的电接触管脚/焊盘1091施加电流(例如,每个电接触管脚/焊盘可以被施加+V或-V电压)来激活与该位置相关联的热电颗粒组或元件对(例如1031)。因此,可以本地监控和控制器件中的温度。独立操作

每组热电颗粒对(例如1030、1031和1032)的能力还可以允许热电元件103消耗更少的功率。热电元件103可以被配置为响应于芯片的测量的热点分布来进行分区冷却控制和局部热耗散。在各种实施例中,由温度传感器测量的信号可以被用于控制热电元件103,并且温度传感器可以位于要被冷却的有源芯片(例如101或102)中或热电元件103内。在各种实施例中,可以通过在热电元件103内的要被冷却的有源芯片(例如101或102)、或通过系统板上的外部芯片来完成热电元件103的控制。

[0018] 图1B示意性地图示了图1A中所示的示例微电子器件100的一部分的等距视图,该微电子器件100具有下部载体101(其可以包括管芯/芯片、晶片、插入器或其他合适元件)和热电元件103,热电元件103以能够为下部元件101横向导热的方式来布置。例如,电荷载流子可以从XY和YZ平面中的热板(分别为1021和1005)移动到YZ平面中的冷板(1007),并且热量可以被提取以在一个方向上移动并且弯曲/转动以改变方向,从而实现热能的水平分布。换句话说,电荷载流子从YZ平面中的热板(1005)移动到YZ平面中的冷板(1007),电荷载流子将热量从XY平面中的热点(1021)扩散,从而有效地扩散热点并降低其峰值温度。热电元件103可以由如图1C中所示的示例性控制电路致动。在一个示例中,热电元件103可以包括多个热电单元(诸如1030、1031和1032(例如,布置/形成在Bi_2Te_3晶片中)),并且单元1031(例如,具有成对的p型和n型半导体珀尔帖颗粒)可以从左单元1030(或右单元1032,取决于热点的位置)和底部芯片101(并且在一些情况下还有顶部芯片102)收集热量,并将热量发送到右侧的冷板/表面1007(或左侧,取决于提供给热电单元或单元对的电流的方向)。在各种实施例中,基于在芯片或芯片堆叠的实际实验或热模拟期间提供的热图,热电单元(诸如1030、1031和1032)可以以X-Y矩阵布置、径向地布置或布置成任何其他合适的均匀(周期性)或非均匀分布。

[0019] 图2示出了类似于图1A和图1B中所示的示例微电子器件200,其中相同的特征由相同的参考数字引用,而每个热电单元(诸如1030、1031和1032)可以取决于所施加的电压偏置的极性双向地引导热量。在图2中所示的实施例中,可以在两个相邻的热电单元之间(例如,在1030与1031之间和/或1031与1032之间)布置导热但电绝缘的板2070(例如,由TiN、氮化铝等形成),以改进两个相邻的热电单元之间的热传递,同时防止两个相邻的热电单元之间的电传导或电流泄漏。图2以分解图的形式示出了板2070和热电单元,但是实际上,板2070与其相邻的热电单元之间可能没有间隙。

[0020] 图3A和图3B示出了与图1B中所示的热电单元类似的示例热电单元,其中相同的特征由相同的参考数字引用。然而,如图3A中所示,在热电单元3031A的一些实施例中,用于竖直热板和水平热板(1005和1021)的分离电极(例如3091和3092)可以有效地影响一个或两个热板(1005和/或1021)与冷板1007之间的电荷载流子流动的方向。这允许从底部提取热量并且横向地移动或仅横向地移动(即,没有任何从底部的直接主动提取)。在一些实施例中,分离的电极(例如分别在顶面和底面处的3091和3092)可以是独立的,并且可以被用于优化热流。例如,施加到电极3091和电极3092的电压可以全部不同。如图3B中所示,在热电单元3031B的一些实施例中,在热电单元3031B的顶部和底部表面(1005和1021)处连接的电极(例如3099)可以使得能够从热电单元3031B的顶表面和侧表面提取热量,因为所连接的电极3099将电荷载流子流的方向驱动到冷板1007。例如,整体电荷载流子流可以相对于热电单元3031B的颗粒呈对角线。

[0021] 图4示意性地图示了具有堆叠管芯和热电元件403(如与前面的任意附图相关地描述)的示例微电子器件400的横截面视图,该热电元件403为底部芯片(401)横向地引导热量。在一些实施例中,热电元件403可以包括嵌入在衬底(诸如热电衬底(例如Bi_2Te_3))中的珀尔帖元件。珀尔帖元件可以包括在衬底中形成的N掺杂区域或P掺杂区域,如2021年12月20日提交的题为"THERMOELECTRIC COOLING FOR DIE PACKAGES(用于管芯封装的热电冷却)"的美国临时申请号63/265,765中所述,其内容通过引用全部并入本文。热路径467或导热块可以将热量从热电元件403耗散到在管芯堆叠的顶部处的散热器405。微电子器件400可以进一步包括与底部芯片(401)热隔离的一些其他芯片(例如4001和4002)。热电元件403可以通过连接到底部芯片401(例如连接到底部芯片401中的贯穿衬底通孔)的电接触而被供电。在一些实施例中,底部芯片401可以通过贯穿衬底通孔来与芯片4001和/或芯片4002电连通。在一些示例中,热流可以从底部芯片401、芯片4001和芯片4002中的任何一个芯片的(多个)中心或内部部分被横向地引导到热路径467,该热路径467将热量竖直地重新引导到散热器405。在一些实施例中,热电元件403可以被直接混合结合到另一元件,使得(多个)导电接触和绝缘层被直接结合到另一元件的(多个)对应导电接触和绝缘层。在其他实施例中,热电元件403可以仅使用直接绝缘体到绝缘体结合而被直接结合到另一元件。

[0022] 图5示意性地图示了具有堆叠芯片和热电元件5031、5032和5033的示例微电子器件500的横截面视图,热电元件在器件500的一个或多个层处横向地引导热量。热路径567或导热块可以将热量从热电元件5033耗散到器件500外围处的散热器505。在一些实施例中,级联热电单元5031、5032和5033可以将热量一直耗散到芯片(例如5011、5012、5013、5014或5015)的边缘以(例如,通过散热器505,或通过散热片的侧面/边缘提取,或通过暴露表面的竖直提取)得到提取。在一些实施例中,这种热电元件5031、5032和5033可以散布/扩散/消散热点,从而通过降低峰值温度来减少热点对器件性能的影响。在一些实施例中,这种热电元件5031、5032和5033可以被用于与整个芯片相比的较小区域内的热管理,例如将热量从一个位置传送到另一个位置或将热点散布或扩散到更宽的区。在一些实施例中,热电元件5031、5032和5033可以被直接混合结合到另一元件,以使得(多个)导电接触和绝缘层被直接结合到另一元件的(多个)对应导电接触和绝缘层。在其他实施例中,热电元件5031、5032和5033可以仅使用直接绝缘体到绝缘体结合而被直接结合到另一元件。

[0023] 在一些实施例中,可以使用内置在管芯或部分热电元件603中的热传感器(例如698)来管理管芯中的热点,以检测热点并构建热图。在这样的实施例中,热电单元603可以被布置成各种图案,以便能够如由控制器基于热图优化的那样沿着特定方向驱动热流。例如,热电单元603可以被布置成网格,如图6A或图6B中所示,或者径向地布置,如图6C中所示,并且可以为底部管芯横向地耗散热量。还可以布置热电元件的任何其他合适的均匀/周期性或非均匀分布。这种布置可以基于来自示例性器件的实际热图或热模拟。热电单元603可以通过底部管芯内的导电通孔来供电,也可以由外部芯片单独供电。图6D示出了热电单元603的平面图,热电单元603被布置在与在其中布置热电单元603的晶片的厚度方向正交的平面中,热电单元603与电接触相关联,以用于优化的位置控制和热耗散。在一些实施例中,厚度不超过100微米,或者优选地不超过50微米。在一些示例中,图6D中所示的多个热电单元603被配置为沿着热电单元603的平面内的路径传递热量,该路径包括平面内的至少一个转弯。尽管在图6D中示出为沿着XX方向或YY方向(如箭头所指示)在XY平面中承载热量,

但是热电单元可以被布置在其他方向上,如图8C中所示。

[0024] 图7图示了用于控制热电单元703的示例控制电路/控制逻辑700和与前面的任意附图相关地描述的公开器件中的热耗散。所公开的控制电路700可以稍微延迟地依次打开单元703以驱动热流。在一些示例中,控制电路700还可以以任何合适的优化模式(按位置或按时间)激活单元703,以实现有效的热分布。所公开的控制电路700可以监控管芯的热图(例如,使用热电元件内部或外部的热传感器或嵌入在芯片中的热传感器),并且可以通过激活热电单元703或元件对的一个或多个组或区来驱动热流,并且通过将热流驱动朝向一个或多个最佳位置来改进热耗散/分布。在一些实施例中,所有热电单元703可以并联连接,并且因此可以独立地管理管芯上的不同位置处的温度控制。在一些实施例中,所公开的器件可以包括并联连接以形成块的若干热电元件703的组合,并且然后将若干这样的块串联连接。在其他实施例中,所公开的器件可以包括串联连接以形成块的若干热电元件703的组合,并且然后将若干这样的块并联连接。可以布置热电元件703的任何合适的分布和组合。在一些实施例中,分开的独立控制器芯片可以是器件芯片堆叠的一部分。

[0025] 图8A图示了芯片堆叠800A(例如,包括顶部管芯802和底部管芯801)中的堆叠热电元件。在一些情况下,可以经由堆叠在横向级联热电单元803的层上的另一层热电元件8035例如在极端热点周围向上提取热量,如箭头所指示。图8B图示了具有热电单元的芯片堆叠800B(例如,包括顶部管芯802和底部管芯801),热电单元以允许横向和竖直提取热量的方式被布置。例如,可以向上(或向下)提取热量的一些热电单元8035(如箭头所指示)可以被嵌入在横向级联热电单元803的层内。在一些实施例中,所公开的器件可以进一步包括热屏障/绝缘层,以屏蔽进入到顶部管芯802的热量。在一些实施例中,热电元件803和8035可以被直接混合结合到另一元件,使得(多个)导电接触和绝缘层被直接结合到另一元件的(多个)对应导电接触和绝缘层。在其他实施例中,热电元件803和8035可以仅使用直接绝缘体到绝缘体结合而被直接结合到另一元件。

[0026] 电子元件

[0027] 半导体元件可以包括例如任何合适类型的集成器件管芯。例如,集成器件管芯可以包括电子组件,诸如集成电路(诸如处理器管芯、控制器管芯或存储器管芯)、微机电系统(MEMS)管芯、光学器件或任何其他合适类型的器件管芯。在一些实施例中,电子组件可以包括无源器件,诸如电容器、电感器或其他表面贴装器件。在各种实施例中,电路装置(诸如晶体管等有源组件)可以在管芯的(多个)有源表面处或附近被图案化。有源表面可以位于管芯的与管芯背面相对的一侧上。背面可以包括或可以不包括任何有源电路装置或无源器件。

[0028] 集成器件管芯可以包括结合表面和与结合表面相对的背表面。结合表面可以具有多个导电结合焊盘,其包括导电结合焊盘和靠近导电结合焊盘的非导电材料。在一些实施例中,集成器件管芯的导电结合焊盘可以在没有中间粘合剂的情况下被直接结合到衬底或晶片的对应导电焊盘,并且集成器件管芯的非导电材料可以在没有中间粘合剂的情况下被直接结合到衬底或晶片的对应非导电材料的部分。在美国专利号7,126,212;8,153,505;7,622,324;7,602,070;8,163,373;8,389,378;7,485,968;8,735,219;9,385,024;9,391,143;9,431,368;9,953,941;9,716,033;9,852,988;10,032,068;10,204,893;10,434,749和10,446,532中描述了无需粘合剂的直接结合,其中每个专利的内容通过引用以其整体并

出于所有目的并入本文。

[0029] 直接结合方法和直接结合结构的示例

[0030] 本文所公开的各种实施例涉及直接结合结构,其中两个元件可以在没有中间粘合剂的情况下被直接彼此结合。两个或更多电子元件(其可以是半导体元件(诸如集成器件管芯、晶片等))可以彼此堆叠或彼此结合以形成结合结构。一个元件的导电接触焊盘可以电连接到另一个元件的对应导电接触焊盘。可以在结合结构中堆叠任何合适数目的元件。接触焊盘可以包括在非导电结合区域中形成的金属焊盘,并且可以连接到下层金属化,诸如再分布层(RDL)。

[0031] 在一些实施例中,元件在没有粘合剂的情况下直接彼此结合。在各种实施例中,第一元件的非导电材料或介电材料可以在没有粘合剂的情况下被直接结合到第二元件的对应非导电区域或介电场区域。非导电材料可以被称为第一元件的非导电结合区域或结合层。在一些实施例中,可以使用介电到介电结合技术将第一元件的非导电材料直接结合到第二元件的对应非导电材料。例如,可以使用至少在美国专利号9,564,414、9,391,143和10,434,749中公开的直接结合技术来形成介电到介电结合而无需粘合剂,其中每个专利的内容通过引用以其整体并出于所有目的并入本文。用于直接结合的合适的介电材料包括但不限于无机介电材料,诸如氧化硅、氮化硅或氮氧化硅,或者可以包括碳,诸如碳化硅、碳氮氧化硅、碳氮化硅或类金刚石碳。在一些实施例中,介电材料不包括聚合物材料,诸如环氧树脂、树脂或模塑材料。

[0032] 在各种实施例中,可以在没有中间粘合剂的情况下形成混合直接结合。例如,介电结合表面可以被抛光至高光滑度。可以清洁结合表面并将其暴露于等离子体和/或蚀刻剂以激活表面。在一些实施例中,可以在激活之后或在激活期间(例如,在等离子体和/或蚀刻过程期间)用物质终止表面。在不受理论限制的情况下,在一些实施例中,可以执行激活过程以破坏结合表面处的化学键,并且终止过程可以在结合表面处提供附加的化学物质,从而提高直接结合期间的结合能。在一些实施例中,激活和终止被提供在同一步骤中,例如使用等离子体或湿蚀刻剂来激活和终止表面。在其他实施例中,可以在分开的处理中终止结合表面以提供用于直接结合的附加物质。在各种实施例中,终止物质可以包括氮。此外,在一些实施例中,结合表面可以暴露于氟。例如,在层和/或结合界面附近可能有一个或多个氟峰。因此,在直接结合的结构中,两种介电材料之间的结合界面可以包括非常光滑的界面,其具有更高的氮含量和/或在结合界面处有氟峰。可以在美国专利号9,564,414、9,391,143和10,434,749中找到激活和/或终止处理的附加示例,其中每个专利的内容通过引用以其整体并出于所有目的并入本文。

[0033] 在各种实施例中,第一元件的导电接触焊盘还可以被直接结合到第二元件的对应导电接触焊盘。例如,可以使用混合直接结合技术沿着结合界面提供导体到导体的直接结合,该结合界面包括如上所述制备的共价直接结合的介电到介电表面。在各种实施例中,可以使用至少在美国专利号9,716,033和9,852,988中公开的直接结合技术形成导体到导体(例如接触焊盘到接触焊盘)直接结合和介电到介电混合结合,其中每个专利的内容通过引用以其整体并出于所有目的并入本文。

[0034] 例如,可以制备介电结合表面并在没有粘合剂的情况下将其直接彼此结合,如上面所解释的。导电接触焊盘(其可以被非导电介电场区域包围)还可以在没有粘合剂的情况

下直接彼此结合。在一些实施例中,相应的接触焊盘可以被凹陷在介电场或非导电结合区域的外表面(例如上表面)下方,例如,凹陷小于30nm、小于20nm、小于15nm或小于10nm,例如凹陷范围为2nm至20nm,或范围为4nm至10nm。在一些实施例中,非导电结合区域可以在室温条件下在本文所描述的结合工具中且在没有粘合剂的情况下被直接彼此结合,随后可以对结合结构进行退火。可以在单独的设备中执行退火。在退火后,接触焊盘可以膨胀并彼此接触以形成金属到金属直接结合。有利的是,使用混合结合技术,诸如可从加利福尼亚州圣何塞的Adeia公司购买的直接结合互连或DBI®,可以实现跨直接结合界面而连接的焊盘的高密度(例如规则阵列的小间距或细间距)。在一些实施例中,结合焊盘的间距或嵌入在结合元件之一的结合表面中的导电迹线的间距可以小于40微米或小于10微米或者甚至小于2微米。对于一些应用,结合焊盘的间距与结合焊盘的尺寸之一的比率小于5,或小于3,有时期望小于2。在其他应用中,嵌入在结合元件之一的结合表面中的导电迹线的宽度可以在0.3微米至5微米之间的范围内。在各种实施例中,接触焊盘和/或迹线可以包括铜,尽管其他金属也可能是合适的。

[0035] 因此,在直接结合过程中,第一元件可以在没有粘合剂的情况下被直接结合到第二元件。在一些布置中,第一元件可以包括单一化元件,诸如单一化集成器件管芯。在其他布置中,第一元件可以包括载体或衬底(例如晶片),其包括多个(例如数十、数百或更多)器件区域,当这些器件区域被单体化时,它们形成多个集成器件管芯。在本文所描述的实施例中,无论是管芯还是衬底,第一元件都可以被视为主衬底,并且被安装在结合工具中的支撑件上,以从拾放或机器人末端执行器接收第二元件。所图示的实施例的第二元件包括管芯。在其他布置中,第二元件可以包括载体或平板或衬底(例如晶片)。

[0036] 如本文所解释的,第一元件和第二元件可以在没有粘合剂的情况下直接彼此结合,这与沉积过程不同。在一个应用中,结合结构中的第一元件的宽度可以类似于第二元件的宽度。在一些其他实施例中,结合结构中的第一元件的宽度可以不同于第二元件的宽度。结合结构中较大元件的宽度或面积可以比较小元件的宽度或面积至少大10%。因此,第一元件和第二元件可以包括非沉积元件。此外,与沉积层不同,直接结合结构可以包括沿着结合界面的缺陷区域,其中存在纳米空隙。纳米空隙可能由于结合表面的激活(例如暴露于等离子体)而被形成。如上面所解释的,结合界面可以包括来自激活和/或最后化学处理过程的材料的浓度。例如,在利用氮等离子体进行激活的实施例中,可以在结合界面处形成氮峰。在利用氧等离子体进行激活的实施例中,可以在结合界面处形成氧峰。在一些实施例中,结合界面可以包括氮氧化硅、碳氮氧化硅或碳氮化硅。如本文所解释的,直接键可以包括共价键,其比范德华键更强。结合层还可以包括平坦化至高平滑度的抛光表面。例如,结合层的表面粗糙度可以小于每微米2nm均方根(RMS),或小于每微米1nm RMS。

[0037] 在各种实施例中,直接混合结合结构中的接触焊盘之间的金属到金属结合可以被连结在一起,使得导电特征晶粒(例如导电特征上的铜晶粒)跨结合界面而生长到彼此中。在一些实施例中,铜可以具有沿着111晶面取向的晶粒,以改进跨结合界面的铜扩散。结合界面可以基本上完全延伸到结合的接触焊盘的至少一部分,使得在结合的接触焊盘处或附近的非导电结合区域之间基本没有间隙。在一些实施例中,可以在接触焊盘(例如,其可以包括铜)下方提供阻挡层。然而,在其他实施例中,接触焊盘下方可以没有阻挡层,例如,如US2019/0096741中所述,其通过引用以其整体并出于所有目的并入本文。

[0038] 在一个方面中,所公开的技术涉及一种微电子器件,包括:在第一方向上具有厚度的衬底;以及布置在衬底中或衬底上的至少一个热电单元;其中热电单元被配置为沿着与第一方向正交的第二横向方向传递热量。在一个实施例中,衬底被直接结合(例如,直接混合结合)到半导体元件。在一个实施例中,衬底包括被配置用于直接混合结合的表面。在一个实施例中,衬底包括被配置用于直接混合结合的相对表面。在一个实施例中,至少一个附加热电单元被布置在衬底中,该至少一个附加热电单元被配置为沿着第二方向传递热量。在一个实施例中,导热板被布置在至少一个热电单元与至少一个附加热电单元之间。在一个实施例中,导热板是电绝缘的。在一个实施例中,至少一个热电单元被布置在衬底中。

[0039] 在一个实施例中,至少一个附加热电单元被布置在衬底中,该至少一个附加热电单元被配置为沿着与第二方向和第一方向不平行的第三方向传递热量。在一个实施例中,导热板被布置在至少一个热电单元与至少一个附加热电单元之间。在一个实施例中,导热板是电绝缘的。在一个实施例中,至少一个附加热电单元被布置在衬底中,该至少一个附加热电单元被配置为沿着第一方向传递热量。在一个实施例中,导热板被布置在至少一个热电单元与至少一个附加热电单元之间。在一个实施例中,导热板是电绝缘的。在一个实施例中,厚度不超过100微米。在一个实施例中,热电单元进一步被配置为沿着第一方向传递热量。在一个实施例中,热电单元与电接触对相关联,该电接触对被配置为沿着热电单元中的第一方向和/或第二方向驱动电流。在一个实施例中,热电单元与两个电接触对相关联,每个电接触对被配置为沿着热电单元中的第一方向和第二方向中的一个方向驱动电流。

[0040] 在另一个方面,所公开的技术涉及一种微电子器件,包括:在第一方向上具有厚度的衬底;以及布置在衬底中或衬底上的至少一个热电单元;其中热电单元被配置为在与第一方向正交的平面中径向地传递热量。在一个实施例中,衬底被直接结合(例如,直接混合结合)到半导体元件。在一个实施例中,衬底包括被配置用于直接混合结合的表面。在一个实施例中,衬底进一步包括被配置用于直接混合结合的相对表面。在一个实施例中,厚度不超过100微米。在一个实施例中,至少一个附加热电单元被布置在衬底中,该至少一个附加热电单元被配置为沿着第一方向、沿着与第一方向正交的第二方向、或沿着与第二方向和第一方向不平行的第三方向传递热量。在一个实施例中,导热结构被布置在至少一个热电单元与至少一个附加热电单元之间。在一个实施例中,导热结构是电绝缘的。在一个实施例中,至少一个热电单元被布置在衬底中。

[0041] 在另一个方面,所公开的技术涉及一种微电子器件,包括:下部半导体元件;衬底,被布置在半导体元件上,衬底在第一方向上具有厚度;以及至少一个热电单元,其被布置在衬底中或衬底上;其中热电单元被配置为沿着与第一方向正交的至少第二方向横向地传递热量。在一个实施例中,多个热电单元被配置为沿着与第一方向正交的平面内的路径传递热量,该路径包括平面内的至少一个转弯。在一个实施例中,热电单元被配置为沿着第二方向双向地传递热量。在一个实施例中,热电单元被配置为在与第一方向正交的平面中径向地传递热量。在一个实施例中,热电单元被配置为沿着与第二方向和第一方向不平行的第三方向传递热量。在一个实施例中,衬底在没有粘合剂的情况下被直接结合到半导体元件。在一个实施例中,半导体元件包括硅、陶瓷、碳化硅、氮化镓或玻璃。在一个实施例中,半导体元件没有有源电路装置。在一个实施例中,至少一个热电单元被布置在衬底中。

[0042] 在一个实施例中,半导体元件包括具有有源电路装置的集成器件管芯。在一个实

施例中,半导体元件与衬底之间的界面包括导体到导体的直接结合。在一个实施例中,半导体元件与衬底之间的界面进一步包括非导体到非导体的直接结合。在一个实施例中,散热器被布置在至少衬底之上。在一个实施例中,在热电单元的操作期间,热量从衬底消散到散热器。在一个实施例中,导热元件被布置在衬底与散热器之间。在一个实施例中,导热元件没有有源电路装置。在一个实施例中,导热元件包括硅或陶瓷。在一个实施例中,衬底在没有粘合剂的情况下被直接结合到导热元件。在一个实施例中,衬底与导热元件之间的界面包括介电到介电的直接结合。在一个实施例中,在热电单元的操作期间,热量通过导热元件从衬底消散到散热器。

[0043] 在另一个方面,所公开的技术涉及一种微电子器件,包括:第一集成器件管芯;衬底,其被布置在第一集成器件管芯上;至少一个热电单元,其被布置在衬底中或衬底上;以及第二集成器件管芯,其被布置在衬底上;其中热电单元从第一集成器件管芯和第二集成器件管芯中的至少一个集成器件管芯横向地传递热量。在一个实施例中,衬底在第一方向上具有厚度,其中热电单元被配置为沿着与第一方向正交的至少第二方向传递热量。在一个实施例中,热电单元与第一集成器件管芯中的贯穿衬底通孔电连接,使得热电单元由第一集成器件管芯控制。在一个实施例中,衬底在没有粘合剂的情况下被直接结合到第一集成器件管芯。在一个实施例中,第二集成器件管芯在没有粘合剂的情况下被直接结合到衬底。在一个实施例中,散热器被布置在至少衬底之上。在一个实施例中,导热元件被布置在衬底与散热器之间。在一个实施例中,热电单元将热量从第一集成器件管芯和第二集成器件管芯横向地传递到热路径,该热路径将热量竖直地传递到散热器。在一个实施例中,第三集成器件管芯被布置在衬底上。在一个实施例中,第二集成器件管芯或第三集成器件管芯电连接到至少一个热电单元。在一个实施例中,第一集成器件管芯和第二集成器件管芯通过贯穿衬底通孔的方式来电连通。在一个实施例中,至少一个热电单元被布置在衬底中。

[0044] 在另一个方面,所公开的技术涉及一种微电子器件,包括:半导体元件;被布置在半导体元件上的衬底,衬底在第一方向上具有厚度;以及被布置在衬底中的多个热电单元;其中热电单元的第一部分被配置为沿着第一方向传递热量,并且热电单元的第二部分被配置为沿着与第一方向正交的第二方向横向地传递热量。在一个实施例中,热电单元的第一部分被布置在热电单元的第二部分上。在一个实施例中,热电单元的第一部分和第二部分均被布置在半导体元件上。在一个实施例中,热电单元与半导体元件中的贯穿衬底通孔电连接。在一个实施例中,衬底在没有粘合剂的情况下被直接结合到半导体元件。在一个实施例中,热电单元与半导体元件中的贯穿衬底通孔电连接。

[0045] 在另一个方面,所公开的技术涉及一种微电子器件,包括:半导体元件;被布置在半导体元件上的衬底;被布置在衬底中的多个热电单元;以及多个温度传感器,其被配置为检测半导体元件中的局部温度。在一个实施例中,多个热电单元被配置为沿着与衬底的厚度方向正交的平面内的路径传递热量,该路径包括平面内的至少一个转弯。在一个实施例中,热电单元被配置为将热量从局部热点中传递出去。在一个实施例中,衬底在第一方向上具有厚度,其中热电单元被配置为沿着与第一方向正交的第二方向传递热量。在一个实施例中,多个温度传感器被布置在半导体元件中或衬底中。在一个实施例中,微电子器件进一步包括多个电接触对,每个电接触对独立地控制多个热电单元的一部分。在一个实施例中,热电单元由半导体元件、衬底或外部芯片致动。

[0046] 在另一个方面,所公开的技术涉及一种微电子器件,包括:半导体元件;被布置在半导体元件上的衬底;以及被布置在衬底中的多个热电单元,其中衬底被配置为通过独立地控制多个热电单元的子组来对冷却半导体元件进行分区控制。在一个实施例中,衬底在第一方向上具有厚度,其中热电单元被配置为沿着与第一方向正交的第二方向传递热量。在一个实施例中,多个温度传感器被布置在半导体元件中或衬底中,其中每个温度传感器与电接触相关联,该电接触用于致动热电单元的一部分。在一个实施例中,微电子器件进一步包括多个电接触对,每个电触点对独立地控制热电单元的一部分。在一个实施例中,热电单元由半导体元件、衬底或外部芯片致动。

[0047] 除非上下文另有明确要求,否则在整个说明书和权利要求书中,词语“包括(comprise)”、“包括有(comprising)”、“包含(include)”、包含有(including)”等应以包括性含义来解释,而不是以排他性或唯一性含义解释;也就是说,以“包括但不限于”的含义解释。本文中通常使用的词语“耦合”是指可以直接连接或通过一个或多个中间元件来连接的两个或多个元件。同样,本文中通常使用的词语“连接”是指可以直接连接或通过一个或多个中间元件来连接的两个或多个元件。此外,当在本申请中使用“此处”、“上方”、“下方”等词语和类似含义的词语时,应该整体上指本申请,而不是指本申请的任何特定部分。此外,如本文中所使用的,当第一元件被描述为位于第二元件“上”或“之上”时,第一元件可以直接位于第二元件上或之上,使得第一元件和第二元件直接接触,或者第一元件可以间接位于第二元件上或之上,使得一个或多个元件介于第一元件与第二元件之间。在上下文允许的情况下,上述详细描述中使用单数或复数的词语也可以分别包括复数或单数。词语“或”是指两个或更多项的列表,该词语涵盖该词语的以下所有解释:列表中的任何项、列表中的所有项以及列表中的项的任意组合。

[0048] 此外,本文中所使用的条件语言,诸如“可以”、“可能”、“或许”、“可”、“例如”、“诸如”等,除非另有明确说明或在上下文中以其他方式理解,否则通常旨在传达某些实施例包括某些特征、元件和/或状态,而其他实施例不包括这些特征、元件和/或状态。因此,这种条件语言通常不旨在暗示特征、元件和/或状态以任何方式对于一个或多个实施例是必需的。

[0049] 虽然已经描述了某些实施例,但是这些实施例仅以示例的方式被呈现,并且不旨在限制本公开的范围。实际上,本文所描述的新颖的装置、方法和系统可以以各种其他形式来体现;此外,可以在不背离本公开的精神的情况下,对本文所描述的方法和系统的形式进行各种省略、替换和改变。例如,虽然块以给定的布置来呈现,但是替代实施例可以用不同的组件和/或电路拓扑执行类似的功能,并且可以删除、移动、添加、细分、组合和/或修改一些块。这些块中的每一个都可以以各种不同的方式实现。可以组合上述各种实施例的元件和动作的任何合适组合以提供另外的实施例。所附权利要求及其等效物旨在涵盖落入本公开的范围和精神内的此类形式或修改。

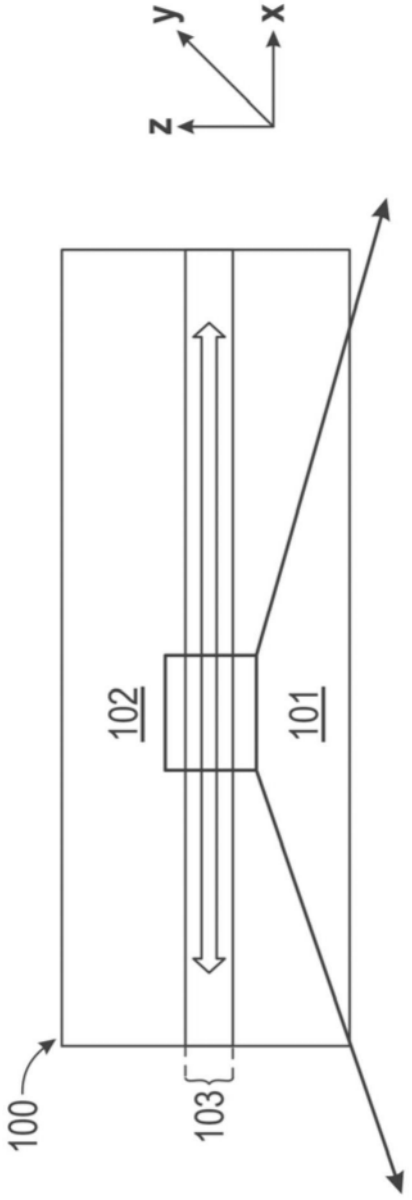


图1A

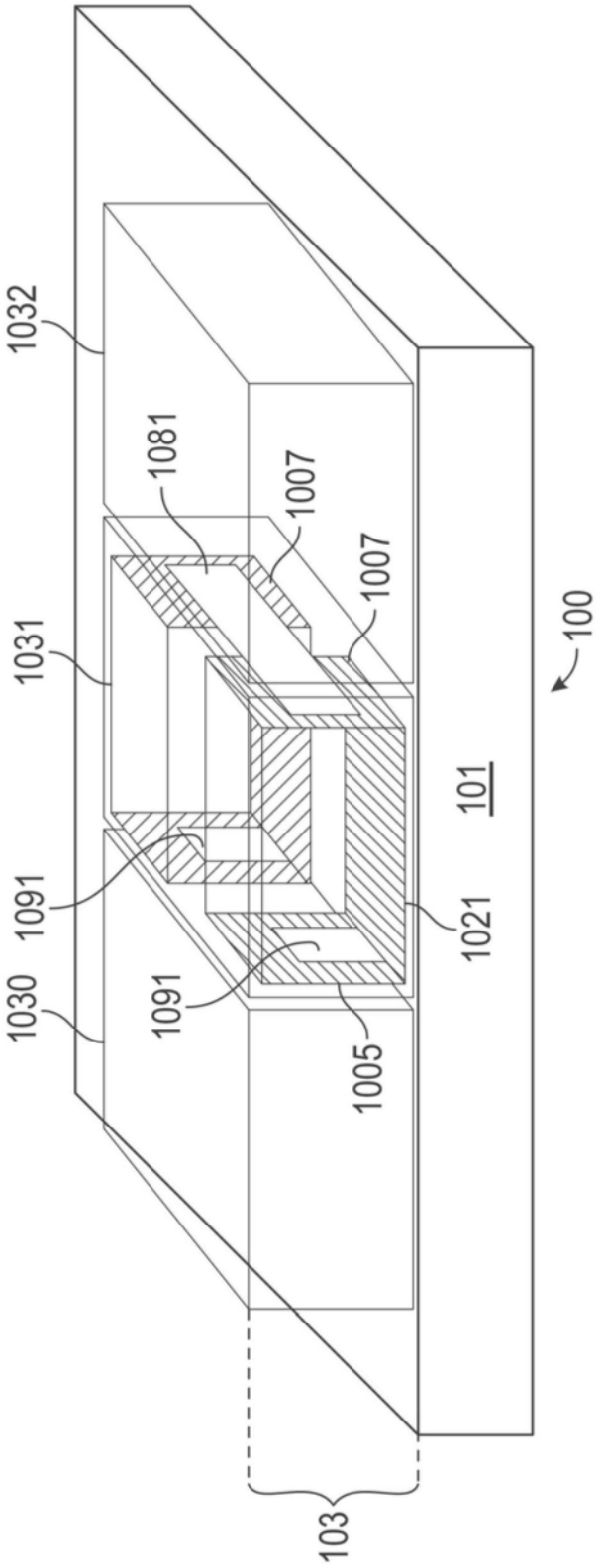


图1B

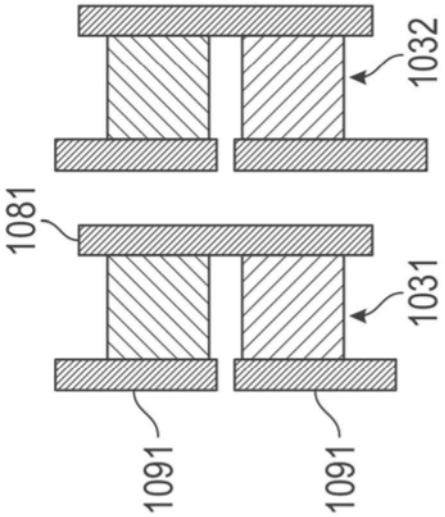


图1C

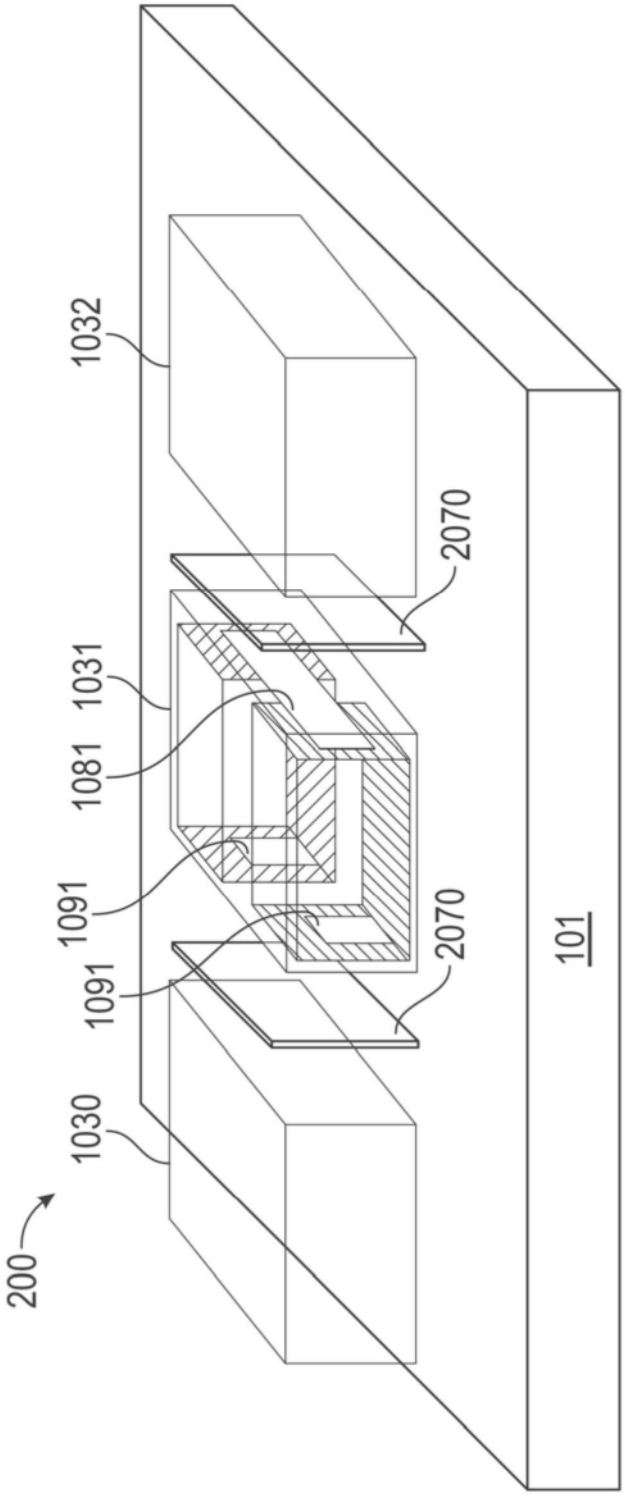


图2

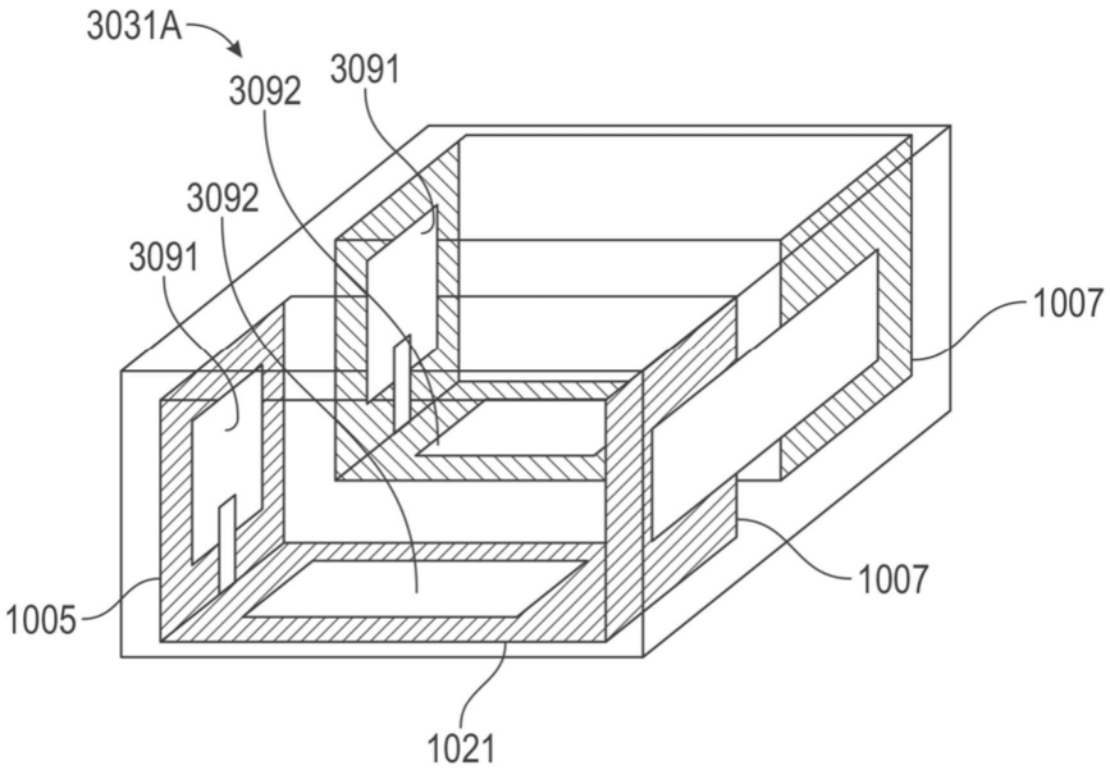

3031A
3092
3091
3092
3091
1007
1007
1005
1021

图3A

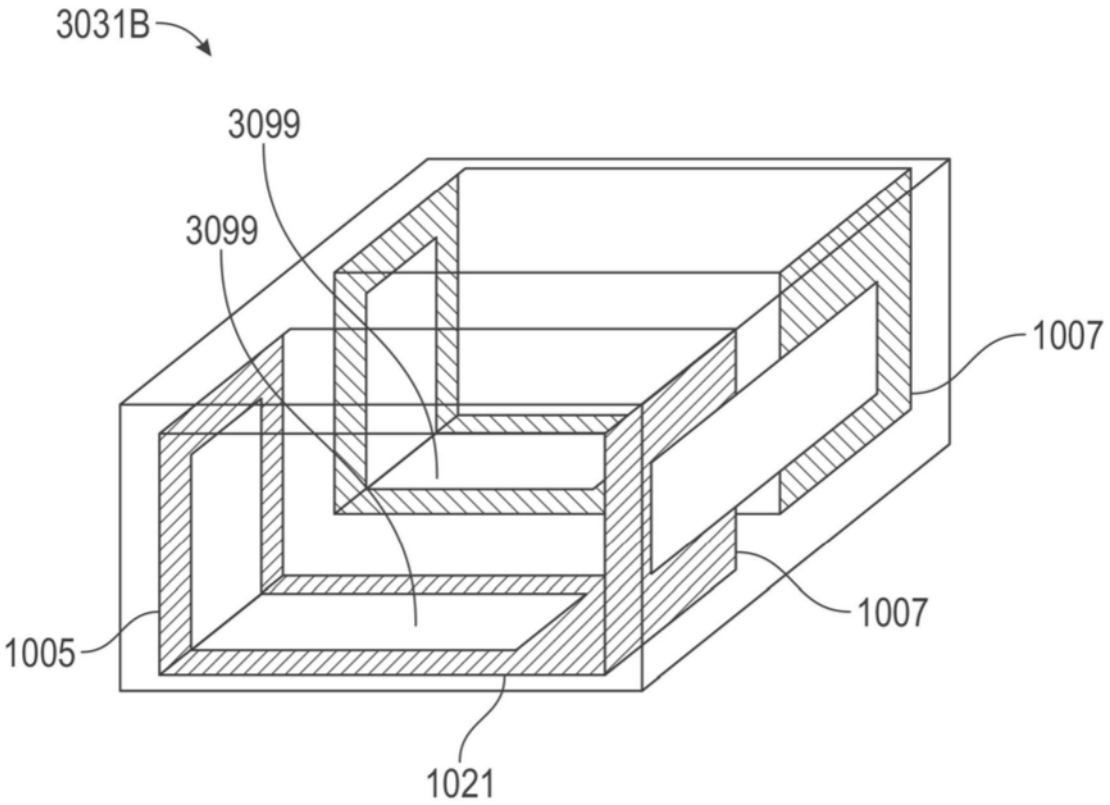

3031B
3099
3099
1007
1007
1005
1021

图3B

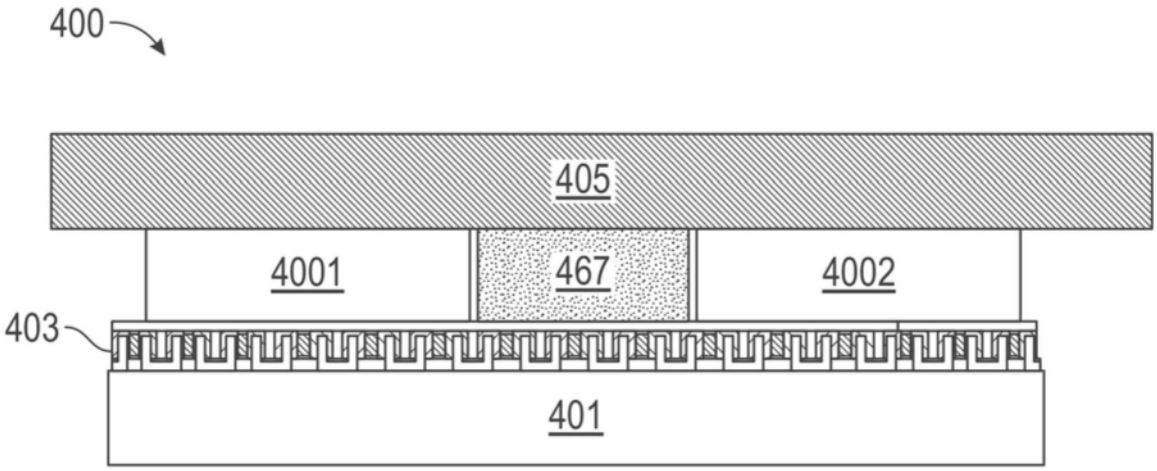

400
405
4001
467
4002
403
401

图4

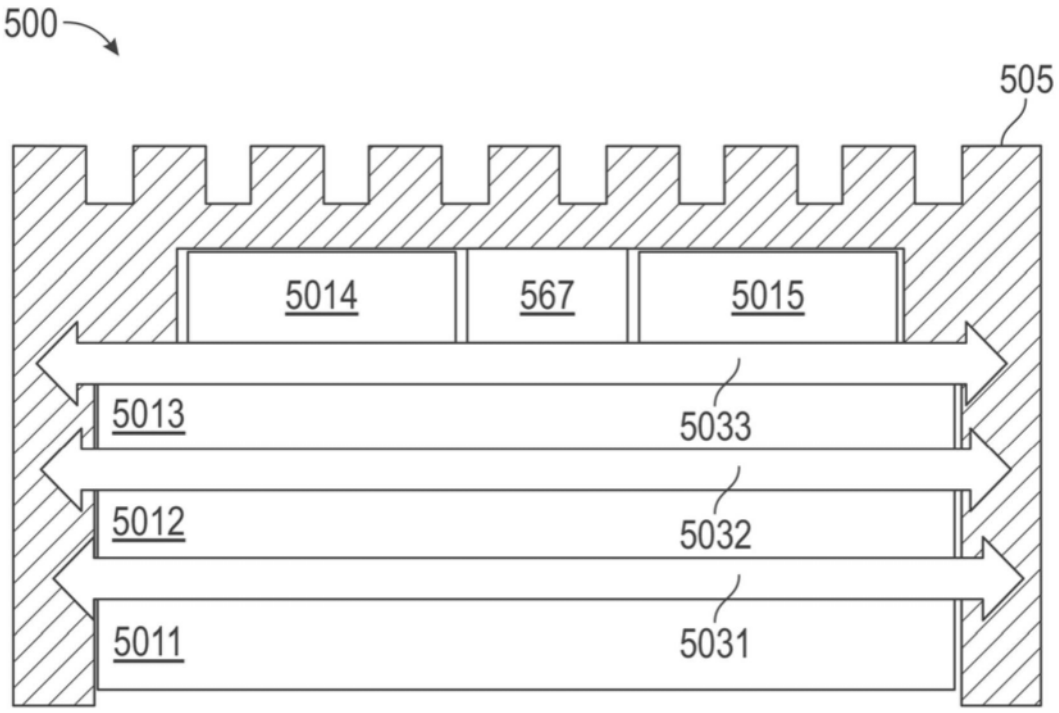

500
505
5014
567
5015
5013
5033
5012
5032
5011
5031

图5

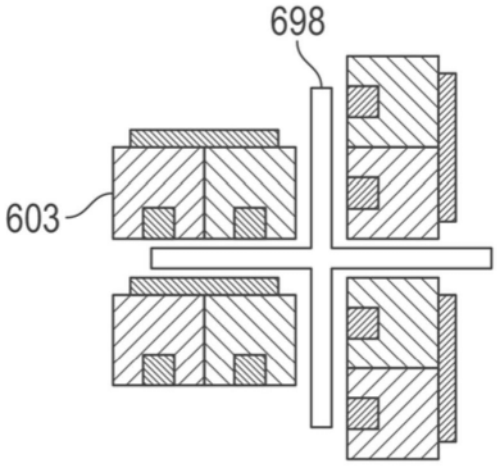


图6A

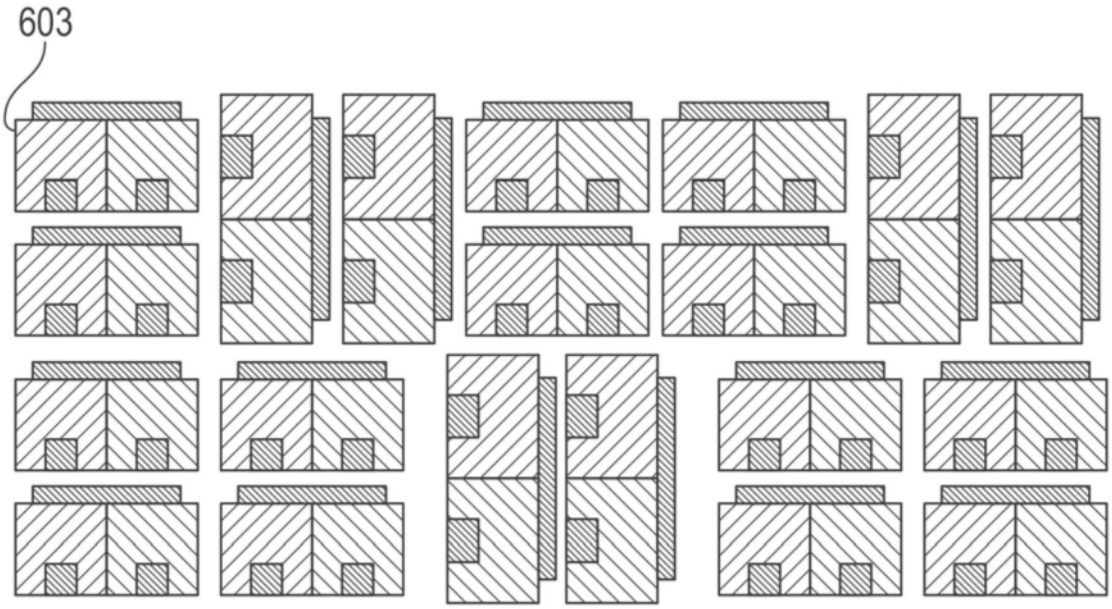


图6B

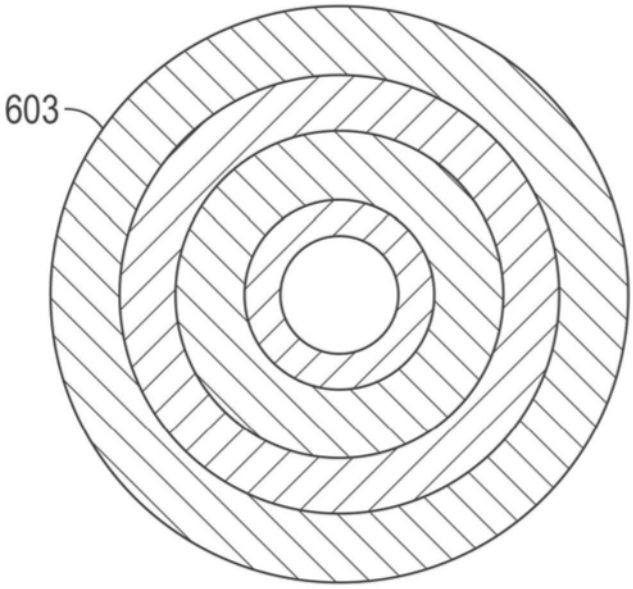


图6C

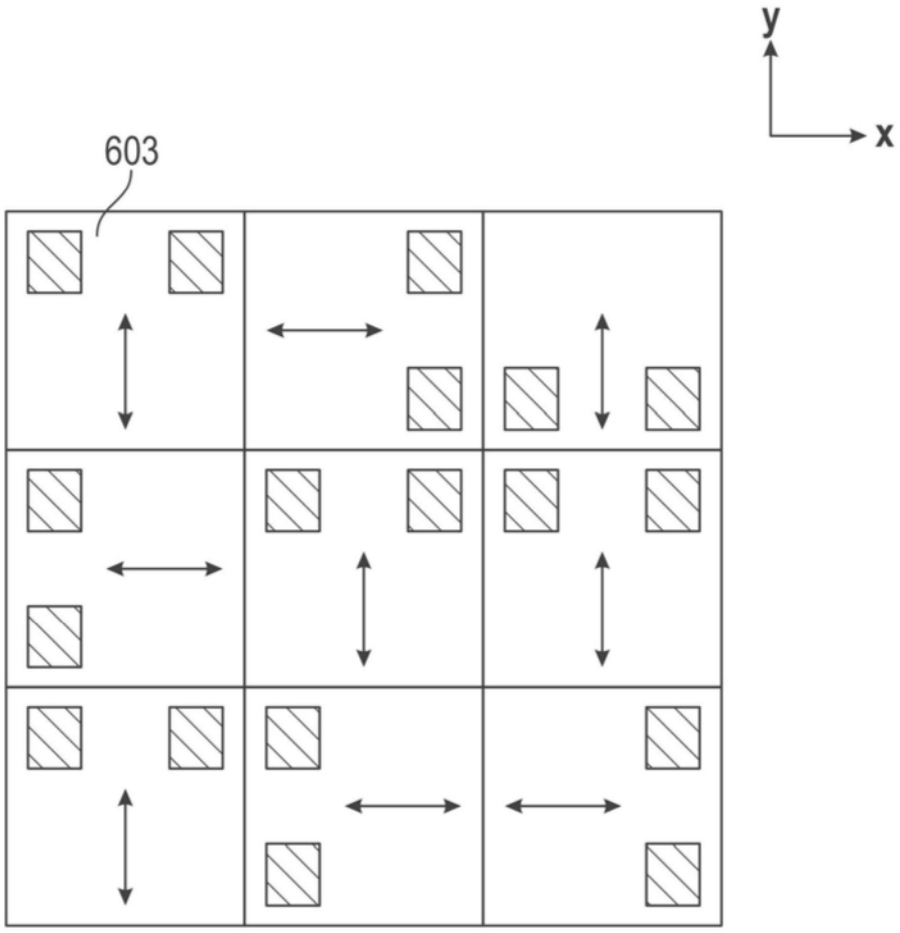


图6D

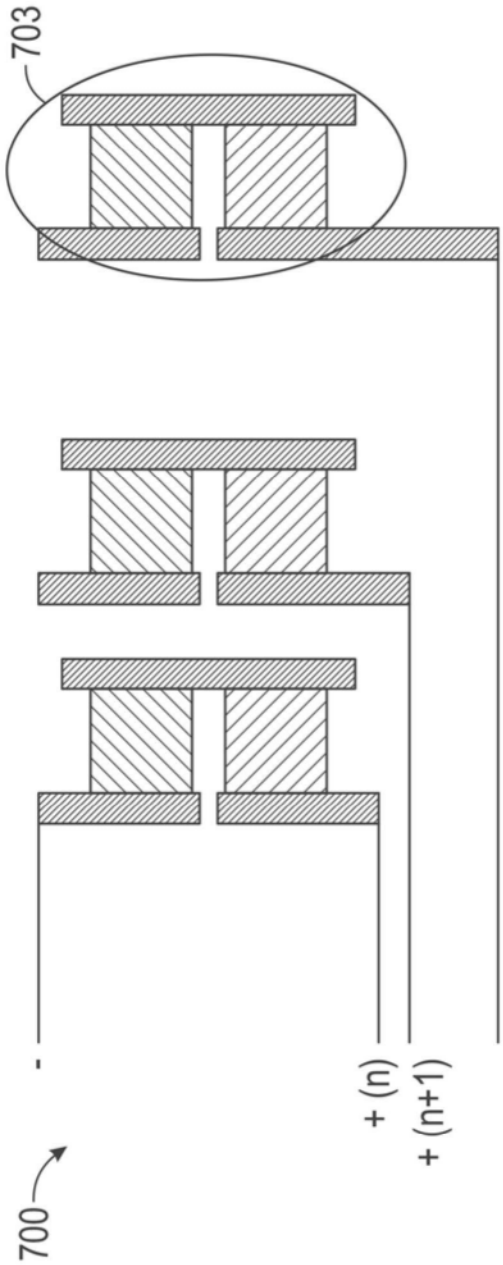


图7

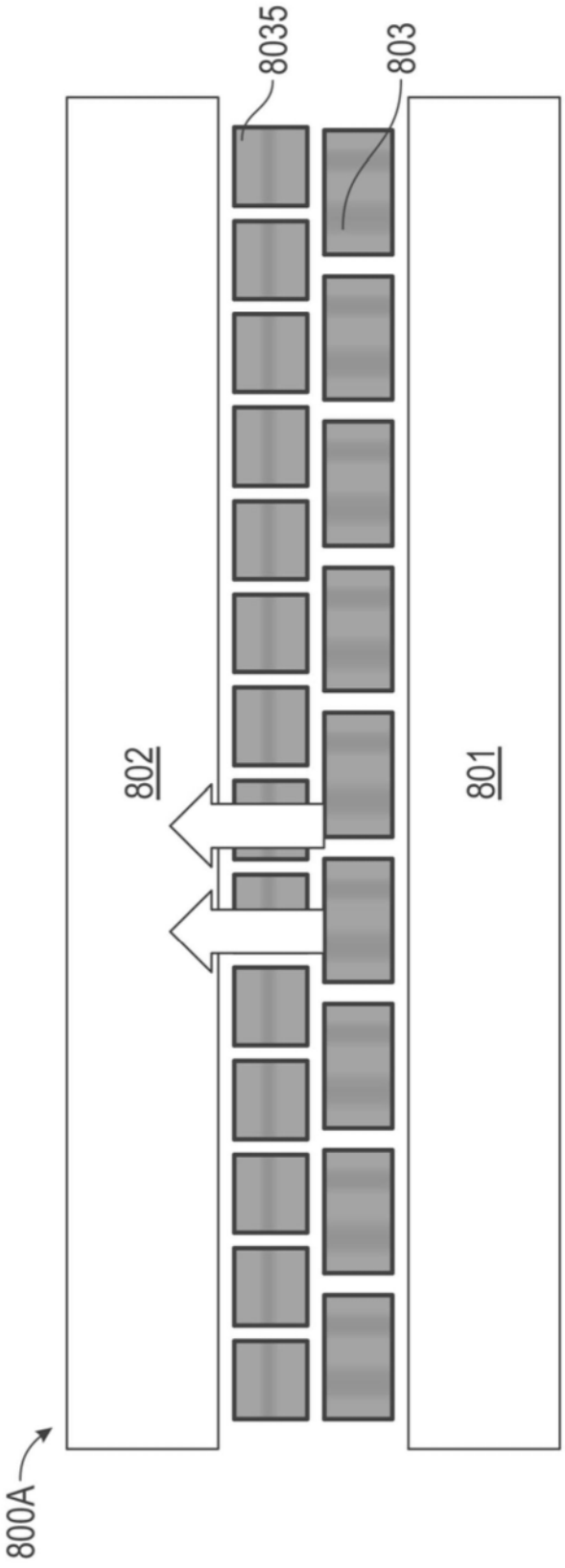


图8A

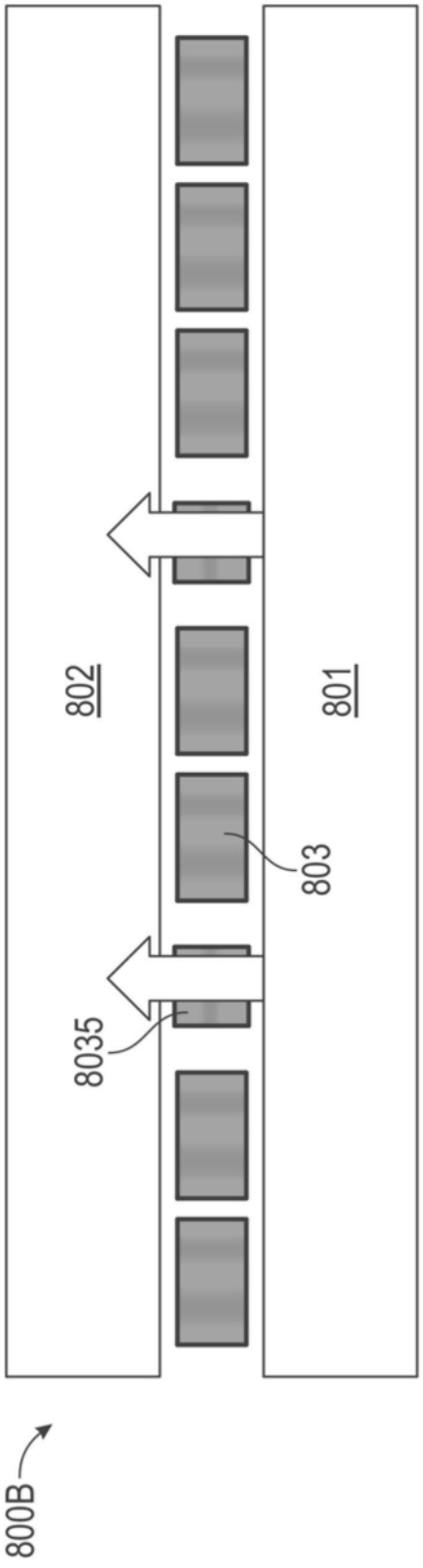


图8B

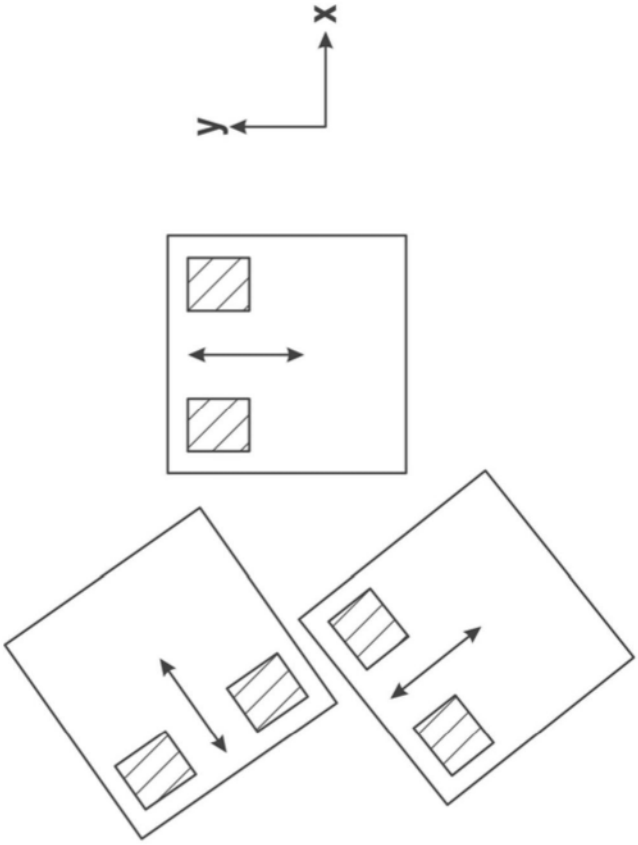


图8C