

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 10 月 8 日 (08.10.2020)



(10) 国际公布号
WO 2020/199405 A1

- (51) 国际专利分类号:
G09G 3/3208 (2016.01)
- (21) 国际申请号: PCT/CN2019/094524
- (22) 国际申请日: 2019 年 7 月 3 日 (03.07.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201910268789.1 2019 年 4 月 4 日 (04.04.2019) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

- (72) 发明人: 蔡玉莹 (CAI, Yuying); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

本国际公布:
— 包括国际检索报告 (条约第 21 条 (3))。

- (74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) Title: PIXEL DRIVE CIRCUIT AND DISPLAY PANEL

(54) 发明名称: 像素驱动电路及显示面板

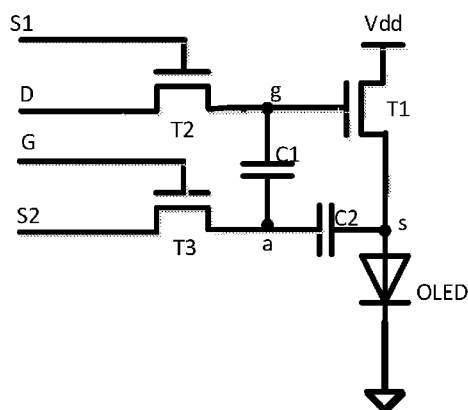


图 1

(57) Abstract: Disclosed are a pixel drive circuit and a display panel. A pixel drive circuit of 3T2C structure is used for effectively compensating the threshold voltage (V_{th}) of a drive transistor in each pixel. The pixel drive circuit has a simple compensation structure and does not occupy too much area in design.

(57) 摘要: 一种像素驱动电路及显示面板, 采用 3T2C 结构的像素驱动电路对每一像素中的驱动晶体管 (T1) 的阈值电压 (V_{th}) 进行有效补偿, 像素驱动电路的补偿结构较为简单, 从而在设计时并不需要占用大量面积。

WO 2020/199405 A1

像素驱动电路及显示面板

技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种像素驱动电路及显示面板。

背景技术

[0002] OLED(Organic Light Emitting Diode, 有机发光二极管)显示面板具有高亮度、宽视角、响应速度快、低功耗等优点，目前已被广泛地应用于高性能显示领域中。其中，在OLED显示器面板中，像素被设置成包括多行、多列的矩阵状，每一像素通常采用由两个晶体管与一个电容构成，俗称2T1C电路，但晶体管存在阈值电压漂移的问题，因此，OLED像素驱动电路需要相应的补偿结构。目前，OLED像素驱动电路的补偿结构较为复杂，在设计布局时占用大量面积，不利于高PPI(Pixels Per Inch, 像素密度)显示面板的设计。

发明概述

技术问题

[0003] 本申请实施例的目的在于提供一种像素驱动电路及显示面板，能够解决现有的像素驱动电路的补偿结构较为复杂，在设计布局时占用大量面积的技术问题。

问题的解决方案

技术解决方案

[0004] 本申请实施例提供一种像素驱动电路，包括：第一晶体管、第二晶体管、第三晶体管、第一电容、第二电容以及发光器件；

[0005] 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于电源电压，所述第一晶体管的漏极电性连接于第二节点；

[0006] 所述第二晶体管的栅极电性连接于第一控制信号，所述第二晶体管的源极电性连接于数据信号，所述第二晶体管的漏极电性连接于所述第一节点；

[0007] 所述第三晶体管的栅极电性连接于扫描信号，所述第三晶体管的源极电性连接于所述第二控制信号，所述第三晶体管的漏极电性连接于第三节点；

[0008] 所述第一电容的第一端电性连接于所述第一节点，所述第一电容的第二端电性

连接于所述第三节点；

[0009] 所述第二电容的第一端电性连接于所述第二节点，所述第二电容的第二端电性连接于所述第三节点；

[0010] 所述发光器件的阳极端电性连接于所述第二节点，所述发光器件的阴极端电性连接于接地端；

[0011] 流经所述发光器件的电流与所述第一晶体管的阈值电压无关；所述发光器件为有机发光二极管。

[0012] 在本申请所述的像素驱动电路中，所述第一控制信号、所述第二控制信号、所述扫描信号以及所述数据信号相组合先后对应于初始化阶段、阈值电压检测阶段、阈值电压补偿阶段以及发光阶段；所述数据信号包括参考低电位以及显示高电位。

[0013] 在本申请所述的像素驱动电路中，在所述初始化阶段，所述第一控制信号为低电位，所述第二控制信号由高电位转为低电位，所述扫描信号为高电位，所述数据信号为所述参考低电位。

[0014] 在本申请所述的像素驱动电路中，在所述阈值电压检测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。

[0015] 在本申请所述的像素驱动电路中，在所述阈值电压补偿阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述显示高电位。

[0016] 在本申请所述的像素驱动电路中，在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。

[0017] 在本申请所述的像素驱动电路中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。

[0018] 本申请实施例还提供一种像素驱动电路，包括：第一晶体管、第二晶体管、第三晶体管、第一电容、第二电容以及发光器件；

- [0019] 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于电源电压，所述第一晶体管的漏极电性连接于第二节点；
- [0020] 所述第二晶体管的栅极电性连接于第一控制信号，所述第二晶体管的源极电性连接于数据信号，所述第二晶体管的漏极电性连接于所述第一节点；
- [0021] 所述第三晶体管的栅极电性连接于扫描信号，所述第三晶体管的源极电性连接于所述第二控制信号，所述第三晶体管的漏极电性连接于第三节点；
- [0022] 所述第一电容的第一端电性连接于所述第一节点，所述第一电容的第二端电性连接于所述第三节点；
- [0023] 所述第二电容的第一端电性连接于所述第二节点，所述第二电容的第二端电性连接于所述第三节点；
- [0024] 所述发光器件的阳极端电性连接于所述第二节点，所述发光器件的阴极端电性连接于接地端。
- [0025] 在本申请所述的像素驱动电路中，所述第一控制信号、所述第二控制信号、所述扫描信号以及所述数据信号相组合先后对应于初始化阶段、阈值电压检测阶段、阈值电压补偿阶段以及发光阶段；所述数据信号包括参考低电位以及显示高电位。
- [0026] 在本申请所述的像素驱动电路中，在所述初始化阶段，所述第一控制信号为低电位，所述第二控制信号由高电位转为低电位，所述扫描信号为高电位，所述数据信号为所述参考低电位。
- [0027] 在本申请所述的像素驱动电路中，在所述阈值电压检测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。
- [0028] 在本申请所述的像素驱动电路中，在所述阈值电压补偿阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述显示高电位。
- [0029] 在本申请所述的像素驱动电路中，在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。

- [0030] 在本申请所述的像素驱动电路中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。
- [0031] 在本申请所述的像素驱动电路中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。
- [0032] 在本申请所述的像素驱动电路中，所述发光器件为有机发光二极管。
- [0033] 本申请实施例还提供一种显示面板，其包括像素驱动电路，所述像素电路包括：第一晶体管、第二晶体管、第三晶体管、第一电容、第二电容以及发光器件；
- [0034] 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于电源电压，所述第一晶体管的漏极电性连接于第二节点；
- [0035] 所述第二晶体管的栅极电性连接于第一控制信号，所述第二晶体管的源极电性连接于数据信号，所述第二晶体管的漏极电性连接于所述第一节点；
- [0036] 所述第三晶体管的栅极电性连接于扫描信号，所述第三晶体管的源极电性连接于所述第二控制信号，所述第三晶体管的漏极电性连接于第三节点；
- [0037] 所述第一电容的第一端电性连接于所述第一节点，所述第一电容的第二端电性连接于所述第三节点；
- [0038] 所述第二电容的第一端电性连接于所述第二节点，所述第二电容的第二端电性连接于所述第三节点；
- [0039] 所述发光器件的阳极端电性连接于所述第二节点，所述发光器件的阴极端电性连接于接地端。
- [0040] 在本申请所述的显示面板中，所述第一控制信号、所述第二控制信号、所述扫描信号以及所述数据信号相组合先后对应于初始化阶段、阈值电压检测阶段、阈值电压补偿阶段以及发光阶段；所述数据信号包括参考低电位以及显示高电位。
- [0041] 在本申请所述的显示面板中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。
- [0042] 在本申请所述的显示面板中，所述发光器件为有机发光二极管。

发明的有益效果

有益效果

[0043] 本申请实施例提供的像素驱动电路及显示面板，采用3T2C结构的像素驱动电路对每一像素中的驱动晶体管的阈值电压进行有效补偿，该像素驱动电路的补偿结构较为简单，从而在设计时并不需要占用大量面积。

对附图的简要说明

附图说明

[0044] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0045] 图1为本申请实施例提供的像素驱动电路的结构示意图；

[0046] 图2为本申请实施例提供的像素驱动电路的时序图；

[0047] 图3为申请实施例提供的像素驱动电路在图2所示的驱动时序下的初始化阶段的通路示意图；

[0048] 图4为申请实施例提供的像素驱动电路在图2所示的驱动时序下的阈值电压检测阶段的通路示意图；

[0049] 图5为申请实施例提供的像素驱动电路在图2所示的驱动时序下的阈值电压补偿阶段的通路示意图；

[0050] 图6为申请实施例提供的像素驱动电路在图2所示的驱动时序下的发光阶段的通路示意图。

发明实施例

本发明的实施方式

[0051] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0052] 本申请所有实施例中采用的晶体管可以为薄膜晶体管或场效应管或其他特性相同的器件，由于这里采用的晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本申请实施例中，为区分晶体管除栅极之外的两极，将其中一极称为源极，另一极称为漏极。按附图中的形态规定开关晶体管的中间端为栅极、信号输入端为源极、输出端为漏极。此外本申请实施例所采用的晶体管可以包括P型晶体管和/或N型晶体管两种，其中，P型晶体管在栅极为低电平时导通，在栅极为高电平时截止，N型晶体管为在栅极为高电平时导通，在栅极为低电平时截止。

[0053] 请参阅图1，图1为本申请实施例提供的像素驱动电路的结构示意图。如图1所示，本申请实施例提供的像素驱动电路，包括：第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容C1、第二电容C2以及发光器件OLED，发光器件OLED可以为有机发光二极管。也即，本申请实施例采用3T2C结构的像素驱动电路对每一像素中的驱动晶体管的阈值电压进行有效补偿，用了较少的元器件，结构简单稳定，节约了成本。该像素驱动电路中的第一晶体管T1为驱动晶体管。

[0054] 其中，第一晶体管T1的栅极电性连接于第一节点g，第一晶体管T1的源极电性连接于电源电压Vdd，第一晶体管T1的漏极电性连接于第二节点s。第二晶体管T2的栅极电性连接于第一控制信号S1，第二晶体管T2的源极电性连接于数据信号D，第二晶体管T2的漏极电性连接于第一节点g。第三晶体管T3的栅极电性连接于扫描信号G，第三晶体管T3的源极电性连接于第二控制信号S2，第三晶体管T3的漏极电性连接于第三节点a。第一电容C1的第一端电性连接于第一节点g，第一电容C1的第二端电性连接于第三节点a。第二电容C2的第一端电性连接于第二节点s，第二电容C2的第二端电性连接于第三节点a。发光器件OLED的阳极端电性连接于第二节点s，发光器件OLED的阴极端电性连接于接地端。

[0055] 在一些实施例中，第一晶体管T1、第二晶体管T2以及第三晶体管T3均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。本申请实施例提供的像素驱动电路中的晶体管为同一种类型的晶体管，从而避免不同类型的晶体管之间的差异性对像素驱动电路造成的影响。

[0056] 请参阅图2，图2为本申请实施例提供的像素驱动电路的时序图。如图2所示，

第一控制信号S1、第二控制信号S2、扫描信号G以及数据信号D相组合先后对应于初始化阶段t1、阈值电压检测阶段t2、阈值电压补偿阶段t3以及发光阶段t4。

其中，数据信号D包括参考低电位Vref以及显示高电位Vdata。

[0057] 在一些实施例中，在初始化阶段t1，第一控制信号S1为低电位，第二控制信号S2由高电位Vgh转为低电位Vgl，扫描信号G为高电位，数据信号D为参考低电位Vref。

[0058] 在一些实施例中，在阈值电压检测阶段t2，第一控制信号S1为高电位，第二控制信号S2为低电位，扫描信号G为低电位，数据信号D为参考低电位Vref。

[0059] 在一些实施例中，在阈值电压补偿阶段t3，第一控制信号S1为高电位，第二控制信号S2为低电位，扫描信号G为低电位，数据信号D为显示高电位Vdata。

[0060] 在一些实施例中，在发光阶段t4，第一控制信号S1为低电位，第二控制信号S2为低电位，扫描信号G为低电位，数据信号D为参考低电位Vref。

[0061] 具体的，请参阅图3，图3为申请实施例提供的像素驱动电路在图2所示的驱动时序下的初始化阶段的通路示意图。首先，结合图2、图3所示，在初始化阶段t1，第一控制信号S1为低电位，第二晶体管T2关闭，数据信号D的参考低电位Vref未能输出至第一节点g。扫描信号G为高电位，第三晶体管T3打开，第二控制信号S2输出至第三节点a。与此同时，第二控制信号S2由高电位Vgh转为低电位Vgl，且第三节点a均与第一电容C1的第二端以及第二电容C2的第二端电性连接，也即，第一电容C1的第二端和第二电容C2的第二端的电位由高电位转为低电位。因此，由于电容耦合效应，第一电容C1的第一端的电位也相应拉低，第二电容C2的第一端的电位也相应拉低。第一电容C1的第一端与第一节点g电性连接，第二电容C2的第一端与第二节点s电性连接，因此，第一节点g的电位也相应拉低，第二节点s的电位也相应拉低。此时，第一晶体管T1关闭。

[0062] 在该初始化阶段t1，第一节点g的电位和第二节点s的电位可以根据以下公式进行设置： $V_g = (V_{gh} - V_{gl}) \cdot (C_1 + C_{para}) / C_1$ ， $V_s = (V_{gh} - V_{gl}) \cdot (C_2 + C_{oled}) / C_2$ ，其中， V_g 为第一节点g的电位， V_s 为第二节点s的电位， V_{gh} 为第二控制信号S2的高电位， V_{gl} 为第二控制信号S2的低电位， C_{para} 为第一晶体管T1的栅极和漏极之间的寄生电容， C_{oled} 为发光器件

OLED的电容。

- [0063] 接着,请参阅图4,图4为申请实施例提供的像素驱动电路在图2所示的驱动时序下的阈值电压检测阶段的通路示意图。结合图2、图4所示,在阈值电压检测阶段t2,扫描信号G为低电位,第三晶体管T3关闭,第二控制信号S2的低电位未能输出至第三节点a。第一控制信号S1为高电位,第二晶体管T2打开,数据信号D的参考低电位Vref输出至第一节点g,需要说明的是,此时数据信号D的参考低电位Vref需设置成让第一晶体管T1打开的电位。也即,第一晶体管T1打开,电源电压Vdd对第一晶体管T1充电,直至第一晶体管T1关闭。
- [0064] 在该阈值电压检测阶段t2,第一节点g的电位和第二节点s的电位可以根据以下公式进行设置: $V_g = V_{ref}$, $V_s = V_{ref} - V_{th}$, 其中, V_g 为第一节点g的电位, V_s 为第二节点s的电位, Vref为数据信号D的参考低电位Vref, V_{th} 为第一晶体管T1的阈值电压。
- [0065] 随后,请参阅图5,图5为申请实施例提供的像素驱动电路在图2所示的驱动时序下的阈值电压补偿阶段的通路示意图。结合图2、图5所示,在阈值电压补偿阶段t3,扫描信号G为低电位,第三晶体管T3关闭,第二控制信号S2的低电位未能输出至第三节点a。第一控制信号S1为高电位,第二晶体管T2打开,数据信号D的显示高电位Vdata输出至第一节点g。由于电容耦合效应,第二节点s的电位也相应发生变化。
- [0066] 在该阈值电压获取阶段,第一节点g的电位和第二节点s的电位可以根据以下公式进行设置: $V_g = V_{data}$, $V_s = V_{ref} - V_{th} + \Delta V$, 其中, V_g 为第一节点g的电位, V_s 为第二节点s的电位, Vdata为数据信号D的显示高电位Vdata, V_{th} 为第一晶体管T1的阈值电压, ΔV 为显示高电位Vdata对第二节点s的电位所产生的影响。
- [0067] 最后,请参阅图6,图6为申请实施例提供的像素驱动电路在图2所示的驱动时序下的发光阶段的通路示意图。结合图2、图6所示,在发光阶段t4,第一控制信号S1为低电位,扫描信号G为高电位,第二晶体管T2关闭,第三晶体管T3关闭。由于第一电容C1和第二电容C2的存储作用,第一节点g的电位与第二节点s的电位之间的压差保持不变。
- [0068] 在该发光阶段t4,第一节点g与第二节点s之间的压差可根据以下公式获得: V_{gs}

$=V_{data}-V_{ref}+V_{th}-\Delta V$ ，其中， V_{gs} 为第一节点g的电位与第二节点s的电位之间的压差， V_{data} 为数据信号D的显示高电位， V_{ref} 为数据信号D的参考低电位， V_{th} 为第一晶体管T1的阈值电压， ΔV 为显示高电位 V_{data} 对第二节点s的电位所产生的影响。

[0069] 进一步地，计算流经发光器件OLED的电流的公式为：

[0070] $I_{OLED} = 1/2Cox(\mu W/L)(V_{gs1}-V_{th})^2$ ，其中 I_{OLED} 为流经发光器件OLED的电流， μ 为第一晶体管T1的载流子迁移率， W 和 L 分别为第一晶体管T1的沟道的宽度和长度， V_{gs1} 为第一晶体管T1的栅极与漏极之间的压差、 V_{th} 为第一晶体管T1的阈值电压。在本申请实施例中，第一晶体管T1的栅极与漏极之间的压差等于第一节点g的电位与第二节点s的电位之间的压差。将第一节点g的电位与第二节点s的电位之间的压差 $V_{gs}=V_{data}-V_{ref}+V_{th}-\Delta V$ 代入上式，即有：

[0071] $I_{OLED} = 1/2Cox(\mu W/L)(V_{data}-V_{ref}+V_{th}-\Delta V-V_{th})^2$

[0072] $= 1/2Cox(\mu W/L)(V_{data}-V_{ref}-\Delta V)^2$

[0073] 由此可见，发光器件OLED的电流与第一晶体管T1的阈值电压无关，实现了补偿功能。发光器件OLED发光，且流经发光器件OLED的电流与第一晶体管T1的阈值电压无关。

[0074] 本身申请实施例还提供一种显示面板，其包括以上所述的像素驱动电路，具体可参照以上对该像素驱动电路的描述，在此不做赘述。

[0075] 本申请实施例提供的像素驱动电路及显示面板，采用3T2C结构的像素驱动电路对每一像素中的驱动晶体管的阈值电压进行有效补偿，该像素驱动电路的补偿结构较为简单，从而在设计时并不需要占用大量面积。

[0076] 以上仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

- [权利要求 1] 一种像素驱动电路，其包括：第一晶体管、第二晶体管、第三晶体管、第一电容、第二电容以及发光器件；
- 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于电源电压，所述第一晶体管的漏极电性连接于第二节点；
- 所述第二晶体管的栅极电性连接于第一控制信号，所述第二晶体管的源极电性连接于数据信号，所述第二晶体管的漏极电性连接于所述第一节点；
- 所述第三晶体管的栅极电性连接于扫描信号，所述第三晶体管的源极电性连接于所述第二控制信号，所述第三晶体管的漏极电性连接于第三节点；
- 所述第一电容的第一端电性连接于所述第一节点，所述第一电容的第二端电性连接于所述第三节点；
- 所述第二电容的第一端电性连接于所述第二节点，所述第二电容的第二端电性连接于所述第三节点；
- 所述发光器件的阳极端电性连接于所述第二节点，所述发光器件的阴极端电性连接于接地端；
- 流经所述发光器件的电流与所述第一晶体管的阈值电压无关；所述发光器件为有机发光二极管。
- [权利要求 2] 根据权利要求1所述的像素驱动电路，其中，所述第一控制信号、所述第二控制信号、所述扫描信号以及所述数据信号相组合先后对应于初始化阶段、阈值电压检测阶段、阈值电压补偿阶段以及发光阶段；所述数据信号包括参考低电位以及显示高电位。
- [权利要求 3] 根据权利要求2所述的像素驱动电路，其中，在所述初始化阶段，所述第一控制信号为低电位，所述第二控制信号由高电位转为低电位，所述扫描信号为高电位，所述数据信号为所述参考低电位。
- [权利要求 4] 根据权利要求2所述的像素驱动电路，其中，在所述阈值电压检测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述

扫描信号为低电位，所述数据信号为所述参考低电位。

[权利要求 5] 根据权利要求2所述的像素驱动电路，其中，在所述阈值电压补偿阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述显示高电位。

[权利要求 6] 根据权利要求2所述的像素驱动电路，其中，在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。

[权利要求 7] 根据权利要求1所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。

[权利要求 8] 一种像素驱动电路，其包括：第一晶体管、第二晶体管、第三晶体管、第一电容、第二电容以及发光器件；

所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于电源电压，所述第一晶体管的漏极电性连接于第二节点；
所述第二晶体管的栅极电性连接于第一控制信号，所述第二晶体管的源极电性连接于数据信号，所述第二晶体管的漏极电性连接于所述第一节点；

所述第三晶体管的栅极电性连接于扫描信号，所述第三晶体管的源极电性连接于所述第二控制信号，所述第三晶体管的漏极电性连接于第三节点；

所述第一电容的第一端电性连接于所述第一节点，所述第一电容的第二端电性连接于所述第三节点；

所述第二电容的第一端电性连接于所述第二节点，所述第二电容的第二端电性连接于所述第三节点；

所述发光器件的阳极端电性连接于所述第二节点，所述发光器件的阴极端电性连接于接地端。

[权利要求 9] 根据权利要求8所述的像素驱动电路，其中，所述第一控制信号、所述第二控制信号、所述扫描信号以及所述数据信号相组合先后对应于

初始化阶段、阈值电压检测阶段、阈值电压补偿阶段以及发光阶段；
所述数据信号包括参考低电位以及显示高电位。

[权利要求 10] 根据权利要求9所述的像素驱动电路，其中，在所述初始化阶段，所述第一控制信号为低电位，所述第二控制信号由高电位转为低电位，所述扫描信号为高电位，所述数据信号为所述参考低电位。

[权利要求 11] 根据权利要求9所述的像素驱动电路，其中，在所述阈值电压检测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。

[权利要求 12] 根据权利要求9所述的像素驱动电路，其中，在所述阈值电压补偿阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述显示高电位。

[权利要求 13] 根据权利要求9所述的像素驱动电路，其中，在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述扫描信号为低电位，所述数据信号为所述参考低电位。

[权利要求 14] 根据权利要求8所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。

[权利要求 15] 根据权利要求8所述的像素驱动电路，其中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。

[权利要求 16] 根据权利要求8所述的像素驱动电路，其中，所述发光器件为有机发光二极管。

[权利要求 17] 一种显示面板，其包括像素驱动电路，所述像素电路包括：第一晶体管、第二晶体管、第三晶体管、第一电容、第二电容以及发光器件；所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于电源电压，所述第一晶体管的漏极电性连接于第二节点；所述第二晶体管的栅极电性连接于第一控制信号，所述第二晶体管的源极电性连接于数据信号，所述第二晶体管的漏极电性连接于所述第一节点；

所述第三晶体管的栅极电性连接于扫描信号，所述第三晶体管的源极电性连接于所述第二控制信号，所述第三晶体管的漏极电性连接于第三节点；

所述第一电容的第一端电性连接于所述第一节点，所述第一电容的第二端电性连接于所述第三节点；

所述第二电容的第一端电性连接于所述第二节点，所述第二电容的第二端电性连接于所述第三节点；

所述发光器件的阳极端电性连接于所述第二节点，所述发光器件的阴极端电性连接于接地端。

[权利要求 18] 根据权利要求17所述的显示面板，其中，所述第一控制信号、所述第二控制信号、所述扫描信号以及所述数据信号相组合先后对应于初始化阶段、阈值电压检测阶段、阈值电压补偿阶段以及发光阶段；所述数据信号包括参考低电位以及显示高电位。

[权利要求 19] 根据权利要求17所述的显示面板，其中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。

[权利要求 20] 根据权利要求17所述的显示面板，其中，所述发光器件为有机发光二极管。

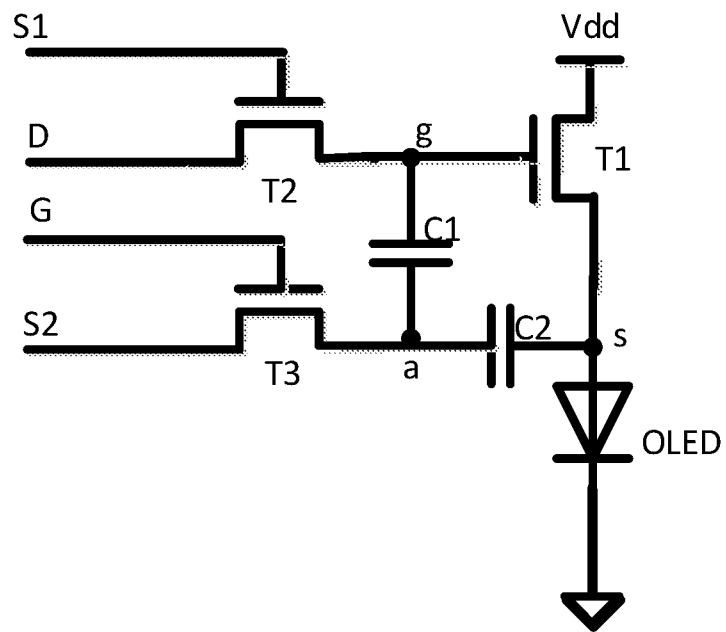


图 1

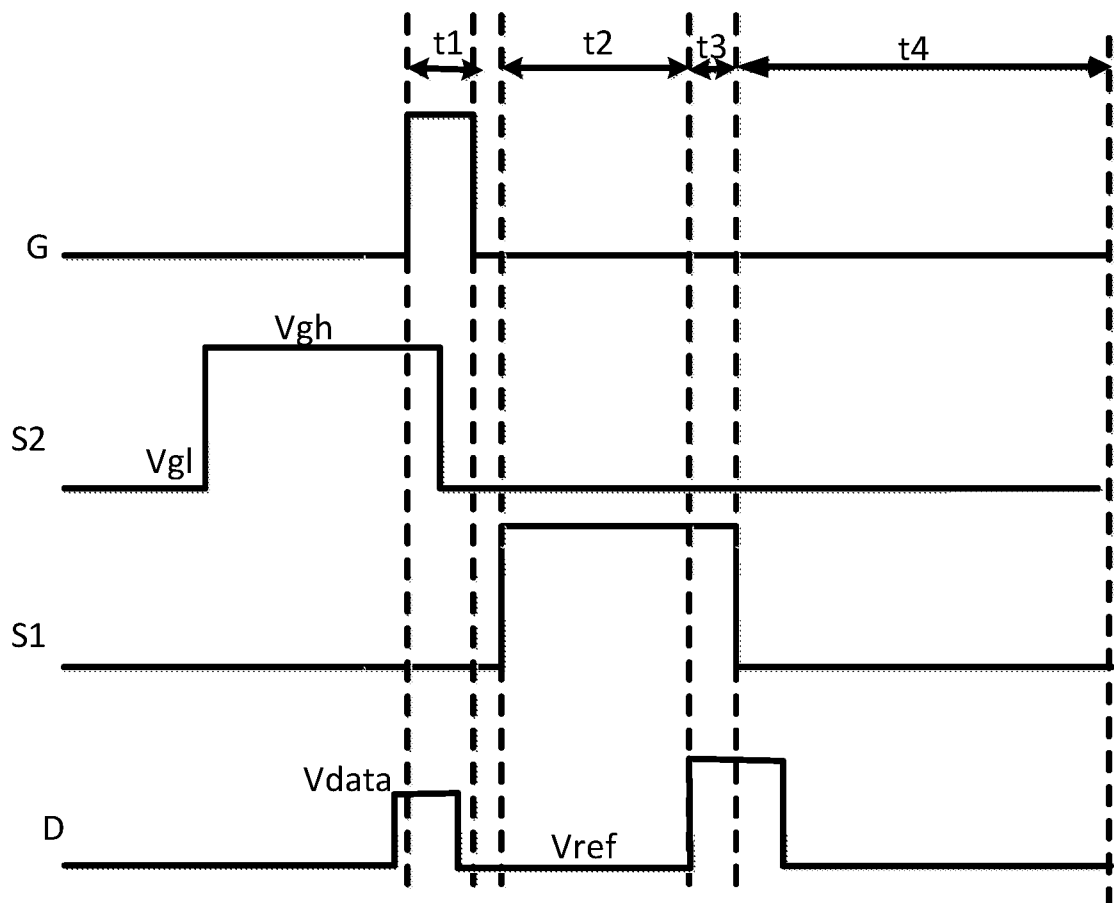


图 2

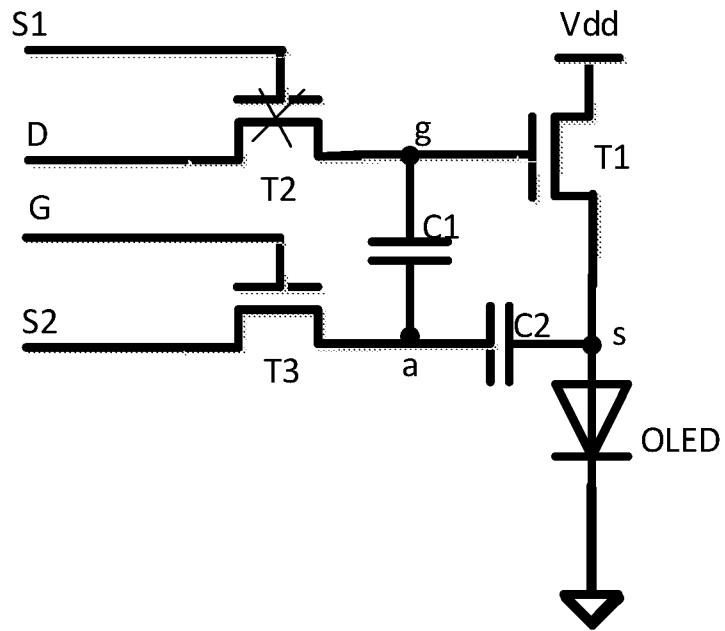


图 3

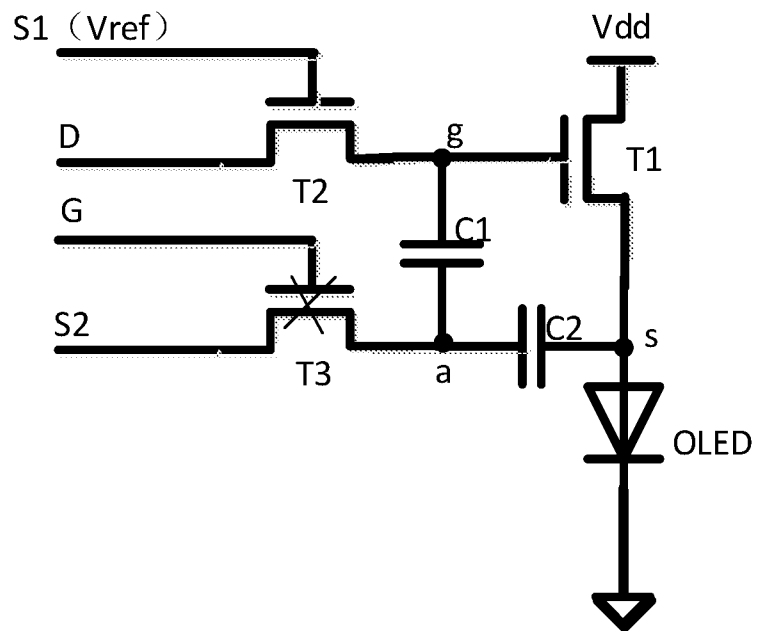


图 4

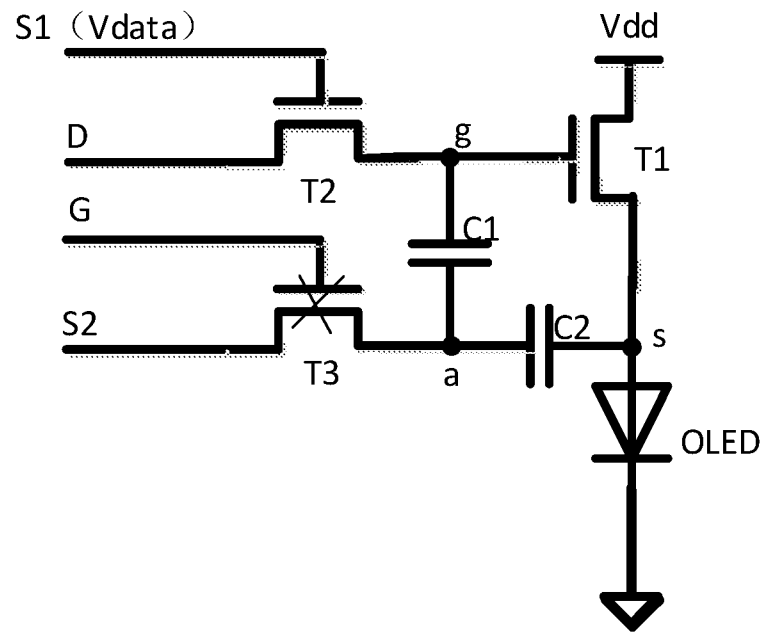


图 5

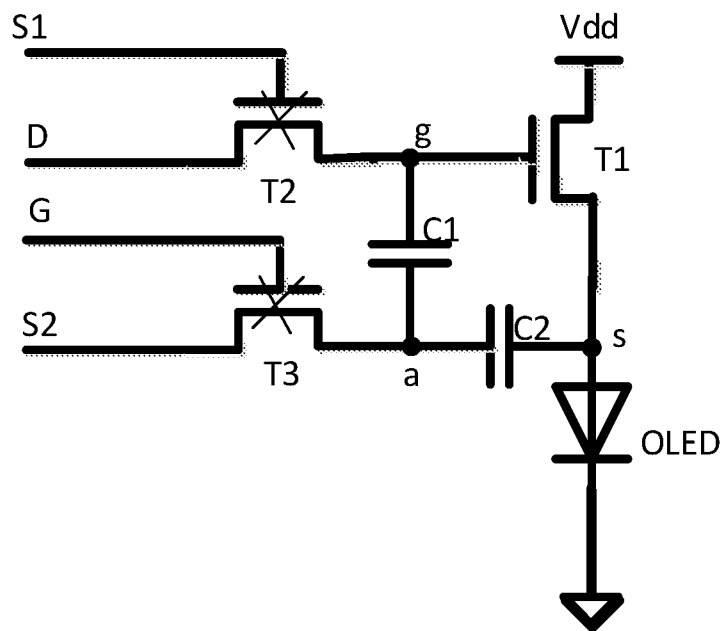


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/094524

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 华星光电, 蔡玉莹, 像素, 有机发光, 晶体管, 第二电容, 阈值, 初始化, 复位, 补偿, OLED, pixel, transistor, capacitor, second, C2, Vth, threshold, initial, reset, compensat+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109859688 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 07 June 2019 (2019-06-07) description, paragraphs [0028]-[0053], and figures 1-6	1-20
X	CN 104700778 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 10 June 2015 (2015-06-10) description, paragraphs [0075]-[0121], and figures 1-8	1-20
X	CN 107369413 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 21 November 2017 (2017-11-21) description, paragraphs [0035]-[0109], and figures 1a-3	1, 7, 8, 14-17, 19, 20
A	CN 106409233 A (SHANGHAI TIANMA AMOLED CO., LTD. et al.) 15 February 2017 (2017-02-15) entire document	1-20
A	CN 103295519 A (INNOCOM TECHNOLOGY (SHENZHEN) LTD. et al.) 11 September 2013 (2013-09-11) entire document	1-20
A	US 2014292740 A1 (INNOLUX CORPORATION) 02 October 2014 (2014-10-02) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

09 December 2019

Date of mailing of the international search report

02 January 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/094524

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109859688	A	07 June 2019	None			
CN	104700778	A	10 June 2015	US	2017039942	A1	09 February 2017
				WO	2016155053	A1	06 October 2016
				CN	104700778	B	27 June 2017
				US	9721507	B2	01 August 2017
CN	107369413	A	21 November 2017	US	2019096326	A1	28 March 2019
CN	106409233	A	15 February 2017	CN	106409233	B	06 August 2019
CN	103295519	A	11 September 2013	CN	103295519	B	04 November 2015
US	2014292740	A1	02 October 2014	TW	201437992	A	01 October 2014
				US	9230481	B2	05 January 2016
				TW	I485683	B	21 May 2015
				US	9230483	B2	05 January 2016
				US	2014292736	A1	02 October 2014

国际检索报告

国际申请号

PCT/CN2019/094524

A. 主题的分类 G09G 3/3208(2016.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G; G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPDOC: 华星光电, 蔡玉莹, 像素, 有机发光, 晶体管, 第二电容, 阈值, 初始化, 复位, 补偿, OLED, pixel, transistor, capacitor, second, C2, Vth, threshold, initial, reset, compensat+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 109859688 A (深圳市华星光电半导体显示技术有限公司) 2019年 6月 7日 (2019 - 06 - 07) 说明书第[0028]-[0053]段, 图1-6</td> <td>1-20</td> </tr> <tr> <td>X</td> <td>CN 104700778 A (深圳市华星光电技术有限公司) 2015年 6月 10日 (2015 - 06 - 10) 说明书第[0075]-[0121]段, 图1-8</td> <td>1-20</td> </tr> <tr> <td>X</td> <td>CN 107369413 A (京东方科技集团股份有限公司 等) 2017年 11月 21日 (2017 - 11 - 21) 说明书第[0035]-[0109]段, 图1a-3</td> <td>1, 7, 8, 14-17, 19, 20</td> </tr> <tr> <td>A</td> <td>CN 106409233 A (上海天马有机发光显示技术有限公司 等) 2017年 2月 15日 (2017 - 02 - 15) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103295519 A (群康科技深圳有限公司 等) 2013年 9月 11日 (2013 - 09 - 11) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2014292740 A1 (INNOLUX CORPORATION) 2014年 10月 2日 (2014 - 10 - 02) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 109859688 A (深圳市华星光电半导体显示技术有限公司) 2019年 6月 7日 (2019 - 06 - 07) 说明书第[0028]-[0053]段, 图1-6	1-20	X	CN 104700778 A (深圳市华星光电技术有限公司) 2015年 6月 10日 (2015 - 06 - 10) 说明书第[0075]-[0121]段, 图1-8	1-20	X	CN 107369413 A (京东方科技集团股份有限公司 等) 2017年 11月 21日 (2017 - 11 - 21) 说明书第[0035]-[0109]段, 图1a-3	1, 7, 8, 14-17, 19, 20	A	CN 106409233 A (上海天马有机发光显示技术有限公司 等) 2017年 2月 15日 (2017 - 02 - 15) 全文	1-20	A	CN 103295519 A (群康科技深圳有限公司 等) 2013年 9月 11日 (2013 - 09 - 11) 全文	1-20	A	US 2014292740 A1 (INNOLUX CORPORATION) 2014年 10月 2日 (2014 - 10 - 02) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 109859688 A (深圳市华星光电半导体显示技术有限公司) 2019年 6月 7日 (2019 - 06 - 07) 说明书第[0028]-[0053]段, 图1-6	1-20																					
X	CN 104700778 A (深圳市华星光电技术有限公司) 2015年 6月 10日 (2015 - 06 - 10) 说明书第[0075]-[0121]段, 图1-8	1-20																					
X	CN 107369413 A (京东方科技集团股份有限公司 等) 2017年 11月 21日 (2017 - 11 - 21) 说明书第[0035]-[0109]段, 图1a-3	1, 7, 8, 14-17, 19, 20																					
A	CN 106409233 A (上海天马有机发光显示技术有限公司 等) 2017年 2月 15日 (2017 - 02 - 15) 全文	1-20																					
A	CN 103295519 A (群康科技深圳有限公司 等) 2013年 9月 11日 (2013 - 09 - 11) 全文	1-20																					
A	US 2014292740 A1 (INNOLUX CORPORATION) 2014年 10月 2日 (2014 - 10 - 02) 全文	1-20																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期	国际检索报告邮寄日期																						
2019年 12月 9日	2020年 1月 2日																						
ISA/CN的名称和邮寄地址	受权官员																						
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	罗朋																						
传真号 (86-10)62019451	电话号码 86-(10)-53962510																						

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/094524

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109859688	A	2019年 6月 7日	无			
CN	104700778	A	2015年 6月 10日	US	2017039942	A1	2017年 2月 9日
				WO	2016155053	A1	2016年 10月 6日
				CN	104700778	B	2017年 6月 27日
				US	9721507	B2	2017年 8月 1日
CN	107369413	A	2017年 11月 21日	US	2019096326	A1	2019年 3月 28日
CN	106409233	A	2017年 2月 15日	CN	106409233	B	2019年 8月 6日
CN	103295519	A	2013年 9月 11日	CN	103295519	B	2015年 11月 4日
US	2014292740	A1	2014年 10月 2日	TW	201437992	A	2014年 10月 1日
				US	9230481	B2	2016年 1月 5日
				TW	1485683	B	2015年 5月 21日
				US	9230483	B2	2016年 1月 5日
				US	2014292736	A1	2014年 10月 2日