

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成25年10月17日 (2013.10.17)

【公表番号】特表2013-504217(P2013-504217A)

【公表日】平成25年2月4日 (2013.2.4)

【年通号数】公開・登録公報2013-006

【出願番号】特願2012-528090(P2012-528090)

【国際特許分類】

H 0 1 L 21/205 (2006.01)

C 2 3 C 16/24 (2006.01)

C 2 3 C 16/02 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/12 (2006.01)

H 0 1 L 21/20 (2006.01)

【F I】

H 0 1 L 21/205

C 2 3 C 16/24

C 2 3 C 16/02

H 0 1 L 29/78 6 5 8 E

H 0 1 L 29/78 6 5 8 A

H 0 1 L 29/78 6 5 2 T

H 0 1 L 21/20

【手続補正書】

【提出日】平成25年8月27日 (2013.8.27)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 6

【補正方法】変更

【補正の内容】

【0 0 0 6】

ウェーハの裏側に随意の酸化物シール 1 2 5 を形成してもよい。酸化物シール 1 2 5 は、一般的には、オートドーピングを減少しようとするものである。しかしながら、酸化物シール 1 2 5 は、多数のエピタキシャル層成長プロセス間の多数のクリーニングプロセス中に腐蝕し、「ピンホール」欠陥が生じる場合がある。酸化物シール 1 2 5 がこのように腐蝕すると、酸化物シール 1 2 5 はオートドーピングを防ぐことができない。

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体形成方法において、  
第 1 導電型のシリコンウェーハにアクセスする工程と、  
前記第 1 導電型のエピタキシャル層を前記シリコンウェーハの前面上で成長させる工程と、  
前記第 1 導電型のキャリアをインプラントすることなく、前記エピタキシャル層をイン

プラントし、逆の導電型の領域を形成する工程と、

前記成長及びインプラントを繰り返し、前記逆の導電型の垂直カラムを形成する工程とを含む、方法。

【請求項 2】

請求項 1 に記載の方法において、更に、

前記シリコンウェーハにインプラントを行い、前記垂直カラムと垂直方向で整合した前記逆の導電型の領域を形成する工程を含む、方法。

【請求項 3】

請求項 1 又は 2 のいずれかに記載の方法において、更に、

シリコン酸化物層を前記シリコンウェーハの全ての表面に付着する工程を含む、方法。

【請求項 4】

請求項 3 に記載の方法において、

前記シリコン酸化物を付着する前記工程は、前記成長工程の前に行われる、方法。

【請求項 5】

請求項 4 に記載の方法において、更に、

前記シリコン酸化物を前記シリコンウェーハの前面から除去する工程を含む、方法。

【請求項 6】

請求項 5 に記載の方法において、

前記除去工程は、前記成長工程の前に行われる、方法。

【請求項 7】

請求項 4 に記載の方法において、更に、

ポリシリコン層を前記シリコンウェーハの裏面に前記シリコン酸化物に重ねて付着する工程を含む、方法。

【請求項 8】

請求項 7 に記載の方法において、

前記ポリシリコン層を付着する前記工程は、前記成長工程前に行われる、方法。

【請求項 9】

請求項 1 又は 2 のいずれかに記載の方法において、更に、

少なくとも 6 層の前記エピタキシャル層を成長させる工程を含む、方法。

【請求項 10】

シリコンウェーハ上にエピタキシャルシリコンを成長させる方法において、

前記シリコンウェーハの全ての表面及び縁部にシリコン酸化物層を付着する工程と、

前記シリコンウェーハの前面から前記シリコン酸化物を除去する工程と、

ポリシリコン層を前記シリコンウェーハの裏面に前記シリコン酸化物に重ねて付着する工程と、

前記シリコンウェーハの前記前側上でエピタキシャルシリコン層を成長させる工程とを含む、方法。

【請求項 11】

請求項 10 に記載の方法において、

前記エピタキシャルシリコン層のオートドーピングを、前記シリコン酸化物層がないウェーハ上でのエピタキシャルシリコンの成長中のオートドーピングと比較して減少する、方法。

【請求項 12】

請求項 10 又は 11 のいずれかに記載の方法において、

前記シリコンウェーハの全ての表面及び縁部にシリコン酸化物層を付着する前記工程と

、  
前記シリコンウェーハの前面から前記シリコン酸化物を除去する前記工程と、  
ポリシリコン層を前記シリコンウェーハの裏面に前記シリコン酸化物に重ねて付着する  
前記工程と、

前記エピタキシャルシリコン層上に別のエピタキシャルシリコン層を成長させる工程と

を繰り返すことを更に含む、方法。

【請求項 13】

請求項 12 に記載の方法において、更に、  
前記別のエピタキシャルシリコン層の成長前に前記エピタキシャルシリコン層の一領域をドーピングする工程を含む、方法。

【請求項 14】

請求項 12 に記載の方法において、  
前記別のエピタキシャルシリコン層は、エピタキシャルシリコンがないことを特徴とする隙間を含む、方法。

【請求項 15】

請求項 10 又は 11 のいずれかに記載の方法において、  
前記ポリシリコン層上で成長する任意のエピタキシャルシリコンは、前記ポリシリコン層がないウェーハの裏側で成長したエピタキシャルシリコンよりも滑らかであることを特徴とする、方法。

【請求項 16】

半導体デバイスにおいて、  
バルクシリコンを含むシリコン基板と、  
前記基板の前側に付着した複数の積み重ねられたエピタキシャルシリコン層とを含み、  
前記複数のエピタキシャルシリコン層の各々が、集合して、前記半導体デバイスに垂直ドープカラムを形成するドープ領域を含む、半導体デバイス。

【請求項 17】

請求項 16 に記載の半導体デバイスにおいて、  
少なくとも 6 つの積み重ねられたエピタキシャル層を含む、半導体デバイス。

【請求項 18】

請求項 16 又は 17 のいずれかに記載の半導体デバイスにおいて、  
前記垂直ドープカラムは、表面インプランテーションにより得ることができる深さよりも大きい深さを持つことを特徴とする、半導体デバイス。

【請求項 19】

シリコンウェーハにおいて、  
バルクシリコンと、  
前記バルクシリコンの少なくとも一つの平らな表面及び縁部上のシリコン酸化物コーティングと、  
前記バルクシリコンの前記平らな表面上の前記シリコン酸化物コーティング上に配置されたポリシリコン層とを含む、シリコンウェーハ。

【請求項 20】

方法において、  
前記シリコンウェーハの全ての表面及び縁部にシリコン酸化物層を付着する工程と、  
前記シリコンウェーハの前面から前記シリコン酸化物を除去する工程と、  
前記シリコンウェーハの裏面に前記シリコン酸化物に重ねてポリシリコン層を付着する工程と、  
前記シリコンウェーハの前記前面にバッファ層を付着する工程と、  
非シリコンエピタキシー層を前記シリコンウェーハの前側の前記バッファ層上で成長させる工程とを含む、方法。