



(10) **DE 10 2007 020 249 A1** 2008.11.06

Offenlegungsschrift

(51) Int Cl.⁸: **H01L 23/62** (2006.01)
H01L 21/78 (2006.01)

(43) Offenlegungstag: **06.11.2008**

(72) Erfinder:
Borcke, Dr.-Ing., Mathias Hans-Ulrich Alexander von., 81545 München, DE; Zundel, Markus, Dr. rer. nat., 85658 Egming, DE; Schmalzbauer, Uwe, 85774 Unterföhring, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

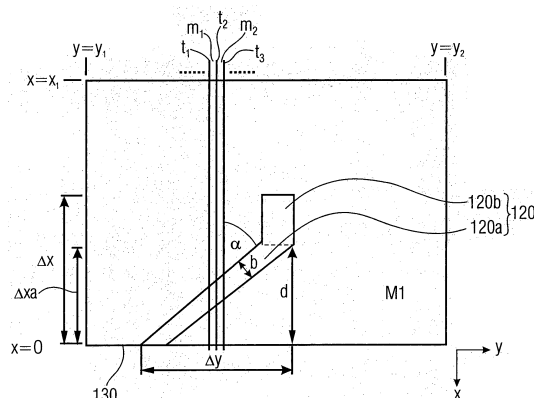
US 61 44 085 A

WO 2005/1 12 128 A2

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Halbleiterbauelement und ein Verfahren zum Herstellen eines Halbleiterbauelements**

(57) Zusammenfassung: Ein Halbleiterbauelement weist ein Substrat (110) mit einer Mehrzahl von benachbarten Gräben (t_n) und eine Kontaktfläche (M1) auf, wobei zwischen zwei benachbarten Gräben jeweils ein Mesastreifen (m_i) ausgebildet ist. Die Kontaktfläche (M1) kontaktiert die Mesastreifen (m_i) und umgibt einen Öffnungsbereich (120), in dem die Kontaktfläche (M1) nicht vorhanden ist und der so geformt ist, dass die Kontaktfläche (M1) dieselben Mesastreifen (m_i) an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich (120) liegt, und wobei der Öffnungsbereich (120) einen Bereich (120a) mit einer länglichen Erstreckung aufweist, der die Mesastreifen (m_i) schräg oder senkrecht schneidet.



Beschreibung

[0001] Ausführungsbeispiele der vorliegenden Erfindung beziehen sich auf ein Halbleiterbauelement und auf ein Verfahren zum Herstellen eines Halbleiterbauelements und insbesondere auf eine Schrägeinbettung von Sensorstrukturen.

[0002] Für Halbleiterbauelemente wie beispielsweise Leistungsfeldeffekttransistoren besteht oft ein Bedarf einen effizienten Schutz vor Überlastung bereitzustellen. Das kann beispielsweise dadurch geschehen, dass in ein Zellenfeld eines Leistungsfeldeffekttransistors eine Sensorstruktur eingebettet wird, die beispielsweise einen Sensorstrom erfasst und dieser Sensorstrom proportional zu einem Strom ist, der durch den Leistungsfeldeffekttransistor fließt. Wird die Sensorstruktur im Wesentlichen so in ein Zellenfeld des Leistungsfeldeffekttransistors eingebettet, dass die Zuleitungen senkrecht (oder parallel) zu einer der Zellenfeldseiten/Chipseiten bzw. der Trench-Streifenrichtung verlaufen, so können sich halbfloatende Potential(Body-)Gebiete entlang der Zuleitungen ergeben. Die halbfloatenden Potentialgebiete können je nach Einbettungstiefe der Sensorstruktur mitunter deutlich länger als 200 µm bzw. sogar mm lang sein. Unter den halbfloatenden Potentialgebieten werden dabei Gebiete verstanden, die geometrisch lang sind aber nicht flächig ausgebildet sind, sondern nur an den Enden an ein definiertes Potential angeschlossen sind. Dadurch kann es bei schnellen Spannungspulsen mit sehr steilen Flanken (z. B. ISO-Pulse oder ESD-Ereignisse, ESD = Electro Static Discharge) dazu kommen, dass das Potential entlang eines solchen halbfloatenden Gebietes bzw. halbfloatenden Potentialgebietes dynamisch stark unterschiedlich ist. In der Nähe von Kontaktstellen folgt das Potential sehr schnell dem Sollwert, an der weitest entlegenen Stelle kann es jedoch dynamisch noch auf einem ungünstigen Potentialwert liegen, so dass in benachbarten Gräben (Trenche) Gateoxid-Stress oder sogar Spannungsüberschläge und Beschädigungen auftreten können. Daraus resultieren Zuverlässigkeitsrisiken und im schlimmsten Fall eine lokale Zerstörung des Leistungstransistors.

[0003] Ausführungsbeispiele der vorliegenden Erfindung behandeln somit das Themenfeld einer optimalen Einbettung von Sensorstrukturen in ein großflächiges Zellenfeld eines Leistungstransistors.

Zusammenfassung

[0004] Ein Halbleiterbauelement weist ein Substrat mit einer Mehrzahl von benachbarten Gräben und eine Kontaktfläche auf, wobei zwischen zwei benachbarten Gräben jeweils ein Mesastreifen ausgebildet ist. Die Kontaktfläche kontaktiert die Mesastreifen und umgibt einen Öffnungsbereich, in dem die Kontaktfläche nicht vorhanden ist, und der so geformt ist,

dass die Kontaktfläche dieselben Mesastreifen an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich liegt, und wobei der Öffnungsbereich eine längliche Erstreckung aufweist, der die Mesastreifen (m_i) schräg oder senkrecht schneidet.

Kurze Beschreibung der Figuren

[0005] Ausführungsbeispiele der vorliegenden Erfindung werden nachfolgend Bezug nehmend auf die beiliegenden Zeichnungen näher erläutert. Es zeigen:

[0006] [Fig. 1](#) eine schematische Darstellung eines Öffnungsbereiches einer Kontaktfläche für ein Halbleiterbauelement gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

[0007] [Fig. 2a-Fig. 2c](#) schematische Darstellungen einer eingebetteten Halbleiterstruktur in dem Halbleiterbauelement mit halbfloatenden Potentialgebieten gemäß Ausführungsbeispielen;

[0008] [Fig. 3](#) eine schematische Darstellung einer konventionellen Einbettung einer Halbleiterstruktur in dem Halbleiterbauelement mit halbfloatenden Potentialgebieten;

[0009] [Fig. 4](#) eine schematische Layoutansicht für einen Einbettung eines Feldeffekttransistors in das Zellenfeld eines Leistungsfeldeffekttransistors;

[0010] [Fig. 5](#) eine vergrößerte Darstellung eines Ausschnittes einer Querschnittsdarstellung von [Fig. 4](#) entlang der Schnittlinie 2-2';

[0011] [Fig. 6](#) eine schematische Querschnittsdarstellung durch den Leistungsfeldeffekttransistor gemäß [Fig. 4](#) entlang der Schnittlinie 3-3';

[0012] [Fig. 7](#) eine schematische Schnittansicht durch eine Mesa gemäß [Fig. 4](#) entlang der Schnittlinie 6-6'; und

[0013] [Fig. 8](#) ein Schaltschema für einen integrierten Leistungstransistor, dessen Lasttransistor und Sensortransistor jeweils als N-DMOS-Transistoren realisiert sind.

[0014] Bevor im Folgenden Ausführungsbeispiele der vorliegenden Erfindung anhand der Zeichnungen näher erläutert werden, wird darauf hingewiesen, dass gleiche oder gleichwirkende Elemente in den Figuren mit gleichen oder ähnlichen Bezugszeichen versehen sind, und dass eine wiederholte Beschreibung dieser Elemente weggelassen wird.

Detaillierte Beschreibung

[0015] Ausführungsbeispiele der vorliegenden Er-

findung beziehen sich auf ein Halbleiterbauelement wie z. B. einen Leistungstransistor oder einen Leistungsfeldeffekttransistor mit einem Substrat, welches eine Mehrzahl von benachbarten Gräben aufweist und zwischen jeweils zwei benachbarten Gräben ein Mesastreifen ausgebildet ist. Zur Kontaktierung des Halbleiterbauelements ist eine Kontaktfläche ausgebildet, die die Mesastreifen kontaktiert, wobei die Kontaktfläche einen Öffnungsbereich offen lässt, so dass in dem Öffnungsbereich keine Kontaktierung der Mesastreifen durch den Kontaktbereich erfolgt. Dabei ist der Öffnungsbereich derart ausgebildet, dass die Kontaktfläche Mesastreifen an zwei voneinander getrennten Stellen kontaktiert und zwischen den beiden getrennten Stellen sich der Öffnungsbereich befindet. Ferner weist der Öffnungsbereich eine längliche Erstreckung auf und schneidet die Mesastreifen schräg oder senkrecht. Konkrete Ausführungsformen für den Öffnungsbereich werden weiter unten detailliert erläutert.

[0016] Der Öffnungsbereich innerhalb des Halbleiterbauelements kann beispielsweise dazu dienen, ein weiteres Bauelement wie beispielsweise eine Sensorstruktur in das Halbleiterbauelement einzubetten. Ausführungsbeispielen der vorliegenden Erfindung liegt die Idee zugrunde, wie die makroskopische Einbettung eines beispielhaften Sensors bzw. der Sensorstruktur optimiert werden kann. Unter der makroskopischen Einbettung wird dabei eine geometrische Form, wie die Sensorstruktur eines Bauelements in das Zellenfeld der benachbarten Gräben eingebracht werden kann, verstanden. Es geht dabei um eine optimale Einbettung der Sensorstruktur oder eines Stromsensors in das Zellenfeld im Sinne der möglichst homogenen Einbettung auf mikroskopischer Ebene. Die homogene Einbettung bezieht sich dabei beispielsweise auf die Trenchgeometrie, die Potentialgebiete, die beim Verlauf von Zellenfeld bis in den Stromsensor hinein möglichst einheitlich sein sollte.

[0017] Die benachbarten Gräben sind beispielsweise an einer Oberfläche des Substrats angeordnet und wenn das Bauelement beispielsweise ein Leistungsfeldeffekttransistor ist, dann weist die der Oberfläche gegenüber liegenden Seite des Substrats beispielsweise eine Drain-Elektrode (oder eine Senke) bzw. einen Drain-Bereich auf und entlang der Mesastreifen sind Source-Bereiche (oder Quellen-Bereiche) ausgebildet. Die Source-Bereiche können beispielsweise durch entsprechend dotierte Gebiete innerhalb der Mesastreifen gebildet sein und werden von der Kontaktfläche kontaktiert. Zwischen den Source-Bereichen und dem Drain-Bereich können beispielsweise Body-Bereiche ausgebildet sein. Die Source-Bereiche und der Drain-Bereich weisen in der Regel eine gleiche Dotierung des Halbleitersubstrats und die Body-Bereiche eine entsprechend komplementäre Dotierung auf. Gate-Bereiche des

beispielhaften Leistungsfeldeffekttransistors können innerhalb der Gräben ausgebildet sein und sind durch eine Isolation von dem Substrat und der Kontaktfläche getrennt. Dabei ist die Isolation der Gate-Bereiche und der Body-Bereiche derart angeordnet, dass bei Anlegen einer entsprechenden Spannung (deren Vorzeichen von der gewählten Dotierung abhängt) an den Gate-Bereichen sich entlang einer Grabenwand in den Body-Bereichen Kanäle herausbilden, so dass ein Strom von den Source-Bereichen zu dem Drain-Bereich fließen kann. Um einen Drain-Anschluss zu verbessern, kann optional eine höher dotierte Schicht in dem Drain-Bereich eingebracht werden und mit einer Drain-Elektrode elektrisch kontaktiert werden.

[0018] Die Einbettung der beispielhaften Sensorstruktur in dem soeben beschriebenen Leistungsfeldeffekttransistor kann derart erfolgen, dass die Kontaktierung (Kontaktfläche) entlang der Source-Bereiche in einem Öffnungsbereich geöffnet wird und in diesem Öffnungsbereich die Sensorstruktur eingebettet wird. Da die Source-Bereiche und die Body-Bereiche innerhalb des Öffnungsbereiches nicht mehr kontaktiert sind, können die erwähnten halbfloatenden Potentialgebiete entstehen. Dies ist insbesondere dann der Fall, wenn wie es oft der Fall ist, eine Durchkontaktierung der Body-Bereiche an die Kontaktfläche vorgenommen wird. Die Durchkontaktierungen können beispielsweise durch zusätzliche Gräben geschehen und hat zur Folge, dass die Body-Bereiche an ein gleiches Potential wie die Source-Bereiche angeschlossen sind.

[0019] Eine Simulation möglicher Fehlerfälle, die durch halbfloatende Potentialgebiete auftreten können, ergibt zusammenfassend, das halbfloatende Potentialgebiet mit einer Länge von weniger als 100 µm im Allgemeinen unkritisch sind und deshalb ist eine Einbettung wünschenswert, die halbfloatende Gebiete mit deutlich weniger als 100 µm ermöglicht. Wie Ausführungsbeispiele der vorliegenden Erfindung zeigen, ist dies möglich, wenn eine so genannte schräge Einbettung vorgenommen wird. Im Gegensatz zu der schrägen Einbettung, ergeben sich bei einer Einbettung, wo die Zuleitung parallel zu den benachbarten Gräben verläuft halbfloatende Potentialgebiete auf eine Länge, die einer Einbettungstiefe der eingebetteten Struktur entsprechen. Wenn jedoch eine schräge Einbettung vorgenommen wird und eine Zuleitung zu dem eingebetteten Bauteil schräg zu den benachbarten Gräben verläuft, dann kann in Abhängigkeit des Winkels, in dem die Zuleitung die benachbarten Gräben schneidet, eine deutliche Verringerung der Länge von halbfloatenden Gebieten erreicht werden. In diesem Fall können nämlich die entsprechenden halbfloatenden Potentialgebiete von beiden Seiten kontaktiert sein, was bei einer geraden Einbettung nicht der Fall ist. Durch eine schräge Einbettung werden somit halbfloatende Gebiete erstens

deutlich kürzer, zweitens unabhängig von dem Absolutwert der gesamten Einbettungstiefe des Sensors bzw. des Bauteils und drittens liegen auf beiden Seiten aktive Zellen vor, an deren Potential sie kontaktiert werden können. Sofern der Schnittwinkel der schrägen Einbettung in Bezug auf die benachbarten Gräben ausreichend groß gewählt ist (mehr Details folgen unten), ergibt sich somit die oben beschriebene zweiseitige Kontaktierung. Diese drei vorteilhaften Eigenschaften führen zu einer Verringerung des halbfloatenden Potentialgebiets auf deutlich unter 100 µm Länge. Durch die beschriebene Einbettung von Sensorstrukturen in das Zellenfeld eines Leistungstransistors können somit beispielsweise dynamisch halbfloatende Potentialgebiete für schnelle Spannungspulse entschärft werden.

[0020] Im Allgemeinen ist es vorteilhaft, die eingebettete Struktur möglichst tief ins Innere des Leistungsfeldeffekttransistors zu legen. Dies ist insbesondere dann der Fall, wenn die eingebettete Halbleiterstruktur ein Sensor ist, der möglichst gleiche physikalische Verhältnisse (z. B. die Potentialstruktur, Temperatur, etc.) vorfinden soll und somit eine Kennlinie aufweist, die möglichst mit der des Leistungsfeldeffekttransistors übereinstimmt. Wenn die Kontaktfläche in einer XY-Ebene angeordnet ist, dann ist es für die schräge Einbettung vorteilhaft den Öffnungsbereich derart zu wählen, dass eine maximale Differenz der X-Koordinaten des Öffnungsbereiches und eine maximale Differenz der Y-Koordinaten des Öffnungsbereiches möglichst von der gleichen Größenordnung sind. Dies ist z. B. der Fall, wenn eine der Beziehungen gilt: $1/6 < \Delta Y/\Delta X < 6$ oder $1/2 < \Delta Y/\Delta X < 3$ oder vorzugsweise wenn ΔY mit ΔX bis zu einer Genauigkeit von 20% übereinstimmt. Außerdem ist es vorteilhaft, wenn eine Zuleitungsbahn zu der eingebetteten Sensorstruktur so dimensioniert wird, dass zum einen eine ausreichende Stromversorgung der Sensorstruktur erfolgen kann, zum anderen jedoch, dass der entsprechende Öffnungsbereich, in dem die Zuleitungsbahn liegt, möglichst klein gehalten wird. Damit kann eine Störung des Leistungsfeldeffekttransistors durch den eingebetteten Sensor möglichst minimiert werden.

[0021] Die sich so ergebende längliche Erstreckung des Öffnungsbereiches kann wie folgt mathematisch beschrieben werden. Der Öffnungsbereich, der zum einen von der Kontaktfläche begrenzt ist und zum anderen sich bis zu einer Basislinie erstreckt, wobei die Basislinie einen Rand der Kontaktfläche darstellt, weist einen Flächeninhalt A auf, und der Rand des Öffnungsbereiches weist einen Umfang U auf. Damit lassen sich zwei geometrische Größen definieren, zum einen ist das eine erstes geometrische Maß $V_1 = U/4$ und zum anderen ist das eine zweites geometrisches Maß, das definiert ist durch $V_2 = A/V_1$. Eine Definition für eine längliche Erstreckung kann dabei wie folgt gegeben werden. Die erste Länge V_1 und die

zweite Länge V_2 genügen der Beziehung: $V_1 = \lambda V_2$, mit $\lambda > 1$. Diese Beziehung ist für jede rechteckige Form des Öffnungsbereiches erfüllt, sofern eine Seitenlänge des Rechtecks länger ist als die andere Seitenlänge (V_1 und V_2 sind jedoch nicht die Seitenlängen eines Rechtecks). Für ein Quadrat würde gelten $\lambda = 1$ und für einen Kreis wäre $\lambda = U^2/(16 A) = \pi/4 < 1$. Für den Fall, dass $\lambda > 4$, wäre bei einer rechteckigen Form des Öffnungsbereiches eine Seitenlänge zumindest 10 mal länger als die andere Seite.

[0022] Sofern die Kontaktfläche eine rechteckige Form aufweist, ist bei weiteren Ausführungsbeispielen der Öffnungsbereich bis zu einem Eckpunkt der Kontaktfläche, wobei die Eckpunkte durch maximale/minimale X,Y-Werte für die Kontaktfläche gegeben sind. Weiterhin kann der Öffnungsbereich einen schrägen Teil und einen gradlinigen Teil aufweisen, wobei der schräge Teil dadurch charakterisiert werden kann, dass der Rand des Öffnungsbereiches die benachbarten Gräben in einem bestimmten Winkel schneidet und der grade Teil dadurch charakterisiert werden kann, dass der Rand des Öffnungsbereiches parallel zu einem Graben verläuft. Der schräge Anteil des Öffnungsbereiches kann dabei ebenfalls stufenförmig ausgestaltet sein, d. h. der Rand des Öffnungsbereiches verläuft entweder senkrecht oder parallel zu den Gräben, wobei es in diesem Fall vorteilhaft ist, wenn die Stufenhöhe bzw. Stufenbreite von einer gleichen Größenordnung sind bzw. sich um maximal 50% voneinander unterscheiden oder wenn der Bereich, der senkrecht zu den benachbarten Gräben verläuft, länger ist als der Bereich, der parallel zu benachbarten Gräben verläuft. Bei einer stufenförmigen Ausgestaltung des Öffnungsbereiches ist jedoch zu beachten, dass der Bereich, der parallel zu benachbarten Gräben verläuft, beispielsweise höchstens 200 µm oder vorzugsweise höchstens 100 µm lang ist, um die oben beschriebenen Fehlerfälle bei halbfloatenden Potentialgebiete zu vermeiden.

[0023] Bei weiteren Ausführungsbeispielen gilt für den Winkel bzw. für den Neigungswinkel einer stufenförmigen Ausgestaltung des Öffnungsbereiches die folgende Beziehung: $\tan \alpha = n/m$, wobei n ein ganzzahliges Vielfaches eines Pitch-Abstandes in X-Richtung und m ein ganzzahliges Vielfaches eines Pitch-Abstandes in Y-Richtung ist. Ein Pitch-Abstand in X-Richtung stimmt beispielsweise mit einem Abstand überein, der zwischen zwei Durchkontaktierungen zu den Body-Bereichen liegt. Andererseits ist der Pitch-Abstand in Y-Richtung beispielsweise durch einen Abstand (bzw. durch einen Mittelwert) gegeben, der zwischen zwei benachbarten Mesastreifen liegt.

[0024] Bei weiteren Ausführungsbeispielen ist die eingebettete Sensorstruktur ebenfalls durch einen weiteren Feldeffekttransistor gegeben, der weitere Source-Gebiete aufweist und die weiteren Source-Gebiete beispielsweise durch dotierte Gebiete

entlang der weiteren Mesastreifen gegeben sind. Außerdem weist der weitere Feldeffekttransistor weitere Body-Bereiche auf, wobei die weiteren Body-Bereiche zwischen den weiteren Source-Bereichen und dem Drain-Bereich ausgebildet sind. Der Drain-Bereich des Leistungsfeldeffekttransistors kann beispielsweise mit dem Drain-Bereich des eingebetteten Feldeffekttransistors übereinstimmen, d. h. beide Bereiche liegen beispielsweise auf einem gleichen Potential. Weiterhin weist der eingebettete Feldeffekttransistor einen weiteren Gate-Bereich auf wobei der weitere Gate-Bereich ebenfalls in einem elektrischen Kontakt zu dem Gate-Bereich des Leistungsfeldeffekttransistors steht, so dass auch hier der entsprechende Gate-Anschluss (oder Steueranschluss) sich auf dem gleichen Potential befindet wie der Gate-Anschluss des Leistungsfeldeffekttransistors. Wie zuvor für den Leistungsfeldeffekttransistor beschrieben, bilden sich bei Anlegen einer entsprechenden Spannung an dem weiteren Gate-Bereich Kanalbereiche entlang eines Wandbereiches der Gräben, entlang derer der eingebettete Feldeffekttransistor ausgebildet ist, aus. Diese weiteren Kanalbereiche erlauben einen Stromfluss zwischen dem weiteren Source-Bereich und dem Drain-Bereich. Da auch für den eingebetteten Feldeffekttransistor die weiteren Body-Bereiche im Allgemeinen mit den weiteren Source-Bereichen kontaktiert sind, ist es wichtig, dass die weiteren Body-Bereiche von den Body-Bereichen des Leistungsfeldeffekttransistors elektrisch isoliert sind. Dies kann dadurch geschehen, dass die Body-Bereiche und die weiteren Body-Bereiche getrennt werden und in einem Trennungsbereich keine Body-Bereiche ausgebildet sind. Dies hat jedoch zur Folge, dass in dem Gebiet ohne Body ein Dickoxid im Trench vorteilhaft ist. In den so entstehenden Dickoxid-Gräben sind auch keine Source-Bereiche ausgebildet, d. h. das Substrat erstreckt sich bis zu der Oberfläche und somit liegt an diesen Gebieten das Drain-Potential an. Wenn die Oxidschicht in dem Bereich der Dickoxid-Gräben, welche die weiteren Gate-Bereiche von den Grabenwänden trennt, wie gesagt verstärkt ausgebildet ist, kann aufgrund der im Allgemeinen hohen Potentialdifferenz zwischen dem Drain-Bereich und dem Gate-Bereich kein elektrischer Durchschlag bzw. keine Beschädigung der Oxidschicht auftreten. Die Abwesenheit der Body-Bereiche in dem Bereich der Dickoxid-Gräben verhindert somit einen Stromfluss bzw. eine Potentialangleichung zwischen den Body-Bereichen und dem weiteren Body-Bereich als auch, aufgrund der Durchkontaktierung der Body-Bereiche mit den Source-Bereichen, einen Kurzschluss bzw. einen elektrischen Stromfluss zwischen den Source-Bereichen und dem weiteren Source-Bereich.

[0025] Ausführungsbeispiele der vorliegenden Erfindung sind somit dahingehend vorteilhaft, dass halbfloatende Potentialgebiete auf eine Länge beschränkt werden können, die zu keiner Beschädi-

gung des Bauelementes führen. Dies ist insbesondere für schnell schaltende Bauelemente, bei denen oft Leistungsfeldeffekttransistoren eingesetzt werden, vorteilhaft und kann deren Zuverlässigkeit als auch deren Lebensdauer deutlich erhöhen. Es sei auch erwähnt, dass die Ausgestaltung des Öffnungsbereiches nicht notwendigerweise auf eine Einbettung eines Feldeffekttransistors oder einer Sensorstruktur in einem Leistungsfeldeffekttransistor bezieht, sondern auch überall dort angewendet werden kann, wo es zu halbfloatenden Bereichen im oben beschriebenen Sinne kommt.

[0026] Bevor im Folgenden die Figuren einzeln beschrieben werden, sei an dieser Stelle darauf hingewiesen, dass es sich bei diesen Darstellungen nicht um maßstabsgetreue Darstellungen handelt. So lassen insbesondere die Zeichnungen keine Rückschlüsse im Hinblick auf vertikale Abmessungen mit den Ausführungsbeispielen der Anschlussstrukturen, noch im Hinblick auf laterale Abmessungen der entsprechenden Strukturen Rückschlüsse auf konkrete Dimensionierungen von Implementierungen der Ausführungsbeispiele zu. Die in den Figuren gewählten Abbildungsverhältnisse sind vielmehr im Hinblick auf eine klare Darstellung und Erläuterung der Ausführungsbeispiele festgelegt. Ebenso wenig erlauben die Figuren Rückschlüsse hinsichtlich charakteristischer Längen von lateralen Strukturen und gerade kleine Strukturen sind oft deutlich größer gezeigt, um die Ausführungsbeispiele zu beschreiben.

[0027] [Fig. 1](#) zeigt eine schematische Darstellung einer Ausgestaltung eines in einem Substrat **110** mit einer Kontaktfläche M1 ausgebildeten Öffnungsbereichs **120** einer Kontaktschicht M1 für ein Halbleiterbauelement. Das Halbleiterbauelement ist in einem Substrat **110** mit einer Mehrzahl von benachbarten Gräben $t_1, t_2, t_3 \dots$ ausgebildet. Das Substrat **110** kann weitere Gräben aufweisen, die jedoch in der [Fig. 1](#) nicht zu sehen sind. Zwischen zwei benachbarten Gräben, wie beispielsweise zwischen dem Graben t_1 und t_2 , befindet sich ein Messstreifen m_1 und zwischen dem Graben t_2 und dem benachbarten Graben t_3 befindet sich ein Messstreifen m_2 . Diese Anordnung setzt sich für ein gesamtes Zellenfeld fort, wobei das Zellenfeld das gesamte Halbleiterbauelement aufweist. Das Halbleiterbauelement wird über die Kontaktfläche M1 kontaktiert, die beispielsweise eine Metallschicht aufweisen kann und die ferner die Mesastreifen m_i ($i = 1, 2, 3, \dots$) kontaktiert. Bei dem hier gezeigten Ausführungsbeispiel weist die Kontaktfläche M1 eine rechteckige Form auf, d. h. sie erstreckt sich in einer xy-Ebene, die hier parallel zu der Kontaktfläche M1 gewählt ist, von einem Wert $x = 0$ bis zu einem Wert $x = x_1$ und von einem minimalen Y-Wert $y = y_1$ bis zu einem maximalen Y-Wert $y = y_2$. Des weiteren weist die Kontaktfläche M1 einen Öffnungsbereich **120** auf und der Öffnungsbereich **120** erstreckt sich von einer Basislinie **130**, die mit einem Rand der

Kontaktfläche M1 übereinstimmt (für die $x = 0$ gilt), zuerst entlang eines schrägen Teilbereichs **120a** und daran anschließend entlang eines geraden Teilbereichs **120b**. Der gerade Teilbereich **120b** ist dadurch charakterisiert, dass der Rand in X-Richtung des geraden Teilbereichs **120b** parallel zu einem der benachbarten Gräben t_i verläuft, und der schräge Teilbereich **120a** ist dadurch charakterisiert, dass der Rand des schrägen Teilbereichs **120a** zu den benachbarten Gräben t_i einen Winkel α einschließt.

[0028] Der Öffnungsbereich **120** umfasst somit Punkte in der xy-Ebene, deren X-Werte einen X-Bereich Δx und deren Y-Werte einen Y-Bereich Δy umfassen. Somit unterscheiden sich beispielsweise zwei maximal beabstandete Punkte des Öffnungsbereichs **120** in der Y-Koordinate durch Δy und in der X-Koordinate durch Δx . Der schräge Abschnitt des Öffnungsbereichs **120a**, der sich entsprechend in einem Δx_a -Bereich und einem Δy_a -Bereich erstreckt, ist nun beispielsweise derart ausgelegt, dass das Verhältnis von Δx_a zu Δy_a zwischen 0,1 und 20 bzw. vorzugsweise zwischen 0,5 und 3 liegt. Bei dem Ausführungsbeispiel von [Fig. 1](#) ist $\Delta y_a = \Delta y$, bei weiteren Ausführungsbeispiel bei der der Öffnungsbereich schräg ausgebildet ist (siehe [Fig. 2b](#) und [Fig. 2c](#) zum Beispiel) können sich beide Bereiche unterscheiden. Alternativ ist der schräge Abschnitt **120a** des Öffnungsbereichs **120** so gewählt, dass der Winkel α zwischen 30° und 60° liegt. Obwohl in der [Fig. 1](#) der schräge Abschnitt **120a** einen gradlinigen Rand zur Kontaktfläche M1 aufweist, kann der Rand auch stufenförmig ausgebildet sein, wobei dann der Winkel α derart definiert ist, dass er den Winkel beschreibt, der zwischen benachbarten Gräben t_i und einer Gerade erscheint, wobei die Gerade einen mittleren Anstieg in X-Richtung von aufeinanderfolgenden Stufen entspricht.

[0029] Um eine beidseitige Kontaktierung zu erreichen sollte der Winkel α ausreichend groß gewählt sein. Dies bedeutet, dass $\alpha > \alpha_{\min}$ gilt, wobei der minimal Winkel $\alpha_{\min}$ dem Fall entspricht, wo gerade ein Graben beidseitig des schrägen Abschnitts **120a** kontaktiert wird. In diesem Fall gilt die Beziehung: $\sin \alpha_{\min} = b/d$ mit b als mittlere Breite des Öffnungsbereiches **120a** und d als Einbettungstiefe. Damit der Öffnungsbereich **120a** möglichst viele Gräben schneidet sollte allerdings α deutlich größer sein als $\alpha_{\min}$, beispielsweise um einen Faktor fünf größer sein. Die oben beschriebene Bedingung, dass halbfloatende Gebiete unkritisch sein sollten, bedeutet für den Winkel α , dass folgende Beziehung gilt: $90 \geq \alpha > \arcsin(b/d_{\text{krit}})$, wobei d_{krit} die kritische Länge von halbfloatenden Potentialgebiete ist (z. B. $d_{\text{krit}} = 100 \mu\text{m}$).

[0030] Ebenso sei an dieser Stelle darauf hingewiesen, dass der Winkel α im Allgemeinen nicht kontinuierlich gewählt wird, sondern dass er beispielsweise nur in diskreten Schritten verändert werden kann. Die

diskreten Schritte sind dabei dadurch gegeben, dass es bei der Ausgestaltung des Öffnungsbereichs **120** vorteilhaft ist, wenn die Kontaktfläche M1 nur an bestimmten Stellen geöffnet wird. Diese bestimmten Stellen sind beispielsweise die entsprechenden Pitch-Abstände, wobei ein Pitch-Abstand in Y-Richtung durch einen mittleren Abstand zweier benachbarter Gräben und ein Pitch-Abstand in X-Richtung beispielsweise durch einen mittleren Abstand von zwei benachbarten Body-Durchkontaktierungen gegeben ist. Weiter unten werden die Body-Durchkontaktierungen näher erläutert und an dieser Stelle sei nur darauf hingewiesen, dass die Body-Durchkontaktierungen beispielsweise an diskreten Stellen entlang der X-Richtung auf den Mesastreifen m_i erfolgen können. Die Pitch-Abstände in X- und Y-Richtung können beispielsweise in einem Bereich von 1 bis $4 \mu\text{m}$ liegen, oder ca. $2,75 \mu\text{m}$ aufweisen.

[0031] [Fig. 2a](#) zeigt ein Beispiel, wie in dem Öffnungsbereich **120** ein Bauteil eingebettet sein kann. Es ist wiederum die Kontaktfläche M1 gezeigt, die sich entlang der xy-Ebene erstreckt und entlang der X-Richtung durch die Basislinie **130** begrenzt ist, wobei die Basislinie **130** einem maximalen X-Wert der Kontaktfläche M1 entspricht. Die Kontaktfläche M1 weist wiederum einen Öffnungsbereich **120** auf, der sich in einen schrägen Öffnungsbereich **120a** und einen geraden Öffnungsbereich **120b** unterteilt, wobei der gerade Öffnungsbereich eine Begrenzungslinie **122** aufweist, die parallel zu einem Mesastreifen m_i verläuft oder höchsten fünf Mesastreifen m_i schneidet. Zusätzlich zu dem in [Fig. 1](#) gezeigten Ausführungsbeispiel weist der Öffnungsbereich **120** in [Fig. 2a](#) einen weiteren geraden Öffnungsbereich **120c** auf, wobei der weitere gerade Öffnungsbereich **120c** sich zwischen dem schrägen Öffnungsbereich **120a** und der Basislinie **130** erstreckt. Innerhalb des Öffnungsbereichs ist eine weitere Kontaktfläche M2 ausgebildet, wobei sich die weitere Kontaktfläche M2 von der Basislinie **130** aus hinein in den Öffnungsbereich **120** erstreckt. Der gerade Öffnungsbereich **120b** weist ein eingebettetes Bauelement auf, welches in dem hier gezeigten Ausführungsbeispiel ein Transistor T_s ist. Der eingebettete Transistor T_s wird durch eine Zuleitungsbahn **140** elektrisch kontaktiert und die Zuleitungsbahn **140** erstreckt sich von dem eingebetteten Transistor T_s bis zur Basislinie **130** entlang des Öffnungsbereichs **120**. Die Kontaktfläche M1 und die weitere Kontaktfläche M2 sind elektrisch isoliert, wobei in dem Ausführungsbeispiel von [Fig. 2a](#) ein isolierender Zwischenbereich **145** in dem Zwischenraum zwischen der Kontaktfläche M1 und der weiteren Kontaktfläche M2 angeordnet ist.

[0032] Wie weiter unten noch detaillierter gezeigt wird, kann der isolierende Zwischenbereich **145** als eine Oxidschicht ausgebildet sein und sich teilweise zwischen der Metallschicht M1 und dem Substrat **110** als auch teilweise zwischen der weiteren Kontaktfläche

che M2 und dem Substrat **110** erstrecken. In dem Übergangsgebiet ergibt sich somit eine erste und zweiter Zwischenbereich M1' und M2', wo die Kontaktflächen M1 und M2 von dem Substrat **110** durch den isolierenden Zwischenbereich **145** getrennt ist. Sofern der isolierende Zwischenbereich **145** nicht als Schicht ausgebildet ist, sind die Bereiche M1' als auch M2' ein Teil der Kontaktflächen M1 und M2. Da der eingebettete Transistor T_s ebenso die in dieser Zeichenebene darunter liegende Grabenstruktur (nicht in der Figur gezeigt) nutzen kann, ist es erforderlich, dass die entsprechenden Body-Bereiche des eingebetteten Transistors T_s elektrisch isoliert werden. Wie oben beschrieben kann dies beispielsweise dadurch geschehen, dass in einem Zwischenbereich kein Body-Bereiche ausgebildet werden und in diesem Zwischenbereich kann es vorteilhaft sein, im Trench eine dicke Oxidschicht auszubilden (die Dickoxidschichten D_i). Bevor in den folgenden Figuren eine konkrete Realisierung des eingebetteten Transistors T_s in einem Zellenfeld eines Leistungstransistors erläutert wird, sollen an dieser Stelle die halbfloatenden Potentialgebiete F näher charakterisiert werden.

[0033] Die halbfloatenden Potentialgebiete F unterscheiden in kurze halbfloatende Potentialgebiete F1 und lange halbfloatende Potentialgebiete F2 und sind in der [Fig. 2a](#) durch senkrechte dünne Linien dargestellt. Die halbfloatenden Potentialgebiete F erstrecken sich auf Gebiete, bei denen die Mesastreifen m_i nicht durch die Kontaktfläche M1 kontaktiert werden. Dies ist beispielsweise in dem Öffnungsbereich **120** der Fall ist bzw. wenn zwischen der Kontaktfläche M1 und dem Substrat **110** der isolierende Zwischenbereich **145** ausgebildet ist. In Abhängigkeit der Geometrie des Öffnungsbereichs **120** können die halbfloatenden Potentialgebiete F verschiedene Längen aufweisen. Die kurzen halbfloatende Potentialgebiete F1 ergeben sich entlang des schrägen Öffnungsbereichs **120a** und die langen halbfloatende Potentialgebiete F2 entlang des geraden Öffnungsbereichs **120b** und erstrecken sich teilweise entlang des schrägen Öffnungsbereichs **120a**. Beide halbfloatenden Potentialgebiete F1 und F2 werden bei diesem Ausführungsbeispiel der vorliegenden Erfindung von beiden Seiten durch die Kontaktfläche M1 kontaktiert, die einen Potentialausgleich an dieser Stelle herstellt. Die halbfloatenden Potentialgebiete F können dabei beispielsweise Body-Bereiche oder Source-Bereiche der darunter liegenden Grabenstruktur umfassen (siehe weiter unten).

[0034] Zusätzlich zu den halbfloatenden Potentialgebieten F, die von beiden Seiten kontaktiert sind, können noch Potentialgebiete auftreten, die nur einseitig durch die Kontaktfläche M1 elektrisch kontaktiert werden. Diese zusätzlichen halbfloatenden Potentialgebiete F3 sind jedoch bei dem Ausführungsbeispiel der vorliegenden Erfindung kürzer als die

langen halbfloatende Potentialgebiete F2. Bei großen Gesamteinbettungstiefen des beispielhaft eingebetteten Transistors T_s können die kurzen halbfloatenden Potentialgebiete F1 vielfach dupliziert werden, d. h. deren Anzahl kann beträchtlich sein. Andererseits ist eine Anzahl der langen halbfloatenden Potentialgebiete F2, die eine größte Länge aufweisen, jedoch zweifach kontaktiert sind, durch eine seitliche Ausdehnung des isolierenden Zwischenbereiches **145** entlang der Y-Richtung neben dem eingebetteten Transistor T_s begrenzt. Die Länge der langen halbfloatenden Potentialgebiete F2 kann beispielsweise in einem Bereich von 110 μm bis 150 μm liegen bzw. bei 130 μm liegen und die Längen der kurzen halbfloatenden Potentialgebiete F1 kann beispielsweise in einem Bereich von 50 bis 100 μm liegen bzw. beispielsweise einen Wert von ca. 75 μm aufweisen.

[0035] Da jedoch sowohl die kurzen halbfloatenden Potentialgebiete F1 als auch die langen halbfloatenden Potentialgebiete F2 jeweils zweiseitig kontaktiert sind, entspricht eine effektive Länge der halbfloatenden Potentialgebiete F jeweils der Hälfte des angegebenen Werts. Somit sind die halbfloatenden Potentialgebiete F unkritisch im Hinblick auf Simulationen von möglichen Fehlerfällen, die wie oben beschrieben ergaben, dass halbfloatende Potentialgebiete mit einer Länge von kleiner als 100 μm im Allgemeinen unkritisch sind. Als Material für die Kontaktfläche M1 als auch für die weitere Kontaktfläche M2 und der Zuleitungsbahn **140** können beispielsweise Metalle verwendet werden.

[0036] In den [Fig. 2b](#) und [Fig. 2c](#) sind zwei weitere Ausführungsbeispiele gezeigt, die sich von dem in [Fig. 2a](#) gezeigten Fall nur dahingehend unterscheiden, dass der gerade Öffnungsbereich **120b** durch einen weiteren schrägen Öffnungsbereich **120b'** ersetzt wurde, so dass die Begrenzungslinie **122** ebenfalls schräg zu den Messstreifen m_i verläuft und mindestens einen, jedoch auch mehr als 100 (beispielsweise einige 100 oder bis zu 1000) Messstreifen m_i schneiden kann. In dem Ausführungsbeispiel in [Fig. 2b](#) weist der weitere schräge Öffnungsbereich **120b'** zwei schräge Begrenzungslinien **122a** und **122b** auf, die durch eine senkrecht zu den Messstreifen m_i verlaufende Verbindungslinie **123** verbunden sind. In dem in [Fig. 2c](#) gezeigten Ausführungsbeispiel verläuft die Verbindungslinie **123** ebenfalls schräg zu den Messstreifen m_i .

[0037] [Fig. 3](#) zeigt eine konventionelle Ausgestaltung des Öffnungsbereichs **120** in einer Kontaktfläche M1. Wie zu sehen ist, ist der Öffnungsbereich **120** entlang der X-Richtung ausgerichtet und weist im Vergleich zu einem Ausführungsbeispiel der vorliegenden Erfindung, wie es beispielsweise in [Fig. 2a-Fig. 2c](#) gezeigt ist, keinen schrägen Öffnungsbereich **120a** auf. [Fig. 3](#) zeigt wiederum einen

eingebetteten Transistor T_s , der über die Zuleitungsbahn **140** mit der Grundlinie **130** verbunden ist und den eingebetteten Transistor T_s kontaktiert. Weiterhin ist der isolierende Zwischenbereich **145** ausgebildet, um die Kontaktfläche M1 von der weiteren Kontaktfläche M2 elektrisch zu isolieren. Um den eingebetteten Transistor T_s bzw. deren Body-Bereiche entsprechend zu isolieren, kann es erforderlich werden (wie oben beschrieben) im Trench einen Dickoxid bzw. die Oxidbereiche D_t auszubilden.

[0038] Als Folge der Ausgestaltung des Öffnungsbereichs **120** bzw. genauer gesagt des Randes des Öffnungsbereichs **120** parallel zur X-Richtung und damit parallel zu den benachbarten Gräben t_i sind die entsprechenden halbfloatenden Potentialgebiete F deutlich länger. Es gibt zwar kurze halbfloatende Potentialgebiete F1, die beidseitig von der Kontaktfläche M1 kontaktiert werden und deren Länge unkritisch ist, jedoch ist bei dieser Art der Einbettung unvermeidlich, dass zusätzlich zu den kurzen halbfloatenden Potentialgebieten F1 weitere lange halbfloatende Potentialgebiete F2 entstehen, deren Länge bei dieser konventionellen Ausgestaltung des Öffnungsbereichs **120** der Einbettungstiefe entspricht. Das heißt, die Länge der langen halbfloatenden Potentialgebiete F2 entsprechen der Ausdehnung des Öffnungsbereichs **120** entlang der X-Richtung in die Kontaktfläche M1.

[0039] Da die Einbettungstiefe im Allgemeinen sehr groß gewählt wird, um wie gesagt für den eingebetteten Transistor T_s ein optimales Umfeld bereitzustellen (z. B. homogenes Potentialgebiet, gleiche Temperatur etc.), sind auch die langen halbfloatenden Potentialgebiete F2 sehr lang. Die langen halbfloatenden Potentialgebiete F2 können beispielsweise eine Länge von 220 μm aufweisen und die kurzen halbfloatenden Potentialgebiete F1 können beispielsweise eine Länge von 140 μm aufweisen. Da die kurzen halbfloatenden Potentialgebiete F1 jedoch beidseitig kontaktiert werden, ergibt sich damit eine effektive Länge von ca. 70 μm . Dementsprechend sind die kurzen halbfloatenden Potentialgebiete F1 bei dieser konventionellen Ausgestaltung unkritisch, jedoch die unvermeidlich auftretenden langen halbfloatenden Potentialgebiete F2 weisen eine Länge auf, die deutlich über der unkritischen Länge liegt. Wie oben bereits beschrieben, waren ab einer Länge von ca. 100 μm halbfloatende Potentialgebiete F kritisch. Da die langen halbfloatenden Potentialgebiete F2 nur einseitig (oben) angeschlossen sind und sind sie im unteren Teil halbfloatend (und beinhalten beispielsweise Body-Gebiete, die in Mesastreifen m_i ausgebildet sind). Je nach Einbettungstiefe des Stromsensors können somit hier Längen auftreten, die deutlich über 220 μm liegen. Zum Beispiel sind Einbettungen von ca. 1 mm möglich, so dass die Länge der langen halbfloatenden Potentialgebiete F2 ebenfalls 1 mm betragen würde. Dies ist jedoch inakzeptabel, insbesondere

dann, wenn es zu schnellen transienten Vorgängen kommt (beispielsweise in Form von ESD- oder ISO-Pulsen).

[0040] [Fig. 4](#) zeigt eine detailliertere Beschreibung des geraden Öffnungsbereichs **120b**, wobei der Öffnungsbereich **120** in einem integrierten Leistungsfeldeffekttransistor eingebettet ist. Der Leistungsfeldeffekttransistor weist als dünne Striche eingezeichnete Gateoxid-Trenches (Gräben) $t_1, t_2, \dots, t_n$ in X-Richtung auf, was in der Zeichnung die Richtung von oben nach unten ist. Die zur Begrenzung und Isolierung des in der Mitte in [Fig. 4](#) dargestellten Sensortransistors T_s dienenden Dickoxidtrenches (Dickoxid-Gräben) D_t laufen ebenfalls in X-Richtung, sind aber, um sie besser hervorzuheben, als dickere Linien eingezeichnet. Die Flächen mit Schrägschraffur sind Metallflächen M1 und M2. Das ganze dargestellte Gebiet mit Ausnahme der Abschnitte mit den dicker gekennzeichneten Dickoxid-Trenches D_t und der nachstehend erläuterten Sourceimplantationen Simp stellt eine Bodyimplantation (ausgebildeter Body-Bereich) und Bodykontakte dar, was weiter unten anhand der Schnittansichten in den [Fig. 5-Fig. 7](#) noch deutlicher wird.

[0041] Das in [Fig. 4](#) gezeigte Layout hält die Störung der Homogenität gering, indem (soweit möglich, siehe weiter unten) ein durchgehendes Gateoxidgebiet verwendet wird, d. h. dass die Gateoxidtrenches t_1, t_2, t_n mit Ausnahme der flächenmäßig kleinen Gebiete mit den Dickoxidtrenches D_t durchlaufen. Ein z. B. später in der Prozessfolge kommender CMP-Schritt (CMP: chemical mechanical polishing) sieht in der Umgebung des Sensortransistors T_s relativ homogene Verhältnisse, was zu einem gleichmäßigeren Abtrag der Schichten führt. Die Implantation der Body-Gebiete und der Bodykontakte ist ebenfalls soweit wie möglich, ganzflächig ausgeführt, um gleichmäßigere Potenzialverhältnisse zu schaffen.

[0042] Weiter ist in [Fig. 4](#) zu erkennen, dass in X-Richtung oberhalb und unterhalb des eingebetteten Transistors bzw. des Sensortransistors T_s ein beispielsweise n^+ -dotierter Source-Implantstreifen Simp liegt, um einen möglichen parasitären MOS-Transistor an der Oberfläche (z. B. p-Kanal an der Oberfläche des n^- -dotierten Siliziums zwischen den beiden p-Bodygebieten vom Leistungstransistors bzw. vom Lasttransistor DMOS (DMOS = double-Diffused Metal Oxide Semiconductor) und Sensortransistor T_s bzw. zwischen dem Sensortransistor T_s und sonstigen p-Gebieten auf dem Chip) zu unterdrücken.

[0043] Die bisher erläuterten Merkmale integrierten MOS-Leistungsschalters wie beispielsweise des Leistungsfeldeffekttransistors, wie sie zuvor anhand der Layoutdarstellung in [Fig. 1](#) dargelegt wurden, werden nachstehend anhand der in den [Fig. 5](#) bis [Fig. 7](#) gezeigten schematischen Querschnittsdarstel-

lungen noch deutlicher.

[0044] [Fig. 5](#) zeigt eine Querschnittsansicht der [Fig. 4](#) längs der Schnittlinie 2-2', wobei nur der linke Teilbereich vergrößert dargestellt ist. In dem Substrat **110** (das hier als n-Epitaxieschicht ausgebildet ist) befinden sich die Gräben t_i mit den dazwischen liegenden Mesastreifen m_i . Entlang der Mesastreifen M_i sind die Source-Bereiche **150** und in den Gräben t_i die Gate-Bereiche **160** ausgebildet. Der Drain-Bereich **170** ist auf der den Gräben abgewandten Seite des Substrats **110** ausgebildet. Die Gate-Bereiche **160** sind durch das Gate-Oxid **180** von dem Substrat **110** und von den Body-Bereichen **220** isoliert. Die Body-Bereiche **220** sind zwischen dem Drain-Bereich **170** und den Source-Bereichen **150** oder den Body-Durchkontaktierungen CB ausgebildet.

[0045] Die Source-Bereiche **150**, die in diesem Ausführungsbeispiel n⁺-dotierte Gebiete aufweisen, sind in der [Fig. 5](#) nur auf der linken Seite (z. B. entlang den Mesastreifen m_1 und m_2) ausgebildet, welches entlang dem Querschnitt 2-2' der Region unterhalb der Kontaktfläche M1 entspricht. Entlang den Mesastreifen m_3 bis m_7 sind keine Source-Bereiche **150** ausgebildet, sondern ausschließlich Body-Durchkontaktierungen CB und diese Region entspricht dem Gebiet unterhalb des isolierenden Zwischenbereiches **145**. Die Body-Durchkontaktierungen CB können beispielsweise durch p⁺-dotierte Bereiche ausgebildet werden. Auf der rechten Seite der [Fig. 5](#) (entlang den Mesastreifen m_8 und m_9) sind Dickoxid-Gräben D_i ausgebildet, so dass dieser Bereich der Region in der Mitte des Querschnitts 2-2' aus [Fig. 4](#) entspricht. Die Dickoxid-Gräben D_i weisen keine Body-Bereich **220** und keine Source-Bereiche **150** auf, so dass das Substrat **110** (die beispielhafte n-Epi-Schicht) die gesamten Mesastreifen m_8 und m_9 ausfüllt. Gleichzeitig weist an dieser Stelle die Oxidschicht **180** innerhalb der Gräben eine größere Dicke auf, um (wie oben bereits erläutert) einen Durchschlag zu verhindern.

[0046] [Fig. 6](#) zeigt eine Querschnittsdarstellung in Y-Richtung längs der Schnittlinie 3-3' des im Layout in [Fig. 4](#). Die Querschnittsansicht zeigt deutlich, dass die das Zellenfeld des Sensortransistors T_s bildenden Trenches in ihrer Geometrie, regelmäßigen Abfolge und in ihrem Aufbau auf beiden Seiten (in Y-Richtung) des Sensortransistors T_s mit den Trenches t_1 , t_2 , ... des Zellenfelds des Lasttransistors DMOS strukturell übereinstimmen. Der Sensortransistor T_s ist entlang weiterer Mesastreifen m_s ausgebildet, wobei die weiteren Mesastreifen m_s weitere Source-Bereiche **190**, weitere Gate-Bereiche und weitere Body-Bereiche **230** aufweisen und der Sensortransistor T_s von dem Lasttransistor (in der Schnittdarstellung der [Fig. 6](#)) durch Oxidschichten O getrennt ist. Die p-dotierten Bodyimplantationen **220**,

230 sind bei dem Ausführungsbeispiel in [Fig. 6](#) ebenfalls ganzflächig entlang des dargestellten Schnittes in Y-Richtung ausgeführt. Ähnliches gilt für die Implantation des Bodykontakts CB, der unter den Oxidschichten O (die ein Beispiel für den isolierenden Zwischenbereich **145** darstellen) die ganze Breite der zwischen den Trenches t_i liegenden Mesa m_i ausfüllt und außerhalb der Oxidschichten O in der Mitte der Mesa m_i zwischen zwei n⁺-dotierten Source-Bereichen **150** liegt. Vorsichtshalber ist links und rechts außerhalb der Oxidschichten O noch jeweils eine Mesa m_i über ihre ganze Breite mit dem Body **220** und dem Bodykontakt CB ausgefüllt (eine inaktive Mesa), die direkt mit dem Sourcepotential des jeweiligen Transistors (Last-DMOS bzw. Sensor-DMOS) kontaktiert wird, die aber unter bestimmten Bedingungen auch weggelassen werden kann. Wie in [Fig. 4](#) ist auch in [Fig. 6](#) der restliche Teil des DMOS-Lasttransistors weggelassen, um Details im Gebiet des Sensortransistors T_s besser darstellen zu können. Die Layoutansicht in [Fig. 4](#) und die Schnittansicht 3-3' der [Fig. 6](#) zeigen das Ausführungsbeispiel auf der Basis üblicher Metall-Designregeln für Leistungsschalter. Dies soll jedoch nicht einschränkend sein, sondern das Halbleiterbauteil kann auch mit engeren Designregeln realisiert werden. Insbesondere kann dann auch der Abstand zwischen aktiven Gebieten von Last-DMOS und Sensor-DMOS zugunsten einer besseren Einbettung verringert werden, da damit eine geringere Anzahl von nicht kontaktierten Mesen m_i notwendig ist.

[0047] Die Schnittdarstellung in [Fig. 7](#) ist entlang der Schnittlinie 6-6' dargestellt. Oberhalb und unterhalb des Sensortransistors T_s sind die bereits in Bezug auf [Fig. 4](#) erläuterten n⁺-dotierten Sourceimplantstreifen S_{imp} unter einer jeweiligen Oxidschicht O zu erkennen. Im Bereich des Sensortransistors T_s und im links gezeichneten Abschnitt des Last-DMOS erkennt man die p-dotierte Bodyzone **220** und darüber den p⁺-Bodykontakt CB und ein Gebiet mit n⁺-dotierter Source **150** und p⁺-dotiertem Bodykontakt CB (in dieser Ansicht nicht in einem Schnitt sichtbar). Ferner sind im unteren Teil der [Fig. 7](#) also unterhalb der n-Epischicht die beim integrierten MOS-Leistungsschalter vorhandenen Abschnitte und die Übergänge von bzw. zwischen Gateoxidtrenches t_i und Dickoxidtrenches D_i angedeutet.

[0048] Die in [Fig. 4](#) bis [Fig. 7](#) gezeigten Dotierungen sind nur Beispielen. Bei weiteren Ausführungsbeispielen sind entsprechend komplementäre Dotierungen für die einzelnen Bereiche des Substrates **110** oder eine entsprechend stärkere oder schwächere Dotierung vorgenommen.

[0049] In der [Fig. 8](#) ist ein schematisches Schaltungsbeispiel für einen mit einem Stromsensor ausgestatteten MOS-Leistungsschalter in High-Side Anwendungen gezeigt, dessen MOS-Transistoren

N-DMOS-Transistoren sind. Ein Stromsensor wird üblicherweise zur Realisierung von sich selbst schützenden MOS-Leistungsschaltern unter anderem auf dem Leistungsschalterchip integriert.

[0050] In einer häufigen Ausführungsform ist der Stromsensor als ein kleiner DMOS-Sensortransistor T_s realisiert, der einen dem durch den Last-DMOS-Transistor fließenden Laststrom I_L proportionalen Strom liefert, sofern er mit einer identischen Spannung beschaltet ist, wie den Last-DMOS. Dieser DMOS-Sensortransistor T_s ist z. B. um den Faktor 1.000–100.000 kleiner als der Last-DMOS, und es fließt durch ihn ein Sensorstrom, der idealerweise um das geometrische Verhältnis der aktiven Flächen der beiden Transistoren, nämlich Last-DMOS und Sensortransistor T_s kleiner ist als der Laststrom I_L durch den Last-DMOS. Im Folgenden wird dieses Verhältnis das ideale Verhältnis K_g der Ströme genannt, in Abgrenzung zum realen Verhältnis K der Ströme.

[0051] Wenn der integrierte MOS-Leistungsschalter, wie er in [Fig. 8](#) dargestellt ist, in einer Common-Drain-Technologie realisiert ist, haben beide Transistoren, d. h. Last-DMOS und Sensortransistor T_s dasselbe Drainpotential und dasselbe Gatepotential. Das Sourcepotential des Last-DMOS wird abgegriffen, wie es z. B. in [Fig. 8](#) dargestellt ist und das Sourcepotential des Sensortransistors T_s auf dasselbe Potenzial eingeregelt. De facto stellt damit das reale Verhältnis K der Ströme den Quotienten der Einschaltwiderstände von Sensortransistor T_s und Last-DMOS dar.

[0052] In einer praktischen Ausführung werden bei geringem Laststrom Last-DMOS und Sensortransistor T_s mit kleinerer Gate-Source-Spannung betrieben, da bei hohen Gate-Source-Spannungen der Spannungsabfall über dem Last-DMOS gering wäre und entsprechend die Offset-Spannung des Differenzverstärkers U_1 stärker in die Genauigkeit der Strommessung eingehen würde. Unter diesen Bedingungen werden Last-DMOS und Sensortransistor T_s mit einer Gate-Source-Spannung in der Nähe der Einsatzspannung und damit in einem Arbeitspunkt betrieben, in dem der Kanalwiderstand den Einschaltwiderstand der DMOS-Transistoren dominiert. Ein Unterschied in der Einsatzspannung der beiden Transistoren, Last-DMOS und Sensortransistor T_s führt in diesem Arbeitspunkt zu großen Abweichungen des realen Stromverhältnisses K vom idealen geometrischen Verhältnis K_g .

[0053] In der Praxis sind zwei Betriebsmodi realisiert:

- Zum einen ein Betrieb mit hoher Gate-Source-Spannung auch bei kleinen Lastströmen. Dabei ist ein gutes Matching des Einschaltwiderstandes R_{ON} wichtig. Die Genauigkeit der Strommes-

sung ist dabei durch den Offset des nachgeschalteten Differenzverstärkers (vergleiche [Fig. 8](#)) begrenzt.

- Zum anderen ein Betrieb mit geringer Gate-Source-Spannung bei kleinen Lastströmen. Dabei ist ein gutes Matching der Einsatzspannung V_{ES} des Last-DMOS und des Sensortransistors wichtig, da dieses Matching die Genauigkeit der Strommessung limitiert. Bei großen Lastströmen (und großer Gate-Source-Spannung) ist wieder das Matching des Einschaltwiderstandes R_{ON} wichtig.

[0054] Um unter verschiedenen Betriebsbedingungen eine gute Genauigkeit des Stromsensors zu erhalten, müssen Last-DMOS und Sensortransistor T_s ein gutes Matching aufweisen. Unter Matching ist hier ein Zusammenpassen der Kennlinien und gleiche Einsatzspannungen der beiden Transistoren zu verstehen. Des Weiteren sollte der Sensortransistor möglichst gut in das aktive Gebiet des Last-DMOS eingebettet sein, um eine möglichst homogene Stromdichte in der Nachbarschaft des Sensortransistors T_s und damit vergleichbare Spannungsabfälle z. B. im Substrat **110** des integrierten MOS-Leistungsschalters zu erhalten.

[0055] Ein weiterer Aspekt für die Einbettung des Sensortransistors T_s ist ein Erreichen einer (im Idealfall) gleichen Temperatur der beiden Transistoren. D. h. wenn der Lasttransistor DMOS sich im Betriebszustand erwärmt, sollte der Sensortransistor T_s sich in gleicher Weise erwärmen. Bei herkömmlichen integrierten MOS-Leistungsschaltern ist der Abstand des Last-DMOS vom Sensortransistor relativ groß, um z. B. den in den üblichen Technologien geltenden Designregeln (Metall-Pitch, Metall-Überlapp) Rechnung zu tragen. Um die Einbettung des Sensortransistors möglichst gut zu realisieren, müssen die Abstände zwischen dem Sensortransistor und dem Last-DMOS-Transistor minimiert werden.

[0056] Die Einbettung des Sensortransistors T_s wird wesentlich von der Gestaltung des Öffnungsbereiches **120** bestimmt. Vorzugsweise erfolgt die Gestaltung derart, dass bei einem möglichst geringen Verlust von Aktivfläche eine ausreichend große Einbettungstiefe d erreicht wird. Dies bedeutet, dass zum einen die eingebettete Sensorstruktur eine ausreichend große Einbetttiefe d erreicht, jedoch eine entsprechende Zuleitung möglichst wenig Fläche der Kontaktfläche $M1$ in Anspruch nimmt. Somit sollte die Breite des länglichen Öffnungsbereiches **120** möglichst gering sein. Es sollte jedoch sichergestellt sein, dass eine ausreichende Dimensionierung vorhanden ist, so dass eine niederohmige Stromzuführung zu der eingebetteten Halbleiterstruktur wie beispielsweise des Sensortransistors T_s möglich ist. Die ausreichend große Einbetttiefe d sollte gleichzeitig bei einer limitierten Länge der halffloatenden Potentialgebiete

F geschehen, beispielsweise dass die halbfloatenden Potentialgebiete F nicht länger als 100 μm sind (oder höchstens 200 μm bei beidseitiger Kontaktierung).

[0057] Ausführungsbeispiele der vorliegenden Erfindung beziehen sich somit beispielsweise auf die Kontaktierung einer Sensorstruktur, die in einem Leistungsfeldeffekttransistor eingebettet ist, wobei die Zuleitungsbahnen (zumindest teilweise) nicht senkrecht bzw. parallel zu den Zellenfeldrändern/Chiprändern/Trenchstreifenrichtung ausgelegt sind, sondern entsprechend schräg dazu angeordnet sind. Somit sind halbfloatende Potentialgebiete im Bereich der Zuleitungsbahnen beidseitig an aktive Zellen angeschlossen (kontaktiert). Die aktiven Zellen entsprechen dabei den Bereichen, die mit der Kontaktfläche M1 kontaktiert sind. Die Einbettung des Sensors verläuft wie gesagt schräg, d. h. die Position der Sensormitte liegt lateral versetzt zu der Position der Eintrittsstelle der Zuleitungsbahn in das Zellenfeldgebiet und/oder die Zuleitungsbahnen bilden mit dem Zellenfeld/Chiprändern einen (oder mehrere) Winkel, die größer als 10° und kleiner als 90° betragen. Die Eintrittsstelle der Zuleitungsbahnen ist dabei jene Stelle auf der Basislinie **130**, an der der Öffnungsbereich **120** auf die Basislinie **130** trifft. Die Winkel der Zuleitungsbahn korrelieren dabei beispielsweise mit ganzzahligen Vielfachen der Pitch-Abstände des Zellenfeldes in X- und in Y-Richtung.

[0058] Es sei auch erwähnt, dass bei weiteren Ausführungsbeispielen der eingebettete Stromsensor bzw. der eingebettete Feldeffekttransistor durch alle Arten von einzubettenden Strukturen, die als Folge der Einbettung halbfloatende Bereiche enthalten, ersetzt werden kann. Ausführungsbeispiele der vorliegenden Erfindung beziehen sich ebenso auf ein entsprechendes Verfahren zum Kontaktieren eines Halbleiterbauelements mit der zuvor beschriebenen Gestalt des Öffnungsbereiches **120** der Kontaktfläche M1.

Bezugszeichenliste

$t_1, t_2, \dots, t_n$	benachbarte Gräben
D_t	Dickoxidgräben
Simp	Sourceimplantationsstreifen
M1	Kontaktfläche
M2	weitere Kontaktfläche
$m_1, m_2, \dots, m_i$	Mesastreifen
m_s	weitere Mesastreifen
T_s	Sensortransistor
DMOS	DMOS-Lasttransistor
CB	Body-Kontakt
O	Oxidschicht
n-Epi	Epitaxialschicht
2-2', 3-3', 6-6'	Schnittlinien
X	Richtung des Grabenverlaufs

Y	Richtung senkrecht zum Grabenverlauf
110	Substrat
120	Öffnungsbereich
120a	schräger Öffnungsbereich
120b	gerader Öffnungsbereich
122	Begrenzungslinie
130	Basislinie
140	Zuleitungsbahn
145	isolierender Zwischenbereich
150	Source-Bereich
160	Gate-Bereich
170	Drain-Bereich
180	elektrische Isolation
190	weiterer Source-Bereich
200	weiterer Gate-Bereich
210	weitere Isolation
220	Body-Bereich
230	weiterer Body-Bereich
F	halbfloatende Potentialgebiete
F1	kurze halbfloatende Potentialgebiete
F2	lange halbfloatende Potentialgebiete
Δy	maximale Y-Ausdehnung des Öffnungsbereichs
Δx	maximale X-Ausdehnung des Öffnungsbereichs
α	Schnittwinkel des schrägen Öffnungsbereichs zu den Mesastreifen m_1

Patentansprüche

1. Halbleiterbauelement mit folgenden Merkmalen:

einem Substrat (**110**) mit einer Mehrzahl von benachbarten Gräben (t_n), wobei zwischen zwei benachbarten Gräben (t_n) jeweils ein Messstreifen (m_i) ausgebildet ist;
einer Kontaktfläche (M1), die die Messstreifen (m_i) kontaktiert, wobei die Kontaktfläche (M1) einen Öffnungsbereich (**120**) umgibt, in dem die Kontaktfläche (M1) nicht vorhanden ist, und der so geformt ist, dass die Kontaktfläche (M1) dieselben Messstreifen (m_i) an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich (**120**) liegt, und wobei der Öffnungsbereich (**120**) einen Bereich (**120a**) mit einer länglichen Erstreckung aufweist, der die Messstreifen (m_i) schräg oder senkrecht schneidet.

2. Halbleiterbauelement gemäß Anspruch 1, bei dem die Kontaktfläche (M1) in einer xy-Ebene mit X-Werten und Y-Werten liegt und die benachbarten Gräben (t_n) sich entlang einer X-Richtung erstrecken, wobei eine Erstreckung des Öffnungsbereiches (**120**) in Y-Richtung wenigstens 10% einer Erstreckung des Öffnungsbereiches (**120**) in X-Richtung ist.

3. Halbleiterbauelement gemäß Anspruch 1 oder

Anspruch 2, bei der Erstreckung in X-Richtung gleich der Erstreckung in Y-Richtung in einem Toleranzbereich von $\pm 20\%$ ist.

4. Halbleiterbauelement gemäß Anspruch 2 oder Anspruch 3, bei dem die Erstreckung des Öffnungsbereichs (**120**) in X-Richtung (Δx) und die Erstreckung des Öffnungsbereichs (**120**) in Y-Richtung (Δy) so definiert ist, dass gilt: $\frac{1}{2} < \Delta y / \Delta x < 3$.

5. Halbleiterbauelement gemäß einem der vorhergehenden Ansprüche, bei dem der Öffnungsbereich (**120**) ferner einen Randbereich (**120b**; **120c**) aufweist, wobei der Randbereich (**120b**; **120c**) an die Kontaktfläche (M1) und an dem Bereich (**120a**) mit der länglichen Erstreckung grenzt und mit einer Begrenzungslinie (**122**) parallel zu einem der Mesastreifen (m_i) verläuft oder mit der Begrenzungslinie (**122**) höchstens fünf Mesastreifen (m_i) schneidet.

6. Halbleiterbauelement gemäß einem der Ansprüche 1 bis 4, bei dem der Öffnungsbereich (**120**) ferner einen Randbereich (**120b'**) aufweist, wobei der Randbereich (**120b'**) an die Kontaktfläche (M1) und an dem Bereich (**120a**) mit der länglichen Erstreckung grenzt und schräge Begrenzungslinien (**122a**, **122b**) und eine Verbindungslinie (**123**) aufweist, wobei die Verbindungslinie (**123**) die schrägen Begrenzungslinien (**122a**, **122b**) verbindet, und wobei die Verbindungslinie (**123**) und die schrägen Begrenzungslinien (**122a**, **122b**) eine Vielzahl von Mesastreifen (m_i) schneidet, wobei die Vielzahl einen Wert zwischen eins und 1000 umfasst.

7. Halbleiterbauelement gemäß einem der vorhergehenden Ansprüche, bei dem der Bereich (**120a**) mit der länglichen Erstreckung so ausgestaltet ist, dass er die Mesastreifen (m_i) in einem Winkel α schneidet, so dass gilt: $\tan \alpha = n/m$, wobei n ein ganzzahliges Vielfaches eines Pitch-Abstandes in senkrechter Richtung zu den benachbarten Gräben (t_n) und m ein ganzzahliges Vielfaches eines Pitch-Abstandes in paralleler Richtung zu den benachbarten Gräben (t_n) ist, wobei der Pitch-Abstand in senkrechter Richtung einem Abstand von zwei der benachbarten Gräben (t_i) und der Pitch-Abstand in paralleler Richtung einem Abstand von zwei in Grabenrichtung beabstandeten Kontakten (CB) zu einem der Mesastreifen (m_i) entspricht.

8. Halbleiterbauelement gemäß einem der vorhergehenden Ansprüche, bei dem die Kontaktfläche (M1) entlang einer Basislinie (**130**) in einem Eckbereich endet und ein Teil des Öffnungsbereichs (**120**) in dem Eckbereich angeordnet ist.

9. Halbleiterbauelement gemäß einem der vorhergehenden Ansprüche, bei dem der Öffnungsbereich (**120**) eine maximale Ausdehnung entlang den benachbarten Gräben (t_n) von höchstens 100 μm auf-

weist.

10. Halbleiterbauelement gemäß einem der vorhergehenden Ansprüche, bei dem innerhalb des Öffnungsbereichs (**120**) eine weitere Kontaktfläche (M2), die die Mesastreifen (m_i) oder weitere Mesastreifen (m_s) kontaktiert, ausgebildet ist und die weitere Kontaktfläche (M2) von der Kontaktfläche (M1) elektrisch isoliert ist.

11. Halbleiterbauelement gemäß Anspruch 10, bei dem der Öffnungsbereich (**120**) eine eingebettete Halbleiterstruktur aufweist und die eingebettete Halbleiterstruktur von der weiteren Kontaktfläche (M2) elektrisch kontaktiert ist.

12. Halbleiterbauelement gemäß Anspruch 11, die ferner zumindest eine Zuleitungsbahn (**140**) aufweist und die Zuleitungsbahn (**140**) einen elektrischen Kontakt zu der eingebetteten Halbleiterstruktur aufweist und elektrisch koppelbar ist.

13. Halbleiterbauelement gemäß einem der vorhergehenden Ansprüche, bei dem die Kontaktfläche (M1) einen Source-Anschluss für einen Leistungs-Feldeffekttransistor (DMOS) bildet und der Leistungs-Feldeffekttransistor (DMOS) einen Source-Bereich (**150**), einen Gate-Bereich (**160**) und einen Drain-Bereich (**170**) aufweist, wobei der Source-Bereich (**150**) durch dotierte Bereiche entlang der Mesastreifen (m_i) gebildet ist und in einem elektrischen Kontakt zu der Kontaktfläche (M1) steht, und wobei der Drain-Bereich (**170**) an einer von der Kontaktfläche (M1) abgewandten Seite des Substrats (**110**) ausgebildet ist, und wobei der Gate-Bereich (**160**) innerhalb der benachbarten Gräben (t_n) ausgebildet ist, wobei der Gate-Bereich (**160**) eine elektrische Isolation (**180**) zu dem Substrat (**110**) aufweist.

14. Halbleiterbauelement gemäß einem der Ansprüche 11 bis 13, bei dem die eingebettete Halbleiterstruktur einen Feldeffekttransistor (T_s) aufweist, wobei die weitere Kontaktfläche (M2) einen weiteren Source-Anschluss bildet, und wobei dotierte Bereiche entlang der Mesastreifen (m_i) oder der weiteren Mesastreifen (m_s) einen weiteren Source-Bereich (**190**) bilden, so dass die weitere Kontaktfläche (M2) den weiteren Source-Bereich (**190**) kontaktiert und zwischen dem weiteren Source-Bereich (**190**) und dem Source-Bereich (**150**) ein weiterer Isolationsbereich (D_i) ausgebildet ist, und wobei eine Drain-Elektrode an einer von der weiteren Kontaktfläche (M2) abgewandten Seite des Substrats (**110**) ausgebildet ist, und wobei ein weiterer Gate-Bereich (**200**) innerhalb der benachbarten Gräben (t_n) oder innerhalb weiterer Gräben zwischen den weiteren Mesastreifen (m_s) ausgebildet ist,

wobei der weitere Gate-Bereich (200) eine weitere Isolation (210) zu dem Substrat (110) und der weiteren Kontaktfläche (M2) aufweist.

15. Halbleiterbauelement gemäß Anspruch 2, bei dem der Öffnungsbereich (120) durch die Kontaktfläche (M1) und die Basislinie (130) berandet ist, so dass für die Basislinie (130) $x = 0$ gilt, wobei die Basislinie (130) einen Rand der Kontaktfläche (M1) mit maximalen X-Werten bildet und der Öffnungsbereich (120) einen Umfang U und einen Flächeninhalt A aufweist, wobei ein erstes geometrisches Maß durch $V_1 = U/4$ und ein zweites geometrisches Maß durch $V_2 = A/V_1$ definiert sind und folgende Beziehung gilt: $V_1 > V_2$.

16. Halbleitersensorstruktur mit einem Leistungs-Feldeffekttransistor (DMOS) mit einem Source-Bereich (150), einem Gate-Bereich (160) und einem Drain-Bereich (170) und einen weiteren Feldeffekttransistor (T) mit einem weiteren Source-Bereich (190) und einem weiteren Gate-Bereich (200), mit folgenden Merkmalen:

einem Substrat (110) mit einer Mehrzahl von benachbarten Gräben (t_n), wobei zwischen zwei benachbarten Gräben (t_n) jeweils ein Mesastreifen (m_i) ausgebildet ist, wobei dotierte Bereiche eines Mesastreifens (m_i) den Source-Bereich (150) und wobei weitere dotierte Bereiche des Mesastreifens (m_i) oder eines weiteren Mesastreifens (m_s) den weiteren Source-Bereich (190) bilden;

einer Kontaktfläche (M1), die den Source-Bereich (150) kontaktiert, wobei die Kontaktfläche (M1) einen Öffnungsbereich (120) umgibt, in dem die Kontaktfläche (M1) nicht vorhanden ist, und der so geformt ist, dass die Kontaktfläche (M1) dieselben Mesastreifen (m_i) an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich (120) liegt, und wobei der Öffnungsbereich (120) einen Bereich (120a) mit einer länglichen Erstreckung aufweist, der die Mesastreifen (m_i) schräg oder senkrecht schneidet; und

einer weiteren Kontaktfläche (M2), die sich in dem Öffnungsbereich (120) erstreckt, einen elektrischen Kontakt zu dem weiteren Source-Bereich (190) aufweist und von der Kontaktfläche (M1) elektrisch isoliert ist,

und wobei der Drain-Bereich (170) an der von der Kontaktfläche (M1) abgewandten Seite des Substrats (110) ausgebildet ist und einen Drain-Anschluss für den Leistungs-Feldeffekttransistor (DMOS) und den weiteren Feldeffekttransistor (T_s) umfasst,

und wobei der Gate-Bereich (160) innerhalb von Gräben zwischen den Mesastreifen (m_i) und der weitere Gate-Bereich (200) innerhalb der Gräben oder innerhalb von weiteren Gräben zwischen den weiteren Mesastreifen (m_s) ausgebildet ist und eine weitere elektrische Isolation (210) zu dem Substrat (110) aufweist.

17. Halbleitersensorstruktur gemäß Anspruch

16, bei der die Mesastreifen (m_i) zwischen dem Source-Bereich (150) und dem Drain-Bereich (170) einen Body-Bereich (220) aufweisen, und bei der die weiteren Mesastreifen (m_s) zwischen dem weiteren Source-Bereich (190) und dem Drain-Bereich (170) einen weiteren Body-Bereich (230) aufweisen, wobei der Body-Bereich (220) und der weitere Body-Bereich (230) eine im Vergleich zum Drain-Bereich (170) komplementäre Dotierung des Halbleitersubstrats (110) aufweisen.

18. Halbleitersensorstruktur gemäß Anspruch 16 oder Anspruch 17, bei der der weitere Feldeffekttransistor (T_s) ein Stromsensor für den Leistungs-Feldeffekttransistor (DMOS) ist, wobei der weitere Feldeffekttransistor (T_s) und der Leistungs-Feldeffekttransistor (DMOS) an ein gleiches Drain-Potential und an ein gleiches Gate-Potential koppelbar sind.

19. Halbleitersensorstruktur gemäß Anspruch 17 oder Anspruch 18, bei der zwischen dem Body-Bereich (220) und dem weiteren Body-Bereich (230) ein Isolationsbereich (D_i) ausgebildet ist und der Body-Bereich (220) eine elektrische Kontaktierung (CB) zu der Kontaktfläche (M1) und der weitere Body-Bereich (230) eine weitere elektrisch Kontaktierung zu der weiteren Kontaktfläche (M2) aufweist.

20. Halbleitersensorstruktur gemäß einem der Ansprüche 16 bis 19, die ferner einen isolierenden Zwischenbereich (145) in einem Gebiet zwischen der Kontaktfläche (M1) und der weiteren Kontaktfläche (M2) aufweist.

21. Vorrichtung zum Herstellen eines Bauelements und eines Leistungs-Feldeffekttransistors (DMOS) in einem Substrat (110) mit einer Mehrzahl von benachbarten Gräben (t_n), wobei zwischen benachbarten Gräben (t_n) jeweils ein Messstreifen (m_i), der sich bis zu einer Oberfläche des Substrats (110) erstreckt, ausgebildet ist, mit folgenden Merkmalen:

einer ersten Einrichtung (170), um einen ersten Kontakt bereitzustellen, wobei die erste Einrichtung (170) an einer der Oberfläche abgewandten Seite des Substrats (110) ausgebildet ist;

einer zweiten Einrichtung, um einen zweiten Kontakt bereitzustellen, wobei die zweite Einrichtung als eine Kontaktfläche (M1) ausgebildet ist, die die Messstreifen (m_i) kontaktiert, wobei die zweite Einrichtung einen Öffnungsbereich (120) umgibt, in dem die zweite Einrichtung nicht vorhanden ist, und der so geformt ist, dass die zweite Einrichtung dieselben Messstreifen (m_i) zumindest an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich (120) liegt;

einer dritten Einrichtung, um einen dritten Kontakt bereitzustellen, wobei die dritte Einrichtung als eine weitere Kontaktfläche (M2) ausgebildet ist, die die Messstreifen (m_i) oder weitere Messstreifen (m_s) kontaktiert, wobei die dritte Einrichtung innerhalb des Öffnungsbereich (120) ausgebildet ist und von der zwei-

ten Einrichtung elektrisch isoliert ist; und einer vierten Einrichtung (**160**), um einen Steuerkontakt bereitzustellen, wobei die vierte Einrichtung (**160**) zumindest teilweise in den benachbarten Gräben (t_n) ausgebildet ist und eine elektrische Isolation (**180**) zu dem Substrat (**110**) aufweist, wobei der Öffnungsbereich (**120**) einen Bereich (**120a**) mit einer länglichen Erstreckung aufweist, der die Messstreifen (m_i) schräg oder senkrecht schneidet, und wobei der Leistungs-Feldeffekttransistor (DMOS) durch den ersten und zweiten Kontakt elektrisch koppelbar und durch den Steuerkontakt steuerbar ist, und wobei das Bauelement durch den ersten und dritten Kontakt elektrisch koppelbar ist.

22. Vorrichtung gemäß Anspruch 21, bei der die erste Einrichtung (**170**) einen dotierten Substratbereich umfasst und bei der die zweite Einrichtung einen dotierten Bereich der Messstreifen (m_i) kontaktiert, mit einer fünften Einrichtung, um einen Body-Bereich (**220**) bereitzustellen, wobei der Body-Bereich (**220**) zwischen dem dotierten Bereich und dem dotierten Substratbereich ausgebildet ist, wobei der dotierte Bereich und der dotierte Substratbereich eine gleichartige Dotierung aufweist und der Body-Bereich (**220**) eine komplementäre Dotierung aufweist.

23. Vorrichtung gemäß Anspruch 22, bei dem das Bauelement einen Sensor-Feldeffekttransistor (T_s) aufweist, wobei die dritte Einrichtung einen Source-Anschluss bildet, und der Source-Anschluss mit weiteren Source-Bereichen (**190**) entlang der weiteren Messstreifen (m_s) elektrisch verbunden ist, und wobei die erste Einrichtung (**170**) einen Drain-Anschluss aufweist, und wobei innerhalb weiterer Gräben, die zwischen den weiteren Mesastreifen (m_s) ausgebildet sind, ein weiterer Gate-Bereich (**200**) ausgebildet ist, und wobei sich zwischen der ersten Einrichtung (**170**) und den dotierten Source-Bereichen (**150**) weitere Body-Bereiche (**230**) ausgebildet sind und zwischen den weiteren Body-Bereichen (**230**) und den Body-Bereichen (**220**) Isolationsbereiche (D_i) ausgebildet sind.

24. Vorrichtung gemäß Anspruch 23, bei dem der Sensor-Feldeffekttransistor (T_s) so beschaffen ist, so dass sich ein Strom durch den Leistungs-Feldeffekttransistor (DMOS) und ein weiterer Strom durch den Sensor-Feldeffekttransistor (T_s) in einem Verhältnis zueinander stehen und das Verhältnis über ein Flächenverhältnis der Kontaktfläche (M1) und der weiteren Kontaktfläche (M2) einstellbar ist.

25. Verfahren zum Herstellen eines Halbleiterbauelements, mit folgenden Schritten:
Bereitstellen eines Substrats (**110**) mit einer Mehrzahl von benachbarten Gräben (t_n), wobei zwischen zwei benachbarten Gräben (t_n) jeweils ein Mesastrei-

fen (m_i) ausgebildet ist;
Bilden einer Kontaktfläche (M1), die die Mesastreifen (m_i) kontaktiert, wobei die Kontaktfläche (M1) einen Öffnungsbereich (**120**) umgibt, in dem die Kontaktfläche (M1) nicht vorhanden ist, und der so geformt ist, dass die Kontaktfläche (M1) dieselben Mesastreifen (m_i) an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich (**120**) liegt, und wobei der Öffnungsbereich (**120**) einen Bereich (**120a**) mit einer länglichen Erstreckung aufweist, der die Mesastreifen (m_i) schräg oder senkrecht schneidet, wobei das Halbleiterbauelement durch die Kontaktfläche (M1) elektrisch kontaktiert wird.

26. Verfahren gemäß Anspruch 25, bei dem das Bilden der Kontaktfläche (M1) derart ausgeführt wird, dass eine Erstreckung des Öffnungsbereiches (**120**) in X-Richtung (Δx) gleich einer Erstreckung des Öffnungsbereiches (**120**) in Y-Richtung (Δy) in einem Toleranzbereich von $\pm 20\%$ ist.

27. Verfahren gemäß Anspruch 25 oder Anspruch 26, bei dem der Schritt des Bildens der Kontaktfläche (M1) derart ausgeführt wird, dass der Öffnungsbereich (**120**) die Erstreckung des Öffnungsbereiches (**120**) in X-Richtung (Δx) und die Erstreckung des Öffnungsbereiches (**120**) in Y-Richtung (Δy) so definiert ist, dass gilt: $\frac{1}{2} < \Delta y / \Delta x < 3$.

28. Verfahren gemäß einem der Ansprüche 25 bis 27, welches ferner den Schritt eines Bildens einer weiteren Kontaktfläche (M2) innerhalb des Öffnungsbereiches (**120**) umfasst, so dass die weitere Kontaktfläche (M2) von der Kontaktfläche (M1) elektrisch isoliert ist.

29. Verfahren gemäß Anspruch 28, bei dem der Öffnungsbereich (**120**) eine eingebettete Halbleiterstruktur aufweist und bei dem der Schritt des Bildens einer weiteren Kontaktfläche (M2) derart ausgeführt wird, dass die eingebettete Halbleiterstruktur von der weiteren Kontaktfläche (M2) elektrisch kontaktiert wird.

30. Verfahren gemäß Anspruch 29, bei dem die eingebettete Halbleiterstruktur einen Sensor-Feldeffekttransistor (T_s) aufweist und bei dem der Schritt des Bildens der Kontaktfläche (M1) und der Schritt des Bildens der weiteren Kontaktfläche (M2) so ausgeführt werden, dass ein Verhältnis der Flächeninhalte der Kontaktfläche (M1) und der weiteren Kontaktfläche (M2) ein vorbestimmte Verhältnis ergeben, so dass ein Strom durch das Halbleiterbauelement und einer weiterer Strom durch den Sensor-Feldeffekttransistor (T_s) in dem vorbestimmten Verhältnis zueinander stehen.

31. Verfahren zum Herstellen eines Bauelements und eines Leistungs-Feldeffekttransistors (DMOS) in einem Substrat (**110**) mit einer Mehrzahl von benach-

barten Gräben (t_n), wobei zwischen benachbarten Gräben (t_n) jeweils ein Mesastreifen (m_i), der sich bis zu einer Oberfläche des Substrats (**110**) erstreckt, ausgebildet ist, mit folgenden Schritten:

Bereitstellen einer ersten Einrichtung (**170**) für einen ersten Kontakt, wobei die erste Einrichtung (**170**) an einer der Oberfläche abgewandten Seite des Substrats (**110**) ausgebildet ist;

Bereitstellen einer zweiten Einrichtung für einen zweiten Kontakt, wobei die zweite Einrichtung als eine Kontaktfläche (M1) ausgebildet ist, die die Mesastreifen (m_i) kontaktiert, wobei die zweite Einrichtung einen Öffnungsbereich (**120**) umgibt, in dem die zweite Einrichtung nicht vorhanden ist, und der so geformt ist, dass die zweite Einrichtung dieselben Mesastreifen (m_i) zumindest an zwei Stellen kontaktiert, zwischen denen der Öffnungsbereich (**120**) liegt;

Bereitstellen einer dritten Einrichtung für einen dritten Kontakt, wobei die dritte Einrichtung als eine weitere Kontaktfläche (M2) ausgebildet ist, die die Mesastreifen (m_i) oder weitere Mesastreifen (m_s) kontaktiert, wobei die dritte Einrichtung innerhalb des Öffnungsbereich (**120**) ausgebildet ist und von der zweiten Einrichtung elektrisch isoliert ist; und

Bereitstellen einer vierten Einrichtung (**160**) für einen Steuerkontakt, wobei die vierte Einrichtung (**160**) zumindest teilweise in den benachbarten Gräben (t_n) ausgebildet ist und eine elektrische Isolation (**180**) zu dem Substrat (**110**) aufweist,

wobei der Öffnungsbereich (**120**) einen Bereich (**120a**) mit einer länglichen Erstreckung aufweist, der die Mesastreifen (m_i) schräg oder senkrecht schneidet, und wobei der Leistungs-Feldeffekttransistor (DMOS) durch den ersten und zweiten Kontakt elektrisch koppelbar und durch den Steuerkontakt steuerbar ist, und wobei das Bauelement durch den ersten und dritten Kontakt elektrisch koppelbar ist.

Es folgen 10 Blatt Zeichnungen

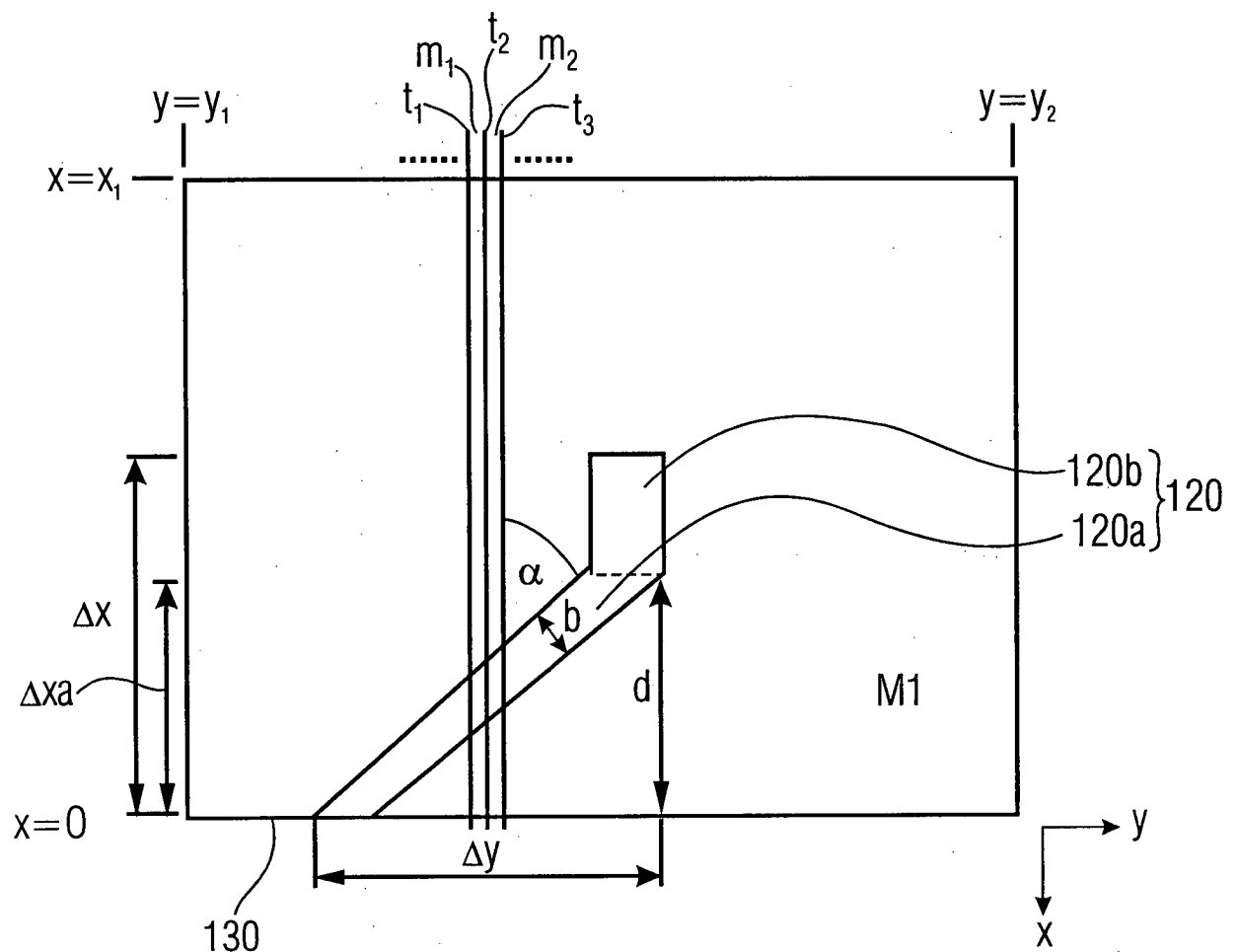


FIG 1

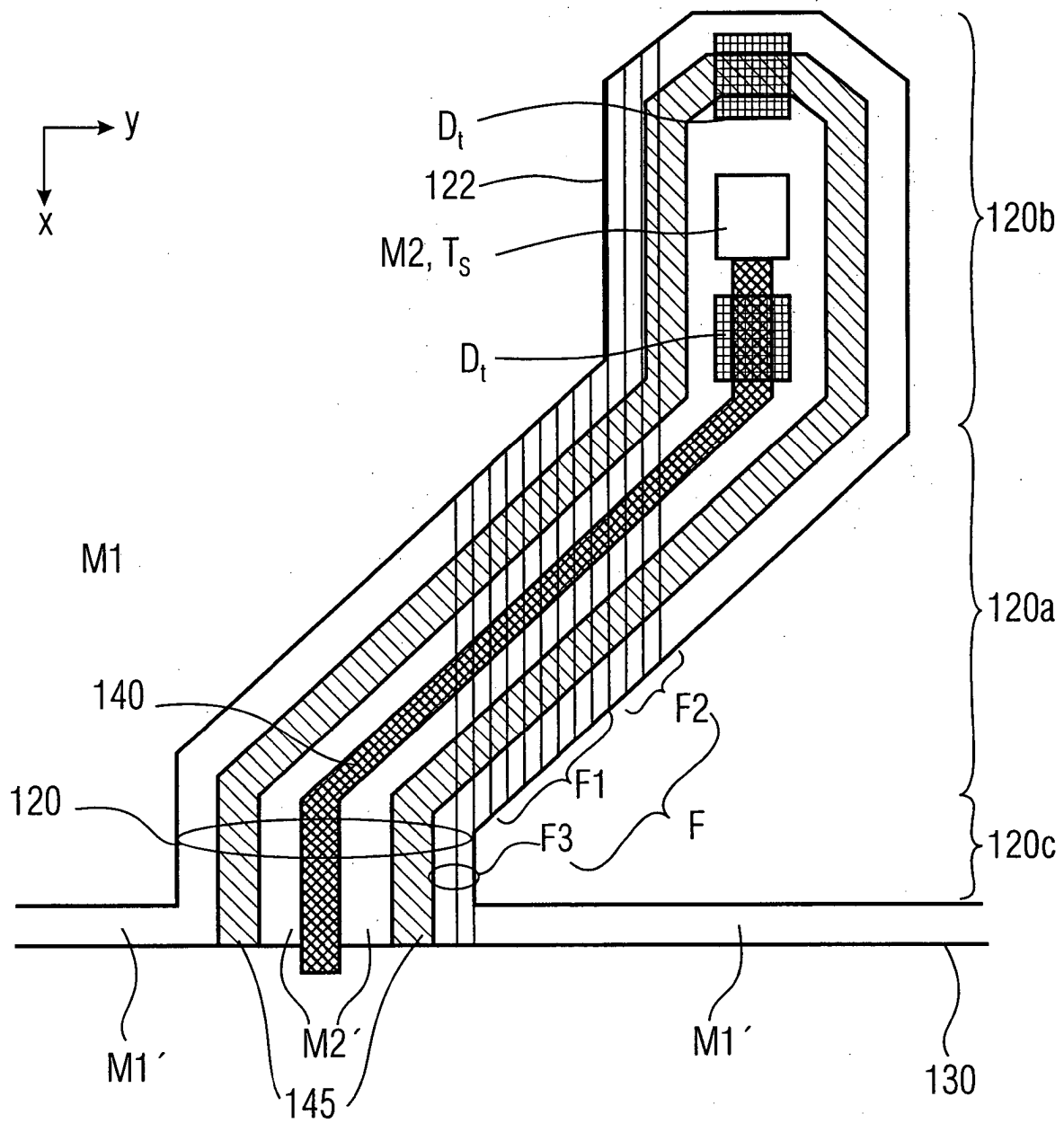


FIG 2A

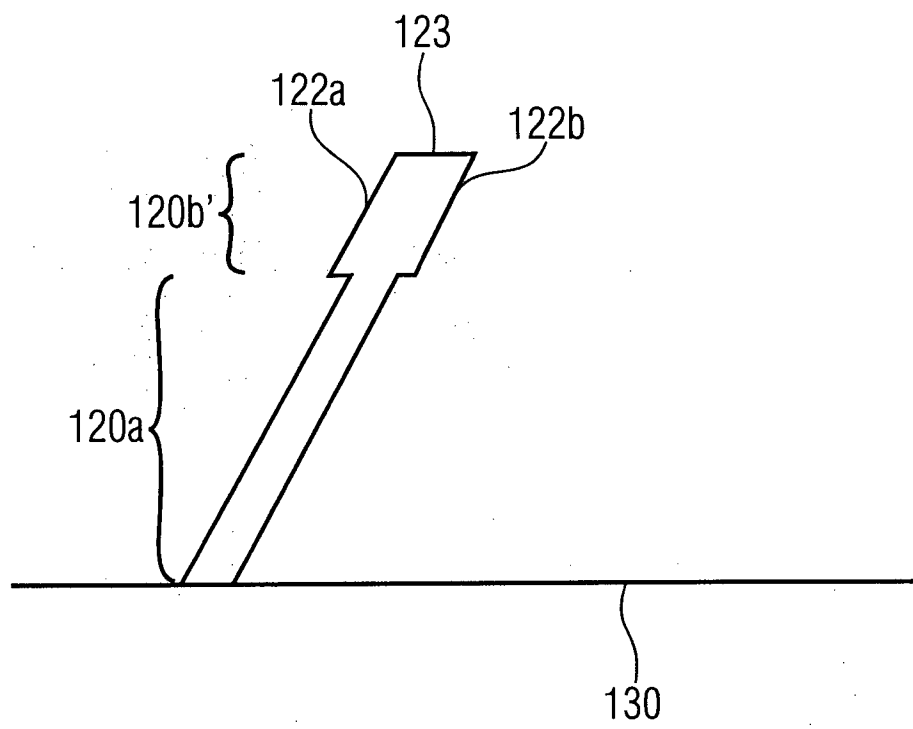


FIG 2B

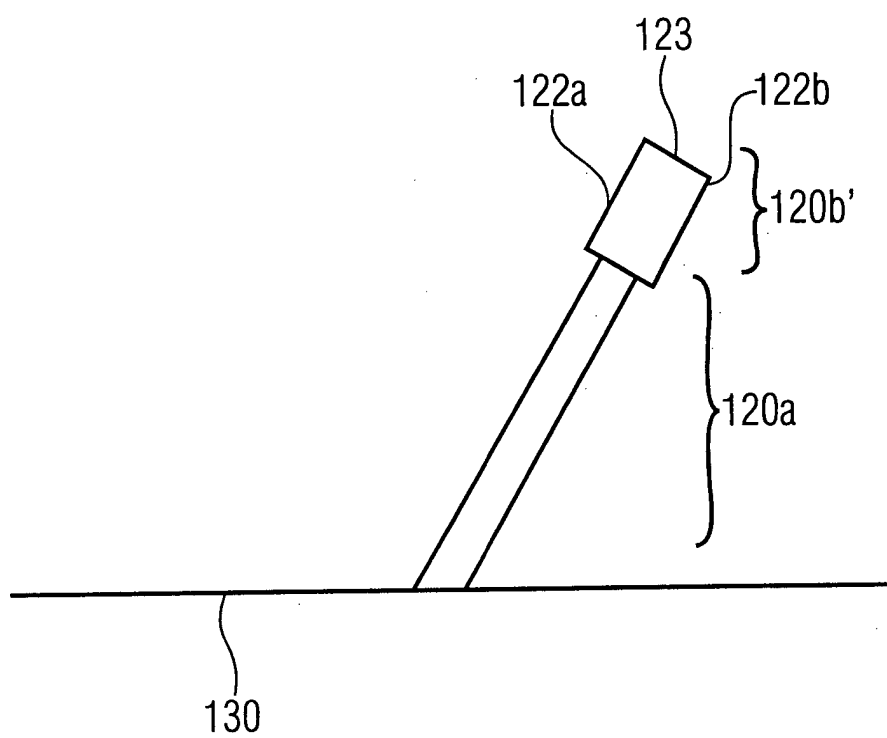


FIG 2C

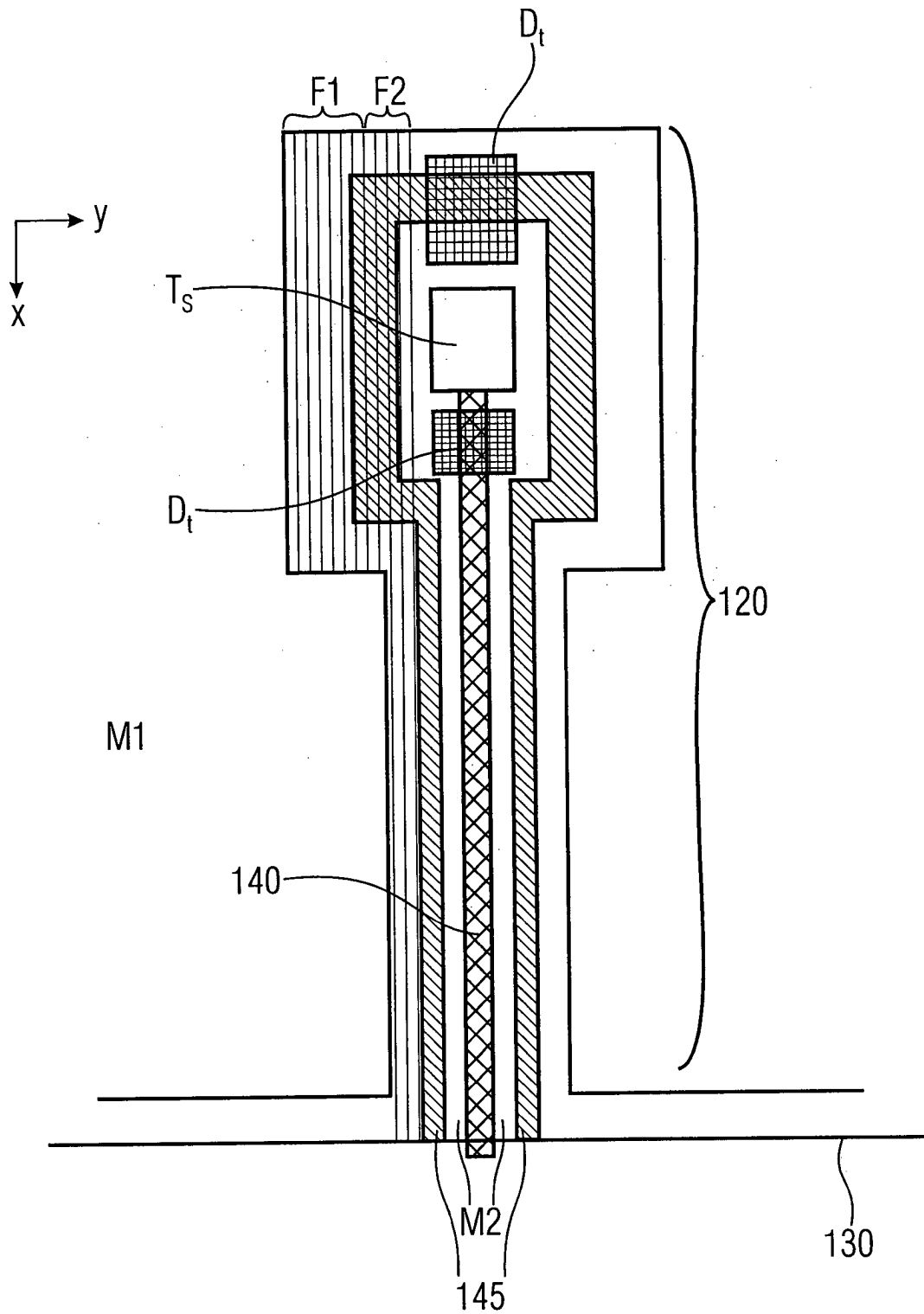


FIG 3

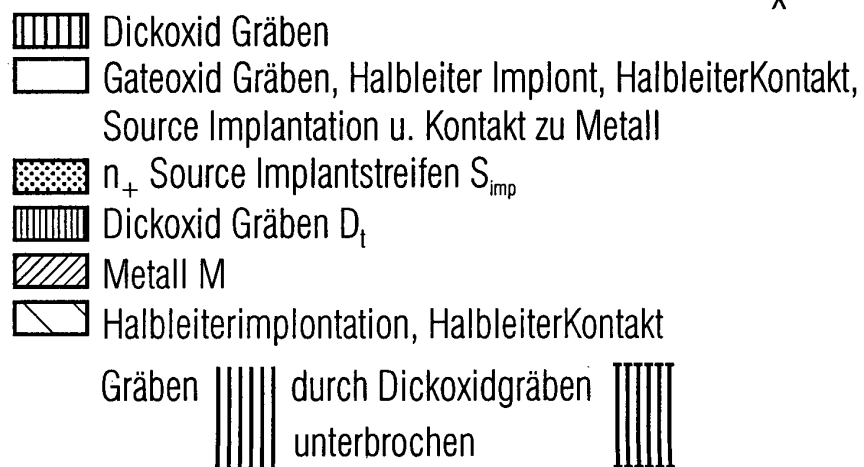
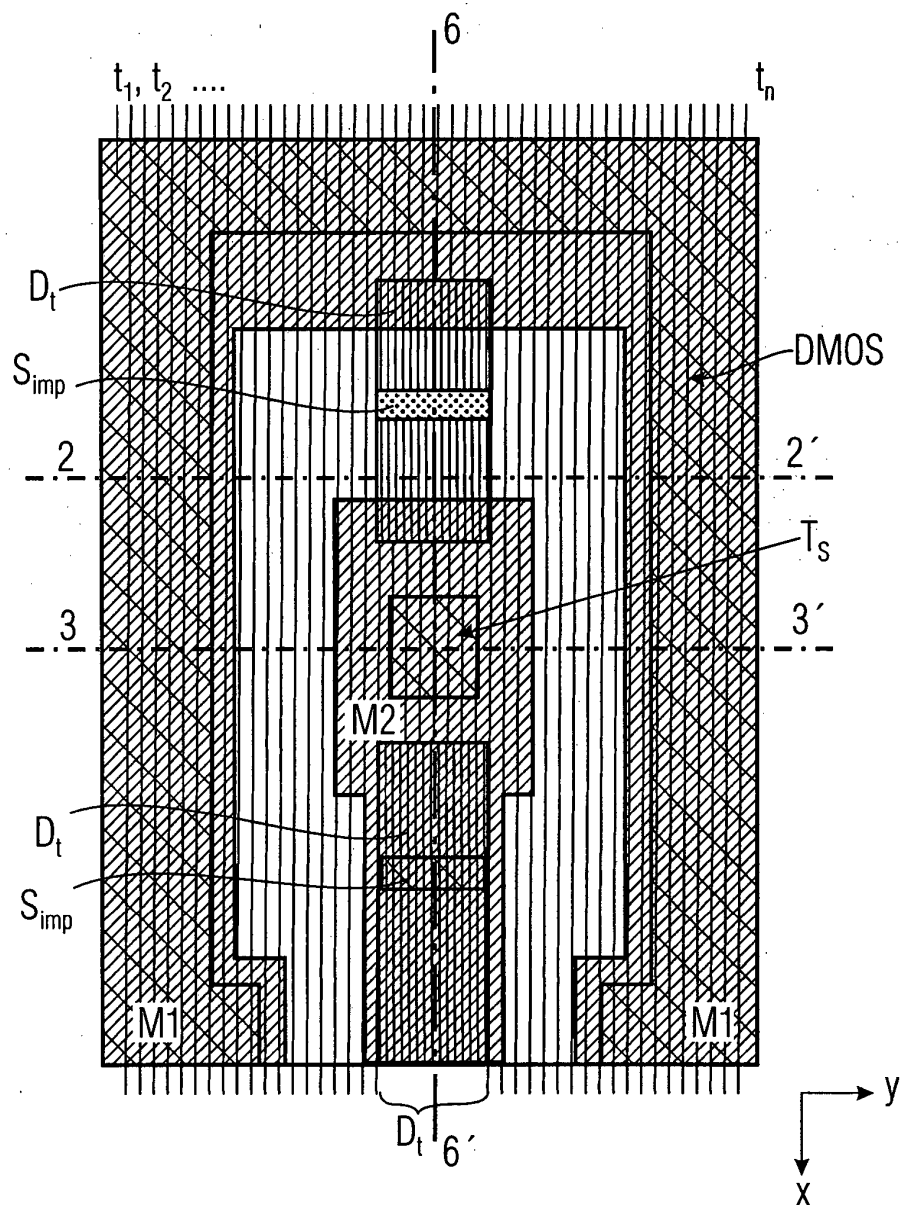


FIG 4

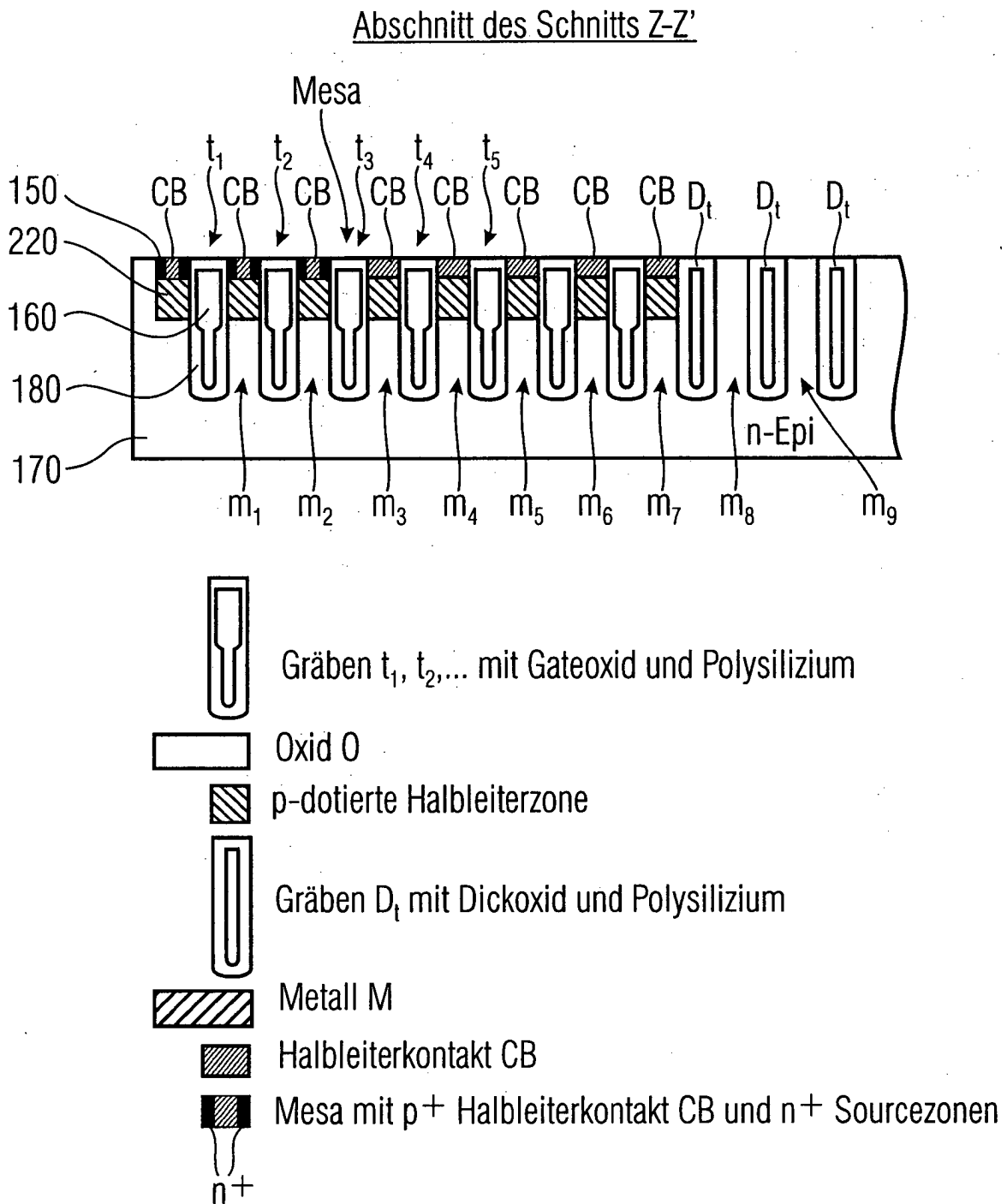


FIG 5

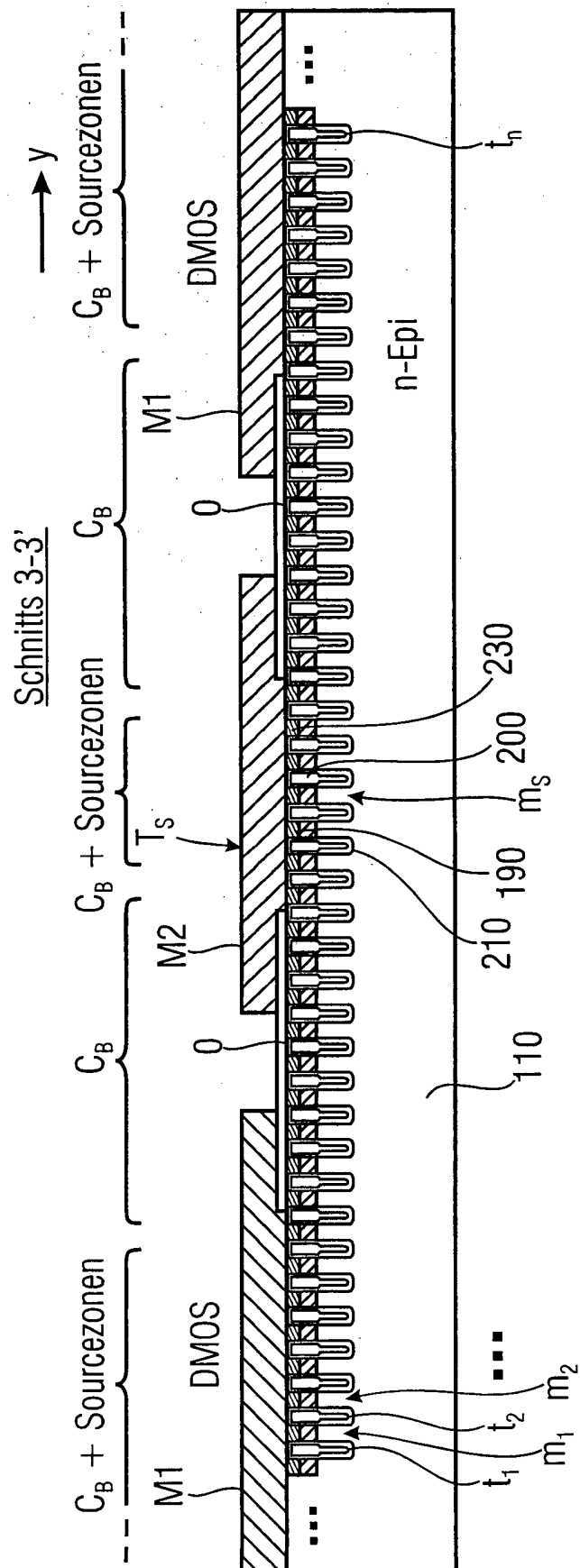


FIG 6

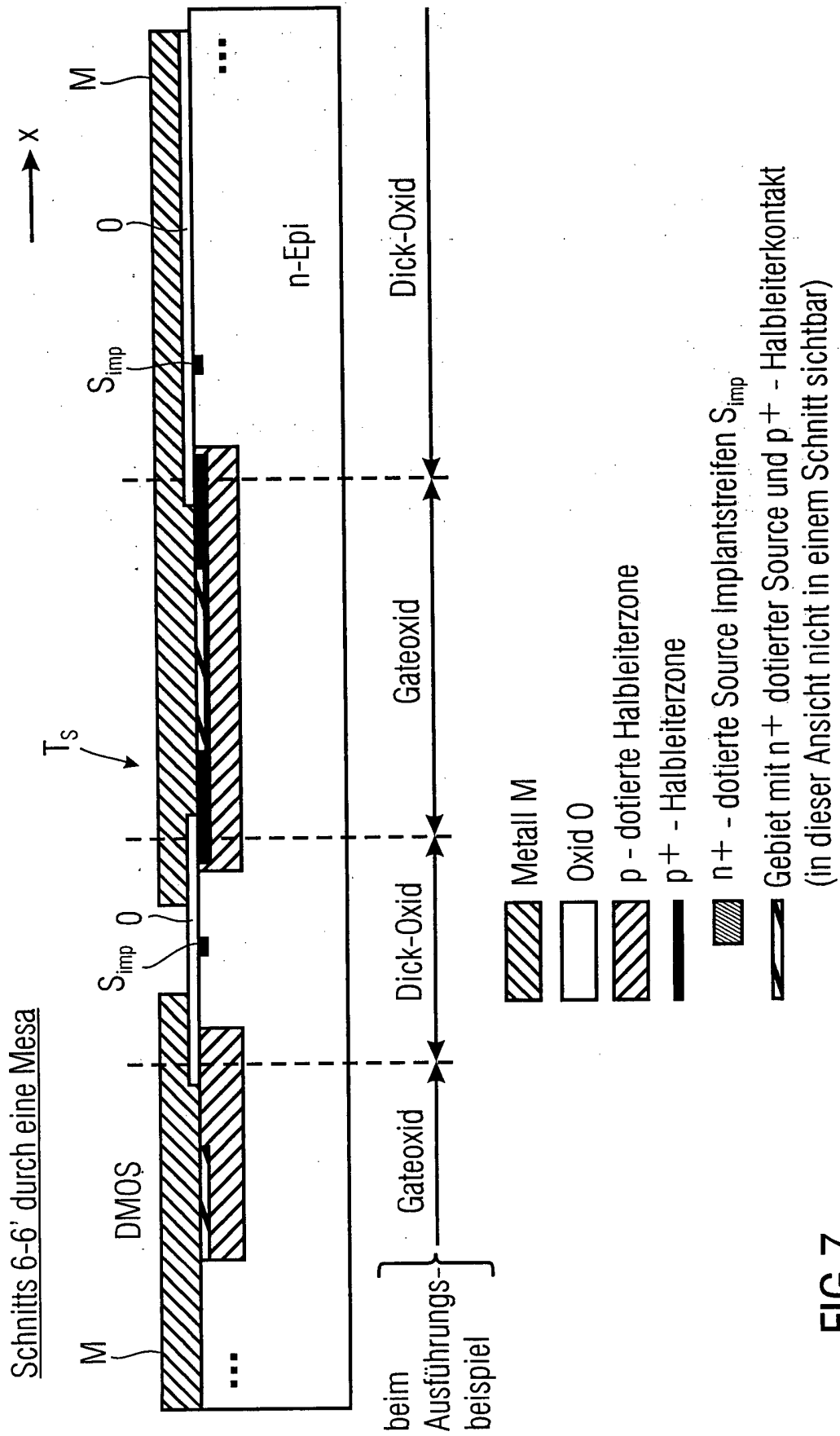


FIG 7

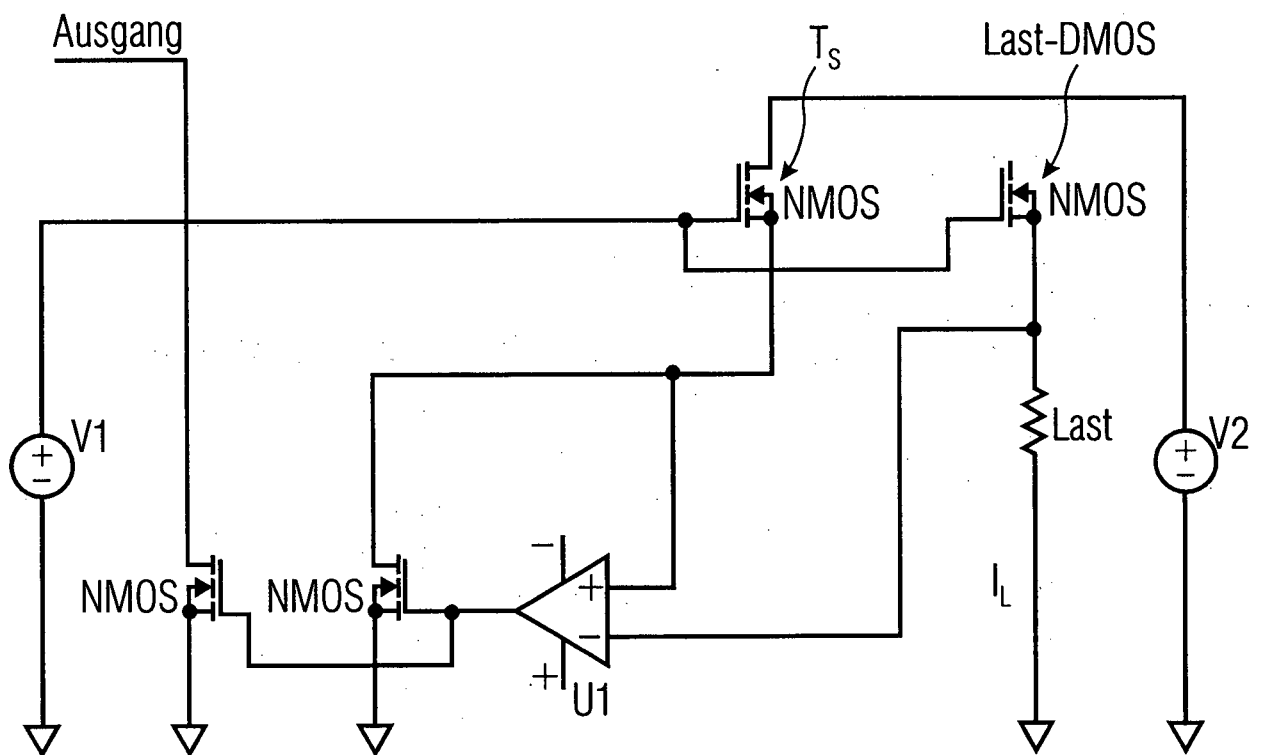


FIG 8