

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0048030 (43) 공개일자 2014년04월23일
(51) 국제특허분류(Int. Cl.) G01R 23/16 (2006.01) G01R 23/00 (2006.01) (21) 출원번호 10-2013-0047500 (22) 출원일자 2013년04월29일 심사청구일자 2013년04월29일 (30) 우선권주장 1020120114206 2012년10월15일 대한민국(KR)	(71) 출원인 세종대학교산학협력단 서울특별시 광진구 능동로 209 (군자동, 세종대학교) (72) 발명자 이성주 서울 광진구 독성로35길 32, 308동 1110호 (자양동, 우성3차아파트) 임혁진 전남 목포시 영산로317번길 9, 602호 (용당동, 그랜드파크맨션) (74) 대리인 특허법인태백	

전체 청구항 수 : 총 19 항

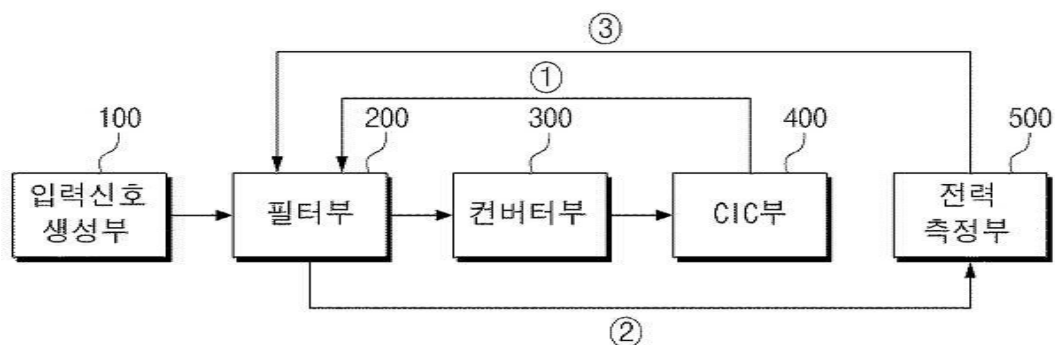
(54) 발명의 명칭 디지털 스펙트럼 분석 장치 및 그 방법

(57) 요약

본 발명은 디지털 스펙트럼 분석 장치 및 그 방법에 관한 것이다. 본 발명에 따른 디지털 스펙트럼 분석 장치는, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 입력 신호 생성부; 통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 필터부; 하향 변환(Down Conversion)되는 주파수의 크기가 상기 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 컨버터부; 및 상기 필터부가 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하면, 필터링된 상기 복수의 신호의 전력을 측정하는 전력 측정부를 포함한다.

이와 같이, 본 발명에 따르면 하나의 다기능 필터로 복수의 필터를 대체할 수 있어 휴대용 디지털 스펙트럼 분석기를 제작할 수 있다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호 SS100009

부처명 서울특별시

연구사업명 서울시 산학연 협력사업

연구과제명 그린네트워크를 이용한 도시환경에 적합한 식물재배 및 생장시스템 개발(3차년도)

기 여 율 1/1

주관기관 (주)솔트웨어

연구기간 2012.12.01 ~ 2013.11.30

특허청구의 범위

청구항 1

분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 입력 신호 생성부;

통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 필터부;

하향 변환(Down Conversion)되는 주파수의 크기가 상기 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 컨버터부; 및

상기 필터부가 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하면, 필터링된 상기 복수의 신호의 전력을 측정하는 전력 측정부를 포함하는 디지털 스펙트럼 분석 장치.

청구항 2

제1항에 있어서,

상기 컨버터부에서 출력된 변환 신호 중 허수 부분의 주파수를 제거하는 CIC(Cascade Integrator Comb)부를 더 포함하며,

상기 CIC부는,

상기 변환 신호를 이득으로 나누어 출력하는 CIC 필터; 및

상기 CIC 필터에서 발생한 오차를 제어하고, 상기 이득을 곱하여 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들을 출력하는 CIC 이득부를 포함하는 디지털 스펙트럼 분석 장치.

청구항 3

제1항에 있어서,

상기 입력 신호 생성부는,

상기 샘플 신호에 포함된 주파수 대역 중 제1 대역의 주파수를 통과시키는 저역 통과 필터; 및

기 설정된 주파수를 중심으로 상기 제1 대역의 주파수를 승압시켜 제2 대역의 주파수를 생성하는 업 컨버터를 포함하는 디지털 스펙트럼 분석 장치.

청구항 4

제1항에 있어서,

상기 복수의 디지털 다운 컨버터는,

상기 복수의 신호를 하향 변환시키고, 상기 기준 주파수를 기준으로 대칭 변환시키는 디지털 스펙트럼 분석 장치.

청구항 5

제1항에 있어서,

상기 전력 측정부는 상기 필터부에서 필터링된 복수의 신호의 복소 전력(Complex Power)을 계산하고, 데시메이션(Decimation)을 수행하는 디지털 스펙트럼 분석 장치.

청구항 6

제1항에 있어서,

상기 필터부는,

상기 전력 측정부로부터 출력된 신호에 대하여 VBW(Video BandWidth) 필터링을 수행하는 디지털 스펙트럼 분석 장치.

청구항 7

분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 입력 신호 생성부;

통과 대역 구간이 서로 상이하고 제1 분해 단위 주파수를 가지는 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력된 신호로부터 상기 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성하는 제1 필터부;

하향 변환(Down Conversion)되는 주파수의 크기가 상기 제1 분해 단위 주파수만큼 차이가 나는 복수의 제1 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 전처리 신호들을 하향 변환시키는 제1 컨버터부;

상기 하향 변환된 복수의 전처리 신호 각각에 대하여 상기 FIR 필터를 이용하여 최저 주파수가 동일하고 최대 주파수가 제2 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 복수의 제2 필터부;

하향 변환되는 주파수의 크기가 상기 제2 분해 단위 주파수만큼 차이가 나는 복수의 제2 디지털 다운 컨버터를 이용하여 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 제2 컨버터부; 및

상기 제2 필터부가 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 제2 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하면, 필터링된 상기 복수의 신호의 전력을 측정하는 전력 측정부를 포함하는 디지털 스펙트럼 분석 장치.

청구항 8

제7항에 있어서,

상기 제2 컨버터부에서 출력된 변환 신호 중 허수 부분의 주파수를 제거하는 CIC(Cascade Integrator Comb)부를 더 포함하며,

상기 CIC부는,

상기 변환 신호를 이득으로 나누어 출력하는 CIC 필터; 및

상기 CIC 필터에서 발생한 오차를 제어하고, 상기 이득을 곱하여 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호를 출력하는 CIC 이득부를 포함하는 디지털 스펙트럼 분석 장치.

청구항 9

제7항에 있어서,

상기 입력 신호 생성부는,

상기 샘플 신호에 포함된 주파수 대역 중 제1 대역의 주파수를 통과시키는 저역 통과 필터; 및

기 설정된 주파수를 중심으로 상기 제1 대역의 주파수를 승압시켜 제2 대역의 주파수를 생성하는 업 컨버터를 포함하는 디지털 스펙트럼 분석 장치.

청구항 10

제7항에 있어서,

상기 복수의 제2 디지털 다운 컨버터는,

상기 복수의 신호들을 하향 변환시키고, 상기 기준 주파수를 기준으로 대칭 변환시키는 디지털 스펙트럼 분석 장치.

청구항 11

제7항에 있어서,

상기 전력 측정부는 상기 제2 필터부에서 출력된 필터링된 신호의 복소 전력(Complex Power)을 계산하고, 데시메이션(Decimation)을 수행하는 디지털 스펙트럼 분석 장치.

청구항 12

제7항에 있어서,

상기 제2 필터부는 상기 전력 측정부로부터 출력된 신호에 대하여 VBW(Video BandWidth) 필터링을 수행하는 디지털 스펙트럼 분석 장치.

청구항 13

제7항에 있어서,

상기 제1 필터부는 상기 제2 필터부와 동일하며, 상기 제1 컨버터부와 제2 컨버터부는 동일한 디지털 스펙트럼 분석 장치.

청구항 14

제7항에 있어서,

상기 제1 분해 단위 주파수는 제2 분해 단위 주파수보다 더 높은 주파수인 디지털 스펙트럼 분석 장치.

청구항 15

디지털 스펙트럼 분석 장치를 이용한 디지털 스펙트럼 분석 방법에 있어서,

분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 단계;

통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 단계;

하향 변환(Down Conversion)되는 주파수의 크기가 상기 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 단계;

상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하는 단계; 및

필터링된 상기 복수의 신호의 전력을 측정하는 단계를 포함하는 디지털 스펙트럼 분석 방법.

청구항 16

제15항에 있어서,

상기 전력이 측정된 신호에 대하여 VBW(Video BandWidth) 필터링을 수행하는 단계를 더 포함하는 디지털 스펙트럼 분석 방법.

청구항 17

제15항에 있어서,

상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 단계는,

상기 변환되어 출력된 변환 신호 중 허수 부분의 주파수를 제거하도록, 상기 변환 신호를 이득으로 나누어 출력하는 단계; 및

상기 이득으로 나누어 출력하는 과정에서 발생한 오차를 제어하고, 상기 이득을 곱하여 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들을 출력하는 단계

를 포함하는 디지털 스펙트럼 분석 방법.

청구항 18

디지털 스펙트럼 분석 장치를 이용한 디지털 스펙트럼 분석 방법에 있어서,

분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 단계;

통과 대역 구간이 서로 상이하고 제1 분해 단위 주파수를 가지는 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력된 신호로부터 상기 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성하는 단계;

하향 변환(Down Conversion)되는 주파수의 크기가 상기 제1 분해 단위 주파수만큼 차이가 나는 복수의 제1 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 전처리 신호들을 하향 변환시키는 단계;

상기 하향 변환된 복수의 전처리 신호 각각에 대하여 상기 FIR 필터를 이용하여 최저 주파수가 동일하고 최대 주파수가 제2 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 단계;

하향 변환되는 주파수의 크기가 상기 제2 분해 단위 주파수만큼 차이가 나는 복수의 제2 디지털 다운 컨버터를 이용하여 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 단계;

상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 제2 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하는 단계; 및

필터링된 상기 복수의 신호의 전력을 측정하는 단계를 포함하는 디지털 스펙트럼 분석 방법.

청구항 19

제18항에 있어서,

상기 전력이 측정된 신호에 대하여 VBW(Video BandWidth) 필터링을 수행하는 단계를 더 포함하는 디지털 스펙트럼 분석 방법.

명세서

기술분야

[0001] 본 발명은 디지털 스펙트럼 분석 장치 및 그 방법에 관한 것으로, 보다 상세하게는 하나의 다기능 필터로 복수의 필터를 대체할 수 있어 휴대용 디지털 스펙트럼 분석기를 제작할 수 있는 디지털 스펙트럼 분석 장치 및 그 방법에 관한 것이다.

배경기술

[0002] 최근 많은 무선 기기의 등장으로 주파수 사용에 대한 감시가 중요한 문제로 떠오르고 있지만, 스펙트럼 분석 장치는 대부분 아날로그로 구현되고 있어 그 복잡도가 컸으며, 디지털로 구현된 분석기라고 할지라도 휴대하기에는 적절하지 못하였다.

[0003] RF 스펙트럼을 분석하는 장치와 관련하여, 선행기술인 한국공개특허 제2006-0086561호(2006.08.01 공개)에는 기지국과 중계기를 유지 및 보수하기 위하여, 개인정보단말기와 연결하여 사용할 수 있는 장치가 개시되어 있다.

[0004] 그러나, 종래 기술에 따르면 그 가격과 무게로 인하여 휴대용으로 구비되지 못하고, 다양하고 복잡하며 많은 수의 필터가 사용되기 때문에 하드웨어로 구현시 많은 필터들은 하드웨어의 복잡도를 증가시키고, 제품의 크기 및 가격을 증가하게 하는 요인으로 작용하는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0005] 따라서 본 발명이 이루고자 하는 기술적 과제는 하나의 다기능 필터로 복수의 필터를 대체할 수 있어 휴대용 디지털 스펙트럼 분석기를 제작할 수 있는 디지털 스펙트럼 분석 장치를 제공하는 것이다.

과제의 해결 수단

- [0006] 이러한 기술적 과제를 이루기 위한 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 입력 신호 생성부; 통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 필터부; 하향 변환(Down Conversion)되는 주파수의 크기가 상기 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 컨버터부; 상기 필터부가 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하면, 필터링된 상기 복수의 신호의 전력을 측정하는 전력 측정부를 포함한다.
- [0007] 상기 컨버터부에서 출력된 변환 신호 중 허수 부분의 주파수를 제거하는 CIC(Cascade Integrator Comb)부를 더 포함하며, 상기 CIC부는, 상기 변환 신호를 이득으로 나누어 출력하는 CIC 필터; 및 상기 CIC 필터에서 발생한 오차를 제어하고, 상기 이득을 곱하여 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들을 출력하는 CIC 이득부를 포함할 수 있다.
- [0008] 상기 입력 신호 생성부는, 상기 샘플 신호에 포함된 주파수 대역 중 제1 대역의 주파수를 통과시키는 저역 통과 필터; 및 기 설정된 주파수를 중심으로 상기 제1 대역의 주파수를 증압시켜 제2 대역의 주파수를 생성할 수 있다.
- [0009] 상기 복수의 디지털 다운 컨버터는, 상기 복수의 신호를 하향 변환시키고, 상기 기준 주파수를 기준으로 대칭 변환시킬 수 있다.
- [0010] 상기 전력 측정부는 상기 필터부에서 필터링된 복수의 신호의 복소 전력(Complex Power)을 계산하고, 데시메이션(Decimation)을 수행할 수 있다.
- [0011] 상기 필터부는, 상기 전력 측정부로부터 출력된 신호에 대하여 VBW(Video BandWidth) 필터링을 수행할 수 있다.
- [0012] 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치는, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 입력 신호 생성부; 통과 대역 구간이 서로 상이하고 제1 분해 단위 주파수를 가지는 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력된 신호로부터 상기 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성하는 제1 필터부; 하향 변환(Down Conversion)되는 주파수의 크기가 상기 제1 분해 단위 주파수만큼 차이가 나는 복수의 제1 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 전처리 신호들을 하향 변환시키는 제1 컨버터부; 상기 하향 변환된 복수의 전처리 신호 각각에 대하여 상기 FIR 필터를 이용하여 최저 주파수가 동일하고 최대 주파수가 제2 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 복수의 제2 필터부, 하향 변환되는 주파수의 크기가 상기 제2 분해 단위 주파수만큼 차이가 나는 복수의 제2 디지털 다운 컨버터를 이용하여 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 제2 컨버터부, 상기 제2 필터부가 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 제2 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하면, 필터링된 상기 복수의 신호의 전력을 측정하는 전력 측정부를 포함한다.
- [0013] 상기 제2 컨버터부에서 출력된 변환 신호 중 허수 부분의 주파수를 제거하는 CIC(Cascade Integrator Comb)부를 더 포함하며, 상기 CIC부는, 상기 변환 신호를 이득으로 나누어 출력하는 CIC 필터; 및 상기 CIC 필터에서 발생한 오차를 제어하고, 상기 이득을 곱하여 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호를 출력하는 CIC 이득부를 포함할 수 있다.
- [0014] 상기 입력 신호 생성부는, 상기 샘플 신호에 포함된 주파수 대역 중 제1 대역의 주파수를 통과시키는 저역 통과 필터; 및 기 설정된 주파수를 중심으로 상기 제1 대역의 주파수를 증압시켜 제2 대역의 주파수를 생성할 수 있다.
- [0015] 상기 복수의 제2 디지털 다운 컨버터는, 상기 복수의 신호들을 하향 변환시키고, 상기 기준 주파수를 기준으로 대칭 변환시킬 수 있다.
- [0016] 상기 전력 측정부는 상기 제2 필터부에서 출력된 필터링된 신호의 복소 전력(Complex Power)을 계산하고, 데시

메이션(Decimation)을 수행할 수 있다.

- [0017] 상기 제2 필터부는 상기 전력 측정부로부터 출력된 신호에 대하여 VBW(Video BandWidth) 필터링을 수행할 수 있다.
- [0018] 상기 제1 필터부는 상기 제2 필터부와 동일하며, 상기 제1 컨버터부와 제2 컨버터부는 동일할 수 있다.
- [0019] 상기 제1 분해 단위 주파수는 제2 분해 단위 주파수보다 더 높을 수 있다.
- [0020] 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 방법은, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 단계; 통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 단계; 하향 변환(Down Conversion)되는 주파수의 크기가 상기 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 단계; 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하는 단계; 및 필터링된 상기 복수의 신호의 전력을 측정하는 단계를 포함할 수 있다.
- [0021] 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 방법은, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하는 단계; 통과 대역 구간이 서로 상이하고 제1 분해 단위 주파수를 가지는 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 상기 입력된 신호로부터 상기 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성하는 단계; 하향 변환(Down Conversion)되는 주파수의 크기가 상기 제1 분해 단위 주파수만큼 차이가 나는 복수의 제1 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 상기 복수의 전처리 신호들을 하향 변환시키는 단계; 상기 하향 변환된 복수의 전처리 신호 각각에 대하여 상기 FIR 필터를 이용하여 최저 주파수가 동일하고 최대 주파수가 제2 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성하는 단계; 하향 변환되는 주파수의 크기가 상기 제2 분해 단위 주파수만큼 차이가 나는 복수의 제2 디지털 다운 컨버터를 이용하여 상기 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키는 단계; 상기 기준 주파수에 최대 주파수가 일치된 상기 복수의 신호들에 대하여 상기 기준 주파수를 기준으로 상기 제2 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하는 단계; 및 필터링된 상기 복수의 신호의 전력을 측정하는 단계를 포함한다.

발명의 효과

- [0022] 이와 같이 본 발명에 따르면, 하나의 다기능 필터로 복수의 필터를 대체할 수 있어 제품 설계시 필요한 하드웨어의 복잡도와 가격을 줄일 수 있다. 또한, 휴대가 가능한 간단한 디지털 필터로 높은 스펙트럼 분해능(Resolution)을 제공할 수 있다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치를 설명하기 위한 구성도이다.
- 도 2a 내지 도 2d는 도 1의 디지털 스펙트럼 분석 장치의 동작을 설명하기 위한 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 도 1의 디지털 스펙트럼 분석 장치에 포함된 각 구성들 상호간에 신호가 전달되는 과정을 나타낸 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 방법을 설명하기 위한 동작 흐름도이다.
- 도 5는 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치를 설명하기 위한 구성도이다.
- 도 6a 내지 도 6d는 도 3의 디지털 스펙트럼 분석 장치의 동작을 설명하기 위한 도면이다.
- 도 7은 본 발명의 다른 실시예에 따른 도 5의 디지털 스펙트럼 분석 장치에 포함된 각 구성들 상호간에 신호가 전달되는 과정을 나타낸 도면이다.
- 도 8은 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 방법을 설명하기 위한 동작 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할

수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

- [0025] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미하며, 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0026] 이하 첨부된 도면을 참고하여 본 발명을 상세히 설명하기로 한다.
- [0027] 도 1은 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치를 설명하기 위한 구성도이고, 도 2a 내지 도 2d는 도 1의 디지털 스펙트럼 분석 장치의 동작을 설명하기 위한 도면이다.
- [0028] 도 1을 참조하면, 디지털 스펙트럼 분석 장치는 입력신호 생성부(100), 필터부(200), 컨버터부(300) 및 전력 측정부(500)를 포함한다. 여기서, 디지털 스펙트럼 분석 장치는 CIC(Cascade Integrator Comb)부(400)를 더 포함할 수 있다.
- [0029] 입력 신호 생성부(100)는 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성한다. 여기서, 입력 신호 생성부(100)는 샘플 신호에 포함된 주파수 대역 중 제1 대역의 주파수를 통과시키는 저역 통과 필터와, 기 설정된 주파수를 중심으로 제1 대역의 주파수를 증압시켜 제2 대역의 주파수를 생성하는 업 컨버터를 포함할 수 있다.
- [0030] 입력 신호 생성부(100)의 동작을 도 2a를 참조하여 설명한다. 도 2a는 본 발명의 일 실시예에 따른 입력 신호 생성부(100)에서 입력 신호를 생성하는 과정을 도시한 도면이다. 도 2a에서는, 샘플 신호의 주파수는 40MHz의 주파수를 이용하는 것으로 예시하였다. 여기서, 입력 신호 생성부(100)는 샘플 신호의 주파수 중 0 내지 20MHz를 입력으로 하고, 0 내지 5MHz 사이의 주파수 대역만 통과시키는 저역 통과 필터를 이용한다. 그리고 나서, 10MHz의 업 컨버터를 이용하여 5MHz 내지 15MHz 대역의 주파수를 생성한다.
- [0031] 즉, 상기에 설명한 과정은 5MHz 내지 10MHz 대역의 전력 스펙트럼을 측정하기 위한 입력 신호를 생성하는 과정으로, 5MHz 내지 10MHz를 1MHz 단위로 분해하기 위한 전처리 과정이다.
- [0032] 다시 도 1로 돌아와서, 필터부(200)는 통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 포함하는데, 복수의 FIR 필터를 이용하여 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성한다.
- [0033] 필터부(200)의 동작을 도 2b를 참조하여 설명한다. 도 2b는 본 발명의 일 실시예에 따른 필터부(200)에서 입력 신호로부터 복수의 신호를 생성하는 과정을 도시한 도면이다. 필터부(200)는 입력 신호 생성부(100)로부터 생성된 5MHz 내지 15MHz 대역의 입력 신호를 이용하고, 여기서 분해 단위 주파수는 1MHz인 것으로 예시하였다.
- [0034] 필터부(200)의 FIR 필터는 저역 통과 필터(LPF)로 동작한다. 여기서, ① 과정에서는 입력 신호로부터 9MHz 내지 10MHz의 신호를 분리하기 위하여 0MHz 내지 10MHz 대역만을 통과시키는 FIR 필터를 사용한다. 이에 따라, ① 과정에서는 5MHz 내지 15MHz의 입력 신호로부터 5MHz 내지 10MHz의 신호가 출력된다. 이때, ① 과정은 추후에 입력 신호 생성부(100)로부터 생성된 5MHz 내지 15MHz 대역의 입력 신호 중 9MHz 내지 10MHz의 신호(도 2b에서 "a"로 표시함)를 추출하기 위한 선행 과정으로 볼 수 있다.
- [0035] 마찬가지로, ② 과정에서는 입력 신호로부터 8MHz 내지 9MHz의 신호(도 2b에서 "b"로 표시함)를 분리하기 위하여 0MHz 내지 9MHz 대역만을 통과시키는 FIR 필터를 사용하고, ③ 과정에서는 입력 신호로부터 7MHz 내지 8MHz의 신호를 분리하기 위하여 0MHz 내지 8MHz 대역만을 통과시키는 FIR 필터를 사용한다. 그리고, ④ 과정에서는 입력 신호로부터 6MHz 내지 7MHz의 신호를 분리하기 위하여 0MHz 내지 7MHz 대역만을 통과시키는 FIR 필터를 사용하고, ⑤ 과정에서는 입력 신호로부터 5MHz 내지 6MHz의 신호(도 2b에서 "e"로 표시함)를 분리하기 위하여 0MHz 내지 6MHz 대역만을 통과시키는 FIR 필터를 사용한다.
- [0036] 정리하면, 필터부(200)는 통과 대역이 0MHz 내지 10MHz, 0MHz 내지 9MHz, 0MHz 내지 8MHz, 0MHz 내지 7MHz, 0MHz 내지 6MHz로 서로 상이한 복수의 FIR 필터를 이용함으로써, 입력 신호로부터 최저 주파수가 5MHz로 동일하

고 최대 주파수가 10MHz, 9MHz, 8MHz, 7MHz, 6MHz로 각각 1MHz만큼, 즉 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성한다.

- [0037] 도 1로 돌아와서, 컨버터부(300)는 하향 변환(Down Conversion)되는 주파수의 크기가 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시킨다. 여기서, 복수의 디지털 다운 컨버터는 복수의 신호를 하향 변환시키는 것으로, 하향 변환 후 기준 주파수를 기준으로 하향 변환된 복수의 신호를 대칭 변환시킬 수 있다.
- [0038] 컨버터부(300)의 동작을 도 2c를 참조로 하여 설명한다. 도 2c는 본 발명의 일 실시예에 따른 컨버터부(300)에서 복수의 신호들을 변환하는 과정을 도시한 도면이다. 컨버터부(300)는 ① 과정에서 10MHz의 디지털 다운 컨버터를 이용하여 5MHz 내지 10MHz의 신호를 -5MHz 내지 0MHz로 하향 변환하고, 이를 0MHz를 기준으로 대칭 변환시킨다. 그 결과, 컨버터부(300)는 9MHz 내지 10MHz 주파수 대역에 해당하는 신호(a)를 0MHz 내지 1MHz에 정렬시킬 수 있다. 정리하면, 컨버터부(300)는 9MHz 내지 10MHz 주파수 대역을 하향 변환하여 -1MHz 내지 0MHz에 정렬시키고, 0MHz를 기준으로 대칭시키면 0MHz 내지 1MHz에 9MHz 내지 10MHz에 대응하는 신호(a)의 전력 스펙트럼을 위치시킬 수 있다.
- [0039] ① 과정과 마찬가지로, ②, ③, ④, ⑤ 과정에서도 컨버터부(300)는 각각 9MHz, 8MHz, 7MHz, 6MHz의 디지털 다운 컨버터를 이용하면, 0MHz 내지 1MHz에 8MHz 내지 9MHz의 신호(b), 7MHz 내지 8MHz의 신호, 6MHz 내지 7MHz의 신호, 5MHz 내지 6MHz의 신호(e)에 대응하는 신호의 전력 스펙트럼을 위치시킬 수 있다.
- [0040] 도 1로 돌아와서, CIC부(400)는 컨버터부(300)에서 출력된 변환 신호 중 허수 부분의 주파수를 제거할 수 있다. 여기서, CIC부(400)는 CIC 필터(도시하지 않음)와 CIC 이득부(도시하지 않음)를 포함하는데, CIC 필터는 변환 신호를 이득으로 나누어 출력하며, CIC 이득부는 CIC 필터에서 발생한 오차를 제어하고 이득을 곱하여 기준 주파수에 최대 주파수가 일치된 복수의 신호들을 출력한다.
- [0041] CIC 필터에서 출력된 신호는 CIC 필터의 값에 따라 이득(Gain)이 나뉘는 값이고, Signal/Gain으로 표현될 수 있다. 이때, 이득은 예를 들어 $10^{\text{dB}/20}$ 이며, dB는 CIC 필터의 최대 dB 값일 수 있다. 도 2c에는 도시되지 않았지만, 하향 변환하는 과정에서는 해당 주파수와 동일한 허수 신호가 다른 주파수 대역에서 적어도 하나 이상 발생할 수 있다. 따라서, CIC 필터와 CIC 이득부를 포함하는 CIC부(400)를 통하여 허수 신호를 제거할 수 있다.
- [0042] 필터부(200)는 기준 주파수(0MHz)에 최대 주파수가 일치된 복수의 신호(a, b, ..., e)들에 대하여 기준 주파수를 기준으로 분해 단위 주파수만큼(0MHz 내지 1MHz) 분해능 필터링(Resolution BandWidth filtering, RBW 필터링)을 수행한다.
- [0043] 필터부(200)의 동작을 도 2d를 참조하여 설명한다. 도 2d는 본 발명의 일 실시예에 따른 필터부(200)에서 분해능 필터링을 수행하는 과정을 설명하기 위한 도면이다.
- [0044] 여기서, 필터부(200)의 분해능 필터링은 가우시안 분해능 필터링일 수 있으며, 특히 필터부(200)의 계수가 32, f_c 는 1.2MHz, F_s 는 4MHz일 수 있다. 필터부(200)는 도 2c에 나타난 0MHz 내지 1MHz의 신호들(a, b, ..., e)을 분해능 필터링을 통하여 분리하여 추출할 수 있다.
- [0045] 다시 도 1로 돌아와서, 전력 측정부(500)는 필터링된 복수의 신호의 전력을 측정한다. 여기서, 전력 측정부(500)는 필터부(200)에서 필터링된 복수의 신호들(a, b, ..., e)의 복소 전력(Complex Power)을 계산하고, 데시메이션(Decimation)을 수행할 수 있다.
- [0046] 복소 전력은 $I^2 + Q^2 / N$ 으로 표현될 수 있고, 여기서 N은 측정을 위한 샘플의 수를 의미하고, I는 복소전력을 의미하고, Q는 무효전력을 의미한다. 또한, 데시메이션 팩터는 N일 수 있고, 예를 들어 4MHz인 경우 4/N MHz로 데시메이션될 수 있다. 여기서, 전력 측정부(500)는 VBW(Video BandWidth) 필터링을 위하여 데시메이션을 수행할 수 있다.
- [0047] 필터부(200)는 전력 측정부(500)로부터 출력된 신호에 대하여 VBW 필터링을 수행할 수 있다. 이때, 필터부(200)는 RBW와 같은 필터링을 사용할 수도 있고, VBW 필터링의 주파수는 $F_{s_v} = F_{s_r} / N$ 으로 표현될 수 있다. 여기서, F_{s_r} 은 RBW 필터링의 F_s 이고, N은 샘플의 수이다.
- [0048] 이와 같이 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는 샘플 신호로부터 일정 대역의 주파수의 스펙트럼을 추출하고, 이를 일정 단위의 분해 단위 주파수로 나누며, 나뉜 분해 단위 주파수의 전력 스펙트럼을

각각 측정함으로써 분해 단위 주파수별 전력 스펙트럼을 정확하게 측정할 수 있다. 또한, 필터부(200)를 저역 통과 필터, RBW 필터, VBW 필터로 기능하도록 다기능 필터를 제작함으로써 스펙트럼 분석에 사용되는 여러 필터를 대체하고, 이에 따라 제품 설계시 필요한 하드웨어의 복잡도와 가격을 줄일 수 있다. 따라서, 간단한 디지털 필터로 높은 스펙트럼 분해능(Resolution)을 제공할 수 있다.

- [0049] 또한, 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는 다단의 디지털 다운 컨버터를 이용하여 샘플링을 가변할 수 있고, 이에 따라 기존의 디지털 필터보다 메모리 및 계산부의 크기를 감소시켜 복잡도를 최소화할 수 있다. 그리고, 다수의 필터의 계수 값을 메모리에 저장하여 하나의 필터로 구성하고, 하나의 필터에 저장된 다른 계수 값을 가지고 다른 필터의 기능을 구현할 수 있다. 따라서, 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는 휴대용으로 제작될 수 있다.
- [0050] 도 3은 본 발명의 일 실시예에 따른 도 1의 디지털 스펙트럼 분석 장치에 포함된 각 구성들 상호간에 신호가 전달되는 과정을 나타낸 도면이다. 이하, 도 3을 통해 본원의 일 실시예에 따라 신호가 전달되는 과정의 일 예를 설명할 것이나, 이와 같은 실시예로 본원이 한정 해석되는 것은 아니며, 앞서 설명한 다양한 실시예들에 따라 도 3에 도시된 신호가 전달되는 과정이 변경될 수 있음은 기술분야에 속하는 당업자에게 자명하다.
- [0051] 도 3를 참조하면, 입력 신호 생성부(100)는 저역 통과 필터로 샘플 신호로부터 제1 대역의 주파수를 통과시키고(S310), 업 컨버터를 이용하여 제2 대역의 주파수로 승압시킨다(S320).
- [0052] 이렇게 생성된 입력 신호는 필터부(200)로 출력되고(S330), 필터부(200)는 복수의 FIR 필터를 이용하여 복수의 신호를 생성한다(S340). 이때, 필터부(200)에서 생성된 복수의 신호는 컨버터부(300)로 출력되고(S341), 컨버터부(300)는 복수의 DDC를 이용하여 복수의 신호의 최대 주파수가 기준 주파수에 일치하도록 변환한다(S350).
- [0053] 컨버터부(300)에서 변환된 신호는 CIC부(400)로 출력되고(S351), CIC부(400)는 변환 신호 중 허수 부분의 주파수를 제거한다(S360). CIC부(400)에서 출력된 복수의 신호를 입력받은(S361) 필터부(200)는, 기준 주파수를 기준으로 분해 단위주파수만큼 RBW 필터링을 실시하고(S370), 이를 입력받은(S371) 전력 측정부(500)는, 필터링된 복수의 신호의 전력을 측정한다(S380).
- [0054] 그리고 나서, 전력 측정부(500)에서 출력된 출력 신호는 다시 필터부(200)로 입력되고(S381), 필터부(200)는 VBW 필터링(590)을 실시하여(S390) 전력 스펙트럼을 정교하게 출력한다.
- [0055] 이와 같은 도 3의 디지털 스펙트럼 분석 장치에 대해서 설명되지 아니한 사항은 도 1 및 도 2를 통해 디지털 스펙트럼 분석 장치에 대하여 설명된 내용과 동일하거나 설명된 내용으로부터 용이하게 유추 가능하므로 이하 설명은 생략하기로 한다.
- [0056] 상술한 단계들(S310~S390)간의 순서는 예시일 뿐, 이에 한정되지 않는다. 즉, 상술한 단계들(S310~S390)간의 순서는 상호 변동될 수 있으며, 이중 일부 단계들은 동시에 실행될 수도 있다.
- [0057] 도 4는 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 방법을 설명하기 위한 동작 흐름도이다. 도 4를 참조하면, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성한다(S410).
- [0058] 그리고 나서, 통과 대역이 서로 상이한 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 입력 신호로부터 최저 주파수가 동일하고 최대 주파수가 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성한다(S420).
- [0059] 또한, 하향 변환(Down Conversion)되는 주파수의 크기가 분해 단위 주파수만큼 차이가 나는 복수의 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시킨다(S430).
- [0060] 기준 주파수에 최대 주파수가 일치된 복수의 신호들에 대하여 기준 주파수를 기준으로 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 하고(S440), 필터링된 복수의 신호의 전력을 측정한다(S450).
- [0061] 이와 같은 도 4의 디지털 스펙트럼 분석 장치에 대해서 설명되지 아니한 사항은 도 1 내지 도 3을 통해 디지털 스펙트럼 분석 장치에 대하여 설명된 내용과 동일하거나 설명된 내용으로부터 용이하게 유추 가능하므로 이하 설명은 생략하기로 한다.
- [0062] 도 5는 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치를 설명하기 위한 구성도이고, 도 6a 내지 도 6d는 도 5의 디지털 스펙트럼 분석 장치의 동작을 설명하기 위한 도면이다.

- [0063] 도 5를 참조하면, 디지털 스펙트럼 분석 장치는 입력 신호 생성부(100), 제1 필터부(210), 제1 컨버터부(310), 제2 필터부(220), 제2 컨버터부(320), 전력 측정부(500)를 포함한다. 여기서, 디지털 스펙트럼 분석 장치는 CIC(Cascade Integrator Comb)부(400)를 더 포함할 수 있다.
- [0064] 입력 신호 생성부(100)는 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성한다. 여기서, 입력 신호 생성부(100)는 샘플 신호에 포함된 주파수 대역 중 제1 대역의 주파수를 통과시키는 저역 통과 필터와, 기 설정된 주파수를 중심으로 제1 대역의 주파수를 증폭시켜 제2 대역의 주파수를 생성하는 업 컨버터를 포함할 수 있다. 이때, 입력 신호 생성부(100)의 동작은 도 2a를 참조하여 설명한 것과 동일하므로 반복되는 설명은 생략하기로 한다.
- [0065] 제1 필터부(210)는 통과 대역 구간이 서로 상이하고 제1 분해 단위 주파수 단위를 가지는 복수의 FIR 필터를 포함하는데, 복수의 FIR 필터를 이용하여 입력된 신호로부터 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성한다.
- [0066] 제1 필터부(210)의 동작을 도 6a를 참조하여 설명한다. 도 6a는 본 발명의 다른 실시예에 따른 제1 필터부(210)에서 입력 신호로부터 복수의 전처리 신호를 생성하는 과정을 도시한 도면이다. 도 6a에서는 제1 필터부(210)는 입력 신호 생성부(100)로부터 생성된 5MHz 내지 15MHz 대역의 입력 신호를 이용하고, 여기서, 제1 분해 단위 주파수는 1MHz인 것으로 예시하였다.
- [0067] 제1 필터부(210)의 FIR 필터는 대역 통과 필터(BPF)로 동작하고, 제1 필터부(210)는 5MHz 내지 10MHz를 1MHz 단위로 분해하기 위하여 구성된다. 여기서, ① 과정에서는 입력 신호로부터 9MHz 내지 10MHz의 신호를 분리하기 위하여 9MHz 내지 10MHz 대역만을 통과시키는 FIR 필터를 사용한다. 이에 따라, ① 과정에서는, 5MHz 내지 15MHz의 입력 신호로부터 9MHz 내지 10MHz의 신호가 출력된다. 이때, ① 과정은 입력 신호 생성부(100)에서 출력된 5MHz 내지 15MHz 중 9MHz 내지 10MHz를 추출하기 위한 전처리 과정이다.
- [0068] 마찬가지로, ② 과정에서는 입력 신호로부터 8MHz 내지 9MHz의 신호를 분리하기 위하여 8MHz 내지 9MHz 대역만을 통과시키는 FIR 필터를 사용하고, ③ 과정에서는 입력 신호로부터 7MHz 내지 8MHz의 신호를 분리하기 위하여 7MHz 내지 8MHz 대역만을 통과시키는 FIR 필터를 사용한다. 그리고, ④ 과정에서는 입력 신호로부터 6MHz 내지 7MHz의 신호를 분리하기 위하여 6MHz 내지 7MHz 대역만을 통과시키는 FIR 필터를 사용하고, ⑤ 과정에서는 입력 신호로부터 5MHz 내지 6MHz의 신호를 분리하기 위하여 5MHz 내지 6MHz 대역만을 통과시키는 FIR 필터를 사용한다.
- [0069] 정리하면, 제1 필터부(210)는 통과 대역이 9MHz 내지 10MHz, 8MHz 내지 9MHz, 7MHz 내지 8MHz, 6MHz 내지 7MHz, 5MHz 내지 6MHz로 서로 상이한 복수의 FIR 필터를 이용함으로써, 입력 신호로부터 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성한다.
- [0070] 도 5로 돌아와서, 제1 컨버터부(310)는 하향 변환(Down Conversion)되는 주파수의 크기가 제1 분해 단위 주파수만큼 차이가 나는 복수의 제1 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여 복수의 전처리 신호들을 하향 변환시킨다.
- [0071] 제1 컨버터부(310)의 동작을 도 6b를 참조하여 설명한다. 도 6b는 본 발명의 다른 실시예에 따른 제1 컨버터부(310)에서 복수의 전처리 신호들을 변환하는 과정을 도시한 도면이다. 제1 컨버터부(310)는 ① 과정에서 8.5MHz의 디지털 다운 컨버터를 이용하여 9MHz 내지 10MHz의 신호를 0.5MHz 내지 1.5MHz로 하향 변환한다. 그 결과, 제1 컨버터부(310)는 9MHz 내지 10MHz 주파수 대역에 해당하는 신호를 0.5MHz 내지 1.5MHz에 정렬시킬 수 있다. 정리하면, 제1 컨버터부(310)는 9MHz 내지 10MHz 주파수 대역을 하향 변환하여 0.5MHz 내지 1.5MHz에 정렬시키면 0.5MHz 내지 1.5MHz에 9MHz 내지 10MHz에 대응하는 신호의 전력 스펙트럼이 위치하게 된다. 이때, 어느 주파수를 기준으로 정렬시키지는는 무관하므로, 0.5MHz는 다른 주파수로 변경될 수 있다.
- [0072] ① 과정과 마찬가지로, ②, ③, ④, ⑤ 과정에서도 제1 컨버터부(310)는 각각 7.5MHz, 6.5MHz, 5.5MHz, 4.5MHz의 디지털 다운 컨버터를 이용하여, 0.5MHz 내지 1.5MHz에 8MHz 내지 9MHz, 7MHz 내지 8MHz, 6MHz 내지 7MHz, 5MHz 내지 6MHz에 대응하는 신호의 전력 스펙트럼을 위치시킬 수 있다.
- [0073] 도 5로 돌아와서, 제1 필터부(210)는 제1 컨버터부(310)에서 하향 변환하면서 발생된 허수 신호를 제거하기 위하여 저역 통과 필터로 동작한다. 여기서, 저역 통과 필터의 차단 주파수는 1.5MHz 내지 2MHz일 수 있으며, 테시메이션은 10일 수 있다. 제1 필터부(210)는 도 1에서 상술한 CIC부(400)와 동일한 동작을 수행하도록 이루어질 수 있으므로, 그 상세한 설명은 생략하기로 한다.

- [0074] 제2 필터부(220)는 하향 변환된 복수의 전처리 신호 각각에 대하여 FIR 필터를 이용하여 최저 주파수가 동일하고 최대 주파수가 제2 분해 단위 주파수만큼 차이가 나는 복수의 신호를 생성한다. 이때, 제2 필터부(220)는 복수로 구성된다.
- [0075] 제2 필터부(220)의 동작을 도 6c를 참조로 하여 설명한다. 도 6c는 본 발명의 다른 실시예에 따른 제2 필터부(220)에서 복수의 전처리 신호로부터 복수의 신호를 생성하는 과정을 도시한 도면이다. 제2 필터부(220)는 제1 컨버터부(310)로부터 생성된 0.5MHz 내지 1.5MHz 대역의 전처리 신호를 이용하고, 여기서 제2 분해 단위 주파수는 0.1MHz인 것으로 예시하였다.
- [0076] 도 6c는 도 6b에 나타난 제1 컨버터부(310)에 의해 변환된 5개의 전처리 신호들 중 하나를 10개의 필터링으로 세분화하여 필터링하는 과정을 설명하기 위한 도면이다.
- [0077] 도 6c에 나타난 ① 과정 내지 ⑩ 과정의 필터링 동작이 9MHz 내지 10MHz의 신호를 0.1MHz 단위로 분해하기 위한 과정이라 가정하면, 5MHz 내지 6MHz, 6MHz 내지 7MHz, 7MHz 내지 8MHz, 8MHz 내지 9MHz도 도 6c와 같은 과정을 각각 거쳐야 한다. 정리하면, 본 발명의 다른 실시예에 따르면 5MHz 내지 10MHz의 신호를 1MHz씩 분해하고, 1MHz씩 분해된 신호를 다시 0.1MHz씩 분해하는 과정을 포함한다.
- [0078] 이에 따라, 제2 필터부(220)의 FIR 필터는 대역 통과 필터(BPF)로 동작하며, 0.5MHz 내지 1.5MHz를 0.1MHz 단위로 분해한다. 여기서, ① 과정에서는 입력 신호로부터 1.4MHz 내지 1.5MHz의 신호(도 6c에서 "a"로 표시함)를 분리하기 위하여, 전대역을 통과시키는 바이패스 필터(Bypass Filter)로 동작하는 FIR 필터를 이용한다. 이에 따라, 도 6c의 ① 과정에서는 0.5MHz 내지 1.5MHz의 입력 신호로부터 0.5MHz 내지 1.5MHz의 신호가 그대로 출력된다.
- [0079] 마찬가지로, ② 과정에서는 입력 신호로부터 1.3MHz 내지 1.4MHz의 신호(도 6c에서 "b"로 표시함)를 분리하기 위하여 0MHz 내지 1.4MHz 대역만을 통과시키는 FIR 필터를 사용하고, ⑤ 과정에서는 입력 신호로부터 1.0MHz 내지 1.1MHz의 신호(도 6c에서 "e"로 표시함)를 분리하기 위하여 0MHz 내지 1.1MHz 대역만을 통과시키는 FIR 필터를 사용한다. 역시 마찬가지로, ⑩ 과정에서도 입력 신호로부터 0.5MHz 내지 0.6MHz의 신호(도 6c에서 "j"로 표시함)를 분리하기 위하여 0MHz 내지 0.6MHz 대역만을 통과시키는 FIR 필터를 사용한다.
- [0080] 정리하면, 제2 필터부(220)는 통과 대역이 전대역, 0MHz 내지 1.4MHz, 0MHz 내지 1.3MHz, 0MHz 내지 1.2MHz, 0MHz 내지 1.1MHz, 0MHz 내지 1.0MHz, 0MHz 내지 0.9MHz, 0MHz 내지 0.8MHz, 0MHz 내지 0.7MHz, 0MHz 내지 0.6MHz로 서로 상이한 복수의 FIR 필터를 이용함으로써, 입력 신호로부터 최저 주파수가 0.5MHz로 동일하고 최대 주파수가 1.5MHz, 1.4Hz, 1.3MHz, 1.2MHz, 1.1MHz, 1.0MHz, 0.9MHz, 0.8MHz, 0.7MHz, 0.6MHz로 각각 0.1MHz만큼, 즉 제2 분해 단위 주파수(0.1MHz)만큼 차이가 나는 복수의 신호를 생성한다.
- [0081] 그리고 도 5 및 도 6d에 나타난 것과 같이, 제2 컨버터부(320)는 하향 변환(Down Conversion)되는 주파수의 크기가 제2 분해 단위 주파수만큼 차이가 나는 복수의 제2 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시키며, 하향 변환 후, 복수의 제2 디지털 다운 컨버터는 복수의 신호를 하향 변환시키고, 기준 주파수를 기준으로 하향 변환된 복수의 신호를 대칭 변환시킨다.
- [0082] 제2 컨버터부(320)의 동작을 도 6d를 참조로 하여 설명한다. 도 6d는 본 발명의 다른 실시예에 따른 제2 컨버터부(320)에서 복수의 신호들을 변환하는 과정을 도시한 도면이다. 제2 컨버터부(320)는 ① 과정에서는 1.5MHz의 디지털 다운 컨버터를 이용하여 0.5MHz 내지 1.5MHz의 신호를 -1.0MHz 내지 0MHz로 하향 변환하고, 이를 0MHz를 기준으로 대칭 변환시킨다. 이때, 제2 컨버터부(320)는 디지털 다운 컨버터를 이용하여 9MHz 내지 10MHz의 주파수 대역의 신호를 0MHz 내지 1MHz에 정렬시키도록 한다.
- [0083] 따라서, ① 과정을 거치게 되면, 0MHz 내지 0.1MHz의 주파수 대역에 도 6c의 1.4MHz 내지 1.5MHz에 대응하는 신호(a)가 위치하게 된다. 또한 ② 과정을 통하여 0MHz 내지 0.1MHz의 주파수 대역에 도 6c의 1.3MHz 내지 1.4MHz에 대응하는 신호(b)가 위치하게 된다.
- [0084] 마찬가지로 ⑤ 과정을 통하여 0MHz 내지 0.1MHz의 주파수 대역에 도 6d의 1.0MHz 내지 1.1MHz에 대응하는 신호(e)가 위치하게 되며, ⑩ 과정을 통하여 0MHz 내지 0.1MHz의 주파수 대역에 도 6d의 0.5MHz 내지 0.6MHz에 대응하는 신호(j)가 위치하게 된다.
- [0085] 따라서, 도 6c 및 도 6d가 9MHz 내지 10MHz의 신호를 0.1MHz 단위로 분해하기 위한 과정이라 가정하면, ① 내지 ⑩ 과정은 각각 1.5MHz, 1.4MHz, 1.3MHz, 1.2MHz, 1.1MHz, 1.0MHz, 0.9MHz, 0.8MHz, 0.7MHz, 0.6MHz의 디지털

다운 컨버터를 이용하며, 이에 따라 0MHz 내지 0.1MHz의 주파수 대역에 10.0MHz 내지 9.9MHz, 9.9MHz 내지 9.8MHz, 9.8MHz 내지 9.7MHz, 9.7MHz 내지 9.6MHz, 9.6MHz 내지 9.5MHz, 9.5MHz 내지 9.4MHz, 9.4MHz 내지 9.3MHz, 9.3MHz 내지 9.2MHz, 9.2MHz 내지 9.1MHz, 9.1MHz 내지 9.0MHz에 대응하는 신호가 각각 위치하게 된다.

- [0086] 도 5 돌아와서, CIC부(400)는 제2 컨버터부(320)에서 출력된 변환 신호 중 허수 부분의 주파수를 제거할 수 있다. 여기서, CIC부(400)는 CIC 필터(도시하지 않음) 및 CIC 이득부(도시하지 않음)를 포함하는데, CIC 필터는 변환 신호를 이득으로 나누어 출력하며, CIC 이득부는 CIC 필터에서 발생한 오차를 제어하고 이득을 곱하여 기준 주파수에 최대 주파수가 일치된 복수의 신호들을 출력한다.
- [0087] CIC 필터에서 출력된 신호는 CIC 필터의 값에 따라 이득(Gain)이 나뉘는 값이고, Signal/Gain으로 표현될 수 있다. 이때, 이득은 예를 들어 $10^{dB/20}$ 이며, dB는 CIC 필터의 최대 dB 값일 수 있다. 도 6d에는 도시되지 않았지만, 하향 변환하는 과정에서는 해당 주파수와 동일한 허수 신호가 다른 주파수 대역에서 적어도 하나 이상 발생할 수 있다. 따라서, CIC 필터와 CIC 이득부를 포함하는 CIC부(400)를 통하여 허수 신호를 제거할 수 있다.
- [0088] 제2 필터부(220)는 기준 주파수(0MHz)에 최대 주파수가 일치된 복수의 신호(a, b, ..., e, ..., j)들에 대하여 기준 주파수를 기준으로 제2 분해 단위 주파수만큼(0MHz 내지 0.1MHz) 주파수 분해능 필터링(Resolution BandWidth filtering, RBW 필터링)을 수행한다.
- [0089] 즉, 제2 필터부(220)는 도 6d에 나타낸 0MHz 내지 0.1MHz에 위치한 신호들(a, b, ..., e, ..., j)을 분해능 필터링을 통하여 분리하여 추출할 수 있다.
- [0090] 제2 필터부(220)의 동작은 상술한 도 2d와 실질적으로 동일하므로 중복되는 설명은 생략하기로 한다. 특히, 제2 필터부(220)의 동작이 도 2d와 다른 것은 분해되는 주파수의 단위가 1/10로 줄었기 때문에, f_c 는 0.1MHz, F_s 는 0.4MHz일 경우, 제2 필터부(220)의 분해능 필터링을 통하여 0.1MHz의 제2 분해 단위 주파수를 정교하게 추출할 수 있다.
- [0091] 다시 도 5로 돌아와서, 전력 측정부(500)는 필터링된 복수의 신호의 전력을 측정한다. 여기서, 전력 측정부(500)는 제2 필터부(220)에서 필터링된 복수의 신호의 복소 전력(Complex Power)을 계산하고, 데시메이션(Decimation)을 수행할 수 있다.
- [0092] 복소 전력은 I^2+Q^2/N 으로 표현될 수 있고, 예를 들어 0.4MHz인 경우 0.4/N MHz로 데시메이션될 수 있다. 이러한 전력 측정부(500)는 VBW(Video BandWidth) 필터링을 위하여 데시메이션을 수행할 수 있다.
- [0093] 제2 필터부(220)는 전력 측정부(500)로부터 출력된 신호에 대하여 VBW 필터링을 수행할 수 있다. 이때, 제2 필터부(220)는 RBW와 같은 필터링을 사용할 수도 있고, VBW 필터링의 주파수는 $F_{s,v}=F_{s,r}/N$ 으로 표현될 수 있다. 여기서, $F_{s,r}$ 은 RBW 필터링의 F_s 이고, N은 샘플의 수이다.
- [0094] 한편, 제1 필터부(210)와 제2 필터부(220)는 동일할 수 있고, 제1 컨버터부(310)와 제2 컨버터부(320)는 동일할 수 있다. 또한, 제1 분해 단위 주파수는 제2 분해 단위 주파수보다 더 높은 주파수일 수 있다. 즉, 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치는 제1 분해 단위 주파수(1MHz) 단위로 먼저 분할하고, 이를 다시 제2 분해 단위 주파수(0.1MHz) 단위로 분해함으로써 분해 단위 주파수의 크기를 세밀하게 할 수 있다.
- [0095] 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치는 샘플 신호로부터 일정 대역의 주파수 스펙트럼을 추출하고, 이를 일정 단위의 분해 단위주파수로 나누고, 이를 다시 더 작은 단위의 주파수로 분해하여 전력 스펙트럼을 측정함으로써 분해 단위 주파수별 전력 스펙트럼을 정확하게 측정할 수 있다. 또한, 제2 필터부(220)를 바이패스 필터, 대역 통과 필터, RBW 필터, VBW 필터로 기능하도록 다기능 필터를 제작함으로써 스펙트럼 분석에 사용되는 여러 필터를 대체하고, 이에 따라 제품 설계시 필요한 하드웨어의 복잡도와 가격을 줄일 수 있다. 따라서, 간단한 디지털 필터로 높은 스펙트럼 분해능(Resolution)을 제공할 수 있다.
- [0096] 또한, 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치는 다단의 디지털 다운 컨버터를 이용하여 샘플링을 가변할 수 있고, 이에 따라 기존의 디지털 필터보다 메모리 및 계산부의 크기를 감소시켜 복잡도를 최소화할 수 있다. 그리고, 다수의 필터의 계수 값을 메모리에 저장하여 하나의 필터로 구성하고, 하나의 필터에 저장된 다른 계수 값을 가지고 다른 필터의 기능을 구현할 수 있다. 따라서, 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 장치는 휴대용으로 제작될 수 있다.

- [0097] 도 7은 본 발명의 다른 실시예에 따른 도 5의 디지털 스펙트럼 분석 장치에 포함된 각 구성들 상호간에 신호가 전달되는 과정을 나타낸 도면이다. 이하, 도 7을 통해 본원의 일 실시예에 따라 신호가 전달되는 과정의 일 예를 설명할 것이나, 이와 같은 실시예로 본원이 한정 해석되는 것은 아니며, 앞서 설명한 다양한 실시예들에 따라 도 7에 도시된 신호가 전달되는 과정이 변경될 수 있음은 기술분야에 속하는 당업자에게 자명하다.
- [0098] 도 7은 도 5의 제1 필터부(210)와 제2 필터부(220)가 동일(도 7에서는 필터부(200)로 표시함)하고, 제1 컨버터부(310)와 제2 컨버터부(320)가 동일한 경우(도 7에서는 컨버터부(300)로 표시함)로 가정하여 설명한다.
- [0099] 입력 신호 생성부(100)에서 샘플 신호로부터 입력 신호를 생성하면(S710), 필터부(200)는 이를 입력받아(S711), 복수의 FIR 필터로 복수의 전처리 신호를 생성한다(S720).
- [0100] 컨버터부(300)는 복수의 전처리 신호를 입력받아(S721), 복수의 DDC로 하향 변환하고(S730), CIC부(400)는 변환 신호를 입력으로 하여(S731), 허수 부분의 주파수를 제거한다(S740).
- [0101] 허수 부분이 제거된 복수의 전처리 신호는 필터부(200)로 출력되고(S741), 필터부(200)는 복수의 FIR 필터를 이용하여 복수의 신호를 생성한다(S750). 이렇게 생성된 복수의 신호는 컨버터부(300)로 전송되며(S751), 컨버터부(300)는 복수의 DDC로 복수의 신호의 최대 주파수가 기준 주파수에 일치하도록 변환한다(S760).
- [0102] 이렇게 변환된 변환 신호는 CIC부(400)로 출력되고(S761), CIC부(400)는 변환 신호 중 허수 부분의 주파수를 제거하면(S770), CIC부(400)에서 허수 부분의 주파수가 제거되어 출력된 복수의 신호는 필터부(200)로 입력된다(S771).
- [0103] 필터부(200)는 기준 주파수를 기준으로 분해 단위 주파수(0.1MHz) 만큼 RBW 필터링을 실시하고(S780), 필터링된 복수의 신호는 전력 측정부(500)로 출력되어(S781), 전력이 측정된다(S790).
- [0104] 마지막으로, 필터부(200)는 전력 측정부(500)에서 출력된 출력 신호를 입력으로 하여(S791), VBW 필터링을 실시한다(S793).
- [0105] 이와 같은 도 7의 디지털 스펙트럼 분석 장치에 대해서 설명되지 아니한 사항은 도 1 내지 도 6을 통해 디지털 스펙트럼 분석 장치에 대하여 설명된 내용과 동일하거나 설명된 내용으로부터 용이하게 유추 가능하므로 이하 설명은 생략하기로 한다.
- [0106] 도 8은 본 발명의 다른 실시예에 따른 디지털 스펙트럼 분석 방법을 설명하기 위한 동작 흐름도이다. 도 8을 참조하면, 분해 대상이 되는 주파수 대역을 포함하는 샘플 신호로부터 입력 신호를 생성하면서 시작한다(S810).
- [0107] 여기서, 통과 대역 구간이 서로 상이하고 제1 분해 단위 주파수를 가지는 복수의 FIR(inFinite Impulse Response) 필터를 이용하여 입력된 신호로부터 통과 대역 구간에 대응되는 복수의 전처리 신호를 생성한다(S820).
- [0108] 또한, 하향 변환(Down Conversion)되는 주파수의 크기가 제1 분해 단위 주파수(1MHz)만큼 차이가 나는 복수의 제1 디지털 다운 컨버터(Digital Down Converter, DDC)를 이용하여, 복수의 전처리 신호들을 하향 변환시킨다(S830).
- [0109] 이렇게 하향 변환된 복수의 전처리 신호 각각에 대하여 FIR 필터를 이용하여 최저 주파수가 동일하고 최대 주파수가 제2 분해 단위 주파수(0.1MHz)만큼 차이가 나는 복수의 신호를 생성한다(S840).
- [0110] 여기서, 복수의 제2 디지털 다운 컨버터를 이용하여 복수의 신호들의 최대 주파수가 기준 주파수에 일치하도록 변환시킨다(S850).
- [0111] 그리고, 기준 주파수에 최대 주파수가 일치된 복수의 신호들에 대하여 기준 주파수를 기준으로 제2 분해 단위 주파수만큼 주파수 분해능 필터링(Resolution BandWidth filtering)을 한다(S860).
- [0112] 마지막으로, 필터링된 복수의 신호의 전력을 측정한다(S870).
- [0113] 이와 같은 도 8의 디지털 스펙트럼 분석 장치에 대해서 설명되지 아니한 사항은 도 1 내지 도 7을 통해 디지털 스펙트럼 분석 장치에 대하여 설명된 내용과 동일하거나 설명된 내용으로부터 용이하게 유추 가능하므로 이하 설명은 생략하기로 한다.
- [0114] 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는 샘플 신호로부터 일정 대역의 주파수의 스펙트럼을 추출하고, 이를 일정 단위의 분해 단위 주파수로 나누며, 나뉜 분해 단위 주파수의 전력 스펙트럼을 각각 측정

함으로써 분해 단위 주파수별 전력 스펙트럼을 정확하게 측정할 수 있다. 또한, 필터부(200)를 저역 통과 필터, RBW 필터, VBW 필터로 기능하도록 다기능 필터를 제작함으로써 스펙트럼 분석에 사용되는 여러 필터를 대체하고, 이에 따라 제품 설계시 필요한 하드웨어의 복잡도와 가격을 줄일 수 있다. 따라서, 간단한 디지털 필터로 높은 스펙트럼 분해능(Resolution)을 제공할 수 있다.

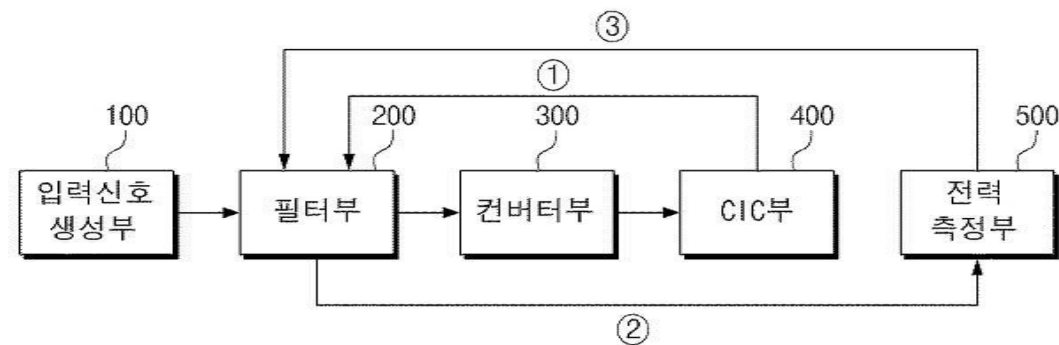
[0115] 또한, 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는 다단의 디지털 다운 컨버터를 이용하여 샘플링을 가변할 수 있고, 이에 따라 기존의 디지털 필터보다 메모리 및 계산부의 크기를 감소시켜 복잡도를 최소화할 수 있다. 그리고, 다수의 필터의 계수 값을 메모리에 저장하여 하나의 필터로 구성하고, 하나의 필터에 저장된 다른 계수 값을 가지고 다른 필터의 기능을 구현할 수 있다. 따라서, 본 발명의 일 실시예에 따른 디지털 스펙트럼 분석 장치는 휴대용으로 제작될 수 있다.

[0116] 진술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

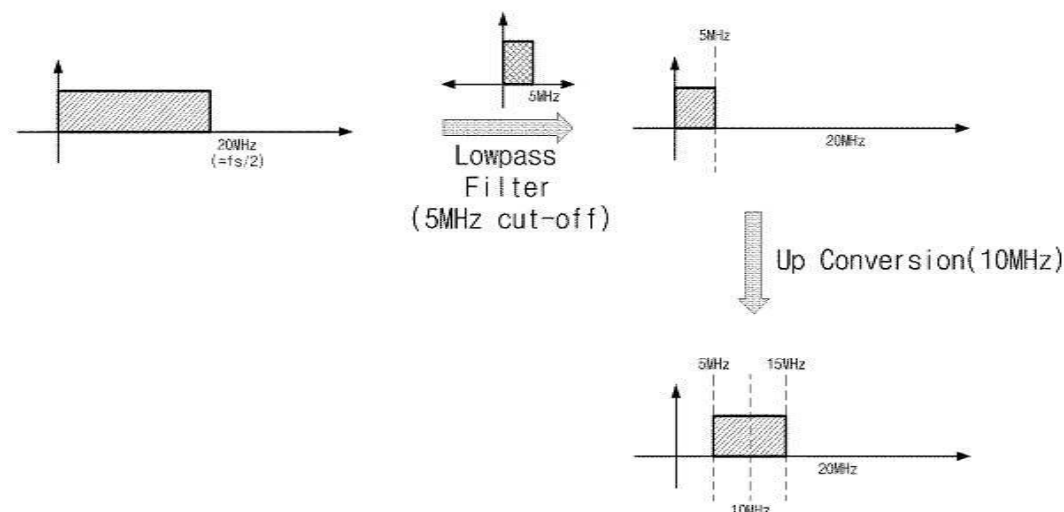
[0117] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

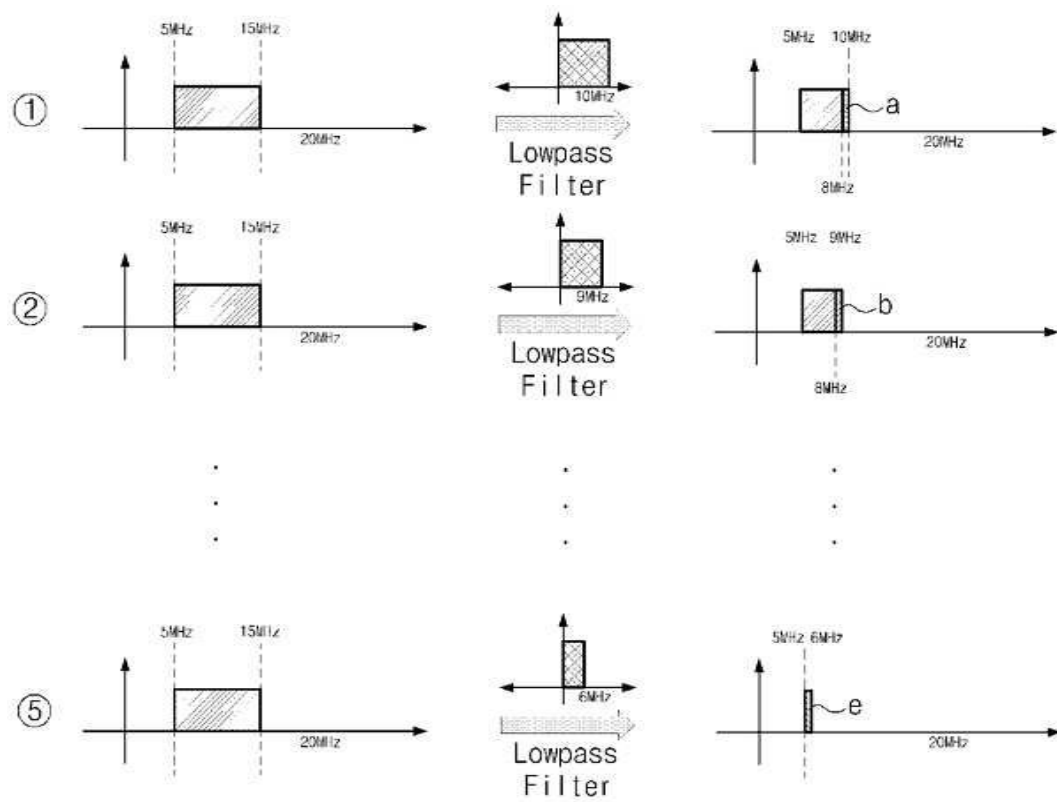
도면1



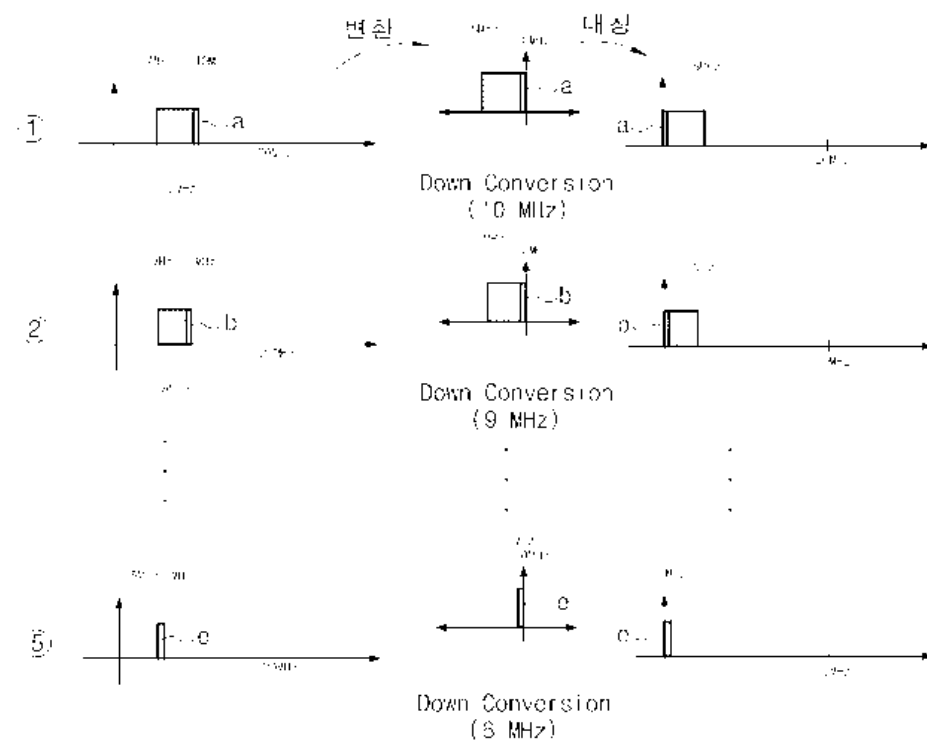
도면2a



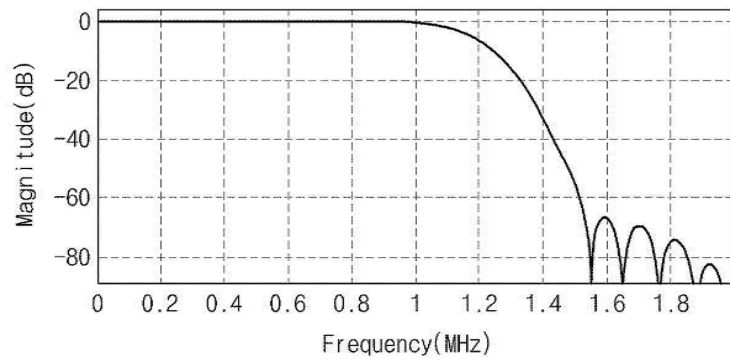
도면2b



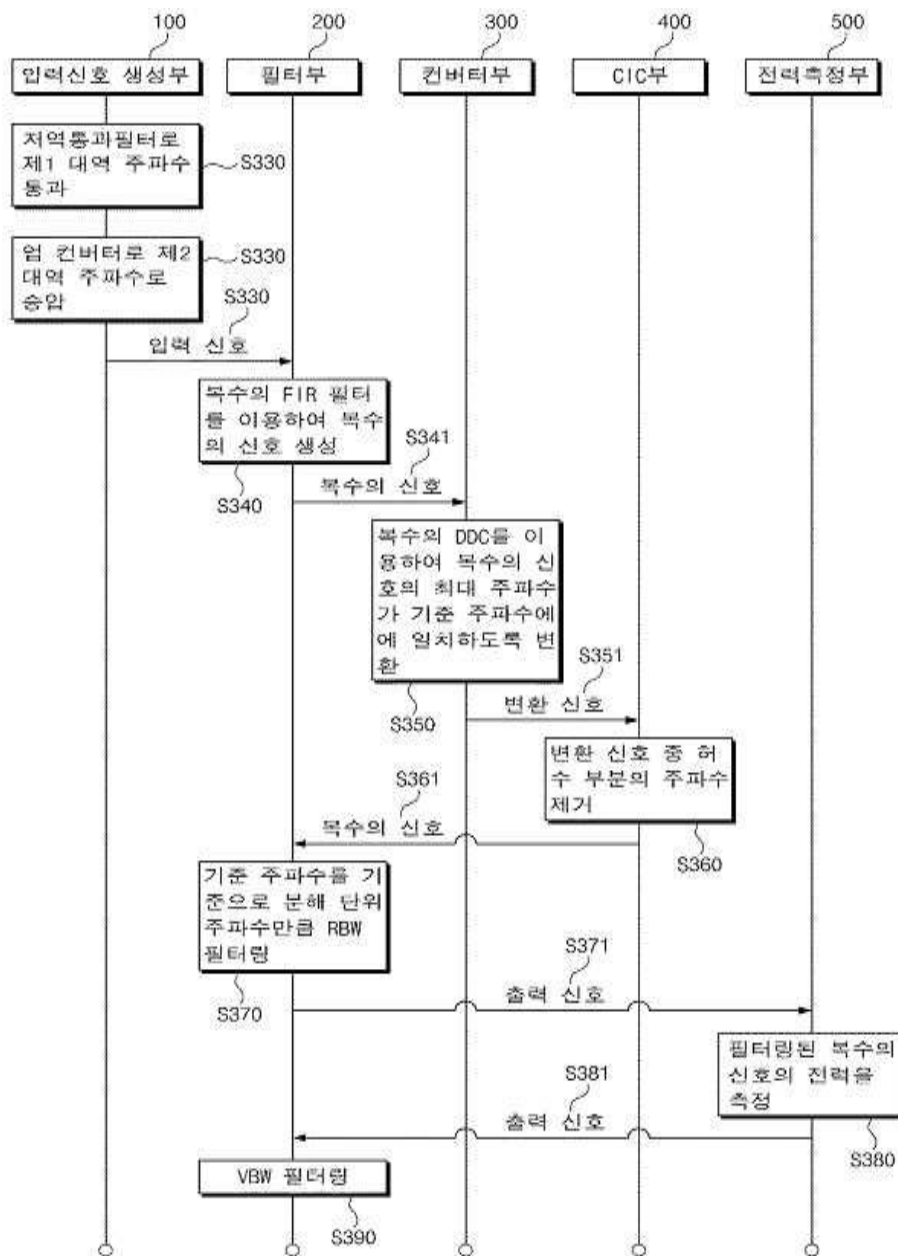
도면2c



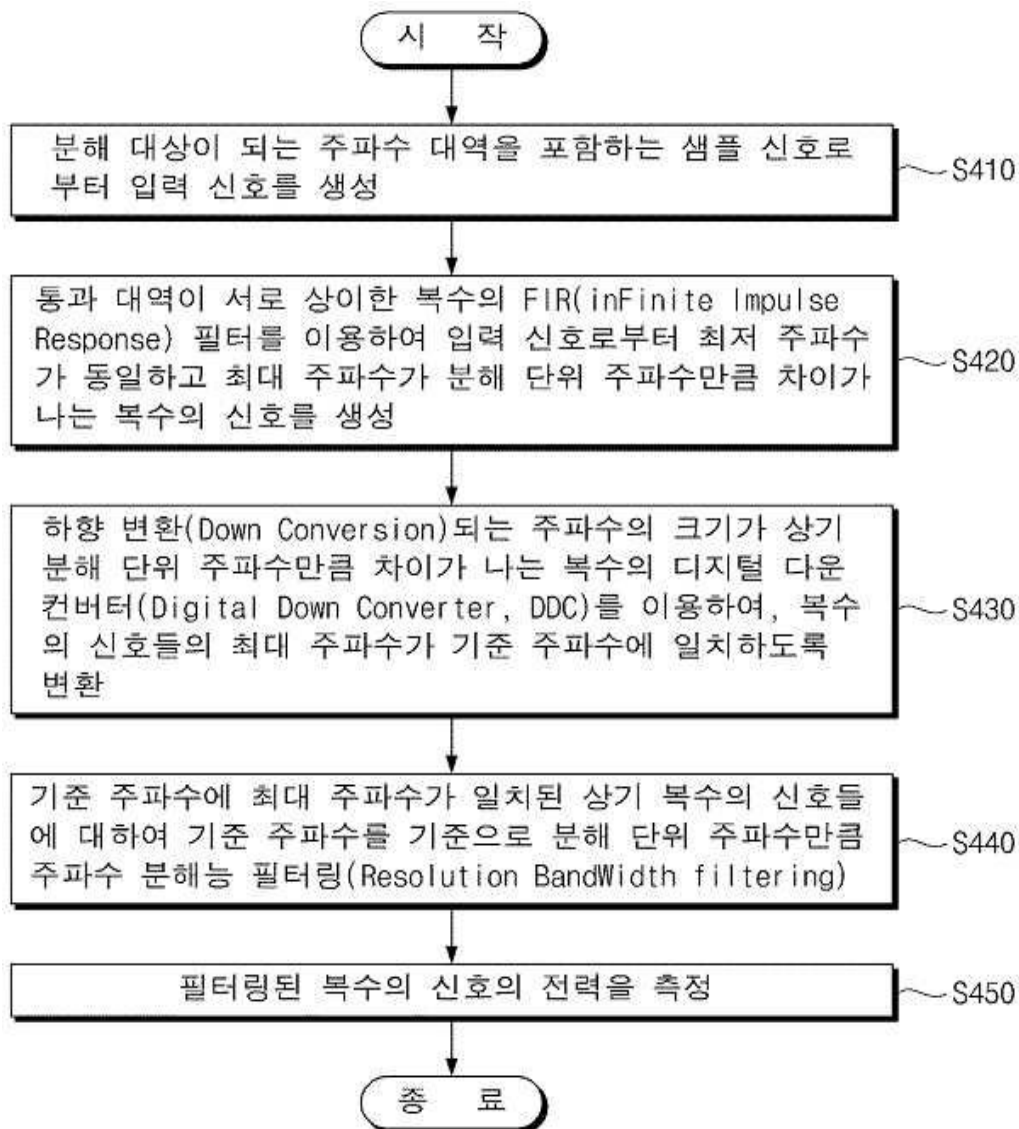
도면2d



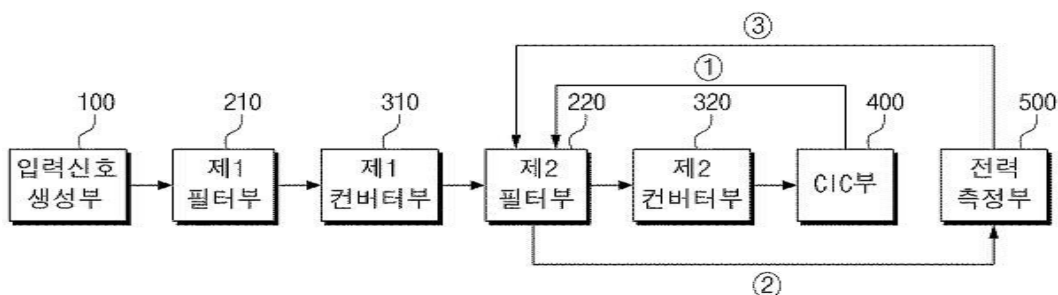
도면3



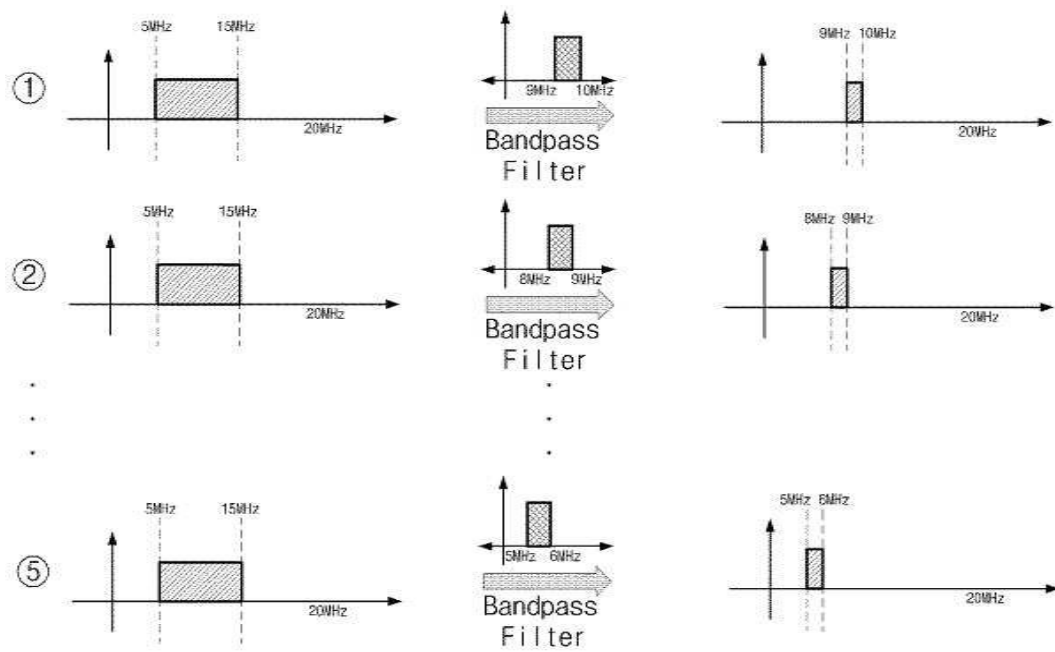
도면4



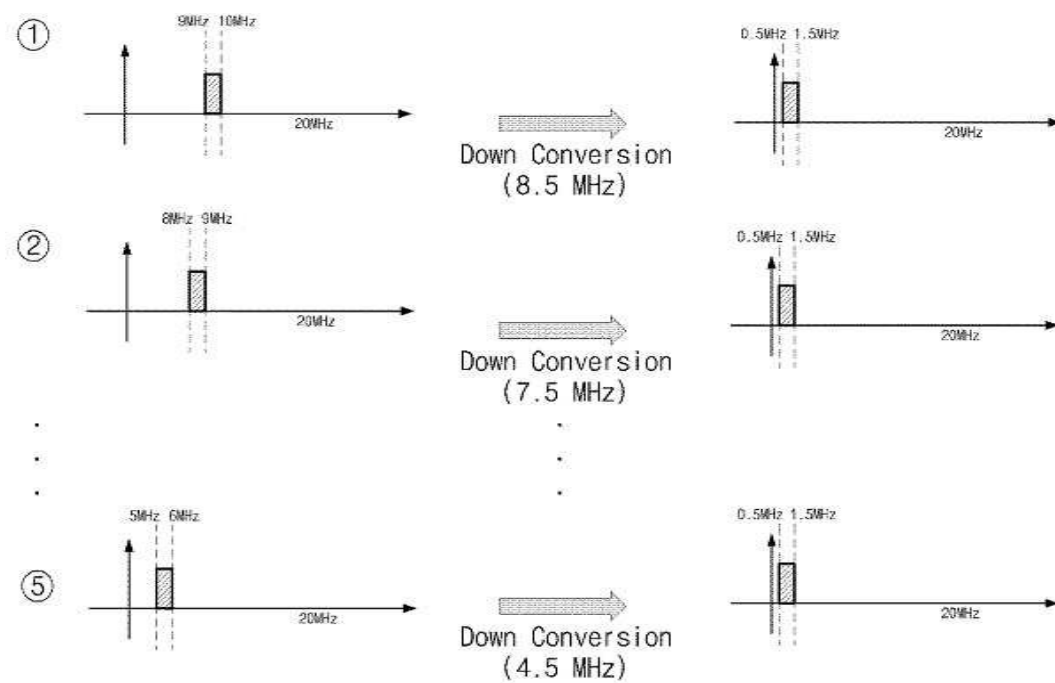
도면5



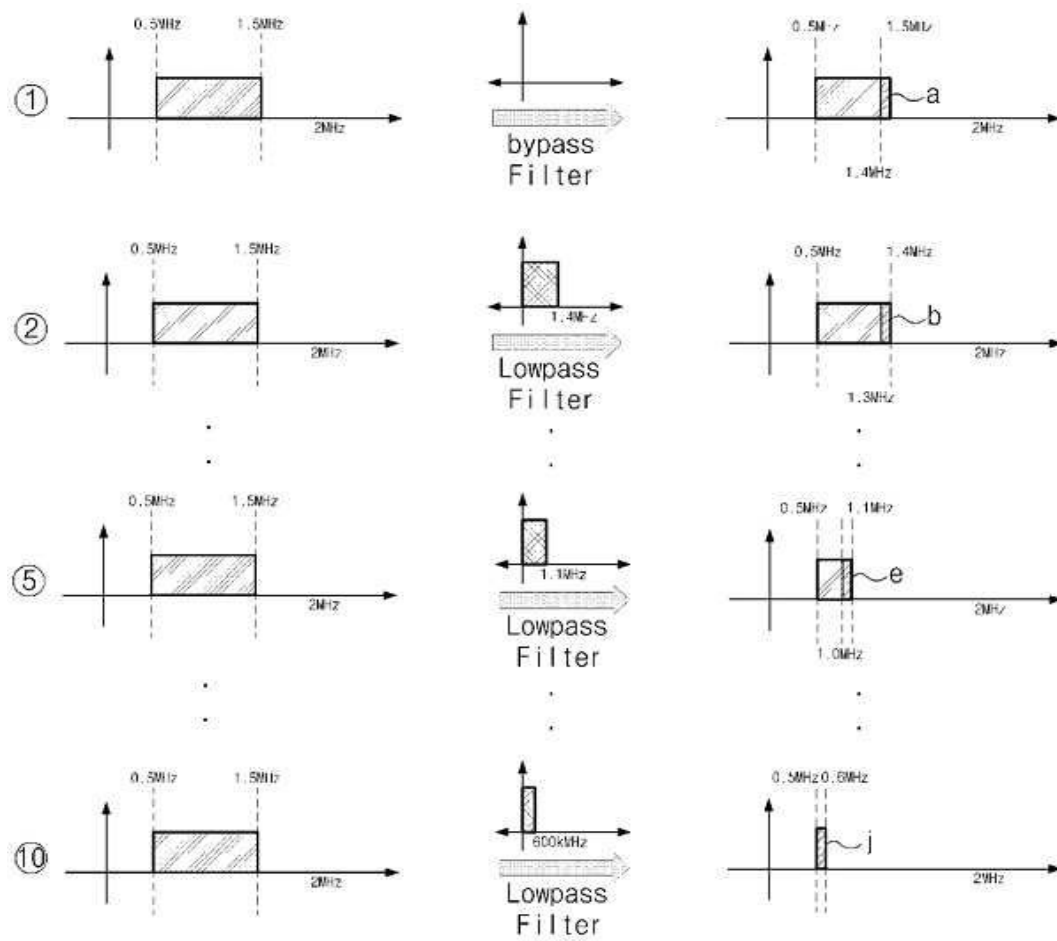
도면6a



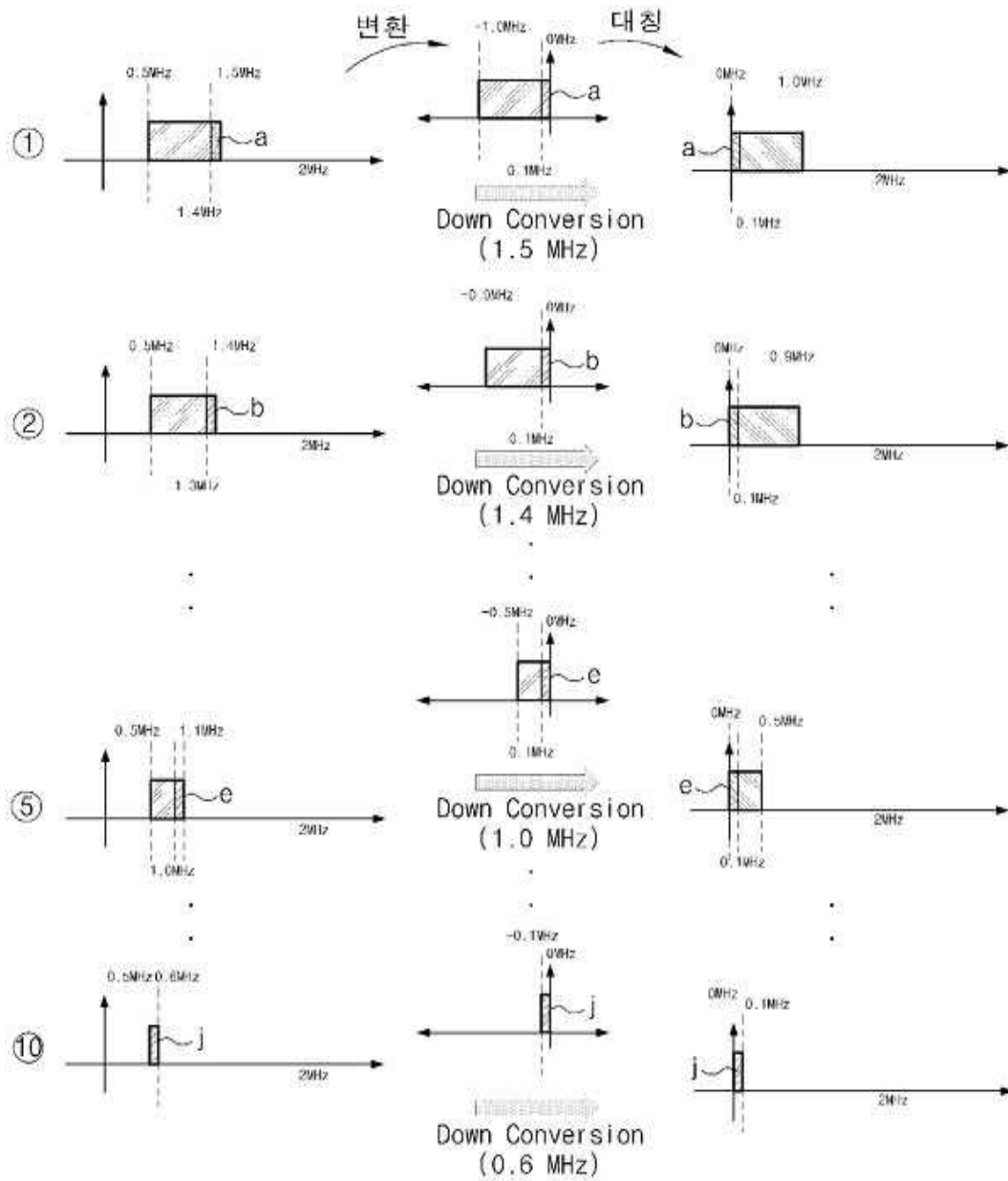
도면6b



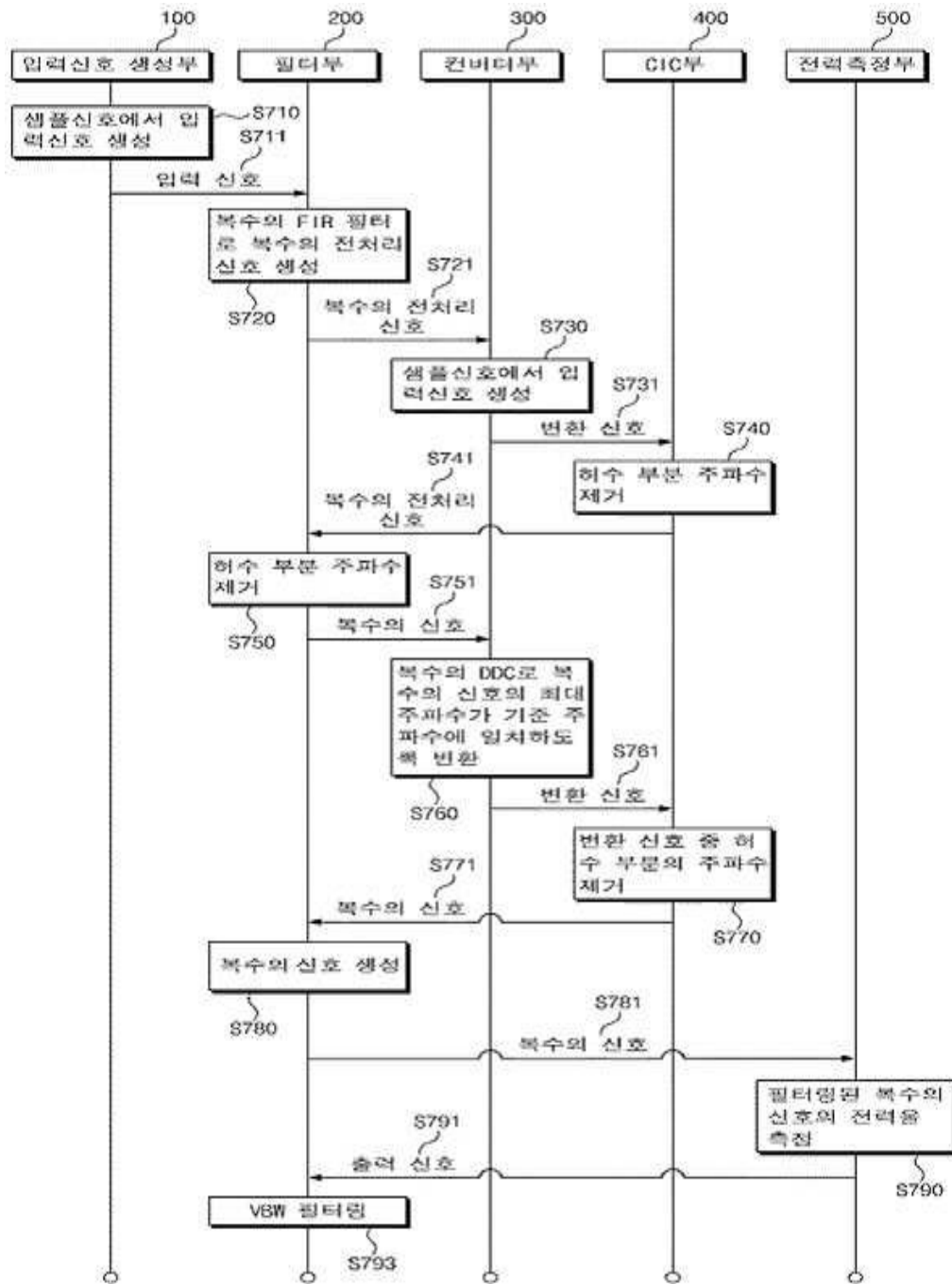
도면6c



도면6d



도면7



도면8

