



(19) Országkód

HU



**MAGYAR
KÖZTÁRSASÁG**

**MAGYAR
SZABADALMI
HIVATAL**

SZABADALMI LEÍRÁS

(11) Lajstromszám:

215 867 B

(21) A bejelentés ügyszám: 3024/91
(22) A bejelentés napja: 1991. 09. 20.
(30) Elsőbbségi adatok:
07/586,349 1990. 09. 21. US

(51) Int. Cl.⁶

G 06 F 13/18

(40) A közzététel napja: 1992. 03. 30.
(45) A megadás meghirdetésének a dátuma a Szabadalmi
Közlönyben: 1999. 03. 29.

(72) Feltaláló:

Marenin, George Bohoslaw, San Jose, Kalifornia
(US)

(73) Szabadalmaz:

International Business Machines Corp., Armonk,
New York (US)

(74) Képvisező:

S. B. G. & K. Budapesti Nemzetközi Szabadalmi
Iroda, Budapest

(54)

Eljárás és elrendezés sínkiosztás optimalizálására

KIVONAT

A találmány elrendezést és eljárást ismertet, amely a személyi számítógépek használatakor felmerülő, a számítógéphez kapcsolt külső eszköz (13, 14) és a memória (11), illetve egy másik külső eszköz (13, 14) közötti DMA adatátvitel esetén a külső eszközök (13, 14) és a memória (11) közötti közös sín (12) a legmagasabb prioritású kéréssel előálló külső eszközhöz (13, 14) rendelési hozzá.

Az elrendezésnek a találmány értelmében része:

egy legalább két, átviteli ciklusonként egymást át nem lapoló órajelet, illetve döntési ciklusonként legalább egy átviteli ciklust biztosító órajelgenerátor-eszköz;

az említett első órajel felfutó élére a külső eszközök (13, 14) prioritáskéréseit kiosztósínre juttató eszköz;

egy, az említett második órajel végén működésbe lépő, a legmagasabb prioritású külső eszköz (13, 14) prioritáskódját a sín (12) leendő birtokosának kijelölése végett megállapító eszköz;

és egy, a címetek és adatokat a sín (12) kijelölt birtokosa és a memória (11), illetve valamely másik külső eszköz (13, 14) között a nem rögzített hozzárendelésű sín (12) keresztül a következő ciklusban, a

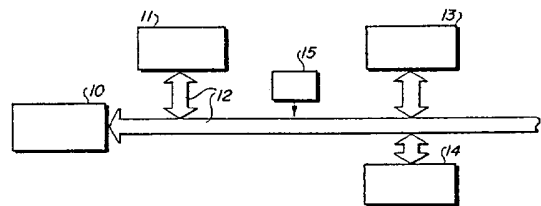
sínnek (12) a korábbi birtokosa által történt elengedését követően közvetítő eszköz.

Az eljárásban átviteli ciklusonként legalább két egymást át nem lapoló órajelet és döntési ciklusonként legalább egy átviteli ciklust biztosítanak;

az egyes külső eszközökről (13, 14) az első órajel felfutó élére a prioritáskérést a kiosztósínre továbbítják;

a második órajel végén a legmagasabb prioritású külső eszközhöz (13, 14) a sín (12) következő birtokosaként való kijelölését végzik; végül

a sín (12) kijelölt birtokosa és a memória (11), illetve valamely másik külső eszköz (13, 14) között, a sín (12) – a rákövetkező ciklus során, a sínnek (12) a korábbi birtokosa által történt elengedését követően – címetek és adatokat továbbítanak.



1. ábra

A találmány tárgyát a dinamikus kiosztású sínen keresztül a memória és egy vagy több külső eszköz (ami[k] lehet[nek] például processzor[ok] is) közötti adatforgalmat bonyolító elrendezés, konkrétan az ezen eszközök közötti prioritás-hozzárendelést a nagyméretű pufferek, illetve az elvesztegetett hozzárendelési ciklusok kiiktatása, valamint a teljes sávszélességnek az adatátvitel szolgálatába történő állítása révén hatékonyabbá tévő eljárás képezi.

A PS/2 hardverinterfész referencia útmutatóhoz 1989 novemberében kiadott IBM Microchannel kiegészítés egy jelenleg széles körben elterjedt csatornaarchitektúrát ismertet. A 30–33. oldalon tárgyalja a kiadvány a burst átjátszást, illetve az egyes sínvezérlők közötti helyi döntőbíráskodást és előjogokat. Ez és a közvetlen memória-hozzáférés (DMA) terén jelenleg használt többi sinkiosztási eljárás és eszköz több ciklus alatt dönti el, hogy a külső eszközök közül melyik kapja meg a hozzáférés elsőbbségét, és lesz a győztes. Ez természetesen az adatátvitelre fordítható időt csökkenti.

A technika állása szerinti rendszerekben nem megengedett a sinkiosztást eldöntő ciklusok alatti sínhozzárendelés. Az említett sinkiosztást eldöntő ciklusok felhalmazódása csökkenti a rendelkezésre álló sávszélességet. E hatás csökkentésére jelenleg alkalmazott (kevéssé hatékony) megoldás az adatátviteli részeket egymást követő, megszakítás nélküli ciklusok sorozataira, burstokra csoportosítja. Ez a megoldás azonban azzal a hátránnyal jár együtt, hogy nagy memóriapuffereket és azok vezérlőberendezéseit igényli kiegészítő hardverként, ezek működését pedig változó időközönként meg kell szakítani annak érdekében, hogy utat biztosítsanak az előjoggal rendelkező, magasabb prioritású eszközök DMA kéréseinek. Ennek elkerülésére, hogy egyetlen külső eszköz foglalja le a sítet huzamosabb időre, kismunkált algoritmusok ismereteseek, amelyek azonban tovább fokozzák a logikai rendszer bonyolultságát, és csupán a tünet kismértékű enyhítéséhez járulnak hozzá magának a problémának felszámolása helyett.

Tudomásunk szerint egyetlen korábról ismert eljárás sem ír le olyan, minimális mennyiségű logikai áramkört használó, több külső eszköz közötti DMA sinkiosztásról döntő elrendezést, amely

- 1) kiiktatná az elvesztegetett ciklusokat és a nagyméretű burst puffereket;
- 2) megengedné a különböző eszközökről érkező egyidejű, folyamatos információáramlást;
- 3) és mindezzel együtt mégis a technika állásának megfelelően lehetővé tenné az egyes külső eszközök prioritásának dinamikus változtatását.

Találmányunk célja a fenti három kritérium egyidejű kielégítése volt.

A találmány szerinti számítógépsín-vezérlő elrendezési megoldásából ki lettek iktatva a várakozási ciklusok és a burst üzemmód. A síninterfész protokoll egyszerűsödik a korábban szükséges adatpufferek és sinkiosztó logikai áramkörök kiiktatásával. A külső eszközök előre tudják, mikor fogják megkapni a sítet, ez pedig a gyorsabb soros feldolgozást segíti elő. Emellett, mivel a legmagasabb prioritású, sínért folyamodó esz-

közök rendre megkapják a sítet, amíg mind ki nem lesznek szolgálva, a sínlefolgalás és igazságosság kérdése a prioritások alapján automatikusan megoldást nyer, mivel a hosszú burst típusú adatátvitelre nincs többé szükség.

Ezek az előnyök átviteli ciklusonként legalább két át nem lapolóó órajel, illetve döntési ciklusonként legalább egy átviteli ciklus alkalmazásával érhetőek el. A külső eszközökről érkező döntési prioritáskéréseket a döntést végző sín az első órajel felfutó élére kapja meg. A legmagasabb prioritású külső eszköz prioritáskódjának megállapítására az utolsó órajel végén kerül sor. A prioritáskódok lehetnek fix hozzárendelésűek, illetve dinamikusan változóak.

5 Ennek megfelelően találmányunk egy olyan sínhozzárendelést optimalizáló elrendezés, memória és egy vagy több, saját prioritással rendelkező külső eszköz között nem rögzített hozzárendelésű sínen keresztül közvetlen memória-hozzáféréssel (DMA) történő adatátvitelhez, amelyben van:

20 egy legalább két, átviteli ciklusonként egymást át nem lapoló órajelet, illetve döntési ciklusonként legalább egy átviteli ciklust biztosító órajelgenerátor-eszköz;

25 az említett első órajel felfutó élére a külső eszközök prioritáskéréseit kiosztósínre juttató eszköz;

30 egy, az említett második órajel végén működésbe lépő, a legmagasabb prioritású külső eszköz prioritáskódját a sín leendő birtokosának kijelölése végett megállapító eszköz;

35 és egy, a címetek és adatokat a sín kijelölt birtokosa és a memória, illetve valamely másik külső eszköz között a nem rögzített hozzárendelésű sínen keresztül a következő ciklusban, a sínnek a korábbi birtokosa által történt elengedését követően közvetítő eszköz.

40 Az eljárás, memória és egy vagy több, saját prioritással rendelkező külső eszköz között nem rögzített hozzárendelésű sínen keresztül közvetlen memória-hozzáféréssel (DMA) történő adatátvitel sinkiosztásának optimalizálására olyan, hogy annak során a következő lépéseket hajtjuk végre:

45 átviteli ciklusonként legalább két, egymást át nem lapoló órajelet és döntési ciklusonként legalább egy átviteli ciklust generálunk;

50 az egyes külső eszközökről az első órajel felfutó élére a prioritáskérést kiosztósínre továbbítjuk;

a második órajel végén a legmagasabb prioritású külső eszközt kijelöljük a sín következő birtokosaként;

55 a sín kijelölt birtokosa és a memória, illetve valamely másik külső eszköz között a nem rögzített hozzárendelésű sínen a rákövetkező ciklus során, a sínnek a korábbi birtokosa által történt elengedését követően címetek és adatokat továbbítunk.

A találmány megvalósítható (a) egy címsínnel és egy kétirányú adatsínnel, vagy (b) a gyorsabb soros feldolgozás érdekében egyirányú kimenő címsínnel és az adatoknak a félciklus-periódusokban történő multiplexálásával és csupán egyirányú bejövő adatsínnel, illetve (c) egyetlen kétirányú, nem dedikált sínnel, amelyen a címetek csupán egyszer, a hosszabb átviteli pe-

riódus kezdetén kell kiküldeni, azután pedig az újabb adatátviteli ciklusok alkalmával egyesével növelni a következő nem szekvenciális cím felbukkanásáig.

Az 1. ábra a találmányi gondolatot megtestesítő sínkiosztó elrendezést mutatja;

a 2. ábra az egyes külső eszközökhöz tartozó, a találmányhoz szükséges két át nem lapolódó órajelciklust egyetlen forrásból előállító áramkör vázlatos rajza;

a 3. ábra nem más, mint a 2. ábrán szereplő áramkör által előállított át nem lapolódó órajeleket bemutató idődiagram;

a 4. ábra az utolsó órajelperiódus végére a sín új birtokosát fix prioritás szerint (amelynek értéke az ábrán szereplő esetben 5 [bin. 0101]) kijelölő döntőáramkör vázlatos rajza;

az 5. ábra a 4. ábra adott részébe behelyettesíthető áramköri vázlat, amely változó prioritás szerint jelöli ki az utolsó órajelperiódus végére a sín új birtokosát;

a 6. ábra a sínhez kapcsolódó kérések, jóváhagyások, adatmozgatások, címek és az egymást követő burst, illetve folyamatos írási/olvasási műveleteket elősegítő kizárások soros feldolgozását bemutató időzítési diagram.

Az 1. ábrán feltüntetettek szerint a találmány egy kiviteli alakját jelentő sínvezérlő berendezésnek része a rendszer 12 sínjén keresztül a 11 memóriával és a 13, 14 külső eszközökkel kapcsolatot tartó 10 CPU. A „külső eszköz” itt használt fogalmának általános értelmezésébe beletartoznak esetleges egyéb processzorok, illetve perifériális eszközök, például lemezes táruk, nyomtatók stb. A jelforrás szerepét betöltő 15 oszcillátor minden egyes 13, 14 külső eszközre négyszögjelet juttat el. Amint az az 1. ábrából látható, a 15 oszcillátor elkülönül a 10 CPU-tól, ám adott esetben a jelgenerátor szerepét maga a 10 CPU is átveheti.

Figyeljük meg, hogy a találmány szerint sem sínvezérlőre, sem DMA vezérlőre nincs szükség.

Amint az a 2. ábrából is látszik, a 13 és 14 külső eszközöknek rendre része a 20 és 21 inverterpár, illetve a 22 és 23 puffermeghajtó pár. Amikor a 15 oszcillátor felfutó élt ad ki, az megemeli a 24 vonalon a jelszintet. Ez a jel a 25 ÉS kapura közvetlenül, illetve két 20, 21 inverteren keresztül közvetett úton megy tovább, bizonyos késleltetés elérése végett. A késleltetési idő végén a 25 ÉS kapu kimenőjelét a 26 NOR kapu invertálja, és ezzel a 22 puffermeghajtót arra készíti, hogy a C1 órajelet pozitívba billentse. Ezzel egyidőben a 26 NOR kapu kimenőjelét a 27 ÉS kapu összehozza a 20 inverter késleltetett kimenőjével, a jel invertálására készítve a 28 NOR kaput, illetve a C2 órajel pozitív billenésére a 23 puffermeghajtót. A 25 és 27 ÉS kapuk, valamint a 26 és 28 NOR kapuk egymással rendre megegyeznek.

A C1 és C2 órajelek negatív és pozitív ciklusainak időzítési viszonyai a 3. ábrán követhetők nyomon. A C1 és C2 órajelek közel ellenfázisban vannak. A találmány egy jellemző vonása ellenben éppen az, hogy a 21 inverter késleltetésén keresztül a C1 órajel pozitív fázisa kismértékben rövidebb, mint a C2 órajel negatív fázisa, elkerülve így az órajelciklusok átlapolódását.

Feltéve például azt, hogy a 15 oszcillátor jelének periódusideje 100 ns, akkor a C1 órajel pozitív fázisának hossza 49 ns a felfutó éltől számított 2,5 ns-os, illetve a lefutó éltől számított 1,5 ns-os késleltetési időket tekintetbe véve; ennek értelmében pedig a C1 órajel negatív fázisának hossza 51 ns-ra adódik. A C2 órajel pozitív fázisa ennél azonban némileg hosszabb, 49,5 ns, ami a felfutó éltől számított 2,5 ns-os és a lefutó éltől számított 2 ns-os késleltetési időket tekintetbe véve adódik; ennek megfelelően a C2 órajel negatív fázisának hossza 50,5 ns lesz.

A szaggatottan jelölt 29, 30 és 31 vonalak (lásd 2. ábra) olyan összeköttetések, amelyek célszerűen bemérési, vizsgálati célokat szolgálnak, rendszerint használaton kívül vannak, és az ábrán csupán a teljesség kedvéért szerepelnek. A 29 vonalon megjelenő negatív jel letiltja a C1 órajelet, így egyedül a C2 órajel marad aktív. Hasonlóan a 30 vonalon fellépő negatív jel a C2 órajel letiltásához és ahhoz vezet, hogy a rendszerben egyedül a C1 órajel marad aktív. A 31 vonalra küldött pozitív jel a 26 és 28 NOR kapukat arra kényszeríti, hogy a C1 és C2 órajelek értékét folyamatosan pozitívban tartsák.

A találmány további tulajdonsága az, hogy a 13 és 14 külső eszközök a ciklus elején egy előre kiválasztott időpillanatban (jelesül a C1 órajel felfutó élekor) tudják, hogy mikor kapják meg a 12 sint. A 12 sín iránti kéréseket csakis a kódolt 40 kiosztósínen (lásd 4. ábra) keresztül lehet módosítani. A C1 órajel felfutó élekor és a C2 órajel lefutó élekor válik bizonyossá, melyik eszköz kapja meg a sint.

Áttérve immár a 4. ábrára, itt az AR0, AR1, AR2, AR3 és LOCK bitek VAGY kapcsolatban csatlakoznak a 40 kiosztósínhez. A 12 sín birtoklására pályázó bármely 13 és 14 külső eszköz a C2 órajel által beállított (az ábrán nem szereplő) latchbe írja be írási, illetve olvasási igényét. Ezt a kérést a C1 órajel ütemében átíródo Saját Sínkérés (Own Bus Request) 41 tároló továbbítja. A 41 tároló kimenete pozitív és a 42 NOR kapura kerül tovább. Amennyiben a 40 kiosztósínen nem szerepel magasabb prioritás, az AR0 bit szintje pozitív, és a 42 NOR kapu inverterként viselkedve ezt változtatja negatív kimenetűvé. Ez a kimenet a 43 inverteren ismét invertálódik, ily módon előáll a pozitív értékű Első Legmagasabb Sínkérés (Bus Request Highest 1) jel. Ezt a kérést a 44 invertermeghajtó invertálja, egy negatív értékű AR1 bitet küldve a 40 kiosztósínre. Ez a kérés a Harmadik Legmagasabb Sínkéréssel (Bus Request Highest 3) együtt megy keresztül, a 12 sín az azt kéri 13 vagy 14 külső eszköz birtokába kerül.

Amennyiben a 40 kiosztósínen valamely másik eszköz AR0 bitjének legmagasabb szintű jele aktív, az AR0 biten negatív lesz a jel, amely a 42 NOR kapu áramkörből pozitív kimenetet vált ki, amely lezárja az AR1 és AR3 biteken érkező sínkéréseket. A 42 NOR áramkör pozitív kimenete a 45 NAND kapu áramkört arra készíti, hogy lezárja az utat a 40 kiosztósín AR3 bit ágára irányuló átmenő kérések előtt.

A 4. ábrán feltüntetettek értelmében a prioritás rögzített értéke 5. Ekképpen az 5-ös kódra a Saját Prioritás

(Own Priority) négybites kódolásban az AR1 és AR3 biteket jelenti, ahol az AR3 bit a legalacsonyabb helyi értékű bit.

Ha valamely 13, 14 külső eszköz aktívba billenti a magasabb helyi értékű AR2 bitet, az a 46 inverteren az inverzére fordul és a 45 NAND kapu bemenetén pozitívra állítja át a jel polaritását. Ha a 45 NAND kapu bemeneteinek bármelyike pozitív, az áramkör kimeneti jele negatív értéket fog felvenni, ebben az esetben pedig, figyelembe véve a 47 invertermeghajtót, az AR3 bitre nem juthat negatív jel.

Ha a 13, 14 külső eszközök nem jeleznek az AR0, illetve AR2 bitnek megfelelő prioritású kérést, akkor a 45 NAND kapu mindkét bemenetére negatív jel esik. Ekkor ezen áramkör kimenete a Harmadik Legmagasabb Sínkérés kimeneten pozitív jelet állít elő. A 47 invertermeghajtó ezt a kimenetet fogja meginvertálni, előállítva ezzel a negatív, aktív AR3 bitet. A 45 NAND kapu kimeneti jele (ami esetünkben nem más, mint a Harmadik Legmagasabb Sínkérés jel) szintén a saját prioritásának dekódolt megfelelője, és a C2 órajelre ez az érték állítja be a Saját Prioritás 48 tárolóját. A 48 tároló a C2 órajel lefutó élére íródik be.

A találmány szerint a Saját Prioritás átmeneti 48 tároló feltöltését követően a következő ciklusban az arra következő ciklusra vonatkozóan beállítja a Saját Sínt Átengedés (Own Bus Grant) átmenő 49 tárolót. A Saját Prioritás 48 tároló kimenete az 50 ÉS kapun áthaladva az 51 NOR kapun invertálódik, és a C1 órajel lefutó élére íródik be a Saját Sínt Átengedés 49 tárolóba. Az adott 13 vagy 14 külső eszköz számára ez azt jelzi vissza, hogy arra a ciklusra övé a 12 sín.

Az a 13 vagy 14 külső eszköz, amelyik ezen prioritásos döntést megelőzően a 12 sánt birtokolta, például a Saját Prioritás 48 tároló feltöltése ellenére kiterjesztheti saját ciklusát. Ez a következő ciklust addig a pillanatig késlelteti, amíg a 12 sín előző birtokosa azt el nem ereszti. A késleltetési funkciót az 50 ÉS kapu másik bemenete tartja ellenőrzés alatt; ez a bemenet nem más, mint a Bármilyen Lock (Any Lock) 52 tároló kimenete. Az 52 tárolót az előző C2 órajel tölti fel a 40 kiosztósín -Lock jelének értékével. A késleltetés ideje a C2 órajel periódusidejének tetszőleges számú többszöröse lehet.

Mihelyt a kiterjesztett ciklusok befejeződtek, a -Lock jelet a 12 sín előző birtokosa a C1 órajelre felszabadítja. Ez lehetővé fogja tenni a Saját Sínt Átengedés 49 tárolója számára, hogy a C2 órajelre eleresztő Bármilyen Lock 52 tároló által vezérelten a következő C1 órajelre soros feldolgozási üzemmódban haladjon tovább, feltéve, hogy az eltelt időben nem érkezett be magasabb prioritású, a fennálló kiosztott prioritást felülíró kérés.

Tegyük most fel, hogy valamely 13 vagy 14 külső eszköz egymás után kettő vagy több ciklusra akarja a 12 sánt lefoglalni, vagy azért, mert az alárendelt fogadóoldal (slave receiver) lassú, vagy mert burst típusú átvitelt akar kezdeményezni. A 13 vagy 14 eszköz az 54 NAND kapu áramkörön keresztül a C2 órajelre feltölti a hozzá tartozó Saját Lock 53 tárolót. A Saját Kiterjesztés (Own Extend) kérést a C1 órajel egy másik

(az ábrán nem szereplő) átmeneti tárolóba kapuzza be, mielőtt a jel az 54 NAND kapu áramkör bemenetén megjelenne. Az 54 NAND kapu áramkör kimenete az 55 invertermeghajtón keresztül beállítja a Bármilyen Lock 52 tárolót és a közös -Lock jelet is felhelyezi a 40 kiosztósínre. Mindaddig, amíg a Saját Lock átmenő 53 tároló tartalma pozitív, ez a pozitív kimenet pedig az 51 NOR kapu áramkörön keresztül a Saját Sínt Átengedés 49 tárolót a szükséges több ciklusra megfogja. Mihelyt a kiterjesztett ciklus befejeződik, a Saját Lock (Own Lock) 53 tároló a C2 órajelre törlődni fog, amint a Saját Sínt Átengedés 49 tárolója is törlődni fog a C1 órajelre. Ennek révén a -Lock jel el fog tűnni. Az adatátvitel lehetősége ismét nyitva áll valamennyi külső 13, 14 eszköz előtt.

Az 56 és 57 invertermeghajtók belsőleg üzemen kívül állnak, bemeneteik a földre vannak kötve, mivel nincsen rájuk szükség a 0101 prioritáskód előállításához; ennek ellenére a 40 kiosztósín felől érkező külső bemenetek számára nyitva maradnak.

Az adatoknak a 12 sínre történő felkapuzásához szükséges soros feldolgozási időzítési viszonyok úgy állnak elő, hogy a C2 órajelre a Saját Sínt Átengedés átmenő 49 tároló pozitív kimeneti jele a Késleltetett Saját Átengedés (Own Grant Delayed) átmeneti 58 tárolót állítja be, az 58 tároló kimenete pedig a C1 órajelre a Saját Adatátvitel (Own Data Transfer) 59 tárolót. Az 59 tároló kimenete jelenti az adatokat a 12 sínre fel-, illetve onnan lekapuzó időzítőjelet.

Az 5. ábrán látható az az áramköri elrendezés, amelyet a 4. ábrán a szaggatott vonalak között elhelyezkedő 65 áramköri elrendezés helyébe betéve a prioritáskódok dinamikusan változtathatók lesznek. A működés kezdetekor (például a kezdeti programbetöltéskor) a 70 regiszterbe egy 16 lehetséges értéket felvehető négybites prioritáskód-érték fog beíródni. A 65 áramköri elrendezésnek részei a 71, 72, 73 és 74 invertermeghajtók, szám szerint összesen négy darab. Ezek a meghajtók szabad kollektoros kivitelűek; feladatuk rendre a 75, 76, 77 és 78 ÉS kapukkal meghajtott AR0, AR1, AR2 és AR3 bitek beállítása. Ezek a 75, 76, 77, 78 ÉS kapuk szabják meg a legmagasabb prioritást a különálló 79 és 80 logikai áramkörök segítségével.

A 79 logikai áramkör a 81 és 82 ÉS kapukból, valamint a hárombemenetű 83 NOR kapuból tevődik össze. A 83 NOR kapu az alacsonyabb helyi értékű AR1, AR2 és AR3 biteket tiltja le. Ugyancsak letiltja a 83 NOR kapu a Saját Prioritás 84 NAND kaput, ha a 40 kiosztósínen kívülről származó magasabb prioritás lép fel. Aktív AR0 bit esetén, és ha a 70 regiszter PR0 kimenete zérus, a 81 ÉS áramkör a 83 NOR kapun keresztül le fogja tiltani az AR1, AR2 és AR3 biteket, valamint a 84 NAND kapu kimenetét, a Saját Prioritás jelet.

Ezzel teljesen megegyező módon, ha az AR1 bit aktív és a PR1 kimenet zérus, az AR1, AR2 és AR3 bitek, valamint a Saját Prioritás jel le lesz tiltva, az eszköz pedig elesik attól a lehetőségtől, hogy ő legyen a következő a kiszolgálásban.

A 83 NOR kapu harmadik bemenete egy, a C1 órajel ütemében feltöltött, adatátvitelre DMA ciklust kérő

(nem ábrázolt) +Sinkérés tároló kimenete. A +Sinkérés tároló negatív értékű, amikor nem aktív. Ez automatikusan letiltja a 76, 77, 78 ÉS kapuk és a 84 NAND kapu mindegyikét. Amikor a 84 NAND kapu kimenete pozitív, az azt jelzi, hogy jelenleg ez az eszköz rendelkezik a legmagasabb prioritással, ez kapta meg a 12 sít, és ez kezdheti az adatátvitelt egy új ciklussorozaton keresztül.

A 80 logikai áramkörnek részei a 85 és 86 ÉS kapuk; ezek működése a 81 és 82 ÉS kapukéhoz hasonló, azzal az eltéréssel, hogy a 40 kiosztósín két legalsó bit-jével, az AR2 és AR3 bitekkel foglalkoznak. Hasonlóan a 87 NOR kapu is a 83 NOR kapu megfelelő feladatait látja el a két legalsó AR2, AR3 bitre vonatkoztatva; itt azonban nem szükséges a (nem ábrázolt) +Sinkérés átmenő tároló bekötése, lévén a kimenetet már a 83 NOR kapu áramkör vezérli, a 76, 77, 78 ÉS, valamint a 84 NAND kapukkal együtt. Ennek értelmében a 87 NOR kapu kimenete csupán a 40 kiosztósínen a legalacsonyabb helyi értékű AR3 bitre, illetve a Saját Prioritás 84 NAND kapura van hatással.

A 40 kiosztósínen a legmagasabb helyi értékű AR0 bitnek van a legnagyobb jelentősége. Ha egy eszköz bebillenti ezt az AR0 bitet, akkor automatikusan a legmagasabb prioritásba sorolódik. Ha a 70 regiszterben a processzor által beállított prioritásérték szerint adott eszköz esetében a PR0 kimenet, vagy valamelyik magasabb értékű bitnek megfelelő kimenet aktív, akkor bármelyik, a C1 órajel ütemében feltöltött (nem ábrázolt) –Sinkérés átmenő tároló be fogja billenteni a 40 kiosztósín AR0 bitjét. Ebben az esetben ez az AR0 bit végig aktív marad és nincs szükség a letiltására.

A 6. ábra a használt technológia függvénye szerinti sebességgel működő szabadonfutó 15 oszcillátor (lásd 1. ábra) használatát feltételező különféle műveletek soros feldolgozásának időzítési viszonyait segít áttekinteni. A bemutatott esetben a ciklusidő 100 ns, amelyet a jövőben 50 ns-ra lehet majd lecsökkenteni. A Sinkérés mindig a C1 órajel elején változtatható meg, vagyis a 15 oszcillátor periódusának első felében. A Sínátengedés ugyancsak a C1 órajel ütemében állítódik be, de mivel ez a Sinkérés műveletet követi, azért a soros feldolgozás során az eggyel későbbi ciklusban fog sorra kerülni.

A 6. ábra több különböző prioritású eszközt mutat A-tól H-ig, ahol előbbi a legmagasabb, utóbbi a legalacsonyabb prioritású. A 6. ábra azt is megmutatja, hogyan alkotnak ezek a prioritások összefüggő, egymást követő ciklusokat, akár burstök formájában, akár lassú alárendelt eszközökként (slave) azért, hogy az alárendelt eszközök saját időzítési viszonyaik szerint kaphassák az adatokat. Az „alárendelt eszköz” elnevezés magában foglal minden olyan eszközt, amellyel a 12 sín birtokosa adatátviteli műveletet kezdeményez.

Valahányszor egy-egy eszköz a 12 sín birtokába jut, belülről jövően be fogja állítani a Saját Sín Átengedés átmenő tárolóját (például a 4. ábrán a 49 tárolót). Ez az átmenő 49 tároló vezérli a 12 sít elnyerő 13 vagy 14 külső eszköz folyamatban lévő ciklusát. Ekkor ez a 13 vagy 14 külső eszköz felelős az alárendelt eszközzel

folytatott adatátviteli művelet adott ciklusáért. A 13 vagy 14 külső eszköz a Saját Sín Átengedés ciklus során a 12 sínre írja ki a címet. Az Olvasás/Írás jellel megjelöli azt is, hogy olvasási (+) vagy írási (–) műveletet kíván-e kezdeményezni. A –Lock jel akkor válik aktívvá, ha a 12 sín birtokosa burst üzemmódban akar működni, azaz ki akarja zárni a többi 13 vagy 14 külső eszközt adott kisszámú ciklus erejéig a burst átvitel idejére, és csak azután engedje a 12 sínhez jutni a következő legmagasabb prioritású 13 vagy 14 külső eszközt. Ha egy adatátviteli ciklus lezajlott már, és az alárendelt eszköz a saját címét látja ismétlődni, elképzelhető, hogy ki akarja terjeszteni saját ciklusát további adatok fogadása, illetve küldése érdekében. Ezt a 13 vagy 14 külső eszköz a 12 sinalsó ciklus egész számú többszörösének idejéig megteheti a –Lock jel bebillentésével és a 4. ábrán szereplő, a 12 sít birtoklók által használhoz hasonló logikai áramkör használatával. Az eszközök felől jövő visszajelző vonalak egyenként a 12 sínen küldött, illetve érkezett adatot nyugtázzák. A –Lock jel lehet az alárendelt eszköznek a következő ciklusra szóló jelzése arról, hogy nem tud újabb ciklust fogadni.

A 6. ábrán jelzettek szerint a sinkérést a 12 sín átengedése és a 12 sín birtokosa által eszközölt címkiküldés követi, az írás/olvasási művelet pedig a soros feldolgozásban a harmadik elem lesz.

A 6. ábra példát mutat különféle A–H sínbirtokosok felől különféle P–W alárendelt eszközök felé irányuló olvasási és írási műveletekre, különféle működési módokban.

Az ábrázoltak a találmányt címsínnel és kétirányú adatsínnel mutatják be. A gyorsabb soros feldolgozás érdekében lehetséges azonban a címek számára egyirányú kimenő adatsín alkalmazása, és az adatoknak a ciklusperiódusok felénél történő multiplexálása, az adatsín pedig lehet egy egyszerű egyirányú bejövő adatsín.

Amennyiben arra igény mutatkozik, a találmány megvalósítható egyetlen, nem rögzített kiosztású, kétirányú sinned. Ebben az esetben a címeket csak a hosszabb adatátviteli művelet elején kell kiküldeni; az egymást követő adatátviteli ciklusok alatt a cím egyes lépésekben való növelése a következő nem szekvenciális cím felbukkanásáig automatikusan fog folyni. Konkrétan, a hosszabb adatátviteli művelet kezdetekor az eszköz két ciklust bonyolít le: az elsőben küldi ki a kezdőcímet, a második és a további ciklusokban pedig az adatokat. Ez esetben módosítani kell a 6. ábrát a címsín kiiktatása értelmében, a kiosztósín pedig ekkor a multiplexált külső eszközök indirekt címmutatója lesz.

Figyelemre méltó vonása a találmánynak, hogy sem DMA vezérlőre, sem külön sínvezérlő áramkörre nincs szükség.

Jóllehet a találmány ismertetése és leírása a konkrét kitüntetett kiviteli alakokra történő hivatkozással történt, szakember számára nem lehet vitás, hogy a találmányi gondolat köréből való kilépés nélkül egyes részletek módosíthatók. Ezzel összhangban a fentiekben ismertetett eljárás és elrendezés pusztán szemléltetési célokat szolgál.

SZABADALMI IGÉNYPONTOK

1. Elrendezés sinkiosztás optimalizálására, memória (11) és egy vagy több, saját prioritással rendelkező külső eszköz (13, 14) között, nem rögzített hozzárendelésű sínen (12) keresztüli közvetlen memória-hozzáféréssel (DMA) történő adatátvitelhez, amely elrendezésnek része:

egy legalább két, átviteli ciklusként egymást át nem lapoló órajelet (C1, C2), illetve döntési ciklusonként legalább egy átviteli ciklust biztosító órajelgenerátor-eszköz;

Az említett első órajel (C1) felfutó élére a külső eszközök (13, 14) prioritáskéréseit kiosztósínre (40) juttató eszköz, *azzal jellemezve*, hogy az elrendezésben van továbbá:

egy, az említett második órajel (C2) végén működésbe lépő, a legmagasabb prioritású külső eszköz (13, 14) prioritáskódját a sín (12) leendő birtokosának kijelölése végett megállapító eszköz;

és egy, a címeket és adatokat a sín (12) kijelölt birtokosa és a memória (11), illetve valamely másik külső eszköz (13, 14) között a nem rögzített hozzárendelésű sínen (12) keresztül a következő ciklusban, a sínnek (12) a korábbi birtokosa által történt elengedését követően közvetítő eszköz.

2. Az 1. igénypont szerinti elrendezés, *azzal jellemezve*, hogy része továbbá a prioritások dinamikus hozzárendelését legalább a külső eszközök (13, 14) egy részére biztosító eszköz, amely tartalmaz egy regisztert (70).

3. Az 1–2. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy az egyes külső eszközök (13, 14) prioritásai előre megállapított, rögzített értékek.

4. Az 1–3. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a sín (12) birtoklására irányuló prioritáskéréseket szinkronba hozó eszközei, például tárolói (41, 48) vannak.

5. Az 1–4. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a döntési ciklusoknak a cím- és adatátviteli ciklusok vesztesége nélküli soros feldolgozását biztosító eszközei, például tárolói (41, 48) vannak.

6. Az 1–5. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy az átviteli műveletben a sinkérések, ezután a címekkel együtti sínátengedések, majd az adatátviteli műveletek soros feldolgozására külön eszközök, például tárolók (41, 48) állnak rendelkezésre.

7. Az 1–6. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy az adatátvitelt biztosító eszköznek része az adatok átvitelét a nem rögzített hozzárendelésű sínen (12) keresztül különféle külső eszközökről (13, 14) folyamatos multiplexált adatfolyam formájában lebonyolító eszköz, például saját adatátvitelre szolgáló tároló (59).

8. Az 1–7. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy az adatátvitelt biztosító eszköznek része az egymást követő ciklusok során a sín

(12) különböző birtokosai számára DMA adatátvitelt biztosító eszköz.

9. Az 1–8. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a sín (12) adott időpillanatbeli birtokosa számára a ciklus kiterjesztésének lehetőségét biztosító eszközei, például tárolói (53, 52) vannak.

10. Az 1–9. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a döntési ciklusok az átviteli ciklussal vagy annak egész számú többszörösével egyenlő hosszúak.

11. Az 1–10. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a döntési ciklust követően az első órajel felfutó élére a külső eszközök (13, 14) közül a sín (12) leendő birtokosát a sín (12) – következő ciklusra szóló – számára történő átengedésének tényéről értesítő eszköze van.

12. Az 1–11. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a sín (12) birtokosainak sorában a következő külső eszközt (13, 14) kiiktató eleme van, amely akkor aktív, ha

(a) a sín (12) tényleges birtokosa egynél több átviteli ciklus erejéig magánál tartja a sín (12) egy -Lock jel kibocsátásával, illetve ha

(b) ezen lockolási periódus során valamely magasabb prioritású eszköz kapja meg következőként a sín (12).

13. Az 1–12. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a nem rögzített hozzárendelésű sín (12) címsín és kétirányú adatsín részekből áll.

14. Az 1–13. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a nem rögzített hozzárendelésű sín (12) egy címek és adatok számára a ciklusok félperiódusaiban multiplexált kimenő adatsín részből, és egy egyirányú bejövő adatsín részből áll.

15. Az 1–14. igénypontok bármelyike szerinti elrendezés, *azzal jellemezve*, hogy a nem rögzített hozzárendelésű sín (12) egyetlen kétirányú, adatok és címek számára együttesen létező sín, csak a hosszabb átviteli ciklus kezdetére vonatkozó címkiküldéssel, és a rákövetkező adatátviteli ciklusokban automatikus inkrementációval a következő nem szekvenciális cím felbukknásáig.

16. Eljárás sinkiosztás optimalizálására, memória (11) és egy vagy több, saját prioritással rendelkező külső eszköz (13, 14) között nem rögzített hozzárendelésű sínen (12) keresztül közvetlen memória-hozzáféréssel (DMA) történő adatátvitelnél, amelynek során

átviteli ciklusonként legalább két, egymást át nem lapoló órajelet (C1, C2) és döntési ciklusonként legalább egy átviteli ciklust generálunk;

az egyes külső eszközökről (13, 14) az első órajel (C1) felfutó élére a prioritáskérést kiosztósínre (40) továbbítjuk;

azzal jellemezve, hogy az eljárás során a következő további lépéseket hajtjuk végre:

a második órajel (C2) végén a legmagasabb prioritású külső eszközt (13, 14) kijelöljük a sín (12) következő birtokosaként;

a sín (12) kijelölt birtokosa és a memória (11), illetve valamely másik külső eszköz (13, 14) között a nem rögzített hozzárendelésű sínen (12) a rákövetkező ciklus során, a sínnek (12) a korábbi birtokosa által történt elengedését követően címeket és adatokat továbbítunk.

17. A 16. igénypont szerinti eljárás, *azzal jellemezve*, hogy a külső eszközök (13, 14) legalább bizonyos része prioritásának dinamikus változtatását is elvégezzük.

18. A 16–17. igénypontok bármelyike szerinti eljárás, *azzal jellemezve*, hogy a különböző külső eszközökről (13, 14) származó adatoknak a nem rögzített hozzárendelésű sínen (12) keresztül folyamatos adatfolyam formájában történő átküldésének lépését is elvégezzük.

19. A 16–18. igénypontok bármelyike szerinti eljárás, *azzal jellemezve*, hogy a döntési ciklusok cím- és

adatátviteli ciklusok elvesztése nélkül történő soros feldolgozásának lépését is elvégezzük.

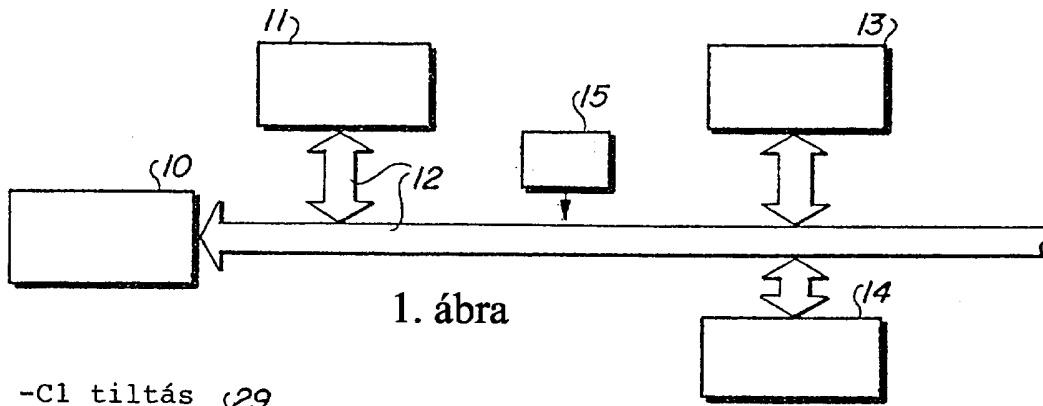
20. A 16–19. igénypontok bármelyike szerinti eljárás, *azzal jellemezve*, hogy a ciklus kiterjesztése lehetőségének a sín (12) aktuális birtokosa számára történő biztosításának lépését is elvégezzük.

21. A 16–20. igénypontok bármelyike szerinti eljárás, *azzal jellemezve*, hogy a sín (12) kijelölt birtokosának a kijelölés tényéről a döntési ciklust követően az első órajel (C1) felfutó élére történő értesítésének lépését is elvégezzük.

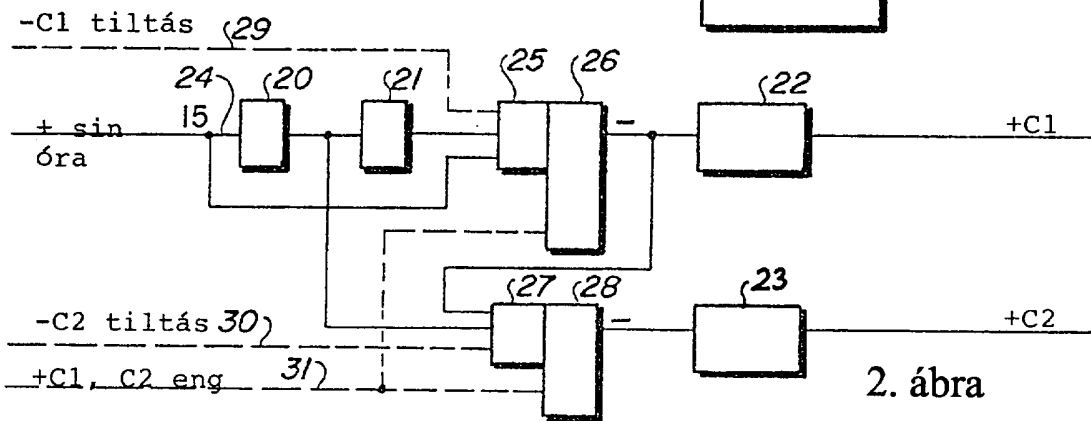
22. A 16–21. igénypontok szerinti eljárás, *azzal jellemezve*, hogy előzetesen kijelöljük a sín (12) leendő birtokosát, abban az esetben, ha

(a) a sín (12) éppen aktív birtokosa a sínt (12) egy-nél több átviteli periódus idejére lockolja, és ha

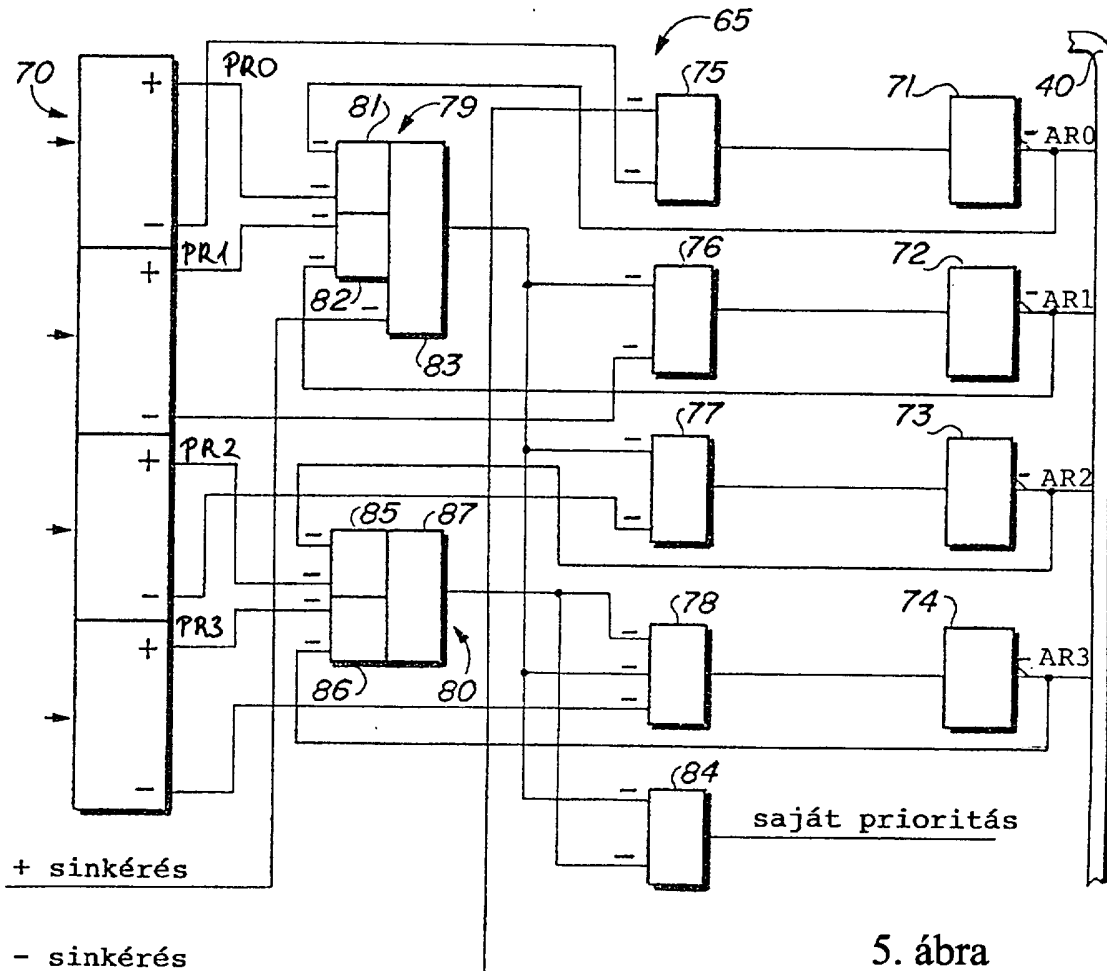
(b) a lockolás ideje alatt magasabb prioritású külső eszköz (13, 14) kapja meg következőként a sínt (12).



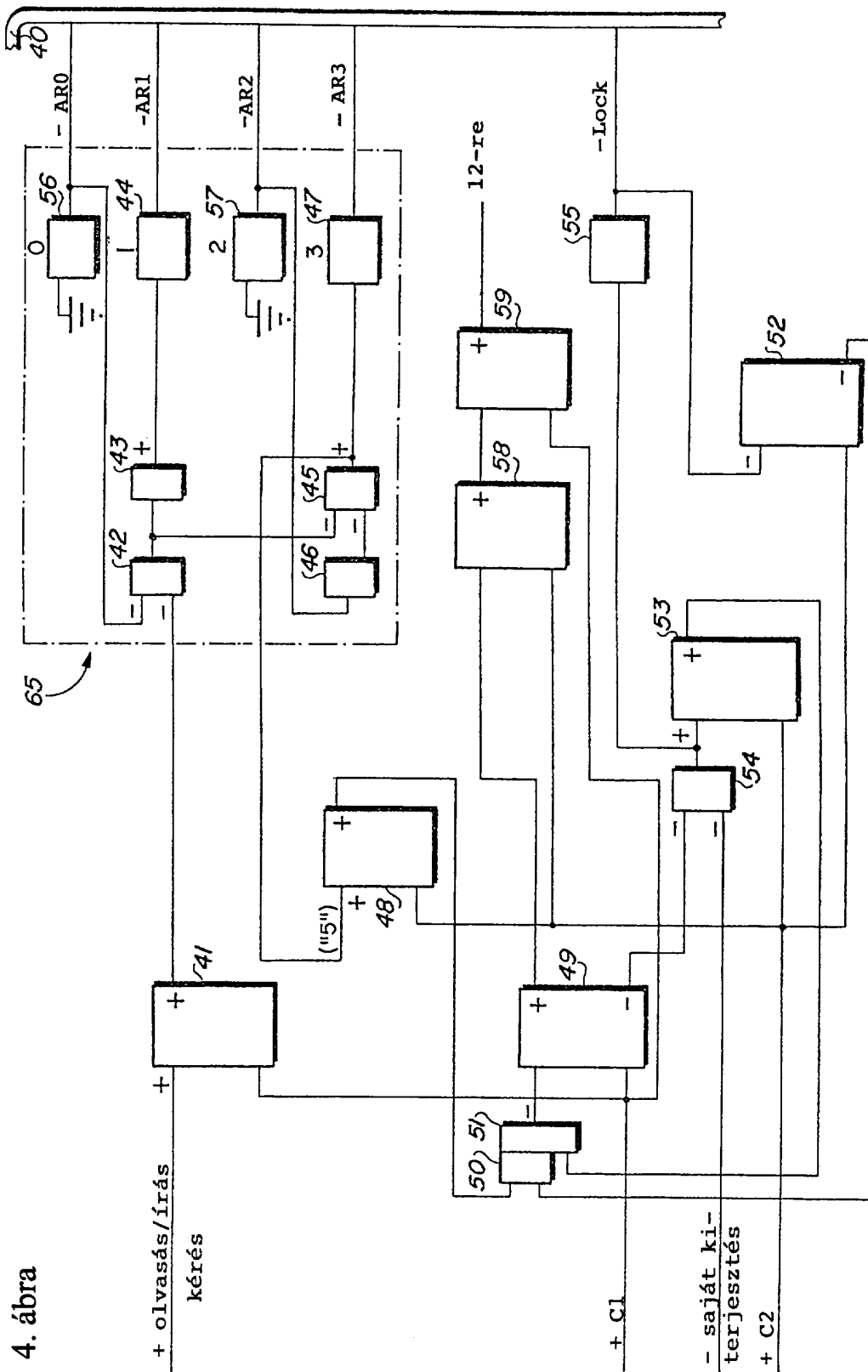
1. ábra



2. ábra



5. ábra



4. ábra