ČESKÁ A SLOVENSKÁ FEDERATIVNÍ REPUBLIKA
(19)

FEDERÁLNÍ ÚŘAD PRO VYNÁLEZY

ZVEŘEJNĚNÁ PŘIHLÁŠKA VYNÁLEZU

(12)

(21) 03449-91.K

(13) A3

(22) 14.11.91

(32) 16.11.90

5(51) H 03 K 7/00

(31) 90/4036512

(33) DE

(40) 17.06.92

(71) N.V. Philips´Gloeilampenfabrieken, Eindhoven, NL

(72) Koch Wolfgang, Heroldsberg, DE
Weith Jürgen, Eckental, DE

(54) Digitální zapojení pro přibližnou realizaci modulace GMSK

(57)

Řešení se týká digitálního zapojení pro přibližné realizování modulace GMSK (Gaussova klíčování s minimálním posuvem), v němž lineární filtrová sestava (2) vytváří řadu imaginárních a řadu reálných výstupních hodnot na bázi řady binárních vstupních hodnot. Na základě druhých po sobě následujících binárních vstupních hodnot fázový generátor (1) vytváří reálná čísla 1 nebo -1 nebo imaginární čísla j nebo -j jako binární kódované hodnoty fázového generátoru. Když dojde k rovnosti dvou po sobě následujících vstupních hodnot ve fázovém generátoru, čísla se mění v kladných seriích od 1 do j nebo od j do -1 nebo od -1 do -j nebo od -j do 1, a když si dvě po sobě následující vstupní hodnoty nejsou rovné, provádí se změna v opačných záporných seriích. Lineární filtrová sestava (2) přijímá hodnoty fázového generátoru.

3449-91

ÚŘAD PRO VYNÁLEZY A OBJEVY
PŘÍL.
DOŠLO 14. XI 91
Č.j. 052886

Digitální zapojení pro přibližné realizování modulace GMSK (Gaussova klíčování s minimálním posuvem)

Oblast techniky

Vynález se týká digitálního zapojení pro přibližnou realizaci modulace GMSK (Gaussian Minimum Shift Keying=Gaussova klíčování s minimálním posuvem), obsahujícího lineární filtrovou sestavu pro vytváření řady imaginárních a řady reálných výstupních hodnot na bázi řady binárních vstupních hodnot.

Stav techniky.

V plánovaném evropském digitálním mobilním komunikačním systému (síti GSM) se číslicová data, která se mají přenášet, modulují a přenáší jako analogové signály ve vysokofrekvenčním radiovém kanálu. Modulace GMSK (Gaussovo klíčování s minimálním posuvem) se používá jako typ modulace. Takový modulátor GMSK moduluje proud binárních vstupních hodnot a_k, odpovídajících každá jednomu bitu. Výstupní signál $y(t)$ modulovaný modulátorem GMSK může být popsán následujícími matematickými výrazy:

$$y(t) = x_1(t) \exp \left(j\alpha \int_{-\infty}^{t} w(\tau)d\tau\right) \qquad (1)$$

kde $w(t) = x_2(t) * g_o(t) * p(T_B, t)$,

kde $p(t_1, t_2) = 1$, jestliže $|t_2| < t_1/t_2$ a

jinak $p(t_1, t_2) = 0$

$\alpha = \pi/2$

$g_o(t) = (1 \sqrt{2\pi} \sigma T_B) \exp[-t^2/(2\sigma^2 T^2_B)]$

$\sigma = \sqrt{\ln(2)} / (\pi BT_B)$, $BT_B = 0{,}3$

a s nosným signálem

$$x_1(t) = \exp(j\omega_o t)$$

a kde

$$x_2(t) = \sum_{k=-\infty}^{\infty} b_k \delta_o(t - kT_B),$$

kde

α = alfa
τ = tau
π = pí
σ = delta
ω = omega

$b_k = 2(a_k \oplus a_{k-1}) - 1$

Značka $\oplus$ popisuje sčítání modulo-2, hvězdička je symbol konvoluce, T_B popisuje časovou periodu mezi dvěma po sobě následujícími vstupními hodnotami a_k a ω_o je frekvence nosné vlny.

Zapojení pro výše zmíněnou modulaci GMSK, které vytváří výstupní signál y(t), je popsáno v ervropslém patentovém spise EP-A2-O 371 751. Známé zapojení obsahuje dva pamětové obvody pro vytváření proudu reálných a imaginárních vstupních hodnot. Adresové vstupy každého paměťového obvodu jsou jednotlivě spojené se třemi registry a interpolačním čítačem. Interpolační čítač poskytuje hodinový signál do každého do každého paměťového obvodu při rychlosti přesahující rychlost hodinového signálu s níž jsou vstupní hodnoty zaznamenávány do první paměti. První registr zavádí vstupní hodnoty do paměťových obvodů, druhý registr fázové hodnoty vstupních hodnot a třetí registr poskytuje synchronizační hodnoty. Paměťové obvody simulují nerekurzivní filtr, integraci, výpočet sinových a cosinových hodnot pro vytváření reálných a imaginárních výstupních hodnot a kódování bez návratu na nulu (NRZ). Za těchto podmínek se vypočítá podstata výše uvedeného výstupního signálu y(t). Reálné a imaginární výstupní hodnoty jsou vedeny do číslicově-analogového převodníku a následující dolní propusti.

Charakteristika vynálezu.

Vynález si klade za úkol vytvořit zapojení pro modulaci GMSK, vyžadující méně obvodů a méně nákladů.

Tohoto cíle je dosaženo digitálním zapojením pro přibližné realizování modulace GMSK, obsahujícím lineární filtrovou sestavu pro vytváření řady imaginárních a řady reálných výstupních hodnot na bázi řady binárních vstupních hodnot, které se podle vynálezu vyznačuje tím, že obsahuje fázový generátor pro vytváření reálných čísel 1 nebo -1 nebo

imaginárních čísel j nebo -j jako binárních kódovaných hodnot fázového generátoru na základě dvou po sobě následujících binárních vstupních hodnot, přičemž fázový generátor je uzpůsoben pro měnění čísel v kladných seriích od 1 do j nebo od j do -1 nebo od -1 do -j nebo od -j do 1, když si jsou dvě po sobě následující vstupní hodnoty rovné, a pro měnění čísel v opačných záporných seriích, když si dvě po sobě následující vstupní hodnoty nejsou rovné, a přičemž lineární filtrová sestava je uzpůsobena pro přijímání hodnot fázového generátoru a pro vytváření reálných a imaginárních výstupních hodnot.

Zapojení podle vynálezu může být popsáno následujícími matematickými výrazy:

$$\hat{y}(t) = h_o(t) * s_o(t) \qquad (2)$$

kde

$$s_o(t) = \sum_{k=-\infty}^{\infty} (-2a_k+1)\, \delta_o(t-kT_B) \exp\left[j\pi t/(2T)_B\right]$$

kde hvězdička je symbol konvoluce a T_B je časová perioda mezi dvěma po sobě následujícími hodnotami a_k. Je možné dokázat, že funkce y(t) v podstatě odpovídá funkci $\hat{y}(t)/x_1(t)$. Chyby jsou zanedbatelně malé. Funkce $x_1(t)$ reprezentuje výše uvedený nosný signál. Modulovaný výstupní signál je výsledkem násobení funkce y(t) nosným signálem $x_1(t)$.

Fázový generátor vytvářející reálná čísla 1 nebo -1 a imaginární čísla j a -j představuje realizaci funkce $s_o(t)$ v diskrétních časových okamžicích. Jestliže jsou dvě po sobe následující vstupní hodnoty rovné, fázový generátor vytvoří hosnoty fázového generátoru měnící se z 1 na j nebo z j na -1 nebo z -1 na -j nebo zn -j na 1. Jestliže dvě po sobě následující vstupní hodnoty si nejsou vzájemně rovné, hodnota fázového generátoru se bude měnit z j na 1 nebo z 1 na -j nebo z -j na 1 nebo z -1 na j.

Hodnoty fázového generátoru jsou zaváděny do lineární filtrové sestavy popsané funkcí $h_o(t) = h_o(1T)$, kde T je

perioda vzorku a $1 = 1,....,L$ a vytvářejí se reálné a imaginární výstupní hodnoty. Tato lineární filtrová sestava může obsahovat dva rekurzivní nebo nerekurzivní filtry. Jeden fultr tvoří imaginární výstupní hodnotu a druhý filtr reálnou výstupní hodnotu. Koeficienty h_i filtrů mohou být vypočítány podle různých metod. Při první metodě jsou frekvenční a časové rozsahy v lineární filtrové sestavě optimalizovány podle pravidel. Při druhé metodě se vzájemná relace mezi funkcí (1) a řadou vstupních hodnot a_k určuje pro pseudo-nahodilou řadu. Při třetí metodě se signál y(t) funkce (1) určuje pro řadu vstupních hodnot a_k pro všechny v úvahu připadající bitové kombinace. Toto je následováno výpočtem řady hodnot fázového generátoru vyplývajících z řady vstupních hodnot. Následně se použije vyrovnávací systém s hodnotami fázového generátoru, filtrovými koeficienty a výstupními hodnotami, přičemž tyto hodnoty a koeficienty vyplývají z řady vstupních hodnot podle funkce (1). Konečně se vyřeží vyrovnávací systém pro filtrové koeficienty. Je možné uvažovat aproximační metody, protože koeficienty často nemohou být přesně vypočítány.

Lineární filtrovou sestavu je tak třeba konstruovat takovým způsobem, že její výstupní časová funkce v podstatě odpovídá výstupní časové funkci vypočítané s funkcí (1). Taková filtrová sestava má propustnost ve tvaru Gaussovy křivky.

Fázový generátor střídavě vytváří imaginární a reálné hodnoty fázového generátoru. Pro tento účel je podstatné, aby filtrová sestava obsahovala signály informace o znaménku. Fázový generátor tak zavádí pouze znaménkové bity jako hodnoty fázového generátoru do lineární filtrové sestavy.

Podle dalšího znaku vynálezu je zajištěno, že lineární filtrová sestava, konstruovaná jako nerekurzivní filtr, obsahuje řetěz registrů uspořádaných tak, aby jimi procházely hodnoty fázového generátoru vytvořené fázovým generátorem, přičemž ve filtru je upraven kombinační obvod

pro vytváření filtrových hodnot z hodnoty fázového generátoru, kterou vytvoří fázový generátor, a z výstupních hodnor registrů, přičemž tyto registry jsou určeny pro přijímání hodnoty po té, co prošla (2n+1) registry v řetězu, kde n je přirozené číslo, a vzájemným sečtením prvních vážených hodnot, a jsou uzpůsobeny pro vytváření druhé filtrové hodnoty druhým vážením druhých výstupních hodnot a vzájemným sečtením druhých vážených hodnot, a přičemž ve filtru je uspořádána spínací sestava pro přijímání dvou filtrových hodnot a pro střídavé vydávání filtrových hodnot jako reálných nebo imaginárních výstupních hodnot pokaždé, když se vytvořila filtrová hodnota. V tomto provedené se pro vytváření výstupních hodnot použije pouze filtrovou sestavu konstruovanou jako nerekurzivní filtr. Tato sestava má dva výstupy. Každý výstup střídavě vytváří imaginární a reálnou výstupní hodnotu.

Při prvním provedení kombinačního obvodu je zajištěno, že tento obvod obsahuje násobičky přiřazené ke vstupu prvního registru řetězu registrů a každému výstupu registrů, přičemž tyto násobičky jsou uzpůsobeny pro násobení hodnoty fázového generátoru a výstupních hodnot registru koeficienty a obsahuje první sčítačku pro vytváření první filtrové hodnoty vzájemným sčítáním prvních vážených hodnot a obsahuje druhou sčítačku pro vytváření druhé filtrové hodnoty vzájemným sčítáním druhých vážených hodnot. V tomto provedení se vážení s koeficienty provádí pomocí násobiček. Po vynásobení se filtrové hodnoty vytvoří vzájemným sečtením vynásobených hodnot.

Reálné a imaginární výstupní hodnoty jsou určeny k tomu, aby procházely číslicově-analogovým převodníkem a dolní propustí před tím, než jsou poskytovány, po vynásobení nosným signálem v analogové násobičce, jako modulované výstupní signály přes radiové přenosové spojení. Každá analogová dolní propust odstraňuje rušící odražené spektrální složky. Pro zajištění toho, že taková analogová dolní propust může být realizována jednoduchým způsobem,

jsou vytvářeny další filtrové hodnoty mezi časovými intervaly hodinových signálů registrů (opětovné vzorkování). To protahuje spektrum tak, že dolní propust může být konstruována takovým způsobem, že může mít plošší okraj na mezním kmitočtu. Toho může být dosaženo tím, že násobičky jsou uspořádány pro opakované násobení hodnot fázového generátoru a výstupních hodnot registru různými koeficienty pro vytváření opětovně vzorkovaných prvních a druhých filtrových hodnot během hodinového intervalu registrů.

Podle druhého provedení kombinačního obvodu tento obvod obsahuje první řídicí obvod, první paměť koeficientů a střadač, přičemž první řídicí obvod je uzpůsoben pro časově posloupné vydávání hodnoty fázového generátoru a výstupních hodnot registrů jako adresy pro první paměť koeficientů pro tuto paměť pro poskytování koeficientů do střadače, a přičemž střadač je uzpůsoben pro posloupné přijímání koeficientů a odpovídajících znaménkových bitů přicházejících z prvního řídicího obvodu pro vytváření prvních a druhých filtrových hodnot. Střadač je potom v časové posloupnosti zásoben koeficienty z první paměti koeficientů. Vypočítá se první filtrová hodnota a potom druhá filtrová hodnota.

V posledně jmenovaném provedení může být také zajištěno opětovné vzorkování. To může být dosaženo tak,že první řídicí obvod je uzpůsoben pro opakované a časově posloupné zavádění hodnoty fázového generátoru, výstupních hodnot registrů a adresy ukazatele do první paměti koeficientu během hodinového intervalu registrů, takže adresa ukazatele je použita pro udávání jak často byly hodnota fázového generátoru a výstupní hodnoty registrů použity jako adresy během časového intervalu, a přičemž střadač je uzpůsoben pro vytváření opětovně vzorkovaných prvních a druhých filtrových hodnot na bázi koeficientů.

Ve třetím provedení kombinačního obvodu tento obvod obsahuje druhý řídicí obvod a druhou a třetí paměť koeficientů, přičemž zapojení obsahuje druhý řídicí obvod pro poskytování hodnoty fázového generátoru a výstupních

hodnot registrů, použité pro vytváření první filtrové hodnoty jako adresy pro druhou paměť koeficientů, přičemž druhá paměť koeficientů je uzpůsobena pro poskytování první filtrové hodnoty, přičemž druhý řídicí obvod je uzpůsoben pro poskytování výstupních hodnot registrů použitých pro vytváření druhé filtrové hodnoty jako adresy pro třetí paměť koeficientů, a přičemž třetí paměť koeficientů je uzpůsobena pro poskytování druhé filtrové hodnoty. Do obou pamětí koeficientů jsou uloženy veškeré možné výsledky pro první a druhé filtrové hodnoty. Zavedením adresy do paměti koeficientů vyvolává druhý řídicí obvod výsledek na výstupu z paměti koeficientů.

V tomto provedení mohou být také vytvořeny opětovně vzorkované první a druhé filtrové hodnoty. To může být dosaženo tím, druhý řídicí obvod je uzpůsoben pro opakované a časově posloupné zavádění hodnoty fázového generátoru, výstupních hodnot registrů a adresy ukazatele do druhé paměti koeficientů během hodinového intervalu registrů a uzpůsoben pro zavádění výstupních hodnot registrů a adresy ukazatele do třetí paměti koeficientů, přičemž adresa ukazatele je použita pro označování jak často během intervalu hodinového signálu byly hodnota fázového generátoru a výstupní hodnoty registrů použity jako adresy, a přičemž druhá a třetí paměť koeficientů jsou použity pro poskytování opětovně vzorkovaných prvních a druhých filtrových hodnot.

Praktické pokusy ukízaly, že zapojení pro modulaci GMSK může být realizováno s dostatečnou přesností, když lineární filtrová sestava obsahuje řetěz čtyř registrů a osminásobné opětovné vzorkování. V řetězu čtyř registtrů může být vytvořeno celkem 32 bitových kombinací, které mohou být zaváděny do násobiček nebo příslušných pamětí koeficientů. Ve druhém provedení pro registry je třeba uložit maximálně 40 koeficientů v paměti koeficientů. Ve třetím provedení je třeba uložit 64 výstupních hodnot do druhé paměti koeficientů a 32 výstupních hodnot do třetí pameti

koeficientů. Počet uložených výstupních hodnot je podstatně nižší, než počet uložených výstupních hodnot ve výše uvedeném známém zapojení pro modulaci GMSK.

V jednom provedení fázového generátoru tento generátor obsahuje hradlo výlučného součtu pro přijímání vstupních hodnot a hodnot vstupního registru, přičemž vstupní registr je uzpůsoben pro přijímání vstupních hodnot, a přičemž zapojení obsahuje čítač pro přijímání výstupního signálu hradla výlučného součtu na svém směrovacím vstupu čítání a pro poskytování hodnot fázového generátoru na svém čítacím výstupu.

Přehled obrázků na výkresech

Vynález je blíže vysvětlen v následujícím popise na příkladech provedení s odvoláním na připojené výkresy, ve kterých znázorňuje obr.1 blokové schema zapojení pro přibližné realizování modulace GMSK, a obr.2 až 4 příklady provedení lineární filtrové sestavy použité v obr.1.

Provedení vynálezu

Zapojení znázorněné na obr.1 pro přibližné realizování modulace GMSK (GMSK=Gaussian Minimum Shift Keying = Gaussovo klíčování s minimálním psuvem) obsahuje fázový generátor 1 a lineární filtrovou sestavu 2. Fázový generátor 1 zahrnuješ hradlo 3 výlučného součtu, vstupní registr 4 a čítač 5. Hradlo 3 výlučného součtu a vstupní registr 4 dostávají binární vstupní hodnoty sestávající každá z jednoho bitu. Výstup vstupního registru 4 je připojen k dalšímu vstupu hradla 3 výlučného součtu. Výstup hradla 3 výlučného součtu je připojen ke směrovacímu vstupu čítání čítače 5. Čítač 5 je tvořen dvoubitovým obousměrným čítačem. Dvoubitové hodnoty vytvářené čítačem 5 na jeho výstupu jsou určeny k reprezentování reálných čísel 1 nebo -1 nebo imaginárních čísel j nebo -j. Jeden výstup čítače 5 poskytuje znaménkový bit a druhý výstup udává, zda je číslo reálné nebo imaginární. Jestliže dvě po sobě následující binární vstupní

hodnoty jsou totožné, číslo na výstupu fázového generátoru 1 se mění z j na-1 nebo z -1 na j nebo z -j na 1 nebo z -j na -1 nebo z -1 na j.

Fázový generátor 1 vede pouze znaménkový bit jako hodnotu fázového generátoru do lineární filtrové sestavy 2 následující v zapojení, protože druhý bit na výstupu čítače 5 neobsahuje žádnou informaci. Lineární filtrová sestava 2 je realizována prostřednictvím nerekurzivních filtrů, jejichž filtrové koeficienty mohou být určeny podle jedné z výše uvedených návrhových metod. Lineární filtrová sestava 2, vstupní registr 4 a čítač 5 přídavně dostávají hodinový signál T_1. Lineární filtrová sestava 2 dále dostává hodinový signál T_2, jehož frekvence přesahuje frekvenci hodinového signálu T_1 násobkem osmi.

Lineární filtrová sestava 2 má dva výstupy 6 a 7. Výstup 6 poskytuje řadu imaginárních výstupních hodnot a výstup 7 řadu reálných výstupních hodnot. V lineární filtrové sestavě 2 se provádí opětovné vzorkování s násobkem osmi, t.j. že na jednu fázovou hodnotu je osm imaginárních a osm reálných výstupních hodnot. Výstup 6 lineární filtrové sestavy 2 je připojen k číslicově-analogovému převodníku 8 a a výstup 7 ke druhému číslicově-analogovému převodníku 9. Oba číslicově-analogové převodníky 8 a 9 dostávají hodinový signál T_2. Pro zrušení příliš vysokých nežádoucích spektrálních složek jsou výstupy číslicově-analogových převodníků 8 a 9 připojeny k dolním propustem 10 a 11. Výstup dolní propusti 10 je připojen k násobičce 54, která násobní analogovový výstupní signál dolní propusti 10 sinusovým signálem. V násobičce 55 je výstupní signál dolní propusti 11 také násoben signálem, ale posunutým o 90° vzhledem k prvnímu sinusovému signálu. Oba výstupní signály násobiček 54 a 56 jsou spolu sčítány v první sčítačce 56 a tvoří modulovaný výstupní signál modulátoru.

První příkladné provedení pro lineární filtrovou sestavu 2 je znázorněno na obr.2. Fázové hodnoty vytvářené čítačem 5 jsou vedeny do řetězu čtyř registrů 12 až 15.

Každý z registrů 12 až 15 zpožďuje signál na ně vedený o jednu časovou periodu hodinového signálu T_1. Registry 12 až 15 tedy dostávají hodinový signál T_1.

Řada hodnot fázového generátoru a řada hodnot registrů 12 až 15 je vedena do kombinačního obvodu 16. Kombinační obvod 16 obsahuje pět násobiček 17 až 21, paměti 11 až 26 dílčích koeficientů přiřazené k násobičkám 17 až 21, první sčítačku 27 a druhou sčítačku 28. Násobička 17, které dodává paměť 22 dílčích koeficientů své koeficienty, dostává řadu hodnot z fázového generátoru. Koeficienty pamětí 23 až 26 dílčích koeficientů jsou vedeny do násobiček 18 až 21. Řada výstupních hodnot registru 12 je vedena do násobičky 18, řada výstupních hodnot registru 13 do násobičky 19, řada výstupních hodnot registru 14 do násobičky 20 a řada výstupních hodnot registru 15 do násobičky 21. Hodnota každého fázového generátoru a výstupní hodnota registrů 12 až 15 je násobena osmi koeficienty v časové posloupnosti. V důsledku toho se získá faktor opětovného vzorkování 8. Pro řízení pořadí, ve kterém jsou koeficienty vedeny do každé násobičky 17 až 21 obsahuje každá paměť dílčích koeficientů 22 až 26 dále řídicí sekci. V pamětech 22 až 26 dílčích koeficientů jsou uloženy následující složky:

h1 = 0,00000174392735
h2 = h40 = 0,00000984207507
h3 = h39...=...0,00004735484536
h4 =...h38...=...0,00019512354117
h5 = h37 = 0,00069421355724
h6 = h36 = 0,00215498093580
h7 = h35...=...0,00588390228783
h8 = h34...=...0,01424572656741
h9 = h33...=...0,03082029075074
h10 = h32...=...0,06005558046161
h11 = h31...=...0,10630369900764
h12 = h30...=...0,17250149731516
h13 = h29...=...0,25899226901518
h14 = h28...=...0,36286856193896

h15 = h27...=...0,47796533588624
h16 = h26...=...0,59553177966627
h17 = h25...=...0,70576086716994
h18 = h24...=...0,79946004620151
h19 = h23...=...0,86987645832661
h20 = h22...=...0,91314516745915
h21 = 0,92768719469259

Koeficienty h1 až h8 jsou uloženy do paměti 22 dílčích koeficientů, koeficienty h9 až h16 do paměti 23 dílčích koeficientů, koeficienty h17 až h24 do paměti 24 dílčích koeficientů, koeficienty h25 až h32 do paměti 25 dílčích koeficientů a koeficienty h33 až h40 do paměti 26 dílčích koeficientů.

První sčítačka 27 sčítá dohromady hodnoty fázového generátoru vážené s koeficienty paměti 16 dílčích koeficientů, výstupní hodnoty registru 13 vážené s koeficienty paměti 24 dílčích koeficientů a výstupní hodnoty registru 15 vážené s koeficienty paměti 26 dílčích koeficientů. Výstupní hodnoty registru 12 vážené koeficienty paměti 23 dílčích koeficientů a výstupní hodnoty registru 14 vážené s koeficienty paměti 25 dílčích koeficientů jsou spolu sčítány ve druhé sčítačce 28. Hodnota prvního filtru vytvořená první sčítačkou 27 a hodnota druhého filtru tvořená druhou sčítačkou 28 jsou vedeny do spínacího zapojení 29 obsahujícího první spínač 30 a druhý spínač 33. První spínač 30 spojuje výstup první sčítačky 27 nebo výstup druhé sčítačky 28 k jeho výstupu 32. Druhý spínač 33 také spojuje výstup první sčítačky 27 nebo výstup druhé sčítačky 28 s jeho výstupem 31. Oba spínače jsou uspořádány proti sobě. Když je výstup 32 prvního spínače 30 připojen k výstupu první sčítačky 27, je výstup 31 druhého spínače 33 připojen k výstupu druhé sčítačky 28 a naopak.

Je třeba poznamenat, že hodinový signál T_1 je veden do násobiček 17 až 21, pamětí 22 až 26 dílčích koeficientů, první sčítačky 27, druhé sčítačky 28 a spínačů 30 a 33.

Další příkladné provedení lineární filtrové sestavy 2 je znázorněno na obr.3. Toto provedení také obsahuje řetěz registrů 12 až 15 pro přijímání každý hodinového signálu T_1. Řada hodnot fázového generátoru a řada výstupních hodnot registrů 12 až 15 je vedena do prvního řídicího obvodu 34. První řídicí obvod 34 vede řadu adres do první paměti 35 koeficientů. Na základě adres vede první paměť 35 koeficientů koeficienty do střadače 36, který obsahuje sčítačku 37 a operační registr 38. Dále vede první řídicí obvod 34 znaménko do sčítačky 37 po vedení 39. Výstup sčítačky 37 je připojen k registru 38 střadače, jehož výstup je dále připojen ke vstupu 37 a ke spínací sestavě 40.

Všech čtyřicet koeficientů h1 až h40, kterými je hodnota fázového generátoru a výstupní hodnota registrů 12 až 15 násobena, je ukládáno do první paměti 35 koeficientů. První filtrová hodnota se vytváří následovně. Jakmile byly nové hodnoty zaznamenány do registrů 12 až 15, první ukazatel v prvním řídicím obvodě 34 je nastaven na počáteční hodnotu. Tento ukazatel zavádí adresu ukazatele spolu s hlavní adresou do první paměti 35 koeficientů. Hlavní adresa především ukazuje hodnotu fázového generátoru. První koeficient vytvořený první pamětí 35 koeficientů je koeficient h1. Koeficient h1 je uložen do registru 38 střadače spolu se znaménkem hodnoty fázového generátoru. Následně se mění pouze hlavní adresa, která udává výstupní hodnotu registru 13. První paměť 35 koeficientů potom zavádí koeficient h17 a znaménko výstupní hodnoty registru 13 do sčítačky 37, v níž se kombinuje obsah registru 38 střadače a přiváděný koeficient a znaménko. Výsledek se ukládá do registru 38 střadače. Příští hlavní adresa udává výstupní hodnotu registru 15. První paměť 35 koeficientů proto zavádí koeficient h33 do střadače, a vytváří pak první filtrovou hodnotu po dokončení sčítání, a tato filtrová hodnota se vede do spínací sestavy 40.

Pro vytvoření druhé filtrové hodnoty se změní první hlavní adresa. Hlavní adresa udává výstupní hodnotu registru

12. První paměť 35 koeficientu vytváří koeficient h9, který se ukládá do registru 38 střadače. Před tím signál opětovného nastavení, vedený po nastavovacím vedení 53 prvního řídicího obvodu 34, znovu nastavil registr 38 střadače na jeho počáteční hodnotu. Potom se vytvoří hlavní adresa, udávající výstupní hodnotu registru 14. První paměť 35 koeficientů následně vytvoří koeficient h25, se kterým se kombinuje obsah registru 38 střadače. Také když se vytváří druhá filtrová hodnota, sčítačka 37 je pokaždé zásobena znaménky výstupních hodnot registrů 12 a 14. Jakmile byly vytvořeny první a druhé filtrové hodnoty, je adresa ukazatele zvýšena o jednotku a následně mohou být pro vytvoření druhé filtrové hodnoty vedeny do střadače 36 koeficienty h2, h18 a h34. To se vykonává osmkrát se stejnou hodnotou fázového generátoru a stejnými výstupními hodnotami registrů 12 až 15.

Do prvního řídicího obvodu 34 a registru 38 střadače se dále zavádí další hodinový signál T_3, jehož frekvence je čtyřicetkrát větší, než je frekvence hodinového signálu T_1. První řídicí obvod 34, první paměť 35 koeficientů a střadač 36 jsou složky kombinačního obvodu 51.

Spínací sestava 40 obsahuje přepínací spínač řízený hodinovým signálem T_1. Reálné a imaginární výstupní hodnoty mohou být získávány ze dvou výstupů spínací sestavy 40.

Třetí příkladné provedení lineární filtrové sestavy 2 je znázorněno na obr.4. Hodnota fázového generátoru a výstupní hodnoty registrů 12 až 15, přijímajících hodinový signál T_1, jsou vedeny do druhého řídicího obvodu 41, který přijímá dva hodinové signály T_1 a T_2 a prvkem kombinačního obvodu 52, jako je druhá paměť 43 koeficientů, jejíž výstup poskytuje první filtrovou hodnotu. Druhá filtrová hodnota je poskytována výstupem 45 třetí paměti 46 koeficientů, jejíž vstup je připojen ke druhému výstupu 47 druhého řídicího obvodu 41. Adresy poskytované výstupy 42 a 47 druhého řídicího obvodu 41 sestávají z hlavní adresy a adresy ukazatele. Hlavní adresa, poskytovaná na výstupu 42, sestává z

hodnoty fázového generátoru a výstupních hodnot registrů 13 a 15. Hlavní adresa poskytovaná na výstupu 47 sestává z výstupních hodnot registrů 12 a 14. Adresa ukazatele sestává z čísla mezi 1 a 8 a udává, jak často byla hlavní adresa vedena do druhé nebo třetí paměti 43 nebo 46 koeficientů. Ve druhé paměti 43 koeficientů jsou uloženy všechny hodnoty, které může zaujmout první filtr. Do třetí paměti 47 koeficientů jsou uloženy všechny hodnoty, které může zaujmout druhý filtr.

Spínací sestava 48 obsahující první přepínací spínač 49 a druhý přepínací spínač 50 je připojena k výstupu 44 druhé paměti 43 koeficientů a k výstupu 45 třetí paměti 46 koeficientů. Výstup 44 je připojen ke každému prvnímu vstupu přepínacích spínačů 49 a 50 a výstup 45 ke každému druhému vstupu přepínacích spínačů 49 a 50. Reaálná výstupní hodnota je k dispozici na výstupu přepínacího spínače 49 a imaginární výstupní hodnota na výstupu přepínacího spínače 50. Když přepínací spínač vytváří spojení mezi jeho výstupem a výstupem 44 druhé paměti 43 koeficientů, výstup přepínacího spínače 50 je připojen k výstupu 45 třetí paměti 46 koeficientů. Oba přepínací spínače 49 a 50 současně mění stav. Hodinový signál T_2 je potom dále veden na dva přepínací spínače 49 a 50.

ÚŘAD PRO VYNÁLEZY A OBJEVY
PŘÍL.
DOŠLO 14. XI 91
č.j. 052786

PATENTOVÉ NÁROKY

1. Digitální zapojení pro přibližné realizování modulace GMSK (Gaussova klíčování s minimálním posuvem), obsahující lineární filtrovou sestavu pro vytváření řady imaginárních a řady reálných výstupních hodnot na bázi řady binárních vstupních hodnot, vyznačené tím, že obsahuje fázový generátor (1) pro vytváření reálných čísel 1 nebo -1 nebo imaginárních čísel j nebo -j jako binárních kódovaných hodnot fázového generátoru na základě dvou po sobě následujících binárních vstupních hodnot, přičemž fázový generátor je uzpůsoben pro měnění čísel v kladných seriích od 1 do j nebo od j do -1 nebo od -1 do -j nebo od -j do 1, když si jsou dvě po sobě následující vstupní hodnoty rovné, a pro měnění čísel v opačných záporných seriích, když si dvě po sobě následující vstupní hodnoty nejsou rovné, a přičemž lineární filtrová sestava (2) je uzpůsobena pro přijímání hodnot fázového generátoru a pro vytváření reálných a imaginárních výstupních hodnot.

2. Digitální zapojení podle nároku 1 vyznačené tím, že fázový generátor (1) je uzpůsoben pouze pro poskytování znaménkového bitu jako hodnoty fázového generátoru pro lineární filtrovou sestavu (2).

3. Digitální zapojení podle nároku 2 vyznačené tím, že lineární filtrová sestava (2), konstruovaná jako nerekurzivní filtr, obsahuje řetěz registrů (12 až 15) uspořádaných tak, aby jimi procházely hodnoty fázového generátoru vytvořené fázovým generátorem (1), přičemž ve filtru je upraven kombinační obvod (16,51,52) pro vytváření filtrových hodnot z hodnoty fázového generátoru, kterou vytvoří fázový generátor, a z výstupních hodnot registrů, přičemž tyto registry jsou určeny pro přijímání hodnoty po té, co prošla (2n+1) registry v řetězu, kde n je přirozené číslo, a vzájemným sečtením prvních vážených hodnot, a jsou uzpůsobeny pro vytváření druhé filtrové hodnoty druhým vážením druhých výstupních hodnot a vzájemným sečtením

druhých vážených hodnot, a přičemž ve filtru je uspořádána spínací sestava (29,40,48) pro přijímání dvou filtrových hodnot a pro střídavé vydávání filtrových hodnot jako reálných nebo imaginárních výstupních hodnot pokaždé, když se vytvořila filtrová hodnota.

4. Digitální zapojení podle nároku 3 vyznačené tím, že kombinační obvod (16) obsahuje násobičky (17 až 21) přiřazené ke vstupu prvního registru (12) řetězu registrů a každému výstupu registrů (12 až 15), přičemž tyto násobičky jsou uzpůsobeny pro násobení hodnoty fázového generátoru a výstupních hodnot registru koeficienty a obsahuje první sčítačku (27) pro vytváření první filtrové hodnoty vzájemným sčítáním prvních vážených hodnot a obsahuje druhou sčítačku (28) pro vytváření druhé filtrové hodnoty vzájemným sčítáním druhých vážených hodnot.

5. Digitální zapojení podle nároku 4 vyznačené tím, že násobičky jsou uzpůsobeny pro opakované násobení hodnoty fázového generátoru a výstupních hodnot registrů různými koeficienty pro vytvoření opětovně vzorkovaných prvních a druhých filtrových hodnot během hodinového intervalu registrů (12 až 15).

6. Digitální zapojení podle nároku 3 vyznačené tím, že kombinační obvod (51) obsahuje první řídicí obvod (34), první paměť (35) koeficientů a střadač (36), přičemž první řídicí obvod je uzpůsoben pro časově posloupné vydávání hodnoty fázového generátoru a výstupních hodnot registrů (12 až 15) jako adresy pro první paměť koeficientů pro tuto paměť pro poskytování koeficientů do střadače, a přičemž střadač je uzpůsoben pro posloupné přijímání koeficientů a odpovídajících znaménkových bitů přicházejících z prvního řídicího obvodu pro vytváření prvních a druhých filtrových hodnot.

7. Digitální zapojení podle nároku 6 vyznačené tím, že první řídicí obvod (43) je uzpůsoben pro opakované a časově posloupné zavádění hodnoty fázového generátoru, výstupních hodnot registrů a adresy ukazatele do první paměti (35)

koeficientu během hodinovvého intervalu registrů (12 až 15), takže adresa uzatele je použita pro udávání jak často byly hodnota fázového generátoru a výstupní hodnoty registrů použity jako adresy během časového intervalu, a přičemž střadač (36) je uzpůsoben pro vytváření opětovně vzorkovaných prvních a druhých filtrových hodnot na bázi koeficientů.

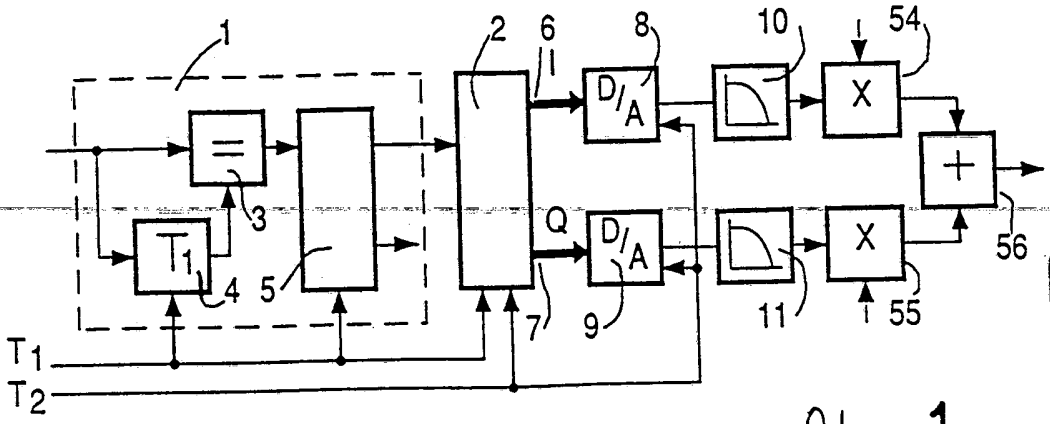
8. Digitální zapojení podle nároku 3 vyznačené tím, že kombinační obvod (52) obsahuje druhý řídicí obvod (41) a druhou a třetí paměť (43, 46) koeficientů, přičemž zapojení obsahuje druhý řídicí obvod pro poskytování hodnoty fázového generátoru a výstupních hodnot registrů (13,15), použité pro vytváření první filtrové hodnoty jako adresy pro druhou paměť koeficientů, přičemž druhá paměť koeficientů je uzpůsobena pro poskytování první filtrové hodnoty, přičemž druhý řídicí obvod je uzpůsoben pro poskytování výstupních hodnot registrů (12,14) použitých pro vytváření druhé filtrové hodnoty jako adresy pro třetí paměť koeficientů, a přičemž třetí paměť koeficientů je uzpůsobena pro poskytování druhé filtrové hodnoty.

9. Digitální zapojení podle nároku 8 vyznačené tím, že druhý řídicí obvod (41) je uzpůsoben pro opakované a časově posloupné zavádění hodnoty fázového generátoru, výstupních hodnot registrů a adresy ukazatele do druhé paměti (43) koeficientů během hodinového intervalu registrů (12 až 15) a uzpůsoben pro zavádění výstupních hodnot registrů a adresy ukazatele do třetí paměti (46) koeficientů, přičemž adresa ukazatele je použita pro označování jak často během intervalu hodinového signálu byly hodnota fázového generátoru a výstupní hodnoty registrů použity jako adresy, a přičemž druhá a třetí paměť koeficientů jsou použity pro poskytování opětovně vzorkovaných prvních a druhých filtrových hodnot.

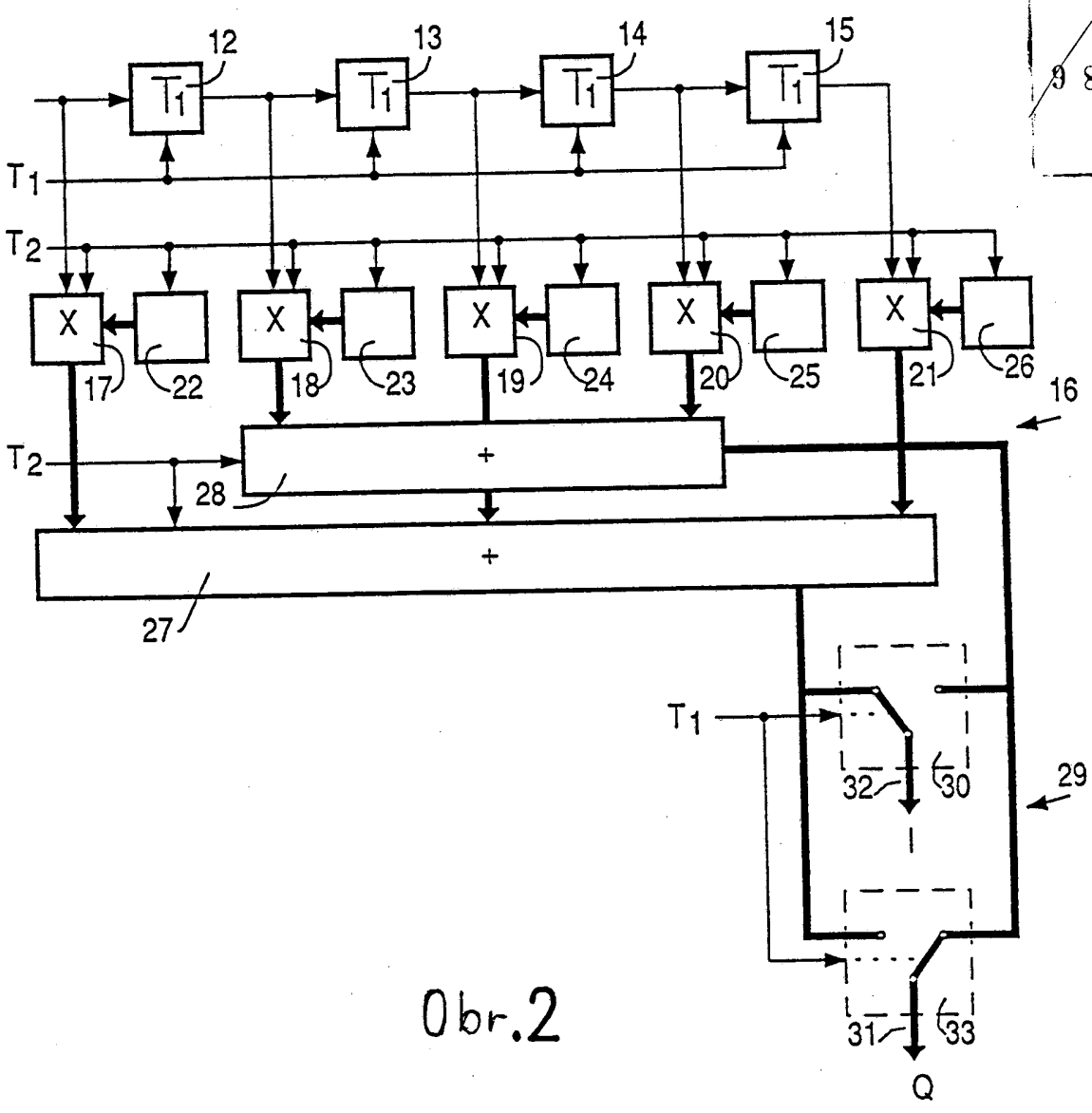
10. Digitální zapojení podle kteréhokoli z nároků 3 až 9 vyznačené tím, že lineární filtrová sestava (2) obsahuje řetěz čtyř registrů (12 až 15).

11. Digitální zapojení podle kteréhokoli z nároků 1 až 10 vyznačené tím, že fázový generátor (1) obsahuje hradlo (3) výlučného součtu pro přijímání vstupních hodnot a hodnot vstupního registru (4), přičemž vstupní registr je uzpůsoben pro přijímání vstupních hodnot, a přičemž zapojení obsahuje čítač (5) pro přijímání výstupního signálu hradla výlučného součtu na svém směrovacím vstupu čítání a pro poskytování hodnot fázového generátoru na svém čítacím výstupu.

3449-91

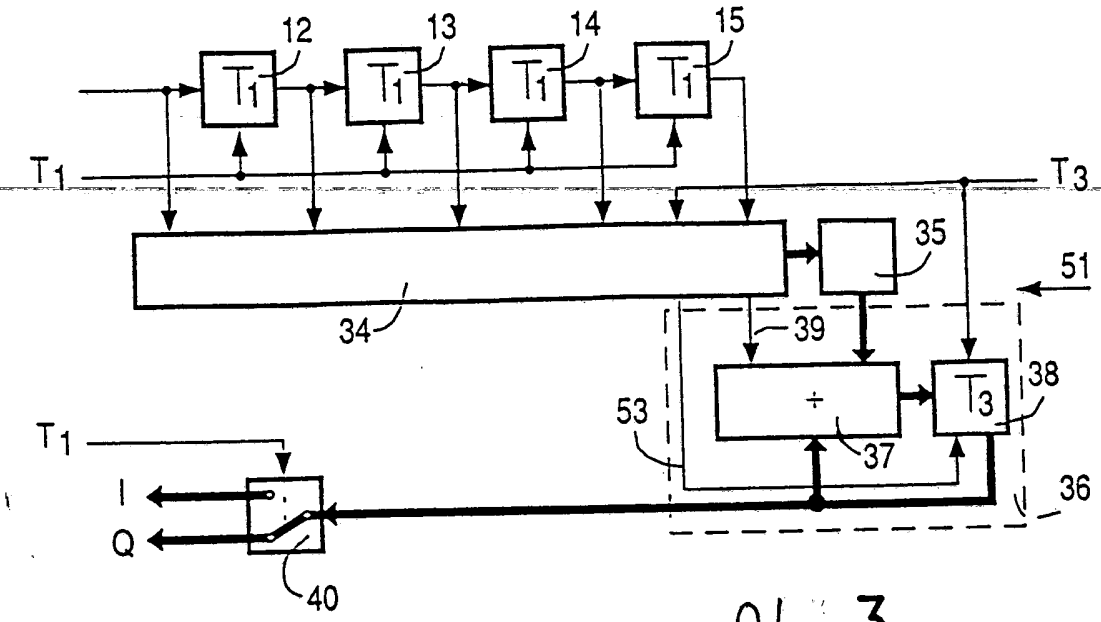


Obr.1

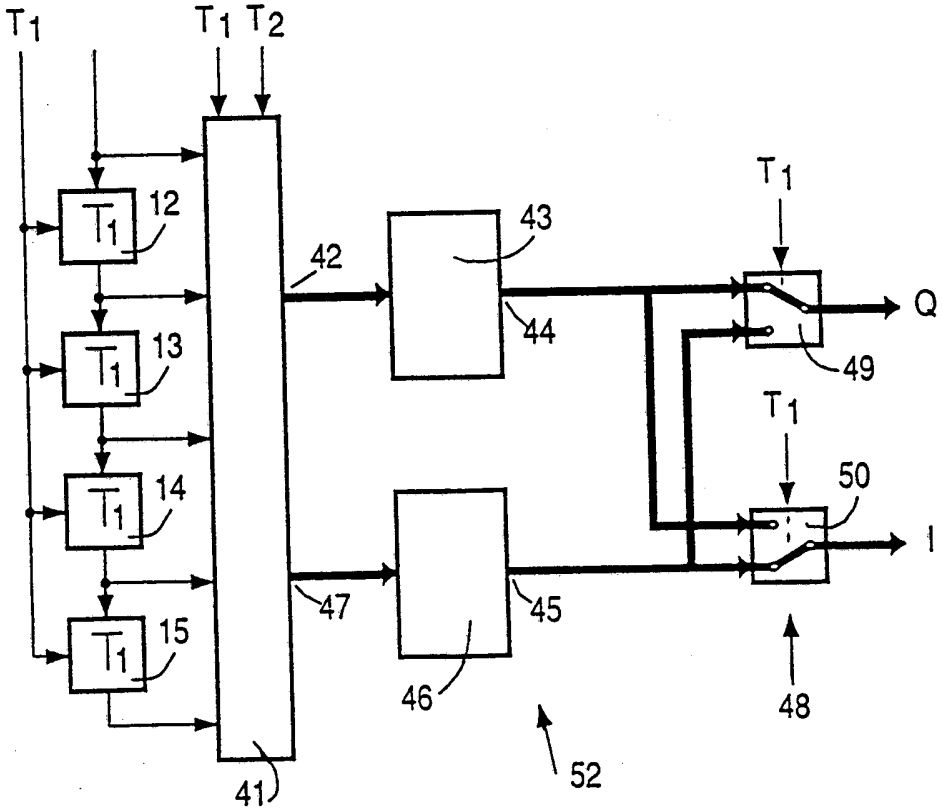


Obr.2

3449-91



Obr.3



Obr.4