

93 年 2 月 9 日更正

B7

五、發明說明 (5)

又本發明之數位調變信號受信機，係將前記低通濾波器之時間常數改為可變更之構成，當前記數位調變信號之傳送率低於指定傳送率時可將前記低通濾波器之時間常數減少為小於指定之時間常數，當前記數位調變信號之傳送率高於前記指定傳送率時可將前記低通濾波器之時間常數增加為大於指定之時間常數。

又本發明之數位調變信號受信機，係具備輸出基準振盪信號之基準振盪器，及分頻前記基準振盪信號頻率之可變分頻器，由前記可變分頻器輸出前記基準頻率信號，依前記傳送率之高低可改變前記可變分頻器之分頻比值。

又本發明之數位調變信號受信機，係於前記低通濾波器，具備電阻手段與將前記電阻手段之一端加以接地之電容手段，利用改變前記電容手段之電容值以達成時間常數之改變。

又本發明之數位調變信號受信機，係由複數電容元件構成前記電容手段，將前記電容元件之一以開關手段加以接地，做為前記開關手段之開關。

又本發明之數位調變受信機，為標定前記數位調變信號之通道 (channel) 具備將通道資料輸入前記 PLL 電路之選台手段，將前記開關手段改由電晶體所構成，將判別前記通道之傳送率與指定傳送率差值之判別資料連同前記通道資料由前記選台手段輸出，前記 PLL 具備依據前記判別資料輸出二值信號之通道解碼器，由前記二值信號將前記電晶體開啓或關閉以及改變可變分頻器之分頻比值之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

Q P S K 解調器 9 解調為基頻帶信號。

局部振盪器 4 之振盪頻率係由 P L L 電路 1 0 所控制。P L L 電路 1 0 內部具備可變分頻器 1 0 a、相位比較器 1 0 b、通道解碼器 1 0 c 等。局部振盪信號 L o 係由可變分頻器 1 0 a 分頻後輸入相位比較器 1 0 b。可變分頻器 1 0 a 之分頻比係依選台手段之 C P U 1 1 所輸出通道資料 (channel data) D 而設定。基準振盪器 1 2 所輸出之基準振盪信號 (頻率 4 M H z) 係由可變分頻器 1 3 加以分頻後，以基準頻率信號 R e 輸入相位比較器 1 0 b。

至於通道資料 D 已預先附加判別資料 B，供其區別收信通道之數位調變信號是否低於或高於指定之位元率。此判別資料 B 是為切換低通濾波器 1 4 之時間常數而輸入通道解碼器 1 0 c。

基準頻率信號 R e 與分頻之局部振盪信號經由相位比較器 1 0 b 加以相位比較，依據其頻率差由相位比較器 1 0 b 輸出誤差電壓。誤差電壓係由可以改變時間常數之低通濾波器 1 4 捨進修整後，以控制電壓供給局部振盪器 4。因此局部振盪頻率被控制而保持在由通道資料 D 所定之頻率。又基頻帶信號含有數位調變信號之頻率資料，由頻率檢測電路 1 5 將其檢出而輸入 C P U 1 1，重疊於通道資料 D，如數位調變信號之頻率有偏差時可對應於數位調變信號之頻率偏差自動修正局部振盪頻率，維持輸入之數位調變信號頻率與局部振盪頻率之一致性。

另外 P L L 電路 1 0 內之通道解碼器 1 0 c 依判別資

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

料 B 輸出高階或低階之二值，以改變可變分頻器 1 3 之分頻比與低通濾波器 1 4 之時間常數。換言之，當判別資料 B 指示低位元率時，通道解碼器 1 0 c 則輸出低階，將可變分頻器 1 3 之分頻比設定為 4，同時減小低通濾波器 1 4 之時間常數。如此可變分頻器 1 3 所輸出之基準頻率信號 R e 之頻率增大為 1 M H z，使相位雜訊減小而解調信號之位元誤差值降低。又已將低通濾波器 1 4 之時間常數對應於基準頻率信號 R e 減小，所以可加速 P L L 之迴路速度。

當判別資料 B 指示高位元率時，通道解碼器 1 0 c 則輸出高階，將可變分頻器 1 3 之分頻比設定為 6 4，同時增大低通濾波器 1 4 之時間常數。如此可變分頻器 1 3 所輸出之基準頻率信號之頻率為 6 2 . 5 M H z，因此局部振盪器 4 之階段頻率減少為 6 2 . 5 K H z。由於 P L L 電路速度較慢 Q P S K 解調器之同步不致於脫離，而可修正局部振盪器 4 之振盪頻率，所以高位元率之 I 信號、Q 信號之頻譜不致於偏離低通濾波器 6、7 之帶寬範圍，位元誤差不致於惡化。

此外，如可變分頻器 1 3 所改變之基準頻率信號頻率比值不大時，不必切換低通濾波器 1 4 之時間常數，高位元、低位元可使用相同之時間常數。

圖 2 為低通濾波器 1 4 之具體構成。低通濾波器 1 4 具有串聯於相位比較器 1 0 b 與局部振盪器 4 之間之電阻手段 1 4 a 及將其電阻手段 1 4 a 之一端接地之電容手段

93年2月9日更正

A7
B7

五、發明說明(9)

1 4 b。電容手段 1 4 b 具有兩個電容元件 1 4 b 1、1 4 b 2，其中，之一電容量元件 1 4 b 2 係聯接到開關手段之電晶體 1 4 c 之集極，電晶體 1 4 c 之射極係聯接在接地極。

由通道解碼器 1 0 c 輸出信號以控制電晶體 1 4 c 之開、關操作，當通道解碼器 1 0 c 之輸出為高階時，電晶體 1 4 c 之集極、射極間將相接通而使電容量元件 1 4 b 2 接地，所以低通濾波器 1 3 之時間常數增大。當通道解碼器 1 0 c 之輸出為低階時，電晶體 1 4 c 集極、射極間將斷接而電容量元件 1 4 b 2 不接地，所以低通濾波器 1 4 之時間常數減小。

【發明之效果】

如上所述，本發明之數位調變信號受信機，具備輸入調變信號之 I Q 解調器，及將頻率與數位調變信號之輸送頻率相近之振盪信號輸入 I Q 解調器之局部振盪器，及依據基準頻率信號與局部振盪信號而輸出誤差信號之 P P L 電路，及將誤差信號加以捨進修整而供應控制電壓至局部振盪器之低通濾波器，構成可將基準頻率信號之頻率加以變更，當前記數位調變信號之傳送率低於其指定傳送率時可將基準頻率信號之頻率提高至指定頻率以上，當高於其指定傳送率時可將基準頻率信號之頻率降低至指定頻率以下，對於接收高位元率之數位調變信號時，即使已修正局部振盪器之振盪頻率，其高位元率之 I 信號、Q 信號之頻

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (10)

譜亦不致於偏離低通濾波器之帶寬範圍，所以位元誤差不致於惡化。

又本發明之數位調變信號受信機之構成爲，可變更低通濾波器之時間常數，當數位調變信號之傳送率低於其指定傳送率時，可將低通濾波器之時間常數減少至指定之時間常數以下，當高於其指定傳送率時可將前記低通濾波器之時間常數增加至指定時間常數以上，所以可對應於 P L L 之迴路速度輸出安定之控制電壓。

又本發明之數位調變信號受信機，係具備輸出基準振盪信號之基準振盪器，及分頻基準振盪信號頻率之可變分頻器，由可變分頻器輸出基準頻率信號，可依傳送率之高低改變可變分頻器之分頻比，所以容易變更基準頻率信號之頻率。

又本發明之數位調變信號受信機，係於低通濾波器，具備電阻手段與電容手段，利用改變電容手段之電容值以達成時間常數之變更，所以容易變更時間常數。

又本發明之數位調變信號受信機，係由複數電容元件構成電容手段，以開關手段將電容元件之一加以接地，做爲開關手段之開關，所以容易變更時間常數。

又本發明之數位調變受信機，爲標定數位調變信號之通道具有將通道資料輸入 P L L 電路之選台手段，將開關手段改由電晶體所構成，將判別通道之傳送率與指定傳送率差值之判別資料連同通道資料一并由前記選台手段輸出，P L L 具有依據判別資料輸出二值信號之通道解碼器，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

可由二值信號將電晶體開啓或關閉以及改變可變分頻器之分頻比值，所以可由選台操作自動換基準頻率信號之頻率及低通濾波器之時間常數。

【圖面之簡單說明】

【圖一】本發明之數位調變信號受信機之構成方塊圖。

【圖二】本發明之數位調變信號受信機的低通濾波器電路圖。

【圖三】以往之數位調變信號受信機之構成方塊圖。

【圖號說明】

- 1：帶通濾波器 (band pass filter)
- 2：放大器
- 3：I Q解調器 (demodulator)
- 3 a：第一混合器 (mixer)
- 3 b：第二混合器
- 4：局部振盪器
- 5：移相器 (phase shifter, PHS)
- 6、7：低通濾波器 (low-pass filter)
- 8：加法器 (adder)
- 9：Q P S K解調器
- 10：鎖相迴路 (phase locked loop, PLL) 電路
- 10 a：可變分頻器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (¹²)

- 1 0 b : 相位比較器
- 1 0 c : 通道解碼器
- 1 1 : 中央處理單元 (C P U)
- 1 2 : 基準振盪器
- 1 3 : 可變分頻器
- 1 4 : 低通濾波器
- 1 4 a : 電阻手段
- 1 4 b : 電容手段
- 1 4 b 1 、 1 4 b 2 : 電容元件
- 1 4 c : 電晶體 (開關用)
- 1 5 : 頻率檢測電路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

92年7月23日更正

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第 89115952 號專利申請案

中文申請專利範圍修正本

民國92年7月23日修正

1. 一種數位調變信號受信機，其特徵為具備：

附有兩個輸入數位調變信號用混合器之 I Q 解調器，
及

將頻率與前記數位調變信號之輸送頻率相近之局部振盪信號輸入前記混合器之電壓控制型局部振盪器，及

依據基準頻率信號與前記局部振盪信號而輸出誤差信號之 P P L 電路，及

將前記誤差信號加以捨進修整而供應控制電壓至前記局部振盪器之低通濾波器，構成可將前記基準頻率信號之頻率加以變更，當前記數位調變信號之傳送率低於其指定傳送率時可將前記基準頻率信號之頻率提高至指定頻率以上，當前記數位調變信號之傳送率高於其指定傳送率時可將前記基準頻率信號之頻率減少至指定頻率以下之數位調變信號受信機。

2. 如申請專利範圍第 1 項之數位調變信號受信機，其中將前記低通濾波器之時間常數構成可更改，當前記數位調變信號之傳送率低於其指定傳送率時可將前記低通濾波器之時間常數降低為小於指定之時間常數，當前記數位調變信號之傳送率高於前記指定傳送率時可將前記低通濾波器之時間常數增加為大於指定之時間常數。

92年7月3日更正

六、申請專利範圍

3 . 如申請專利範圍第1項所記載之數位調變信號受信機，其中具備輸出基準振盪信號之基準振盪器，及分頻前記基準振盪信號之頻率之可變分頻器，由前記可變分頻器輸出前記基準頻率信號，依前記傳送率之高低可改變前記可變分頻器之分頻比值。

4 . 如申請專利範圍第2項所記載之數位調變信號受信機，其中具備輸出基準振盪信號之基準振盪器，及分頻前記基準振盪信號頻率之可變分頻器，由前記可變分頻器輸出前記基準頻率信號，依前記傳送率之高低可改變前記可變分頻器之分頻比值。

5 . 如申請專利範圍第2項所記載之數位調變信號受信機，其中前記低通濾波器，具備電阻手段與將前記電阻手段之一端加以接地之電容手段，利用變更前記電容手段之電容值以改變前記時間常數。

6 . 如申請專利範圍第5項所記載之數位調變信號受信機，其中由複數電容元件構成前記電容手段，將前記電容元件之一以開關手段加以接地，做為前記開關手段之開啓與關閉。

7 . 如申請專利範圍第6項所記載之數位調變信號受信機，其中為標定前記數位調變信號之通道 (channel) 具備將通道資料輸入前記PLL電路之選台手段，將前記開關手段改由電晶體所構成，將判別前記通道之傳送率是否高或低於指定傳送率之判別資料連同前記通道資料由前記選台手段輸出，前記PLL具備依據前記判別資料而輸出

(請先閱讀背面之注意事項再填寫本頁)

訂

92年7月23日更正

六、申請專利範圍

二值信號之通道解碼器，利用前記二值信號將前記電晶體開啓或關閉以及改變前記可變分頻器之分頻比值。

(請先閱讀背面之注意事項再填寫本頁)

訂