



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I485681 B

(45)公告日：中華民國 104 (2015) 年 05 月 21 日

(21)申請案號：099144222

(22)申請日：中華民國 95 (2006) 年 08 月 02 日

(51)Int. Cl. : G09G3/30 (2006.01)

(30)優先權：2005/08/12 日本 2005-234007

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY  
LABORATORY CO., LTD. (JP)

日本

(72)發明人：木村肇 KIMURA, HAJIME (JP)

(74)代理人：林志剛

(56)參考文獻：

|    |                |    |                |
|----|----------------|----|----------------|
| TW | 200721097A     | US | 2004/0222089A1 |
| US | 2004/0222950A1 | US | 2005/0122349A1 |

審查人員：許哲睿

申請專利範圍項數：9 項 圖式數：101 共 286 頁

(54)名稱

顯示裝置

DISPLAY DEVICE

(57)摘要

本發明提供一種半導體裝置，可以防止電流在訊號寫入操作時流入顯示元件，而不增加功耗，和不改變給每列負載提供電流的電源的電位。當預定電流提供給電晶體以設定電晶體的閘極-源極電壓時，調整電晶體的閘極端子電位，從而防止電流流入連接到電晶體源極端子的負載。因此，使連接到電晶體閘極端子的接線的電位不同於連接到電晶體汲極端子的接線的電位。在那時，移位電晶體的操作，從而使得可以流動大量電流，並且幾乎不引起寄生到接線等等的交叉電容或接線電阻的影響，且快速進行設定操作。

The present invention provides a semiconductor device which can prevent a current from flowing into a display element at a signal writing operation, without increasing power consumption and without changing a potential of a power supply for supplying a current to a load in each row. When a predetermined current is supplied to a transistor to set a gate-source voltage of the transistor, a potential of a gate terminal of the transistor is adjusted so as to prevent a current from flowing into a load which is connected to a source terminal of the transistor. Thus, a potential of a wire connected to the gate terminal of the transistor is made different from that of a wire connected to a drain terminal of the transistor. At that time, an operation of a transistor is shifted so as to allow a large amount of current to flow, and influences by intersection capacitance parasitic to a wire or the like or wire resistance are hardly caused, and a set operation is conducted quickly.

762496-1

分割案

# 發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99144222

※申請日期：95.8.2      ※IPC分類：G096 3/30 (2009.01)

原申請案號：095128356

一、發明名稱：(中文／英文)

顯示裝置

## 二、中文發明摘要：

本發明提供一種半導體裝置，可以防止電流在訊號寫入操作時流入顯示元件，而不增加功耗，和不改變給每列負載提供電流的電源的電位。當預定電流提供給電晶體以設定電晶體的閘極-源極電壓時，調整電晶體的閘極端子電位，從而防止電流流入連接到電晶體源極端子的負載。因此，使連接到電晶體閘極端子的接線的電位不同於連接到電晶體汲極端子的接線的電位。在那時，移位電晶體的操作，從而使得可以流動大量電流，並且幾乎不引起寄生到接線等等的交叉電容或接線電阻的影響，且快速進行設定操作。

### 三、英文發明摘要：

The present invention provides a semiconductor device which can prevent a current from flowing into a display element at a signal writing operation, without increasing power consumption and without changing a potential of a power supply for supplying a current to a load in each row. When a predetermined current is supplied to a transistor to set a gate-source voltage of the transistor, a potential of a gate terminal of the transistor is adjusted so as to prevent a current from flowing into a load which is connected to a source terminal of the transistor. Thus, a potential of a wire connected to the gate terminal of the transistor is made different from that of a wire connected to a drain terminal of the transistor. At that time, an operation of a transistor is shifted so as to allow a large amount of current to flow, and influences by intersection capacitance parasitic to a wire or the like or wire resistance are hardly caused, and a set operation is conducted quickly.

四、指定代表圖：

(一) 本案指定代表圖為：第(68)圖。

(二) 本代表圖之元件符號簡單說明：

6800：基板

6801：訊號線驅動電路

6802：像素部份

6803：第一掃描線驅動電路

6804：第二掃描線驅動電路

6805：FPC

6806：IC晶片

6807：IC晶片

6808：密封基板

6809：密封材料

6810：基板

6811：訊號線驅動電路

6812：像素部份

6813：第二掃描線驅動電路

6814：第一掃描線驅動電路

6815：FPC

6816：IC晶片

6817：IC晶片

6818：密封基板

6819：密封材料

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

## 六、發明說明

### 【發明所屬之技術領域】

本發明係關於一種半導體裝置，該半導體裝置具有藉由電晶體控制提供給負載的電流的功能。尤其是本發明係關於一種顯示裝置，該顯示裝置包括由其亮度隨電流變化的電流驅動發光元件和用於它的訊號線驅動電路形成的像素。此外，本發明還關於具有該半導體裝置的顯示裝置和電子裝置。

請注意，在這裏的半導體裝置是指可以藉由利用半導體特性而作用的所有裝置。

### 【先前技術】

近年來，其像素每個都形成有發光元件例如發光二極體(LED)的自發光顯示裝置引起了關注。作為用於這種自發光顯示裝置的發光元件，具有有機發光二極體(還稱為OLED(有機發光二極體)、有機EL元件、場致發光(EL)元件等等)，其作為用於自發光顯示裝置的發光元件而備受關注，並且還用於有機EL顯示器等等。

因為諸如OLED的發光元件是自發光型，所以具有各種優點，因而與液晶顯示器相比可以確保像素的高能見度、不需要背光、達到更高回應速度等等。此外，發光元件的亮度由流過那裏的電流值控制。

關於利用本身發光(自發光)的這種發光元件的顯示裝置，已知一種簡單矩陣驅動法和一種主動矩陣驅動法作為

其驅動方法。前面的方法提供簡單結構，但是具有難以達成大而高亮度的顯示裝置之類的問題。最近，其中流向發光元件的電流由在像素電路內部設定的薄膜電晶體(TFT)來控制的主動矩陣型蓬勃發展。

這種主動矩陣型顯示裝置具有問題，即由於驅動 TFT 的電流特性改變或損壞，流向發光元件的電流改變，導致亮度改變。

換句話說，主動矩陣顯示裝置具有問題，即由於用於流向發光元件的電流的驅動 TFT 的電流特性改變，提供給發光元件的電流改變，因此導致亮度改變。有鑒於此，提出了各種電路，其中即使驅動 TFT 的特性在像素電路之間改變，也可以在不改變提供給發光元件的電流的情況下抑制亮度改變。

非專利文獻 1、專利文獻 1、和專利文獻 2 都揭示了在主動矩陣型顯示裝置中的半導體裝置的結構。專利文件 1 和 2 揭示了其中流向發光元件的電流不由於設定在像素電路內部的驅動 TFT 的特性改變而改變的電路結構。這個結構稱為電流寫入型像素或電流輸入型像素。

圖 92 顯示在專利文獻 1(國際公開號 No.WO2004/061812)中公開的電路圖的基本結構的示例(參見專利文獻 1 的圖 14 和說明書中關於它的文字說明)。圖 92 顯示一種電路，包括電流源電晶體 9201、移位電晶體 9202、開關 9203、電容元件 9204、開關 9205、開關 9206、電流源 9207、負載 9208、接線 9209、9211、9212 和開關 9213。

圖 93 顯示在專利文獻 2(國際公開號 No.WO2004/077671)中揭示的電路圖的基本結構的示例(參見專利文獻 2 的圖 20 和說明書中關於它的文字說明)。圖 93 顯示一種電路，包括電流源電晶體 9301、移位電晶體 9302、開關 9303、電容元件 9304、開關 9305、開關 9306A、9306B、電流源 9307A、9307B、負載 9308、接線 9309、9311A、9311B、9312 和開關 9313。

圖 96 顯示在非專利文獻 1(T.Shirasaki 等，SID'04 文摘，第 1516-1519 頁(2004))中揭示的電路圖的結構的示例(參見非專利文獻 1 的圖 2 和 3 以及關於它的文字說明)。圖 96 中所示的電路圖是與專利文件 1 和 2 一起說明非專利文獻 1 中所示電路圖的示圖。圖 96 顯示一種電路，包括電流源電晶體 9601、開關 9603、電容元件 9604、開關 9605、9606、電流源 9607、負載 9608 以及接線 9609、9611 和 9612。

在專利文件 1 和 2 所示電路結構的情況下，在電流源電晶體和負載之間需要開關，因此存在電流難以流入負載的問題。當不提供開關時，電流流入負載，因此不能達成要求的操作。此外，在專利文件 1 和 2 所示電路結構的情況下，存在電晶體數量大、導致孔徑比減小的問題。

參考圖 94A 和 94B 說明圖 92 所示電路結構的問題。圖 94A 顯示與圖 92 相同的電路結構。在圖 94A 中，為了說明，開關 9203 表示為 SW1，開關 9205 表示為 SW2，開關 9206 表示為 SW3，接線 9209 的電位表示為 Vdd，接線 9211

的電位表示為  $V_{ss1}$ ，接線 9212 的電位表示為  $V_{ss2}$ ，開關 9213 表示為 SW4。接線的電位設定為  $V_{dd} > V_{ss2} > V_{ss1}$ 。

圖 94B 顯示在圖 94A 的電路結構中的訊號寫入操作和輸入操作時，各個開關和各個接線的電位變化。

在圖 94B 的訊號寫入操作時，SW1 導通、SW2 導通、SW3 導通、SW4 截止。開始提供電流給電源 9207，並且將電源電晶體 9301 給電源 9207 提供電流所需的閘極-源極電壓 ( $V_{gs}$ ) 施加給電容元件 9204。這時，節點 G 具有電位  $V_{dd}$ ，因此由於電容元件 9204 保持電壓  $V_{gs}$ ，所以節點 S 的電位上升。節點 S 的電位達到穩定狀態，並且節點 G 和節點 S 之間的差值變為  $V_{gs}$ 。在圖 94B 中，在訊號寫入操作中， $V_{load}$  施加給節點 S 和  $V_{ss2}$  之間的負載 9208，並且產生從節點 S 到  $V_{ss}$  的電位梯度。因此，在訊號寫入操作中，電流流向負載 9208，從而引起如無法給負載提供正確訊號這樣的缺陷。

在非專利文獻 1 所示電路圖的情況下，用於給作為負載的顯示元件提供電流的電源線的電位一一地發生改變，從而防止在對負載的訊號寫入操作時電流流入顯示元件。這是因為當電流在訊號寫入操作時提供給作為負載的顯示元件時，正確的訊號無法輸入像素。結果，引起有缺陷的顯示。此外，當頻率是  $F$ 、電容是  $C$ 、電壓是  $V$  時，一般由公式 (1) 得到功耗  $P$ 。

$$P = F C V^2 (F: \text{頻率}, C: \text{電容}, V: \text{電壓}) (1)$$

因此，根據公式 (1)，較小頻率以減小功耗。換句話

說，最好電源線的電位不變，電源線的電位變化會導致功耗增加。

在非專利文獻 1 中，必須從電源線給發光元件提供大電流。因此，必須設定可以控制大電流的開關，從而改變每列電源線的電位並提供大電流。因此，存在用於電路的電晶體尺寸必須大的問題。如果電晶體尺寸大，電晶體的功耗也變大。在如非專利文獻 1 所述的習知結構中，在訊號寫入操作時用於驅動顯示元件的電晶體中，達到  $V_{ds}=V_{gs}$ ，而在發光時，達到  $V_{ds}>V_{gs}$ 。當電晶體在飽和區內的恒流特性(電流的平坦度)變壞時，在訊號寫入操作時和發光時的電流值變得非常不同。

在非專利文獻 1 的發明中，在訊號寫入操作時和發光時流入電晶體的電流相同。因此，例如，在要顯示黑色影像時，在少量電流寫入電晶體的情況下，由於噪音、寄生交叉電容或接線電阻的影響，存在訊號沒有充分寫入的問題。

### 【發明內容】

考慮到該問題，本發明的目的是提供一種半導體裝置，在訊號寫入操作中少量電流寫入電晶體時，幾乎不受寄生交叉電容或接線電阻的影響。此外，本發明的另一個目的是提供一種半導體裝置，可以防止在訊號寫入操作時電流流入顯示元件，而不增加功耗，並且不改變用於提供電流給每列中的負載的電源的電位。

本發明半導體裝置的一方案是一種半導體裝置，包含：第一接線；第二接線；第三接線；第一開關；第二開關；第一電晶體，其中第一電晶體的第一端子電連接到第一接線，第一電晶體的閘極端子藉由第一開關電連接到第二接線；第二電晶體，其中第二電晶體的第一端子電連接到第一電晶體的第二端子，第二電晶體的閘極端子藉由第一開關電連接到第二接線，第二電晶體的第二端子電連接到負載，並藉由第二開關電連接到第三接線；電容元件，該電容元件電連接在第二電晶體的閘極端子和第二電晶體的第二端子之間；和用於在第一電晶體的第一端子和第一電晶體的第二端子之間短路的機構。

本發明半導體裝置的一方案是一種半導體裝置，包含：第一接線；第二接線；第三接線；第一開關；第二開關；第一電晶體，其中第一電晶體的第一端子電連接到第一接線，第一電晶體的閘極端子藉由第一開關電連接到第二接線；第二電晶體，其中第二電晶體的第一端子電連接到第一電晶體的第二端子，第二電晶體的閘極端子藉由第一開關電連接到第二接線，第二電晶體的第二端子電連接到負載，並藉由第二開關電連接到第三接線；電容元件，該電容元件電連接在第二電晶體的閘極端子和第二電晶體的第二端子之間；電連接到第三接線的電流源；和用於在第一電晶體的第一端子和第一電晶體的第二端子之間短路的機構。

本發明半導體裝置的一方案是一種半導體裝置，包含

：第一接線；第二接線；第三接線；第四接線；第一開關；第二開關；第一電晶體，其中第一電晶體的第一端子電連接到第一接線，第一電晶體的閘極端子藉由第一開關電連接到第二接線；第二電晶體，其中第二電晶體的第一端子電連接到第一電晶體的第二端子，第二電晶體的閘極端子藉由第一開關電連接到第二接線，第二電晶體的第二端子電連接到負載，並藉由第二開關電連接到第三接線；電容元件，該電容元件電連接在第二電晶體的閘極端子和第二電晶體的第二端子之間；電連接到第三接線的第一電流源和電連接到第四接線的第二電流源；和用於在第一電晶體的第一端子和第一電晶體的第二端子之間短路的機構。

在本發明中，第一和第二開關都可以是電晶體。

在本發明中，第一接線的電位可以高於第二接線的電位。

在本發明中，第一電晶體和第二電晶體可以具有相同導電性。

在本發明中，用於短路的機構可以是電連接到第一電晶體的第一和第二端子的開關。

在本發明中，負載可以是具有整流性能的顯示元件。

在本發明中，負載可以是 EL 元件。

本發明的半導體裝置可以應用於顯示裝置或電子裝置。

如上所述，根據本發明，當預定電流提供給電晶體來設定電晶體的閘極-源極電壓時，調整電晶體的閘極端子

電位以防電流流入連接到電晶體源極端子的負載。因此，使連接到電晶體閘極端子的接線的電位不同於連接到電晶體汲極端子的接線的電位。

此外，根據本發明，在串聯連接的兩個電晶體中，在設定操作時(或在訊號寫入操作時)，兩個電晶體之一設定為具有低的源極-汲極電壓，從而在另一個電晶體上進行設定操作。在輸出操作時，兩個電晶體當成多閘極電晶體，並且使得在輸出操作時的電流值小。換句話說，可以使得在設定操作時的電流大。因此，幾乎不產生由寄生於接線等的交叉電容或接線電阻引起的影響，並且迅速地進行設定操作。

總之，幾乎不產生由寄生於接線等的交叉電容或接線電阻引起的影響，並且迅速地進行設定操作，並且使電晶體閘極端子的電位低於或高於電晶體汲極端子，從而調整電晶體源極端子的電位，因此防止電流流向負載。

在本發明中使用的開關可以是任何開關，例如電子開關或機械開關。也就是說，可以使用各種開關，只要它們可以控制電流，並不局限於具體的類型。可以是電晶體、二極體(PN 二極體、PIN 二極體、肖特基二極體、二極體連接型電晶體等等)或藉由組合它們構成的邏輯電路。因此，在採用電晶體作為開關的情況下，電晶體的極性(導電性)沒有特別限制，因為它只作為開關來工作。然而，在希望截止電流小的情況下，較佳的使用具有小的截止電流的極性的電晶體。例如，作為小截止電流的電晶體，給

出具有帶 LDD 區的電晶體、具有多閘極結構的電晶體等等。此外，當當成開關的電晶體的源極端子電位接近低電位端電源 ( $V_{ss}$ ，地，0 V 等等) 時，最好使用 N 通道電晶體，當源極端子電位接近高電位端電源 ( $V_{dd}$  等等) 時，最好使用 P 通道電晶體。這有助於電晶體容易地當成開關，因為閘極-源極電壓的絕對值可以增大。還要注意，還可以藉由利用 N 通道和 P 通道電晶體兩者來應用 CMOS 開關。藉由 CMOS 開關，即使在情況改變使得藉由開關輸出的電壓 (即到開關的輸入電壓) 高於或低於輸出電壓時，也可以恰當地進行操作。

在本發明中，“連接”是指“電連接”和“直接地連接”。因此，在本發明揭示的結構中，除了預定的連接之外，還可以設定可以達成電連接的另一個元件 (例如，開關、電晶體、電容元件、電感器、電阻元件、二極體等等)。可選擇地，可以在不插入另一個元件的情況下進行直接連接。應當注意，當元件在不插入能夠達成電連接的另一個元件的情況下連接，並且不是電連接而是直接連接時，就稱為“直接地連接”或“直接連接”。應當注意，當說成“電連接”時，就包括元件電連接的情況和元件直接地連接的情況。

應當注意，顯示元件可以使用各種形式。例如，可以使用藉由電磁效應來改變對比度的顯示媒體，例如 EL 元件 (有機 EL 元件、無機 EL 元件或包含有機材料和無機材料的 EL 元件)、電子放電元件、液晶元件、電子墨水、光

衍射元件、放電元件、數位微反射鏡裝置(DMD)、壓電元件和碳奈米管。請注意，利用 EL 元件的 EL 面板型顯示裝置包括 EL 顯示器；利用電子放電元件的顯示裝置包括場發射顯示器(FED)、SED 型平板顯示器(表面傳導電子發射顯示器)等等；液晶面板型顯示裝置包括液晶顯示器；利用電子墨水的數位紙型顯示裝置包括電子紙；利用光衍射元件的顯示裝置包括光柵光閥(GLV)型顯示器；利用放電元件的 PDP(電漿顯示板)型顯示器包括電漿顯示器；利用微反射鏡元件的 DMD 面板型顯示裝置包括數位光處理(DLP)型顯示器；利用壓電元件的顯示裝置包括壓電陶瓷顯示器；利用碳奈米管的顯示裝置包括奈米發射顯示器(NED)等等。

應當注意，可以應用各種方式的電晶體作為本發明的電晶體。因此，可以用於本發明的電晶體類型沒有限制。因此，可以使用利用以非晶矽為代表的非晶半導體膜和多晶矽的薄膜電晶體(TFT)、用半導體基板或者 SOI 基板形成的 MOS 電晶體、接面型電晶體或雙極電晶體、利用化合物半導體例如 ZnO 或  $\alpha$ -InGaZnO 的電晶體、利用有機半導體或碳奈米管的電晶體及其它電晶體。應當注意，非晶半導體膜可以包含氫或鹵素。在其上設定電晶體的基板不局限於特定的類型，並且可以使用各種類型的基板。因此，例如，可以在單晶基板、SOI 基板、玻璃基板、石英基板、塑膠基板、紙基板、賽珞玢(cellophane)基板、石材基板、不銹鋼基板、包括不銹鋼箔的基板等等上設定電

晶體。此外，利用某個基板形成的電晶體可以轉移到另一個基板。

請注意，電晶體可以具有各種形式的結構，並且不局限於特定的結構。例如，還可以使用具有兩個或更多閘極線的多閘極結構。藉由多閘極結構，可以減小截止電流，並且可以藉由提高電晶體的耐壓力性來提高可靠性，而且可以獲得平坦的特性，因而即使在飽和區內的操作時，汲極-源極電壓改變，汲極-源極電流也幾乎不變。此外，可以在通道上面和下面設定閘極電極。因此，藉由閘極電極設定在通道上面和下面的這種結構，增加通道區，因而由於容易提高電流值和容易形成耗盡層而可以提高  $S$  值(亞臨界值係數)。此外，可以在通道上面或下面設定閘極電極。可以使用正向交錯結構或反向交錯結構。通道區可以分成並聯的或串聯的多個區域。此外，源極電極或汲極電極可以和通道(或它的一部分)重疊。可選擇地，電荷聚集在一部分通道中，並且藉由採用其中源極電極或汲極電極不與通道(或它的一部分)重疊的這種結構，可以防止不穩定操作。此外，可以提供 LDD 區。藉由提供 LDD 區，可以減小截止電流，並且藉由提高電晶體的耐壓力性來提高可靠性，而且能夠獲得平坦的特性，因而即使在飽和區內的操作時，汲極-源極電壓改變，汲極-源極電流也幾乎不變。

應當注意，可以使用各種電晶體作為本發明的電晶體，並形成在各種基板上。因此，所有電路可以形成在玻璃

基板、塑膠基板、單晶基板、SOI 基板或任何其他基板上。當所有的電路形成在基板上時，藉由減少部件數量可以降低成本，並且藉由減少與元件的連接數量，可以提高可靠性。可選擇地，一部分電路可以形成在某一基板上，另一部分電路可以形成在另一個基板上。也就是說，不必所有電路形成在同一基板上。例如，一些電路可以利用電晶體形成在玻璃基板上，一些電路可以形成在單晶基板上以獲得 IC 晶片。IC 晶片可以藉由 COG(玻璃上的晶片)設定在玻璃基板上。可選擇地，IC 晶片可以利用 TAB(帶自動粘接)連接到玻璃基板或印刷基板。這樣，當一些電路形成在相同基板上時，藉由減少元件數量可以降低成本，並且藉由減少與元件的連接數量，可以提高可靠性。此外，消耗更多功率的高驅動電壓或高驅動頻率部分最好不形成在相同基板上，因此可以防止功耗增加。

請注意，在本發明中，一個像素相應於可以控制亮度的一個元件。因此，例如，一個像素表示一個色彩元件，藉由該色彩元件表達亮度。因此，在彩色顯示裝置由 R(紅色)、G(綠色)和 B(藍色)的色彩元件形成的情況下，影像的最小單元由 R 像素、G 像素和 B 像素這三種像素形成。應當注意，色彩元件不局限於由三種顏色形成，並且可以是更多顏色，例如 RGBW(W 是白色)或者除 RGB 之外還有黃色、青色和深紅色。此外，作為另一個範例，當藉由利用多個區域來控制一個色彩元件的亮度時，多個區域中的一個相應於一個像素。因此，例如，在進行區域灰

度等級顯示的情況下，為一個色彩元件提供多個區域來控制亮度，該亮度作為整體表達灰度級。控制亮度的一個區域相應於一個像素。因此，在那種情況下，一個色彩元件由多個像素形成。此外，在那種情況下，用於顯示的區域根據像素而尺寸不同。在控制一個色彩元件的亮度的多個區域中，即在形成一個色彩元件的多個像素中，藉由給每個像素提供稍微不同的訊號，可以擴展視角。

在本發明中，存在像素可以佈置成矩陣的情況。在利用三種色彩元件(例如 RGB)進行全色顯示時，像素佈置成矩陣的情況不僅對應於像素佈置成縱條紋和橫條紋彼此交叉的柵格結構的情況，還對應於三種色彩元件的點佈置成所謂三角形結構的情況。此外，還包括 Bayer 排列。應當注意，色彩元件不局限於三種顏色，還可以具有更多的顏色。發光區域的尺寸可以根據色彩元件的每個點而不同。

電晶體是具有至少三個端子的元件，具有閘極、汲極和源極。在汲極區和源極區之間設定通道區。這裏，難以判定兩個端子中哪一個是源極或汲極，因為它們取決於電晶體的結構、工作條件等等。因此，在本發明中，存在當成源極或汲極的區域不稱為源極或汲極的情況。在那種情況下，作為一個範例，源極或汲極稱為第一端子或第二端子。

應當注意，閘極包括閘極電極和閘極接線(還稱為閘極線、閘極訊號線等等)或它們的一部分。閘極電極相應

於與形成通道區或 LDD(輕摻雜汲極)區等等的半導體重疊、具有插入在該半導體和它之間的閘極絕緣膜的部分的導電膜。閘極接線相應於用於使像素的閘極電極彼此連接的接線和用於將閘極電極與另一根接線連接的接線。

然而，存在既當成閘極電極又當成閘極接線的部分。這種區域可以稱為閘極電極或閘極接線。也就是說，存在無法區分為閘極電極或閘極接線的區域。例如，當存在與延伸的閘極接線重疊的通道區時，該區域既當成閘極接線，還當成閘極電極。因此，這種區域可以稱為閘極電極或閘極接線。

此外，由與閘極電極相同材料形成並連接到閘極電極的區域也可以稱為閘極電極。類似地，由與閘極接線相同材料形成並連接到閘極接線的區域可以稱為閘極接線。嚴格意義上講，在有些情況下，這種區域不與通道區重疊，或者不具有連接到另一個閘極電極的功能。然而，由於製造邊際等等，存在由與閘極電極或閘極接線相同材料形成、並連接到閘極電極或閘極接線的區域。因此，這種區域也可以稱為閘極電極或閘極接線。

例如，在多閘極電晶體中，一個電晶體和另一個電晶體的閘極電極經常藉由由與閘極電極相同材料形成的導電膜來連接。用於連接閘極電極的這種區域可以稱為閘極接線，或者當多閘極電晶體被認為是一個電晶體時，可以稱為閘極電極。也就是說，由與閘極電極或閘極接線相同材料形成、並連接到閘極電極或閘極接線的元件可以稱為閘

極電極或閘極接線。此外，例如，連接閘極電極和閘極接線的部分的導電膜也可以稱為閘極電極或閘極接線。

請注意，閘極端子相應於一部分閘極電極區域或一部分電連接到閘極電極的區域。

應當注意，源極包括源極區、源極電極和源極接線（還稱為源極線、源極訊號線等等）或它們的一部分。源極區相應於包含大量 P 型雜質（硼、鎵等等）或 N 型雜質（磷、砷等等）的半導體區域。因此，包含少量 P 型雜質或 N 型雜質的區域即 LDD（輕摻雜汲極）區不包括在源極區內。源極電極相應於由不同於源極區的材料形成、並電連接到源極區的部分導電層。然而，源極電極有時指包括源極區的源極電極。源極接線相應於用於使像素的源極電極彼此連接的接線和用於將源極電極與另一根接線連接的接線。

然而，存在既當成源極電極又當成源極接線的區域。這種區域可以稱為源極電極或源極接線。也就是說，存在不能區分為源極電極或源極接線的區域。例如，當存在與延伸的源極接線重疊的源極區時，該區域既當成源極接線，又當成源極電極。因此，這種區域可以稱為源極電極或源極接線。

此外，由與源極電極相同材料形成並連接到源極電極的區域也可以稱為源極電極。連接一個源極電極和另一個源極電極的部分同樣也可以稱為源極電極。此外，與源極區重疊的部分可以稱為源極電極。類似地，由與源極接線相同材料形成並連接到源極接線的部分可以稱為源極接線。

。嚴格意義上講，存在這種部分不具有連接一個源極電極到另一個源極電極的功能的情況。然而，由於製造邊際等等，存在由與源極電極或源極接線相同材料形成、並連接到源極電極或源極接線的區域。因此，該區域也可以稱為源極電極或源極接線。

例如，連接源極電極和源極接線的部分的導電膜可以稱為源極電極或源極接線。

應當注意，源極端子相應於一部分源極區、源極電極或電連接到源極電極的區域。

應當注意，汲極類似於源極。

此外，在本說明書中，半導體裝置相應於包括具有半導體元件(電晶體、二極體等等)的電路的裝置。此外，半導體裝置可以是藉由利用半導體特性來起作用的一般裝置。顯示裝置相應於包括顯示元件(液晶元件、發光元件等等)的裝置。應當注意，顯示裝置可以是顯示板本身，其中包括例如液晶元件或 EL 元件的顯示元件的多個像素或用於驅動像素的週邊驅動器形成在基板上。此外，顯示裝置可以包括裝有柔性印刷電路(FPC)或印刷線路板(PWB)(IC、電阻元件、電容元件、電感器、電晶體等等)的顯示裝置。它可以包括如偏振板或相移板的光學片。此外，它可以包括背光(例如導光板、稜鏡片、漫射片、反射片或光源(例如 LED 或冷陰極管))。此外，發光裝置相應於包括如 EL 元件和特別用於 FED 的元件的自發光的發光元件的顯示裝置。液晶顯示裝置相應於包括液晶元件的

顯示裝置。

在本發明中，物體“形成在不同物體上”或“形成在不同物體上面”的表述不一定是指該物體直接接觸不同的物體。該表述可能包括兩個物體彼此不直接接觸的情況，即另一個物體夾在它們之間。因此，當說層 B 形成在層 A 上(在層 A 上面)時，是指層 B 形成在層 A 上並直接接觸層 A 的情況，或者另一個層(例如層 C 或層 D)形成在層 A 上並直接接觸層 A，然後層 B 形成在層 C 或 D 上並直接接觸層 C 或 D。此外，當說物體“形成在不同物體上方”時，不一定是指該物體直接接觸不同物體，並且另一個物體可以夾在它們之間。因此，例如，當說層 B 形成在層 A 上面或在層 A 上方時，是指層 B 形成為直接接觸層 A 的情況，或者另一個層(例如層 C 或層 D)形成為直接接觸層 A 的情況，然後層 B 形成為直接接觸層 C 或 D。類似地，當說物體形成在不同物體下面或下方時，是指物體彼此直接接觸或彼此不接觸的情況。

本發明可以提供一種半導體裝置，可以防止在訊號寫入操作時電流流入顯示元件，而不改變用於提供電流給每列中的負載的電源線的電位。因此，可以提供一種半導體裝置，達成比習知半導體裝置更低的功耗。

此外，本發明提供不在負載和電流源電晶體之間設定開關就具有高孔徑比的一種半導體裝置，並且該半導體裝置可以防止在訊號寫入操作時電流流入顯示元件。因此，可以提供一種半導體裝置，比習知半導體裝置更小型化。

此外，根據本發明，幾乎不會由於寄生於接線等等的交叉電容或接線電阻而產生影響，因此快速地進行設定操作，並且可以使輸出操作時的電流變大。本發明可以提供一種半導體裝置，它幾乎不受噪音等等引起的少量電流的影響，而且它可以輸入正確訊號到像素，而且例如在顯示黑色灰度等級時，它可以防止在訊號寫入操作時電流流入顯示元件。因此，本發明可以提供達成小型化和低功耗並且可以較好地工作的一種半導體裝置。

根據本發明，在訊號寫入操作和輸出操作時，藉由開關來切換當成電源的電晶體，因而可以使在訊號寫入操作時流動的電流比在輸出操作時流入負載等等的電流更大。因此，因為可以使在訊號寫入操作時流動的電流更大，所以可以快速達到穩定狀態。

此外，本發明可以提供裝有上述半導體裝置的顯示裝置，它可以達成低功耗和小型化，並且它可以較好地工作，而且還可以提供裝有該顯示裝置的電子裝置。

## 【實施方式】

以下將參考附圖說明實施例模式。應當注意，本發明不局限於以下文說明，並且本領域技術人員容易理解，可以以多種方法來調整在這裏揭示的方式和細節，而不脫離本發明的精神和範圍。因此，本發明不得解釋為局限於以下給出的實施例模式的文字說明。應當注意，在附圖中，相同部分或者具有相同功能的部分用相同的附圖標記表示

，並且其文字說明不再重複。

#### [實施例模式 1]

本發明不僅能應用於包括 EL 元件的像素，還可以應用於包括電流源的各種類比電路。首先，在這個實施例模式中，說明本發明的基本原理。

圖 1 顯示根據本發明基本原理的結構。設定通常當成電流源(或部分電流源)的電晶體 101(此後，也稱為第一電晶體或電流源電晶體)和根據狀態而不同地進行操作的電晶體 102(此後，也稱為第二電晶體或移位電晶體)。電流源電晶體 101、移位電晶體 102 和接線 109 串聯連接。電流源電晶體 101 的閘極連接到電容元件 104 的一個端子。電容元件 104 的另一個端子連接到電流源電晶體 101 的源極端子。因此，可以保持電流源電晶體 101 的閘極電位，即閘極-源極電壓( $V_{gs}$ )。電流源電晶體 101 的閘極藉由開關 105 連接到接線 110，並且可以藉由開關 105 的導通/截止來控制提供給電容元件 104 的電荷。電流源電晶體 101 的源極藉由電流源 107 和開關 106 連接到接線 111。與它們並聯，電流源電晶體 101 的源極藉由負載 108 連接到接線 112。

電容元件 104 連接在電流源電晶體 101 的閘極端子和第一端子之間。換句話說，電容元件 104 的第一電極連接到電流源電晶體 101 的閘極端子，電容元件 104 的第二電極連接到電流源電晶體 101 的第一端子。此外，如果使用

電流源電晶體 101 的閘極電容器，電容元件 104 可以構成爲藉由接線、主動層、電極等等插入絕緣膜。

請注意，如上所述，在一個電晶體中包括的、都當成汲極或源極的兩個電極當成汲極還是源極取決於在兩個電極之間產生的電位差。因此，當藉由驅動而在兩個電極之間產生的電位關係(電極的電位較高或較低)在驅動時發生改變時，兩個電極之一稱爲第一端子，另一個稱爲第二端子。

注意，負載 108 具有整流性能。換句話說，根據施加的偏壓方向，負載具有顯示不同阻抗值的電流-電壓特性，並且具有使電流僅僅在一個方向流動的電氣性能。在這個實施例模式中，負載 108 設定爲使電流可以從電流源電晶體 101 流向接線 112。

請注意，如果沒有說明，術語“連接”是指電連接。

移位機構連接到移位電晶體 102。根據狀態，移位機構可以當成電流源，或者使得在源極和汲極之間幾乎沒有電流流動(或者當成開關)。這裏，移位電晶體 102 當成電流源(或其一部分)的情況稱爲電流源操作。此外，移位電晶體 102 操作使得在源極和汲極之間幾乎沒有電流流動(或當成開關)的情況，或者它在源極-汲極電壓低的時候操作的情況，稱爲短路操作。

連接到接線 111 的電流源 107 設定電流  $I_b$ 。這裏，輸入接線 109 的電位表示爲  $V_{dd1}$ ，輸入接線 110 的電位表示爲  $V_{dd2}$ ，輸入接線 111 的電位表示爲  $V_{ss1}$ ，輸入接線 112

的電位表示為  $V_{ss2}$ 。這時，電位關係滿足  $V_{dd1} > V_{dd2} > V_{ss1}$ ，並且  $V_{dd1} > V_{ss2} > V_{ss1}$ 。然而，它不局限於此。例如，它可以滿足  $V_{ss1} > V_{ss2}$ 。

在輸入接線 110 的電位  $V_{dd2}$  和輸入接線 112 的電位  $V_{ss2}$  之間的關係可以相同或不同的。在電位  $V_{dd2}$  不同於  $V_{ss2}$  的情況下，藉由電流源電晶體的臨界值電壓、藉由施加於負載時的臨界值電壓、或者藉由電流源電晶體的臨界值電壓和施加於負載時的臨界值電壓的總和，可以將  $V_{dd2}$  設定為高於  $V_{ss2}$ 。

藉由這種方式，移位電晶體 102 可以採用各種結構，從而達成在電流源操作和短路操作之間的轉換。

在圖 1 中，移位電晶體 102 的源極端子和汲極端子可以藉由開關 103 來連接。移位電晶體 102 的閘極端子連接到電流源電晶體 101 的閘極端子。藉由利用開關 103，移位電晶體 102 的操作可以在電流源操作和短路操作之間轉換。

說明圖 1 的操作。如圖 2 所示，首先導通開關 103、105 和 106。藉由具有箭頭 201 的虛線示意性地表示在那時的電流路徑。在這種情況下，移位電晶體 102 的源極和汲極具有幾乎相等的電位。換句話說，在移位電晶體 102 的源極和汲極之間幾乎沒有電流流動，並且電流流向開關 103。流向電流源 107 的電流  $I_b$  流到電容元件 104 或電流源電晶體 101。當在電流源電晶體 101 的源極和汲極之間流動的電流變為等於流向電流源 107 的電流  $I_b$  時，電流不流向電容元件 104。也就是變為穩定狀態。此時，電流源電晶體 101

的閘極電位聚集在電容元件 104 中。換句話說，在電流源電晶體 101 的閘極施加使電流  $I_b$  可以在電流源電晶體 101 的源極和汲極之間流動所需的電壓。上述操作相應於訊號寫入操作。在訊號寫入操作時，移位電晶體 102 進行短路操作。

藉由這種方式，當沒有電流流向電容元件 104 並獲得穩定狀態時，就可以認為訊號寫入操作結束。

注意，由於電流源電晶體 101 的源極電位、接線 112 的電位  $V_{ss2}$  和負載 108 的電流-電壓特性，所以幾乎沒有電流流向負載 108。電流源電晶體 101 的源極電位可以藉由電流源電晶體 101 的閘極電位來控制，即藉由接線 110 的電位  $V_{dd2}$  來控制。因此，可以控制接線 110 的電位  $V_{dd2}$  來阻止電流提供給負載 108。

然後，如圖 3 所示，開關 103、105 和 106 截止。藉由具有箭頭 301 的虛線示意性地表示在那時的電流路徑。在圖 3 中，因為開關 103 截止，所以電流在移位電晶體 102 的源極和汲極之間流動。另一方面，在訊號寫入操作時聚集的電荷保持在電容元件 104 中，並且該電荷施加給電流源電晶體 101 和移位電晶體 102 的閘極。電流源電晶體 101 和移位電晶體 102 的閘極彼此連接。如上所述，電流源電晶體 101 和移位電晶體 102 一起當成多閘極電晶體。因此，當電流源電晶體 101 和移位電晶體 102 被認為是一個電晶體時，該電晶體的閘極長度  $L$  比電流源電晶體 101 的閘極長度  $L$  更長。通常，當電晶體的閘極長度  $L$  變

長時，其中流動的電流變小。因此，流向負載 108 的電流變得小於  $I_b$ 。上述操作相應於輸出操作。在輸出操作時，移位電晶體 102 進行電流源操作。

這樣，控制開關 103 的導通/截止，從而使在訊號寫入操作時流動的電流  $I_b$  大於在輸出操作時流向負載 108 等等的電流。因此，因為使在訊號寫入操作時流動的電流更大，所以可以快速獲得穩定狀態。換句話說，可以減小寄生在電流流過的接線上的負載影響(例如交叉電容或接線電阻)，並且可以快速地進行訊號寫入操作。

此外，因為在訊號寫入操作時流動的電流  $I_b$  大，所以可以減小噪音等等的影響。換句話說，即使由於在某種程度上的噪音等等而引起少量電流，也幾乎沒有噪音等等的影響，因為  $I_b$  值大。

因此，例如，當負載 108 是 EL 元件時，在使 EL 元件以低灰度等級發光的訊號寫入操作時，可以在電流  $I_b$  比流向 EL 元件的電流更大的情況下寫入訊號。因此，防止訊號電流變為噪音的這種問題，並且可以達成快速寫入操作。

參考圖 95A 和 95B 說明與圖 1 所示類比電路中每個開關的導通/截止相應的電流源電晶體 101 的閘極和源極電位。圖 95A 顯示與圖 1 相同的電路圖。在圖 95A 中，為了說明，開關 103 表示為 SW1；開關 105 表示為 SW2；開關 106 表示為 SW3；接線 109 的電位表示為  $V_{dd1}$ ；接線 110 的電位表示為  $V_{dd2}$ ；接線 111 的電位表示為

$V_{ss1}$ ；接線 112 的電位表示為  $V_{ss2}$ 。

在圖 95B 中，顯示在圖 95A 的電路結構中，在訊號寫入操作和輸出操作時，每個開關和每根接線的電位變化。這裏，輸入接線 109 的電位表示為  $V_{dd1}$ ；輸入接線 110 的電位表示為  $V_{dd2}$ ；輸入接線 111 的電位表示為  $V_{ss1}$ ；輸入接線 112 的電位表示為  $V_{ss2}$ 。電位關係滿足  $V_{dd1} > V_{dd2} > V_{ss1}$ ，並且  $V_{dd1} > V_{ss2} > V_{ss1}$ 。藉由電流源電晶體的臨界值電壓和電壓施加給負載時的臨界值電壓，將電位  $V_{dd2}$  設定為高於電位  $V_{ss2}$ 。

在圖 95B 的訊號寫入操作時，SW1 導通、SW2 導通、SW3 導通。開始給電流源 107 提供電流，電流源電晶體 101 使電流流向電流源 107 所需的閘極-源極電壓 ( $V_{gs}$ ) 施加給電容元件 104。在那時，節點 G 具有電位  $V_{dd2}$ ，因為電容元件 104 保持電壓  $V_{gs}$ ，節點 S 的電位升高。然後，獲得穩定狀態；因此在節點 G 和節點 S 之間的差值變為  $V_{gs}$ 。那時，在圖 95(B) 中，在訊號寫入操作時，電壓  $V_{load}$  施加給在節點 S 的電位和  $V_{ss2}$  之間的負載 108，並且從  $V_{ss2}$  到節點 S 產生電位梯度。因此，不產生在訊號寫入操作時電流流向負載 108 的缺陷和不能給負載提供正確訊號的缺陷。這是由於負載 108 的電壓-電流特性引起的，因為它具有整流性能。因此，可以在不在電流源電晶體 101 和負載 108 之間提供開關的情況下進行操作。此外，不必改變電源線的電位，這有利於低功耗。

注意，任何元件都可以用於負載 108，只要它具有整

流性能。可以使用如電阻器、電晶體、EL 元件這種元件、由電晶體、電容器和開關構成的電流源電路。可以使用訊號線或訊號線和與其連接的像素。像素可以包括任何類型的顯示元件，例如 EL 元件或用於 FED 的元件。

電流源電晶體 101 或移位電晶體 102 的閘極電容器可以代替電容元件 104。在這種情況下，可以省略電容元件 104。

高電位側電源  $V_{dd1}$  和  $V_{dd2}$  分別提供給接線 109 和 110；然而，不必總是保持相同電位。即使在訊號寫入操作和輸出操作時電位不同時，也正常地完成操作，不存在問題。

低電位側電源  $V_{ss1}$  和  $V_{ss2}$  分別提供給接線 111 和 112；然而，不必總是保持相同電位。例如，即使在訊號寫入操作和輸出操作時電位不同時，也正常地完成操作，不存在問題。

可選擇地，在各個訊號寫入操作時，提供給接線 110 的電位  $V_{dd2}$  可以改變。特別地，當在訊號寫入操作時流向電流源電晶體 101 的電流大時，提供給接線 110 的電位  $V_{dd2}$  升高，因此正常地進行操作，不必降低太多提供給連接到電流源 107 的接線 111 的電位  $V_{ss1}$ ，這是較佳的。因此，即使當預先在訊號寫入操作時流向電流源電晶體 101 的電流大時，提供給接線 110 的電位  $V_{dd2}$  也升高，並且因此不必降低提供給連接到電流源電晶體 107 的接線 111 的電位  $V_{ss1}$ 。因此，即使流向電流源電晶體 101 的電流大時，

設定電位  $V_{ss1}$  也可以考慮餘量。注意，提供給接線 110 的電位  $V_{dd2}$  可以根據在訊號寫入操作時流向電流源電晶體 101 的電流量而變化。例如，當在訊號寫入操作時流向電流源電晶體 101 的電流量大時，也使提供給接線 110 的電位  $V_{dd2}$  高，並且確保提供給接線 111 的電位  $V_{ss1}$  的餘量。另一方面，當在訊號寫入操作時流向電流源電晶體 101 的電流量小時，使得提供給接線 110 的電位  $V_{dd2}$  低，因而防止在訊號寫入操作時電流流向接線 112 側，即流向負載 108。

電容元件 104 連接到電流源電晶體 101 的閘極端子和接線 111，但是，它不局限於此。較佳地，電容元件 104 連接到電流源電晶體 101 的閘極端子和源極端子。這是因為只要保持在閘極端子和源極端子之間的電壓，電晶體的操作就不容易受其他原因的影響，因為電晶體的操作由閘極-源極電壓決定。假如電容元件 104 設定在電流源電晶體 101 的閘極端子和另一根接線之間，有可能電流源電晶體 101 的閘極端子電位隨著另一根接線的電壓下降值而變化。

注意，電流源電晶體 101 和移位電晶體 102 在輸出操作時當成多閘極電晶體，因此這些電晶體較佳的具有相同極性(具有相同導電性)。

注意，電流源電晶體 101 和移位電晶體 102 在輸出操作時當成多閘極電晶體；但是，各個電晶體的閘極寬度  $W$  可以相同或者不同。同樣，閘極長度  $L$  可以相同或者不同。但是，閘極寬度  $W$  較佳為相同，因為閘極寬度  $W$  可以認為和普通多閘極電晶體相同。由於移位電晶體 102

的閘極長度  $L$  變長，所以流向負載 108 的電流變小。因此，可以根據情況進行適當的設計。

例如開關 103、105 和 106 這種開關可以是任何開關，例如電子開關或機械開關。它可以是任何開關，只要它可以控制電流的流動。它可以是電晶體、二極體或用它們構成的邏輯電路。因此，在使用電晶體作為開關的情況下，其極性(導電性)不特別地限制，因為它只是作為開關來操作。但是，當希望截止電流小時，較佳的使用具有小截止電流的極性的電晶體。例如，已知具有 LDD 區的電晶體、具有多閘極結構等等的電晶體作為具有小截止電流的電晶體。而且，當當成開關的電晶體的源極端子電位接近低電位側電源( $V_{ss}$ 、接地、0 V 等等)時，最好使用 N 通道電晶體，當源極端子的電位接近高電位側電源( $V_{dd}$  等等)時，較佳的使用 P 通道電晶體。這有助於電晶體容易地當成開關，因為可以提高閘極-源極電壓的絕對值。還應當注意，還可以藉由使用 N 通道和 P 通道電晶體兩者來應用 CMOS 開關。

注意，圖 1 顯示本發明的電路，但是，本發明不局限於這個結構。藉由改變開關的佈置和數目、各個電晶體的極性、電流源電晶體 101 的數目和佈置、移位電晶體 102 的數目和佈置、各個接線的電位、電流方向等等，可以在該結構中應用各種電路。而且，藉由組合如上所述的這種變化，可以達成使用各種電路的結構。

例如，如開關 103、105 和 106 的這種開關可以設定

在任何地方，只要它們可以控制目標電流的導通/截止。具體地，控制流向電流源 107 的電流的開關 106 較佳的設定為與電流源 107 串聯。而且，控制流向移位電晶體 102 的電流的開關 103 較佳的設定為與移位電晶體 102 並聯。開關 105 較佳的設定為控制在電容元件 104 中的電荷。

圖 4 顯示不同地設定開關 106 的情況的範例。也就是說，如開關 103、105 和 106 這種開關可以設定在任何地方，只要它們在訊號寫入操作中如圖 5 所示地連接，其中來自電流源 107 的電流  $I_b$  流向電流源電晶體 101，移位電晶體 102 進行短路操作，並且在輸出操作中如圖 6 所示地連接，其中移位電晶體 102 進行電流源操作，流向移位電晶體 102 和電流源電晶體 101 的電流流向負載 108。

這個實施例模式可以和本說明書中的其他實施例模式或範例自由地組合。

#### [實施例模式 2]

在實施例模式 2 中，將說明不同於圖 1 中類比電路的結構。

圖 7 顯示其中改變圖 1 中的開關 103 的連接的範例。開關 103 連接到接線 702。接線 702 的電位為  $V_{dd3}$ ，其高於  $V_{dd1}$ 。

以下簡要地說明圖 7 的操作。如圖 8 所示，開關 103、105 和 106 導通，開關 701 截止。用具有箭頭 801 的虛線示意性地表示在那時的電流路徑。在移位電晶體 102 的

源極和汲極之間沒有電流流動，並且電流從開關 103 流向電流源電晶體。當在電流源電晶體 101 的源極和汲極之間流動的電流等於流向電流源 107 的電流  $I_b$  時，沒有電流流向電容元件 104。換句話說，獲得穩定狀態。在那時，電流源電晶體 101 的閘極電位聚集在電容元件 104 中。換句話說，使得電流  $I_b$  可以在電流源電晶體 101 的源極和汲極之間流動所需的電壓施加於電流源電晶體 101 的閘極。上述操作相應於訊號寫入操作。在訊號寫入操作時，移位電晶體 102 進行短路操作。

這樣，當沒有電流流向電容元件 104、並且獲得穩定狀態時，就認為訊號寫入操作結束。

在圖 7 中，在訊號寫入操作時提供高於  $V_{dd1}$  的  $V_{dd3}$ 。因此，可以在電流源電晶體的源極和汲極之間提供更多電流，並且可以快速地進行設定操作，而不受寄生在接線等等上面的交叉電容和接線電阻的影響。換句話說，因為在輸出操作時的電流可以大，所以可以獲得幾乎不受由於噪音等等引起的少量電流影響的半導體裝置。

下面，如圖 9 所示，開關 103、105 和 106 截止，而開關 701 導通。用具有箭頭 901 的虛線示意性地表示在那時的電流路徑。在圖 9 中，因為開關 701 導通，所以電流在移位電晶體 102 的源極和汲極之間流動。另一方面，在訊號寫入操作時，聚集的電荷保持在電容元件 104 中，並且該電荷施加給電流源電晶體 101 和移位電晶體 102 的閘極。電流源電晶體 101 和移位電晶體 102 的閘極彼此連接

。如上所述，電流源電晶體 101 和移位電晶體 102 一起當成多閘極電晶體。因此，當電流源電晶體 101 和移位電晶體 102 看作一個電晶體時，該電晶體的閘極長度  $L$  比電流源電晶體 101 的閘極長度  $L$  更長。通常，當電晶體的閘極長度  $L$  變得更長時，其中流動的電流變小。因此，流向負載 108 的電流變得比  $I_b$  更小。上述操作相應於輸出操作。在輸出操作時，移位電晶體 102 進行電流源操作。

在圖 7 的情況下，可以添加或不添加開關 701。開關 701 可以設定在移位電晶體 102 的源極端子側，或者設定在其汲極端子側。開關 701 可以導通或截止，從而處於與開關 103 相反的狀態。如上所述，可以藉由將開關佈置在各種位置上來構成電路。而且，高於  $V_{dd1}$  的  $V_{dd3}$  提供給接線 702；但是，本發明不局限於這個。可以提供不同的電位。

下面，圖 10 顯示電流源電晶體 101 和移位電晶體 102 的佈局互換的情況。在圖 1 中，按接線 109、移位電晶體 102 和電流源電晶體 101 的順序設定，但是，在圖 10 中，按接線 109、電流源電晶體 101 和移位電晶體 102 的順序設定。

這裏，比較在圖 1 中的電路和在圖 10 中的電路。在圖 1 中，當移位電晶體 102 進行短路操作時，在移位電晶體 102 的閘極端子和源極端子(汲極端子)之間存在電位差。因此，在移位電晶體 102 的通道區中的電荷保存在閘極電容器中。然後，同樣在電流源操作中，電荷仍然保存在閘極電容器中。因此，電流源電晶體 101 閘極端子的電位

在短路操作(訊號寫入操作)和電流源操作(輸出操作)之間幾乎不變。

在圖 10 中，另一方面，當移位電晶體 102 進行短路操作時，在移位電晶體 102 的閘極端子和源極端子(汲極端子)之間幾乎不存在任何電位差。因此，在移位電晶體 102 的通道區內幾乎沒有電荷，因此在其閘極電容器中幾乎沒保存電荷。然後，由於在電流源操作時開關 105 和 103 截止，所以電荷聚集在移位電晶體 102 的閘極電容器中，並且移位電晶體 102 作為一部分電流源。這裏的電荷是聚集在電容元件 104 中或電流源電晶體 101 的閘極電容器中的電荷。該電荷移到移位電晶體 102 的閘極部分。因此，由於在短路操作(訊號寫入操作)和電流源操作(輸出操作)之間移動的電荷量，所以電流源電晶體 101 閘極端子的電位改變。結果，電流源電晶體 101 和移位電晶體 102 的閘極-源極電壓的絕對值在輸出操作時變得更小，使得流向負載 108 的電流更小。

因此，可以根據情況設計電流源電晶體 101 和移位電晶體 102 的佈置。例如，在 EL 元件作為負載 108 的情況下，在黑色顯示中發射少許光時，對比度減小。在那種情況下，因為電流稍微減小，所以更較的佳使用圖 10 中的結構。

在圖 1 中，設定一個電流源電晶體 101 和一個移位電晶體 102，但是，也可以設定多個電流源電晶體 101 和移位電晶體 102 兩者或其中之一。而且，可以任意地選擇其

佈置。圖 11 顯示設定第二移位電晶體 1101 和開關 1102 時的範例。

在圖 11 的情況下，與圖 1 所示的範例相比，可以使流向負載 108 的電流量更小。例如，當負載 108 是 EL 元件時，較佳的在顯示黑色時發射少許光，這導致對比度減小。

本實施例模式中所述的內容相應於部分修改其內容的實施例模式 1。因此，實施例模式 1 中所述的內容也可以應用於這個實施例模式。

這個實施例模式可以和本說明書中的其他實施例模式或範例自由地組合。

### [實施例模式 3]

在實施例模式 3 中，將說明不同於上述實施例模式中類比電路的結構。

在圖 1 中，電流源電晶體 101 和移位電晶體 102 都是 N 通道電晶體。在本實施例模式中，說明電流源電晶體 101 和移位電晶體 102 都是 P 通道電晶體的情況。至於圖 1 的電路，圖 12 顯示電流源電晶體 101 和移位電晶體 102 的極性(導電性)改變、並且電路的連接結構不變時的範例。當比較圖 1 和圖 12 時，顯然藉由將接線 109、110、111 和 112 的電位變為接線 1209、1210、1211 和 1212 的電位、並藉由改變電流源 1207 的電流方向，容易進行改變。電流源電晶體 1201、移位電晶體 1202、開關 1203、1205 和 1206、電流源 1207、負載 1208 等等的連接不變。

注意，負載 1208 具有整流性能。換句話說，負載的電流-電壓特性根據施加偏壓的方向而具有不同的阻抗值，並且負載具有使得電流幾乎僅僅在一個方向流動的電氣性能。在這個實施例模式中，設定負載 1208，使得電流從接線 1212 流到電流源電晶體 1201。

連接到接線 1211 的電流源 1207 設定電流  $I_b$ 。這裏，輸入接線 1209 的電位表示為  $V_{ss1}$ ；輸入接線 1210 的電位表示為  $V_{ss2}$ ；輸入接線 1211 的電位表示為  $V_{dd1}$ ；輸入接線 1212 的電位表示為  $V_{dd2}$ 。電位的關係至少滿足  $V_{ss1} < V_{ss2} < V_{dd1}$ ，並且  $V_{ss1} < V_{dd2} < V_{dd1}$ 。

輸入接線 1210 的電位  $V_{ss2}$  和輸入接線 1211 的電位  $V_{dd1}$  之間的關係可以相同或不同。在  $V_{dd2}$  是不同於  $V_{ss2}$  的電位時，藉由電流源電晶體的臨界值電壓、藉由施加於負載時的臨界值電壓或藉由電流源電晶體的臨界值電壓和施加於負載時的臨界值電壓的總和，可以將  $V_{dd2}$  設定為高於  $V_{ss2}$ 。

簡要地說明圖 12 的操作。如圖 13 所示，開關 1203、1205 和 1206 導通。用具有箭頭 1301 的虛線示意性地表示在那時的電流路徑。在圖 12 中，移位電晶體 1202 的源極和汲極具有幾乎相同的電位。換句話說，在移位電晶體 1202 的源極和汲極之間幾乎沒有電流流動，並且電流流向開關 1203。因此，流向電流源 1207 的電流  $I_b$  流向電容元件 1204 或電流源電晶體 1201。當在電流源電晶體 1201 的源極和汲極之間流動的電流與流向電流源 1207 的

電流  $I_b$  變為相等時，沒有電流流向電容元件 1204。換句話說，獲得穩定狀態。在那時，電流源電晶體 1201 的閘極電位聚集在電容元件 1204 中。換句話說，使得電流  $I_b$  可以在電流源電晶體 1201 的源極和汲極之間流動所需的電壓施加於電流源電晶體 1201 的閘極。上述操作相應於訊號寫入操作。在訊號寫入操作時，移位電晶體 1202 進行短路操作。

這樣，當沒有電流流向電容元件 1204、並且獲得穩定狀態時，就認為訊號寫入操作結束。

應當注意，根據電流源電晶體 1201 的源極電位、接線 1212 的電位  $V_{ss2}$  和負載的電流-電壓特性，可以藉由電流源電晶體 1201 的閘極電位即接線 1210 的電位  $V_{dd2}$  控制電流源電晶體 1201 的源極電位。因此，藉由控制接線 1210 的電位  $V_{dd2}$ ，使得可以沒有電流流向負載 1208。

下面，如圖 14 所示，開關 1203、1205 和 1206 截止。用具有箭頭 1401 的虛線示意性地表示在那時的電流路徑。在圖 14 中，因為開關 1203 截止，所以電流在移位電晶體 1202 的源極和汲極之間流動。另一方面，在訊號寫入操作時聚集的電荷保持在電容元件 1204 中，並且該電荷施加給電流源電晶體 1201 和移位電晶體 1202 的閘極。電流源電晶體 1201 和移位電晶體 1202 的閘極彼此連接。如上所述，電流源電晶體 1201 和移位電晶體 1202 一起當成多閘極電晶體。因此，當電流源電晶體 1201 和移位電晶體 1202 看作一個電晶體時，該電晶體的閘極長度  $L$  比電流源電晶體 1201 的閘極長度  $L$  更長。通常，當電晶體的閘極長度  $L$  變得更長

時，其中流動的電流變小。因此，流向負載 1208 變小的電流變得比  $I_b$  更小。上述操作相應於輸出操作。在輸出操作時，移位電晶體 1202 進行電流源操作。

下面，圖 15 顯示電流源電晶體 1201 和移位電晶體 1202 的佈局互換的情況。在圖 1 中，按接線 1209、移位電晶體 102 和電流源電晶體 101 的順序設定，但是，在圖 15 中，按接線 1209、電流源電晶體 1201 和移位電晶體 1202 的順序設定。

這裏，說明在圖 1 中的電路和在圖 15 中的電路之間的差別。在圖 1 中，當移位電晶體 102 進行短路操作時，在移位電晶體 102 的閘極端子和源極端子(汲極端子)之間存在電位差。因此，電荷保存在移位電晶體 102 的閘極電容器中。然後，同樣在電流源操作中，電荷仍然保存在閘極電容器中。因此，電流源電晶體 1201 閘極端子的電位在短路操作(訊號寫入操作)和電流源操作(輸出操作)之間幾乎不變。

在圖 15 中，另一方面，當移位電晶體 1202 進行短路操作時，在移位電晶體 1202 的閘極端子和源極端子(汲極端子)之間幾乎不存在電位差。因此，移位電晶體 102 的通道區內幾乎沒有電荷，並且其閘極電容器中沒保存電荷。然後，由於在電流源操作時開關 1205 和 1203 截止，所以電荷聚集在移位電晶體 1202 的閘極電容器中，並且移位電晶體 1202 作為一部分電流源。這時的電荷是聚集在電容元件 1204 中或電流源電晶體 1201 的閘極電容器中的

電荷。該電荷移動到移位電晶體 1202 的閘極部分。因此，由於在短路操作(訊號寫入操作)和電流源操作(輸出操作)之間移動的電荷量，所以電流源電晶體 1201 閘極端子的電位改變。結果，電流源電晶體 1201 和移位電晶體 1202 的閘極-源極電壓的絕對值在輸出操作時變得更小，使得流向負載 1208 的電流也變小。

因此，可以根據情況設計電流源電晶體 1201 和移位電晶體 1202 的佈置。例如，在 EL 元件作為負載 1208 的情況下，在黑色顯示中發射少許光時，對比度減小。在那種情況下，因為電流稍微減小，所以更佳的使用圖 15 中的結構。

在圖 12 中，設定一個電流源電晶體 101 和一個移位電晶體 102，但是，也可以設定多個電流源電晶體 101 和移位電晶體 102 兩者或其中之一。而且，可以任意地選擇其佈置。圖 16 顯示設定第二移位電晶體 1601 和開關 1602 時的範例。

在圖 16 的情況下，與圖 12 所示的範例相比，可以使流向負載 1208 的電流量小。例如，當負載 1208 是 EL 元件時，較佳的在顯示黑色時發射少許光，這導致對比度減小。

這樣，藉由改變開關的佈置和數目、各個電晶體的極性、電流源電晶體的數目和佈置、移位電晶體的數目和佈置、各個接線的電位、電流流動方向等等，可以使用各種的電路來構成本發明，而不局限於圖 1 所示的電路。而且，藉由組合這種變化，可以利用其他的各種電路來構成本

發明。

本實施例模式中所述的內容相應於部分修改其內容的實施例模式 1。因此，實施例模式 1 中所述的內容也可以應用於這個實施例模式。

這個實施例模式可以和本說明書中的其他實施例模式或範例自由地組合。

#### [實施例模式 4]

在實施例模式 4 中，將說明不同於上述實施例模式中類比電路的結構。

在上述實施例模式中，習知的電流驅動電路和使用它的顯示裝置具有這種結構，使得訊號電流和用於驅動 TFT 的電流、或者訊號電流和它發光時流向發光元件的電流彼此相等，或者彼此成比例。

因此，在用於驅動發光元件的驅動 TFT 的驅動電流小時，或者在藉由發光元件進行黑色灰度等級顯示時，訊號電流成比例地變小。因此，由於用於給驅動 TFT 提供訊號電流的接線的寄生電容和發光元件相對很大，所以存在當訊號電流小時，對接線的寄生電容充電的時間常數變大的問題，並且訊號寫入速度變慢。也就是說，當電流提供給電晶體時，引起電晶體在閘極端子產生流動電流所需的電壓的速度變慢的問題。

在這個實施例模式中，除了本發明的有利效果之外，還將說明一種半導體裝置，即使在訊號電流小時，也能夠

提高訊號寫入速度和元件驅動速度。

在這個實施例模式中，爲了快速地完成設定操作，在進行設定操作之前，預先將電晶體閘極端子的電位設定爲預定電位。該預定電位近似等於完成設定操作時(獲得穩定狀態時)獲得的電位。因此，可以快速進行設定操作。注意，在這個實施例模式中，該設定操作是用於提供電流給電晶體、並在其閘極端子產生電晶體流動電流所需的電壓的操作。

而且，用於使電晶體閘極端子的電位爲預定電位、從而快速完成設定操作的操作稱爲預充電操作，並且具有這種功能的電路稱爲預充電裝置。

首先，圖 17 顯示這個實施例模式的結構。設定一直作爲電流源(或它的一部分)的電流源電晶體 1701 和其操作隨著狀態改變的移位電晶體 1702，並且電流源電晶體 1701、移位電晶體 1702 和接線 1709 串聯連接。電流源電晶體 1701 的閘極連接到電容元件 1704 的一個端子。電容元件 1704 的另一個端子連接到電流源電晶體的源極。因此，可以保持電流源電晶體 1701 的閘極-源極電壓( $V_{gs}$ )。而且，電流源電晶體 1701 的閘極端子和接線 1710 藉由開關 1705 彼此連接，並且藉由開關 1705 的導通/截止可以控制電容元件 1704 中保持的電荷。電流源電晶體 1701 的源極和接線 1711 藉由第一電流源 1707 和開關 1706 彼此連接。與上述結構並聯，電流源電晶體 1701 的源極和接線 1712 藉由負載 1708 彼此連接。而且，電流源電晶體 1701 的源極和接線

1715 藉由第二電流源 1713 和開關 1714 彼此連接。

連接到接線 1711 的第一電流源 1707 設定電流  $I_{b1}$ ，連接到接線 1715 的第二電流源 1713 設定電流  $I_{b2}$ 。這裏，輸入接線 1709 的電位表示為  $V_{dd1}$ ，輸入接線 1710 的電位表示為  $V_{dd2}$ ，輸入接線 1711 的電位表示為  $V_{ss1}$ ，輸入接線 1712 的電位表示為  $V_{ss2}$ ，輸入接線 1715 的電位表示為  $V_{ss3}$ 。此時，電位關係至少滿足  $V_{dd1} > V_{dd2} > V_{ss1} > V_{ss3}$ ，並且  $V_{dd1} > V_{ss2} > V_{ss1} > V_{ss3}$ 。

輸入接線 1710 的電位  $V_{dd2}$  和輸入接線 1712 的電位  $V_{ss2}$  之間的關係可以相同或不同。在  $V_{dd2}$  是不同於  $V_{ss2}$  的電位時，藉由電流源電晶體的臨界值電壓、藉由施加於負載時的臨界值電壓或藉由電流源電晶體的臨界值電壓和施加於負載時的臨界值電壓的總和，可以將  $V_{dd2}$  設定為高於  $V_{ss2}$ 。

注意，負載 1708 具有整流性能。換句話說，負載的電流-電壓特性根據施加偏壓的方向而具有不同的阻抗值，並且負載具有使得電流幾乎僅僅在一個方向流動的電氣性能。在這個實施例模式中，設定負載 1708，從而使電流從電流源電晶體 1701 流到接線 1712。

以下簡要地說明圖 17 的操作。如圖 18 所示，開關 1703、1705 和 1714 導通，並且開關 1706 截止。然後，移位電晶體 1702 的源極和汲極具有幾乎相同的電位。換句話說，在移位電晶體 1702 的源極和汲極之間幾乎沒有電流流動，並且電流流向開關 1703。用具有箭頭 1801 的虛線示意

性地表示在那時的電流路徑。因此，流向第二電流源 1713 的電流  $I_{b2}$  流向電容元件 1704 或電流源電晶體 1701。當在電流源電晶體 1701 的源極和汲極之間流動的電流與流向第二電流源 1713 的電流變為相等時，沒有電流流向電容元件 1704。換句話說，獲得穩定狀態。此時，電流源電晶體 1701 的閘極-源極電壓聚集在電容元件 1704 中。換句話說，使得電流  $I_{b2}$  可以在電流源電晶體 1701 的源極和汲極之間流動所需的電壓施加在閘極和源極之間。上述操作相應於預充電操作。在預充電操作時，移位電晶體 1702 進行短路操作。

下面，如圖 19 所示，開關 1705 和 1706 導通，並且開關 1703 和 1714 截止。因為開關 1703 截止，所以電流在移位電晶體 1702 的源極和汲極之間流動。用具有箭頭 1901 的虛線示意性地表示在那時的電流路徑。因此，流向第一電流源 1707 的電流  $I_{b1}$  流向電容元件 1704、電流源電晶體 1701 或移位電晶體 1702。在那時，電流源電晶體 1701 和移位電晶體 1702 的閘極彼此連接。因此，電流源電晶體 1701 和移位電晶體 1702 一起當成多閘極電晶體。該多閘極電晶體的閘極長度  $L$  比電流源電晶體 1701 的閘極長度  $L$  更長。通常，當電晶體的閘極長度  $L$  變長時，其中流動的電流變小。

當在多閘極電晶體的源極和汲極之間流動的電流等於流向第一電流源 1707 的電流  $I_{b1}$  時，沒有電流流向電容元件 1704。換句話說，獲得穩定狀態。在穩定狀態下，沒有電流流向電容元件 1704。在那時，多閘極電晶體的閘極-源極電壓聚集在電容元件 1704 中。也就是說，在多

閘極電晶體的源極和汲極之間提供電流  $I_{b1}$  所需的電壓施加在其閘極和源極之間。上述操作相應於設定操作。在設定操作時，移位電晶體 1702 進行電流源操作。

注意，藉由恰當地設定第一電流源 1707 的電流  $I_{b1}$ 、第二電流源 1713 的電流  $I_{b2}$  以及電流源電晶體 1701 和移位電晶體 1702 的電晶體尺寸(閘極寬度  $W$ 、閘極長度  $L$  等等)，在電容元件 1704 中聚集的電荷，即電流源電晶體 1701 閘極端子的電位，設定為近似等於在預充電操作和設定操作之間的電壓。然後，在流向第二電流源 1713 的電流  $I_{b2}$  比流向第一電流源 1707 的電流  $I_{b1}$  具有更高電流值的情況下，藉由預充電操作，電容元件 1704 可以快速充電，並且可以獲得穩定狀態。然後，即使在設定操作時流向第一電流源 1707 的電流  $I_{b1}$  小時，也可以快速地獲得穩定狀態。這是因為電容元件 1704 幾乎藉由預充電操作充電。

然後，如圖 20 所示，開關 1703、1705、1706 和 1714 截止。然後，電流流向負載 1708。用具有箭頭 2001 的虛線示意性地表示在那時的電流路徑。上述操作相應於輸出操作。在輸出操作時，移位電晶體 1702 進行電流源操作。

這樣，藉由控制開關 1703 的導通/截止，可以使在預充電操作時流動的電流更大，從而可以快速獲得穩定狀態。即，減輕電流流過的接線上寄生的負載影響(接線電阻、交叉電容等等)，並且可以快速獲得穩定狀態。在那時，已經獲得和設定操作時的穩定狀態幾乎相同的狀態。因此，在預充電操作之後的設定操作，可以快速獲得穩定狀

態。

請注意，由於電流源電晶體 1701 的源極電位、接線 1712 的電位  $V_{ss2}$  和負載 1708 的電流-電壓特性，所以幾乎沒有電流流向負載 1708。電流源電晶體 1701 的源極電位可以藉由電流源電晶體 1701 的閘極電位即接線 1710 的電位  $V_{dd2}$  來控制。因此，控制接線 1710 的電位  $V_{dd2}$ ，可以阻止電流提供給負載 1708。

請注意，多數情況下，電容元件 1704 的電位在設定操作和輸出操作中是不同的。但是，電容元件 1704 兩端的電壓(電位差)不變，因此，電流源電晶體 1701 的閘極-源極電壓不變，要求的電流流向負載 1708。

而且，在圖 17 中，第一電流源 1707 和第二電流源 1713 兩個電流源或者兩個開關用於控制是否提供各個電流，從而改變在預充電操作時流動的電流量和在設定操作時流動的電流量；但是，本發明不局限於這個。例如，如圖 38 所示，電流源 3807 僅僅可以用來進行控制。可選擇地，可以不設定開關 3806 而控制電流量。圖 39 到 41 顯示圖 38 所示結構的操作(虛線 3901、4001 和 4101 的箭頭示意性地表示電流路徑)。但是，在這種情況下，在預充電操作時(圖 39)和設定操作時(圖 40)的電流源 3807 的電流量的值對應於各個操作，並且通常具有不同的值。

請注意，任何元件都可以當成負載 3808，只要它具有整流性能。可以使用例如如電阻器、電晶體、EL 元件、其他類型發光元件的元件、由電晶體、電容器和開關構

成的電流源電路。可以使用訊號線或訊號線和連接到它的像素。像素可以包括任何類型的顯示元件，例如 EL 元件或用於 FED 的元件。

可以用電流源電晶體 3801 或移位電晶體 3802 的閘極電容器來代替電容元件 3804。在這種情況下，可以省略電容元件 3804。

高電位側電源  $V_{dd1}$  和  $V_{dd2}$  分別提供給接線 1709 和 1710；但是，不必總是保持相同的電位。例如，當即使在訊號寫入操作和輸出操作時電位不同也正常地完成操作時，就不存在問題。

可選擇地，在各個訊號寫入操作時，提供給接線 1710 的電位  $V_{dd2}$  可以改變。具體而言，當在訊號寫入操作時流向電流源電晶體 1701 的電流大時，提供給接線 1710 的電位  $V_{dd2}$  提高，因此正常地進行操作，提供給連接到電流源 1707 的接線 1711 的電位  $V_{ss1}$  不下降太多，這是較佳的。因此，即使在預先在訊號寫入操作時流向電流源電晶體 1701 的電流大時，提供給接線 1710 的電位  $V_{dd2}$  提高，因此提供給連接到電流源電晶體 1707 的接線 1711 的電位  $V_{ss1}$  也不必降低。因此，即使在流向電流源電晶體 1701 的電流大時，也可以給出設定電位  $V_{ss1}$  的餘量。注意，提供給接線 1710 的電位  $V_{dd2}$  可以根據在訊號寫入操作時流向電流源電晶體 1701 的電流量而變化。例如，當在訊號寫入操作時流向電流源電晶體 1701 的電流量大時，也使提供給接線 1710 的電位  $V_{dd2}$  高，並且

確保提供給接線 1711 的電位  $V_{ss1}$  的餘量。另一方面，當在訊號寫入操作時流向電流源電晶體 1701 的電流量小時，使得提供給接線 1710 的電位  $V_{dd2}$  低，因而防止在訊號寫入操作時電流流向接線 1712 側，即流向載荷 1708。

低電位側電源  $V_{ss1}$ 、 $V_{ss2}$  和  $V_{ss3}$  分別提供給接線 1711、1712 和 1715；但是，不必總是保持相同的電位。當即使在訊號寫入操作和輸出操作時電位不同也正常地完成操作時，就不存在問題。

應當注意，電容元件 3804 可以連接到電流源電晶體 3801 的閘極端子和源極端子。這是因為只要保持在閘極端子和源極端子之間的電壓，電晶體的操作就不容易受其他原因的影響（例如由於接線電阻引起的電壓降的影響等等），因為電晶體的操作由閘極-源極電壓決定。假如電容元件 3804 設定在電流源電晶體 3801 的閘極端子和另一根接線之間，有可能電流源電晶體 3801 的閘極端子電位隨著另一根接線的電壓下降值而變化。

注意，電流源電晶體 3801 和移位電晶體 3802 在電流源操作時當成多閘極電晶體，因此這些電晶體較佳具有相同極性（具有相同導電性）。

注意，電流源電晶體 3801 和移位電晶體 3802 在電流源操作時當成多閘極電晶體，但是，各個電晶體的閘極寬度  $W$  可以相同或者不同。同樣，閘極長度  $L$  可以相同或者不同。但是，閘極寬度  $W$  較佳相同，因為閘極寬度  $W$  可以認為和普通多閘極電晶體相同。由於移位電晶體

3802 的閘極長度  $L$  變長，所以在設定操作或輸出操作時流動的電流變小。因此，可以根據情況進行適當的設計。

如開關 3803、3805 和 3806 這種開關可以是任何開關，例如電子開關或機械開關。只要它可以控制電流的流動，它就可以是任何開關。它可以是電晶體、二極體或用它們構成的邏輯電路。因此，在使用電晶體作為開關的情況下，其極性(導電性)不特別地限制，因為它只是作為開關來操作。但是，當截止電流較佳小時，較佳的使用具有小截止電流的極性的電晶體。作為具有小電流的電晶體，具有包括 LDD 區的電晶體等等。而且，當當成開關的電晶體的源極端子電位接近低電位側電源( $V_{ss}$ 、接地、0 V 等等)時，最好使用 N 通道電晶體，當源極端子的電位接近高電位側電源( $V_{dd}$  等等)時，較佳的使用 P 通道電晶體。這有助於電晶體容易地當成開關，因為可以提高閘極-源極電壓的絕對值。還應當注意，還可以藉由使用 N 通道和 P 通道電晶體兩者來應用 CMOS 開關。

請注意，圖 17 和 38 等等顯示這個實施例模式的電路，但是，本發明不局限於這個結構。藉由改變開關的佈置和數目、各個電晶體的極性、電流源電晶體 3801 的數目和佈置、移位電晶體 3802 的數目和佈置、各個接線的電位、電流方向等等，可以在該結構中應用各種電路。而且，藉由組合這種變化，可以達成使用各種電路的結構。

例如，如開關 3803、3805 和 3806 的這種開關可以設定在任何地方，只要它可以控制目標電流的導通/截止。

具體地，控制流向電源 3807 的電流的開關 3806 較佳設定為串聯。而且，控制流向移位電晶體 3802 的電流的開關 3803 較佳的與移位電晶體 3802 並聯。開關 3805 較佳的設定為控制在電容元件 3804 中的電荷。

在這個實施例模式中，在設定操作之前進行預充電操作。因此，可以以小電流值快速地進行設定操作。因此，可以獲得在輸出操作時能夠輸出精確的電流的有益效果。

本實施例模式中所述的內容相應於部分修改其內容的實施例模式 1。因此，實施例模式 1 中所述的內容也可以應用於這個實施例模式。

這個實施例模式可以和本說明書中的其他實施例模式或範例自由地組合。

#### [實施例模式 5]

在實施例模式 5 中，將說明不同於上述實施例模式中類比電路的結構。

在實施例模式 1 中，使用圖 1 的結構來達成移位電晶體 102 的電流源操作或短路操作。在這個實施例模式中，給出不同於實施例模式 1 的結構範例，用於達成在電流源操作和短路操作之間的變換。

應當注意，這裏將省略類似於實施例模式 1 的大部分文字說明。

首先，圖 21 顯示不同於圖 1 的結構，其中達成移位電晶體 102 的電流源操作或短路操作。

在圖 1 中，使用開關 103，因此移位電晶體 102 可以進行短路操作。藉由控制開關 103，電流不在移位電晶體 102 的源極和汲極之間流動，因此移位電晶體 102 的源極端子和汲極端子具有大致相同的電位。

相反的，在圖 21 中，控制移位電晶體 2102 的閘極端子電壓，因此大電流可以流向移位電晶體 2102。具體地，藉由使用開關 2103 使移位電晶體 2102 的閘極-源極電壓的絕對值變大。結果，在一定值的電流流動時，需要小的移位電晶體 2102 源極-汲極電壓。也就是說，移位電晶體 2102 當成開關。

在圖 1 中，在電流源操作中，在電流源操作時使開關 103 截止，電流源電晶體 101 和移位電晶體 102 當成多閘極電晶體，因為其閘極端子彼此連接。

相反的，在圖 21 中，因為電流源電晶體 2101 和移位電晶體 2102 的閘極端子彼此不連接，所以藉由使用開關 2103 來使閘極端子連接。結果，它們可以當成多閘極電晶體。在圖 21 中，設定當成電流源(或它的一部分)的電流源電晶體 2101 和其操作隨狀態改變的移位電晶體 2102，並且電流源電晶體 2101、移位電晶體 2102 和接線 109 串聯連接。電流源電晶體 2101 的閘極連接到電容元件 104 的一個端子。電容元件 104 的另一個端子藉由移位電晶體 2102 連接到電流源電晶體 2101 的源極。因此，可以保持電流源電晶體 2101 的閘極-源極電壓。而且，電流源電晶體 2101 的閘極藉由開關 105 連接到接線 110，並且可以藉由開關 2103 的導通/截止來

控制電容元件 104，從而保持電荷。移位電晶體 2102 的閘極端子和接線 2105 藉由開關 2104 彼此連接。藉由開關 2104 的導通/截止來控制移位電晶體 2102。電流源電晶體 2101 的閘極和移位電晶體 2102 藉由開關 2103 連接。

連接到接線 111 的第一電流源 107 設定電流  $I_{b1}$ 。這裏，輸入接線 109 的電位表示為  $V_{dd1}$ ，輸入接線 110 的電位表示為  $V_{dd2}$ ，輸入接線 2105 的電位表示為  $V_{dd3}$ ，輸入接線 111 的電位表示為  $V_{ss1}$ ，輸入接線 112 的電位表示為  $V_{ss2}$ 。在那時，電位關係滿足  $V_{dd3} > V_{dd1} > V_{dd2} > V_{ss1}$ ，並且  $V_{dd3} > V_{dd1} > V_{ss2} > V_{ss1}$ 。本發明不局限於這個；但是，較佳的盡可能高的電位，以使移位電晶體 2102 在短路操作時可以具有更高電流驅動能力。

輸入接線 110 的電位  $V_{dd2}$  和輸入接線 111 的電位  $V_{ss1}$  之間的關係可以相同或不同。在  $V_{dd2}$  是不同於  $V_{ss1}$  的電位時，藉由電流源電晶體的臨界值電壓、藉由施加於負載的臨界值電壓或藉由電流源電晶體的臨界值電壓和施加於負載的臨界值電壓的總和，可以將  $V_{dd2}$  設定為高於  $V_{ss1}$ 。

說明圖 21 的操作。首先，如圖 22 所示，開關 2104、105 和 106 導通，開關 2103 截止。用具有箭頭 2201 的虛線示意性地表示在那時的電流路徑。然後，移位電晶體 2102 的閘極端子連接到接線 2105。給接線 2105 提供高電位側 ( $V_{dd2}$ ) 的電源，因此，移位電晶體 2102 閘極-源極電壓的絕對值變為很大。因此，移位電晶體 2102 具有很大

的電流驅動能力，並且其源極和汲極具有大致相同的電位。因此，在電流源 107 中流動的電流  $I_b$  流向電容元件 104 或電流源電晶體 2101，因此電流源電晶體 2101 的源極具有和接線 111 大致相同的電位。當在電流源電晶體 2101 的源極和汲極之間流動的電流與在電流源 107 中流動的電流  $I_b$  變為相等時，沒有電流流入電容元件 104。也就是說，獲得穩定狀態。然後，穩定狀態的閘極電位聚集在電容元件 104 中。也就是說，使得電流  $I_b$  可以在電流源電晶體 2101 的源極和汲極之間流動所需的電壓施加於其閘極端子。上述操作相應於設定操作。在設定操作時，移位電晶體 2102 當成開關並進行短路操作。

請注意，由於電流源電晶體 2101 的源極電位、接線 112 的電位  $V_{ss2}$  和負載 108 的電壓-電流特性，所以幾乎沒有電流流向負載 108。電流源電晶體 2101 的源極電位可以藉由電流源電晶體 2101 的閘極電位即接線 110 的電位  $V_{dd2}$  來控制。因此，控制接線 110 的電位  $V_{dd2}$ ，可以阻止電流提供給負載 108。

下面，如圖 23 所示，開關 2104、105 和 106 截止，開關 2103 導通。用具有箭頭 2301 的虛線示意性地表示在那時的電流路徑。因此，移位電晶體 2102 的閘極連接到電流源電晶體 2101 的閘極。另一方面，在設定操作時聚集的電荷保持在電容元件 104 中，並且該電荷施加給電流源電晶體 2101 和移位電晶體 2102 的閘極端子。如上所述，電流源電晶體 2101 和移位電晶體 2102 一起當成多閘極

電晶體。因此，當電流源電晶體 2101 和移位電晶體 2102 看作一個電晶體時，該電晶體的閘極長度  $L$  比電流源電晶體 2101 的閘極長度  $L$  更長。因此，流向負載 108 的電流變得比  $I_b$  更小。上述操作相應於輸出操作。在輸出操作時，移位電晶體 2102 進行電流源操作。

注意，圖 21 顯示這個實施例模式的電路，但是，本發明不局限於這個結構。如在實施例模式 1 中一樣，藉由改變開關的佈置和數目、各個電晶體的極性、電流源電晶體 2101 的數目和佈置、移位電晶體 2102 的數目和佈置、各個接線的電位、電流流動方向等等，在該結構中可以使用各種的電路。而且，藉由組合這種變化，能夠達成使用各種電路的結構。

圖 24 顯示不同地設定開關 106 時的範例。例如如開關 105、106、2103 和 2104 的開關可以佈置在任何地方，只要它如下所述地構成。即，在訊號寫入操作時，如圖 25 所示地連接開關 106，其中來自電流源 107 的電流  $I_b$  流向電流源電晶體 2101，並且移位電晶體 2102 進行短路操作。在輸出操作時，如圖 26 所示地連接開關 106，其中移位電晶體 2102 進行電流源操作，並且流向移位電晶體 2102 和電流源電晶體 2101 的電流流向負載 108。

此外，圖 27 顯示電流源電晶體 2101 和移位電晶體 2102 的佈局互換的情況。在圖 27 中，接線 109、移位電晶體 2702 和電流源電晶體 2701 按該順序設定。

圖 28 顯示圖 21 中電流源電晶體 2101 和移位電晶體

2102 的極性(導電性)改變、並且電路的連接結構不變時的範例。當比較圖 21 和圖 28 時，顯然藉由將接線 109、110、111、112 和 2105 的電位變為接線 2809、2810、2811、2812 和 2815 的電位，並藉由改變電流源 107 的電流方向，容易進行改變。

連接到接線 2811 的電流源 2807 設定電流  $I_b$ 。這裏，輸入接線 2809 的電位表示為  $V_{ss1}$ ，輸入接線 2810 的電位表示為  $V_{ss2}$ ，輸入接線 2815 的電位表示為  $V_{ss3}$ ，輸入接線 2811 的電位表示為  $V_{dd1}$ ，輸入接線 2812 的電位表示為  $V_{dd2}$ 。在那時，電位關係至少滿足  $V_{ss3} < V_{ss1} < V_{ss2} < V_{dd1}$ ，並且  $V_{ss3} < V_{ss1} < V_{dd2} < V_{dd1}$ 。

輸入接線 2810 的電位  $V_{ss2}$  和輸入接線 2811 的電位  $V_{dd1}$  之間的關係可以相同或不同。在  $V_{dd2}$  是不同於  $V_{ss2}$  的電位時，藉由電流源電晶體的臨界值電壓、藉由施加於負載時的臨界值電壓或藉由電流源電晶體的臨界值電壓和施加於負載時的臨界值電壓的總和，可以將  $V_{ss2}$  設定為高於  $V_{dd2}$ 。

另外，圖 29 顯示在圖 28 中的設定操作時開關的導通/截止，並且具有箭頭 2901 的虛線表示電流路徑，圖 30 顯示在圖 28 中的輸出操作時各個開關的導通/截止，並且具有箭頭 3001 的虛線表示電流路徑。

這樣，藉由改變開關的佈置和數目、各個電晶體的極性、電流源電晶體的數目和佈置、移位電晶體的數目和佈置、各個接線的電位、電流流動方向等等，不僅可以使用

圖 21 的電路，而且可以使用各種電路來構成本發明。另外，藉由組合這種變化，可以利用其他的各種電路來構成本發明。

本實施例模式中所述的內容相應於部分修改其內容的實施例模式 1。因此，實施例模式 1 中所述的內容也可以應用於這個實施例模式。

這個實施例模式可以和本說明書中的其他實施例模式或範例自由地組合。

#### [實施例模式 6]

在實施例模式 6 中，將說明不同於上述實施例模式中類比電路的結構。

圖 31 顯示其中移位電晶體 102 具有與圖 1 中電流源操作或短路操作不同的結構、並且可以進行實施例模式 4 中所述預充電操作的結構。

圖 31 所示電流源電路控制移位電晶體 3102 閘極端子的電壓，並且使得大電流可以流向移位電晶體 3102。具體地，藉由使用開關 3103 使移位電晶體 3102 閘極-源極電壓的絕對值變大。結果，在一定值的電流流動時，僅僅需要小的移位電晶體 3102 源極-汲極電壓。也就是說，移位電晶體 3102 只當成開關操作。在圖 31 所示的結構中，設定一直當成電流源(或它的一部分)的電流源電晶體 3101 和其操作隨狀態改變的移位電晶體 3102，並且電流源電晶體 3101、移位電晶體 3102 和接線 109 串聯連接。電流

源電晶體 3101 的閘極連接到電容元件 104 的一個端子。電容元件 104 的另一個端子藉由移位電晶體 3102 連接到電流源電晶體 3101 的源極。因此，可以保持電流源電晶體 3101 的閘極-源極電壓。而且，電流源電晶體 3101 的閘極和汲極藉由開關 3103 彼此連接，並且可以藉由開關 3103 的導通/截止來控制電容元件 104，從而保持電荷。

在圖 31 中，因為電流源電晶體 3101 和移位電晶體 3102 的閘極彼此不連接，所以使用開關 3103 來連接閘極。結果，電流源電晶體 3101 和移位電晶體 3102 一起當成多閘極電晶體。

連接到接線 111 的第一電流源 107 設定電流  $I_{b1}$ ，連接到接線 3108 的第二電流源 3107 設定電流  $I_{b2}$ 。這裏，輸入接線 109 的電位表示為  $V_{dd1}$ ，輸入接線 110 的電位表示為  $V_{dd2}$ ，輸入接線 3105 的電位表示為  $V_{dd3}$ ，輸入接線 111 的電位表示為  $V_{ss1}$ ，輸入接線 112 的電位表示為  $V_{ss2}$ ，輸入接線 3108 的電位表示為  $V_{ss3}$ 。在那時，電位關係至少滿足  $V_{dd3} > V_{dd1} > V_{dd2} > V_{ss1} > V_{ss3}$ ，並且  $V_{dd3} > V_{dd1} > V_{ss2} > V_{ss1} > V_{ss3}$ 。本發明不局限於這個；但是，較佳盡可能高的電位，以使移位電晶體 3102 在短路操作時可以具有更高電流驅動能力。

輸入接線 110 的電位  $V_{dd2}$  和輸入接線 111 的電位  $V_{ss1}$  之間的關係可以相同或不同。在  $V_{dd2}$  是不同於  $V_{ss1}$  的電位時，藉由電流源電晶體的臨界值電壓、藉由施加於負載的臨界值電壓或藉由電流源電晶體的臨界值電

壓和施加於負載的臨界值電壓的總和，可以將  $V_{dd2}$  設定為高於  $V_{ss1}$ 。

以下說明圖 31 所示電流源電路的操作。首先，如圖 32 所示，開關 3104、105 和 3106 導通，開關 3103 和 106 截止。然後，移位電晶體 3102 的閘極端子連接到接線 3105。給接線 3105 提供高電位側 ( $V_{dd}$ ) 的電源，因此，移位電晶體 3102 閘極-源極電壓的絕對值變為很大。因此，移位電晶體 3102 具有很高的電流驅動能力，並且其源極端子和汲極端子具有大致相同的電位。因此，在第二電流源 3107 中流動的電流  $I_{b2}$  流向電容元件 104 或電流源電晶體 3101，因此電流源電晶體 3101 的源極端子具有和接線 3108 大致相同的電位。用具有箭頭 3201 的虛線示意性地表示在那時的電流路徑。當在電流源電晶體 3101 的源極和汲極之間流動的電流與在第二電流源 3107 中流動的電流  $I_{b2}$  變為相等時，沒有電流流入電容元件 104。也就是說，獲得穩定狀態。然後，那時閘極端子的電位聚集在電容元件 104 中。也就是說，使得電流  $I_{b2}$  可以在電流源電晶體 3101 的源極和汲極之間流動所需的電壓施加於其閘極端子。上述操作相應於預充電操作。在預充電操作時，移位電晶體 3102 當成開關並進行短路操作。

請注意，由於電流源電晶體 3101 的源極電位、接線 112 的電位  $V_{ss2}$  和負載 108 的電壓-電流特性，所以幾乎沒有電流流向負載 108。電流源電晶體 3101 的源極電位可以藉由電流源電晶體 3101 的閘極電位即接線 110 的電

位  $V_{dd2}$  來控制。因此，控制接線 110 的電位  $V_{dd2}$ ，可以阻止電流提供給負載 108。

下面，如圖 33 所示，開關 3104 和 3106 截止，開關 105、106 和 3103 導通。然後，移位電晶體 3102 和電流源電晶體 3101 的閘極端子彼此連接。用具有箭頭 3301 的虛線示意性地表示在那時的電流路徑。如上所述，電流源電晶體 3101 和移位電晶體 3102 一起當成多閘極電晶體。因此，當電流源電晶體 3101 和移位電晶體 3102 看作一個電晶體時，該電晶體的閘極長度  $L$  比電流源電晶體 3101 的閘極長度  $L$  更長。當在包括電流源電晶體 3101 和移位電晶體 3102 的多閘極電晶體的源極和汲極之間流動的電流變為等於流向第一電流源 107 的電流  $I_{b1}$  時，沒有電流流向電容元件 104。換句話說，獲得穩定狀態。那時閘極端子的電位聚集在電容元件 104 中。上述操作相應於設定操作。在設定操作時，移位電晶體 3102 進行電流源操作。

下面，如圖 34 所示，開關 105、106、3104 和 3106 截止，開關 3103 導通。另一方面，在設定操作時聚集的電荷保持在電容元件 104 中，並且該電荷施加給電流源電晶體 3101 和移位電晶體 3102 的閘極端子。如上所述，電流  $I_{b1}$  流向負載 108。用具有箭頭 3401 的虛線示意性地表示在那時的電流路徑。上述操作相應於輸出操作。

在這個實施例模式中，說明圖 31 所示的電流源電路，但是，本發明不局限於這個結構，各種改良都是可以的，除非脫離本發明的精神。例如，如實施例模式 1 中所示

的一樣，藉由改變開關的佈置和數目、各個電晶體的極性、電流源電晶體 3101 的數目和佈置、電流源的數目和佈置、移位電晶體的數目和佈置、各個接線的電位、是否組合另一種預充電方法、電流流動方向等等，在該結構中可以使用各種的電路。而且，藉由組合這種變化，可以達成使用各種電路的結構。

例如，各個開關可以設定在任何地方，只要設定該設計，使得在預充電操作時，如圖 35 所示地進行連接，在設定操作時，如圖 36 所示地進行連接，在輸出操作時，如圖 37 所示地進行連接。

本實施例模式中所述的內容相應於部分修改其內容的實施例模式 1。因此，實施例模式 1 中所述的內容也可以應用於這個實施例模式。

這個實施例模式可以和本說明書中的其他實施例模式或範例自由地組合。

## 範例

### [範例 1]

在範例 1 中，說明顯示裝置和訊號線驅動電路等等的結構。本發明的半導體裝置可以應用於一部分訊號線驅動電路。

如圖 42 所示，可以應用於本發明的顯示裝置 4201 包括像素區 4202、閘極線驅動電路 4203 和訊號線驅動電路 4204。閘極線驅動電路 4203 順序地輸出選擇訊號給像素

區 4202。訊號線驅動電路 4204 順序地輸出視頻訊號給像素區 4202。在像素區 4202 內，藉由根據視頻訊號控制光的狀態來顯示影像。從訊號線驅動電路 4204 輸入到像素區 4202 的視頻訊號是電流。也就是說，佈置在每個像素中的顯示元件和用於控制顯示元件的元件根據從訊號線驅動電路 4204 輸入的視頻訊號(電流)而改變它們的狀態。設定在像素中的顯示元件的範例包括 EL 元件、用於 FED 中的元件(場致發射顯示器)等等。

請注意，可以設定多個閘極線驅動電路 4203 和訊號線驅動電路 4204。

訊號線驅動電路 4204 的結構可以分成多個部分。例如，它可以大致分成移位暫存器 4205、第一鎖存電路(LAT1)4206、第二鎖存電路(LAT2)4207 和數位-類比轉換電路 4208。數位-類比轉換電路 4208 包括將電壓轉換成電流的功能，而且它還可以包括提供灰度校正(gamma correction)的功能。也就是說，數位-類比轉換電路 4208 包括用於輸出電流(視頻訊號)給像素的電路，即可以應用於本發明的電流源電路。

而且，像素包括顯示元件例如 EL 元件。還設定用於輸出電流(視頻訊號)給顯示元件的電路，即電流源電路，本發明也可以應用於該電路。

以下簡要地說明訊號線驅動電路 4204 的操作。利用多行觸發電路(FF)等等來形成移位暫存器 4205，並輸入時鐘訊號(S-CLK)、啓動脈衝(SP)和反向時鐘訊號(S-CLKb)

。根據這些訊號的時脈輸出取樣脈衝。

從移位暫存器 4205 輸出的取樣脈衝輸入到第一鎖存電路 (LAT1)4206。根據輸入取樣脈衝的時脈，從視頻訊號線輸入視頻訊號 (VS)給第一鎖存電路 (LAT1)4206，並且在每行中保持視頻訊號。在設定數位-類比轉換電路 4208 的情況下，視頻訊號具有數位值。而且，很多情況下，這個階段的視頻訊號是電壓。

但是，在第一鎖存電路 4206 和第二鎖存電路 4207 是可以儲存類比值的電路時，很多情況下可以省去數位-類比轉換電路 4208。在那種情況下，視頻訊號常常是電流。而且，在輸出到像素區 4202 的資料具有二進位值的情況下，即數位值的情況下，在多數情況下，可以省去數位-類比轉換電路 4208。

當在第一鎖存電路 (LAT1)4207 中保留視頻訊號直到最後行完成時，在水平回歸週期內，從鎖存控制線輸入鎖存脈衝 LP，並且在第一鎖存電路 (LAT1)4206 中保持的視頻訊號立刻轉入第二鎖存電路 (LAT2)4207。然後，在第二鎖存電路 (LAT2)4207 中保持的一列的視頻訊號一次輸入到數位-類比轉換電路 4208。然後，從數位-類比轉換電路 4208 輸出的訊號輸入到像素區 4202。

在第二鎖存電路 (LAT2)4207 中保持的視頻訊號輸入到數位-類比轉換電路 4208 和輸入到像素區 4202 時，再次從移位暫存器 4205 輸出取樣脈衝。也就是說，同時進行兩個操作。因此，可以進行線連續的驅動。此後重複這

個操作。

假如在數位-類比轉換電路 4208 中的電流源電路是進行設定操作和輸出操作的電路，就需要提供電流給電流源電路的電路。在那種情況下，設定參考電流源電路 4209。

有時，訊號線驅動電路或它的一部分不是和像素區 4202 在相同的基板上面，而是例如藉由利用外部 IC 晶片來形成。在那種情況下，IC 晶片和基板藉由利用 COG(玻璃上的晶片)、TAB(帶自動粘接)、印刷基板等等來連接。

注意，訊號線驅動電路等等的結構不局限於圖 42。

例如，在第一鎖存電路 4206 和第二鎖存電路 4207 可以儲存類比值的情況下，有時如圖 43 所示，從參考電流源電路 4301 輸入視頻訊號 VS(類比電流)到第一鎖存電路 (LAT1)4206。有時在圖 42 中也不設定第二鎖存電路 4207。

這個範例可以和本說明書中的其他實施例模式或範例自由地組合。

## [範例 2]

現在說明在範例 1 中所述訊號線驅動電路 4204 的具體的結構。

首先，圖 44 顯示將本發明應用於訊號線驅動電路時的範例。圖 44 的結構包括電流源電晶體 4401、移位電晶體 4402、開關電晶體 4403、開關電晶體 4405、開關電晶

體 4406、電容元件 4404、電流源 4407、負載 4408 以及接線 4409、4410 和 4411，並且每個元件按與圖 1 相同的方式連接。電流源電路 4400 藉由接線 4413、4414 和 4415 在設定操作和輸出操作之間切換，和在短路操作和電流源操作之間切換。在設定操作時從電流源 4407 輸入電流。在輸出操作時，電流從電流源電路 4400 朝著負載 4408 輸出。

首先，說明圖 42 的情況。在參考電流源電路 4209 中的電流源相應於在圖 44 中的電流源 4407。在圖 44 中的負載 4408 相應於開關、訊號線或者連接到訊號線的像素。從電流源 4407 輸出恒定電流。在圖 44 的結構中，不能在設定操作的同時進行輸出操作。因此，當要求同時進行輸出操作和設定操作時，較佳的設定兩個或更多電流源電路並開關它們。也就是說，藉由一個電流源電路進行設定操作，同時藉由另一個電流源電路進行輸出操作，而且這以任意的迴圈進行變換。因此，可以同時進行設定操作和輸出操作。

而且，當類比電流輸出到像素作為視頻訊號時，使用圖 45 所示的結構，因為數位值需要轉換為類比值。

在圖 45 中，為了簡化，說明 3 位元的情況。也就是說，具有電流源 4501A、4501B 和 4501C，其電流值分別是  $I_c$ 、 $2 \times I_c$  和  $4 \times I_c$ ，各個電流源電路 4502A、4502B 和 4502C 分別連接到該電流源 4501A、4501B 和 4501C。因此，在輸出操作時，電流源電路 4502A、4502B 和 4502C

輸出電流  $I_c$ 、 $2 \times I_c$  和  $4 \times I_c$ 。開關 4503A、4503B 和 4503C 串聯連接到各個電流源電路。這些開關藉由從第二鎖存電路 (LAT2) 4207 輸出的視頻訊號來控制。從各個電流源電路和開關輸出電流的總和輸出到負載 4408，即顯示裝置的訊號線。藉由如上所述地操作，類比電流輸出到像素作為視頻訊號。

為簡化起見，在圖 45 中說明的 3 位元的情況，但是，本發明不局限於這個。藉由類似地配置，可以容易地改變位元數。同樣在圖 45 的結構中，藉由並聯設定電流源電路和藉由開關它們來操作它們，在進行設定操作時，可以同時進行輸出操作。

在電流源電路上進行設定操作的情況下，需要控制其時脈。在那種情況下，可以設定專用的驅動電路(移位暫存器等等)來控制設定操作。可選擇地，藉由利用從控制 LAT1 電路的移位暫存器輸出的訊號，可以控制對電流源電路的設定操作。也就是說，LAT1 電路和電流源電路兩者可以藉由一個移位暫存器來控制。在那種情況下，從控制 LAT1 電路的移位暫存器輸出的訊號可以直接輸入到電流源電路，或者為了分離 LAT1 電路的控制和電流源電路的控制，可以藉由用於控制分離的電路來控制電流源電路。藉由利用從控制 LAT2 電路輸出的訊號，也可以控制對電流源電路的設定操作。從 LAT2 電路輸出的訊號一般是視頻訊號。因此，為了分離利用它作為視頻訊號的情況和控制電流源電路的情況，可以藉由用於控制分離的電路來

控制電流源電路。

現在說明圖 43 的情況。在參考電流源電路 4301 中的電流源相應於在圖 44 中的電流源 4407。在圖 44 中的負載 4408 相應於設定在第二鎖存電路 (LAT2) 4207 中的電流源電路。在這種情況下，從參考電流源電路 4301 中的電流源以電流的形式輸出視頻訊號。注意，該電流可以具有數位值或類比值。

注意，相應於每個位元的數位視頻訊號(電流值)可以輸入到第一鎖存電路 4206。藉由將相應於各個位元的數位視頻訊號電流加起來，數位值可以轉換為類比值。在那種情況下，較佳的將本發明應用於輸入小數位數的位元的訊號的情況，因為訊號的電流值變小。鑒於此，藉由應用本發明，訊號的電流值可以是大的。因此，提高訊號寫入速度。應當注意，在圖 43 中，在不設定第二鎖存電路 4207 的情況下，可以在第一鎖存電路 4206 中並聯設定兩個或更多電流源電路，並且藉由變換它們來使用。因此，可以同時進行設定操作和輸出操作，從而可以省去第二鎖存電路 4207。

還可以認為設定在第一鎖存電路 4206 中的電流源電路相應於圖 44 中的電流源 4407，設定在第二鎖存電路 4207 中的電流源電路相應於圖 44 中的負載 4408。

此外，該電流源電路可以應用於圖 42 和 43 所示的參考電流源電路 4209 和 4301。也就是說，參考電流源電路 4209 相應於圖 44 中的負載 4408，另一個電流源相應於圖

44 中的電流源 4407。

還可以認為像素相應於圖 44 中的負載 4408，在訊號線驅動電路 4204 中用於輸出電流到像素的電流源電路相應於圖 44 中的電流源 4407。

這樣，本發明可以應用於各種部分。

注意，圖 1 的結構在圖 44 中當成電流源電路 4400 的結構，但是，本發明不局限於這個。可以使用根據本發明的各種結構。

這個範例可以和本說明書中的其他實施例模式或範例自由地組合。

### [範例 3]

在範例 3 中，將參考圖 46 說明本發明應用於像素的基本像素結構。

在圖 46 中，這個範例所示的像素包括一直當成電流源(或一部分電流源)的電晶體 4601(以下稱為第一電流源電晶體或電流源電晶體)、根據狀態而不同地操作的電晶體 4602(以下也稱為第二電晶體或移位電晶體)、第一開關 4603、電容元件 4604、第二開關 4605、第三開關 4606、顯示元件 4608、第一接線 4609、第二接線 4610、相對電極 4612、第三接線 4611、第四接線 4614 和第五接線 4615。注意，電流源電晶體 4601 和移位電晶體 4602 都是 N 通道電晶體。

以下說明該像素的連接結構。

電流源電晶體 4601 的第一端子(源極端子和汲極端子之一)和第二端子(源極端子和汲極端子中的另一個)分別連接到顯示元件 4608 的像素電極和藉由移位電晶體 4602 連接到第一接線 4609。電流源電晶體 4601 的閘極端子藉由第二開關 4605 連接到第二接線 4610 和連接到電容元件 4604 的一個端子，電容元件 4604 的另一個端子連接到電流源電晶體 4601 的第一端子。因此，可以保持電流源電晶體 4601 的閘極電位即閘極-源極電壓( $V_{gs}$ )。電流源電晶體 4601 的閘極藉由第二開關 4605 連接到接線 4610。藉由第二開關 4605 的導通/截止，可以控制提供給電容元件 4604 的電荷。即，當第二開關 4605 為導通狀態時，電流源電晶體 4601 的閘極端子和第二接線 4610 連接。相反的，當第二開關 4605 為截止狀態時，電流源電晶體 4601 的閘極端子和第二接線 4610 不連接(或非導電狀態)。

在當成取決於狀態的電流源的情況下，或者用於使源極-和汲極之間不流動電流(或當成開關)的情況下，移位電晶體 4602 包括第一開關 4603 作為切換裝置。這裏，移位電晶體 4602 當成電流源(或其一部分)的情況稱為電流源操作。而且，在操作移位電晶體 4602 使得在源極和汲極之間不流動電流(或當成開關)的情況，或者在源極-汲極電壓小時操作移位電晶體 4602 的情況，稱為短路操作。在圖 46 中，移位電晶體 4602 的源極端子和汲極端子可以藉由第一開關 4603 連接。移位電晶體 4602 的閘極端子連接到電流源電晶體 4601 的閘極端子。藉由利用第一開

關 4603，移位電晶體 4602 的操作可以轉換成電流源操作或短路操作。

電流源電晶體 4601 的第一端子藉由第三開關 4606 連接到第三接線 4611。即，當第三開關 4606 為導通狀態時，電流源電晶體 4601 的第一端子和第三接線 4611 連通。相反的，當第三開關 4606 處於截止狀態時，電流源電晶體 4601 的第一端子和第三接線 4611 不連通。

電容元件 4604 可以具有藉由接線、主動層、電極等等插入絕緣膜的結構，或者可以藉由利用電流源電晶體 4601 的閘極電容器省去電容元件。

注意，預定電位分別輸入到顯示元件 4608 的相對電極 4612、第一接線 4609 和第二接線 4610。

藉由輸入訊號到第四接線 4614 來控制第二開關 4605 和第三開關 4606 的導通/截止。

藉由輸入訊號到第五接線 4615 來控制第一開關 4603 的導通/截止。

此外，相應於像素的灰度等級的訊號輸入到第三接線 4611。這個訊號相應於視頻訊號，並且訊號電流流向第三接線 4611。

注意，電晶體可以應用於第一開關 4603、第二開關 4605 和第三開關 4606。因此，參考圖 47 說明 N 通道電晶體應用於第一開關 4603、第二開關 4605 和第三開關 4606 的情況。注意，和圖 46 中相同的部分用相同的附圖標記表示，並且省略其文字說明。

第一開關電晶體 4703 相應於第一開關 4603。第二開關電晶體 4705 相應於第二開關 4605。第三開關電晶體 4706 相應於第三開關 4606。

第一開關電晶體 4703 的閘極端子連接到第五接線 4615，其第一端子(源極端子和汲極端子之一)連接到移位電晶體 4602 的第一端子，其第二端子(源極端子和汲極端子中的另一個)連接到移位電晶體 4602 的第二端子。因此，當輸入到第五接線 4615 的訊號為 H 電位時，第一開關電晶體 4703 導通，而當輸入到第五接線 4615 的訊號為 L 電位時，第一開關電晶體 4703 截止。換句話說，因為第一開關電晶體 4703 導通，移位電晶體 4602 進行短路操作。

第二開關電晶體 4705 的閘極端子、第一端子(源極端子和汲極端子之一)和第二端子(源極端子和汲極端子中的另一個)分別連接到第四接線 4714、第二接線 4610 以及顯示元件 4608 的像素電極，和藉由電容元件 4604 連接到電流源電晶體 4601 的第一端子。因此，當輸入到第四接線 4614 的訊號為 H 電位時，第二開關電晶體 4705 導通，而當輸入到第四接線 4614 的訊號為 L 電位時，第二開關電晶體 4705 截止。

第三開關電晶體 4706 的閘極端子、第一端子(源極端子和汲極端子之一)和第二端子(源極端子和汲極端子中的另一個)分別連接到第四接線 4714、電流源電晶體 4601 的閘極端子和第三接線 4611。因此，當輸入到第四接線

4614 的訊號為 H 電位時，第三開關電晶體 4706 導通，而當輸入到第四接線 4614 的訊號為 L 電位時，第三開關電晶體 4706 截止。

隨後，參考這個實施例模式中像素的操作的圖 48A 到 48C 進行說明。注意，在圖 48A 到 48C 中，藉由利用圖 47 中的像素結構來進行說明，因為圖 46 和 47 的像素以同樣的方式進行操作。

應當注意，連接到第三接線 4611 的電流源 4801 設定寫入像素的訊號電流  $I_{data}$ 。第三接線 4611 藉由電流源 4801 連接到接線 4812。預定電位輸入到接線 4812。這裏，輸入第一接線 4609、第二接線 4610、接線 4812 和相對電極 4612 的電位分別表示為  $V_1$ 、 $V_2$ 、 $V_3$  和  $V_{com}$ 。至於該電位的關係，至少滿足  $V_1 > V_2 > V_3$  和  $V_1 > V_{com} > V_3$ 。

應當注意，像素的操作包括訊號寫入操作和發光操作，訊號寫入操作用於寫入訊號到像素，發光操作用於發射灰度等級電位與寫入像素的訊號相應的光。圖 48A 和 48B 都是顯示訊號寫入操作的示圖，圖 48C 是顯示發光操作的示圖。

首先，參考圖 48A 說明訊號寫入操作時的暫態狀態。輸入第四接線 4614 和第五接線 4615 的訊號設定為 H 電位，從而導通第一、第二和第三開關電晶體 4703、4705 和 4706。因此，電流如圖 48A 所示地流動。也就是說，作為電流路徑，具有第一路徑和第二路徑，在第一路徑中，電流從第二接線 4610 藉由第二開關電晶體 4705 流

到電容元件 4604，在第二路徑中，電流從第一接線 4609 藉由第一開關電晶體 4703 流到電流源電晶體 4601。流過第一路徑的電流  $I_c$  和流過第二路徑的電流  $I_{tr}$  在電流源電晶體 4601 的第一端子和電容元件 4604 的第二電極的連接部分處匯合。然後，電流  $I_c$  和電流  $I_{tr}$  作為訊號電流  $I_{data}$  藉由第三開關電晶體 4706 和電流源 4801 流到接線 4812。即，滿足  $I_c + I_{tr} = I_{data}$ 。

而後電流就不流向電容元件 4604，在訊號寫入操作時產生穩定狀態。因此，電流如圖 48B 所示地流動。從第一接線 4609 流到電流源電晶體 4601 的電流  $I_{tr}$  等於訊號電流  $I_{data}$ 。也就是說，為了給電流源電晶體 4601 施加訊號電流  $I_{data}$ ，必須要電流源電晶體 4601 的閘極-源極電壓  $V_{gs}$ 。用於電流源電晶體 4601 的閘極-源極電壓  $V_{gs}$  的電荷聚集在電容元件 4604 中。在那時，移位電晶體 4602 在源極-汲極電壓小的狀態下操作，並進行短路操作。

應當注意，這時電流源電晶體 4601 的閘極端子和第一端子(在這裏是源極)的電位分別表示為  $V_a$  和  $V_b$  時，滿足  $V_{gs} = (V_a - V_b)$ 。當顯示元件 4608 的正向臨界值電壓表示為  $V_{ELth}$  時，較佳滿足  $(V_b - V_{com}) < V_{ELth}$ ，因此在訊號寫入操作時沒有電流施加給顯示元件 4608。因此，輸入第二接線 4610 的電位  $V_2$  較佳設定為滿足  $V_1 > V_2 > V_3$ 。當滿足  $V_2 = V_{com}$  時，可以減少像素所需的電源數目。而且，藉由設定  $V_2$  和  $V_{com}$  在滿足  $(V_b - V_{com}) < V_{ELth}$  的範圍內，可以在訊號寫入操作時對顯示元件 4608 施加反向偏壓。

應當注意，即使在反向偏壓施加於顯示元件 4608 時，電流也不流向正常的顯示元件 4608(如果它流動，也是少量電流)。相反的，如果顯示元件 4608 短路，電流流向短路的部份。然後，短路的部份隔離，因此可以改善顯示缺陷。

隨後，參考發光操作的圖 48C 進行說明。輸入第四接線 4614 和第五接線 4615 的訊號設定為 L 電位，從而截止第一、第二和第三開關電晶體 4703、4705 和 4706。因此，電流如圖 48C 所示地流動。這時，第三開關電晶體 4706 處於截止狀態。因此，電容元件 4604 保持對電流源電晶體 4601 施加訊號電流  $I_{data}$  所需的閘極-源極電壓  $V_{gs}$ 。因此，用於饋送幾乎等於訊號電流  $I_{data}$  的電流的  $V_{gs}$  施加於電流源電晶體 4601。

這裏，電晶體的通道長度和通道寬度分別表示為  $L$  和  $W$ 。當電晶體在飽和區內操作時，如果閘極-源極電壓恒定，在電晶體內流動的電流值通常與  $W/L$  正比例。換句話說，電流值與通道寬度  $W$  成正比，與通道長度  $L$  成反比。

在這個範例中，電流源電晶體 4601 的通道長度和移位電晶體 4602 的通道長度分別表示為  $L_1$  和  $L_2$ ，這些電晶體具有相同的通道寬度  $W$ 。如果電流流過的電流源電晶體 4601 和移位電晶體 4602 當成多閘極電晶體，電流源電晶體 4601 和移位電晶體 4602 當成圖 48C 中的電流源。在那時，認為多閘極電晶體具有通道長度  $(L_1 + L_2)$  和通道寬

度  $W$ 。另一方面，在圖 48C 中，電流流過電流源電晶體 4601 和移位電晶體 4602，並且多閘極電晶體具有通道寬度  $W$  和通道長度  $(L1 + L2)$ 。因此，在發光操作時，可以對顯示元件 4608 施加  $I_{data} \times (L1 / (L1 + L2))$  的電流。

這樣，在設定操作時移位電晶體 4602 短路，並且在發光操作時使它作為電流源，因此可以給顯示元件 4608 施加比在訊號寫入操作時施加的訊號電流更少量的電流。換句話說，藉由調整電流源電晶體 4601 和移位電晶體 4602 的通道長度，可以給顯示元件 4608 施加比在訊號寫入操作時施加的訊號電流更少量的電流。

應當注意，當這時電流源電晶體 4601 的閘極端子和第一端子的電位分別表示為  $V_{a'}$  和  $V_{b'}$  時，滿足  $V_{gs} = (V_{a'} - V_{b'})$ 。這是由於  $V_{a'}$  隨著  $V_{b'}$  升高而升高，因為儘管滿足  $V_{b'} > V_b$ ，但是電容元件 4604 還保持閘極-源極電壓  $V_{gs}$ 。

請注意，當輸入第四接線 4614 的 H 電位訊號和 L 電位訊號的電位分別表示為  $V4(H)$  和  $V4(L)$  時，較佳為下列電位。第二開關電晶體 4705 和第三開關電晶體 4706 的臨界值電壓分別表示為  $V_{th2}$  和  $V_{th3}$ 。

如圖 48B 所示，即使當顯示元件 4608 的像素電極的電位變為  $V_b$  時，也要求第三開關電晶體 4706 為導通狀態。因此，設定為滿足  $V4(H) > (V_b + V_{th3})$ 。而且，設定為滿足  $V4(H) > (V_2 + V_{th2})$ ，使得第二開關電晶體 4705 為導通狀態。具體地，例如，當滿足  $V_2 = V_{com}$  時，較佳為

$V_4(H)$  是比  $V_{com}$  高 1 到 8 V 的電位。

如圖 48C 所示，滿足  $V_4(L) < (V_b + V_{th3})$ ，因此第三開關電晶體 4706 截止。也就是說，當訊號電流寫入另一個像素時，第三接線 4611 的電位變為  $V_b$ 。因此，在這個電位下不選擇的像素中，要求第三開關電晶體 4706 為截止狀態。而且，滿足  $V_4(L) < (V_2 + V_{th2})$ ，使得第二開關電晶體 4705 為截止狀態。具體地，例如，當滿足  $V_2 = V_{com}$  時，較佳為  $V_4(L)$  是比  $V_{com}$  低 1 到 8 V 的電位。

藉由使用在這個範例中所述的像素結構，控制在訊號寫入操作時電流源電晶體的閘極端子電位，從而防止電流在這時流向顯示元件。

應當注意，藉由使用圖 47 所示的像素結構，可以僅僅由 N 通道電晶體形成像素，這可以簡化製造技術。非晶半導體、半非晶半導體(也稱為微晶半導體)等等可以用於構成像素的電晶體的半導體層。例如，非晶矽( $\alpha$ -Si:H)可以當成非晶半導體。因此，可以更加簡化製造技術。結果，可以達成減少生產成本和增加產量。

而且，藉由使用本發明的結構，在訊號寫入操作時可以滿足  $V_{ds} > V_{gs}$ 。可以使在訊號寫入操作和發光操作之間的  $V_{ds}$  變化小。因此，即使在電流源電晶體 4601 飽和區內的恒流特性(電流的平坦度)差，在訊號寫入操作和發光操作時的電流值也幾乎相等。尤其是當非晶半導體膜(例如非晶矽)當成電流源電晶體 4601 的半導體層時，在電流

源電晶體 4601 的飽和區內的恒流特性(電流的平坦度)會變壞。因此，當本發明的結構應用於非晶半導體膜當成電流源電晶體 4601 的半導體層的情況下時，可以防止顯示缺陷。

而且，因為在圖 47 所示電流源電晶體 4601 的源極和汲極端子之間施加高電壓，所以較佳的電流源電晶體 4601 的通道長度可以比第三開關電晶體 4706 或第二開關電晶體 4705 的通道長度更長。可選擇地，多閘極電晶體 6201 可以應用於如圖 62 所示的電流源電晶體 4601。因此，電晶體的耐壓力性提高，從而防止電晶體損壞。

隨後，參考包括本發明像素的顯示器的圖 49 進行說明。

顯示裝置包括訊號線驅動電路 4901、第一掃描線驅動電路 4902A、第二掃描線驅動電路 4902B 和像素部分 4903。像素部分 4903 包括從訊號線驅動電路 4901 開始在行方向上延伸的多條訊號線 S1 到 Sn、從第一掃描線驅動電路 4902A 開始在列方向上延伸的多條掃描線 G1 到 Gm、從第二掃描線驅動電路 4902B 開始在列方向上延伸的多條掃描線 g1 到 gm 以及佈置成相應於訊號線 S1 到 Sn 和掃描線 G1 到 Gm 的矩陣的多個像素 4904。此外，像素部分 4903 包括與訊號線 S1 到 Sn 平行的電源線 P1 到 Pn 和偏壓線 B1 到 Bn。每個像素 4904 連接到訊號線 Sj(訊號線 S1 到 Sn 之一)、第一掃描線 Gi(掃描線 G1 到 Gm 之一)、第二掃描線 gi(掃描線 g1 到 gm 之一)、電源線 Pj(電源線

P1 到 Pn 之一)和偏壓線 Bj(偏壓線 B1 到 Bn 之一)。

注意，第一掃描線 Gi 相應於圖 46 中的第四接線 4614。第二掃描線 gi 相應於圖 46 中的第五接線 4615。訊號線 Sj 相應於圖 46 中的第三接線 4411。電源線 Pj 相應於圖 46 中的第一接線 4609。偏壓線 Bj 相應於圖 46 中的第二接線 4610。

藉由掃描線驅動電路 4902A 輸出的訊號一個接一個地選擇掃描線 G1 到 Gm。然後，訊號寫入連接到被選中的掃描線的像素 4904。在這時，訊號電流根據每個像素的灰度等級電位流向每條訊號線 S1 到 Sn。

在訊號寫入結束後，選擇另一條掃描線，然後對連接到該掃描線的像素 4904 進行訊號寫入。已經寫入訊號的像素啟動發光操作，並且根據寫入像素的訊號發光。因此，訊號依次地寫入像素 4904，從而依次對所有的像素 4904 進行訊號寫入。

然而，圖 49 中所示顯示裝置的結構只是一個範例，本發明不局限於這個。也就是說，電源線 P1 到 Pn 和偏壓線 B1 到 Bn 不必與訊號線 S1 到 Sn 平行地佈置。電源線和偏壓線可以佈置成平行於掃描線 G1 到 Gm。可選擇地，每條電源線或偏壓線可以佈置成網格圖形。應當注意，在像素部分 4903 包括多個色彩元件的情況下，較佳如圖 49 所示地佈置電源線和偏壓線。

也就是說，在圖 46 的像素中的第二接線 4610 可以佈置成平行於圖 90 所示的第四接線 4614。在這種情況下，

相應於圖 49 中的偏壓線 B1 到 Bm 的偏壓線 B1 到 Bm 佈置成平行於圖 91 所示掃描線 G1 到 Gm。可以改變偏壓線 B1 到 Bm 的電位。換句話說，可以掃描偏壓線。在這種情況下，除了掃描掃描線 G1 到 Gm 的掃描線驅動電路 4902 之外，還可以設定偏壓線驅動電路。

在像素部分 4903 包括多個色彩元件的情況下，電源線和連接到作為色彩元件的每個像素的偏壓線的電位可以改變。此外，像素電極的尺寸可以根據作為色彩元件的像素與像素偏置而不同。換言之，發光區對於作為色彩元件的每個像素來說可以是不同的。因此，在不同顏色的 EL 元件當成全色顯示器的顯示元件的情況下，可以控制 EL 元件的顏色平衡和退化過程。

因此，在圖 46 所示的像素中，可以提供附加接線，以便分開控制第二開關 4605 和第三開關 4606 的導通/截止。就是說，除了如圖 50 所示的用於控制第二開關 4605 的導通/截止的第四接線 A 5001 之外，還可以提供用於控制第三開關 4606 的導通/截止的第四接線 B 5002。在這種情況下，完成訊號寫入操作之後，第三開關 4606 和第二開關 4605 同時截止，或者在第三開關 4606 截止之前，第二開關 4605 截止。

本例可以與本說明書中的其他實施例模式或範例自由組合。

[範例 4]

範例 4 表示本發明應用於像素的另一像素結構。

在圖 1 或圖 2 的像素中，另一行像素中的第四接線 4614 可當成第二接線 4610 的替代物。即，在這種情況下，可以省略圖 49 所示的顯示裝置的偏壓線  $B_1-B_n$ 。作為範例，圖 59 表示省略了圖 47 的像素中的第二接線 4610 並採用相鄰行的像素中的第四接線 4614 的結構。

如圖 60 所示，作為 N 通道電晶體的第一開關電晶體 4703、第二開關電晶體 4705 和第三開關電晶體 4706 可分別適用於圖 50 的像素中的第一開關 4603、第二開關 4605 和第三開關 4606，並且另一行的像素中的第四接線 A 5001 可以當成第二接線 4610 的替代物。

如圖 61 所示，作為如圖 47 所示的 N 通道電晶體的第一開關電晶體 4703、第二開關電晶體 4705 和第三開關電晶體 4706 可分別適用於圖 50 的像素中的第一開關 4603、第二開關 4605 和第三開關 4606，並且另一行的像素中的第四接線 B 5002 也可當成第二接線 4610 的替代物。

本例可與本說明書中的其他實施例模式或範例自由組合。

#### [範例 5]

範例 5 表示本發明應用於像素的另一像素結構。

當使用電晶體形成像素時，像素之間的電晶體特性的變化是個問題。電晶體特性的變化被視為顯示不均勻性。

在本範例中，將說明在本發明的像素中使用的電晶體(將要導通的電晶體)被偏移每個週期的情況，由此可以將電晶體特性相對於時間而平均化，並且幾乎觀察不到顯示不均勻性。

圖 51 中顯示了本範例的像素。

本範例的像素包括第一電流源電晶體 5101A、第二電流源電晶體 5101B、第一移位電晶體 5102A、第二移位電晶體 5102B、第一開關 A 5103A、第一開關 B 5103B、電容元件 5104、第二開關 5105、第三開關 5106、顯示元件 5108、第一接線 5109、第二接線 5110、第三接線 5111、相對電極 5112、第四接線 5114、第五接線 A 5115A 和第五接線 B 5115B、第四開關 A 5116A、和第四開關 B 5116B。應該注意的是，第一電流源電晶體 5101A、第二電流源電晶體 5101B、第一移位電晶體 5102A、第二移位電晶體 5102B 是 N 通道電晶體。

首先，說明像素的連接結構。

第一電流源電晶體 5101A 的第一端子(源極端子和汲極端子中的一個)連接到顯示元件 5108 的像素電極，第一電流源電晶體 5101A 的第二端子(源極端子和汲極端子中的另一個)藉由第一移位電晶體 5102A 和第四開關 A 5116A 連接到第一接線 5109，第一電流源電晶體 5101A 的閘極端子藉由第二開關 5105 連接到第二接線 5110。此外，第一電流源電晶體 5101A 的閘極端子連接到電容元件 5104 的一個端子上，電容元件 5104 的另一個端子連接

到第一電流源電晶體 5101A 的第一端子上。因此，第一電流源電晶體 5101A 的閘極電位，即閘極-源極電壓 ( $V_{gs}$ ) 可以保持不變。第一電流源電晶體 5101A 的閘極經第二開關 5105 連接到第二接線 5110，並且藉由第二開關 5105 的導通/截止可以控制輸送給電容元件 5104 的電荷。就是說，當第二開關 5105 處於導通狀態時，第一電流源電晶體 5101A 的閘極端子和第二接線 5110 連接。另一方面，當第二開關 5105 處於截止狀態時，第一電流源電晶體 5101A 的閘極端子和第二接線 A 5105A 斷開。

同樣，第二電流源電晶體 5101B 的第一端子(源極端子和汲極端子中的一個)連接到顯示元件 5108 的像素電極，第二電流源電晶體 5101B 的第二端子(源極端子和汲極端子中的另一個)藉由第二移位電晶體 5102B 和第四開關 B 5116B 連接到第一接線 5109，第二電流源電晶體 5101B 的閘極端子藉由第二開關 5105 連接到第二接線 5110。此外，第二電流源電晶體 5101B 的閘極端子連接到電容元件 5104 的一個端子上，電容元件 5104 的另一個端子連接到第二電流源電晶體 5101B 的第一端子上。因此，第二電流源電晶體 5101B 的閘極電位，即閘極-源極電壓 ( $V_{gs}$ ) 可以保持。第二電流源電晶體 5101B 的閘極經第二開關 5105 連接到第二接線 5110，並且藉由第二開關 5105 的導通/截止可以控制輸送給電容元件 5104 的電荷。就是說，當第二開關 5105 處於導通狀態時，第二電流源電晶體 5101B 的閘極端子和第二接線 5110 連接。另一方面，當第二開

關 5105 處於截止狀態時，第二電流源電晶體 5101B 的閘極端子和第二接線 B 5105B 斷開。

在第一移位電晶體 5102A 根據狀態而當成電流源的情況下或者它使得源極和汲極之間沒有電流流動的情況下(或當成開關)，第一移位電晶體 5102A 包括作為移位機構的第一開關 A 5103A。這裏，第一移位電晶體 5102A 當成電流源(或其一部分)的情況被稱為電流源操作。此外，第一移位電晶體 5102A 操作使得在源極和汲極之間沒有電流流動的情況(或當成開關)或者源極-汲極電壓小的情況被稱為短路操作。在圖 51 中，第一移位電晶體 5102A 的源極端子和汲極端子可以經過第一開關 A 5103A 連接。第一移位電晶體 5102A 的閘極端子連接到第一電流源電晶體 5101A 的閘極端子。藉由使用第一開關 A 5103A 可以將第一移位電晶體 5102A 的操作轉換為電流源操作或短路操作。

同樣，在第二移位電晶體 5102B 根據狀態而當成電流源的情況下或者它使得源極和汲極之間沒有電流流動的情況下(或當成開關)，第二移位電晶體 5102B 包括作為移位機構的第二開關 5103。這裏，第二移位電晶體 5102B 當成電流源(或其一部分)的情況被稱為電流源操作。此外，第二移位電晶體 5102B 操作使得在源極和汲極之間沒有電流流動的情況(或當成開關)或者源極-汲極電壓小的情況被稱為短路操作。在圖 51 中，第二移位電晶體 5102B 的源極端子和汲極端子可以經過第二開關 5103 連接。第二

移位電晶體 5102B 的閘極端子連接到第二電流源電晶體 5101B 的閘極端子。藉由使用第二開關 5103 可以將第二移位電晶體 5102B 的操作轉換為電流源操作或短路操作。

第一電流源電晶體 5101A 的第一端子和第二電流源電晶體 5101B 的第一端子經過第三開關 5106 連接到第三接線 5111。就是說，當第三開關 5106 處於導通狀態時，第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的第一端子連接到第三接線 5111。另一方面，當第三開關 5106 處於截止狀態時，第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的第一端子與第三接線 5111 斷開。

第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的閘極端子彼此連接，並且第一移位電晶體 5102A 和第二移位電晶體 5102B 的閘極端子彼此連接。電容元件 5104 連接在第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的閘極端子和第一端子之間。就是說，電容元件 5104 的第一電極連接到第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的閘極端子，並且電容元件 5104 的第二電極連接到第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的第一端子上。應該注意，電容元件 5104 可以具有如下結構：絕緣膜置於接線、主動層、電極等之間，或者可以藉由使用第一電流源電晶體 5101A 的閘極電容器或第二電流源電晶體 5101B 的閘極電容器而省略電容元件 5104。

第一開關 A 5103A 的閘極端子連接到第五接線 A

5115A，其第一端子(源極端子或汲極端子)連接到第一移位電晶體 5102A 的第一端子上，第二端子(源極端子或汲極端子)連接到第一接線 5109 上。這樣，當輸入第五接線 A 5115A 的訊號處於 H 電位時，第一開關 A 5103A 導通，而輸入到第五接線 A 5115A 的訊號處於 L 電位時，第一開關截止。換言之，第一開關 A 5103A 和第四開關 A 5116A 導通，因此，第一移位電晶體 5102A 進行短路操作。

第一開關 B 5103B 的閘極端子連接到第五接線 B 5115B，其第一端子(源極端子或汲極端子)連接到第二移位電晶體 5102B 的第一端子上，其第二端子(源極端子或汲極端子)連接到第一接線 5109 上。這樣，當輸入第五接線 B 5115B 的訊號處於 H 電位時，第一開關 B 5103B 導通，而輸入到第五接線 B 5103B 的訊號處於 L 電位時，第一開關 B 5103B 截止。換言之，第一開關 B 5103B 和第四開關 B 5116B 導通，因此，第二移位電晶體 5102B 進行短路操作。

第一移位電晶體 5102A 和第二移位電晶體 5102B 的短路操作可以利用第一和第四開關 A、B 5103A、5103B、A 5116A 和 B 5116B 來進行，其中這些開關即第一和第四開關 A、B 5103A、5103B、A 5116A 和 B 5116B 在它們的端部分別連接到第一移位電晶體 5102A 和第二移位電晶體 5102B 的第一端子或第二端子上。在這種情況下，第一移位電晶體 5102A 和第二移位電晶體 5102B 的短路操作

與範例 3 中的移位電晶體 4602 的短路操作相同。

應該注意，預定電位輸入給顯示元件 5108 的相對電極 5112、第一接線 5109 和第二接線 5110 的每個中。

藉由向第四接線 5114 輸入訊號來控制第二開關 5105 和第三開關 5106 的導通/截止。

藉由向第五接線 A 5115A 輸入訊號來控制第一開關 A 5103A 的導通/截止。藉由向第五接線 B 5115B 輸入訊號來控制第一開關 B 5103B 的導通/截止。

回應像素的灰度級而將訊號輸入到第三接線 5111 中。這個訊號對應視頻訊號並且訊號電流流入第三接線 5111。

電晶體可以應用於第一開關 A 5103A、第一開關 B 5101B、第二開關 5105、第三開關 5106、第四開關 A 5116A 和第四開關 B 5116B。這樣，N 通道電晶體可以應用於第一開關 A 5103A、第一開關 B 5103B、第二開關 5105、第三開關 5106、第四開關 A 5116A 和第四開關 B 5116B。

注意，第四開關 A 5116A 和第四開關 B 5116B 可以設定在任何位置上，只要第四開關可以切換流入第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的電流即可。例如，如圖 63 所示，第四開關可以並聯設定在第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的第一端子與發光元件之間。

接著，將參照圖 51 說明像素的操作。

注意，關於像素的操作，有將訊號寫入像素的訊號寫入操作和根據在像素中寫入的訊號而按灰度級發光的發光操作。在本範例所示的像素中，將要使用的電晶體(將要導通的電晶體)在特定週期在訊號寫入操作和發光操作之間轉換，並且在另一週期在訊號寫入操作和發光操作之間轉換。

圖 52A 是表示在特定週期的訊號寫入操作的示意圖，圖 52B 是表示此時的發光操作的示意圖。圖 52C 是表示在另一週期的訊號寫入操作的示意圖，圖 52D 是表示此時的發光操作的示意圖。注意到，連接到第三接線 5111 的電流源 5201 設定要寫入這個像素中的訊號電流。第三接線 5111 經過電流源 5201 連接到接線 5212。預定電位輸入到接線 5212。這裏，輸入到第一接線 5109、第二接線 5110、接線 5212 和相對電極 5112 的電位分別用  $V1$ 、 $V2$ 、 $V3$  和  $V_{com}$  表示。關於電位的關係，至少滿足以下關係： $V1 > V2 > V3$  和  $V1 > V_{com} > V3$ 。

圖 52A 表示在某個週期在訊號寫入操作時處於穩定狀態並且此時有電流流動的像素狀態。第一開關 A 5103A、第二開關 5105、第三開關 5106 和第四開關 A 5116A 導通，而其他開關都截止。此時，使用第一電流源電晶體 5101A。由電流源 5201 設定的訊號電流  $I_{data}$  從第一接線 5109 經過第一開關 A 5103A 流到第一電流源電晶體 5101A，此時，第四開關 A 5116A 處於導電狀態。換言之，在這種情況下，第一電流源電晶體 5101A 具有足以使

訊號電流  $I_{data}$  流動的閘極-源極電壓，並且對應該電壓的電荷積累在電容元件 5104 中。

這樣，第四開關 A 5116A 在發光操作時導通，而其他開關都截止，因而電流如圖 52B 所示那樣流動。換言之，電流經過第四開關 A 5116A、第一移位電晶體 5102A 和第一電流源電晶體 5101A 從第一接線 5109 流到顯示元件 5108。這個電流可以作為比訊號電流  $I_{data}$  小的電流流動，因為第一電流源電晶體 5101A 和第一移位電晶體 5102A 當成多閘極電晶體。

然而，第一電流源電晶體 5101A 的汲極-源極電壓在訊號寫入操作和發光操作之間是不同的，這就使流到第一電流源電晶體 5101A 的電流量存在少許不同。如果存在第一電流源電晶體 5101A 的每個像素的特性變化，則這被認為是顯示不均勻性。

這樣，在另一週期，在訊號寫入操作時，第一開關 B 5103B、第二開關 5105、第三開關 5106 和第四開關 B 5116B 導通，而其他開關都截止。圖 52C 表示在這個週期像素處於穩定狀態和此時電流流動的狀態。在這種情況下，使用第二電流源電晶體 5101B。就是說，由電流源 5201 設定的訊號電流  $I_{data}$  從第一接線 5109 經過第一開關 B 5103B 流到第二電流源電晶體 5101B。此時，第四開關 B 5116B 導電。換言之，此時，第二電流源電晶體 5101B 具有足以使訊號電流  $I_{data}$  流動的閘極-源極電壓，並且用於該電壓的電荷積累在電容元件 5104 中。

因此，在發光操作，第四開關 B 5116B 導通，而其他開關截止，並且電流如圖 52D 所示那樣流動。即，電流從第一接線 5109 經過第四開關 B 5116B、第二移位電晶體 5102B、和第二電流源電晶體 5101B 流到顯示元件 5108。這個電流小於訊號電流  $I_{data}$ ，因為第二電流源電晶體 5101B 和第二移位電晶體 5102B 當成多閘極電晶體。

藉由這種方式，將要使用的電晶體在每個週期轉換，由此可以使電晶體特性相對於時間進行平均。相應地，可以減少顯示不均勻性。

此外，其他驅動方法可適用於本例所述和圖 51 中所示的像素。例如，在訊號寫入操作中，利用大量訊號電流寫入訊號，並且減少了在發光操作時施加於顯示元件的電流量。以下將說明這種驅動方法。

圖 53A 是表示訊號寫入操作的示意圖，圖 53B 是表示發光操作的示意圖。

此外，圖 53A 表示在訊號寫入操作時像素處於穩定狀態和此時電流流動的狀態。第一開關 A 5103A、第一開關 B 5103B、第二開關 5105、第三開關 5106、第四開關 A 5116A 以及第四開關 B 5116B 處於導通狀態，並且如圖 53A 所示電流流動。即，作為電流路徑，有電流從第一接線 5109 經過第一開關 A 5103A 流到第一電流源電晶體 5101A 的第一路徑和電流從第一接線 5109 經過第一開關 A 5103A 流到第一電流源電晶體 5101A 的第二路徑。經過

第一路徑流動的電流  $I_1$  和經過第二路徑流動的電流  $I_2$  在第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的第一端子的連接部分匯總。然後，電流  $I_1$  和電流  $I_2$  作為訊號電流  $I_{data}$  藉由第三開關 5106 和電流源 5201 流到接線 5212。就是說，滿足  $I_1 + I_2 = I_{data}$ 。

下面參照發光操作的圖 53B 進行說明。第四開關 A 5116A 導通，而其他開關都截止。然後電流如圖 53B 所示那樣流動。由於第二開關 5105 此時處於截止狀態，因此電容元件 5104 保持使流到第一電流源電晶體 5101A 和第二電流源電晶體 5101B 的電流是訊號電流  $I_{data}$  所需的閘極-源極電壓  $V_{gs}$ 。相應地，電流經過第一電流源電晶體 5101A 流到顯示元件 5108。利用這種結構，可以調整這個電流。

這裏，電晶體的通道長度和通道寬度分別表示為  $L$  和  $W$ 。當電晶體在飽和區操作時，如果閘極-源極電壓恒定，則流過該電晶體的電流值一般與  $W/L$  成正比。換言之，電流值與通道寬度  $W$  成正比，並與通道長度  $L$  成反比。

因此，第一電流源電晶體 5101A 的通道寬度和通道長度分別表示為  $W_1$  和  $L_1$ ，並且第二電流源電晶體 5101B 的通道寬度和通道長度分別表示為  $W_2$  和  $L_2$ 。如果電流流過的第一電流源電晶體 5101A 和第二電流源電晶體 5101B 看作是圖 53A 中所示的一個電晶體，則通道寬度和通道長度可以分別看作為  $(W_1 + W_2)$  和  $L$ 。另一方面，在圖

8B 中，電流流過第一電流源電晶體 5101A 和第一移位電晶體 5102A，並且該電晶體具有通道寬度  $W1$  和通道長度  $(L1+L2)$ 。因此，在發光操作中， $I_{data} \times (W1/(W1+W2)) \times (L1/(L1+L2))$  的電流可以施加於顯示元件 5108。

藉由這種方式，調整第一電流源電晶體 5101A 或第二電流源電晶體 5101B 的通道寬度或通道長度，由此可以將小於在訊號寫入操作中施加的訊號電流的電流量施加於顯示元件 5108。

此外，通道寬度  $W1$  和通道長度  $W2$  設定成相同，並且在發光操作時使用的電晶體在每個確定的週期進行轉換。相應地，可以將該電晶體的特性相對於時間進行平均化。

藉由轉換在訊號寫入操作和在發光操作之間使用的電晶體，可以調整在訊號寫入操作和發光操作時使用的電晶體的通道寬度  $W$  與通道長度  $L$  的比例  $W/L$ ，從而控制施加於顯示元件的電流量。

即，如圖 54A 所示，在訊號寫入操作時，第一開關 A 5103A、第二開關 5105、第三開關 5106 和第四開關 A 5116A 導通，而其他開關截止。然後，訊號電流  $I_{data}$  從第一接線 5109 經過第四開關 A 5116A 輸送到第一電流源電晶體 5101A。在發光操作時，第四開關 B 5116B 導通，而其他開關都導通。然後， $I_{data} \times (W1/W2) \times (L1/(L1+L2))$  的電流流經第一電流源電晶體 5101A。應該注意的是，如

果滿足  $W1 < W2$ ，則在發光操作時施加於顯示元件 5108 的電流量可以設定成小於訊號電流  $I_{data}$ 。

這樣，藉由在訊號寫入操作時寫入具有大量電流的訊號，即使在訊號電流流動的路徑中形成寄生電容，也可以快速地進行訊號寫入。因而，可以防止顯示缺陷。

此外，在本例的像素中，可以進行預充電操作。下面參照圖 55 說明該操作。在這種情況下，連接到接線 5212 的電流源 5201 藉由第五開關 5501 連接到第三接線 5111。第三接線 5111 經過第六開關 5502 和預充電電流源 5503 連接到接線 5504。應該注意的是，使用可以設定大於電流源 5201 的電流量的預充電電流源 5503。預定電位輸入到接線 5505。作為接線 5212 和接線 5504，可以使用公共接線或不同接線。

首先，圖 55A 表示在預充電操作時，像素處於穩定狀態和此時電流流動的狀態。第一開關 A 5103A、第二開關 5105、第三開關 5106、第四開關 A 5116A、第四開關 B 5116B 和第六開關 5502 導通，而其他開關截止。然後，由預充電電流源 5503 設定的電流從第一接線 5109 分別經過第一開關 A 5103A 和第一開關 B 5103B 流到第一電流源電晶體 5101A 和第二電流源電晶體 5101B。這樣，電荷在電容元件 5104 中積累。

在訊號寫入操作中，第一開關 A 5103A、第二開關 5105、第三開關 5106、第四開關 A 5116A 以及第五開關 5501 導通，而其他開關截止。然後，在穩定狀態下，電

流如圖 55B 所示那樣流動。就是說，由電流源 5201 設定的訊號電流  $I_{data}$  從第一接線 5109 流到第一電流源電晶體 5101A。然後，用於使訊號電流  $I_{data}$  施加於第一電流源電晶體 5101A 所需的閘極-源極電壓的電荷在電容元件 5104 中積累。

適當地確定輸送給預充電電流源 5503 的電流、第一電流源電晶體 5101A 的通道長度  $L1$  和通道寬度  $W1$ 、和第二電流源電晶體 5101B 的通道長度  $L2$  和通道寬度  $W2$ ，由此可以設定在預充電操作時在電容元件 5104 中積累的電荷，以便使其適當地等於在訊號寫入操作時的電荷，並且可以快速地將訊號電流寫入像素。

在圖 55 中，儘管在預充電操作時電流輸送給第一電流源電晶體 5101A 和第二電流源電晶體 5101B，但是電流也可以只輸送給它們當中的一個。然後，在訊號寫入操作時，電流可以輸送給另一電晶體。

在本例中，在訊號寫入操作時，被施加電流的電晶體的閘極端子可以設定成具有預定電位；因此，顯示元件的像素電極和相對電極之間的電位差可以等於或低於顯示元件的正向臨界值電壓。因而，在訊號寫入操作時可以防止電流流到顯示元件。

而且在本例中，N 通道電晶體可以用於第一開關 A 5103A、第一開關 B 5103B、第二開關 5105、第三開關 5106、第四電晶體 A 5116A、第四電晶體 B 5116B、第五開關 5501、第六開關 5502，由此像素可以由單極電晶體

形成。相應地，可以簡化製造技術。結果是，可以達成製造成本的降低和產量的提高。此外，由於像素可以只由 N 通道電晶體形成，因此在該像素中所包含的該電晶體的半導體層可以由非晶半導體、半非晶半導體(還稱為微晶半導體)等形成。例如，非晶矽(a-Si:H)可以當成非晶半導體。因此，可以進一步簡化製造技術。結果是，可以達成製造成本的降低和產量的提高。

本例可以與本說明書中的其他實施例模式或範例自由地組合。

#### [範例 6]

在例 6 中，藉由使用圖 64 所示的時序圖，說明可以應用於本發明像素的顯示裝置的驅動方法的一種方式。此外，還說明可適用於該驅動方法的本發明的像素結構。

水平方向表示經過的時間，縱向方向表示掃描線的掃描列的數量。

當顯示影像時，重複地進行寫入操作和發光操作。進行用於一個螢幕(一框)的)寫入操作和發光操作的週期被稱為一框週期。儘管不特別限制一框的訊號過程，但是較佳的一框週期的數量至少大約為 60 次/秒，以便不使觀察者注意到閃爍。

在本例的顯示裝置中，根據每個像素的灰度級將視頻訊號寫入像素中。換言之，將類比訊號寫入像素。該視頻訊號是訊號電流。

在發光週期，灰度級藉由保持視頻訊號來表示。這裏，包括本例的像素的顯示裝置藉由抹除操作抹除寫入像素的訊號。這樣，提供抹除週期，直到下一框週期到來為止。即，插入黑色顯示，由此幾乎看不到影像的餘輝。因而，可以提高運動影像的特性。

下面說明可適用於本例的驅動方法的像素結構。本例的像素可以使用，只要它具有藉由掃描強迫像素不發光的裝置即可。作為這種裝置，在如圖 46 所示的像素的情況下，較佳的使從第一接線 4609 經過電流源電晶體 4601 和移位電晶體 4602 到顯示元件 4608 的相對電極 4612 的電流路徑為非導電的。

大致有兩種方法使該電流路徑為非導電。作為一種方法，在從第一接線 4609 經過電流源電晶體 4601 和移位電晶體 4602 到顯示元件 4608 的相對電極 4612 的電流路徑中設定另一開關。然後，藉由一系列地掃描像素，使從第一接線 4609 經過電流源電晶體 4601 和移位電晶體 4602 到顯示元件 4608 的相對電極 4612 的開關截止，由此使從第一接線 4609 經過電流源電晶體 4601 和移位電晶體 4602 到顯示元件 4608 的相對電極 4612 的電流路徑為非導電的。

圖 86 中顯示了這種結構的範例。注意到，與圖 46 相同的部分使用相同的附圖標記表示，並省略其說明。

在圖 86 的結構中，在圖 46 的結構的基礎上，在移位電晶體 4602 的第二端子和第一接線 4609 之間連接第四開

關 8601。藉由輸入到第六接線 8602 的訊號控制第四開關 8601 為導通或截止。注意到，設定該開關的部分不限於圖 86 的結構。當電流源電晶體 4601 的第一端子和顯示元件 4608 的像素電極的連接點是節點 8603 時，開關可以連接在節點 8603 和電流源電晶體 4601 的第一端子或顯示元件 4608 的像素電極之間。

作為另一種方法，藉由一系列地掃描像素，強制電流源電晶體 4601 和移位電晶體 4602 截止。因此，要求像素具有釋放積累在電容元件 4604 中的電荷的裝置或者將電位輸入到電流源電晶體 4601 和移位電晶體 4602 的閘極端子的裝置。

首先，圖 65 表示具有釋放積累在電容元件 4604 中的電荷的裝置的像素的一個範例。注意，與圖 46 相同的部分用相同的附圖標記表示並省略其說明。在圖 65 中，電容元件 4604 和第四開關 6501 並聯連接。藉由輸入到第六接線 6502 的訊號控制第四開關 6501 為導通或截止。即，當第四開關 6501 導通時，電流源電晶體 4601 的閘極和第一端子短路。這樣，保持在電容元件 4604 中的電流源電晶體 4601 的閘極-源極電壓可以設定為 0V。因而，可以使電流源電晶體 4601 截止。

此外，圖 66 表示具有向電流源電晶體 4601 的閘極端子輸入電位的裝置的像素的一個範例。應該注意，與圖 46 相同的部分用相同的附圖標記表示並省略其說明。在圖 66 中，在電流源電晶體 4601 的閘極端子和第六接線

6602 之間連接整流元件 6601。該整流元件 6601 連接成使得從電流源電晶體 4601 的閘極端子流到第六接線 6602 的電流的方向是正向電流。只有在強迫電流源電晶體 4601 為截止的情況下，將 L 電位訊號輸入到第六接線 6602，並在其他情況下，都是將 H 電位訊號輸入到第六接線 6602。相應地，當第六接線 6602 處於 H 電位時，電流不流到整流元件 6601，而在第六接線 6602 處於 L 電位時，電流從電流源電晶體 4601 流到第六接線 6602。因此，電流源電晶體 4601 的閘極端子的電位比處於 L 電位的第六接線 6602 的電位高了整流元件 6601 的正向臨界值電壓。此時，電荷經過電流源電晶體 4601 也在電容元件 4604 的第二電極中積累。然後，電流源電晶體 4601 的第一端子的電位也變高。因此，可以強迫電流源電晶體 4601 為截止。

此外，圖 85 顯示了具有向電流源電晶體 4601 的閘極端子輸入電位的裝置的像素的另一範例。應該注意，與圖 46 相同的部分用相同的附圖標記表示並省略其說明。在圖 85 中，第四開關 8501 連接在電流源電晶體 4601 的閘極端子和顯示元件 4608 的相對電極 4612 之間。應該注意，藉由向第六接線 8502 輸入訊號來控制第四開關 8501 為導通或截止。當藉由向第六接線 8502 輸入訊號而使第四開關 8501 導通時，電荷藉由電流源電晶體 4601 而儲存在電容元件 4604 的第二電極中。相應地，電流源電晶體 4601 截止。

應該注意，下面參照圖 87 說明具有圖 85 所示像素的顯示面板的橫截面結構。

在基板 8701 上設定底膜 8702。基板 8701 可以由絕緣基板如玻璃基板、石英基板、塑膠基板或陶瓷基板、或者金屬基板、半導體基板等構成。底膜 8702 可藉由 CVD 或濺射法形成。例如，可以使用採用  $\text{SiH}_4$ 、 $\text{N}_2\text{O}$  和  $\text{NH}_3$  作為源材料藉由 CVD 形成的氧化矽膜、氮化矽膜、氮氧化矽膜等。而且，同樣可以採用它們的疊層。應該注意的是，提供底膜 8702 是爲了防止雜質從基板 8701 擴散到半導體層中。當基板 8701 由玻璃基板或石英基板形成時，可以不必提供底膜 8702。

在底膜 8702 上形成島狀半導體層。在每個半導體層中，形成在其中形成 N 通道的通道形成區 8703、當成源區或汲區的雜質區 8704、以及低濃度雜質區 (LDD 區) 8705。在通道形成區 8703 上形成閘極電極 8707，且其間插入有閘極絕緣膜 8706。作為閘極絕緣膜 8706，可以使用藉由 CVD 或濺射法形成的氧化矽膜、氮化矽膜、氮氧化矽膜等。此外，鋁 (Al) 膜、銅 (Cu) 膜、含有鋁或銅作為主要成分的薄膜、鉻 (Cr) 膜、鉭 (Ta) 膜、氮化鉭 (TaN) 膜、鈦 (Ti) 膜、鎢 (W) 膜、鉬 (Mo) 膜等可當成閘極電極 8707。

側壁 8722 形成在閘極電極 8707 的側面上。形成矽化合物之後，例如，形成氧化矽膜、氮化矽膜或氮氧化矽膜以便覆蓋閘極電極 8707，進行回蝕處理，從而形成側壁

8722。

低濃度雜質區 8705 形成在側壁 8722 下面。即，利用自對準方式形成低濃度雜質區 8705。注意到，不是必須提供側壁 8722，因為提供它們是為了用自對準方式形成低濃度雜質區 8705。

在閘極電極 8707、側壁 8722 和閘極絕緣膜 8706 上形成第一中間層絕緣體。第一中間層絕緣體包括作為下層的無機絕緣膜 8718 和作為上層的樹脂膜。作為無機絕緣膜 8718，可以使用氮化矽膜、氧化矽膜、氮氧化矽膜或藉由層疊這些層形成的膜。作為樹脂膜，可以使用聚醯亞胺、聚醯胺、丙烯酸、聚醯亞胺醯胺、環氧樹脂等。

在第一中間層絕緣膜上形成第一電極 8709、第二電極 8724、第三電極 8720 和第四電極 8721。第一電極 8709、第二電極 8724 和第四電極 8721 藉由接觸孔電連接到雜質區 8704。此外，第三電極 8720 藉由接觸孔電連接到閘極電極 8707。第三電極 8720 和第四電極 8721 彼此電連接。鈦(Ti)膜、鋁(Al)膜、銅(Cu)膜、含有 Ti 的鋁膜等當成第一電極 8709 和第二電極 8724。應該注意，在與第一電極 8709、第二電極 8724、第三電極 8720 和第四電極 8721 相同的層中提供接線如訊號線的情況下，較佳的使用具有低電阻的銅。

在第一電極 8709、第二電極 8724、第三電極 8720、第四電極 8721 和第一中間層絕緣膜 8708 上形成第二中間層絕緣體 8710。作為第二中間層絕緣體 8710，可以使用

無機絕緣膜、樹脂膜、或藉由堆疊這些層形成的膜。作為無機絕緣膜，可以使用氮化矽膜、氧化矽膜、氮氧化矽膜或藉由堆疊這些層形成的膜。作為樹脂膜，可以採用聚醯亞胺、聚醯胺、丙烯酸、聚醯亞胺醯胺、環氧樹脂等。

在第二中間層絕緣體 8710 上形成像素電極 8711 和接線 8719。像素電極 8711 和接線 8719 由相同材料形成。即，它們同時形成在相同層中。作為用於像素電極 8711 和接線 8719 的材料，較佳的使用具有高功函數的材料。例如，可以使用單層的氮化鈦(TiN)膜、鉻(Cr)膜、鎢(W)膜、鋅(Zn)膜、鉑(Pt)膜等，氮化鈦膜和含有鋁作為主要成分的膜的疊層，氮化鈦膜、含有鋁作為主要成分的膜和氮化鈦膜的三層的疊層。利用疊層結構，作為接線的電阻很低，可以獲得良好的歐姆接觸，並且可以獲得作為陽極的功能。藉由使用反射光的金屬膜，可以形成不傳輸光的陽極。

絕緣體 8712 形成得覆蓋像素電極 8711 和接線 8719 的端部。作為絕緣體 8712，例如，可以使用正型光敏丙烯酸樹脂膜。

在像素電極 8711 上形成含有有機化合物的層 8713，並且含有有機化合物的層 8713 部分地與絕緣體 8712 交疊。注意，含有有機化合物的層 8713 不形成在接線 8719 上。

相對電極 8714 設定在含有有機化合物的層 8713、絕緣體 8712 和接線 8719 上。作為用於相對電極 8714 的材

料，較佳的使用具有低功函數的材料。例如，可以使用鋁 (Al)、銀 (Ag)、鋰 (Li)、鈣 (Ca) 的金屬薄膜、這些金屬的合金、MgAg、MgIn、AlLi、CaF<sub>2</sub>、Ca<sub>3</sub>N<sub>2</sub> 等。藉由按照這種方式使用金屬薄膜，可以形成能傳輸光的陰極。

含有有機化合物的層 8713 插入在相對電極 8714 和像素電極 8711 之間的區域包括發光元件 8716。

在含有有機化合物的層 8713 被絕緣體 8712 隔離的區域中，形成接合部分 8717，從而使相對電極 8714 和接線 8719 彼此接觸。因此，接線 8719 當成相對電極 8714 的輔助電極，由此可以達成相對電極 8714 的低電阻。相應地，可以減小相對電極 8714 的膜厚，這導致光傳輸率增加。因此，在頂部發射型結構中可以獲得更高亮度，其中在這種頂部發射型結構中，來自發光元件 8716 的光從頂表面射出。

可以採用金屬薄膜和透明導電膜(如 ITO(氧化銦錫)膜、氧化銦鋅 (IZO)膜、或氧化鋅 (ZnO)膜)的疊層，以便降低相對電極 8714 的電阻。藉由這種方式，藉由使用金屬薄膜和具有透明度的透明導電膜同樣可以形成可以傳輸光的陰極。

即，電晶體 8715 對應圖 85 的像素中的電流源電晶體 4601，電晶體 8723 執行圖 85 的像素中的第四電晶體 8501 的功能。此外，相對電極 8714 對應圖 85 的像素中的顯示元件 4608 的相對電極 4612。

在具有圖 87 所示結構的顯示面板中，可以減薄相對

電極 8714 的膜，由此可以以高亮度從頂表面發射光。因此，可以提高從頂表面射出的光亮度。此外，藉由連接相對電極 8714 和接線 8719，可以達成相對電極 8714 和接線 8719 的更低電阻。因此，可以減少功耗。

此外，在具有圖 47 的像素結構的顯示裝置中強迫電晶體 101 截止。下面將說明這種情況下的驅動方法。

一個水平週期分為兩個階段，如圖 88 所示。這裏，將假設前半個週期是寫入時間，後半個週期是抹除時間進行說明。在分割的水平週期中，選擇每個掃描線，並且將此時的相應訊號輸入到訊號線。例如，在特定水平週期的前半部選擇第  $i$  列，在後半部選擇第  $j$  列。然後，進行操作，就如在一個水平週期中同時選擇兩列那樣。換言之，使當成為每個水平週期的前半部的寫入時間將視頻訊號從訊號線寫入像素。然後，在作為該一個水平週期的後半部的抹除時間中不選擇像素。此外，利用在作為另一個水平週期的後半部的抹除時間，在抹除時間中將抹除訊號從訊號線輸入到像素。此時，在作為一個水平週期的前半部的寫入時間中，不選擇像素。因此，可以提供具有高孔徑比的像素的顯示裝置，並且可以提高產量。

圖 89 表示了包括這種像素的顯示裝置的範例。顯示裝置具有訊號線驅動電路 8901、第一掃描線驅動電路 8902、第二掃描線驅動電路 8905、和像素部分 8903、其中在像素部分 8903 中像素 8904 對應掃描線  $G1-Gm$  和訊號線  $S1-Sn$  而設定成矩陣。第一掃描線驅動電路 8902 包

括脈衝輸出電路 8906 以及連接在每個掃描線  $G1-Gm$  和脈衝輸出電路 8906 之間的開關 8908。第二掃描線驅動電路 8905 包括脈衝輸出電路 8907 以及連接在掃描線  $G1-Gm$  和脈衝輸出電路 8907 之間的開關 8909。

應該注意的是，掃描線  $G_i$  (掃描線  $G1-Gm$  之一) 對應圖 47 中的第四接線 4614，並且訊號線  $S_j$  (訊號線  $S1-Sn$  之一) 對應圖 47 中的第三接線 4611。

時鐘訊號 ( $G\_CLK$ )、反向時鐘訊號 ( $G\_CLKB$ )、啓動脈衝訊號 ( $G\_SP$ )、控制訊號 ( $WE$ ) 等輸入到第一掃描線驅動電路 8902 中。根據這些訊號，將選擇像素的訊號輸出到被選擇的像素列的第一掃描線  $G_i$  (第一掃描線  $G1-Gm$  之一)。應該注意的是，此時的訊號是在一個水平週期的前半部中的脈衝輸出，如圖 88 的時序圖所示。藉由控制訊號 ( $WE$ ) 控制開關 8908 為導通或截止，由此可以連接或斷開脈衝輸出電路 8906 和掃描線  $G1-Gm$ 。

時鐘訊號 ( $R\_CLK$ )、反向時鐘訊號 ( $R\_CLKB$ )、啓動脈衝訊號 ( $R\_SP$ )、控制訊號 ( $WE'$ ) 等輸入到第二掃描線驅動電路 8905 中。根據這些訊號，將訊號輸出到被選擇的像素列的第二掃描線  $R_i$  (第二掃描線  $R1-Rm$  之一)。應該注意的是，此時的訊號是在一個水平週期的後半部中的脈衝輸出，如圖 88 的時序圖所示。藉由控制訊號 ( $WE'$ ) 控制開關 8909 為導通或截止，由此可以電連接或斷開脈衝輸出電路 8907 和掃描線  $G1-Gm$ 。應該注意的是，當開關 8908 和開關 8909 之一電連接時，另一個電斷開。

時鐘訊號(S\_CLK)、反向時鐘訊號(S\_CLKB)、啓動脈衝訊號(S\_SP)、視頻訊號(數位視頻資料)、控制訊號(WE)等輸入到訊號線驅動電路 8901 中。根據這些訊號，將對應每列像素的視頻訊號輸出到每個訊號線 S1-Sn。

因此，輸入到訊號線 S1-Sn 的視頻訊號寫入到由從第一掃描線驅動電路 8902 輸入到掃描線 Gi(掃描線 G1-Gm 之一)的訊號選擇的列中的每行的像素 8904 中。然後，藉由每個掃描線 G1-Gm 選擇每個像素列，由此將對應每個像素 8904 的訊號輸入到所有像素 8904。每個像素 8904 將寫入的視頻訊號的資料保持一特定週期。然後，每個像素 8904 藉由保持視頻訊號的資料為一特定週期間而保持發光狀態或非發光狀態。

此外，用於使像素不發光的訊號(還稱為抹除訊號)從訊號線 S1-Sn 寫入到由從第二的掃描線驅動電路 8905 輸入到掃描線 Gi(掃描線 G1-Gm 之一)的訊號選擇的像素列中的每行的像素 8904。然後，由每個掃描線 G1-Gm 選擇每個像素列，由此設定非發光階段。例如，在由從第二掃描線驅動電路 8905 輸入到掃描線 Gi 的訊號選擇第 I 列中的像素時，使訊號線 S1-Sn 的電位等於圖 47 的像素中的第三接線 4611 的電位。注意，此時訊號線 S1-Sn 可以處於浮置狀態。

因此，藉由使用本發明的顯示裝置，在某個像素列上聚焦的情況下，當輸入到某個像素列的訊號與將要輸入的訊號相同時，可以防止該訊號被輸入到該像素列，這導致

對掃描線或訊號線的充電和放電的次數減少。結果是，可以降低功耗。

本例可以與本說明書中的其他實施例模式或範例自由地組合。

#### [範例 7]

在範例 7 中，將參照 P 通道電晶體適用於本發明的像素中所包含的電晶體的情況的圖 56 進行說明。

本例中所述的像素包括電流源電晶體 5601、移位電晶體 5602、第一開關電晶體 5603、電容元件 5604、第二開關電晶體 5605、第三開關電晶體 5606、顯示元件 5608、第一接線 5609、第二接線 5610、第三接線 5611、相對電極 5612、第四接線 5614、和第五接線 5615。應該注意的是，電流源電晶體 5601、移位電晶體 5602、第一開關電晶體 5603、第二開關電晶體 5605 和第三開關電晶體 5606 是 P 通道電晶體。

首先，說明像素的連接結構。

電流源電晶體 5601 的第一端子(源極端子和汲極端子中的一個)和第二端子(源極端子和汲極端子中的另一個)經過移位電晶體分別連接到顯示元件 5608 的像素電極和第一接線 5609。電流源電晶體 5601 的閘極端子藉由第二開關電晶體 5605 連接到第二接線 5610。電容元件 5604 的一個端子連接到電流源電晶體 5601 的閘極端子，電容元件 5604 的另一端子連接到電流源電晶體 5601 的第一端

子。因此，電流源電晶體 5601 的閘極電位，即閘極-源極電壓 ( $V_{gs}$ ) 被保持。電流源電晶體 5601 的閘極經過第二開關電晶體 5605 連接到接線 5610，並藉由第二開關電晶體 5605 的導通/截止控制輸送給電容元件 5604 的電荷。就是說，當第二開關電晶體 5605 處於導通狀態時，電流源電晶體 5601 的閘極端子和第二接線 5610 連接。另一方面，當第二開關電晶體 5605 處於截止狀態時，電流源電晶體 5601 的閘極端子和第二接線 5610 斷開。

在移位電晶體 5602 根據狀態而當成電流源的情況下或者它使得源極和汲極之間沒有電流流動的情況下(或當成開關)，移位電晶體 5602 包括作為移位機構的第一開關電晶體 5603。這裏，移位電晶體 5602 當成電流源(或其一部分)的情況被稱為電流源操作。此外，移位電晶體 5602 操作使得在源極和汲極之間沒有電流流動的情況(或當成開關)或者源極-汲極電壓小的情況被稱為短路操作。在圖 56 中，移位電晶體 5602 的源極端子和汲極端子可以經過第一開關電晶體 5603 連接。移位電晶體 5602 的閘極端子連接到電流源電晶體 5601 的閘極端子。藉由使用第一開關電晶體 5603 可以將移位電晶體 5602 的操作轉換為電流源電晶體或短路操作。

電流源電晶體 5601 的第一端子經過第三開關電晶體 5606 連接到第三接線 5611。換言之，當第三移位電晶體導通時，在電流源電晶體 5601 的第一端子和第三接線 5611 之間導電。當第三開關電晶體 5606 截止時，電流源

電晶體 5601 的第一端子與第三接線 5611 斷開。

注意到，電容元件 5604 可以具有以下結構：其中藉由接線、主動層、電極等插入絕緣膜，或者藉由使用電流源電晶體 5601 的閘極電容器而可以省略電容元件 5604。

應該注意的是，將預定電位輸入到顯示元件 5608 的相對電極 5612、第一接線 5609 和第二接線 5610 的每個中。

藉由將訊號輸入到第四接線 5614，可以控制第二開關電晶體 5605 和第二開關電晶體 5606 為導通或截止。

藉由將訊號輸入到第五接線 5615，控制第一開關電晶體 5603 為導通或截止。

根據像素的灰度級將訊號輸入到第三接線 5611。這個訊號對應視頻訊號，並且訊號電流流到第三接線 5611。

接著，將參照本例的像素的操作的圖 57A-57C 進行說明。

應該注意，連接到第三接線 5611 的電流源 5701 設定寫入到像素的訊號電流  $I_{data}$ 。第三接線 5611 經過電流源 5701 連接到接線 5712。預定電位輸入到接線 5712。這裏，輸入到第一接線 5609、第二接線 5610、接線 5712 和相對電極 5612 的電位分別表示為  $V1$ 、 $V2$ 、 $V3$  和  $V_{com}$ 。關於電位的關係，至少滿足  $V1 < V2 < V3$  和  $V1 < V_{com} < V3$ 。

應該注意到，像素的操作包括用於將訊號寫入像素的訊號寫入操作和用於發射根據寫入到該像素的訊號的灰度

級的光的發光操作。圖 57A 和 57B 是表示訊號寫入操作的示意圖，圖 57C 是表示發光操作的示意圖。

首先，參照圖 57A 說明訊號寫入操作的暫態狀態。將輸入到第四接線 5614 和第五接線的訊號設定為 L 電位，由此導通第一、第二和第三開關電晶體 5603、5605 和 5606。相應地，電流如圖 57A 所示那樣流動。即，由電流源 5701 設定的訊號電流  $I_{data}$  流到電容元件 5604 和電流源電晶體 5601。如果電流  $I_c$  和電流  $I_{tr}$  分別流到電容元件 5604 和電流源電晶體 5601，則滿足  $I_c + I_{tr} = I_{data}$ 。

不久以後電流不流到電容元件 5604，這導致在訊號寫入操作中的穩定狀態。因此，電流如圖 56B 所示那樣流動。流到電流源電晶體 5601 的電流  $I_{tr}$  等於訊號電流  $I_{data}$ 。即，電流源電晶體 5601 的閘極-源極電壓  $V_{gs}$  是用於將訊號電流  $I_{data}$  施加於電流源電晶體 5601 所需的電壓。用於電流源電晶體 5601 的閘極-源極電壓  $V_{gs}$  的電荷在電容元件 5604 中積累。

應該注意的是，當此時電流源電晶體 5601 的閘極端子和第一端子的電位分別用  $V_a$  和  $V_b$  表示時，滿足  $V_{gs} = (V_a - V_b)$ 。當顯示元件 5608 的正向臨界值電壓用  $V_{ELth}$  表示時，較佳的滿足  $(V_{com} - V_b) < V_{ELth}$ ，由此在訊號寫入操作時沒有電流施加於顯示元件 5608。因此，希望將要輸入給第二接線 5610 的電位  $V_2$  設定成滿足  $V_1 < V_2 < V_3$ 。當滿足  $V_2 = V_{com}$  時，可以減少像素所需的電源的數量。此外，在訊號寫入操作時可以將反向偏壓施加

於顯示元件 5608。

應該注意的是，即使反向偏壓施加於顯示元件 5608，電流也不會流到正常顯示元件 5608 中(即使有電流流動，也是很少的電流量)。另一方面，在顯示元件 5608 具有短路部分的情況下，電流流到短路部分。然後，短路部分絕緣，由此可以改善顯示缺陷。

接下來，將參照發光操作的圖 57C 進行說明。輸入到第四接線 5614 和第五接線 4615 的訊號設定為 H 電位，由此使第一、第二、第三開關電晶體 5603、5605 和 5606 截止。因此，電流如圖 57C 所示那樣流動。此時，第二開關電晶體 5605 處於截止狀態。因此，電容元件 5604 保持用於將訊號電流  $I_{data}$  施加於電流源電晶體 5601 所需的閘極-源極電壓  $V_{gs}$ 。相應地，將使大約等於訊號電流  $I_{data}$  的電流流動的  $V_{gs}$  施加於電流源電晶體 5601。

這裏，電晶體的通道長度和通道寬度分別表示為  $L$  和  $W$ 。當電晶體在飽和區操作時，如果閘極-源極電壓恒定，則流過電晶體的電流值一般與  $W/L$  成正比。換言之，電流值與通道寬度  $W$  成正比，與通道長度  $L$  成反比。

在本例中，電流源電晶體 5601 的通道長度和移位電晶體 5602 的通道長度分別表示為  $L_1$  和  $L_2$ ，並且這些電晶體具有相同的通道寬度。如果電流流過的電流源電晶體 5601 和移位電晶體 5602 一起當成多閘極電晶體，則它們當成圖 57C 中的電流源。此時，多閘極電晶體可以認為具有  $(L_1+L_2)$  的通道長度和  $W$  的通道寬度。在圖 57C 中，電

流流到電流源電晶體 5601 和移位電晶體 5602，並且電晶體具有通道寬度  $W$  和通道長度  $(L1+L2)$ 。因此，在發光操作時，可以將  $I_{data} \times (L1/(L1+L2))$  的電流施加於顯示元件 5608。

藉由這種方式，在設定操作時移位電晶體 5602 短路，並且在發光操作時它作為電流源操作，由此可以將小於在訊號寫入操作時施加的訊號電流的電流量施加於顯示元件 5608。換言之，藉由調整電流源電晶體 5601 和移位電晶體 5602 的通道長度，可以將小於在訊號寫入操作時施加的訊號電流的電流量施加於顯示元件 5608。

應該注意的是，當此時電流源電晶體 5601 的閘極端子和第一端子的電位分別表示為  $V_{a'}$  和  $V_{b'}$  時，滿足  $V_{gs} = (V_{a'} - V_{b'})$ 。這是因為隨著  $V_{b'}$  增加， $V_{a'}$  也增加，因為儘管滿足  $V_{b'} > V_b$ ，但是電容元件 5604 也保持閘極-源極電壓  $V_{gs}$  不變。

應該注意的是，當要輸入到第四接線 5614 的  $L$  電位訊號和  $H$  電位訊號的電位分別表示為  $V4(L)$  和  $V4(H)$  時，以下電位是較佳的。第二開關電晶體 5605 和第三開關電晶體 5606 的臨界值電壓分別表示為  $V_{th2}$  和  $V_{th3}$ 。

如圖 57B 所示，即使顯示元件 5608 的像素電極的電位變為  $V_b$ ，也要求第三開關電晶體 5606 處於導通狀態。因此，滿足  $V4(L) < (V_b + V_{th3})$ 。此外，為了使第二開關電晶體 5605 處於導通狀態，滿足  $V4(L) < (V_2 + V_{th2})$ 。具體地說，例如，當滿足  $V4 = V_{com}$  時， $V4(L)$  較佳的是比

$V_{com}$  低 1-8V 的電位。

如圖 57C 所示，爲了使第三開關電晶體 5606 截止，滿足  $V_4(H) > (V_b + V_{th3})$ 。即，當訊號電流寫入到另一像素時，第三接線 5611 的電位變爲  $V_b$ 。因此，在此時不選擇的像素中，要求第三開關電晶體 5606 處於截止狀態。另一方面，爲了使第二開關電晶體 5605 處於截止狀態，滿足  $V_4(H) > (V_2 + V_{th2})$ 。具體地說，例如，當滿足  $V_2 = V_{com}$  時， $V_4(H)$ 較佳的是比  $V_{com}$  高 1-8V 的電位。

藉由採用本例中所述的像素結構，可以控制在訊號寫入操作時電晶體的閘極端子的電位，由此防止在訊號寫入操作時電流流到顯示元件中。

藉由採用圖 56 所示的像素結構，像素可以只由 P 通道電晶體形成，這簡化了製造技術。通常情況下，如圖 58 所示，只有第一開關電晶體 5603、第二開關電晶體 5605、第三開關電晶體 5606 可以當成爲 P 通道電晶體的第一開關電晶體 5803、第二開關電晶體 5805 和第三開關電晶體 5806 來代替。

此外，藉由採用本發明的結構，在訊號寫入操作時可以滿足  $|V_{ds}| > |V_{gs}|$ 。可以使在訊號寫入操作和發光操作之間  $V_{ds}$  的變化變小。因此，即使在電流源電晶體 5601 的飽和區中的恒定電流特性(電流平坦度)很差，也可以使在訊號寫入操作和發光操作之間電流值幾乎相等。特別是，當非晶半導體膜(如非晶矽)用於電流源電晶體 5601 的半導體層時，可能使電流源電晶體 5601 的飽和區中的恒定電

流特性(電流平坦度)變差。因此，當在非晶半導體膜用於電流源電晶體 5601 的半導體層的情況下而採用本發明的結構時，可以防止顯示缺陷。

本例可以與本說明書中的其他實施例模式或範例自由地組合。

#### [範例 8]

在例 8 中，將參照圖 67A 和 67B 說明具有在上述範例中所述的像素結構的顯示面板的結構。

應該注意的是，圖 67A 是顯示面板的頂部平面圖，圖 67B 是沿著圖 67A 的線 A-A' 截取的剖面圖。該顯示面板包括用虛線表示的訊號線驅動電路 6701、像素部分 6702、第一掃描線驅動電路 6703、和第二掃描線驅動電路 6706。此外，提供密封基板 6704 和密封材料 6705。被密封材料 6705 包圍的部分是空間 6707。

應該注意的是，接線 6708 是用於將訊號輸入傳輸到第一掃描線驅動電路 6703、第二掃描線驅動電路 6706 和訊號線驅動電路 6701 的接線，並從當成外部輸入端子的 FPC(撓性印刷電路)6709 接收視頻訊號、時鐘訊號、啓動訊號等。IC 晶片(包括儲存電路、緩衝電路等的半導體晶片)6719 藉由 COG(玻璃上晶片)等安裝在 FPC 6709 和顯示面板的連接部分上。應該注意，這裏只顯示了 FPC 6709；然而，印刷線路板(PWB)可以固定到 FPC 6709 上。本說明書中的顯示裝置不僅包括顯示面板的主體，而且還包

括具有 FPC 或固定到其上的 PWB 的顯示面板以及其上安裝 IC 晶片等的顯示面板。

接下來，將參照剖面結構的圖 67B 進行說明。像素部分 6702 和週邊驅動電路(第一掃描線驅動電路 6703、第二掃描線驅動電路 6706、和訊號線驅動電路 6701)形成在基板 6710 上。這裏，顯示了訊號線驅動電路 6701 和像素部分 6702。

應該注意，訊號線驅動電路 6701 由單極電晶體如 N 通道 TFT 6720 或 N 通道 TFT 6721 形成。關於像素結構，像素可以藉由應用圖 2、13、14 或 15 的像素結構而由單極電晶體形成。相應地，週邊驅動電路由 N 通道電晶體形成，由此可以製造單極顯示面板。不用說，CMOS 電路可以由 P 通道電晶體以及單極電晶體形成。此外，在本例中，顯示了其中週邊驅動電路形成在同一基板上的顯示面板；然而，本發明不限於此。所有或部分週邊驅動電路都可以形成到 IC 晶片等中並藉由 COG 等進行安裝。在這種情況下，不要求驅動電路是單極的，並且驅動電路可以與 P 通道電晶體組合形成。

此外，像素部分 6702 包括 TFT 6711 和 6712。應該注意，TFT 6712 的源極電極連接到第一電極(像素電極)6713。絕緣體 6714 形成得覆蓋第一電極 6713 的端部。這裏，絕緣體 6714 採用正性光敏丙烯酸樹脂膜。

爲了獲得優異的覆蓋率，絕緣體 6714 形成爲在絕緣體 6714 的頂端部或底端部具有曲率的彎曲表面。例如，

在使用正性光敏丙烯酸作為絕緣體 6714 的材料的情況下，較佳的只有絕緣體 6714 的頂端部具有帶有曲率半徑 ( $0.2-3\mu\text{m}$ ) 的彎曲表面。而且，由於光而在蝕刻劑中不可溶解的負性光敏丙烯酸或由於光而在蝕刻劑中可溶解的正性光敏丙烯酸可以當成絕緣體 6714。

含有有機化合物的層 6716 和第二電極 (相對電極) 6717 形成在第一電極 6713 上。這裏，較佳的使用具有高功函數的材料作為第一電極 6713 的材料，所述第一電極 6713 當成陽極。例如，可以採用 ITO (氧化銦錫) 膜、氧化銦鋅 (IZO) 膜、氮化鈦膜、鉻膜、鎢膜、Zn 膜、Pt 膜等的單層；氮化鈦膜和含有鋁作為主要成分的膜的疊層；氮化鈦膜、含有鋁作為主要成分的膜和氮化鈦膜的三層結構等。應該注意，利用疊層結構，如接線的電阻很低，可以獲得良好的歐姆接觸，並且可以獲得作為陽極的功能。

含有有機化合物的層 6716 是藉由使用蒸發掩模的蒸發法或噴墨法形成的。屬於元素週期表的第 4 族的金屬的複合物用於含有有機化合物的層 6716 的一部分。除此之外，低分子材料或高分子材料也可以組合使用。此外，作為用於含有有機化合物的層的材料，經常使用有機化合物的單層或疊層；然而，在本例中，在由有機化合物形成的膜的一部分中也可以使用無機化合物。而且，還可以使用已知的三元材料。

此外，作為用於作為陰極並形成在含有有機化合物的層 6716 上的第二電極 6717 的材料，可以使用具有低功函

數的材料 (Al、Ag、Li、Ca、或其合金，如 MgAg、MgIn、AlLi、CaF<sub>2</sub> 或 Ca<sub>3</sub>N<sub>2</sub>)。在從含有有機化合物的層 6716 產生的光經由第二電極 6717 的情況下，較佳的具有較薄厚度的金屬薄膜和透明導電膜 (ITO(氧化銦錫)膜、氧化銦氧化鋅合金 (In<sub>2</sub>O<sub>3</sub>-ZnO)、氧化鋅 (ZnO)等)的疊層當成第二電極 6717。

此外，藉由用密封材料 6705 將密封基板 6704 固定到基板 6710 上，可以在由基板 6710、密封基板 6704 和密封材料 6705 包圍的空間 6707 中設定發光元件 6718。應該注意，空間 6707 可以用密封材料 6705 以及惰性氣體 (氮氣、氬等)填充。

應該注意，環氧基樹脂較佳的用於密封材料 6705。此外，較佳的這些材料應該盡可能不透濕氣或氧。作為用於密封基板 6704 的材料，可以採用玻璃基板、石英基板、由 FRP(玻璃纖維增強塑膠)、PVF(聚氟乙烯)、myler、聚酯、丙烯酸等形成的塑膠基板。

如上所述，可以獲得具有本發明的像素結構的顯示面板。應該注意，上述結構只是一個範例而已，顯示面板的結構不限於這種結構。

如圖 67A 和 67B 所示，藉由在同一基板上形成訊號線驅動電路 6701、像素部分 6702、第一掃描線驅動電路 6703 和第二掃描線驅動電路 6706，可以減少顯示裝置的成本。此外，在這種情況下，單極電晶體用於訊號線驅動電路 6701、像素部分 6702、第一掃描線驅動電路 6703 和

第二掃描線驅動電路 6706，由此可以簡化製造技術。結果是，可以達成進一步的成本降低。

應該注意，顯示面板的結構不限於圖 67A 所示的結構，其中訊號線驅動電路 6701、像素部分 6702、第一掃描線驅動電路 6703、和第二掃描線驅動電路 6706 形成在同一基板上，並且對應訊號線驅動電路 6701 的圖 68A 所示的訊號線驅動電路 6801 可以形成到 IC 晶片中並藉由 COG 等安裝在顯示面板上。應該注意到，圖 68A 中的基板 6800、像素部分 6802、第一掃描線驅動電路 6803、第二掃描線驅動電路 6804、FPC 6805、IC 晶片 6806 和 6807、密封基板 6808、和密封材料 6809 分別對應圖 67A 中的基板 6710、像素部分 6702、第一掃描線驅動電路 6703、第二掃描線驅動電路 6706、FPC 6709、IC 晶片 6719、密封基板 6704、和密封材料 6705。

即，只有需要在高速操作的訊號線驅動電路使用 CMOS 等形成到 IC 晶片中，由此降低了功耗。此外，藉由將 IC 晶片形成為由矽晶片等形成的半導體晶片，可以達成更高速度操作和更低的功耗。

藉由在與像素部分 6802 相同的基板上形成第二掃描線驅動電路 6803 和/或第一掃描線驅動電路 6804，達成了成本的降低。此外，第二掃描線驅動電路 6803、第一掃描線驅動電路 6804 和像素部分 6802 採用單極電晶體，由此可以達成進一步的成本降低。關於像素部分 6802 的像素結構，可以採用在實施例模式 1-4 中所述的結構。

藉由這種方式，可以達成高清晰度顯示裝置的成本降低。此外，藉由在 FPC 6805 和基板 6800 的連接部分上安裝包括功能電路(記憶體或緩衝器)的 IC 晶片，可以有效地利用基板面積。

而且，圖 68B 中所示的對應圖 67A 所示的訊號線驅動電路 6701、第一掃描線驅動電路 6703、和第二掃描線驅動電路 6706 的訊號線驅動電路 6811、第一掃描線驅動電路 6814 和第二掃描線驅動電路 6813 可以形成到 IC 晶片上並藉由 COG 等安裝到顯示面板上。在這種情況下，可以達成高清晰度顯示裝置的更低功耗。因此，為了獲得具有更低功耗的顯示裝置，較佳的使用多晶矽用於在像素部分中使用的電晶體的半導體層。應該注意，圖 68B 中的基板 6810、像素部分 6812、FPC 6815、IC 晶片 6816 和 6817、密封基板 6818、和密封材料 6819 分別對應圖 67A 中的基板 6710、像素部分 6702、FPC 6709、IC 晶片 6716 和 6719、密封基板 6704、和密封材料 6705。

此外，藉由使用非晶矽用於像素部分 6812 的電晶體的半導體層，可以達成進一步的成本降低。而且，可以製造大的顯示面板。

此外，第二掃描線驅動電路、第一掃描線驅動電路和訊號線驅動電路不必設定在像素的行方向和列方向。例如，如圖 69A 所示，形成在 IC 晶片中的週邊驅動電路 6901 可以具有圖 68B 所示的第一掃描線驅動電路 6814、第二掃描線驅動電路 6813 和訊號線驅動電路 6811 的功能。應

該注意，圖 69A 中的基板 6900、像素部分 6902、FPC 6904、IC 晶片 6905 和 6906、密封基板 6907 以及密封材料 6908 分別對應圖 67A 中的基板 6710、像素部分 6702、FPC 6709、IC 晶片 6719、密封基板 6704 和密封材料 6705。

圖 69B 是表示圖 69A 中所示的顯示裝置的接線的連接的示意圖。提供基板 6910、週邊驅動電路 6911、像素部分 6912、以及 FPC 6913 和 6914。訊號和電源電位從 FPC 6913 外部地輸入給週邊驅動電路 6911。來自週邊驅動電路 6911 的輸出輸入到列方向的接線和行方向的接線，這些接線都連接到像素部分 6912 中的像素上。

此外，圖 70A 和 70B 表示可適用於發光元件 6718 的發光元件的範例。即，參照可應用於在上述範例中所述像素的發光元件結構的圖 70A 和 70B 進行說明。

在圖 70A 所示的發光元件中，陽極 7002、由電洞注入材料形成的電洞注入層 7003、由電洞傳輸材料形成的電洞傳輸層 7004、發光層 7005、由電子傳輸材料形成的電子傳輸層 7006、由電子注入材料形成的電子注入層 7007、以及陰極 7008 依次形成在基板 7001 上。這裏，發光層 7005 可以只由一種發光材料形成；然而，它還可以由兩種或更多種材料形成。本發明的元件的結構不限於此。

除了圖 70A 所示的其中堆疊了每個功能層的疊層結構之外，還有廣闊的變化，如由高分子化合物形成的元件

、利用三元發光材料的高效元件，所述三元發光材料在發光層中從三元激發狀態發光。它還可以適用於白光發光元件，它可以藉由使用電洞阻擋層等控制載子的複合區而將發光區分成兩個區域來獲得。

圖 70A 所示的本發明的元件可以藉由在具有陽極 7002(ITO)的基板 7001 上依次沉積電洞注入材料、電洞傳輸材料和發光材料來形成。接著，沉積電子傳輸材料和電子注入材料，最後藉由蒸發法形成陰極 7008。

適合於電洞注入材料、電洞傳輸材料、電子傳輸材料、電子注入材料和發光材料的材料如下。

作為電洞注入材料，可獲得有機化合物，如卟啉基化合物、酞菁(以下稱為“ $H_2Pc$ ”)、銅酞菁(以下稱為“ $CuPc$ ”)等。此外，具有比要使用的電洞傳輸材料的離子電位小的離子電位值並具有電洞傳輸功能的材料也可當成電洞注入材料。還有藉由化學摻雜導電高分子化合物獲得的材料，其包括聚苯胺、用聚苯乙烯磺酸酯(以下稱為“ $PSS$ ”)等摻雜的聚乙烯二氧噻吩(以下稱為“ $PEDOT$ ”)。而且，鑒於陽極的平面化，高分子絕緣體化合物是有效的，並且經常使用聚醯亞胺(以下稱為“ $PI$ ”)。此外，還使用無機化合物，除了金屬薄膜如金或鉑之外，還包括氧化鋁(以下稱為“氧化鋁”)的超薄膜。

芳香胺基(即，具有苯環-氮的鍵的芳香胺基)化合物最廣泛地當成電洞傳輸材料。廣泛地使用的材料包括 4,4'-雙(二苯基氨基)-聯苯(以下稱為“ $TAD$ ”)，其衍生物

，如 4,4'-雙[N-(3-甲基苯基)-N-苯基-氨基]-聯苯基(一下稱爲“TPD”)4,4'-雙[N-(1-萘基)-N-苯基-氨基]-聯苯基(以下稱爲“a-NPD”)，和星狀破裂芳香胺化合物，如 4,4',4''-三(N,N-二苯基-氨基)-三苯胺(以下稱爲“TDATA”)和 4,4',4''-三[N-(3-甲基苯基)-N-苯基-氨基]三苯胺(以下稱爲“MTDATA”)。

作爲電子傳輸材料，經常使用金屬複合物，包括具有喹啉骨架或苯並喹啉骨架的金屬複合物，如 Alq、BAlq、三(4-甲基-8-喹啉)鋁(以下稱爲“Almq”)、或雙(10-羥基苯[h]喹啉)鉍(以下稱爲“BeBq”)，此外，可以採用具有惡唑基或噻唑基配位元體的金屬複合物，如雙[2-(2-羥基苯基)-苯並惡唑]鋅(以下稱爲“Zn(BOX)<sub>2</sub>”)或雙[2-(2-羥基苯基)-苯並噻唑]鋅(以下稱爲“Zn(BTZ)<sub>2</sub>”)。此外，除了金屬複合物，惡二唑衍生物，如 2-(4-聯苯基)-5-(4-叔丁基苯基)-1,3,4-惡二唑(以下稱爲“PBD”)和 OXD-7，三唑衍生物，如 TAZ 和 3-(4-叔丁基苯基)-4-(4-乙基苯基)-5-(4-聯苯基)-2,3,4-三唑(以下稱爲“p-EtTAZ”)，和菲咯啉衍生物，如紅菲繞啉(以下稱爲“BPhen”)和 BCP 具有電子傳輸性能。

作爲電子注入材料，可以採用上述電子傳輸材料。此外，經常使用超薄絕緣體膜，例如金屬鹵化物，如氟化鈣、氟化鋰、或氟化銻，鹼金屬氧化物，如氧化鋰等。而且鹼金屬複合物例如乙醯丙酮化鋰(以下稱爲“Li(acac)”)或 8-喹啉-鋰(以下稱爲“Liq”)也是可以使用的。

作為發光材料，除了上述金屬複合物如 Alq、Almq、BeBq、BAIq、Zn(BOX)<sub>2</sub> 和 Zn(BTZ)<sub>2</sub> 之外，還可以獲得各種熒光顏料。熒光顏料包括藍色的 4,4'-雙(2,2-聯苯基-乙炔基)-聯苯基和橙紅色的 4-(氰亞甲基)-2-甲基-6-(p-二甲基氨基苯乙炔基)-4H-吡喃，等等。而且，三元發光材料也是適合的，主要包括具有鉑或銥作為中心金屬的複合物。作為三元發光材料，已知三(2-苯基吡啶)銥、雙(2-4'-tryl)吡啶-N,C<sup>2'</sup>)乙醯丙酮化銥(以下稱為“acacIr(tpy)<sub>2</sub>”)、2,3,7,8,12,13,17,18-八乙基-21H,23H 薈啉-鉑等。

藉由組合地使用各具有如上所述功能的這些材料，可以形成高度可靠的發光元件。

在上述範例所示的圖 56 的像素的情況下，其中按照與圖 70A 相反的順序形成多層的發光元件可如圖 70B 所示那樣使用。即，陰極 7018、由電子注入材料形成的電子注入層 7017、由電子傳輸材料形成的電子傳輸層 7016、發光層 7015、由電洞傳輸材料形成的電洞傳輸層 7014、由電洞注入材料形成的電洞注入層 7013 和陽極 7012 依次層疊在基板 7011 上。

此外，為了提取發光元件的光發射，陽極和陰極中的至少一個必須是透明的。TFT 和發光元件形成在基板上；並且存在具有頂部發射型結構、具有底部發射型結構和具有雙發射型結構的發光元件，其中在頂部發射型結構中，藉由與基板相反一側的表面取出光發射；在底部發射型結構中，藉由基板一側的表面取出光發射；在雙發射型結構

中，分別藉由與基板相反一側的表面和基板一側上的表面取出光發射。本發明的像素結構可適用於具有任何發射型結構的發光元件。

下面參照具有頂部發射型結構的發光元件的圖 71A 進行說明。

驅動 TFT 7101 形成在基板 7100 上，並且第一電極 7102 形成得與驅動 TFT 7101 的源極電極接觸，並且在第一電極 7102 上形成含有有機化合物的層 7103 和第二電極 7104。

此外，第一電極 7102 是發光元件的陽極。第二電極 7104 是發光元件的陰極。即，含有有機化合物的層 7103 插入到第一電極 7102 和第二電極 7104 之間的區域對應發光元件。

此外，作為用於當成陽極的第一電極 7102 的材料，較佳的使用具有高功函數的材料。例如，可以使用氮化鈦膜、鉻膜、鎢膜、Zn 膜、Pt 膜等的單層；氮化鈦膜和含有鋁作為主要成分的膜的疊層；氮化鈦膜、含有鋁作為主要成分的膜和氮化鈦膜的三層疊層等。利用這種疊層結構，作為接線的電阻低，可以獲得良好的歐姆接觸，此外，可以獲得作為陽極的功能。藉由使用反射光的金屬膜，可以形成不傳輸光的陽極。

作為用於當成陰極的第二電極 7104 的材料，較佳的使用由具有低功函數的材料形成的薄金屬膜 (Al、Ag、Li、Ca、或其合金，如 MgAg、MgIn、AlLi、CaF<sub>2</sub> 或

$\text{Ca}_3\text{N}_2$ )和(ITO(氧化銦錫)、氧化銦鋅(IZO)、氧化鋅( $\text{ZnO}$ )等)的透明導電膜的疊層。藉由按照這種方式使用金屬薄膜和具有透明度的透明導電膜可以形成能傳輸光的陰極。

藉由這種方式，如圖 71A 中的箭頭所示，可以將從發光元件發射的光提取到頂表面。即，在應用於圖 67A 和 67B 所示的顯示面板的情況下，光發射到密封基板 6704 一側。因此，在將具有頂部發射型結構的發光元件用於顯示裝置的情況下，透光基板當成密封基板 6704。

在提供光學膜的情況下，光學膜可以設定在密封基板 6704 上。

在上述範例中，在圖 66 所示的像素結構的情況下，由當成陰極並具有低功函數的材料如  $\text{MgAg}$ 、 $\text{MgIn}$  或  $\text{AlLi}$  形成的金屬膜可用於第一電極 7102。對於第二電極 7104，可使用透明導電膜如 ITO(氧化銦錫)膜或氧化銦鋅(IZO)膜。相應地，利用這種結構，可以提高頂部光發射的透光度。

另外，參照圖 71B 說明具有底部發射型結構的發光元件。使用與圖 71A 中相同的附圖標記，因為除了光發射結構以外，結構是相同的。

這裏，作為用於當成陽極的第一電極 7102 的材料，較佳的使用具有高功函數的材料。例如，可使用透明導電膜如 ITO(氧化銦錫)膜或氧化銦鋅(IZO)膜。藉由使用具有透明度的透明導電膜，可以形成能傳輸光的陽極。

作為用於當成陰極的第二電極 7104 的材料，可以使

用由具有低功函數的材料 (Al、Ag、Li、Ca、或其合金，如 MgAg、MgIn、AlLi、CaF<sub>2</sub> 或 Ca<sub>3</sub>N<sub>2</sub>) 形成的金屬膜。藉由使用反射光的金屬膜，可以形成不傳輸光的陰極。

藉由這種方式，可以將發光元件發射的光提取到底表面，如圖 71B 中的箭頭所示。即，在應用於圖 67A 和 67B 的顯示面板的情況下，光發射到基板 6710 一側。因此，在將具有底部發射型結構的發光元件用於顯示裝置的情況下，透光基板當成基板 6710。

在提供光學膜的情況下，光學膜可以設定在基板 6710 上。

下面參照圖 71C 說明具有雙發射型結構的發光元件。使用與圖 71A 中相同的附圖標記，因為除了光發射結構之外，其餘結構都相同。

這裏，作為用於當成陽極的第一電極 7102 的材料，較佳的使用具有高功函數的材料。例如，可以使用透明導電膜如 ITO(氧化銦錫)膜或氧化銦鋅(IZO)膜。藉由使用具有透明度的透明導電膜，可以形成能傳輸光的陽極。

作為用於當成陰極的第二電極 7104 的材料，較佳的使用由具有低功函數的材料 (Al、Ag、Li、Ca、或其合金，如 MgAg、MgIn、AlLi、CaF<sub>2</sub> 或 Ca<sub>3</sub>N<sub>2</sub>) 形成的薄金屬膜和透明導電膜 (ITO(氧化銦錫)、氧化銦氧化鋅 (In<sub>2</sub>O<sub>3</sub>-ZnO) 合金、氧化鋅 (ZnO) 等) 的疊層。藉由按照這種方式使用金屬薄膜和具有透明度的透明導電膜，可以形成能傳輸光的陰極。

藉由這種方式，如圖 71C 中的箭頭所示，可以將從發光元件發射的光提取到兩個表面。即，在應用於圖 67A 和 67B 所示的顯示面板的情況下，光發射到基板 6160 一側和密封基板 6704 一側。因此，在將具有雙發射型結構的發光元件用於顯示裝置的情況下，透光基板當成基板 6710 和密封基板 6704。

在提供光學膜的情況下，光學膜可以設定在基板 6710 和密封基板 6704 上。

本發明還可應用於顯示裝置，藉由使用白光發光元件和濾色器可達成全色顯示。

如圖 72 所示，在基板 7200 上形成底膜 7202，並在其上形成驅動 TFT 7201。形成與驅動 TFT 7201 的源極電極接觸的第一電極 7203，並且在其上形成含有有機化合物的層 7204 和第二電極 7205。

第一電極 7203 是發光元件的陽極。第二電極 7205 是發光元件的陰極。即，其中含有有機化合物的層 7204 插入第一電極 7203 和第二電極 7205 之間的區域對應發光元件。在圖 72 所示的結構中，發射白光。紅色濾色器 7206R、綠色濾色器 7206G、和藍色濾色器 7206B 設定在發光元件上，由此可以進行全色顯示。此外，提供用於分開這些濾色器的黑色基體(還稱為 BM)7207。

發光元件的上述結構可組合使用，並且可以適合於具有本發明的像素結構的顯示裝置。上述的顯示面板和發光元件的結構只是範例而已，不必說，本發明的像素結構可

適用於具有其他結構的顯示裝置。

接著，說明顯示面板的像素部分的部分剖面圖。

首先，參照圖 73A 和 73B 以及圖 74A 和 74B 說明使用結晶半導體膜(多晶矽(p-Si:H)膜)作為電晶體的半導體層的情況。

這裏，例如藉由公知膜形成方法在基板上形成非晶矽(a-Si)膜，獲得半導體層。注意，該半導體膜不限於非晶矽膜，可以採用具有非晶結構的任何半導體膜(包括微晶半導體膜)。此外，還可以採用具有非晶結構的化合物半導體膜，如非晶矽鍺膜。

然後，藉由雷射結晶、使用 RTA 或退火爐的熱結晶、使用促進結晶的金屬元件的熱結晶等對非晶矽膜進行結晶。不用說，這種結晶可以組組合進行。

作為上述結晶的結果，在非晶半導體膜的一部分中形成結晶區。

此外，將具有部分增加的結晶性的結晶半導體膜構圖成所希望的形狀，並且用該結晶區形成島狀半導體膜(藉由分開一個半導體膜形成的多個膜中的每個膜)。這個半導體膜當成電晶體的半導體層。注意，這種構圖處理了膜形狀，這意味著藉由光微影技術(包括在光敏丙烯酸中形成接觸孔和處理光敏丙烯酸，以便形成間隔層)形成膜圖形、藉由光微影技術形成掩模圖形、和使用掩模圖形的蝕刻等。

如圖 73A 所示，在基板 26101 上形成底膜 26102，並

在其上形成半導體層。該半導體層包括：當成源區或汲區的通道形成區 26103 和雜質區 26105，這些區域位於驅動電晶體 26118 中；和當成下電極的通道形成區 26106、LDD 區 26107、和雜質區 26108，這些區域位於電容元件 26119 中。注意，可以對通道形成區 26103 和 26106 進行通道摻雜。

作為基板，可以採用玻璃基板、石英基板、陶瓷基板、塑膠基板等。底膜 26102 可以使用氮化鋁 ( $\text{AlN}$ )、氧化矽 ( $\text{SiO}_2$ )、氮氧化矽 ( $\text{SiO}_x\text{N}_y$ ) 等的單層或者其疊層形成。

閘極電極 26110 和電容元件的上電極 26111 形成在半導體層上，且閘極絕緣膜 26109 置於其間。

中間層絕緣膜 26112 形成得覆蓋驅動電晶體 26118 和電容元件 26119。然後，在中間層絕緣膜 26112 中形成接觸孔，其中接線 26113 藉由該接觸孔與雜質區 26105 接觸。形成與接線 26113 接觸的像素電極 26114，並且形成第二中間層絕緣體 26115 使其覆蓋像素電極 26114 和接線 26113 的端部。這裏，第二中間層絕緣體 26115 是用正性光敏丙烯酸樹脂膜形成的。然後，在像素電極 26114 上形成包含有機化合物的層 26116 和相對電極 26117。因此，在含有有機化合物的層 26116 插入像素電極 26114 和相對電極 26117 之間的區域中形成發光元件 26120。

此外，如圖 73B 所示，可以設定與上電極 26111 交疊的 LDD 區 26202，其形成電容元件 26119 的下電極的一部分。注意，與圖 73A 相同的部分用相同的附圖標記表

示，並且省略其說明。

此外，如圖 74A 所示，提供第二上電極 26301，其形成在與接線 26113 相同的層中並與驅動電晶體 26118 的雜質區 26105 接觸。注意，與圖 73A 相同的部分用相同的附圖標記表示，並省略其說明。藉由在第二上電極 26301 和上電極 26111 之間插入中間層絕緣膜 26112 形成第二電容元件。此外，由於第二上電極 26301 與雜質區 26108 接觸，因此第一電容元件和第二電容元件並聯連接，從而獲得具有第一和第二電容元件的電容元件 26302，所述第一電容元件具有如下結構：其中閘極絕緣膜 26109 插入上電極 26111 和通道形成區 26106 之間，所述第二電容元件具有如下結構：其中中間層絕緣膜 26112 插入上電極 26111 和第二上電極 26301 之間。由於電容元件 26302 具有第一和第二電容元件兩者的總電容，因此可以在小面積中形成具有大電容的電容元件。即，在本發明的像素結構中使用該電容元件將導致進一步提高孔徑比。

或者，可以採用如圖 74B 所示的電容元件的結構。底膜 27102 形成在基板 27101 上，並在其上形成半導體層。該半導體層包括當成驅動電晶體 27118 的源區或汲區的通道形成區 27103 和雜質區 27105。注意，可以對通道形成區 27103 進行通道摻雜。

作為基板，可以採用玻璃基板、石英基板、陶瓷基板、塑膠基板等。底膜 27102 可以使用氮化鋁 (AlN)、氧化矽 (SiO<sub>2</sub>)、氮氧化矽 (SiO<sub>x</sub>N<sub>y</sub>) 等的單層、或者其疊層形成

。

閘極電極 27107 和第一電極 27108 形成在半導體層上，且閘極絕緣膜 27106 置於其間。

第一中間層絕緣膜 27109 形成得覆蓋驅動電晶體 27118 和第一電極 27108。然後，在第一中間層絕緣膜 27109 中形成接觸孔，其中接線 27110 藉由該接觸孔與雜質區 27105 接觸。此外，在與接線 27110 相同的層中並利用與其相同的材料形成第二電極 27111。

此外，第二中間層絕緣體 27112 形成得覆蓋接線 27110 和第二電極 27111。然後，在第二中間層絕緣體 27112 中形成接觸孔，像素電極 27113 藉由該接觸孔與接線 27110 接觸。在與像素電極 27113 相同的層中並利用與其相同的材料形成第三電極 27114。這裏，電容元件 27119 由第一電極 27108、第二電極 27111 和第三電極 27114 形成。

形成覆蓋像素電極 27113 和第三電極 27114 的端部的絕緣體。在第三中間層絕緣體 27115 和第三電極 27114 上形成含有有機化合物的層 27116 和相對電極 27117。然後，在其中含有有機化合物的層 27116 插入像素電極 27113 和相對電極 27117 之間的區域中形成發光元件 27120。

如上所述，可以提供圖 73A 和 73B 以及圖 74A 和 74B 所示的每個結構作為使用結晶半導體膜作為其半導體層的電晶體結構。注意，具有圖 73A 和 73B 以及圖 74A 和 74B 所示結構的電晶體是具有頂閘極結構的電晶體的範

例。即，該電晶體可以是 P 通道電晶體或 N 通道電晶體。在該電晶體是 N 通道電晶體的情況下，可以形成與閘極電極交疊的 LDD 區，或者一部分 LDD 區可以形成與閘極電極交疊。此外，閘極電極具有錐形形狀，LDD 區可以按照自對準方式設定在閘極電極的錐形部分的下面。此外，閘極電極的數量不限於兩個，也可以採用具有三個或更多個閘極電極的多閘極結構，或者還可以採用單閘極結構。

例如，藉由使用結晶半導體膜用於包含在本發明的像素中的電晶體的半導體層(通道形成區、源區、汲區等)，可以更容易地在與圖 49 中的像素部分 4903 相同的基板上形成第一掃描線驅動電路 4902A、第二掃描線驅動電路 4902B、和訊號線驅動電路 4901。

接著，作為使用多晶矽(p-Si)作為其半導體層的電晶體的結構，圖 75 表示使用電晶體的顯示面板的部分剖面圖，該電晶體具有如下結構：其中閘極電極插入基板和半導體層之間，即，該電晶體具有底閘極結構，其中閘極電極位於半導體層的下面。

底膜 7502 形成在基板 7501 上。然後，在底膜 7502 上形成閘極電極 7503。在與閘極電極相同的層中並利用與其相同的材料形成第一電極 7504。作為閘極電極 7503 的材料，可以使用添加了磷的多晶矽。除了多晶矽之外，還可以使當成為金屬和矽的化合物的矽化物。

然後，形成覆蓋閘極電極 7503 和第一電極 7504 的閘

極絕緣膜 7505。作為閘極絕緣膜 7505，使用氧化矽膜、氮化矽膜等。

在閘極絕緣膜 7505 上形成半導體層。半導體層包括位於驅動電晶體 7522 中並當成源區或汲區的通道形成區 7506、LDD 區 7507 和雜質區 7508；以及當成電容元件 7523 的第二電極的通道形成區 7509、LDD 區 7510 和雜質區 7511。注意，可以對通道形成區 7506 和 7509 進行通道摻雜。

作為基板，可以使用玻璃基本、石英基板、陶瓷基板、塑膠基板等。底膜 7502 可以使用氮化鋁( $\text{AlN}$ )、氧化矽( $\text{SiO}_2$ )、氮氧化矽( $\text{SiO}_x\text{N}_y$ )等的單層、或者其疊層形成。

形成覆蓋半導體層的第一中間層絕緣膜 7512。然後，在第一中間層絕緣膜 7512 中形成接觸孔，接線 7513 藉由該接觸孔與雜質區 7508 接觸。在與接線 7513 相同的層中並利用與其相同的材料形成第三電極 7514。電容元件 7523 形成有第一電極 7504、第二電極和第三電極 7514。

此外，在第一中間層絕緣膜 7512 中形成開口部分 7515。形成第二中間層絕緣體 7516 以覆蓋驅動電晶體 7522、電容元件 7523 和開口部分 7515。然後，在第二中間層絕緣體 7516 中形成接觸孔，藉由該接觸孔形成像素電極 7517。然後，形成覆蓋像素電極 7517 的端部的絕緣體 7518。例如，可以使用正性光敏丙烯酸樹脂膜。然後，在像素電極 7517 上形成含有有機化合物的層 7519 和相對電極 7520。這樣，在含有有機化合物的層 7519 插入像

素電極 7517 和相對電極 7520 之間的區域中形成發光元件 7521。開口部分 7515 位於發光元件 7521 的下面。即，在從發光元件 7521 發射的光從基板側射出的情況下，由於開口部分 7515 的存在而提高了透射率。

此外，第四電極 7524 可以形成在與圖 75A 中的像素電極 7517 相同的層中並用與其相同的材料形成，以便獲得如圖 75B 所示的結構。在這種情況下，電容元件 7525 可以用第一電極 7504、第二電極、第三電極 7514 和第四電極 7524 形成。

接下來，說明使用非晶矽 (a-Si : H) 膜作為電晶體的半導體層的情況。圖 76A 和 76B 表示頂閘極電晶體，圖 77A、77B、75A 和 75B 表示底閘極電晶體的情況。

圖 76A 表示具有正向交錯結構的電晶體的剖面圖，其使用非晶矽作為其半導體層。在基板 7601 上形成底膜 7602。此外，在底膜 7602 上形成像素電極 7603。此外，在與像素電極 7603 相同的層中並用與其相同的材料形成第一電極 7604。

作為基板，可以採用玻璃基板、石英基板、陶瓷基板、塑膠基板等。底膜 7602 可以使用氮化鋁 (AlN)、氧化矽 ( $\text{SiO}_2$ )、氮氧化矽 ( $\text{SiO}_x\text{N}_y$ ) 等的單層、或者其疊層形成。

在底膜 7602 上形成接線 7605 和 7606，並用接線 7605 覆蓋像素電極 7603 的端部。分別在接線 7605 和 7606 上形成各具有 N 型導電類型的 N 型半導體層 7607 和 7608。此外，在接線 7605 和 7606 之間且在底膜 7602 上

形成半導體層 7609，其一部分延伸成覆蓋 N 型半導體層 7607 和 7608。注意。這個半導體層是用非晶半導體膜如非晶矽 (a-Si: H) 膜或微晶半導體 ( $\mu$ -Si: H) 膜形成的。然後，在半導體層 7609 上形成閘極絕緣膜 7610，在與閘極絕緣膜 7610 相同的層中並用與其相同的材料形成絕緣膜 7611，並且絕緣膜 7611 覆蓋第一電極 7604。注意，作為閘極絕緣膜 7610，可以採用氧化矽膜、氮化矽膜等。

在閘極絕緣膜 7610 上形成閘極電極 7612。此外，在與閘極電極相同的層中並用與其相同的材料形成第二電極 7613，並且該第二電極 7613 位於第一電極 7604 上，且其間插入有絕緣膜 7611。形成其中絕緣膜 7611 插入在第一電極 7604 和第二電極 7613 之間的電容元件 7619。形成覆蓋像素電極 7603、驅動電晶體 7618 和電容元件 7619 的端部的中間層絕緣體 7614。

在中間層絕緣體 7614 和位於中間層絕緣體 7614 的開口部分中的像素電極 7603 上形成含有有機化合物的層 7615 和相對電極 7616。這樣，在含有有機化合物的層 7615 插入像素電極 7603 和相對電極 7616 之間的區域中形成發光元件 7617。

圖 76A 所示的第一電極 7604 如圖 76B 所示的第一電極 7620 那樣形成。第一電極 7620 形成在與接線 7605 和 7606 相同的層中並用與其相同的材料形成。

圖 77A 和 77B 是具有採用非晶矽作為其半導體層的底閘極電晶體的顯示面板的部分剖面圖。

在基板 7701 上形成底膜 7702。在底膜 7702 上形成閘極電極 7703。在與閘極電極 7703 相同的層中並用與其相同的材料形成第一電極 7704。作為閘極電極 7703 的材料，可以採用添加磷的多晶矽。除了多晶矽之外，還可以形成作為金屬和矽的化合物的矽化物。

然後，形成覆蓋閘極電極 7703 和第一電極 7704 的閘極絕緣膜 7705。作為閘極絕緣膜 7705，使用氧化矽膜、氮化矽膜等。

在閘極絕緣膜 7705 上形成半導體層 7706。此外，在與半導體層 7706 相同的層中並用與其相同的材料形成半導體層 7707。

作為基板，可以採用玻璃基板、石英基板、陶瓷基板、塑膠基板等。底膜 7602 可以使用氮化鋁( $\text{AlN}$ )、氧化矽( $\text{SiO}_2$ )、氮氧化矽( $\text{SiO}_x\text{N}_y$ )等的單層、或者其疊層形成。

在半導體層 7706 上形成具有 N 型導電類型的 N 型半導體層 7708 和 7709，並在半導體層 7707 上形成 N 型半導體層 7710。

分別在 N 型半導體層 7708 和 7709 上形成接線 7711 和 7712，並在與接線 7711 和 7712 相同的層中、用與其相同的材料在 N 型半導體層 7710 上形成導電層 7713。

這樣，用半導體層 7707、N 型半導體層 7710 和導電層 7713 形成第二電極。注意，形成具有如下結構的電容元件 7720：其中閘極絕緣膜 7705 插入第二電極和第一電極 7704 之間。

接線 7711 的一個端部延長，並且像素電極 7714 形成得與延長接線 7711 的上部接觸。

此外，形成覆蓋像素電極 7714、驅動電晶體 7719 和電容元件 7720 的端部的絕緣體 7715。

然後，在像素電極 7714 和絕緣體 7715 上形成含有有機化合物的層 7716 和相對電極 7717。在含有有機化合物的層 7716 插入像素電極 7714 和相對電極 7717 之間的區域中形成發光元件 7718。

不必形成成為電容元件的第二電極的一部分的半導體層 7707 和 N 型半導體層 77460。即，第二電極可以是導電層 7713，從而電容元件可以具有這樣的結構，使得閘極絕緣膜插入第一電極 7704 和導電層 7713 之間。

注意像素電極 7714 是在形成圖 77A 中的接線 7711 之前形成的，由此可以獲得圖 77B 所示的電容元件 7722，其具有如下結構：其中閘極絕緣膜 7705 插入第一電極 7704 和由像素電極 7714 形成的第二電極 7721 之間。

儘管圖 77A 和 77B 表示了反向交錯通道蝕刻型電晶體，但是也可以採用通道保護型電晶體。下面參照圖 78A 和 78B 說明通道保護型電晶體。

圖 78A 所示的通道保護型電晶體不同於圖 77A 所示的通道蝕刻型驅動電晶體 7719 之處在於：當成蝕刻掩模的絕緣體 7801 設定在半導體層 7706 中的將要形成通道的區域上。除此之外的相同部分用相同的附圖標記表示。

同樣，圖 78B 所示的通道保護型電晶體不同於圖 77B

所示的通道蝕刻型驅動電晶體 7719 之處在於：當成蝕刻掩模的絕緣體 7802 設定在通道蝕刻型驅動電晶體 7719 的半導體層 7706 中的將要形成通道的區域上。除此之外的相同部分用相同的附圖標記表示。

藉由使用非晶半導體膜作為包含在本發明的像素中的電晶體的半導體層(通道形成區、源區、汲區等)，可以降低製造成本。例如，藉由使用圖 47 所示的像素結構而應用了非晶半導體膜。

注意，本發明的像素結構可適用的電晶體和電容元件的結構不限於上述這些結構，還可以使用具有各種結構的電晶體和電容元件。

本例可以與本說明書中的其他實施例模式或範例自由組合。

#### [範例 9]

本發明的顯示裝置可適用於各種電子裝置，具體地說，可適用於電子裝置的顯示部分。該電子裝置包括相機如視頻相機和數位相機、護目鏡型顯示器、導航系統、音頻再生裝置(汽車音頻部件立體系統、音頻部件立體系統等)、電腦、遊戲機、攜帶型資訊終端(可移動電腦、行動電話、移動遊戲機、電子書等)、設有記錄媒體的影像再生裝置(具體地說，是用於再生記錄媒體如數位通用盤(DVD)的內容和具有用於顯示再生影像的顯示器的裝置)等。

圖 84A 表示一種顯示器，其包括外殼 84101、支撐底

座 84102、顯示部分 84103、揚聲器部分 84104、視頻輸入端子 84105 等。具有本發明的像素結構的顯示裝置可用於顯示部分 84103。注意，該顯示器包括用於顯示資訊的所有顯示裝置，如用於個人電腦的，接收電視廣播和顯示廣告的。使用具有本發明的像素結構的顯示裝置作為顯示部分 84103 的顯示器可以減少功耗並防止顯示缺陷。此外，可以達成成本降低。

近年來，對大尺寸顯示器的需求日益增長。隨著顯示器變大，出現了成本增加的問題。因此，這是盡可能減少製造成本和以盡可能低的價格提供高品質產品的措施。

例如，藉由將圖 47 的像素結構等應用於顯示面板的像素部分，可以提供用單極電晶體形成的顯示面板。因此，可以減少製造步驟的數量，這就可以降低製造成本。

此外，藉由在相同的基板上形成像素部分和週邊驅動電路，如圖 67A 所示，可以使用包括單極電晶體的電路形成顯示面板。

此外，藉由使用非晶半導體(如非晶矽(a-Si:H))作為構成像素部分的電路中的電晶體的半導體層，可以簡化製造技術和達成成本的進一步減少。在這種情況下，較佳的在像素部分週邊的驅動電路形成在 IC 晶片中並藉由 COG 等安裝在顯示面板上，如圖 68B 和 69A 所示。藉由這種方式，藉由使用非晶半導體，容易增大顯示器的尺寸。

圖 84B 表示一種相機，其包括主體 84201、顯示部分 84202、影像接收部分 84203、操作鍵 84204、外部連接埠

84205、快門 84206 等。

近年來，隨著數位相機等的性能的發展，加強了其競爭性製造。因此，盡可能以低價格提供更高性能產品是很重要的。使用具有本發明的像素結構的顯示裝置作為顯示部分 84202 的數位相機可以減少功耗並防止顯示缺陷。此外，可以達成成本降低。

例如，藉由使用圖 47 的像素結構作為像素部分，可以由單極電晶體構成像素部分。此外，如圖 68A 所示，藉由將其工作速度高的訊號線驅動電路形成到 IC 晶片中，並且在與像素部分相同的基板上形成工作速度相對低的具有由單極電晶體構成的電路的掃描線驅動電路，可以達成更高的性能和可以降低成本。另外，藉由使用非晶半導體如非晶矽作為像素部分中的電晶體的半導體層和在與像素部分相同的基板上形成的掃描線驅動電路，可以達成成本的進一步降低。

圖 84C 表示一種電腦，其包括主體 84301、外殼 84302、顯示部分 84303、鍵盤 84304、外部連接埠 84305、點擊滑鼠 84306 等。使用具有本發明的像素結構的顯示裝置作為顯示部分 84303 的電腦可以減少功耗並防止顯示缺陷。此外，可以降低成本。

圖 84D 表示一種可移動電腦，其包括主體 84401、顯示部分 84402、開關 84403、操作鍵 84404、紅外線埠 84405 等。使用具有本發明的像素結構的顯示裝置作為顯示部分 84402 的可移動電腦可減少功耗和防止顯示缺陷。

此外，可以降低成本。

圖 84E 表示一種具有記錄媒體的攜帶型影像再生裝置 (具體地說，是 DVD 播放器)，其包括主體 84501、外殼 84502、顯示部分 A 84503、顯示部分 B 84504、記錄媒體 (DVD 等) 讀取部分 84505、操作鍵 84506、揚聲器部分 84507 等。顯示部分 A 84503 主要顯示視頻資料，顯示部分 B 84504 主要顯示文本資料。使用具有本發明的像素結構的顯示裝置作為顯示部分 A 84503 和 B 84504 的影像再生裝置可減少功耗和防止顯示缺陷。此外，可以降低成本。

圖 84F 表示一種護目鏡型顯示器，其包括主體 84601、顯示部分 84602、耳機 84603、和支撐部分 84604。使用具有本發明的像素結構的顯示裝置作為顯示部分 84602 的護目鏡型顯示器可減少功耗和防止顯示缺陷。此外，可以降低成本。

圖 84G 表示一種攜帶型遊戲機，其包括外殼 84701、顯示部分 84702、揚聲器部分 84703、操作鍵 84704、記錄媒體插入部分 84705 等。使用具有本發明的像素結構的顯示裝置作為顯示部分 84702 的攜帶型遊戲機可減少功耗和防止顯示缺陷。此外，可以降低成本。

圖 84H 表示一種具有電視接收功能的數位相機，其包括主體 84801、顯示部分 84802、操作鍵 84803、揚聲器 84804、快門 84805、影像接收部分 84806、天線 84807 等。使用具有本發明的像素結構的顯示裝置作為顯示部分

84802 的具有電視接收功能的數位相機可減少功耗和防止顯示缺陷。此外，可以降低成本。

例如，在像素部分中使用圖 47 的像素結構，從而提高了像素的孔徑比。具體地說，藉由使用 N 通道電晶體用於驅動發光元件的驅動電晶體，可以增加孔徑比。這樣，可以提供包括高清晰度顯示部分的具有電視接收功能的數位相機。

使用這種具有電視接收功能例如電視收看和收聽的數位相機的頻率已經增加，因此需要延長每次充電的壽命。

例如，藉由將週邊驅動電路形成到 IC 晶片中，如圖 68B 和 69A 所示，並使用 CMOS 等，可以減少功耗。

因此，本發明可適用於各種電子裝置。

本例可以與本說明書中的其他實施例模式或範例自由組合。

#### [範例 10]

在例 10 中，將參照圖 83 說明具有顯示部分的行動電話的結構的範例，其中所示顯示部分具有使用本發明的像素結構的顯示裝置。

將顯示面板 8301 安裝到外殼 8330 中，以便自由地固定和拆卸。外殼 8330 的形狀和尺寸可以根據顯示面板 8301 的尺寸而適當地改變。將設有顯示面板 8301 的外殼 8330 裝配在印刷電路板 8331 中，以便組裝成一個元件。

顯示面板 8301 藉由 FPC 8313 連接到印刷電路板

8331 上。揚聲器 8332、微音器 8333、發送和接收電路 8334 和包括 CPU、控制器等的訊號處理電路 8335 形成在印刷電路板 8331 上。這種元件，組合了輸入裝置 8336 和電池 8337，並且它們被儲存在外殼 8339 中。顯示面板 8301 的像素部分設定成：從形成在外殼 8339 中的開口窗口可以看見它。

顯示面板 8301 可以藉由以下步驟形成：在同一基板上使用 TFT 形成像素部分和一部分週邊驅動電路(在多個驅動電路中，其操作頻率低的驅動電路)；將週邊驅動電路的一部分(在多個驅動電路中，其操作頻率高的驅動電路)形成到 IC 晶片中；和藉由 COG(玻璃上晶片)將 IC 晶片安裝到顯示面板 8301 上。或者，IC 晶片可以藉由使用 TAB(載帶自動鍵合)或印刷電路板連接到玻璃基板上。應該注意的是，圖 28A 表示了這種顯示面板的結構的一個範例，其中一部分週邊驅動電路形成在與像素部分相同的基板上，並藉由 COG 等安裝設有另一部分週邊驅動電路的 IC 晶片。藉由採用這種結構，可以減少顯示裝置的功耗，並且可以延長行動電話的每次充電壽命。此外，可以達成行動電話的成本降低。

上面範例中所述的像素結構可適當地應用於該像素部分。

例如，藉由採用在上面範例中所述的圖 47 的像素結構，可以減少製造步驟的數量。就是說，為了達成成本降低，藉由單極電晶體構成像素部分和在與像素部分相同的

基板上形成的週邊驅動電路。

另外，爲了進一步減少功耗，可以使用 TFT 在基板上形成像素部分，所有週邊驅動電路都可形成到 IC 晶片中，並且 IC 晶片可以藉由 COG(玻璃上晶片)等安裝在顯示面板上，如圖 68B 和 69A 所示。圖 47 的像素結構用於該像素部分，並且非晶半導體膜用於電晶體的半導體層，由此減少製造成本。

應該注意的是，在本例中所述的結構只是行動電話的一個範例而已，本發明的像素結構不僅可適用於具有上述結構的行動電話，而且還可適用於具有各種結構的行動電話，

#### [範例 11]

在例 11 中，將說明電子裝置的結構範例，其中顯示裝置在顯示部分中使用了本發明的像素結構，特別是，包括 EL 元件的電視接收機。

圖 79 表示組合了顯示面板 7901 和電路板 7911 的 EL 元件。顯示面板 7901 包括顯示部分 7902、掃描線驅動電路 7903 和訊號線驅動電路 7904。控制電路 7912、訊號分割電路 7913 等形成在電路板 7911 上。顯示面板 7901 和電路板 7911 藉由連接接線 7914 彼此連接。作爲連接接線，可以使用 FPC 等。

顯示面板 7901 可以藉由以下步驟形成：在同一基板上使用 TFT 形成像素部分和一部分週邊驅動電路(在多個

驅動電路中，其操作頻率低的驅動電路)；將週邊驅動電路的一部分(在多個驅動電路中，其操作頻率高的驅動電路)形成到 IC 晶片中；和藉由 COG(玻璃上晶片)將 IC 晶片安裝到顯示面板 7901 上。或者，IC 晶片可以藉由使用 TAB(載帶自動鍵合)或印刷電路板安裝到顯示面板 7901 上。應該注意的是，圖 28A 表示了其中一部分週邊驅動電路形成在與像素部分相同的基板上，並藉由 COG 等安裝設有另一部分週邊驅動電路的 IC 晶片的結構的範例。

在像素部分中，可以適當地採用在上面範例中所述的像素結構。

例如，藉由採用上述範例中所述的圖 47 的像素結構等，可以減少製造步驟的數量。就是說，為了降低成本，藉由單極電晶體構成像素部分和在與像素部分相同的基板上形成的週邊驅動電路。

另外，為了進一步減少功耗，可以使用 TFT 在玻璃基板上形成像素部分，所有週邊驅動電路都可以形成到 IC 晶片中，並且可以藉由 COG(玻璃上晶片)等將 IC 晶片安裝到顯示面板上。

此外，藉由應用上述範例的圖 47 所示的像素結構，像素可以只由 N 通道電晶體構成，從而非晶半導體(如非晶矽)可以應用於電晶體的半導體層。即，可以製造甚至難以形成結晶半導體膜的大型顯示裝置。此外，藉由使用非晶半導體膜作為構成像素的電晶體的半導體層，可以減少製造步驟的數量，並且可以達成製造成本的降低。

較佳地，在非晶半導體膜應用於構成像素的電晶體的半導體層的情況下，使用 TFT 在基板上形成像素部分，所有週邊驅動電路都形成到 IC 晶片中，並且藉由 COG(玻璃上晶片)將 IC 晶片安裝在顯示面板上。注意圖 68B 表示其中像素部分形成在基板上和藉由 COG 等將設有週邊驅動電路的 IC 晶片安裝在基板上的結構的範例。

利用這種 EL 元件可以完成 EL 電視接收機。圖 80 是表示 EL 電視接收機的主要結構的方塊圖。調諧器 8001 接收視頻訊號和音頻訊號。藉由視頻波放大電路 8002、視頻訊號處理電路 8003 和控制電路 8012 處理視頻訊號，其中所述視頻訊號處理電路 8003 用於將從視頻波放大電路 8002 輸出的訊號轉換成對應紅、綠和藍每個顏色的顏色訊號，所述控制電路 8012 用於將視頻訊號轉換成向顯示面板 8010 輸送訊號的訊號線驅動電路 8004 和掃描線驅動電路 8011 的輸入規範。控制電路 8012 將訊號分別輸出到掃描線側和訊號線側。在按照數位方式進行驅動的情況下，可以採用如下結構：其中訊號分割電路 8013 設定在訊號線驅動電路 8004 側，從而藉由將該數位輸入訊號分割成  $m$  個訊號而輸送輸入數位訊號。

由調諧器 8001 接收到的音頻訊號傳送給音頻波放大電路 8005，將其輸出藉由音頻訊號處理電路 8006 輸送給揚聲器 8007。控制電路 8012 從輸入部分 8008 接收接收站(接收頻率)和音量控制資料，並將訊號傳輸給調諧器 8001 和音頻訊號處理電路 8006。

圖 81A 表示安裝了具有不同於圖 80 所示模式的 EL 元件的電視接收機 8101。在圖 81A 中，顯示幕 8102 由 EL 元件構成。此外，適當地設定揚聲器部分 8103、操作開關 8104 等。

圖 81B 表示具有攜帶型無線顯示器的電視接收機。外殼 8112 安裝有電池和訊號接收機。電池驅動顯示部分 8113 和揚聲器部分 8117。電池可以由電池充電器 8110 反復充電。電池充電器 8110 可以發送和接收視頻訊號並將該視頻訊號發送給顯示器的訊號接收機。外殼 8112 由操作開關 8116 控制。圖 81B 所示的裝置可以稱為視頻-音頻雙向通信裝置，因為可以藉由操作操作鍵 8116 而將訊號從外殼 8112 發送到電池充電器 8110。此外，該裝置可以稱為通用遙控裝置，因為可以藉由操作操作鍵 8116 而將訊號從外殼 8112 發送到電池充電器 8110，並且另一電子裝置可構成爲接收由電池充電器 8110 發送的訊號，相應地，達成了另一電子裝置的通信控制。本發明可適用於顯示部分 8113。

圖 82A 表示藉由組合顯示面板 8201 和印刷線路板 8202 形成的元件。顯示面板 8201 設有像素部分 8203，該像素部分 8203 具有多個像素、第一掃描線驅動電路 8204、第二掃描線驅動電路 8205 和將視頻訊號輸送給被選像素的訊號線驅動電路 8206。

印刷線路板 8202 設有控制器 8207、中央處理單元 (CPU) 8208、記憶體 8209、電源電路 8210、音頻處理電路

8211、發送和接收電路 8212 等。印刷線路板 8202 經過柔性印刷電路 (FPC) 8213 連接到顯示面板 8201。印刷線路板 8213 可以形成為具有以下結構：其中形成電容元件、緩衝電路等，以便防止電源電壓中產生雜訊或訊號遲鈍或訊號上升遲鈍。藉由使用 COG (玻璃上晶片) 法將控制器 8207、音頻處理電路 8211、記憶體 8209、CPU 8208、電源電路 8210 等安裝到顯示面板 8201 上。藉由 COG 法，可以減小印刷線路板 8202 的尺寸。

各種控制訊號經過設定在印刷線路板 8202 上的介面部分 (I/F) 8214 輸入或輸出。在印刷線路板 8202 上設定用於向/從天線發送和接收訊號的天線埠 8215。

圖 82B 是表示圖 82A 所示的元件的方塊圖。該元件包括作為記憶體 8209 的 VRAM 8216、DRAM 8217、快閃記憶體 8218 等。VRAM 8216 儲存關於在面板上顯示的影像的資料，DRAM 8217 儲存視頻資料或音頻資料，閃爍記憶體儲存各種程式。

電源電路 8210 輸送用於操作顯示面板 8201、控制器 8207、CPU 8208、音頻處理電路 8211、記憶體 8209、以及發送和接收電路 8212 的電能。可以給電源電路 8210 提供電流源，這取決於面板規格。

CPU 8208 包括控制訊號產生電路 8220、解碼器 8221、電阻器 8222、運算電路 8223、RAM 8224、用於 CPU 8208 的介面 8219 等。經過介面 8219 輸入到 CPU 8208 的各種訊號被儲存在電阻器 8222 中，然後輸入到運算電路

8223、解碼器 8221 等。運算電路 8223 進行操作，以便表示被發送各個指令的位置。另一方面，輸入到解碼器 8221 的訊號被解碼，並輸入到控制訊號產生電路 8220。控制訊號產生電路 8220 在輸入訊號的基礎上產生包括各個指令的訊號，並藉由運算電路 8223，具體地說，藉由記憶體 8209、發送和接收電路 8212、音頻處理電路 8211 和控制器 8207 等將該訊號發送到所指示的位置。

記憶體 8209、發送和接收電路 8212、音頻處理電路 8211 和控制器 8207 根據接收到的每個指令而操作。下面將簡要說明該操作。

從輸入裝置 8225 輸入的訊號經過介面部分 8214 發送給安裝到印刷線路板 8202 上的 CPU 8208。控制訊號產生電路 8220 將儲存在 VRAM 8216 中的視頻資料轉換成預定格式，從而將轉換後的資料發送給控制器 8207，這取決於從輸入裝置 8225 如點擊滑鼠或鍵盤發送的訊號。

根據面板規格，控制器 8207 對包括從 CPU 8208 發送來的視頻資料的訊號進行資料處理，從而將訊號輸送給顯示面板 8201。此外，控制器 8207 在從電源電路 8210 輸入的電源或從 CPU 8208 輸入的各個訊號基礎上產生 Hsync 訊號、Vsync 訊號、時鐘訊號 CLK、交變電壓 (AC Cont)、和移位訊號 L/R，從而將這些訊號輸送給顯示面板 8201。

發送和接收電路 8212 對將要由天線 8228 接收和發送的訊號作為電波進行處理，具體地說，發送和接收電路

8212 包括高頻電路如隔離器、帶通濾波器、VCO(壓控振蕩器)、LPF(低通濾波器)、耦合器或不平衡變壓器。根據來自 CPU 8208 的指令，將在發送和接收電路 8212 中接收和發送的訊號當中包括音頻資訊的訊號發送給音頻處理電路 8211。

根據來自 CPU 8208 的指令發送的包括音頻資訊的訊號在音頻處理電路 8211 中被解調制，並發送給揚聲器 8227。根據來自 CPU 8208 的指令，從微音器 8226 發送來的音頻訊號在音頻處理電路 8211 中被調制，並發送給發送和接收電路 8212。

根據本例，作為封裝，安裝控制器 8207、CPU 8208、電源電路 8210、音頻處理電路 8211 和記憶體 8209。

不用說，本發明不限於電視接收機。除了個人電腦的監視器之外，本發明還可以適用於各種用途，尤其是大型顯示媒體，如鐵路站或機場中的資訊顯示板、街上的廣告顯示板等。

本例可以與本說明書中的其他實施例模式或範例自由地組合。

#### [範例 12]

在例 12 中，下面參照附圖說明將顯示面板的應用範例，其中使用本發明的像素結構的顯示裝置用於顯示部分。其中使用本發明的像素結構的顯示裝置用於顯示部分的顯示面板可構成為與傳輸體、結構等成一體。

與顯示裝置成一體的傳輸體作為顯示面板的一個範例顯示，其中使用本發明的像素結構的顯示裝置用於圖 97A 和 97B 中的顯示部分。圖 97A 表示與顯示裝置成一體的傳輸體的範例，其中在火車車體 9701 中的門的玻璃部分使用了顯示面板 9702。在具有顯示部分的顯示面板中，所述顯示部分使用了顯示裝置，在該顯示裝置中使用了圖 97A 所示的本發明的像素結構，藉由外部訊號可以很容易的轉換顯示在顯示部分上的影像。因此，根據不同的時間週期，隨著火車乘客的類型變化，顯示面板的影像也可以變化。因而，可以預期更有效的廣告。

其中使用本發明的像素結構的顯示裝置用在顯示部分中的顯示面板的應用不限於圖 97A 所示的火車車體中的門的玻璃部分。可以改變顯示面板的形狀，從而它可以設定在任何地方。圖 97B 表示其範例。

圖 97B 表示火車車體的內部狀態。在圖 97B 中，除了圖 97A 所示的門的玻璃部分的顯示面板 9702 之外，還顯示了設定在玻璃窗上的顯示面板 9703 和懸掛在天花板上的顯示面板 9704。設有本發明的像素結構的顯示面板 9703 具有自發光型顯示元件。因此，它在高峰時間期間顯示廣告影像，並且在高峰時間以外不顯示影像，因而從火車可以看到景色。藉由提供開關元件如用於膜狀基板的有機電晶體以及驅動自發光型顯示元件，可以彎曲本身具有本發明的像素結構的顯示面板 9704，從而顯示影像。

圖 99 表示與使用顯示面板的顯示裝置成一體的傳輸

體的另一應用範例，其中所述顯示面板具有在顯示部分中的顯示裝置。該顯示裝置在顯示部分中使用本發明的像素結構。

圖 99 表示與在顯示部分中使用具有顯示裝置的顯示面板的顯示裝置成一體的傳輸體的範例。該顯示裝置在顯示部分中採用本發明的像素結構。圖 99 表示與車體 9901 成一體的顯示面板 9902 的範例，作為與顯示裝置成一體的傳輸體的範例。具有在圖 99 所示的顯示部分中使用本發明的像素結構的顯示裝置的顯示面板 9902 固定成與車體成一體，並具有根據需要顯示汽車運動或從汽車內部或外部輸入的資訊的功能，或者達成了直到汽車的目的地的導航功能。

注意，具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板不限於用於車體的正面部分。藉由改變其形狀，可以應用於任何位置，例如玻璃窗、門等。

圖 101 表示與顯示裝置成一體的傳輸體的另一應用範例。該顯示裝置在顯示部分中使用了本發明的像素結構。

圖 101 表示了與在顯示部分中具有顯示裝置的顯示面板成一體的傳輸體的範例。顯示裝置在顯示部分中使用了本發明的像素結構。圖 101A 表示與在飛機體 10101 內部、乘客上方的天花板成一體的顯示面板 10102 的範例，作為與顯示裝置成一體的傳輸體的範例。如圖 101A 所示的具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板 10102 藉由鉸鏈部分 10103 固定成與飛機體 10101

成一體，並藉由鉸鏈部分 10103 的膨脹和收縮，乘客可以看到顯示面板 10102 並聽到它。顯示面板 10102 可以具有顯示資訊的功能或用於廣告的裝置和由乘客操作的娛樂單元。如圖 101B 所示，鉸鏈部分折疊以便儲存在飛機體 10101 中，因此，在起飛和著陸期間可以保持安全性。此外，藉由在緊急情況時點亮顯示面板的顯示元件，它可以用於飛機體 10101 的指引燈。

注意，具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板不限於應用於圖 101 所示的飛機體 10101 的天花板部分。藉由改變其形狀，可以適用於任何地方，例如乘客座位、門等。例如，顯示面板可以設定在乘客坐的座位前面的座位的背面，乘客可以操作它，以便看見它或聽到它。

在本例中，作為傳輸體，可以列舉火車車體、汽車體和飛機體；然而，本發明不限於這些。本發明的應用是很寬的。例如，包括自動兩輪車輛、自動四輪車輛（包括小汽車、公共汽車等）、火車（包括單軌鐵路、鐵路火車等）、船等。藉由採用具有使用本發明的像素結構的顯示部分的顯示面板，達成了顯示面板的尺寸縮小和低功耗，並且可以提供設有顯示媒體能很好地工作的傳輸體。特別是，由於傳輸體中的顯示面板的顯示可以藉由外部訊號很容易地突然改變，因此它們的目的在於一般公眾或大量乘客的緊急情況中作為用於廣告或資訊顯示的顯示裝置是非常有效的。

作為應用的範例，其中使用了具有使用本發明的像素結構的顯示裝置的顯示面板，下面將參照圖 98 說明應用於結構的應用方式。

圖 98 表示顯示面板的應用範例，藉由在膜狀基板上提供開關元件如有機電晶體和驅動自發光顯示元件，可以彎曲該顯示面板，並且顯示影像。所示的顯示面板是作為使用在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板的範例。在圖 98 中，顯示了在柱狀結構如作為結構設定在外部的電線桿的彎曲表面上設定顯示面板的情況。這裏，顯示面板 9802 設定在作為柱狀體的電線桿 9801 上。

圖 98 所示的顯示面板位於與電線桿的中部相鄰的位置上，在高於人視點的位置上。當從傳輸體 9803 看顯示面板時，可以感覺到在顯示面板 9802 上顯示的影像。顯示面板設定在大量地豎立於外部的電線桿上，以便顯示相同影像，因此，觀察者可以看見顯示的資訊或廣告顯示。設定在圖 98 中的電線桿 9801 上的顯示面板 9802 可以很容易從外部顯示影像。因此，可以預測到非常有效的用於顯示的資訊和廣告效果。藉由提供自發光顯示元件作為本發明的顯示面板中的顯示元件，即使是在晚上，該顯示面板作為高度可見顯示媒體也是有效的。

圖 100 表示另一結構的另一應用範例，其中具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板與該結構成一體，並且不同於圖 98 所示的範例。

圖 100 表示具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板的應用範例。圖 100 表示顯示面板 10002 的範例，並作為與顯示裝置成一體的傳輸體的範例，該顯示面板 10002 與預製浴室 10001 的內壁成一體。圖 100 所示的具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板 10002 固定成與預製浴室 10001 成一體，並且洗浴者可以看到和聽到顯示面板 10002。顯示面板 10002 可以具有顯示資訊的功能或者當成用於廣告的裝置和由洗浴者操作的娛樂單元。

具有在顯示部分中使用本發明的像素結構的顯示裝置的顯示面板不限於應用於圖 100 所示的預製浴室 10001 的內壁。藉由改變其形狀，它可以應用於任何地方，例如鏡子的一部分或浴缸本身。

在本例中，作為結構的範例給出了作為柱狀體的範例的電線桿或者預製浴室；然而，本例不限於這些，任何結構都可採用，只要可以設有顯示面板即可。藉由應用顯示部分使用本發明的像素結構的顯示裝置，可以達成顯示裝置的尺寸縮小和低功耗，並且可以提供設有良好工作的顯示媒體的傳輸體。

#### 【圖式簡單說明】

在附圖中：

圖 1 是顯示根據本發明一方案的電路範例的電路圖；

圖 2 是顯示根據本發明一方案的電路範例的電路圖；

圖 3 是顯示根據本發明一方案的電路範例的電路圖；  
圖 4 是顯示根據本發明一方案的電路範例的電路圖；  
圖 5 是顯示根據本發明一方案的電路範例的電路圖；  
圖 6 是顯示根據本發明一方案的電路範例的電路圖；  
圖 7 是顯示根據本發明一方案的電路範例的電路圖；  
圖 8 是顯示根據本發明一方案的電路範例的電路圖；  
圖 9 是顯示根據本發明一方案的電路範例的電路圖；  
圖 10 是顯示根據本發明一方案的電路範例的電路圖；  
圖 11 是顯示根據本發明一方案的電路範例的電路圖；  
圖 12 是顯示根據本發明一方案的電路範例的電路圖；  
圖 13 是顯示根據本發明一方案的電路範例的電路圖；  
圖 14 是顯示根據本發明一方案的電路範例的電路圖；  
圖 15 是顯示根據本發明一方案的電路範例的電路圖；  
圖 16 是顯示根據本發明一方案的電路範例的電路圖；  
圖 17 是顯示根據本發明一方案的電路範例的電路圖；  
圖 18 是顯示根據本發明一方案的電路範例的電路圖；  
圖 19 是顯示根據本發明一方案的電路範例的電路圖；  
圖 20 是顯示根據本發明一方案的電路範例的電路圖；  
圖 21 是顯示根據本發明一方案的電路範例的電路圖；  
圖 22 是顯示根據本發明一方案的電路範例的電路圖；  
圖 23 是顯示根據本發明一方案的電路範例的電路圖；  
圖 24 是顯示根據本發明一方案的電路範例的電路圖；  
圖 25 是顯示根據本發明一方案的電路範例的電路圖；  
圖 26 是顯示根據本發明一方案的電路範例的電路圖；

圖 27 是顯示根據本發明一方案的電路範例的電路圖；

圖 28 是顯示根據本發明一方案的電路範例的電路圖；

圖 29 是顯示根據本發明一方案的電路範例的電路圖；

圖 30 是顯示根據本發明一方案的電路範例的電路圖；

圖 31 是顯示根據本發明一方案的電路範例的電路圖；

圖 32 是顯示根據本發明一方案的電路範例的電路圖；

圖 33 是顯示根據本發明一方案的電路範例的電路圖；

圖 34 是顯示根據本發明一方案的電路範例的電路圖；

圖 35 是顯示根據本發明一方案的電路範例的電路圖；

圖 36 是顯示根據本發明一方案的電路範例的電路圖；

圖 37 是顯示根據本發明一方案的電路範例的電路圖；

圖 38 是顯示根據本發明一方案的電路範例的電路圖；

圖 39 是顯示根據本發明一方案的電路範例的電路圖；

圖 40 是顯示根據本發明一方案的電路範例的電路圖；

圖 41 是顯示根據本發明一方案的電路範例的電路圖；

圖 42 是包括根據本發明一方案電路的顯示裝置的示意圖；

圖 43 是包括根據本發明一方案電路的顯示裝置的示意圖；

圖 44 是顯示根據本發明一方案的電路範例的電路圖；

圖 45 是顯示根據本發明一方案的像素結構的示圖；

圖 46 是顯示根據本發明一方案的像素結構的示圖；

圖 47 是顯示根據本發明一方案的像素結構的示圖；

圖 48A 到 48C 都是顯示根據本發明一方案的像素結

構的示圖；

圖 49 是顯示根據本發明一方案的顯示裝置的示圖；

圖 50 是顯示根據本發明一方案的像素結構的示圖；

圖 51 是顯示根據本發明一方案的像素結構的示圖；

圖 52A 到 52D 都是顯示根據本發明一方案的像素結構的示圖；

圖 53A 和 53B 都是顯示根據本發明一方案的像素結構的示圖；

圖 54A 和 54B 都是顯示根據本發明一方案的像素結構的示圖；

圖 55A 和 55B 都是顯示根據本發明一方案的像素結構的示圖；

圖 56 是顯示根據本發明一方案的像素結構的示圖；

圖 57A 到 57C 都是顯示根據本發明一方案的像素結構的示圖；

圖 58 是顯示根據本發明一方案的像素結構的示圖；

圖 59 是顯示根據本發明一方案的像素結構的示圖；

圖 60 是顯示根據本發明一方案的像素結構的示圖；

圖 61 是顯示根據本發明一方案的像素結構的示圖；

圖 62 是顯示根據本發明一方案的像素結構的示圖；

圖 63 是顯示根據本發明一方案的像素結構的示圖；

圖 64 是顯示根據本發明一方案的驅動方法的示圖；

圖 65 是顯示根據本發明一方案的像素結構的示圖；

圖 66 是顯示根據本發明一方案的像素結構的示圖；

圖 67A 和 67B 是顯示根據本發明一方案的顯示板的視圖；

圖 68A 和 68B 是顯示根據本發明一方案的顯示板的視圖；

圖 69A 和 69B 是顯示根據本發明一方案的顯示板的視圖；

圖 70A 和 71B 是顯示可用於根據本發明一方案的顯示裝置的發光元件的視圖；

圖 71A 到 71C 是顯示根據本發明一方案的顯示板的視圖；

圖 72 是顯示根據本發明一方案的顯示板的視圖；

圖 73A 和 73B 是顯示根據本發明一方案的顯示板的視圖；

圖 74A 和 74B 是顯示根據本發明一方案的顯示板的視圖；

圖 75A 和 75B 是顯示根據本發明一方案的顯示板的視圖；

圖 76A 和 76B 是顯示根據本發明一方案的顯示板的視圖；

圖 77A 和 77B 是顯示根據本發明一方案的顯示板的視圖；

圖 78A 和 78B 是顯示根據本發明一方案的顯示板的視圖；

圖 79 是顯示可應用根據本發明一方案的顯示裝置的

電子裝置的視圖；

圖 80 是顯示可應用根據本發明一方案的顯示裝置的電子裝置的視圖；

圖 81A 和 81B 是顯示可應用根據本發明一方案的顯示裝置的電子裝置的視圖；

圖 82A 和 82B 是顯示可應用根據本發明一方案的顯示裝置的電子裝置的視圖；

圖 83 是顯示可應用根據本發明一方案的顯示裝置的電子裝置的視圖；

圖 84A 到 84H 是顯示可應用根據本發明一方案的顯示裝置的電子裝置的視圖；

圖 85 是顯示根據本發明一方案的像素結構的示圖；

圖 86 是顯示根據本發明一方案的像素結構的示圖；

圖 87 是顯示根據本發明一方案的像素結構的示圖；

圖 88 是顯示根據本發明一方案的電路範例的電路圖；

圖 89 是顯示根據本發明一個方案的顯示裝置的視圖；

圖 90 是顯示根據本發明一方案的像素結構的示圖；

圖 91 是顯示根據本發明一方案的顯示裝置的示圖；

圖 92 是顯示習知電路的電路圖；

圖 93 是顯示習知電路的電路圖；

圖 94A 和 94B 是顯示習知的電路的電路圖；

圖 95A 和 95B 是顯示根據本發明一方案的電路的電路圖；

圖 96 是顯示習知電路的電路圖；

圖 97A 和 97B 是作為範例顯示根據本發明一方案的顯示裝置的應用的視圖；

圖 98 是作為範例顯示根據本發明一方案的顯示裝置的應用的視圖；

圖 99 是作為範例顯示根據本發明一方案的顯示裝置的應用的視圖；

圖 100 是作為範例顯示根據本發明一方案的顯示裝置的應用的視圖；和

圖 101A 和 101B 是作為範例顯示根據本發明一方案的顯示裝置的應用的視圖。

**【主要元件符號說明】**

9201：電流源電晶體

9201：移位電晶體

9203：開關

9204：電容元件

9205：開關

9206：開關

9207：電流源

9208：負載

9209：接線

9211：接線

9212：接線

9213：開關

9301：電流源電晶體

9302：移位電晶體

9303：開關

9304：電容元件

9305：開關

9306A，9306B：開關

9307A，9307B：電流源

9308：負載

9309：接線

9311A，9311B：接線

9312：接線

9313：開關

9601：電流源電晶體

9603：開關

9604：電容元件

9605：開關

9606：開關

9607：電流源

9608：負載

9609：接線

9611：接線

9612：接線

101：電流源電晶體

102：移位電晶體

109 : 接 線  
104 : 電 容 元 件  
110 : 接 線  
105 : 開 關  
111 : 接 線  
107 : 電 流 源  
106 : 開 關  
112 : 接 線  
108 : 負 載  
103 : 開 關  
201 : 箭 頭  
301 : 箭 頭  
702 : 接 線  
701 : 開 關  
801 : 箭 頭  
901 : 箭 頭  
1101 : 第 二 移 位 電 晶 體  
1102 : 開 關  
1209 : 接 線  
1210 : 接 線  
1211 : 接 線  
1212 : 接 線  
1201 : 電 流 源 電 晶 體  
1202 : 移 位 電 晶 體

1203 : 開 關

1205 : 開 關

1206 : 開 關

1207 : 電 流 源

1208 : 負 載

1204 : 電 容 元 件

1301 : 箭 頭

1401 : 箭 頭

1601 : 第 二 移 位 電 晶 體

1602 : 開 關

1701 : 電 流 源 電 晶 體

1702 : 移 位 電 晶 體

1709 : 接 線

1704 : 電 容 元 件

1710 : 接 線

1705 : 開 關

1711 : 接 線

1707 : 第 一 電 流 源

1706 : 開 關

1712 : 接 線

1708 : 負 載

1715 : 電 流 源

1713 : 第 二 電 流 源

1714 : 開 關

1703 : 開 關  
1901 : 箭 頭  
2001 : 箭 頭  
3807 : 電 流 源  
3806 : 開 關  
3901 : 箭 頭  
4001 : 箭 頭  
4101 : 箭 頭  
3808 : 負 載  
3801 : 電 流 源 電 晶 體  
3804 : 電 容 元 件  
3802 : 移 位 電 晶 體  
3803 : 開 關  
3805 : 開 關  
3806 : 開 關  
3807 : 電 流 源  
2101 : 電 流 源 電 晶 體  
2102 : 移 位 電 晶 體  
2103 : 開 關  
2104 : 開 關  
2105 : 接 線  
2201 : 箭 頭  
2701 : 電 流 源 電 晶 體  
2702 : 移 位 電 晶 體

2809 : 接線

2810 : 接線

2811 : 接線

2812 : 接線

2815 : 接線

2807 : 電流源

2901 : 箭頭

3001 : 箭頭

3101 : 電流源電晶體

3102 : 移位電晶體

3103 : 開關

3107 : 第二電流源

3108 : 接線

3105 : 接線

3104 : 開關

3106 : 開關

3201 : 箭頭

4201 : 顯示裝置

4202 : 像素區

4203 : 閘極線驅動電路

4204 : 訊號線驅動電路

4205 : 移位暫存器

4206 : 第一鎖存電路 (LAT1)

4207 : 第二鎖存電路 (LAT2)

- 4208：數位類比轉換電路
- 4209：參考電流源電路
- 4301：參考電流源電路
- 4401：電流源電晶體
- 4402：移位電晶體
- 4403：開關電晶體
- 4404：電容元件
- 4405：開關電晶體
- 4406：開關電晶體
- 4407：電流源
- 4408：負載
- 4409：接線
- 4410：接線
- 4411：接線
- 4413：接線
- 4414：接線
- 4415：接線
- 4400：電流源電路
- 4501A，4501B，4501C：電流源
- 4502A，4502B，4502C：電流源電路
- 4503A，4503B，4503C：開關
- 4601：電流源電晶體
- 4602：移位電晶體
- 4603：第一開關

4604：電容元件

4605：第二開關

4606：第三開關

4608：顯示元件

4609：第一接線

4610：第二接線

4611：第三接線

4612：相對電極

4614：第四接線

4615：第五接線

4703：第一開關電晶體

4705：第二開關電晶體

4706：第三開關電晶體

4801：電流源

4812：接線

4901：訊號線驅動電路

4902A：第一掃描線驅動電路

4902B：第二掃描線驅動電路

4903：像素部份

4904：像素

5002：第四接線 B

5001：第四接線 A

5101A：第一電流源電晶體

5101B：第二電流源電晶體

5102A：第一移位電晶體

5102B：第二移位電晶體

5103A：第一開關 A

5103B：第一開關 B

5104：電容元件

5105：第二開關

5106：第三開關

5108：顯示元件

5109：第一接線

5110：第二接線

5111：第三接線

5112：相對電極

5114：第四接線

5115A：第五接線 A

5115B：第五接線 B

5116A：第四接線 A

5116B：第四接線 B

5201：電流源

5212：接線

5501：第五開關

5502：第六接線

5503：接線

5504：預充電電流源

5505：接線

8601：第四開關

8602：第六接線

8603：節點

6501：第四開關

6502：第六接線

6601：整流元件

6602：第六接線

8701：基板

8702：底膜

8703：通道形成區

8704：雜質區

8705：低濃度雜質區

8706：閘極絕緣膜

8707：閘極電極

8722：側壁

8718：無機絕緣膜

8709：第一電極

8724：第二電極

8720：第三電極

8721：第四電極

8710：第二中間層絕緣體

8708：第一中間層絕緣體

8711：像素電極

8719：接線

8712：絕緣體

8713：含有機化合物的層

8714：相對電極

8716：發光元件

8717：接合部份

8715：電晶體

8723：電晶體

8501：第四電晶體

8901：訊號線驅動電路

8902：第一掃描線驅動電路

8903：像素部份

8904：像素

8905：第二掃描線驅動電路

8906：脈衝輸出電路

8908：開關

8907：脈衝輸出電路

8909：開關

5601：電流源電晶體

5602：移位電晶體

5603：第一開關電晶體

5604：電容元件

5605：第二開關電晶體

5606：第三開關電晶體

5608：顯示元件

- 5609：第一接線
- 5610：第二接線
- 5611：第三接線
- 5612：相對電極
- 5614：第四接線
- 5615：第五接線
- 5701：電流源
- 5712：接線
- 5803：第一開關電晶體
- 5805：第二開關電晶體
- 5806：第三開關電晶體
- 6701：訊號線驅動電路
- 6702：像素部份
- 6703：第一掃描線驅動電路
- 6704：密封基板
- 6705：密封材料
- 6706：第二掃描線驅動電路
- 6707：空間
- 6708：接線
- 6709：撓性印刷電路
- 6719：IC晶片
- 6710：基板
- 6720：N通道TFT
- 6721：N通道TFT

6711 : TFT

6712 : TFT

6713 : 第一電極

6714 : 絕緣體

6716 : 含有機化合物的層

6717 : 第二電極

6718 : 發光元件

6800 : 基板

6802 : 像素部份

6803 : 第一掃描線驅動電路

6804 : 第二掃描線驅動電路

6805 : FPC

6806 : IC 晶片

6807 : IC 晶片

6808 : 密封基板

6809 : 密封材料

6811 : 訊號線驅動電路

6814 : 第一掃描線驅動電路

6813 : 第二掃描線驅動電路

6810 : 基板

6812 : 像素部份

6815 : FPC

6816 : IC 晶片

6817 : IC 晶片

6818：密封基板  
 6819：密封材料  
 6900：基板  
 6902：像素部份  
 6904：FPC  
 6905：IC晶片  
 6906：IC晶片  
 6907：密封基板  
 6908：密封材料  
 6910：基板  
 6911：週邊驅動電路  
 6912：像素部份  
 6913：FPC  
 6914：FPC  
 7001：基板  
 7002：陽極  
 7003：電洞注入層  
 7004：電洞傳輸層  
 7005：發光層  
 7006：電子傳輸層  
 7007：電子注入層  
 7008：陰極  
 7011：基板  
 7012：陽極

7013：電洞注入層

7014：電洞傳輸層

7015：發光層

7016：電子傳輸層

7017：電子注入層

7018：陰極

7100：基板

7101：驅動 TFT

7102：第一電極

7103：含有機化合物的層

7104：第二電極

7200：基板

7201：驅動 TFT

7202：底膜

7203：第一電極

7204：含有機化合物的層

7205：第二電極

7206R：紅色濾色器

7206G：綠色濾色器

7206B：藍色濾色器

26101：基板

26102：底膜

26103：通道形成區

26015：雜質區

26106：通道形成區

26107：LDD 區

26108：雜質區

26118：驅動電晶體

26119：電容元件

26110：閘極電極

26111：上電極

26109：閘極絕緣膜

26112：中間層絕緣膜

26113：接線

26114：像素電極

26115：第二中間層絕緣體

26116：含有機化合物的層

26117：相對電極

26120：發光元件

26202：LDP 區

26301：第二上電極

26302：電容元件

27101：基板

27102：底膜

27103：通道形成區

27105：雜質區

27118：驅動電晶體

27106：閘極絕緣膜

27107：閘極電極  
 27108：第一電極  
 27109：第一中間層絕緣體  
 27110：接線  
 27111：第二電極  
 27112：第二中間層絕緣體  
 27113：像素電極  
 27114：第三電極  
 27119：電容元件  
 27116：含有機化合物的層  
 27115：第三中間層絕緣體  
 27117：相對電極  
 27120：發光元件  
 7501：基板  
 7502：底膜  
 7503：閘極電極  
 7504：第一電極  
 7505：閘極絕緣膜  
 7506：通道形成區  
 7507：LDD區  
 7508：雜質區  
 7509：通道形成區  
 7510：LDD區  
 7511：雜質區

7522：驅動電晶體

7523：電容元件

7512：第一中間層絕緣體

7513：接線

7514：第三電極

7515：開口部份

7516：第二中間層絕緣體

7517：像素電極

7518：絕緣體

7519：含有機化合物的層

7520：相對電極

7521：發光層

7524：第四電極

7525：電容元件

7601：基板

7602：底膜

7603：像素電路

7604：第一電極

7605：接線

7606：接線

7607：N型半導體層

7608：N型半導體層

7609：半導體層

7610：閘極絕緣膜

7611：絕緣膜  
 7612：閘極電極  
 7613：第二電極  
 7614：中間層絕緣體  
 7618：驅動電晶體  
 7619：電容元件  
 7615：含有機化合物的層  
 7616：相對電極  
 7617：發光元件  
 7620：第一電極  
 7701：基板  
 7702：底膜  
 7703：閘極電極  
 7704：第一電極  
 7705：閘極絕緣膜  
 7706：半導體層  
 7707：半導體層  
 7708：N型半導體層  
 7709：N型半導體層  
 7710：N型半導體層  
 7711：接線  
 7712：接線  
 7713：導電層  
 7720：電容元件

7714：像素電極

7715：絕緣體

7719：驅動電晶體

7716：含有機化合物的層

7717：相對電極

7718：發光元件

77460：N型半導體層

7722：電容元件

7721：第二電極

7802：絕緣體

84101：外殼

84102：支撐底座

84103：顯示部份

84104：揚聲器部份

84105：視頻輸入端子

84201：主體

84202：顯示部份

84203：影像接收部份

84204：操作鍵

84205：外部連接埠

84206：快門

84301：主體

84302：外殼

84303：顯示部份

84304：鍵盤

84305：外部連接埠

84306：點擊滑鼠

84401：主體

84402：顯示部分

84403：開關

84404：操作鍵

84405：紅外線埠

84501：主體

84502：外殼

84503：顯示部份 A

84504：顯示部份 B

84505：記錄媒體讀取部份

84506：操作鍵

84601：主體

84602：顯示部份

84603：耳機

84604：支撐部份

84701：外殼

84702：顯示部份

84703：揚聲器部份

84704：操作鍵

84705：記錄媒體插入部份

84801：主體

84802：顯示部份

84803：操作鍵

84804：揚聲器

84805：快門

8301：顯示面板

8330：外殼

8331：印刷電路板

8313：FPC

8332：揚聲器

8333：微音器

8334：發送和接收電路

8335：訊號處理電路

8336：輸入裝置

8337：電池

8339：外殼

7901：顯示面板

7911：電路板

7902：像素部份

7903：掃描線驅動電路

7904：訊號線驅動電路

7912：控制電路

7913：訊號分割電路

7914：連接接線

8001：調諧器

8002：視頻波放大電路

8003：視頻訊號處理電路

8012：控制電路

8004：訊號線驅動電路

8011：掃描線驅動電路

8010：顯示面板

8013：訊號分割電路

8005：音頻波放大電路

8007：揚聲器

8006：音頻訊號處理電路

8008：控制電路

8101：電視接收機

8102：顯示幕

8103：揚聲器部份

8104：操作開關

8110：電池充電器

8112：外殼

8113：顯示部份

8117：揚聲器部份

8116：操作開關

8201：顯示面板

8202：印刷線路板

8203：像素部份

8204：第一掃描線驅動電路

8205：第二掃描線驅動電路

8206：訊號線驅動電路

8207：控制器

8208：CPU

8209：記憶體

8210：電源電路

8211：音頻處理電路

8212：發送和接收電路

8213：印刷線路板

8214：介面部份

8215：天線埠

8216：VRAM

8217：DRAM

8218：快閃記憶體

8219：介面

8220：控制訊號產生電路

8221：解碼器

8222：電阻器

8223：運算電路

8224：RAM

8225：輸入裝置

8226：微音器

8227：揚聲器

8228：天線

9701：火車車體

9702：顯示面板

9703：顯示面板

9704：顯示面板

9902：顯示面板

9901：車體

10102：顯示面板

10101：飛機體

10103：鉸鏈部分

9801：電線桿

9802：顯示面板

9803：傳輸體

10001：預製浴室

10002：顯示面板

**七、申請專利範圍：**

1. 一種顯示裝置，包含：

像素，包含：

第一電晶體；

第二電晶體；

開關；

電容器；以及

負載；以及

設置在 IC 晶片中的驅動電路，

其中該第一電晶體的源極和汲極之一者電連接至該開關的第一端子，

其中該第一電晶體的該源極和該汲極之另一者電連接至該開關的第二端子以及該第二電晶體的源極和汲極之一者，

其中該第一電晶體的閘極電連接至該第二電晶體的閘極以及該電容器的第一端子，

其中該第二電晶體的該源極和該汲極之另一者直接連接至該負載，

其中該電容器的第二端子電連接至該第二電晶體的該源極以及該汲極之另一者以及該負載，

其中該第一電晶體包含化合物半導體，以及

其中該化合物半導體包含  $\text{InGaZnO}$ 。

2. 如申請專利範圍第 1 項的顯示裝置，其中該驅動電路包含信號線驅動電路。

3.如申請專利範圍第 1 項的顯示裝置，其中該顯示裝置安裝在選擇自由電視接收器，行動電話，相機，電腦，可攜式圖像再生裝置，頭戴式顯示器，和遊戲機所組成之群之一中。

4.一種顯示裝置，包含：

第一接線，其被施加第一電位；

第二接線，其被施加第二電位；

像素，包含：

第一電晶體；

第二電晶體；

第一開關；

第二開關；

電容器；以及

負載；以及

設置在 IC 晶片中的驅動電路，

其中該第一電晶體的源極和汲極之一者電連接至該第一開關的第一端子以及該第一接線，

其中該第一電晶體的該源極和該汲極之另一者電連接至該第一開關的第二端子以及該第二電晶體的源極和汲極之一者，

其中該第一電晶體的閘極電連接至該第二電晶體的閘極、該電容器的第一端子以及該第二開關的第一端子，

其中該電容器的第二端子電連接至該第二電晶體的該源極以及該汲極之另一者以及該負載，

其中該第二開關的第二端子電連接至該第二接線，

其中該第一電位的值不同於該第二電位的值，

其中該第一電晶體包含化合物半導體，以及

其中該化合物半導體包含 InGaZnO。

5.如申請專利範圍第 4 項的顯示裝置，其中該驅動電路包含信號線驅動電路。

6.如申請專利範圍第 4 項的顯示裝置，其中該顯示裝置安裝在選擇自由電視接收器，行動電話，相機，電腦，可攜式圖像再生裝置，頭戴式顯示器，和遊戲機所組成之群之一中。

7.一種顯示裝置，包含：

第一接線，其被施加第一電位；

第二接線，其被施加第二電位；

像素，包含：

第一電晶體；

第二電晶體；

第一開關；

第二開關；

第三開關；

電流源；

電容器；

負載；以及

驅動電路，

其中該第一電晶體的源極和汲極之一者電連接至該第

一開關的第一端子以及該第一接線，

其中該第一電晶體的該源極和該汲極之另一者電連接至該第一開關的第二端子以及該第二電晶體的源極和汲極之一者，

其中該第一電晶體的閘極電連接至該第二電晶體的閘極、該電容器的第一端子，以及該第二開關的第一端子，

其中該電容器的第二端子電連接至該第二電晶體的該源極以及該汲極之另一者、該負載以及該第三開關的第一端子，

其中該第二開關的第二端子電連接至該第二接線，

其中該第三開關的第二端子電連接至該電流源，

其中該第一電位的值不同於該第二電位的值，

其中該第一電晶體包含化合物半導體，以及

其中該化合物半導體包含  $\text{InGaZnO}$ 。

8.如申請專利範圍第 7 項的顯示裝置，其中該驅動電路包含信號線驅動電路。

9.如申請專利範圍第 7 項的顯示裝置，其中該顯示裝置安裝在選擇自由電視接收器，行動電話，相機，電腦，可攜式圖像再生裝置，頭戴式顯示器，和遊戲機所組成之群之一中。

圖1

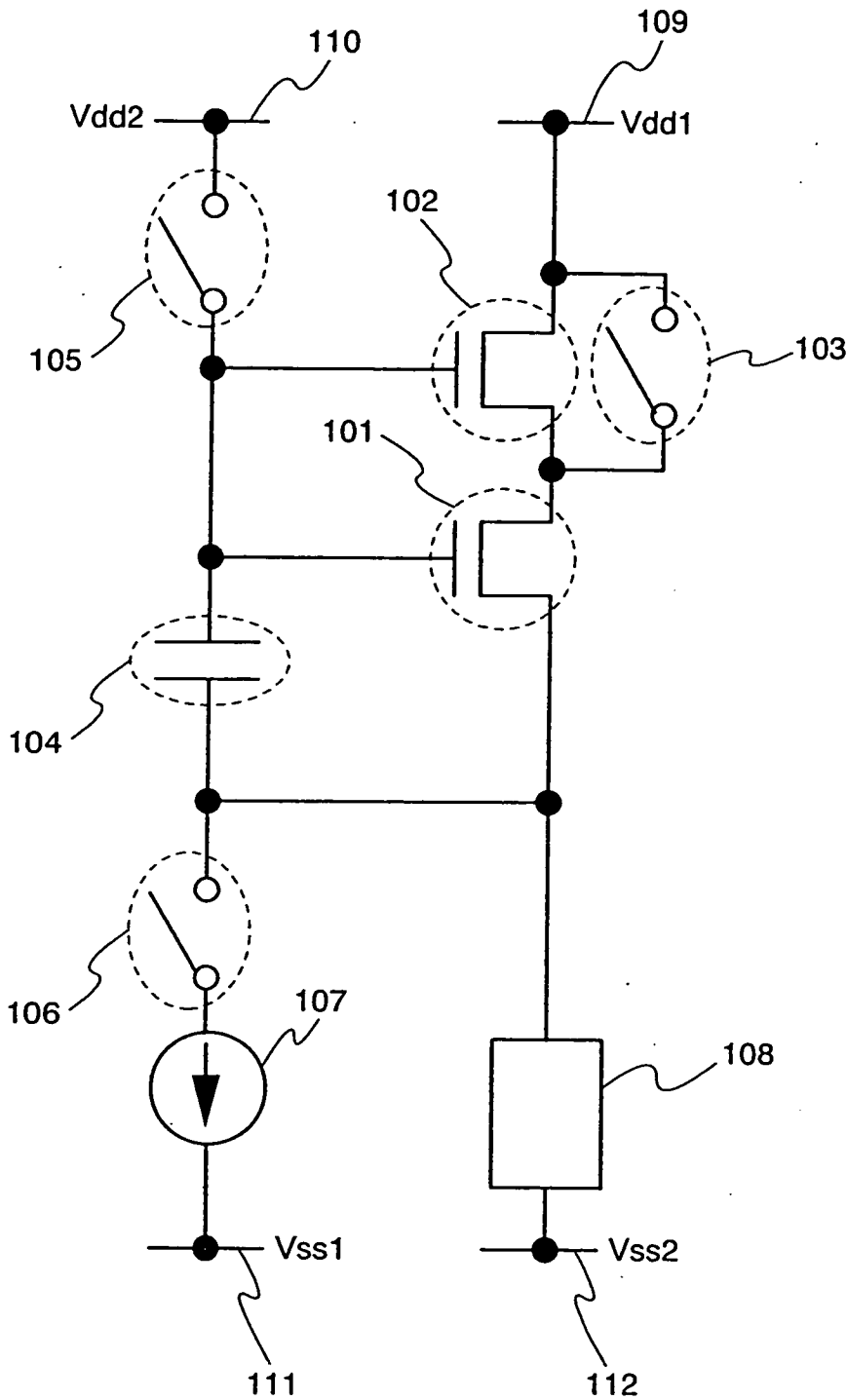


圖2

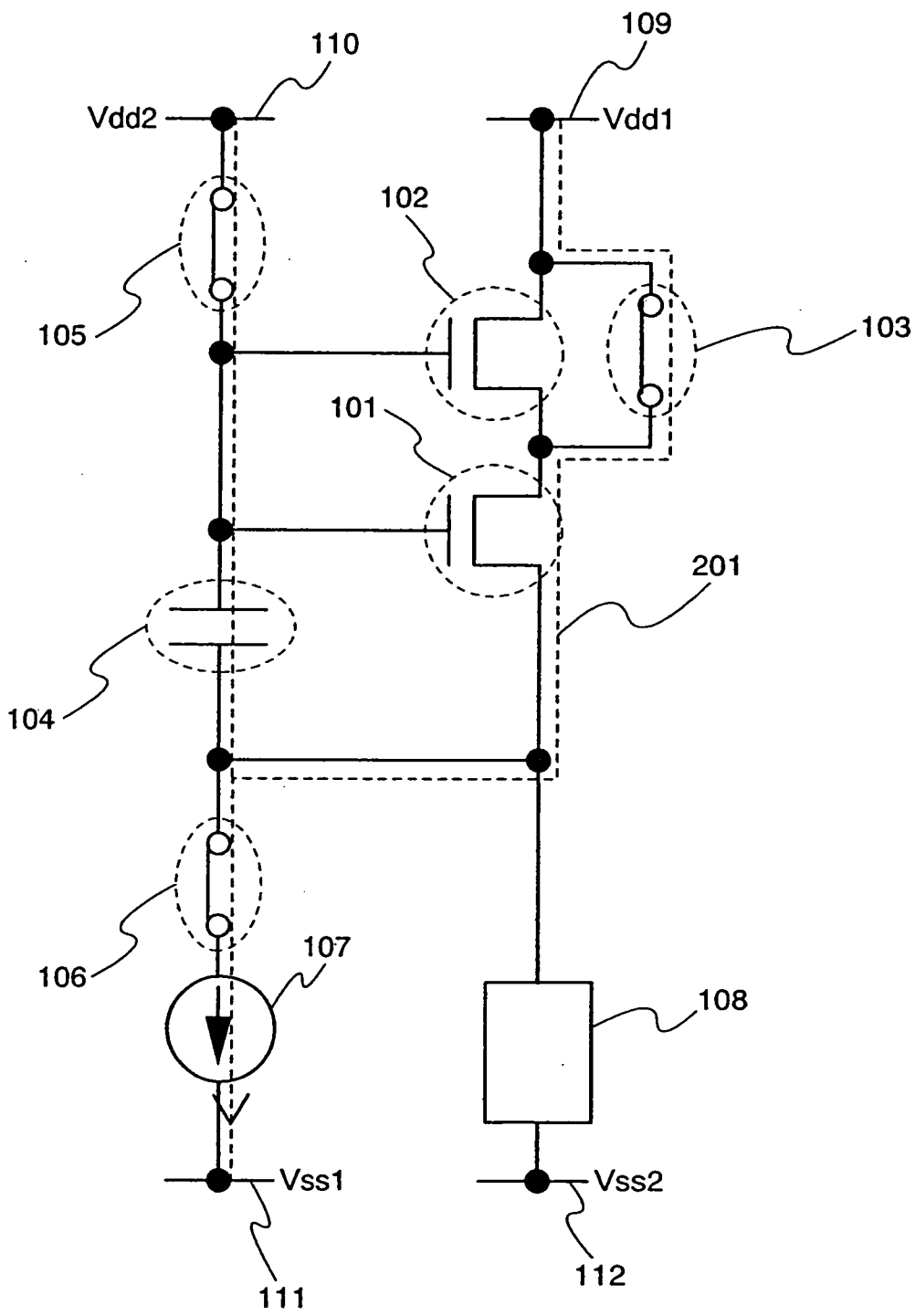


圖 3

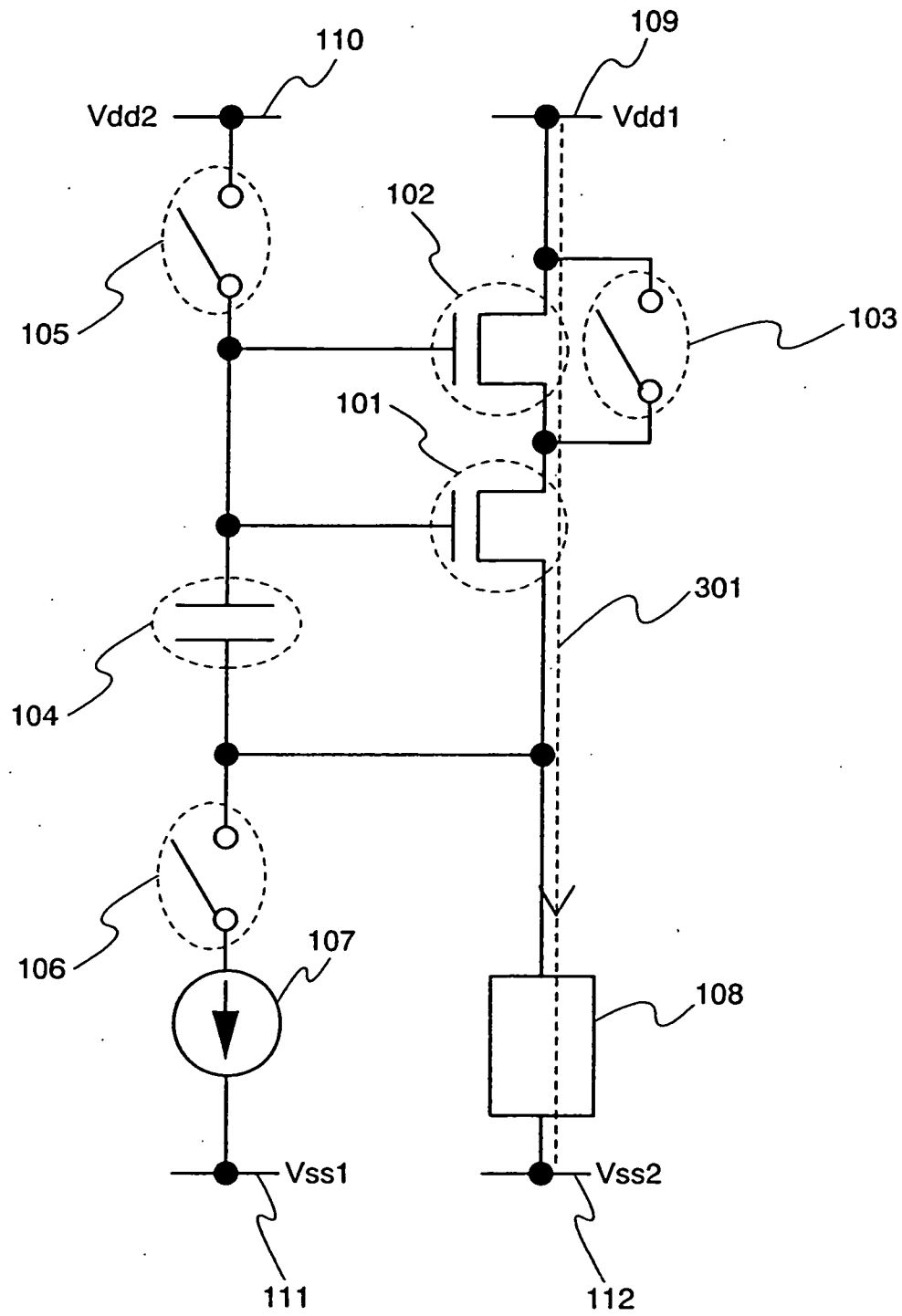


圖4

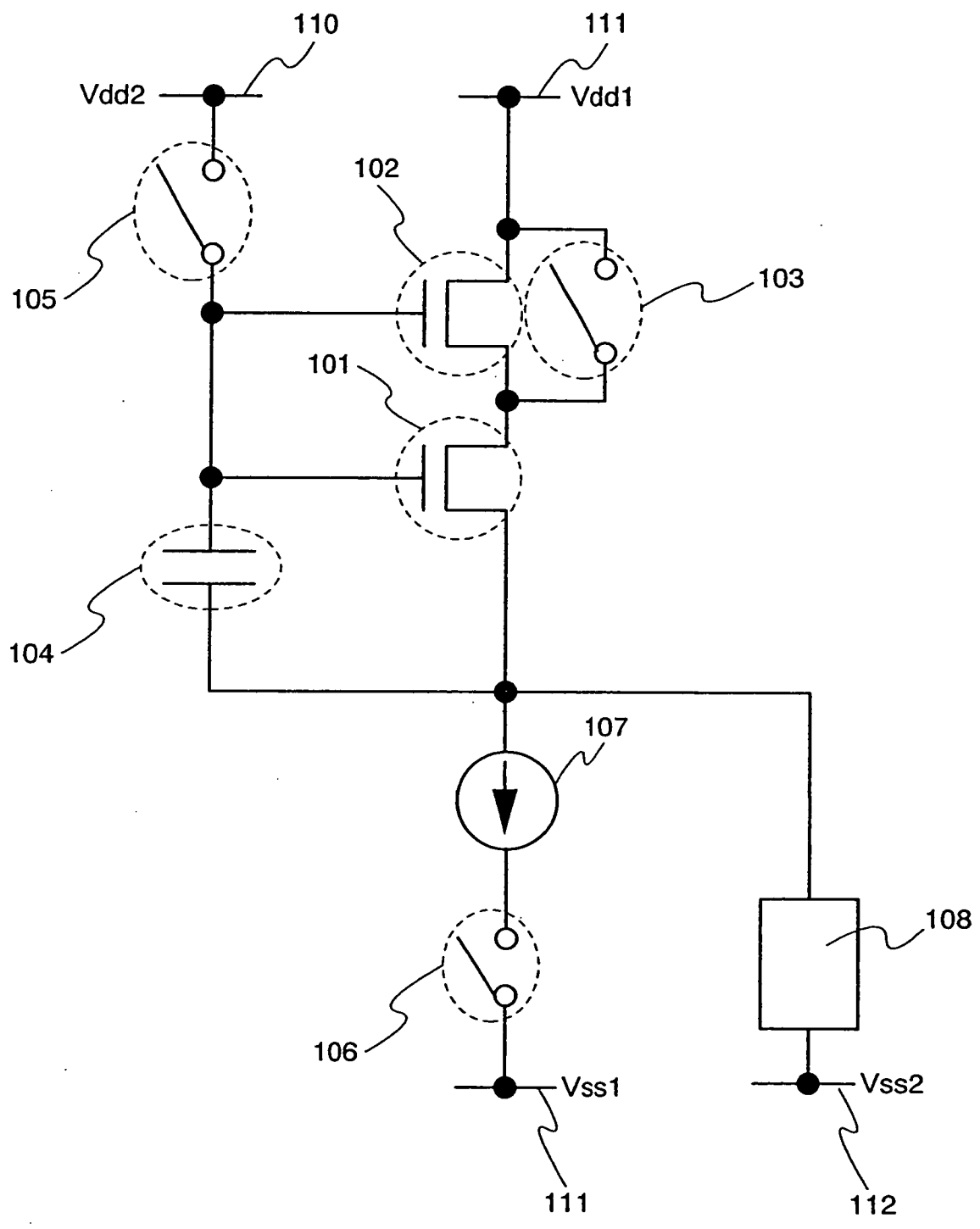


圖5

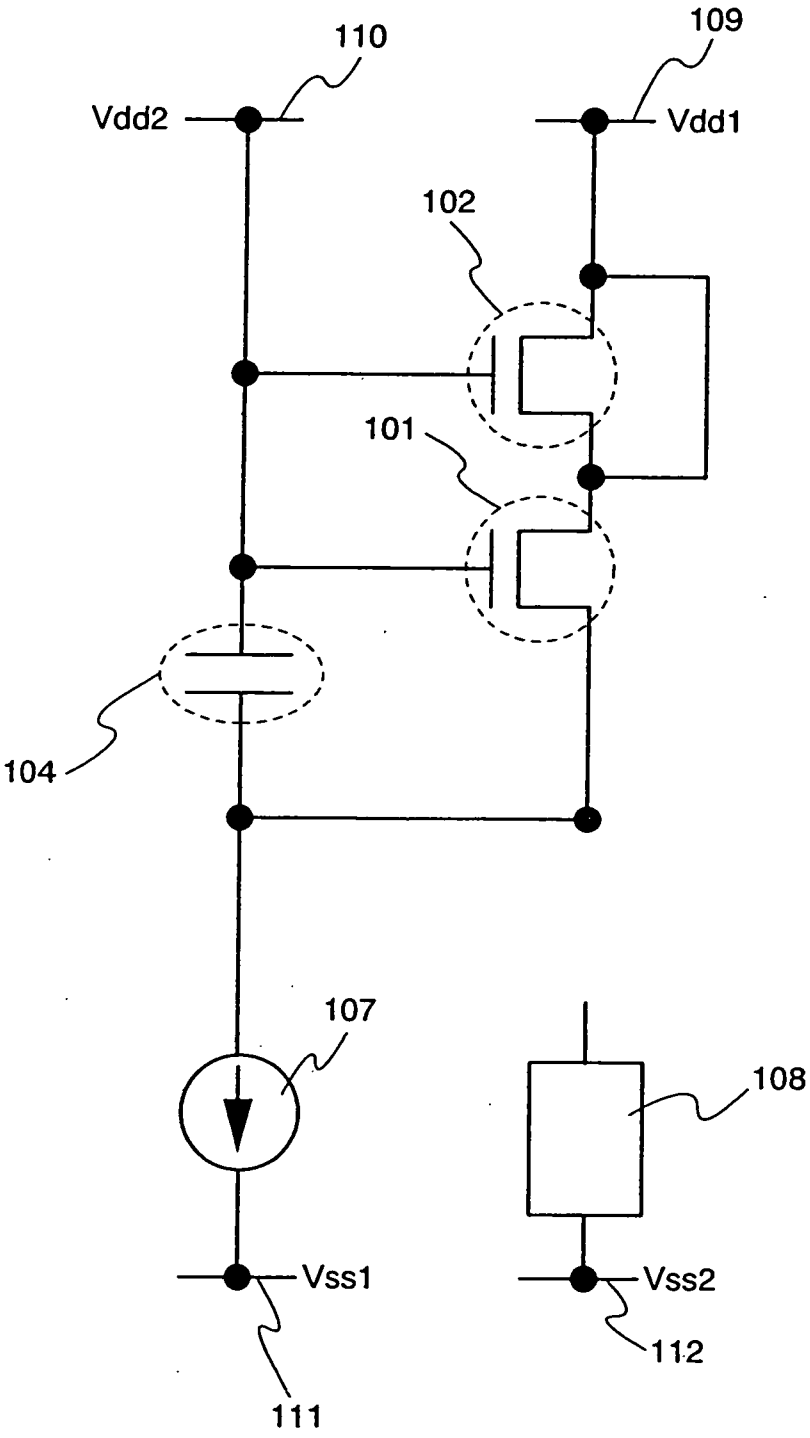


圖 6

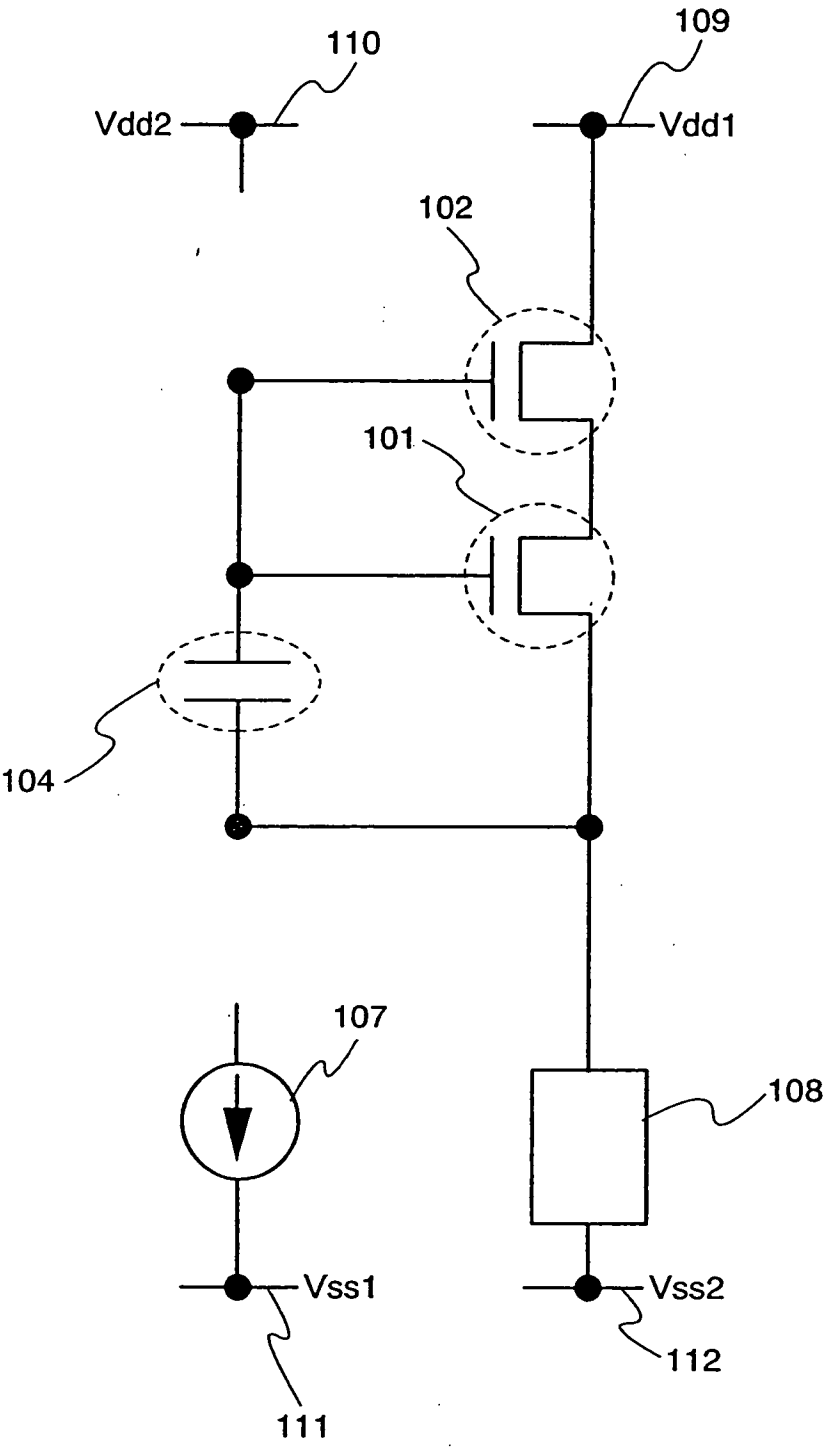


圖 7

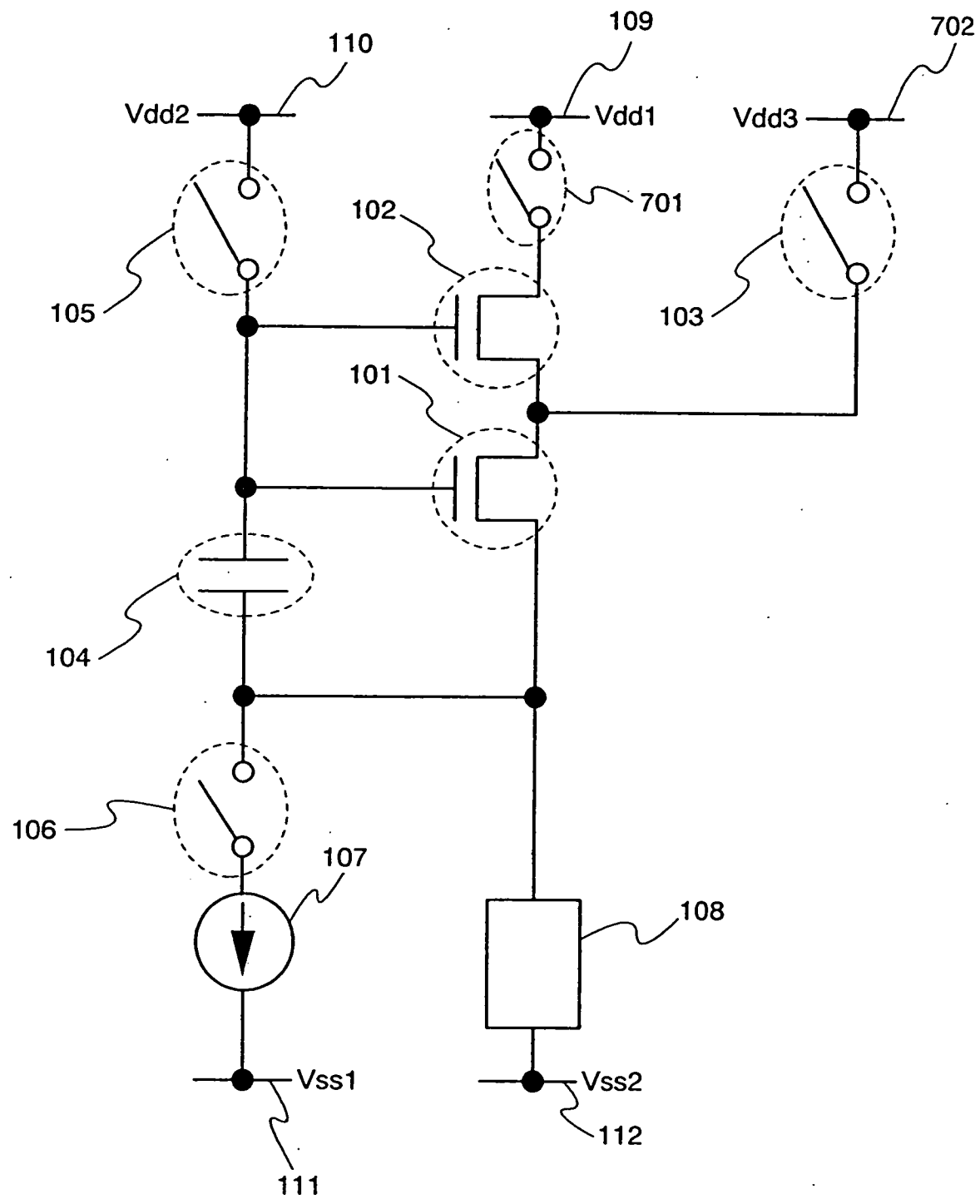


圖8

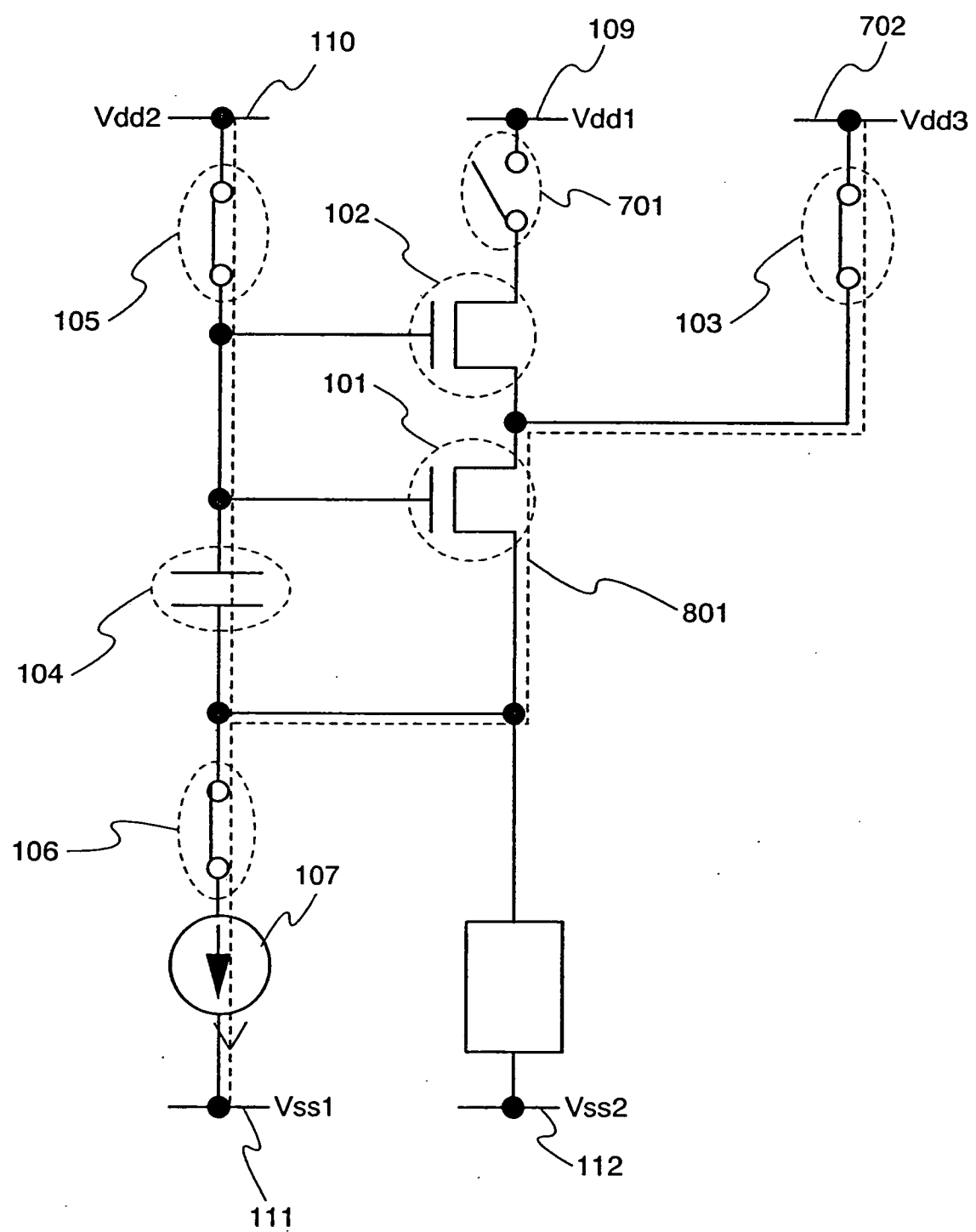


圖9

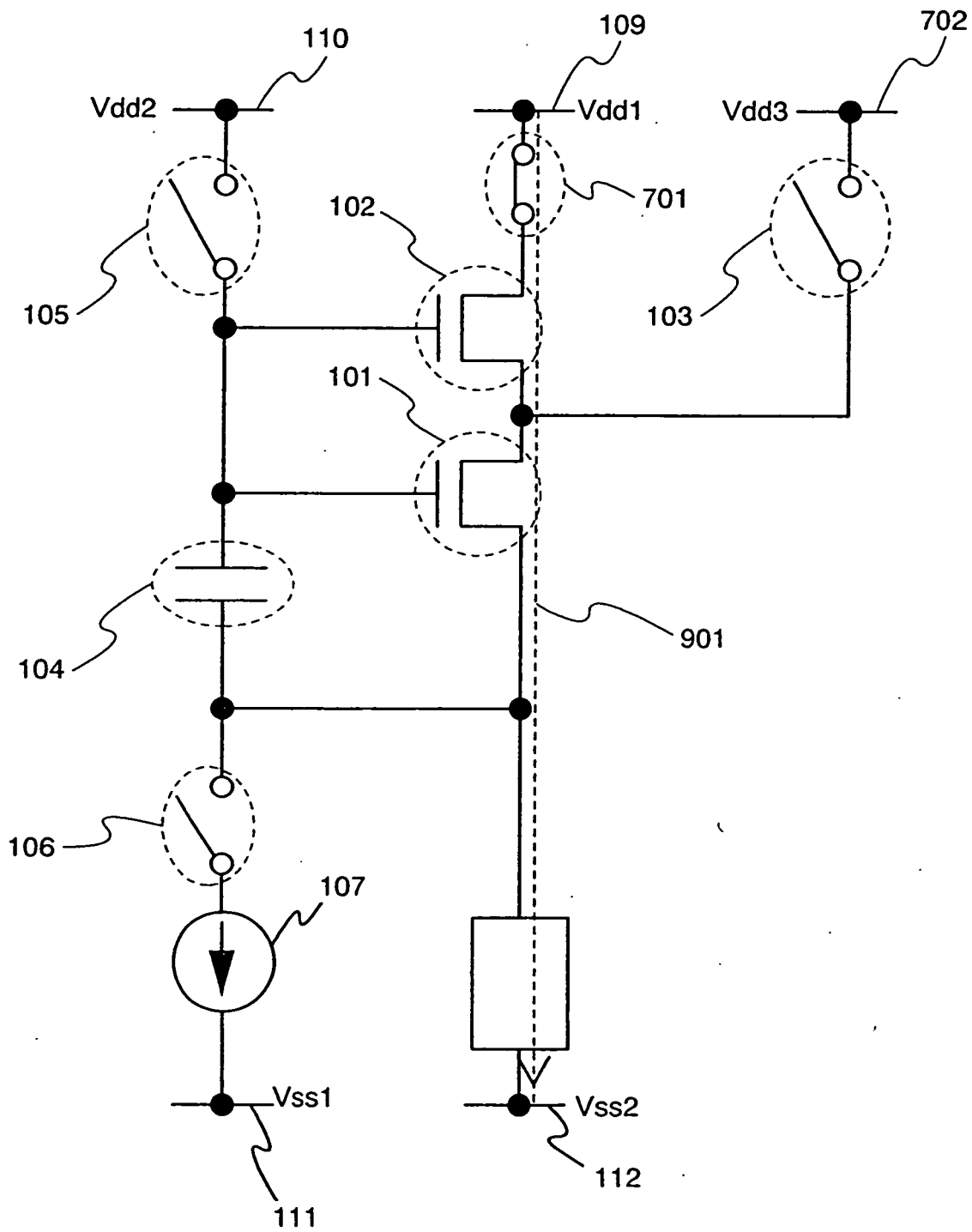


圖 10

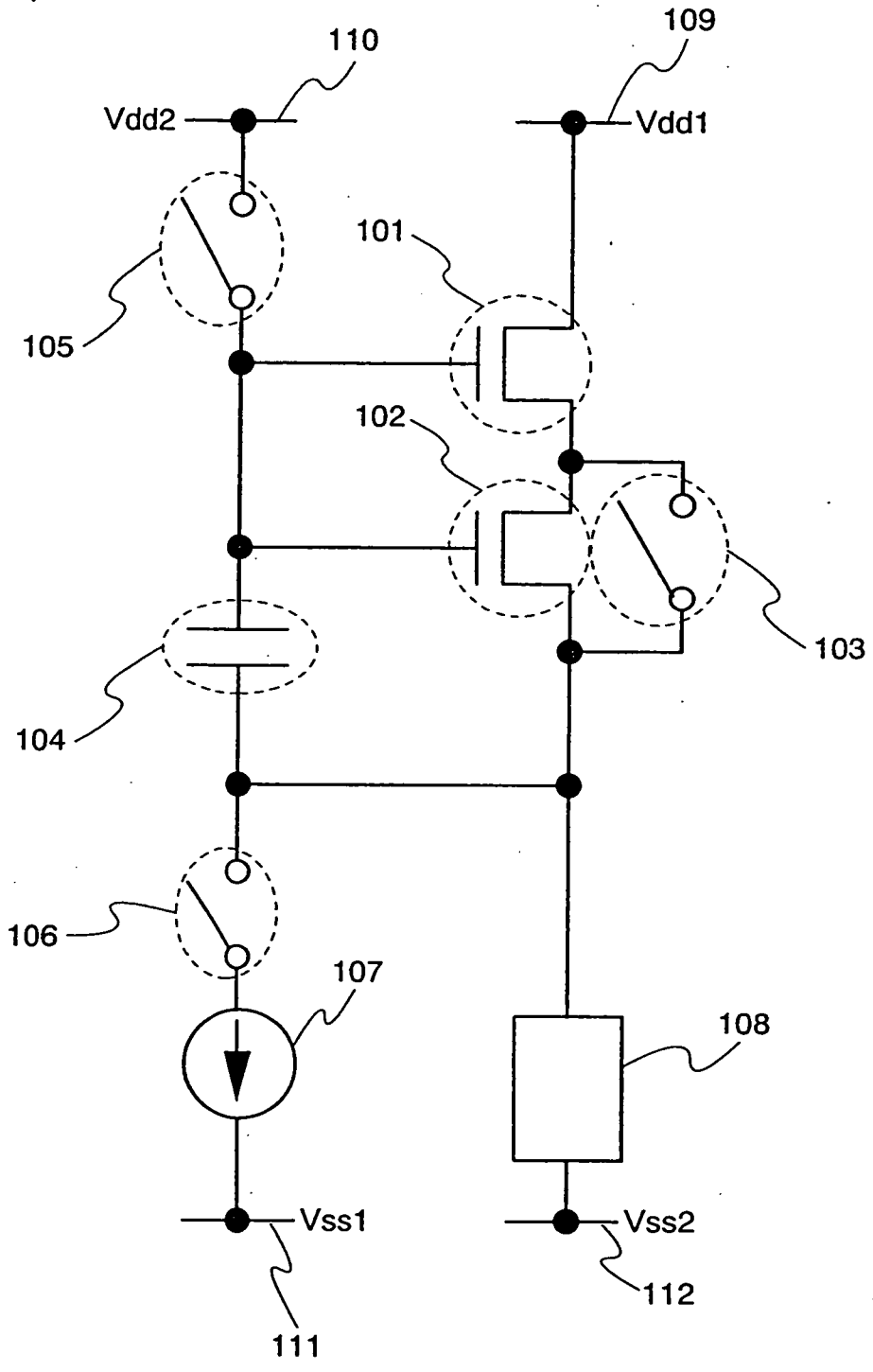


圖 11

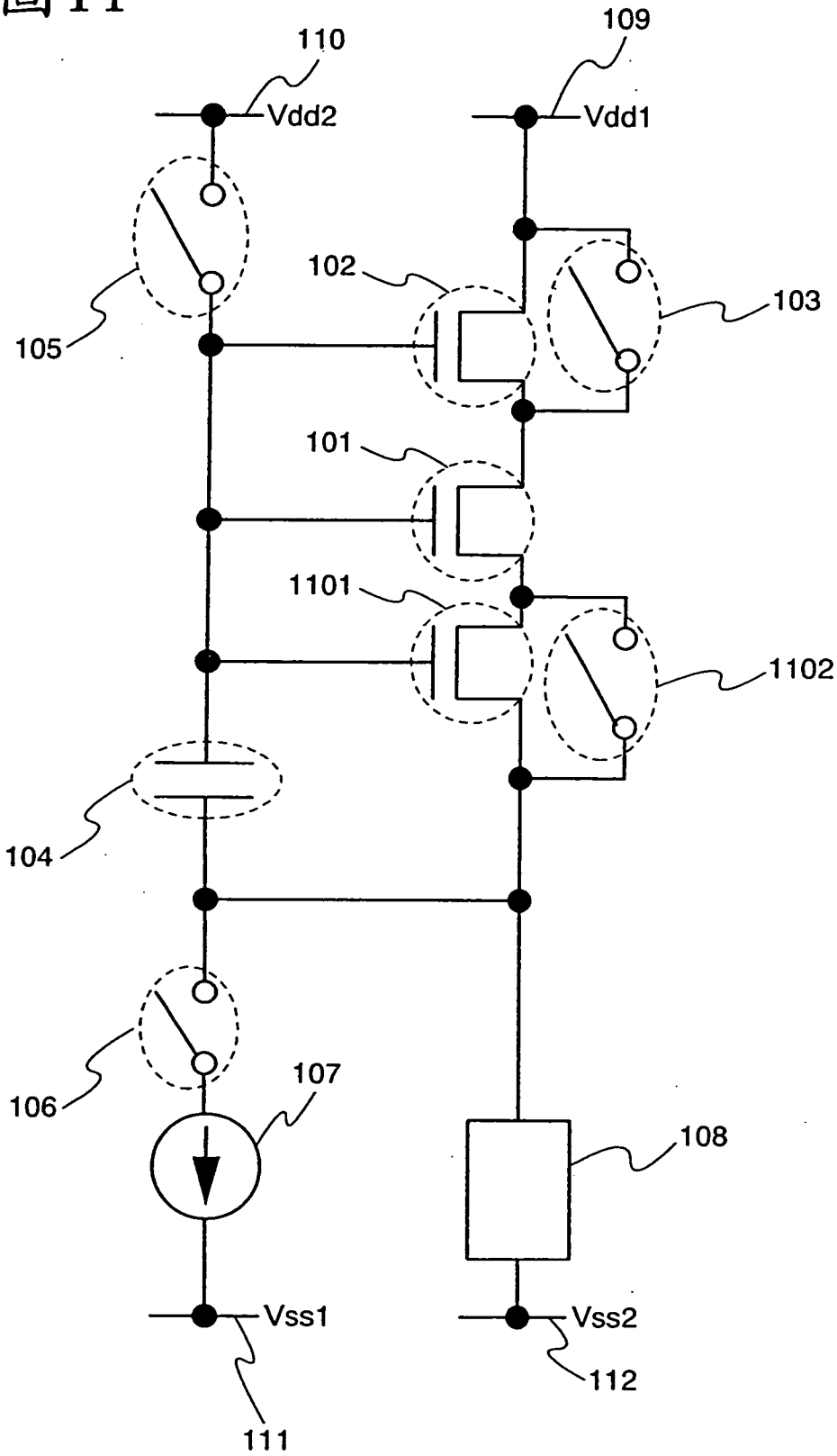


圖12

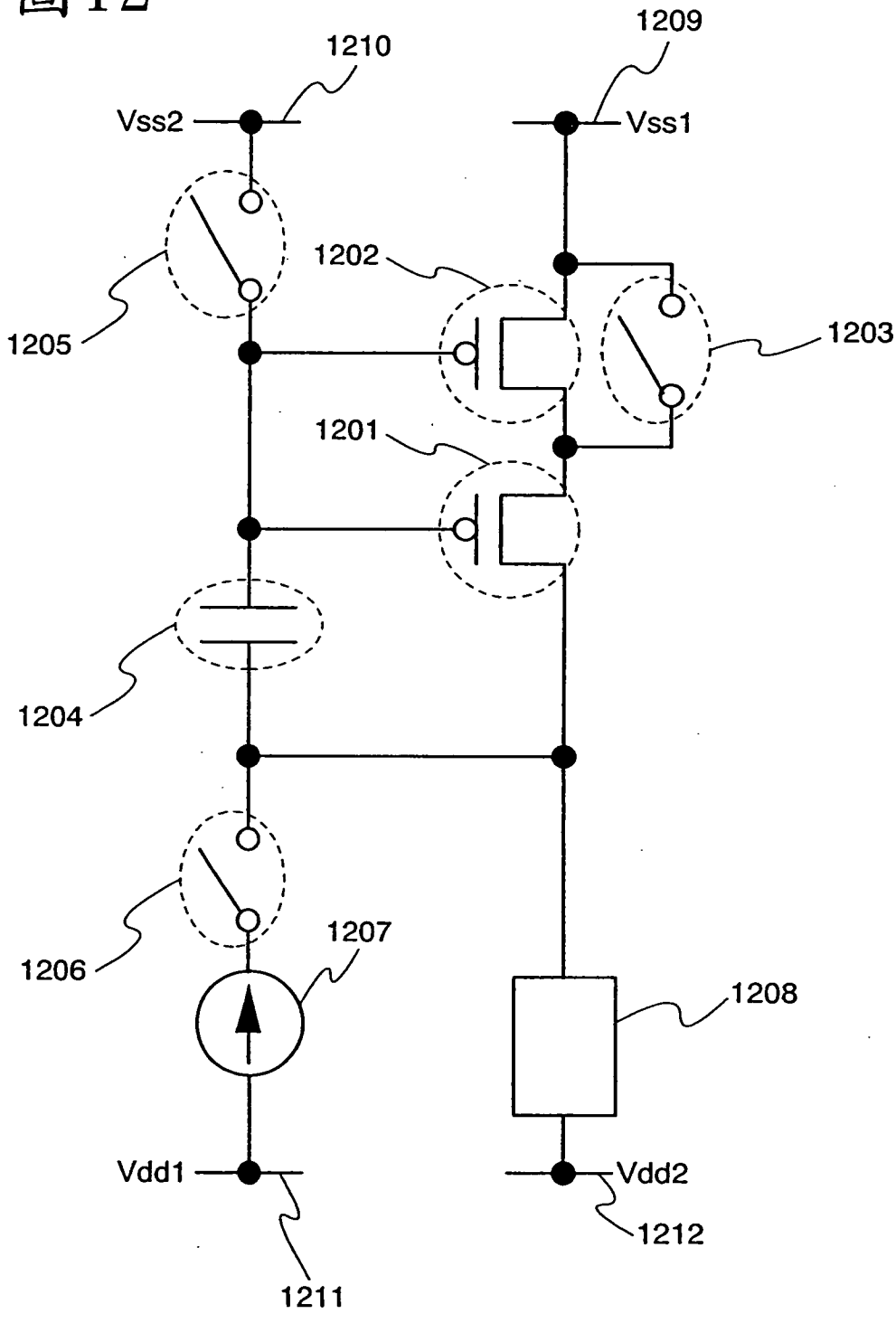


圖13

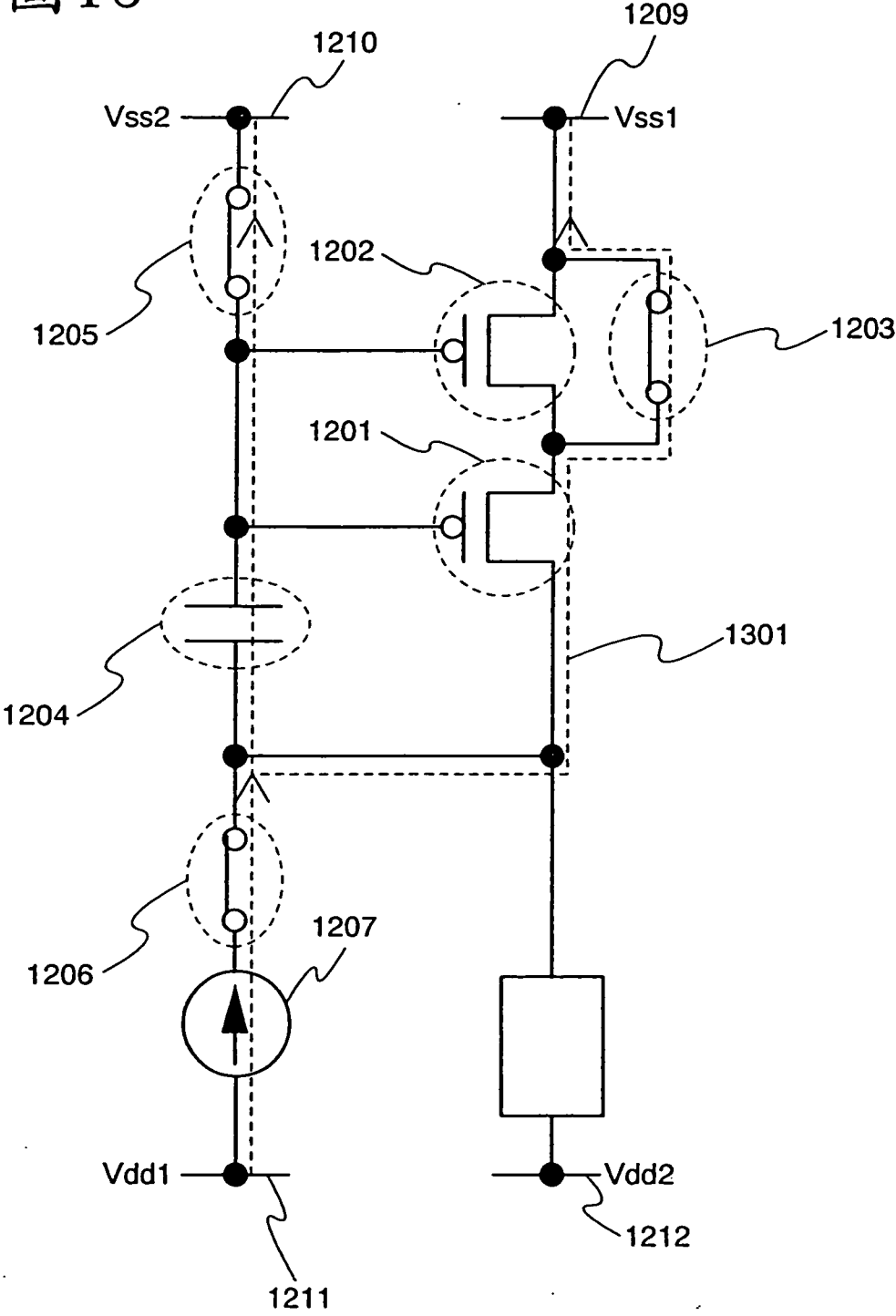


圖 14

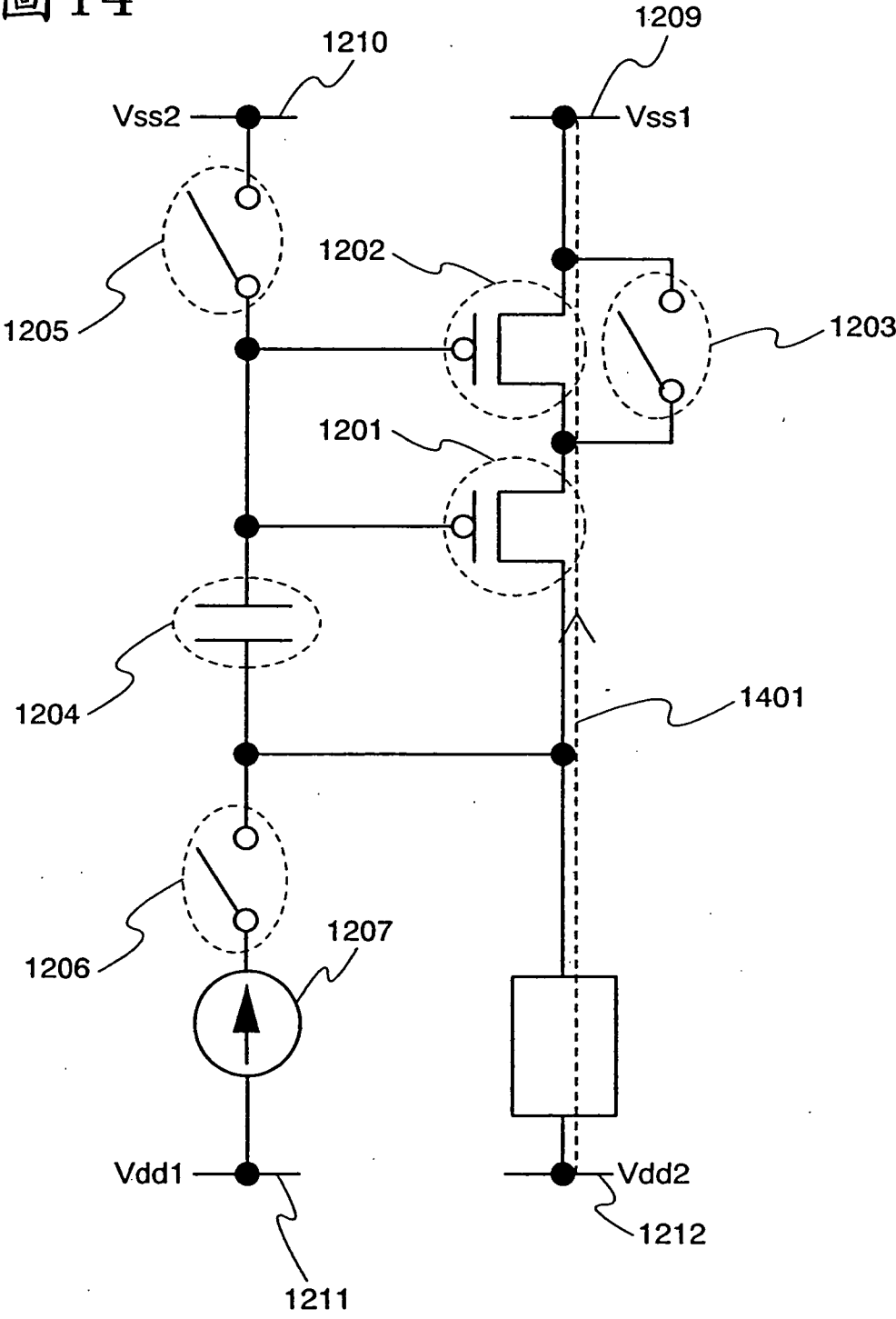


圖 15

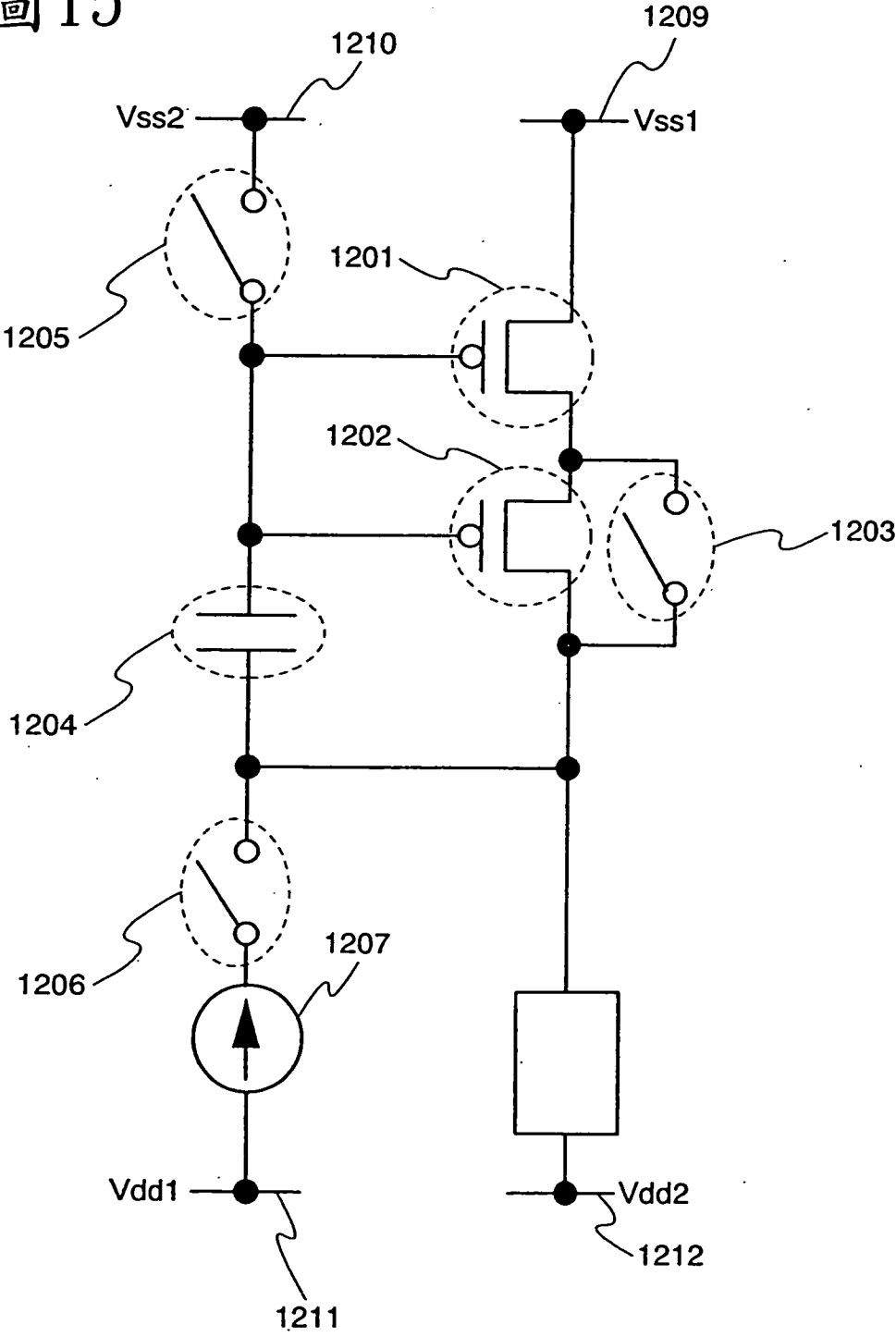


圖 16

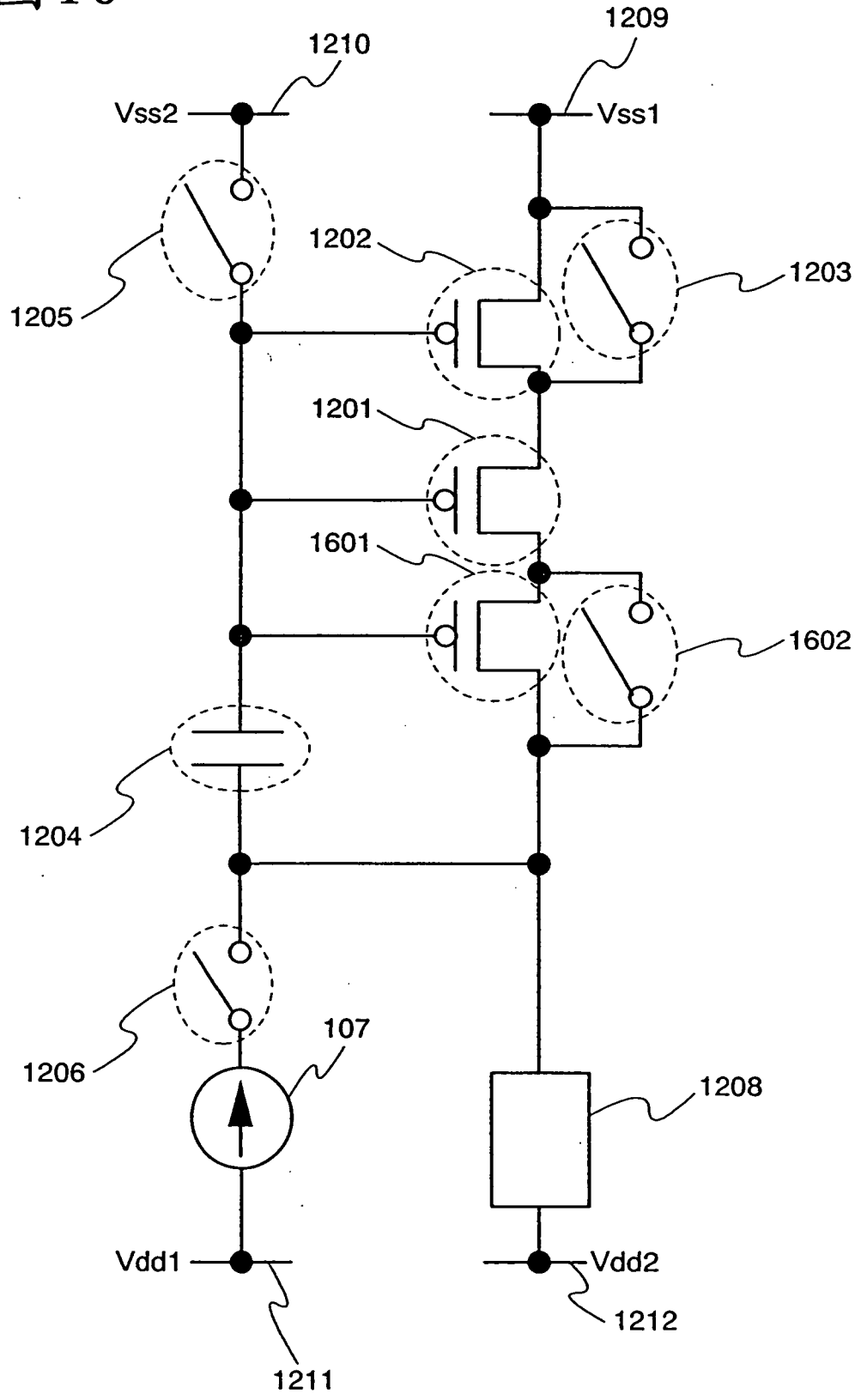


圖17

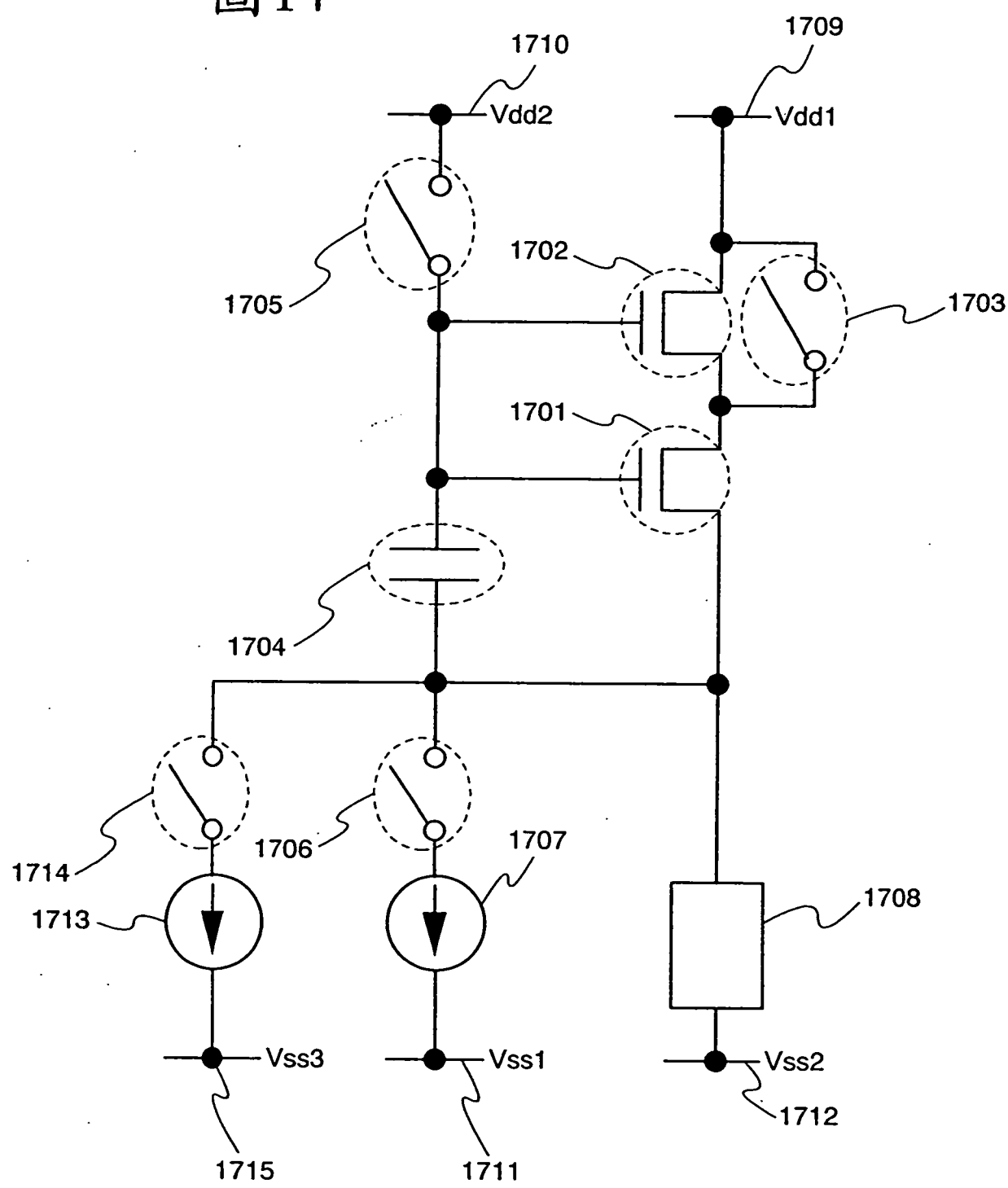


圖 18

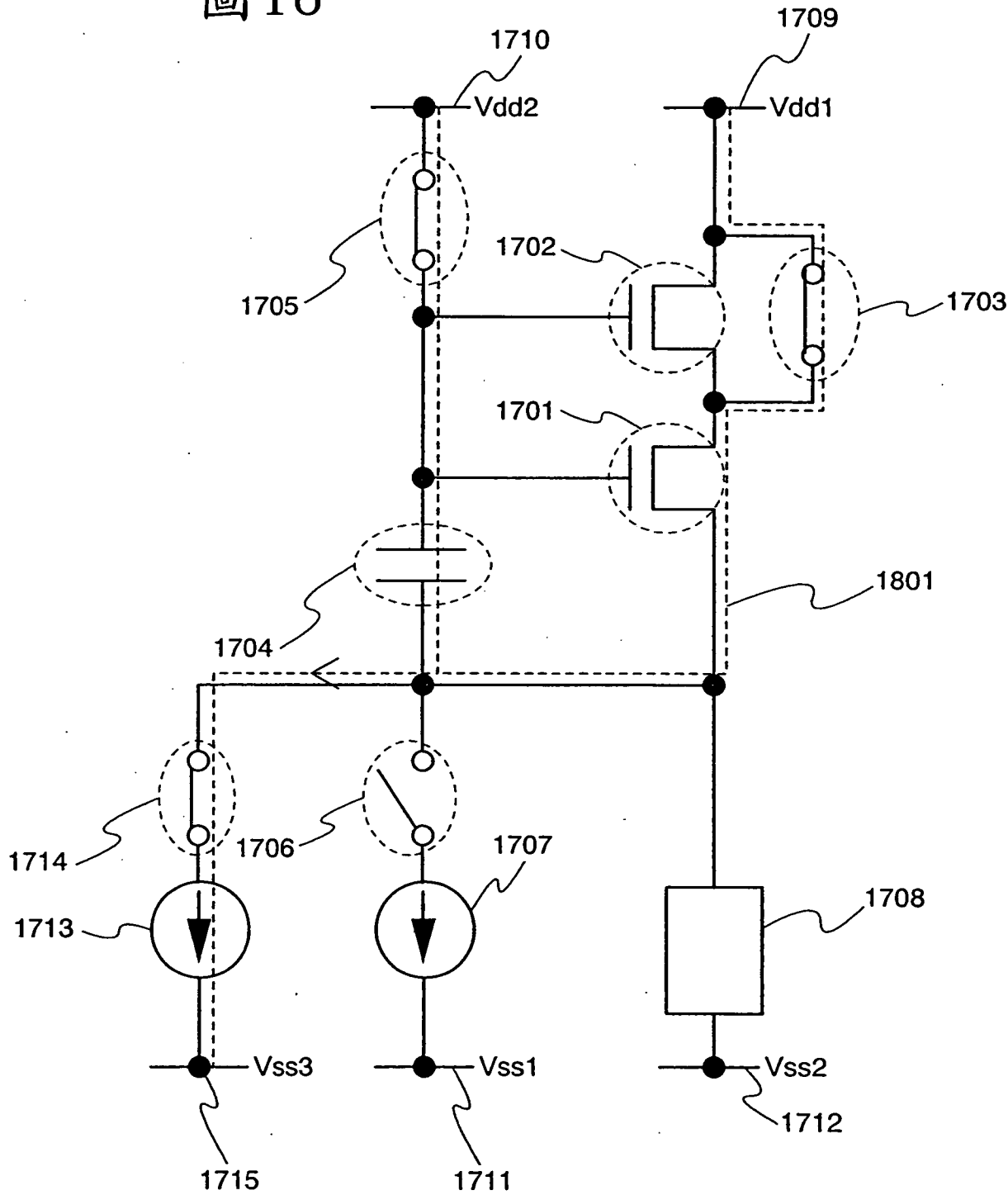


圖19

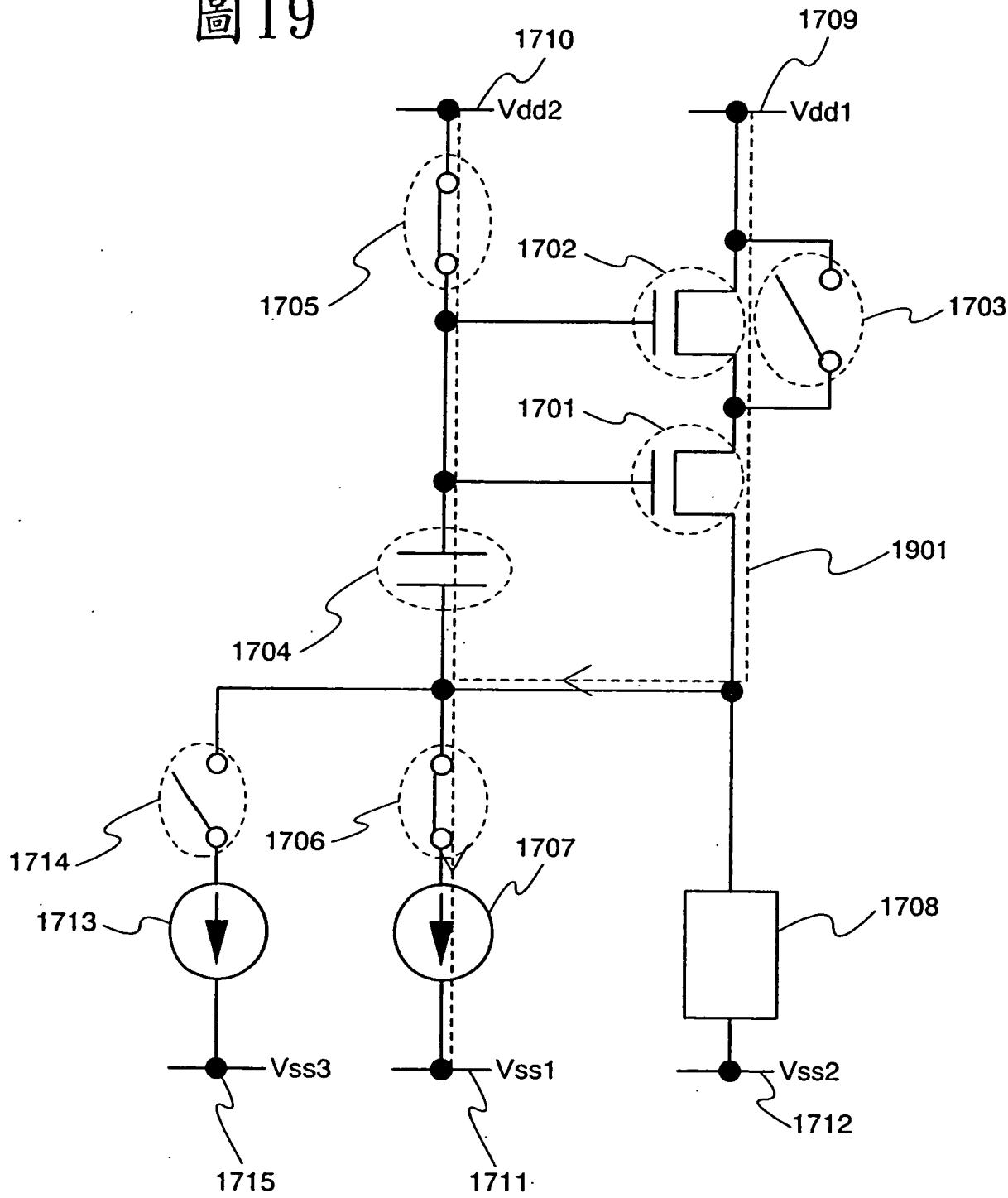


圖 20

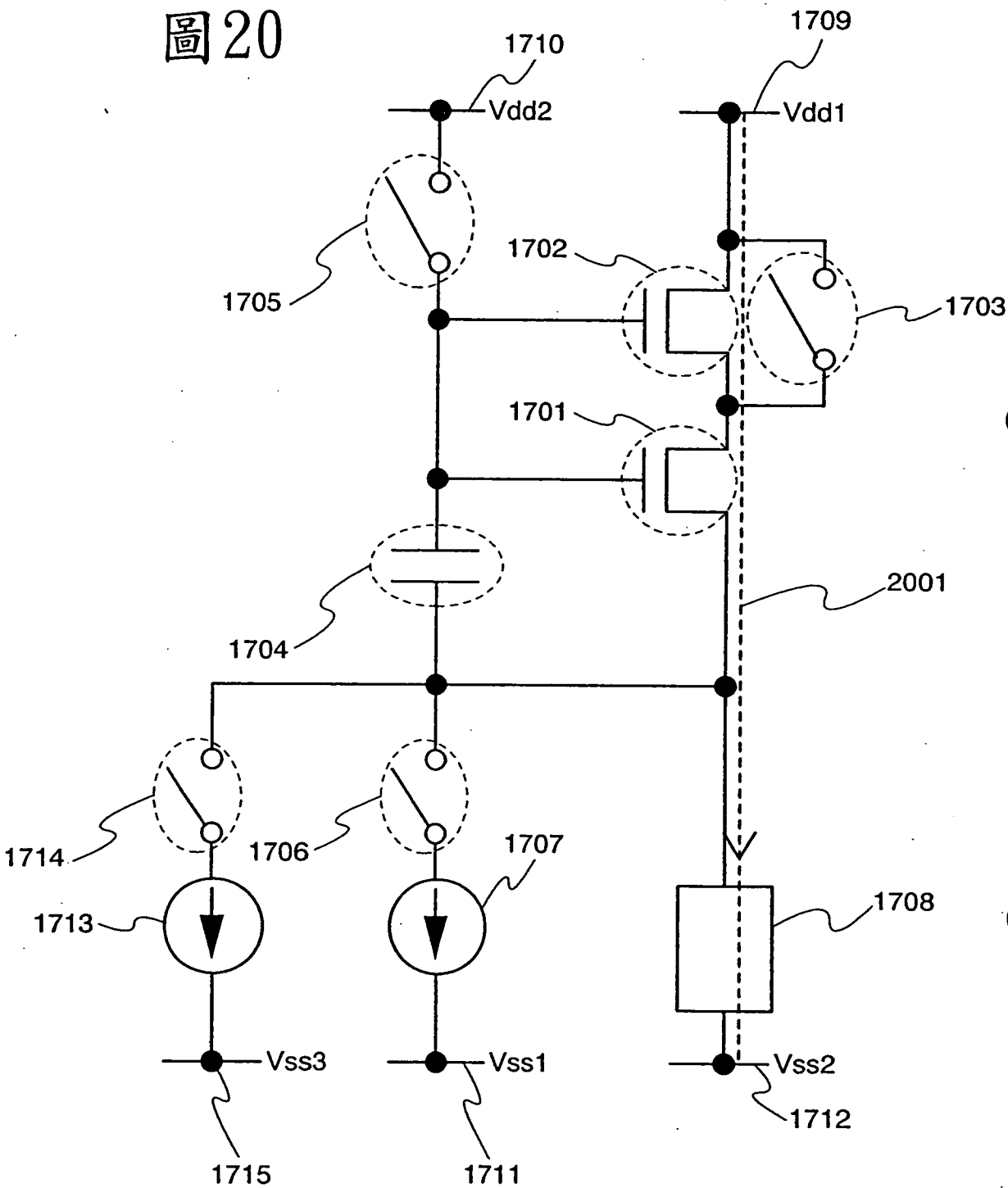


圖 21

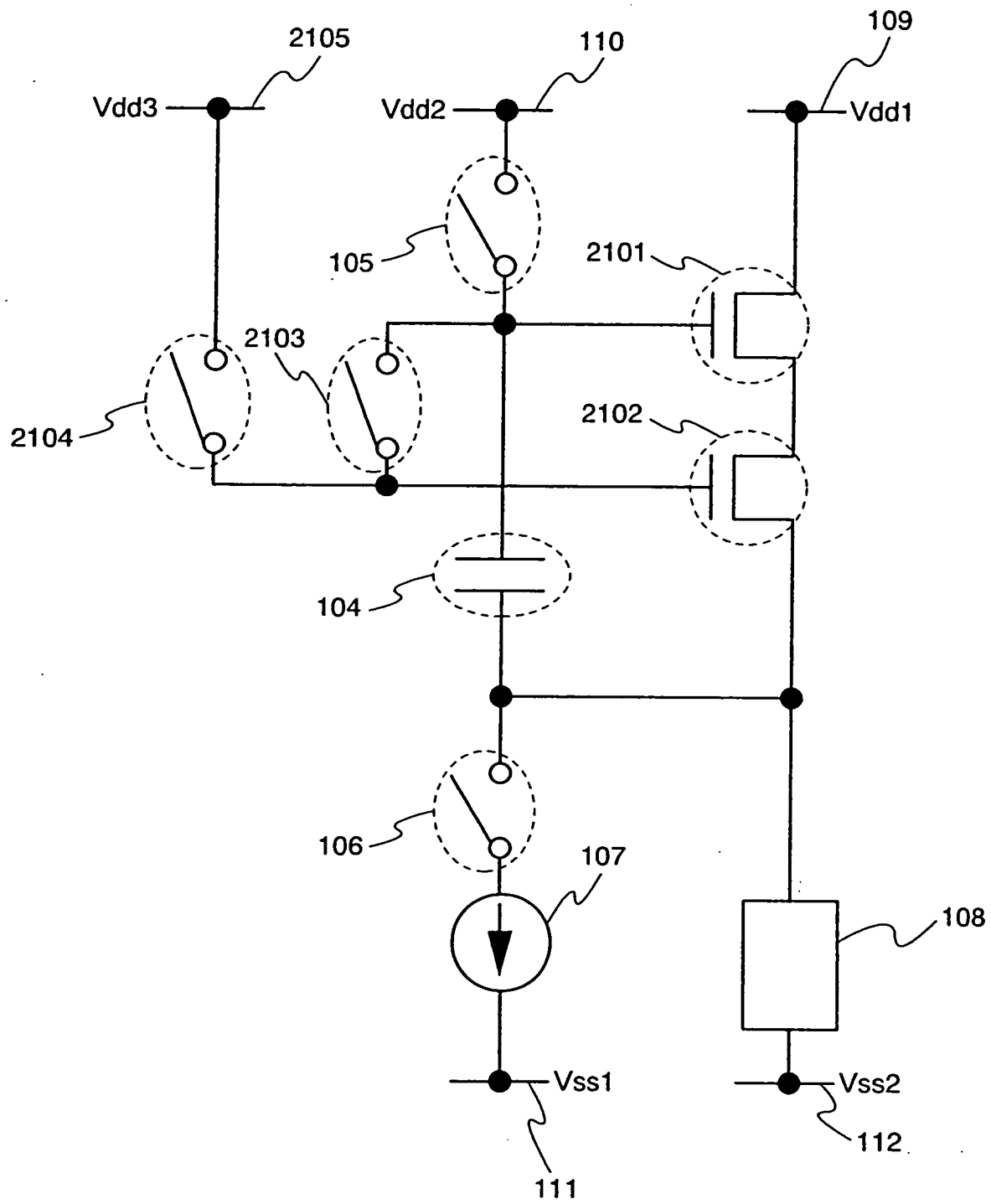


圖 22

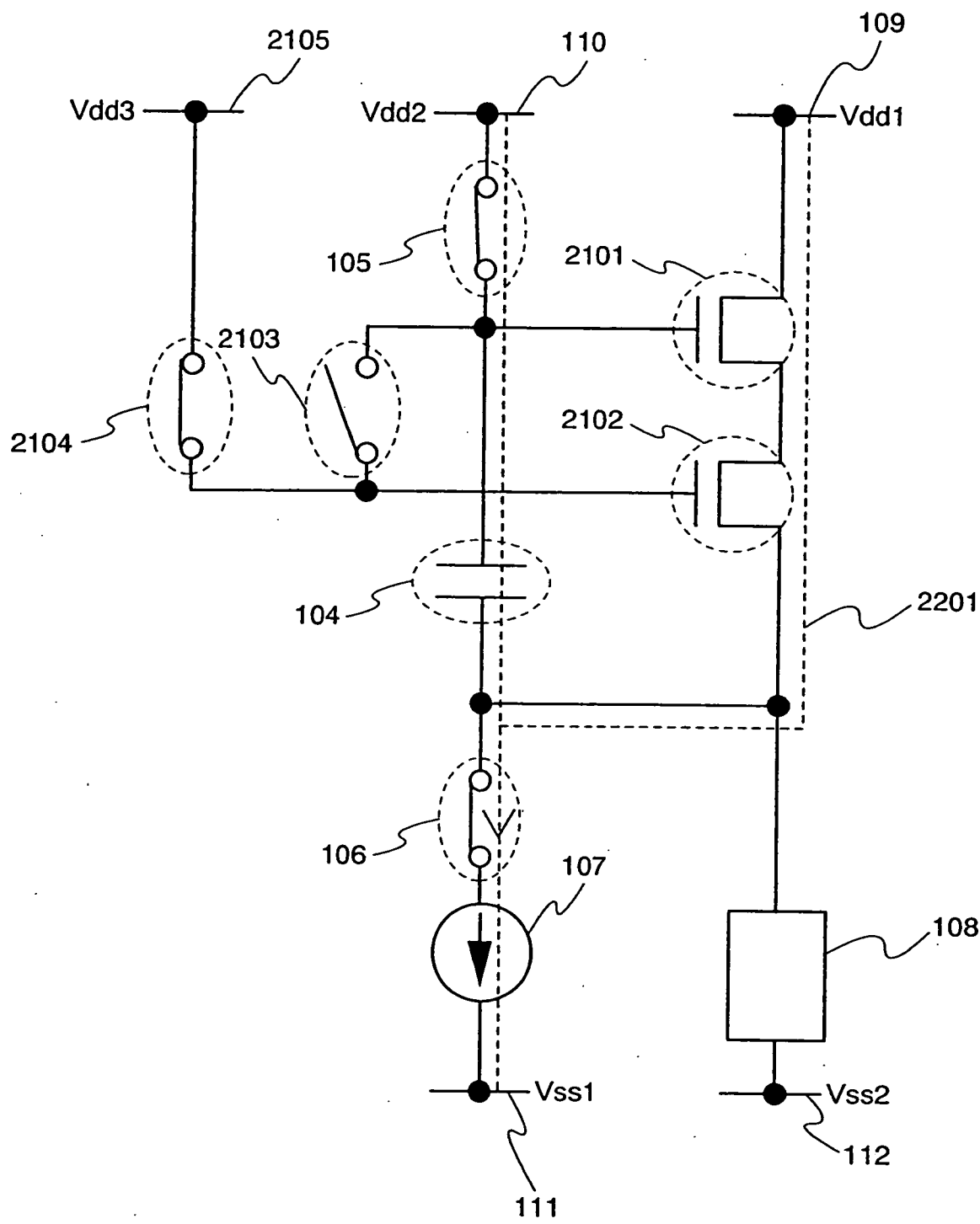


圖 23

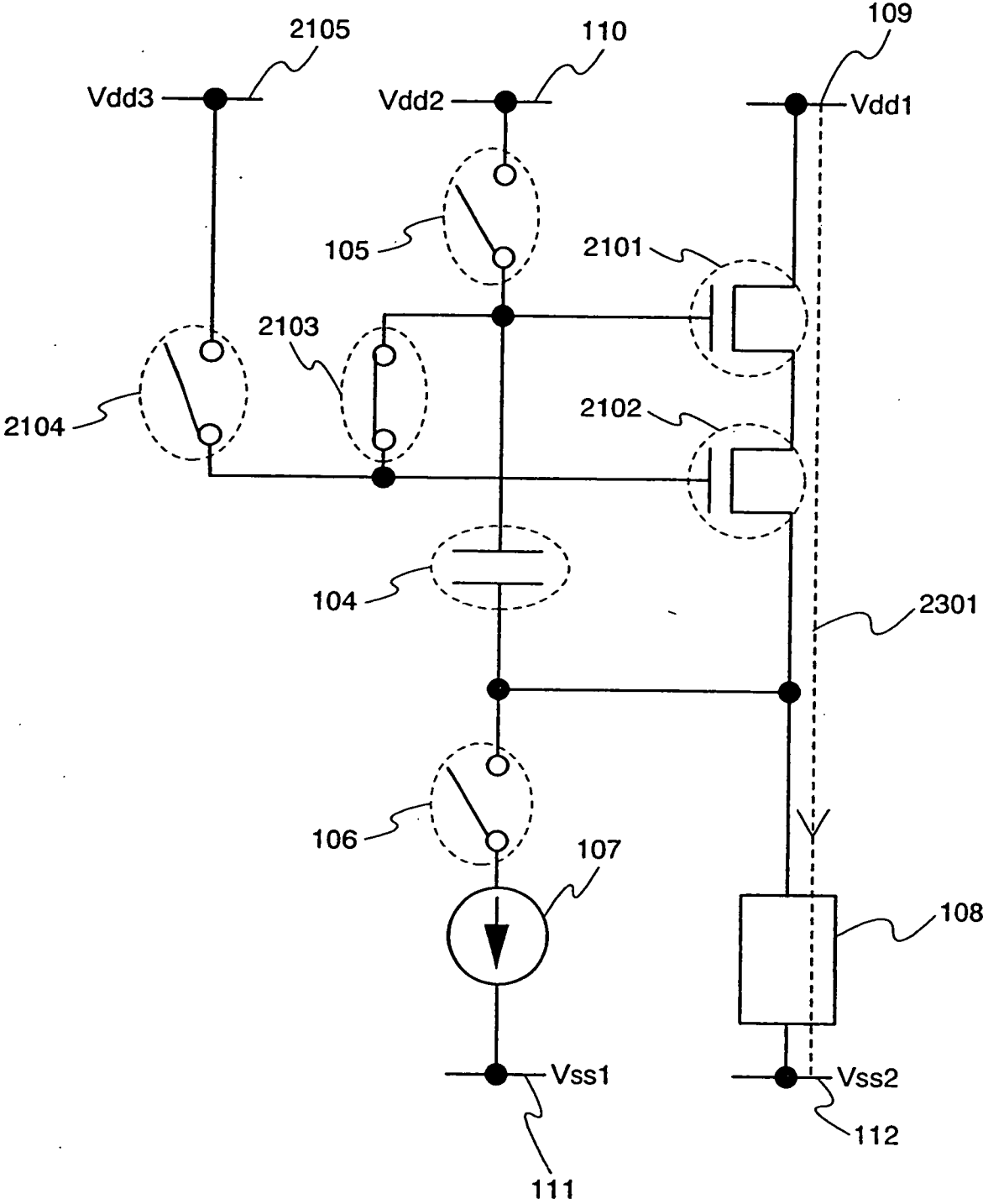


圖 24

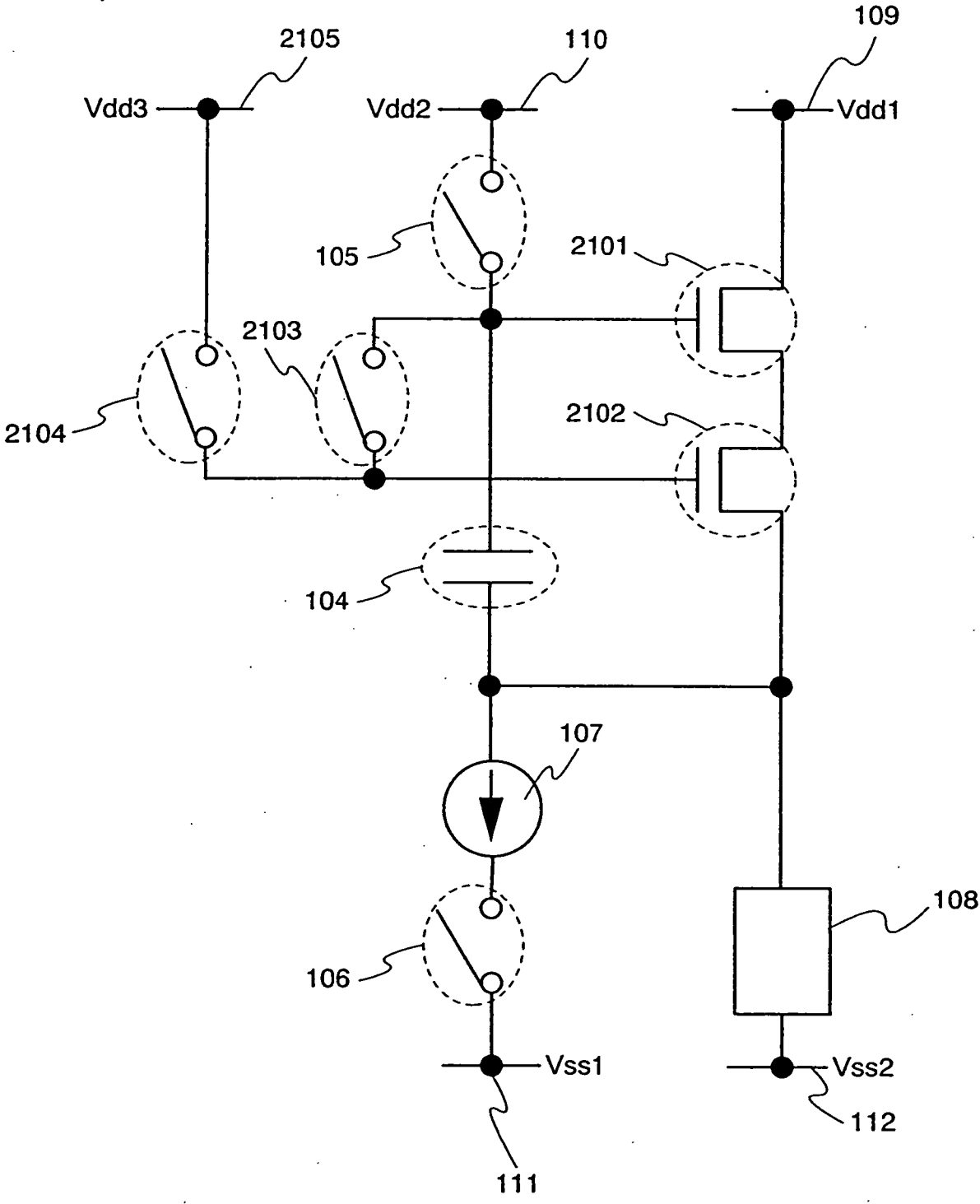


圖 25

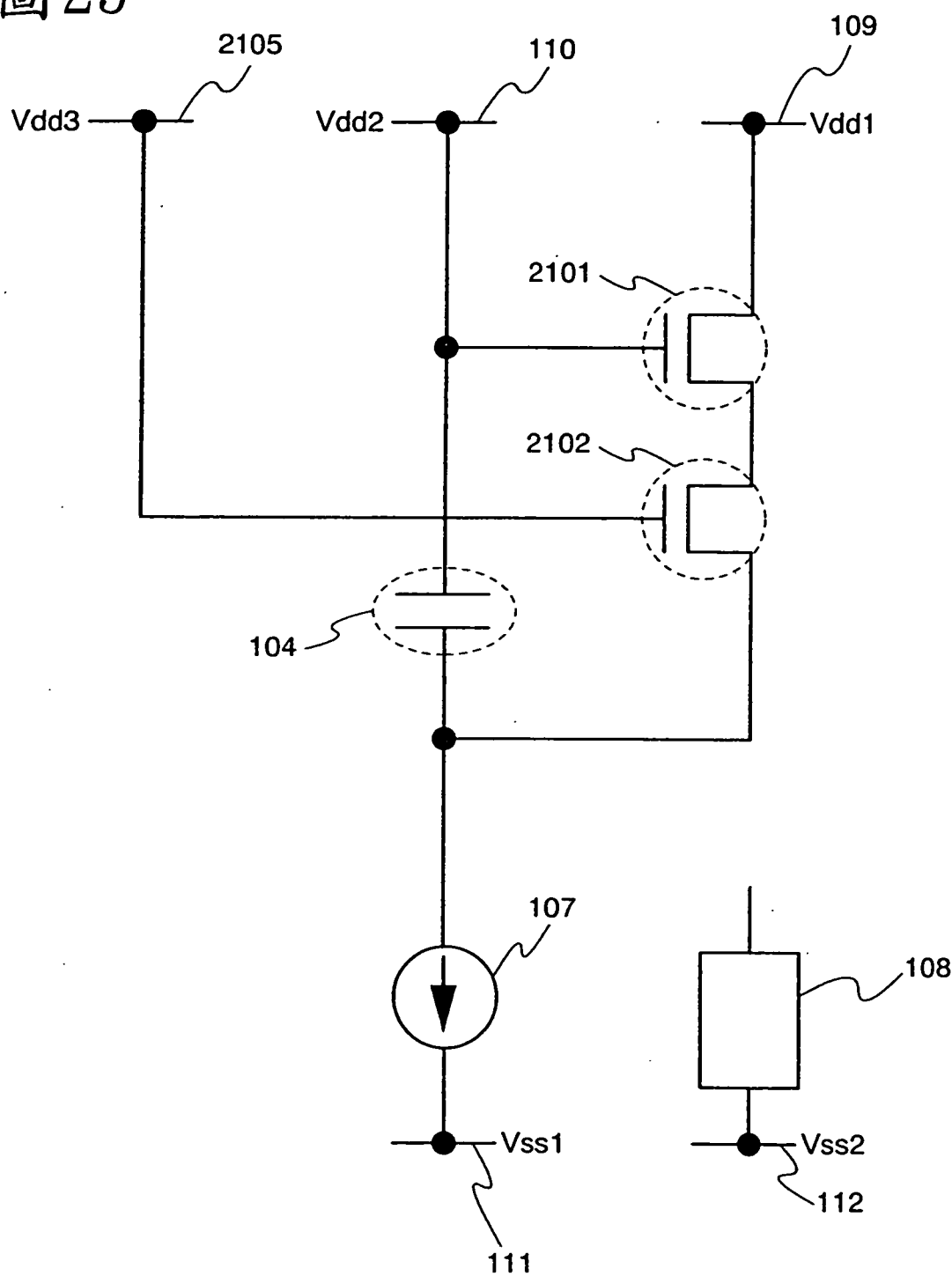


圖 26

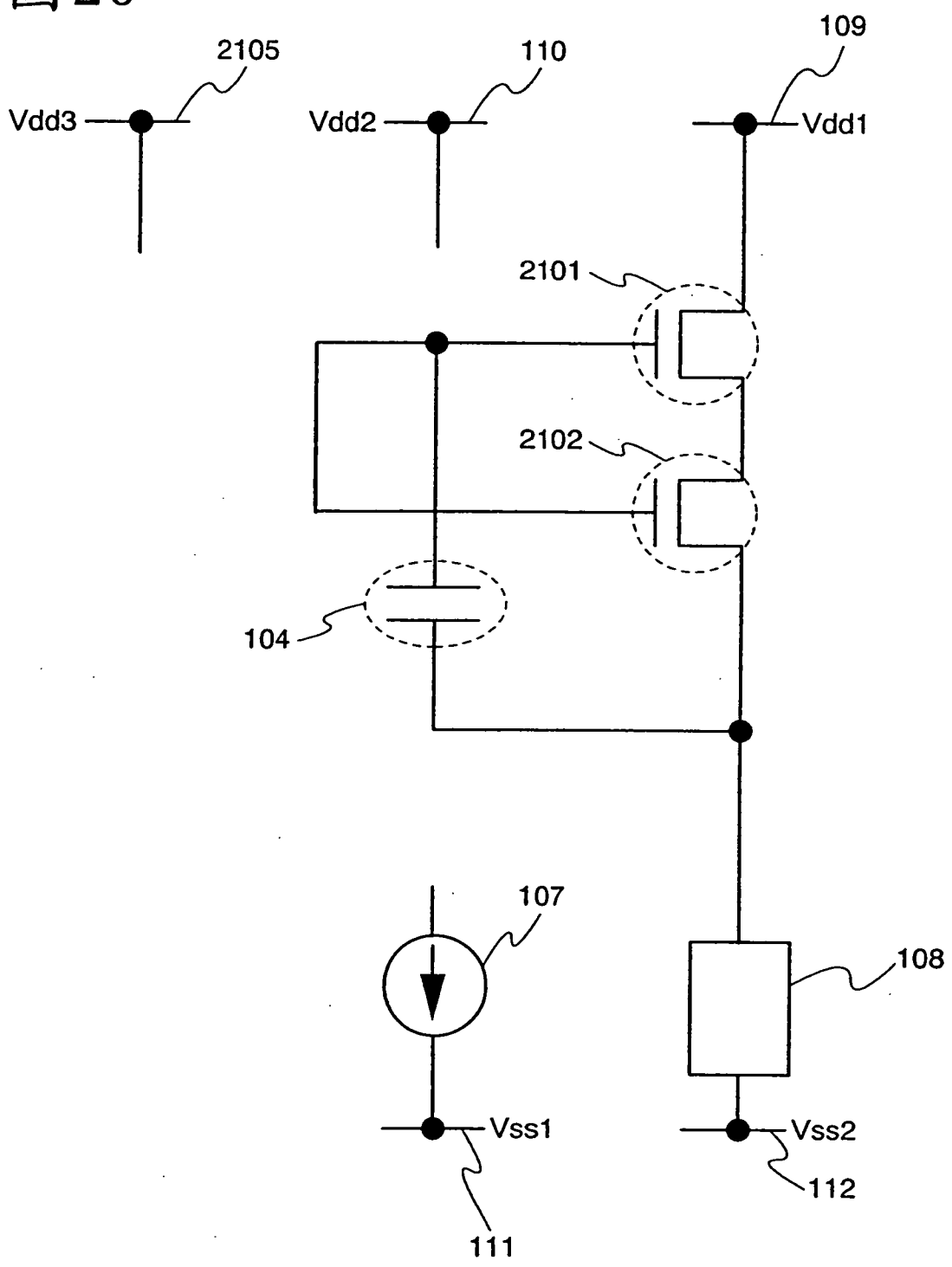


圖27

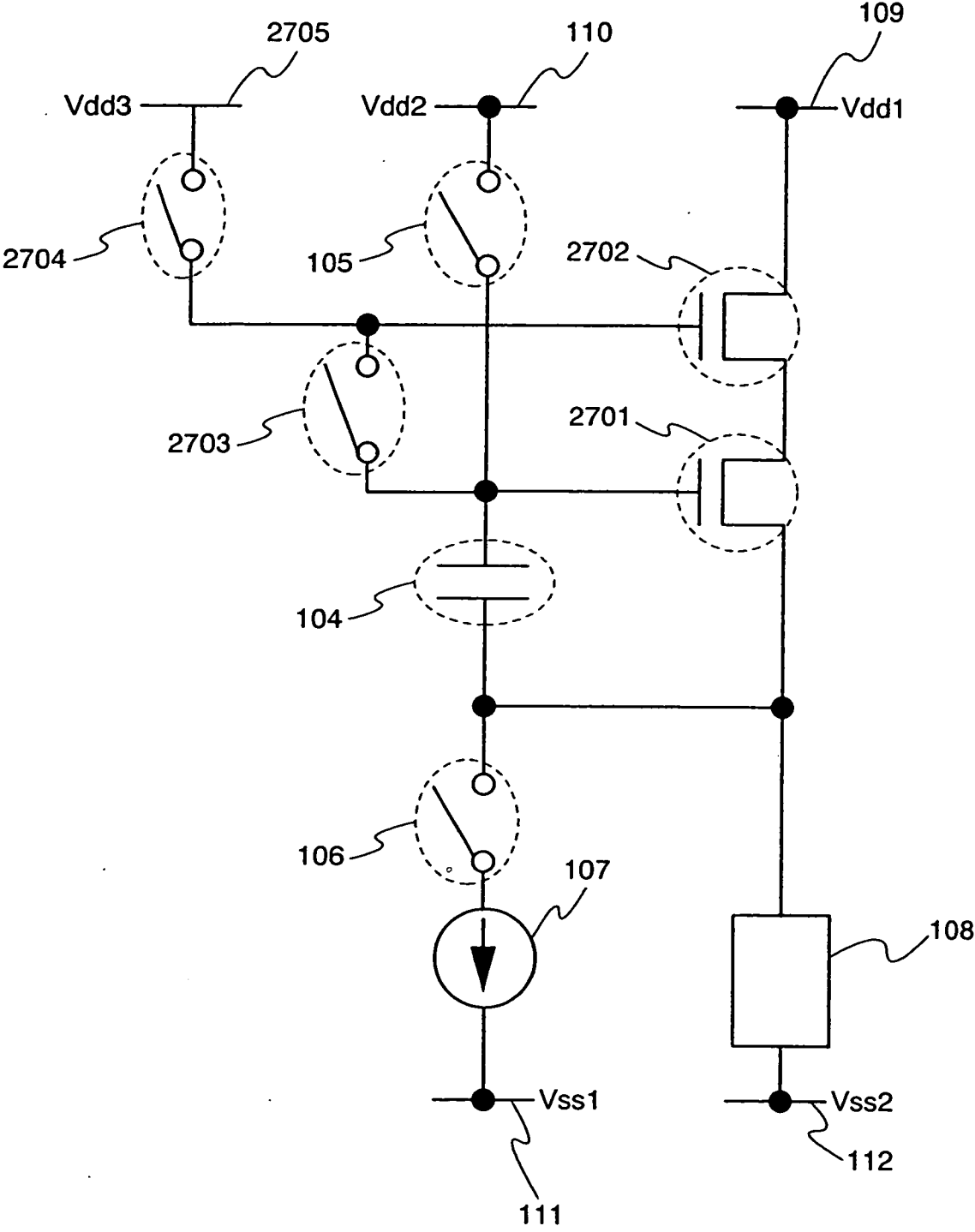


圖 28

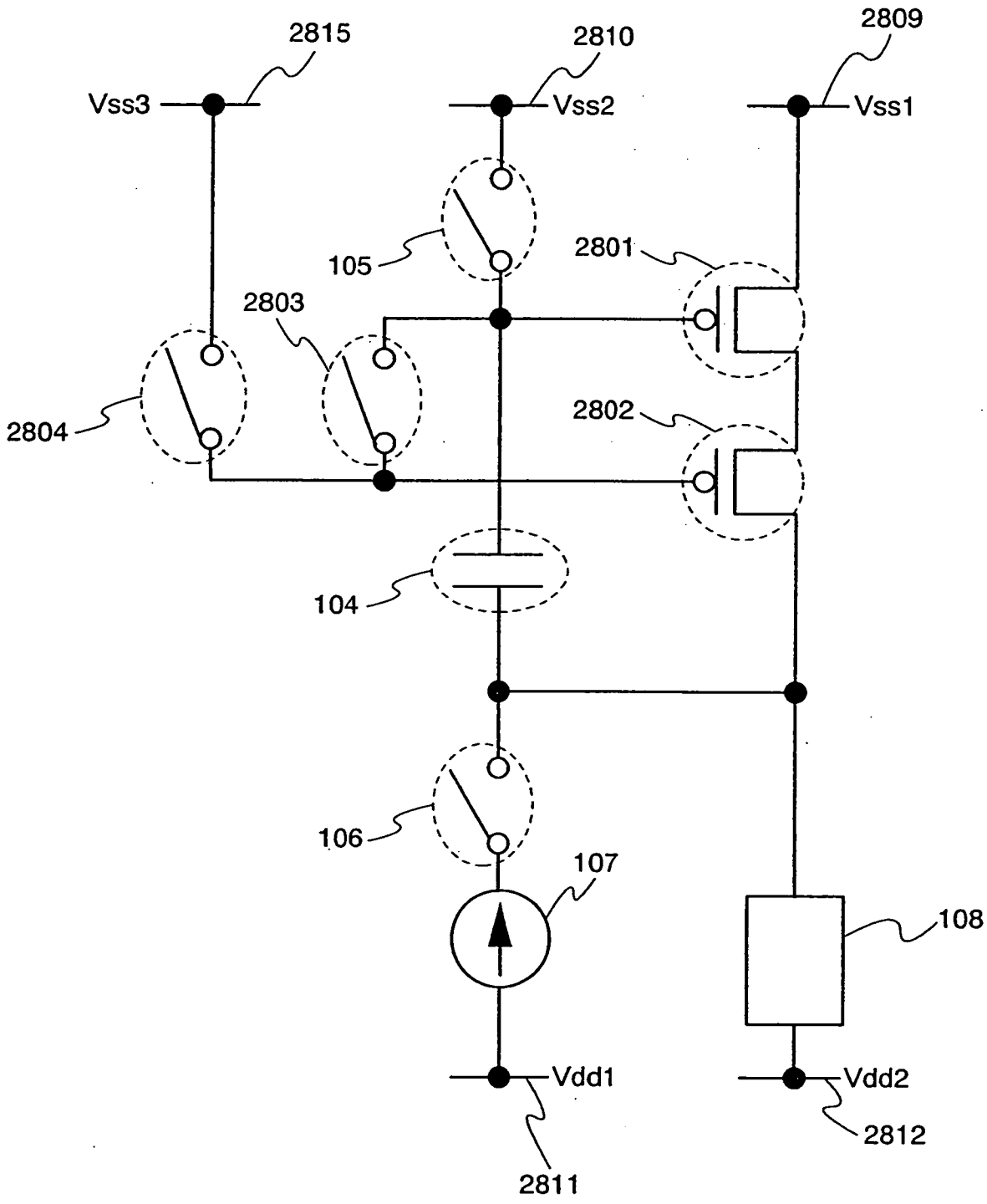


圖 29

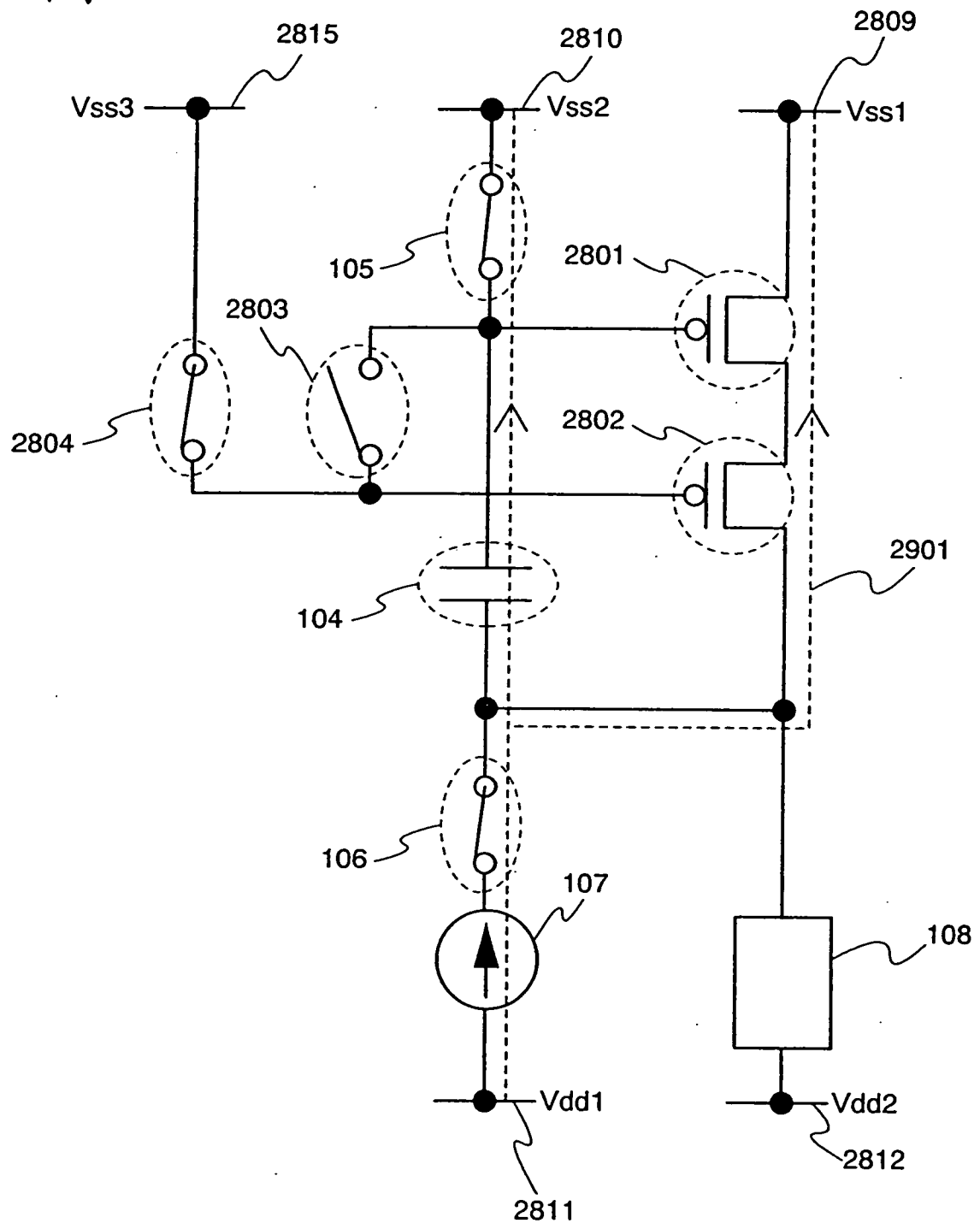


圖 30

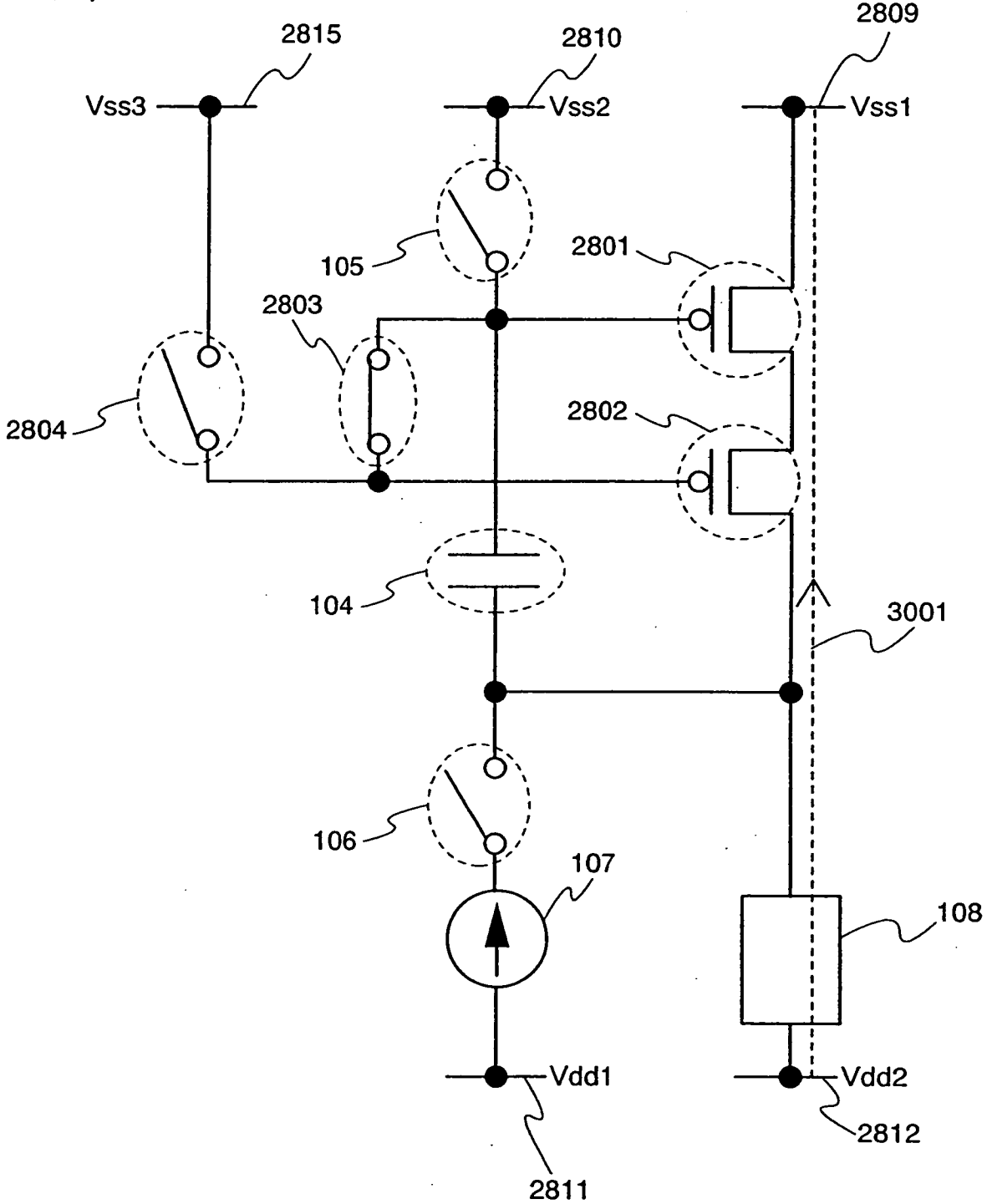


圖 31

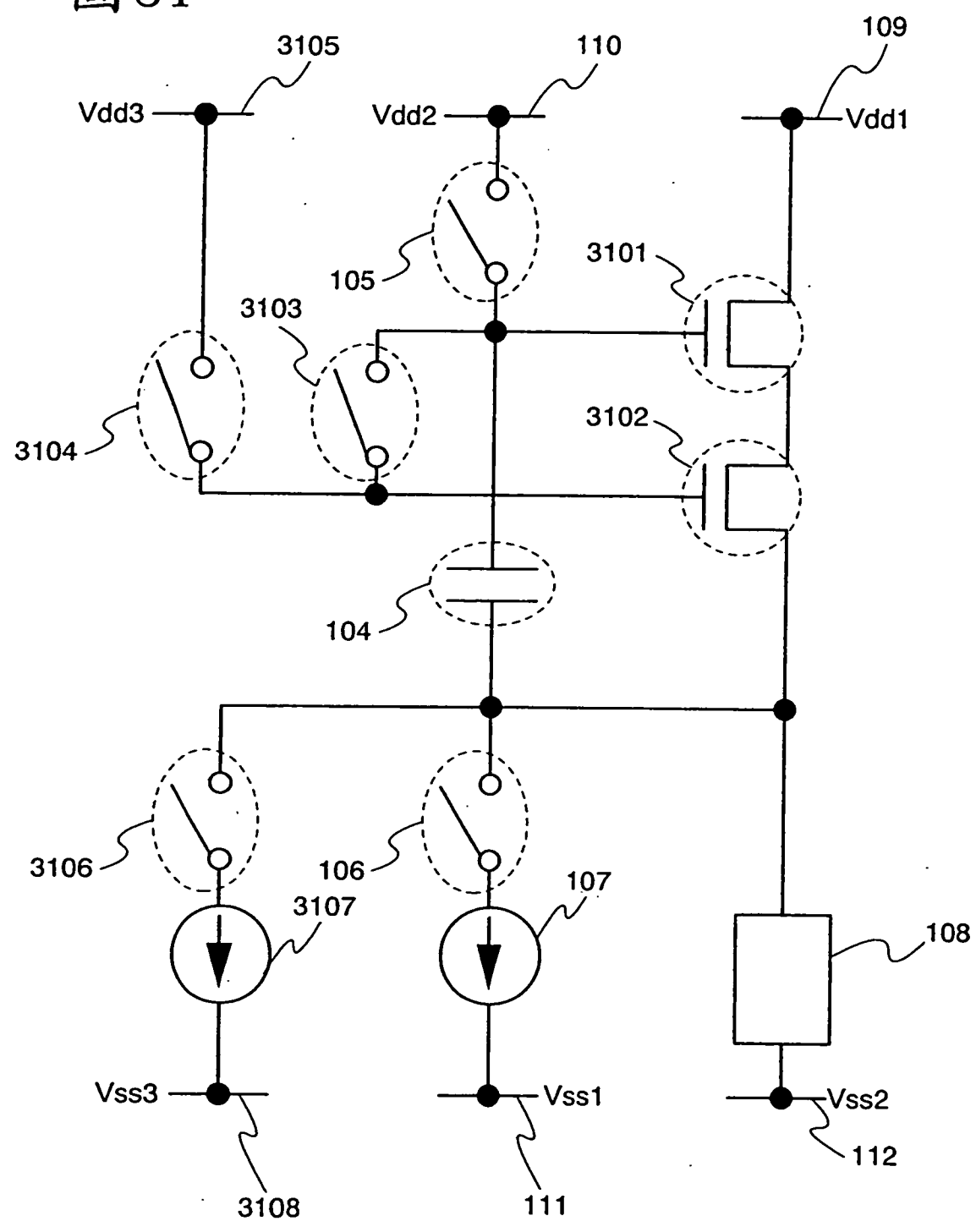


圖 32

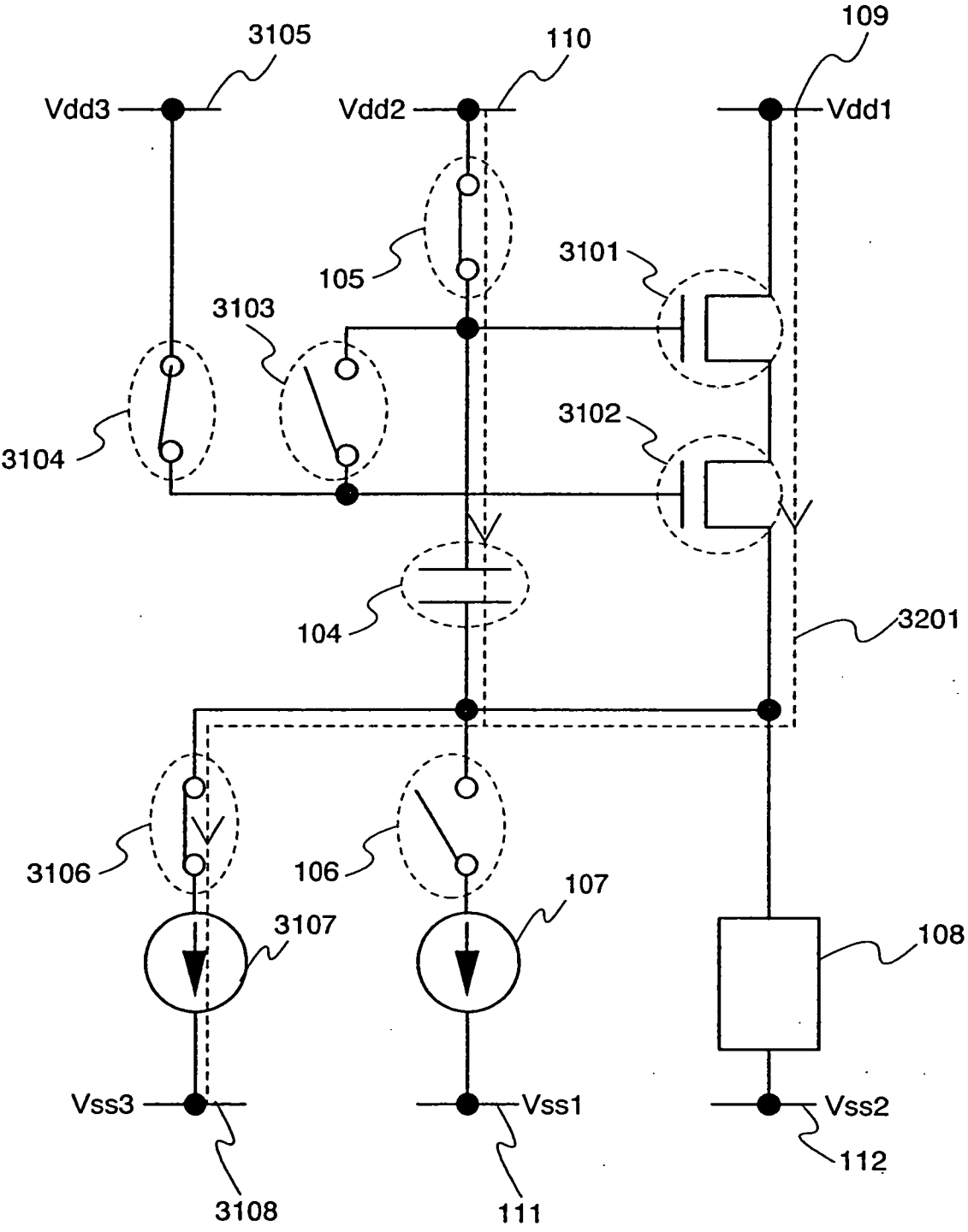


圖 33

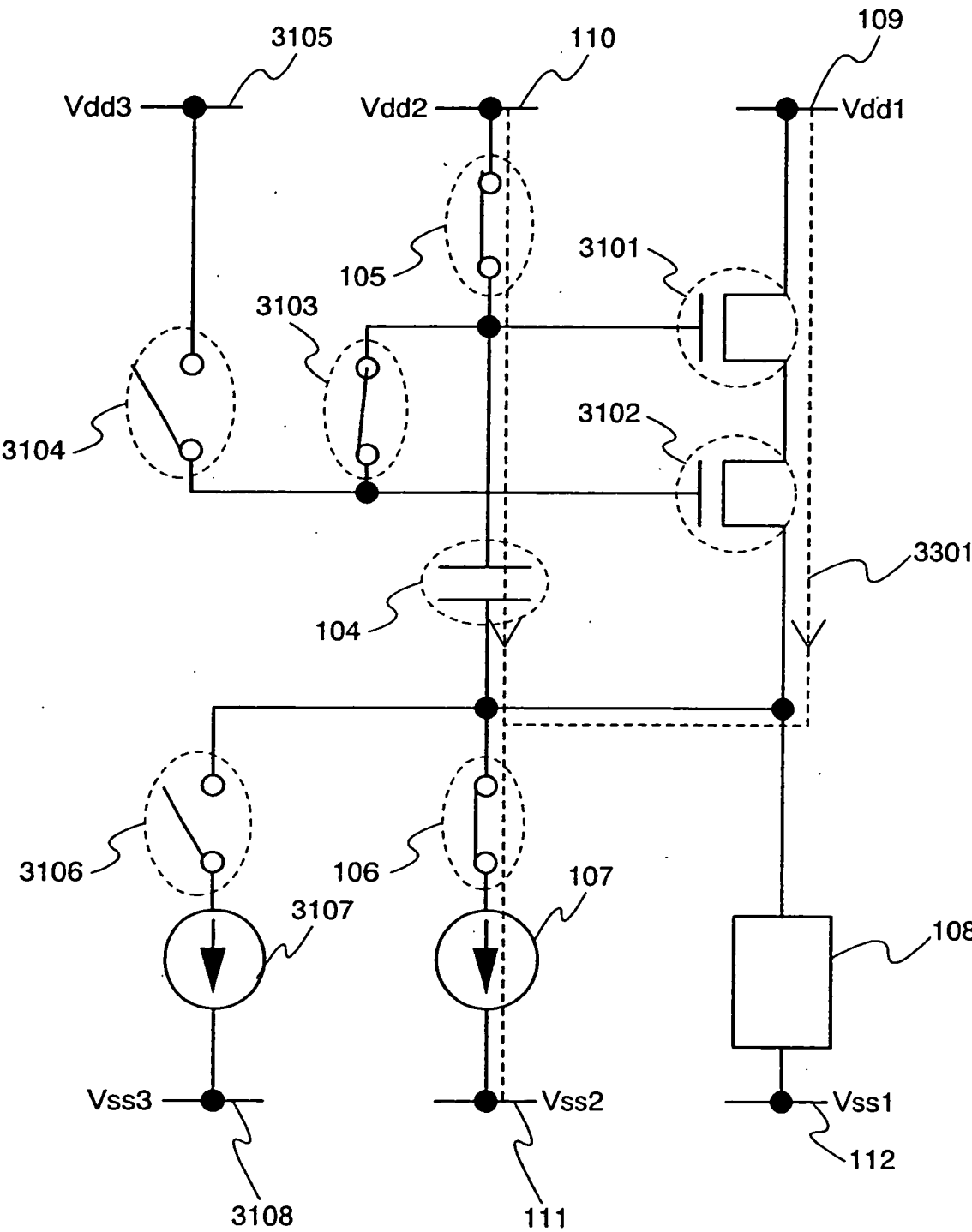


圖 34

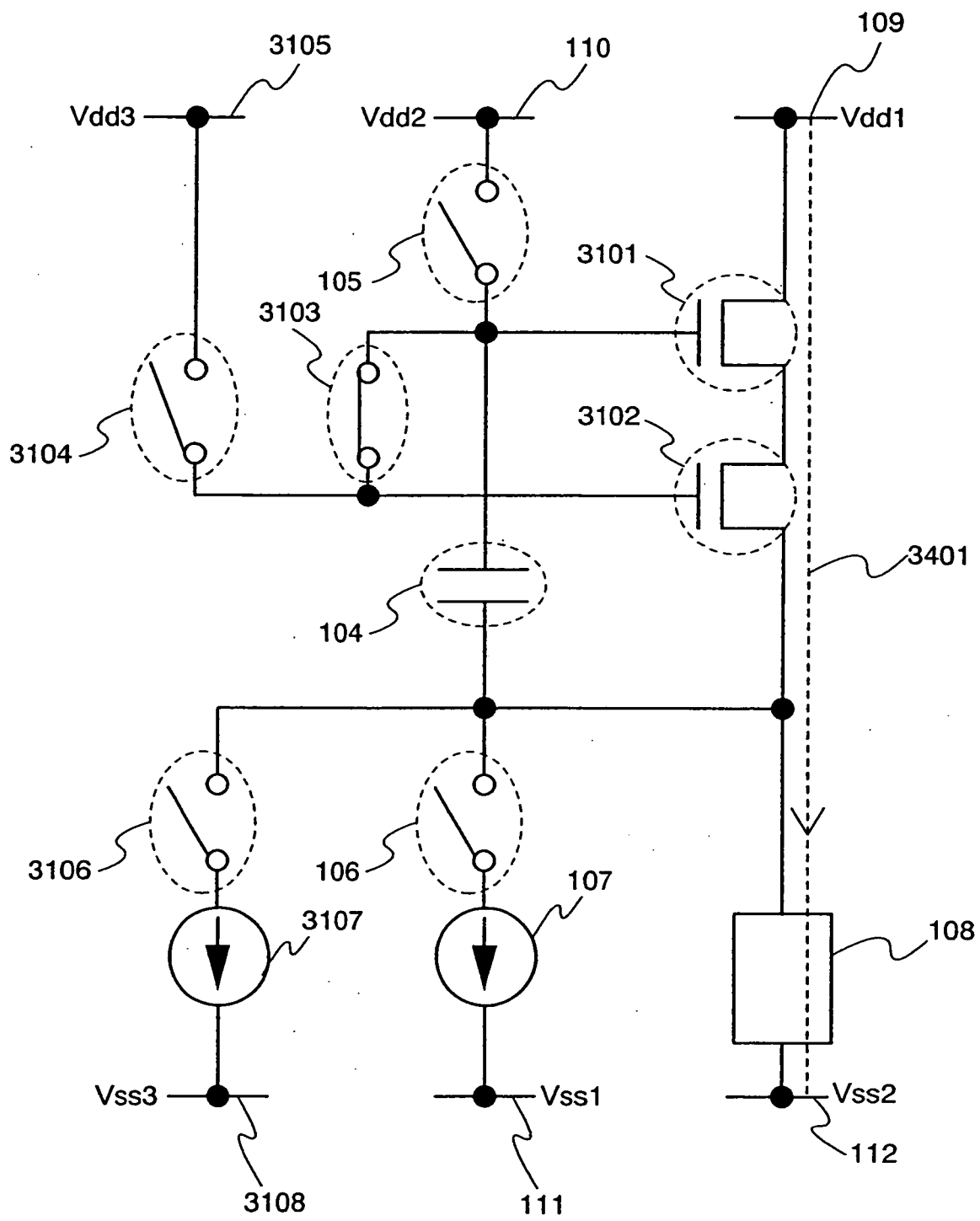


圖 35

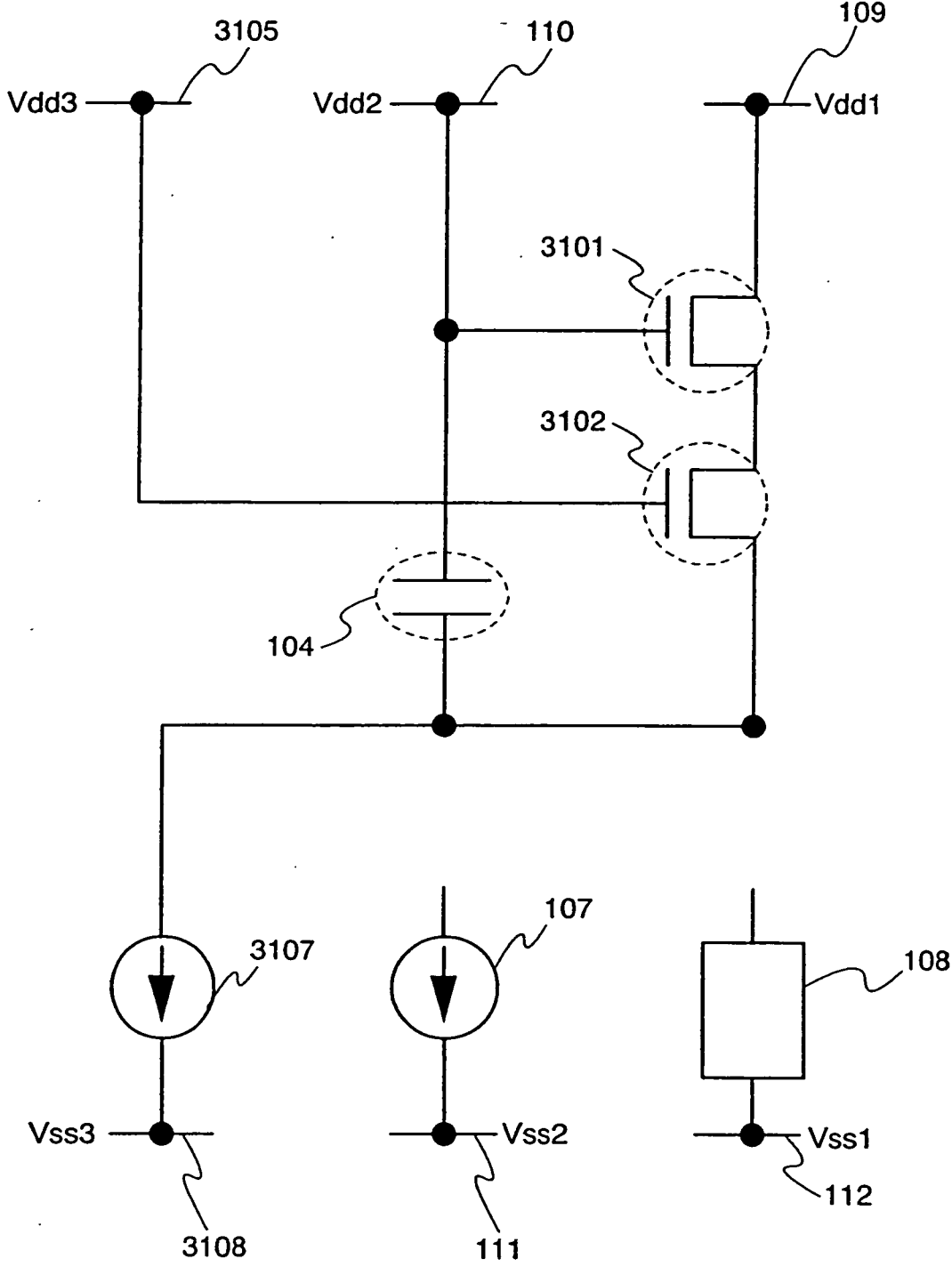


圖 36

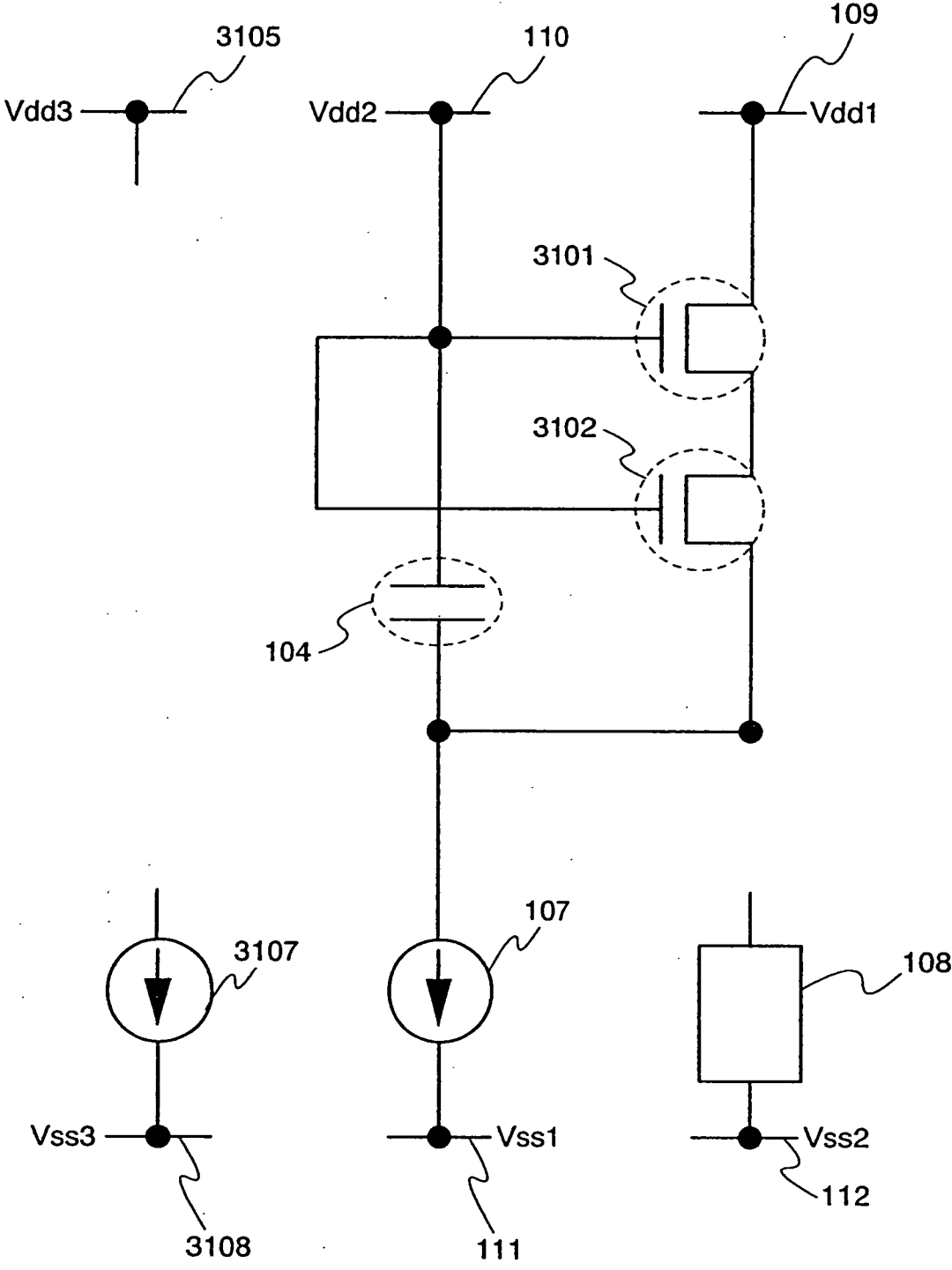


圖 37

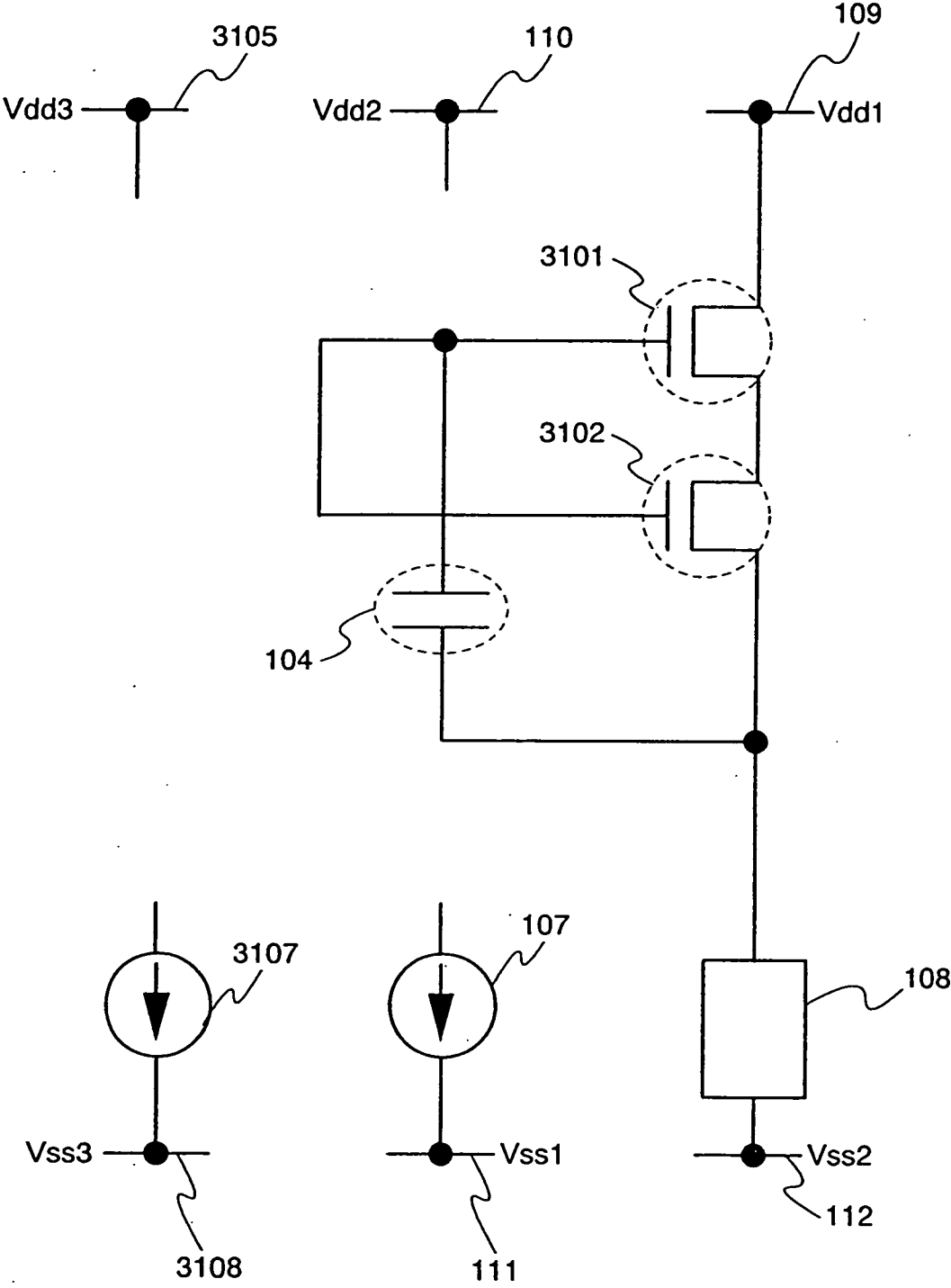


圖 38

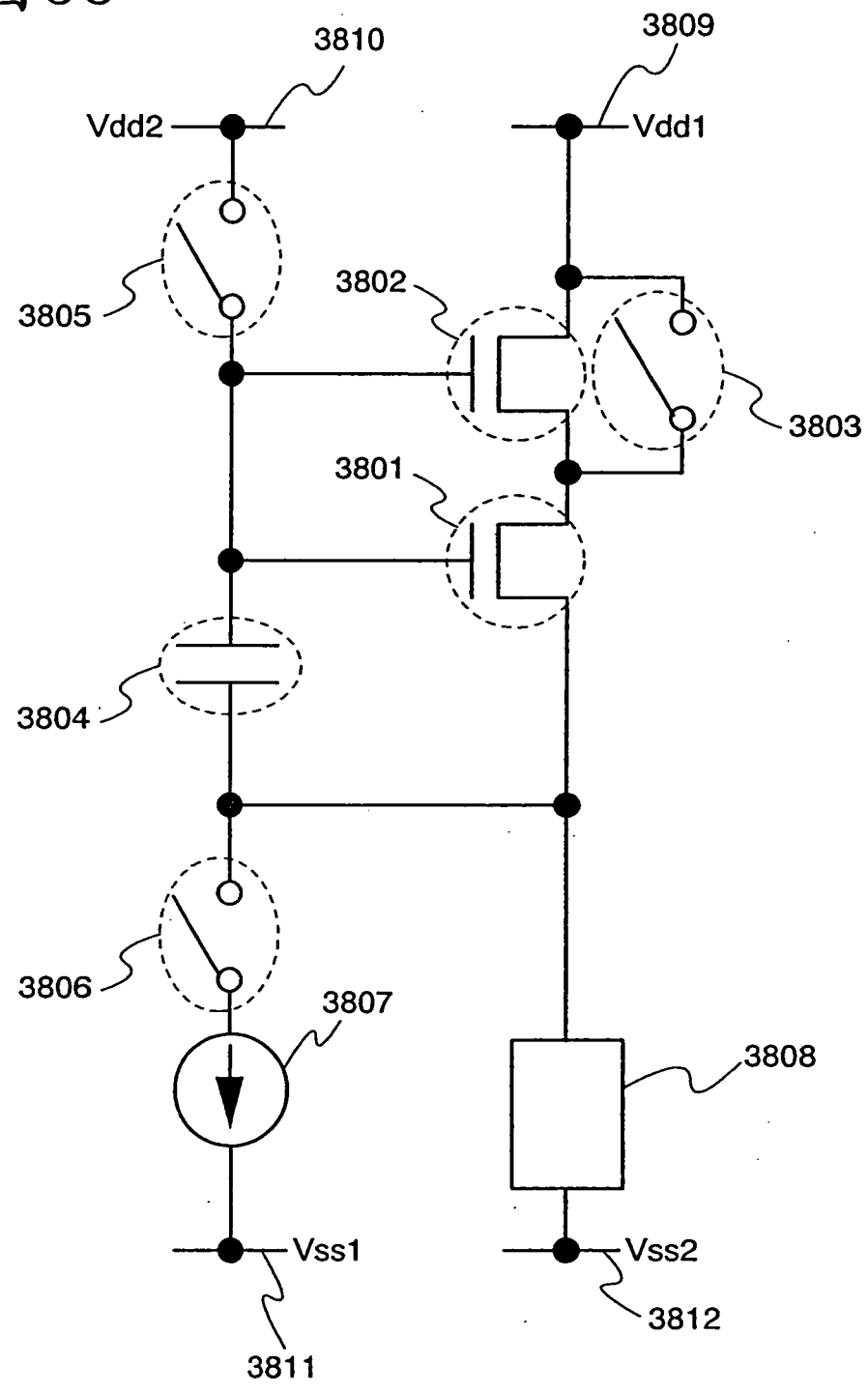


圖 39

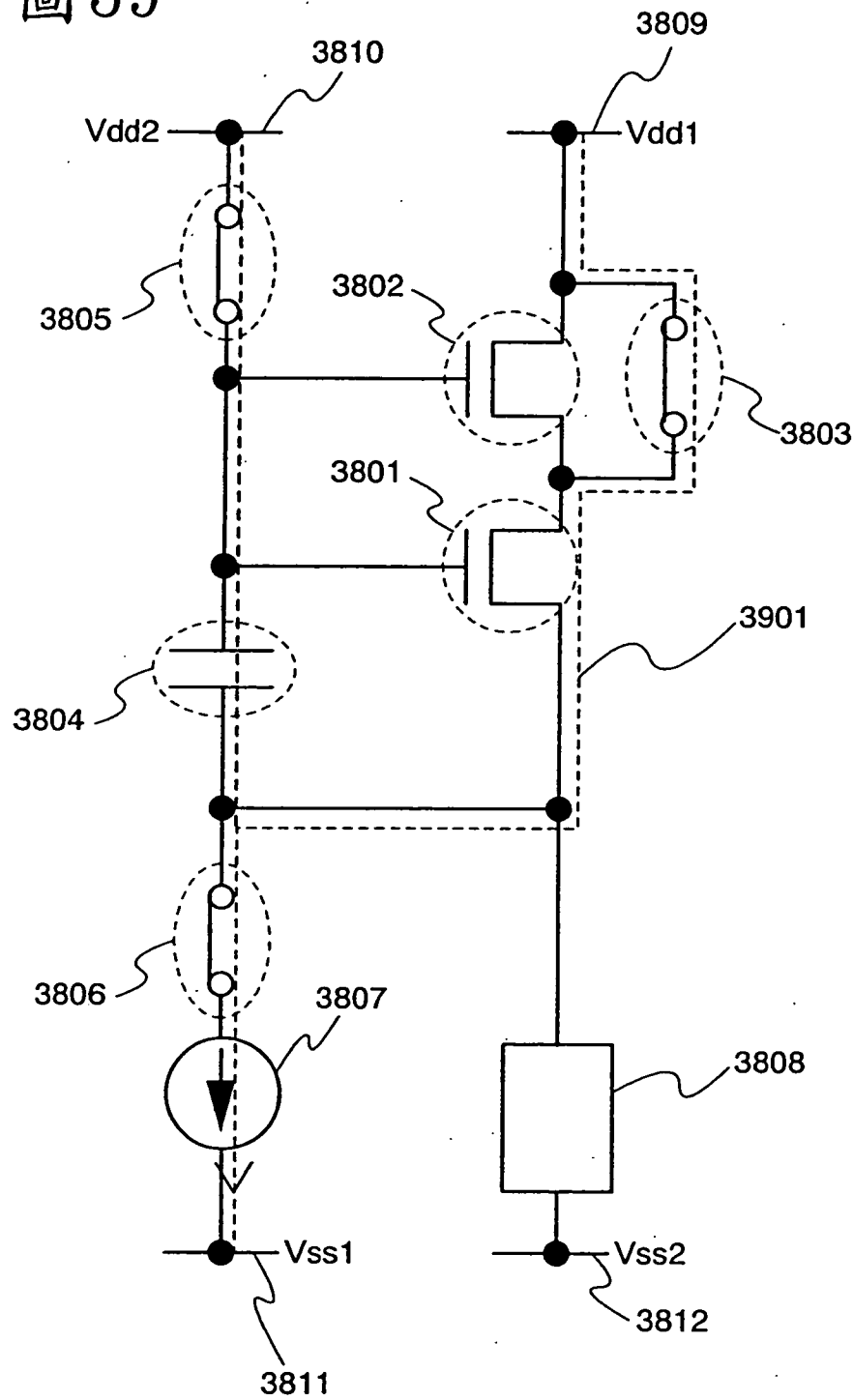


圖 40

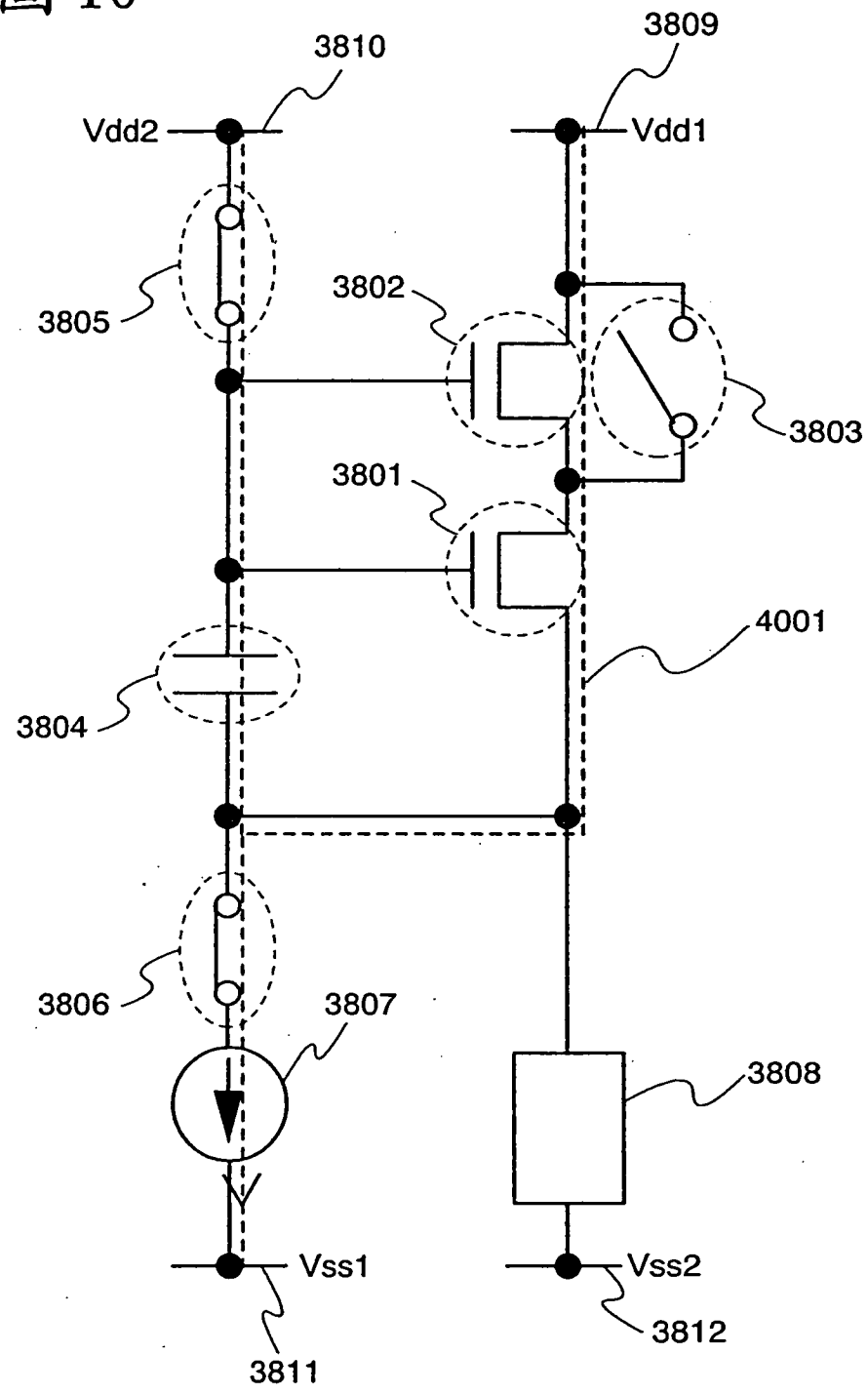


圖41

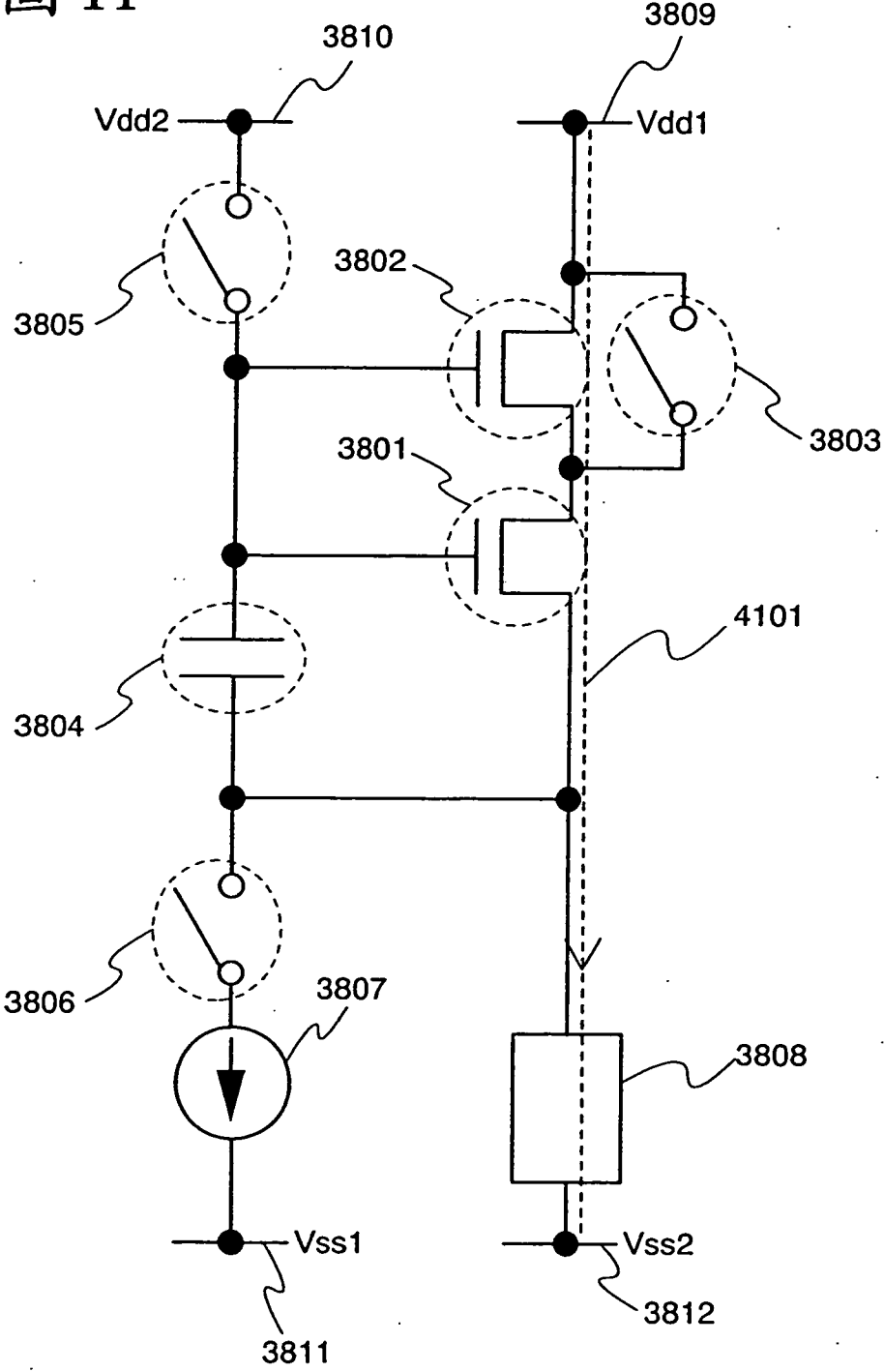


圖 42

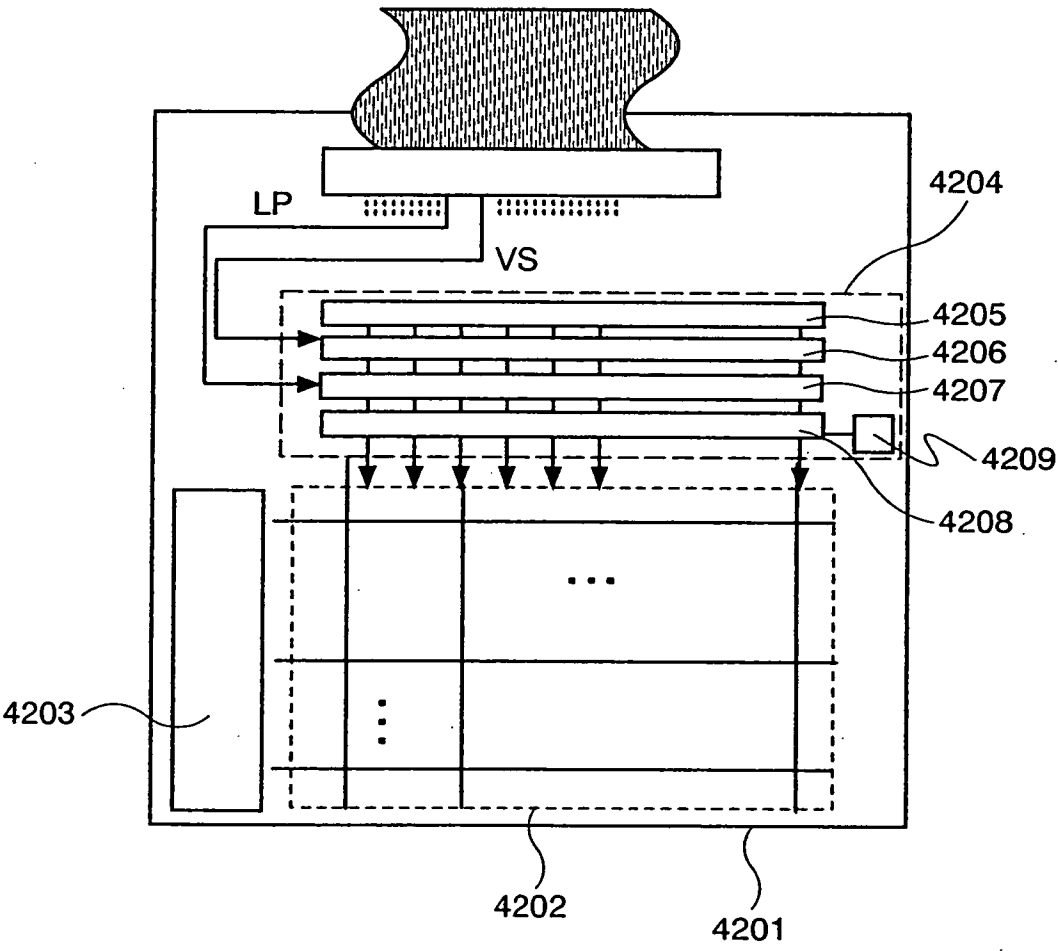


圖 43

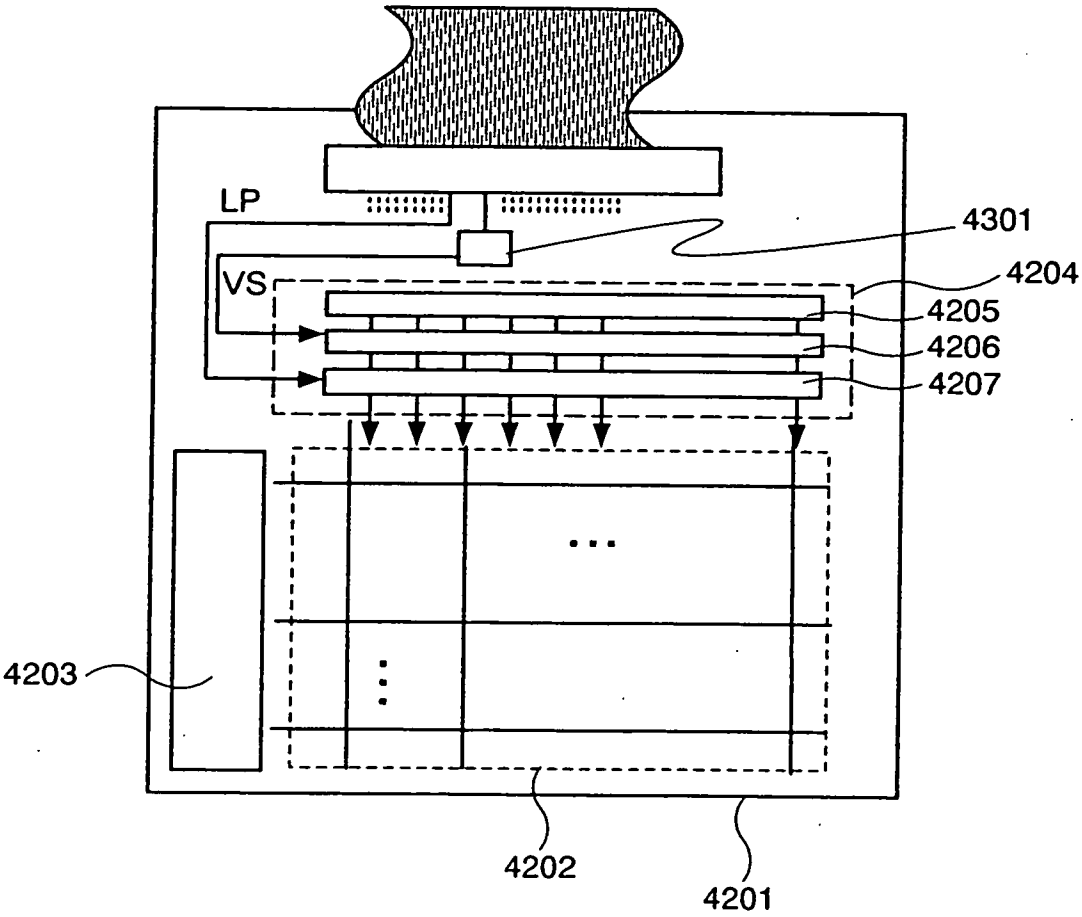


圖 44

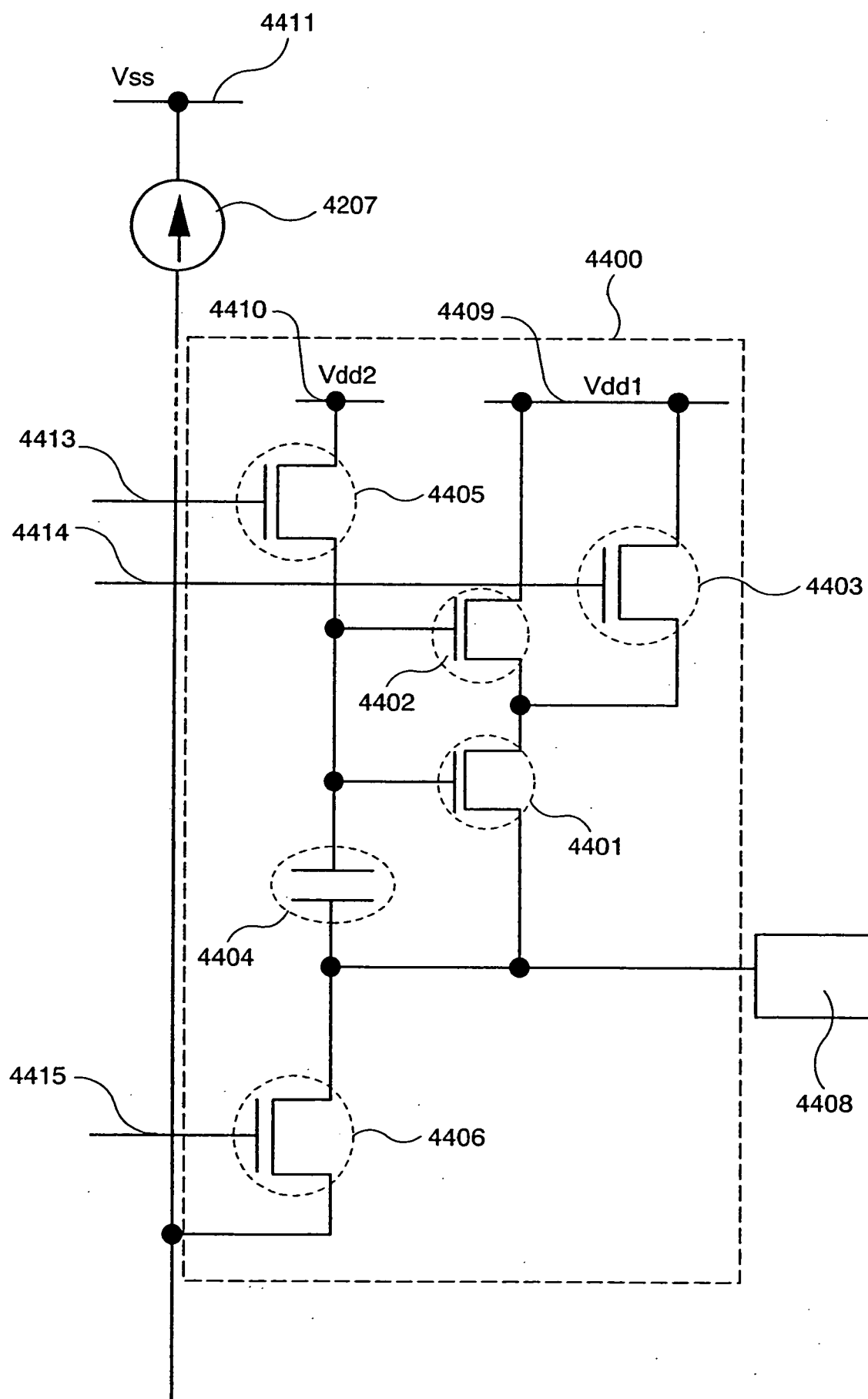


圖 45

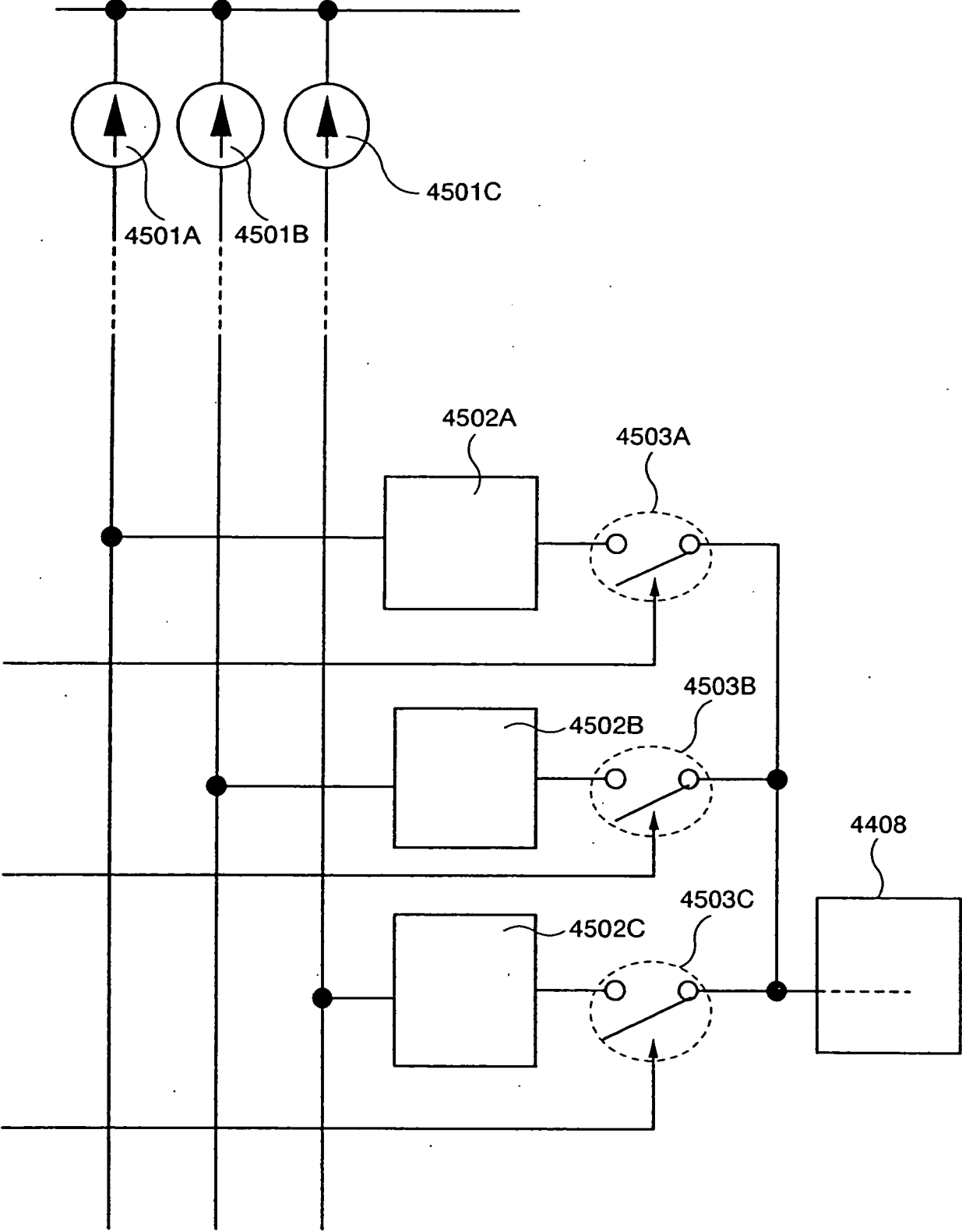
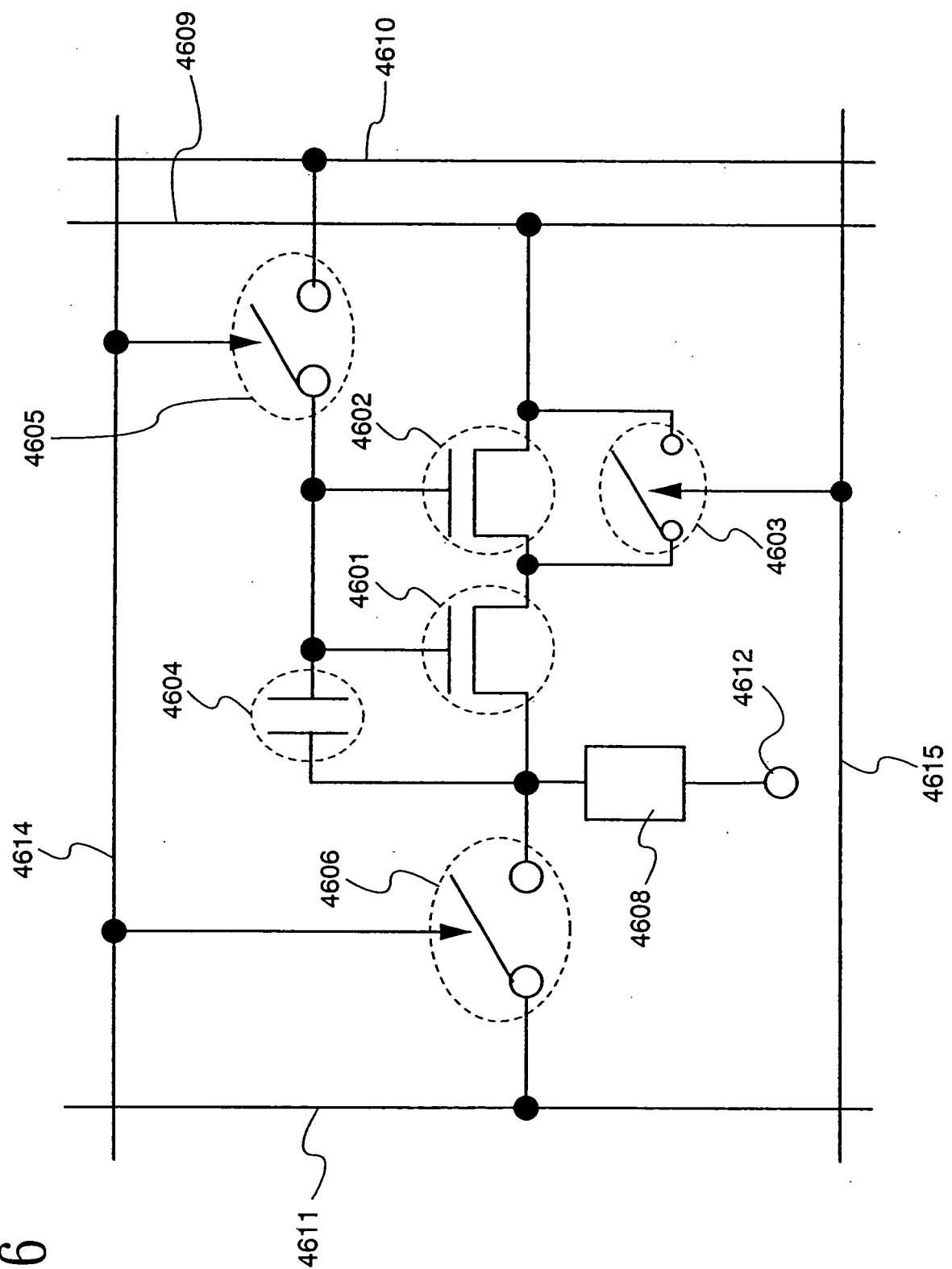


圖46



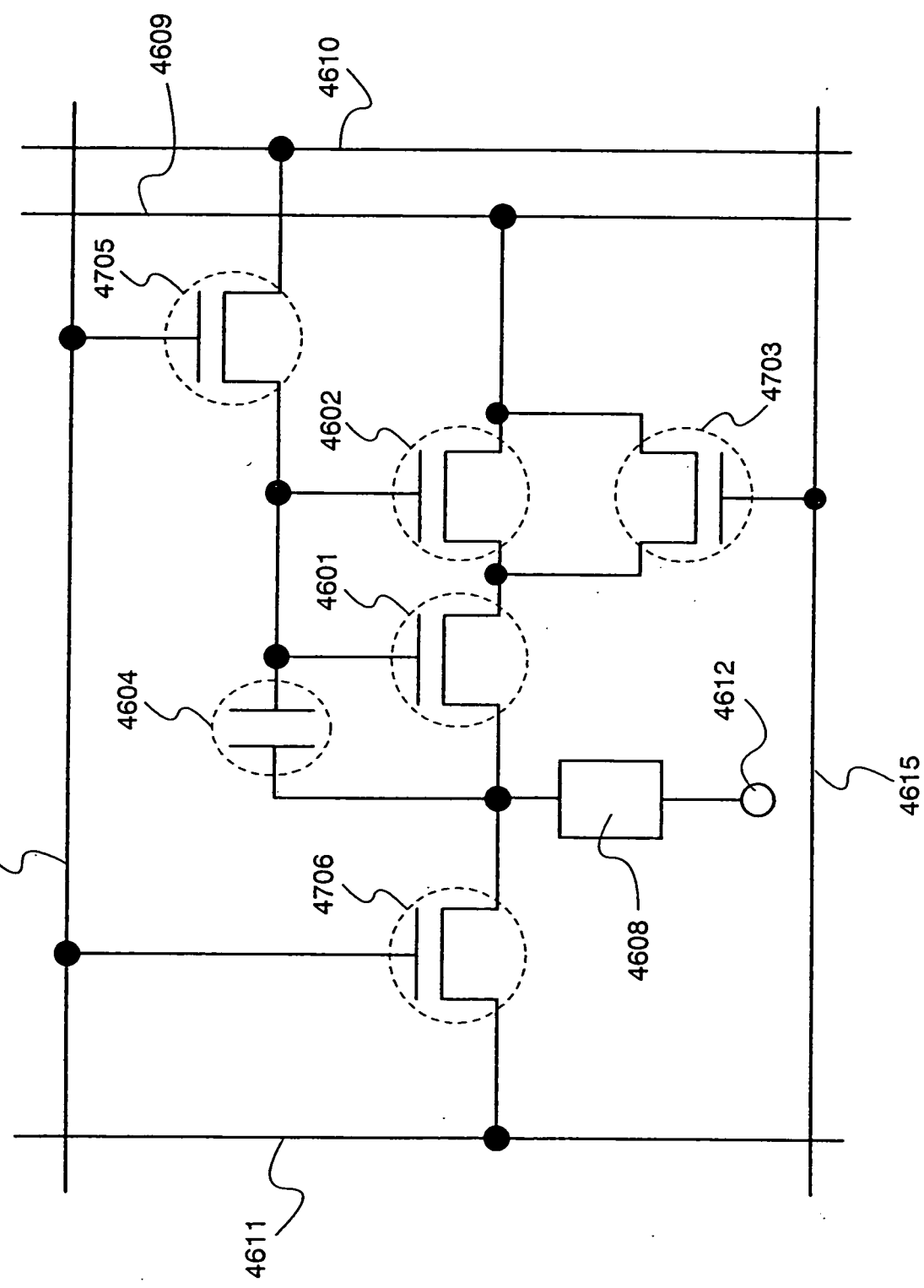
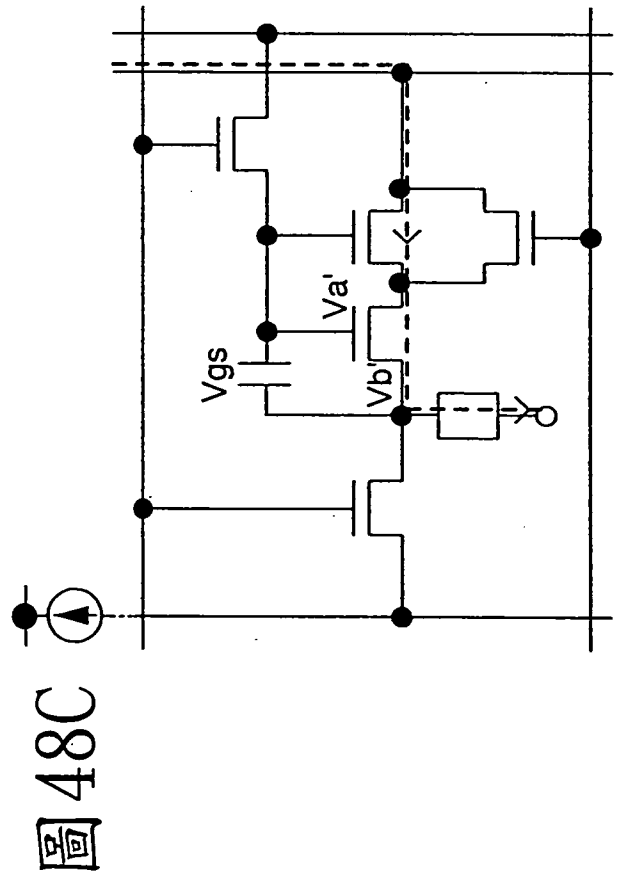
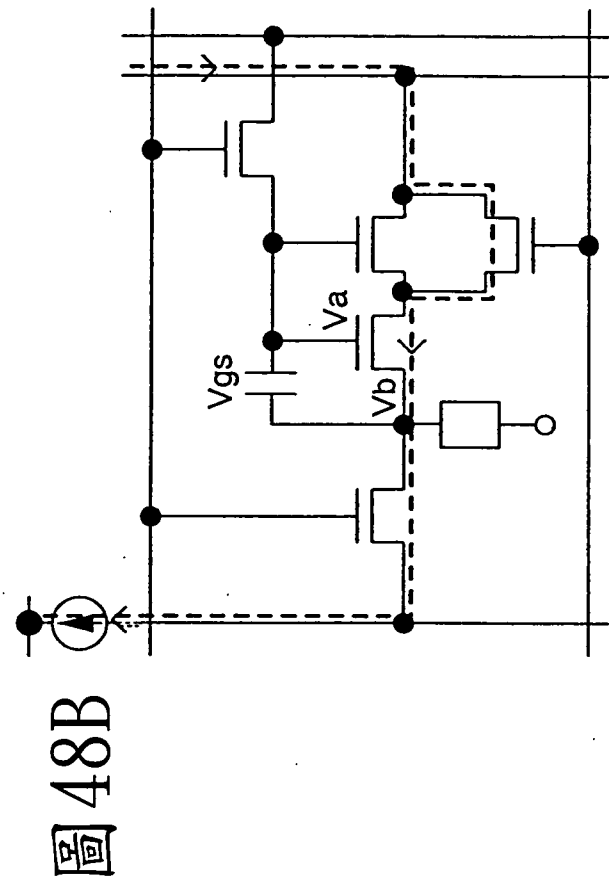
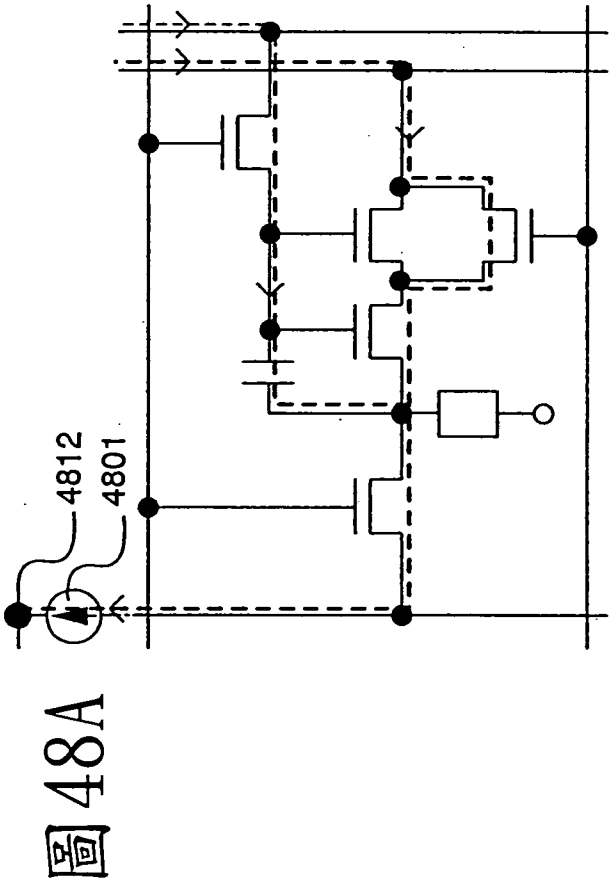


圖47



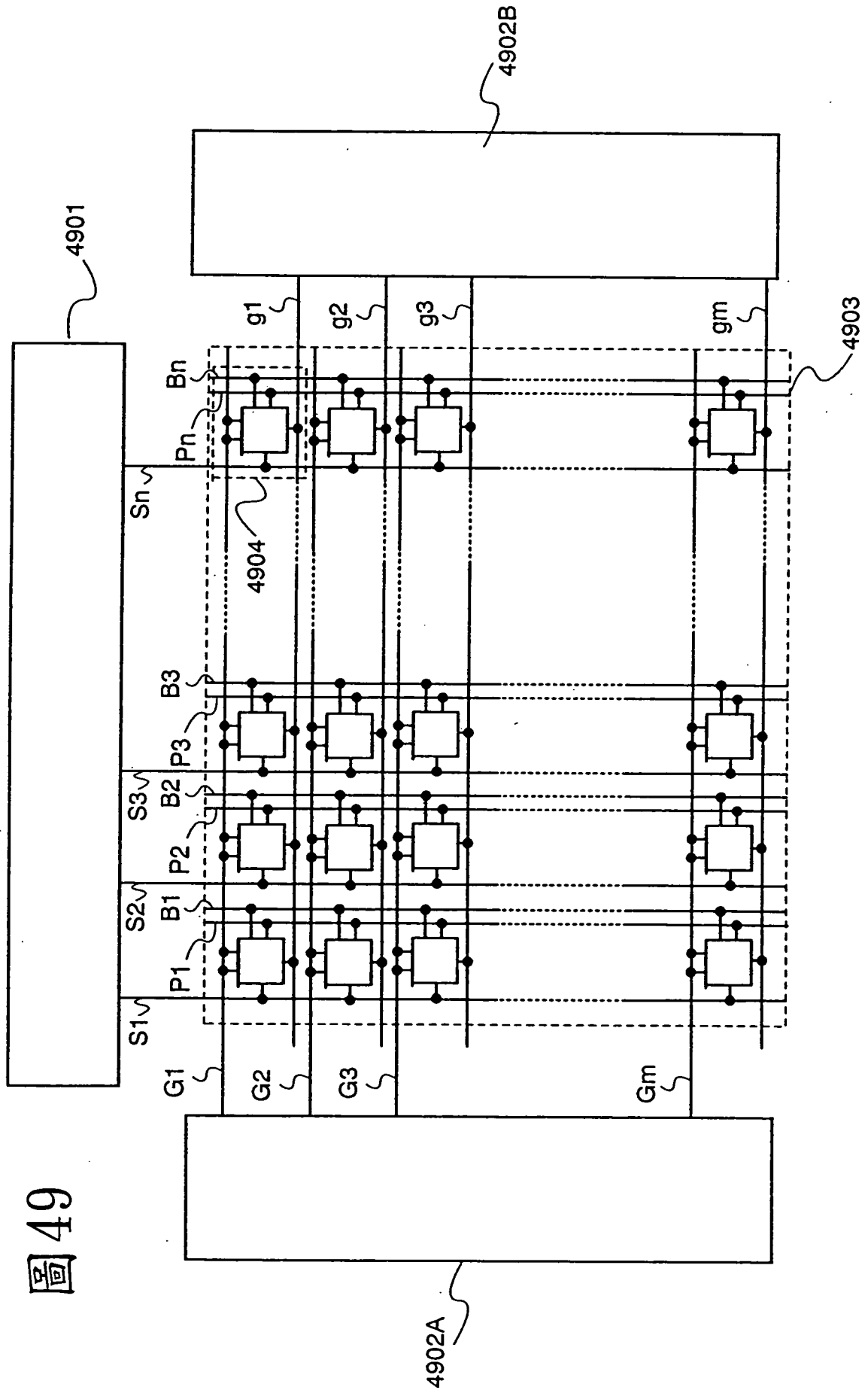


圖 49

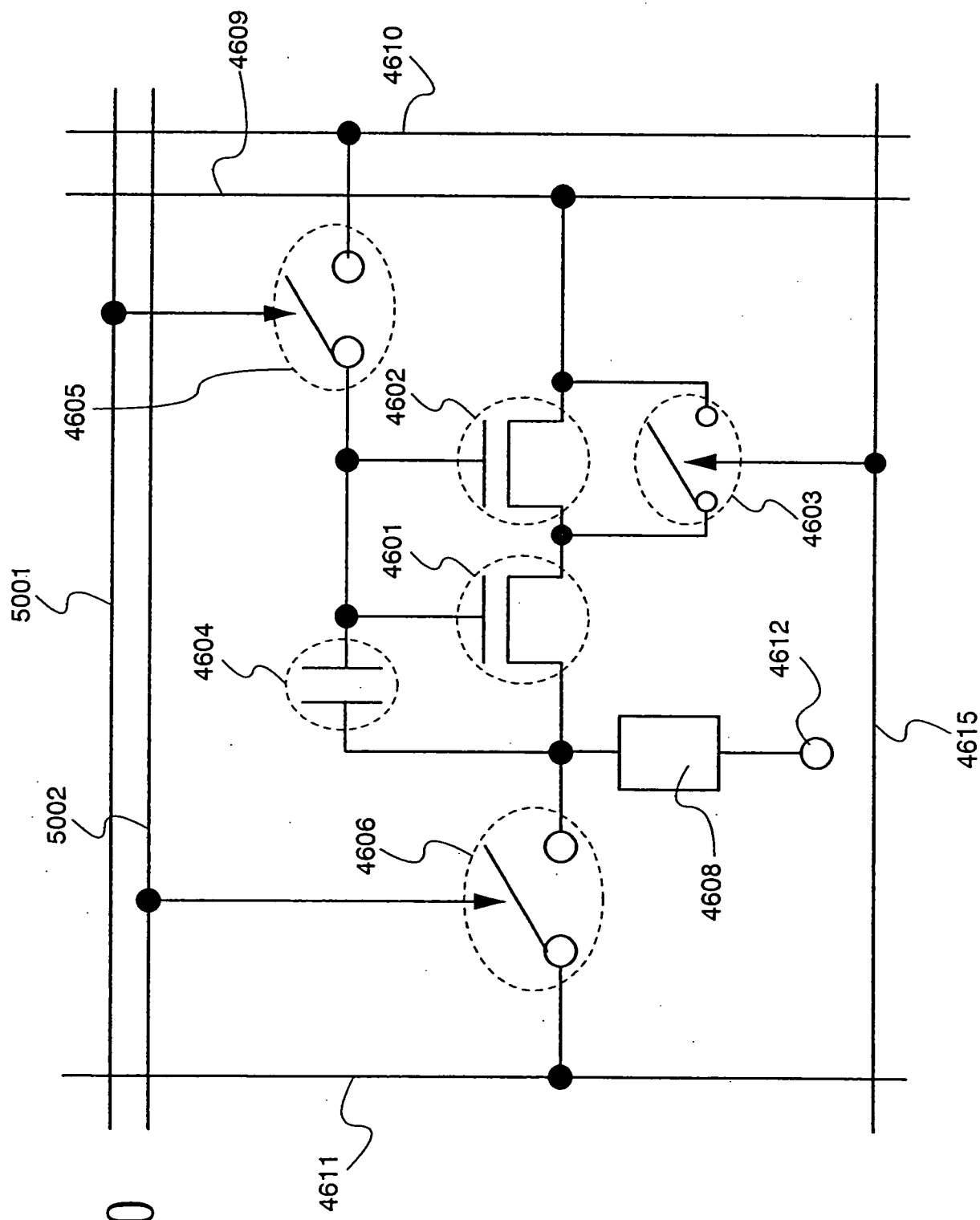


圖50

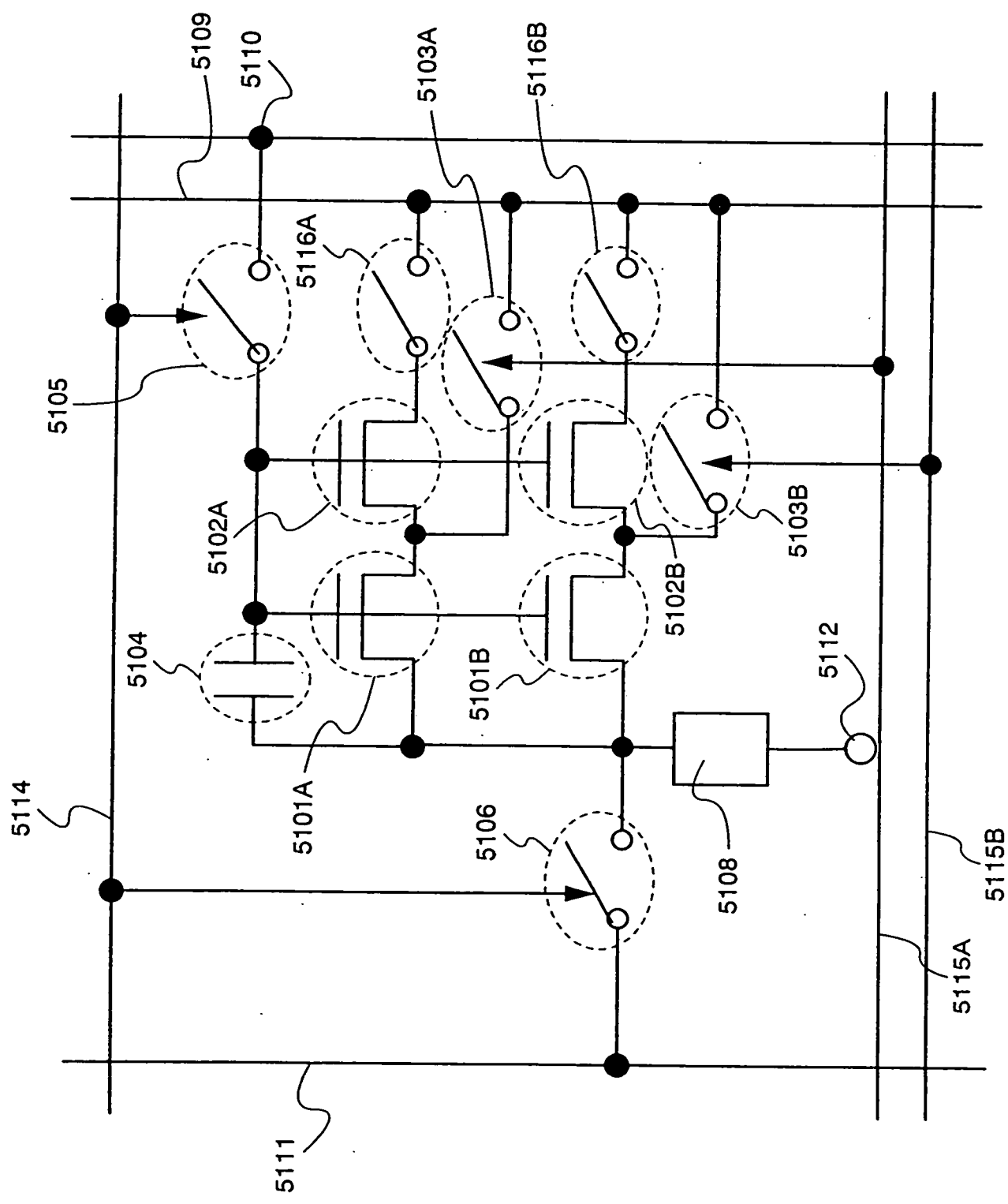


圖51

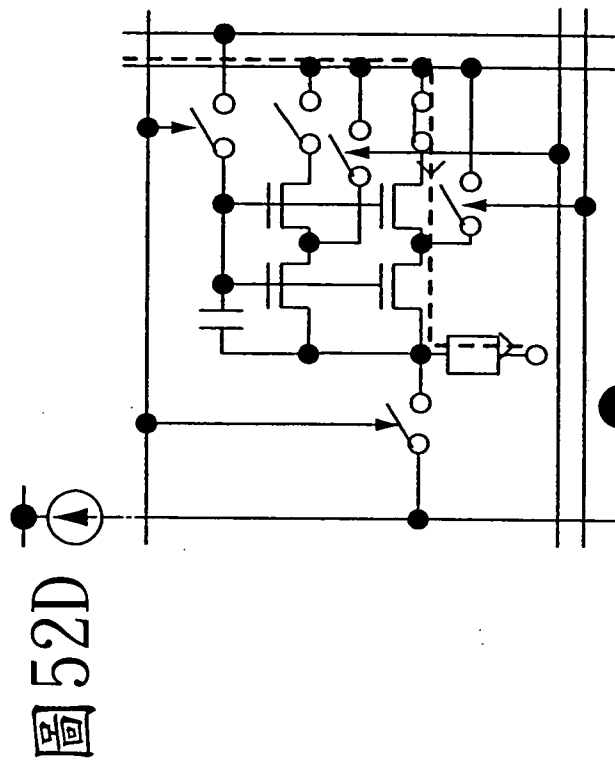
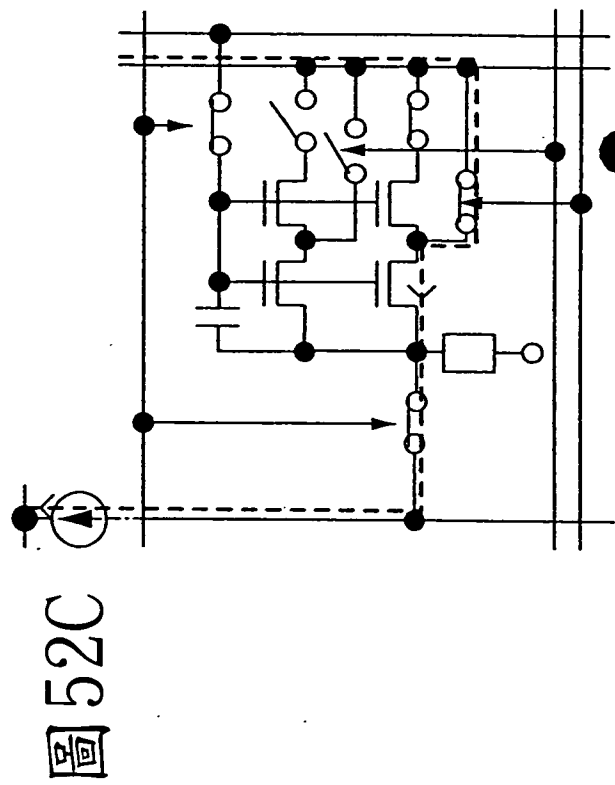
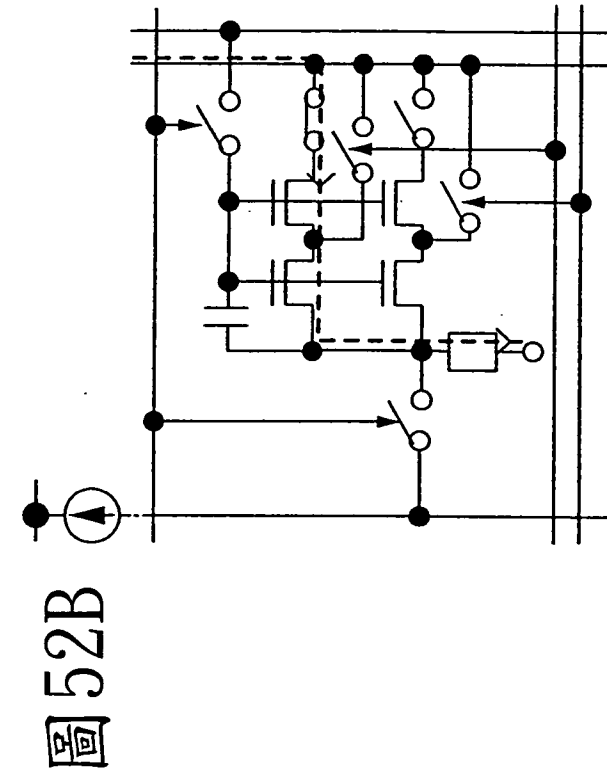
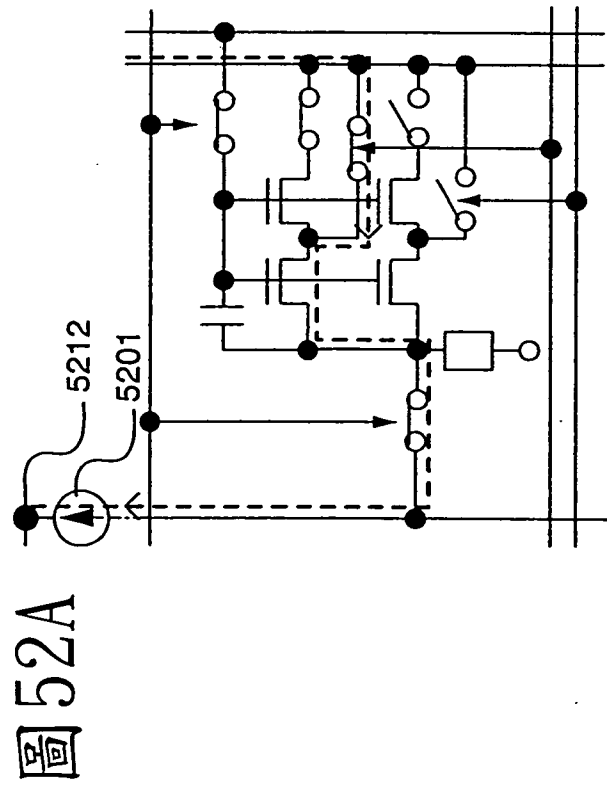


圖53A

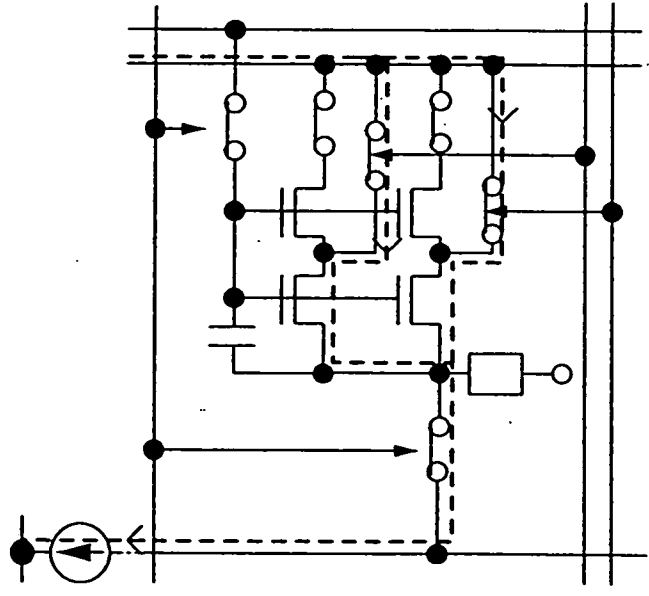


圖53B

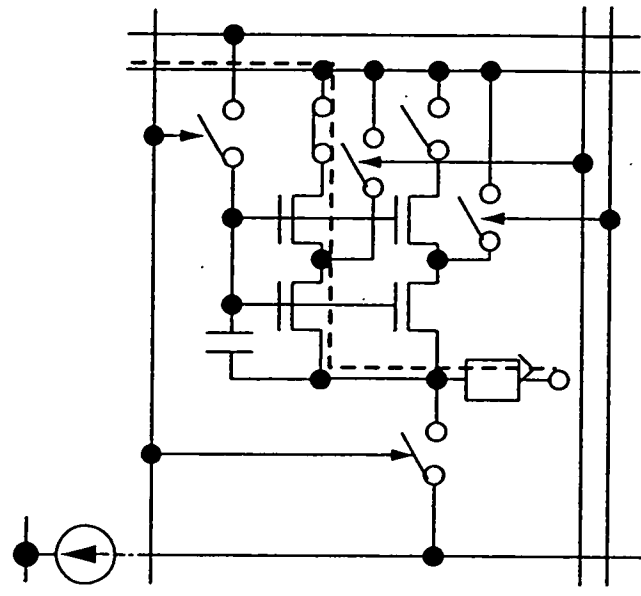


圖54B

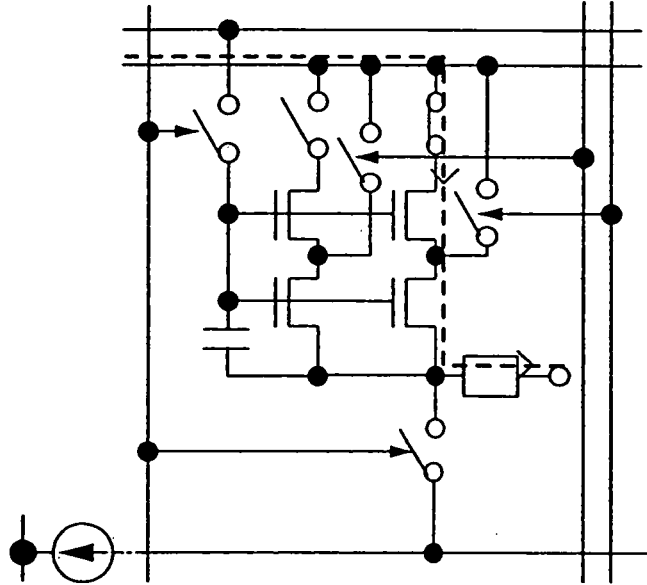


圖54A

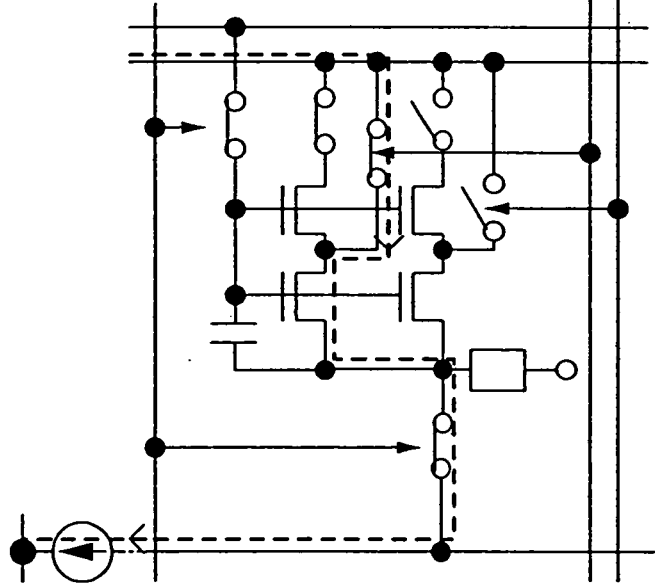


圖55A

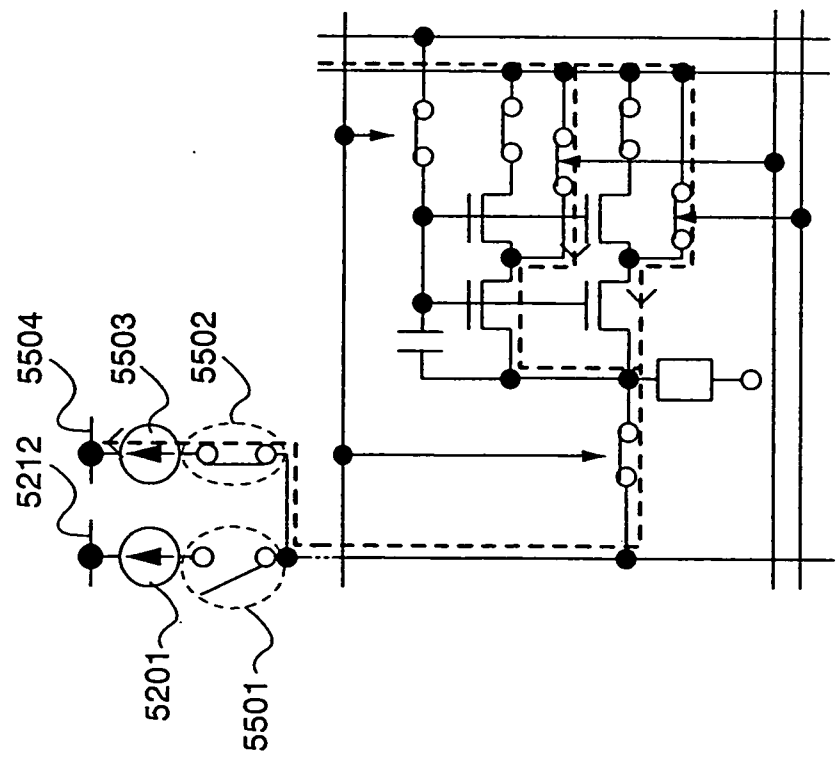


圖55B

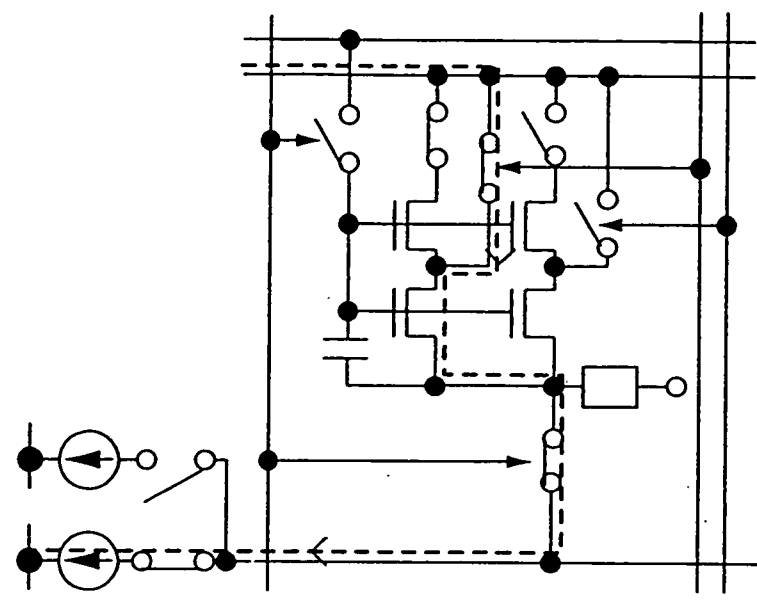
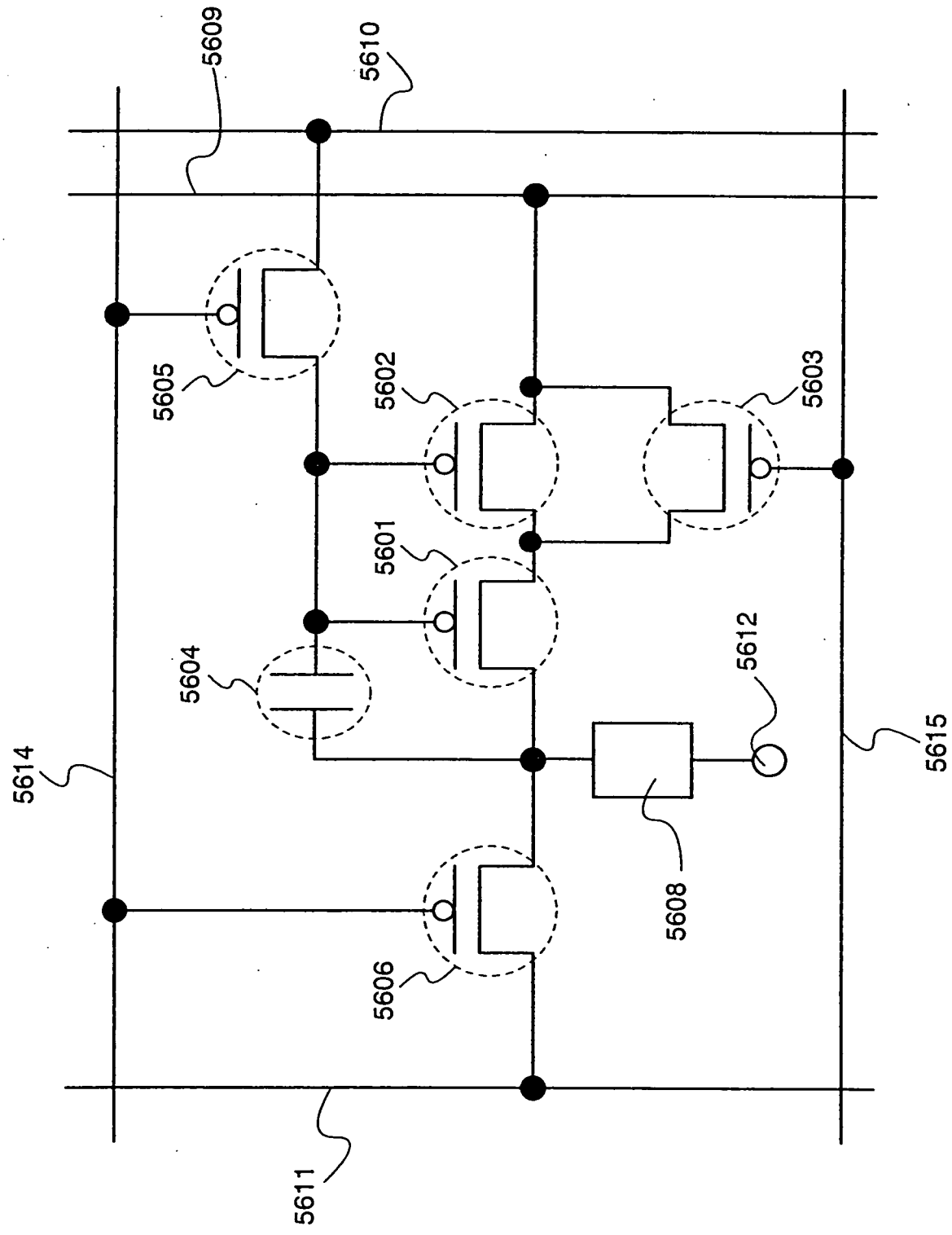


圖56



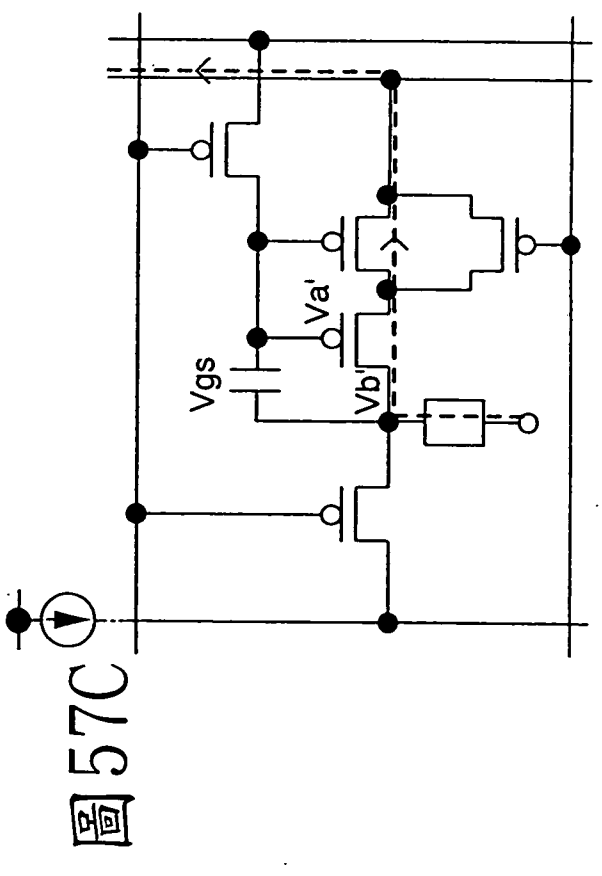
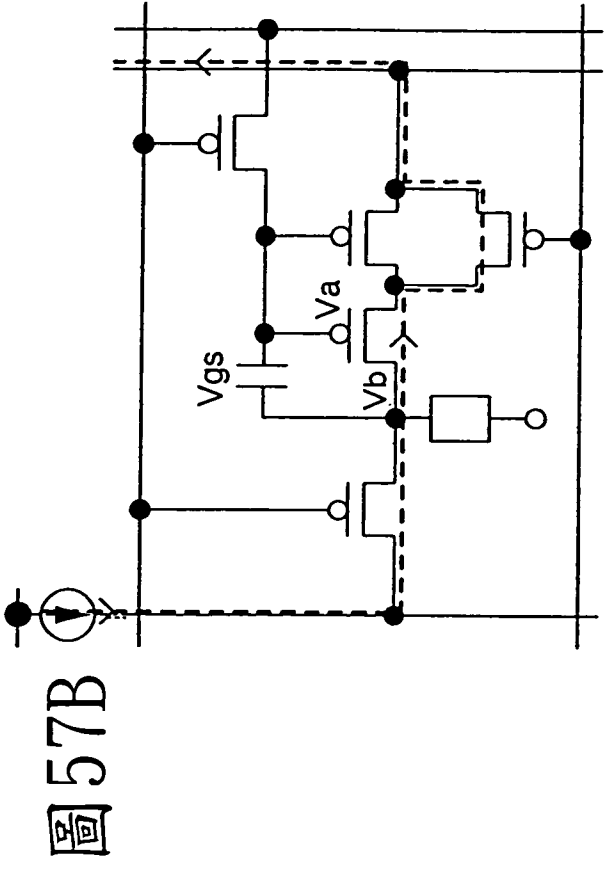
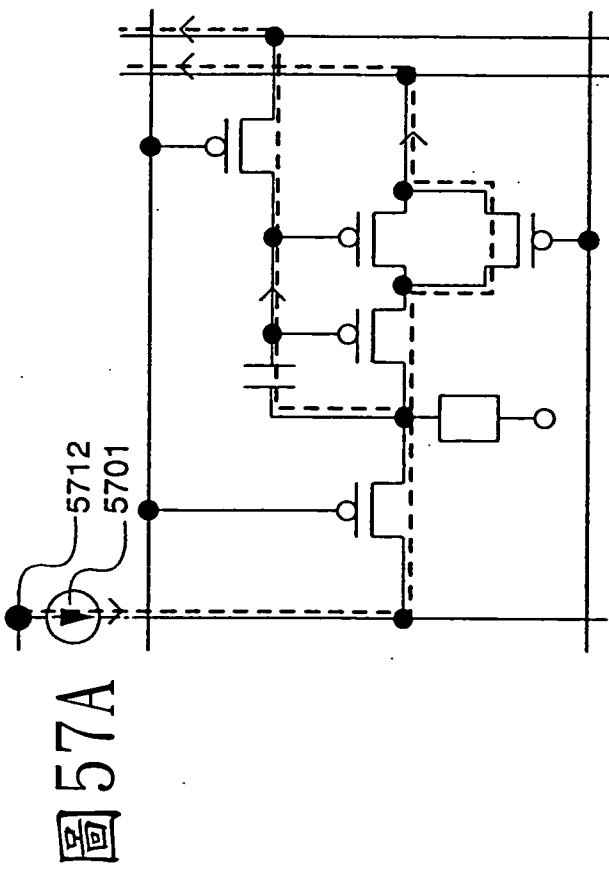


圖58

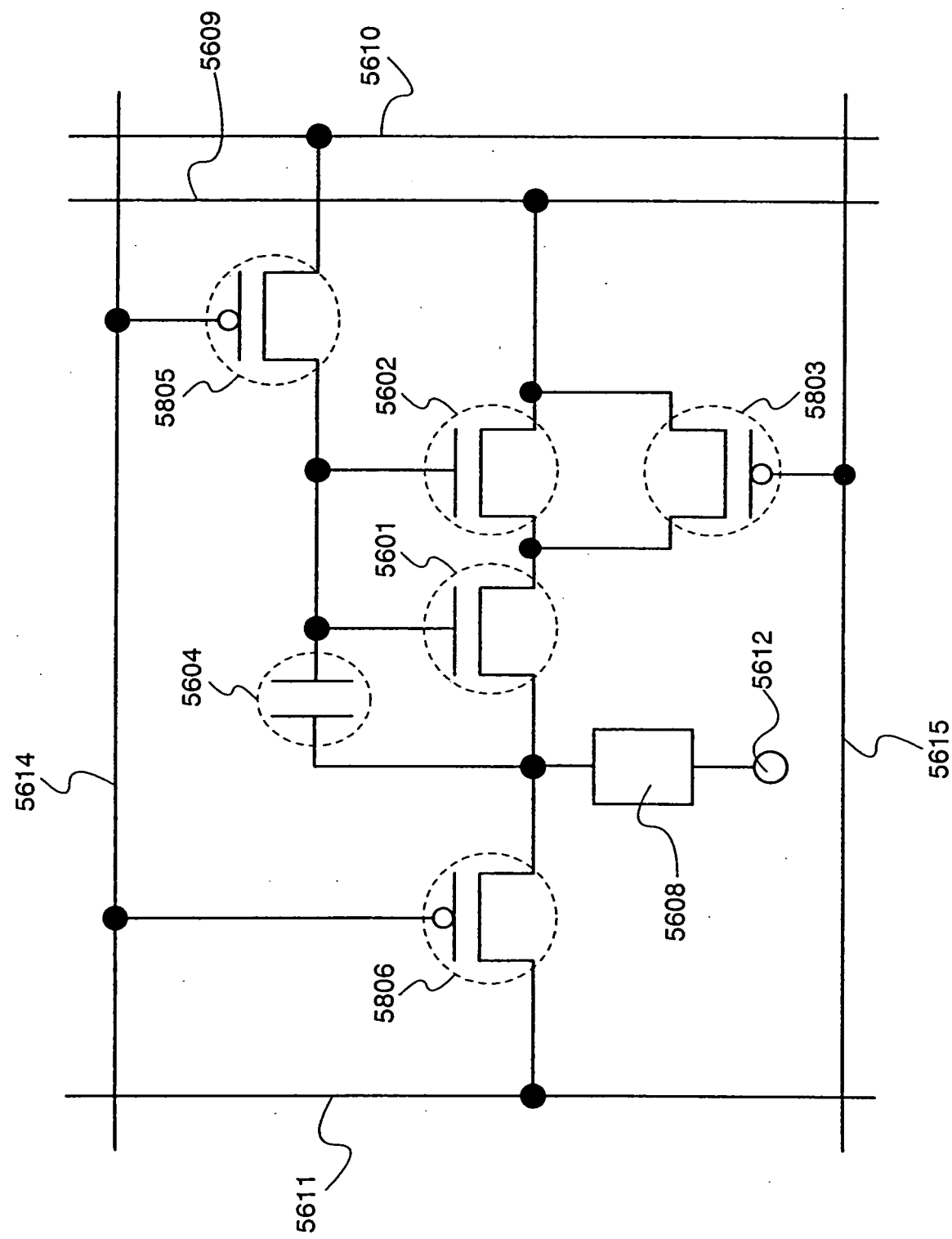


圖59

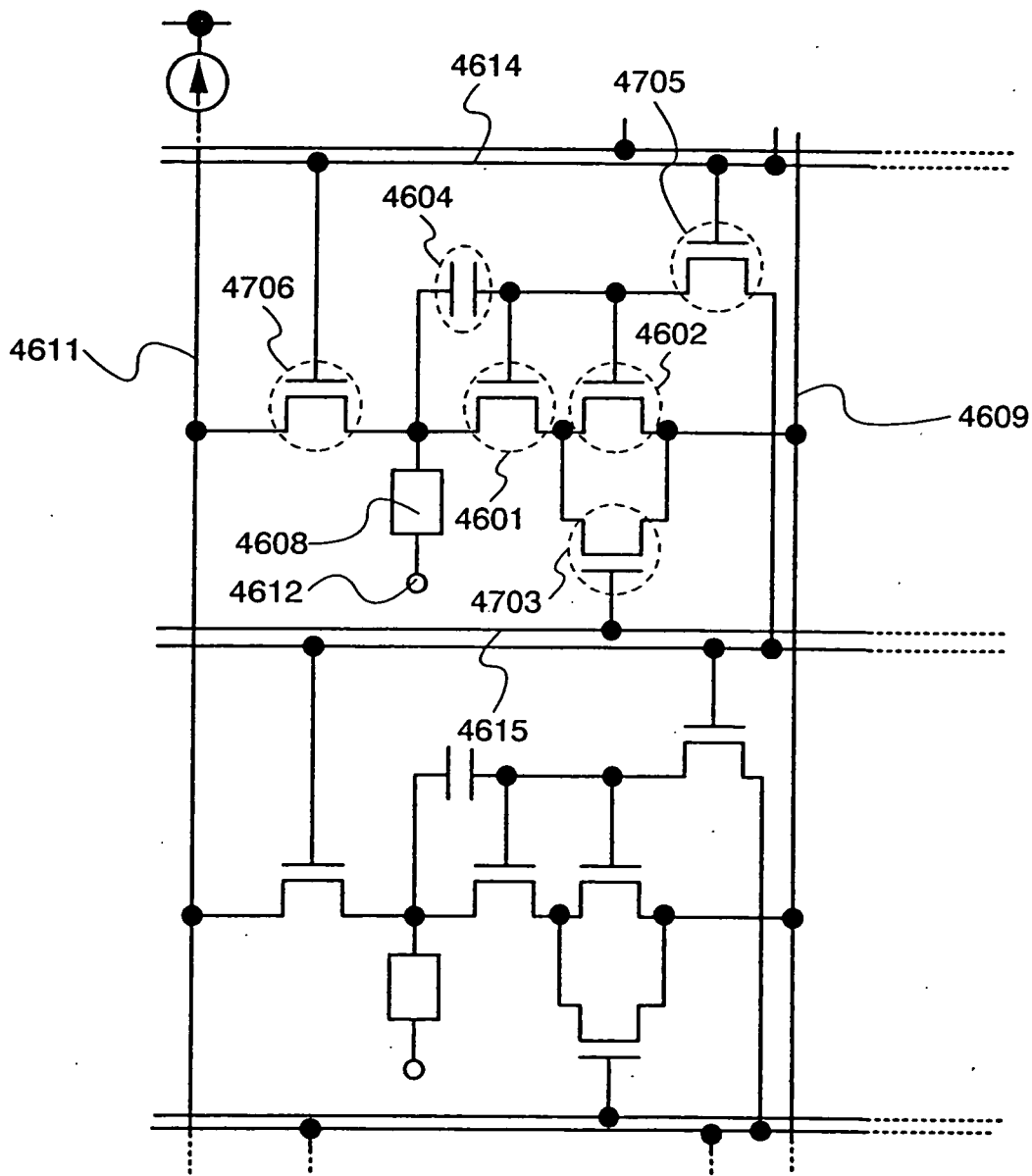


圖 60

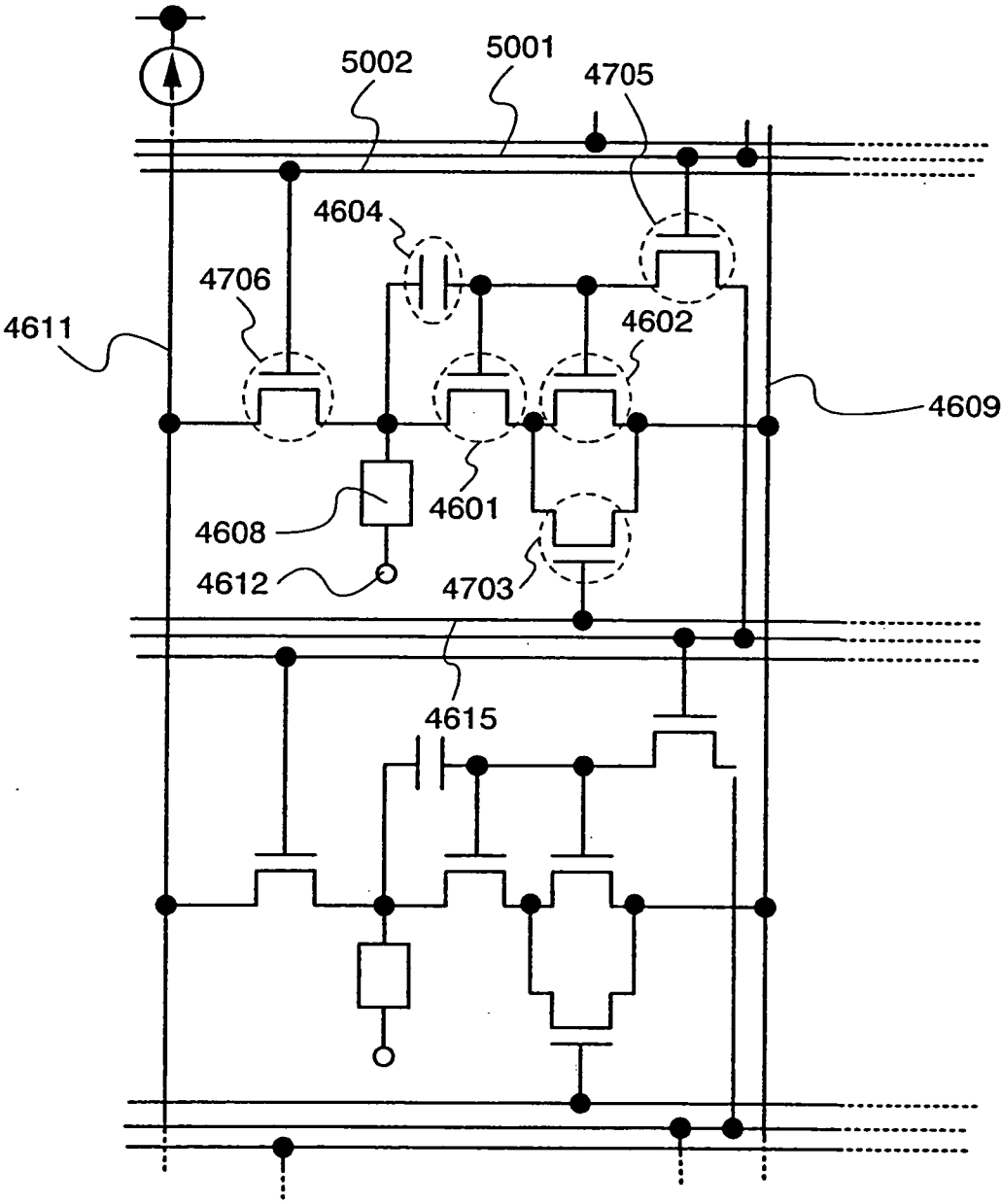
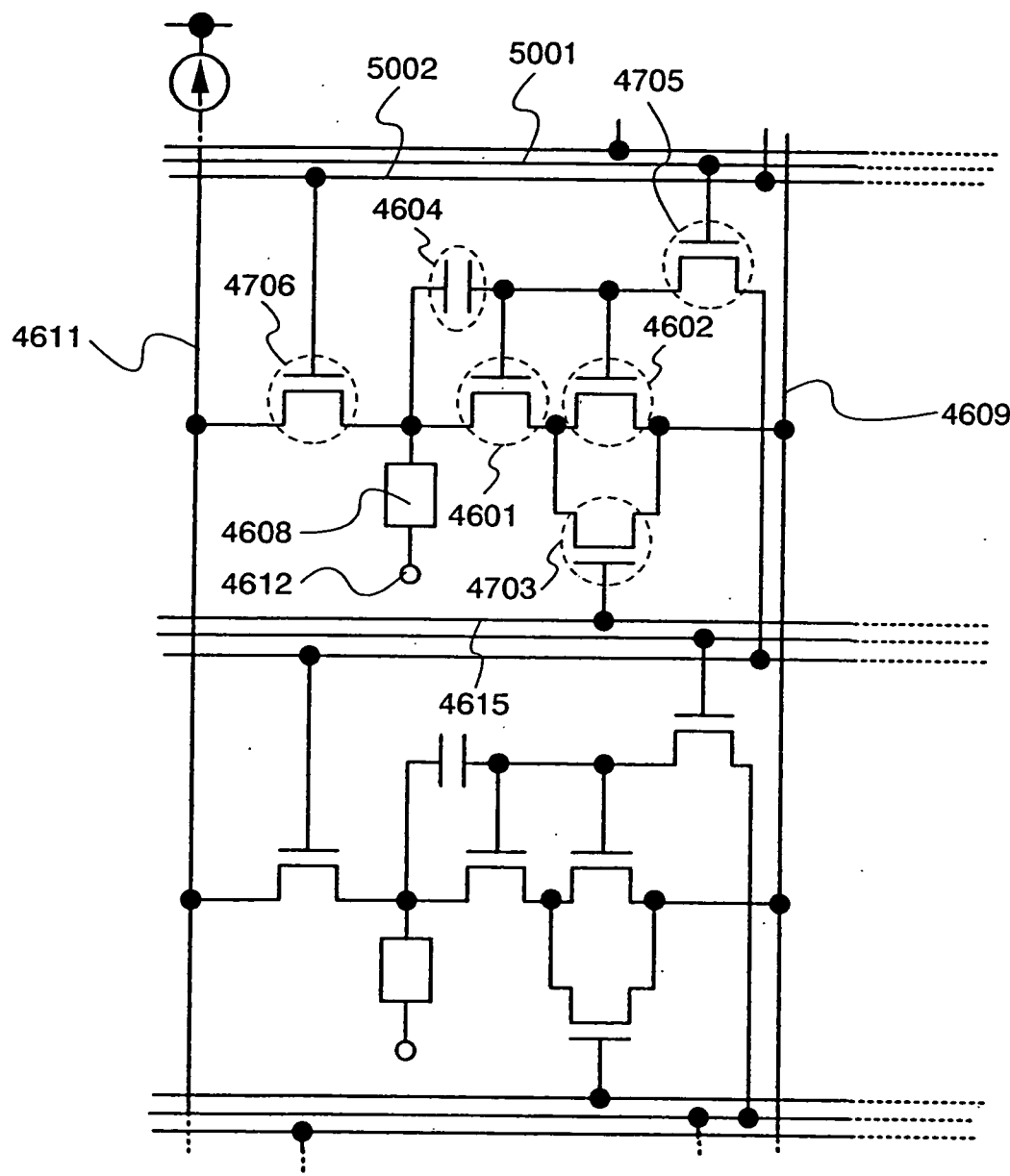
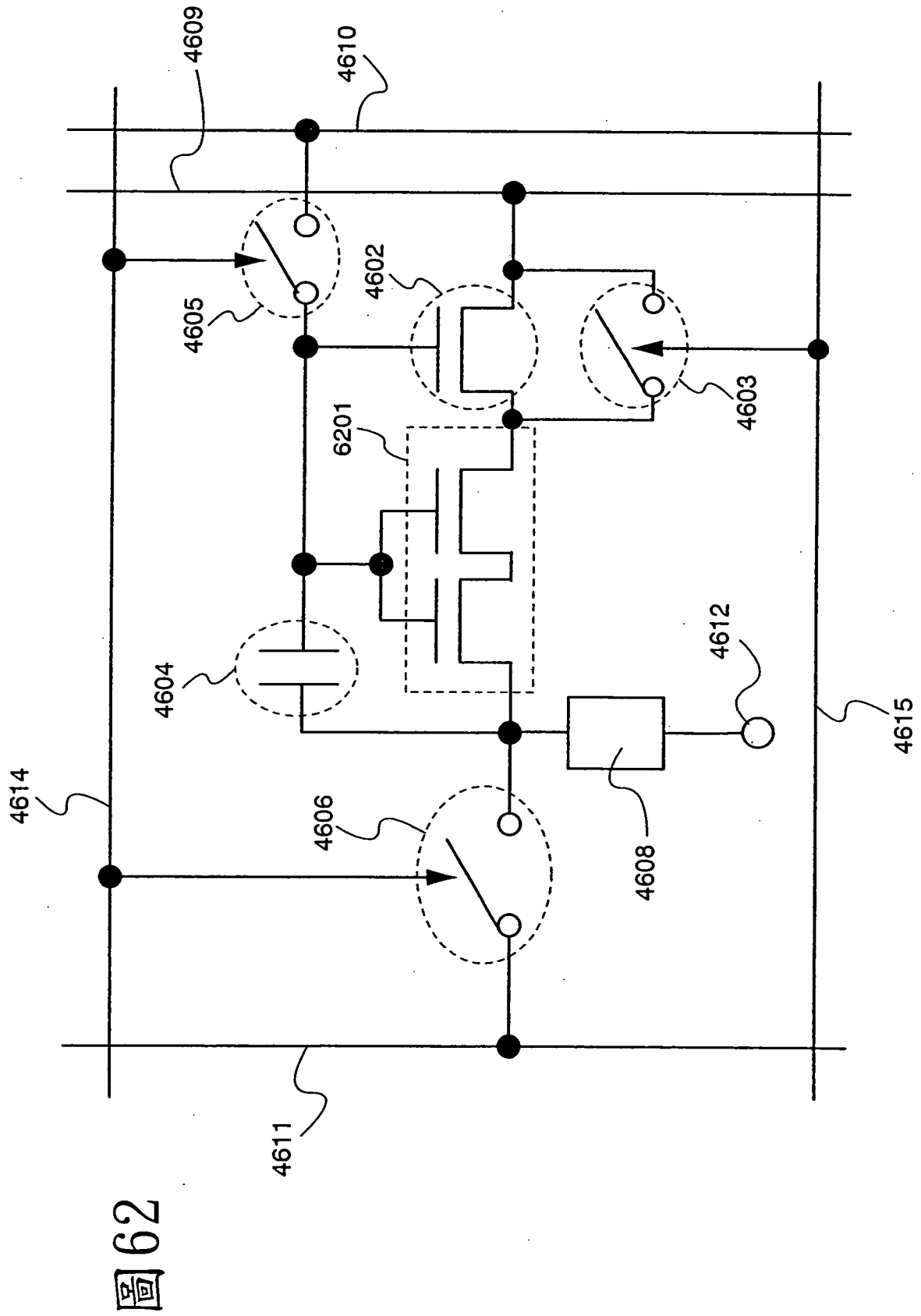


圖61





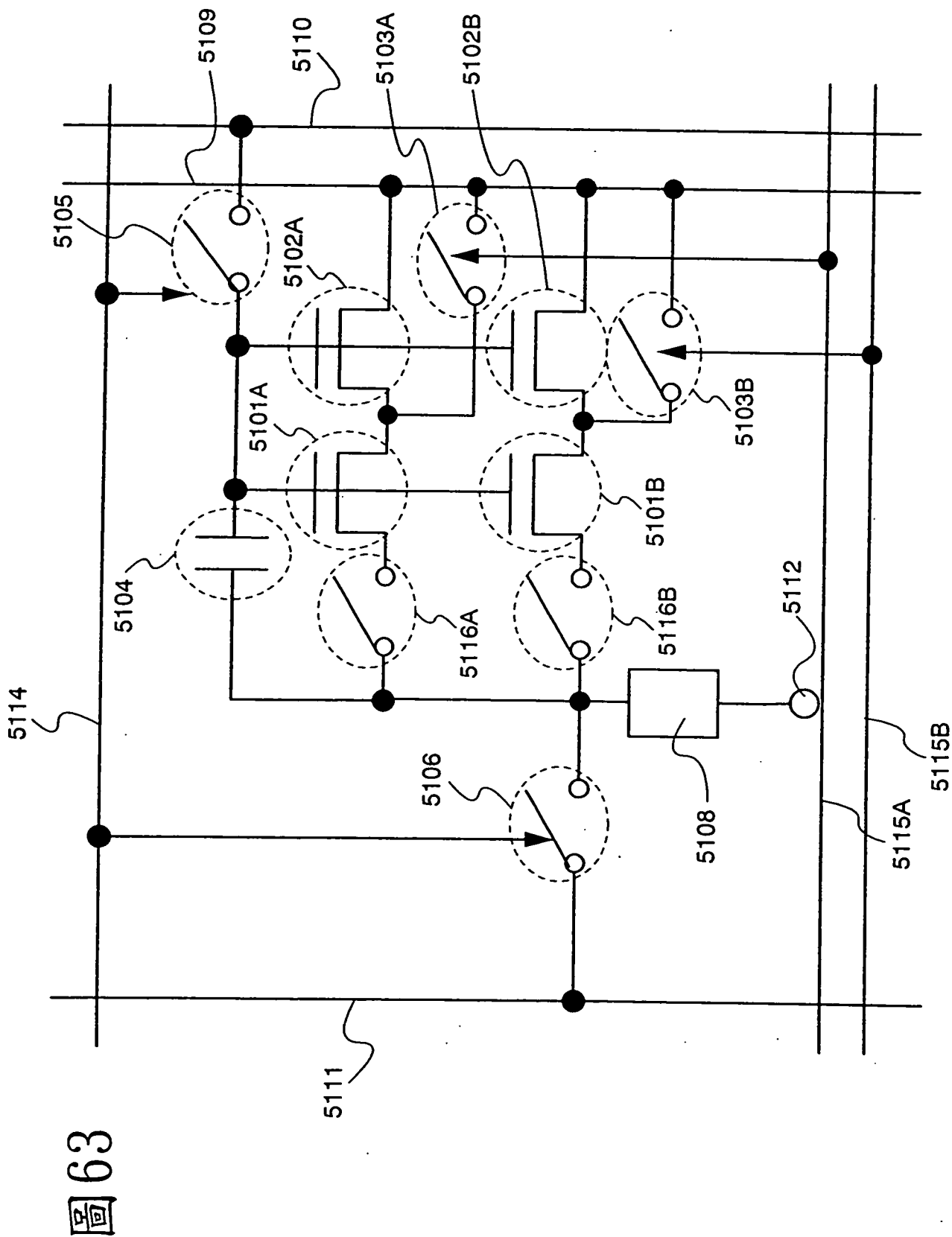
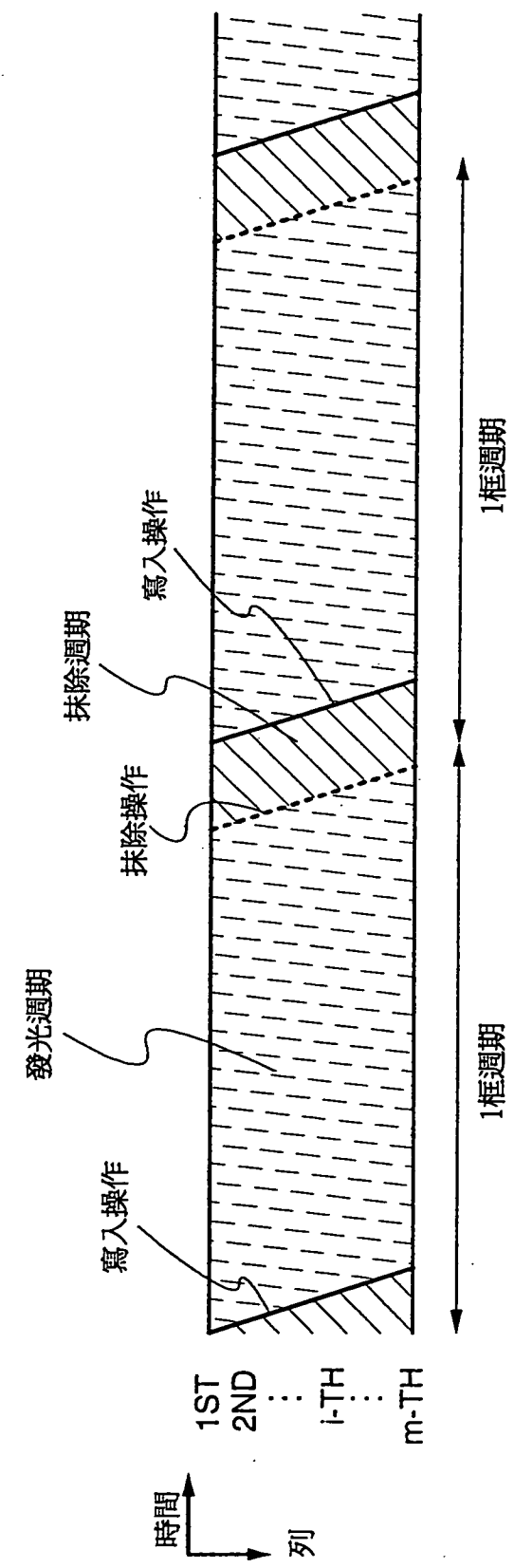


圖63

圖64



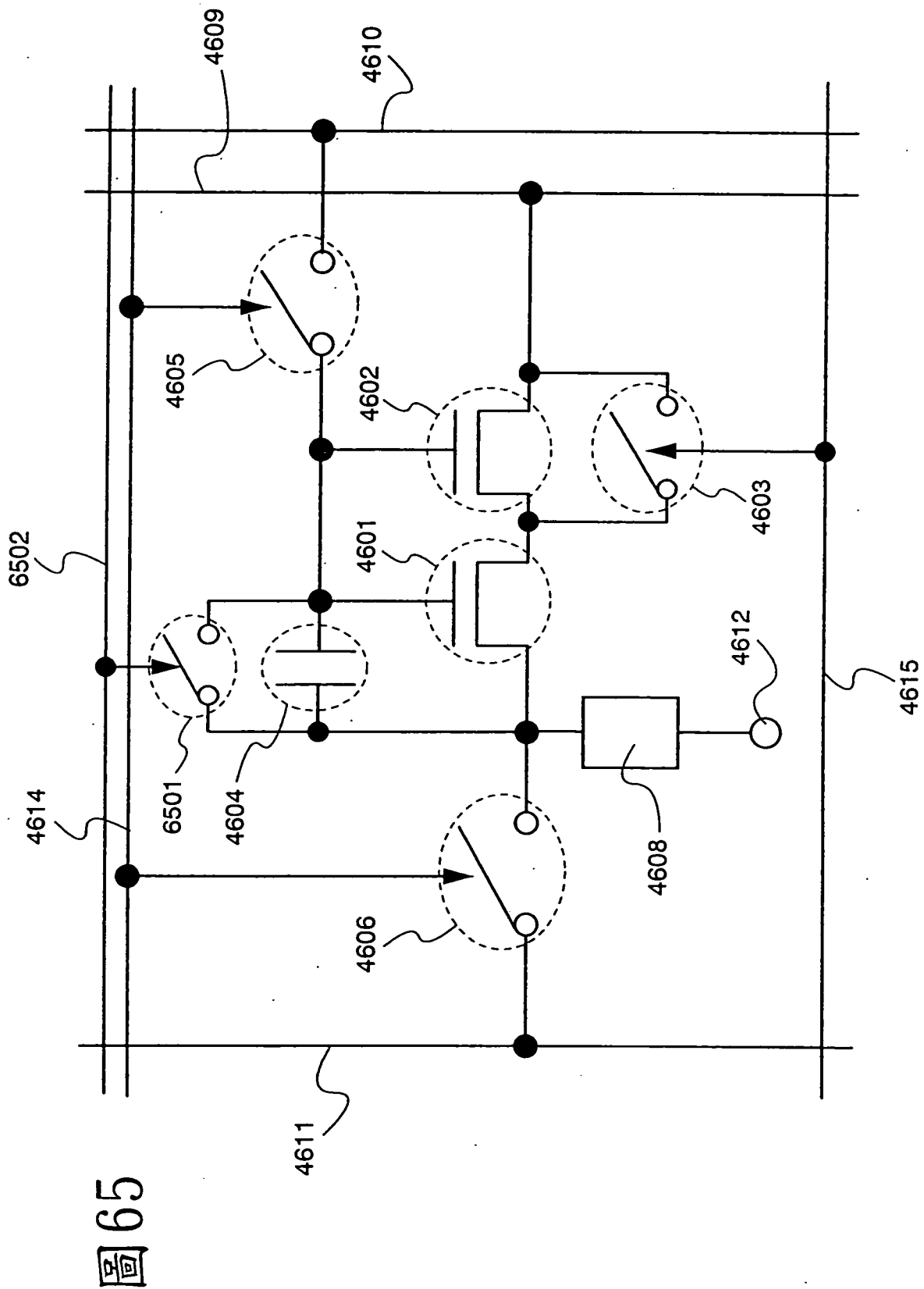


圖 65

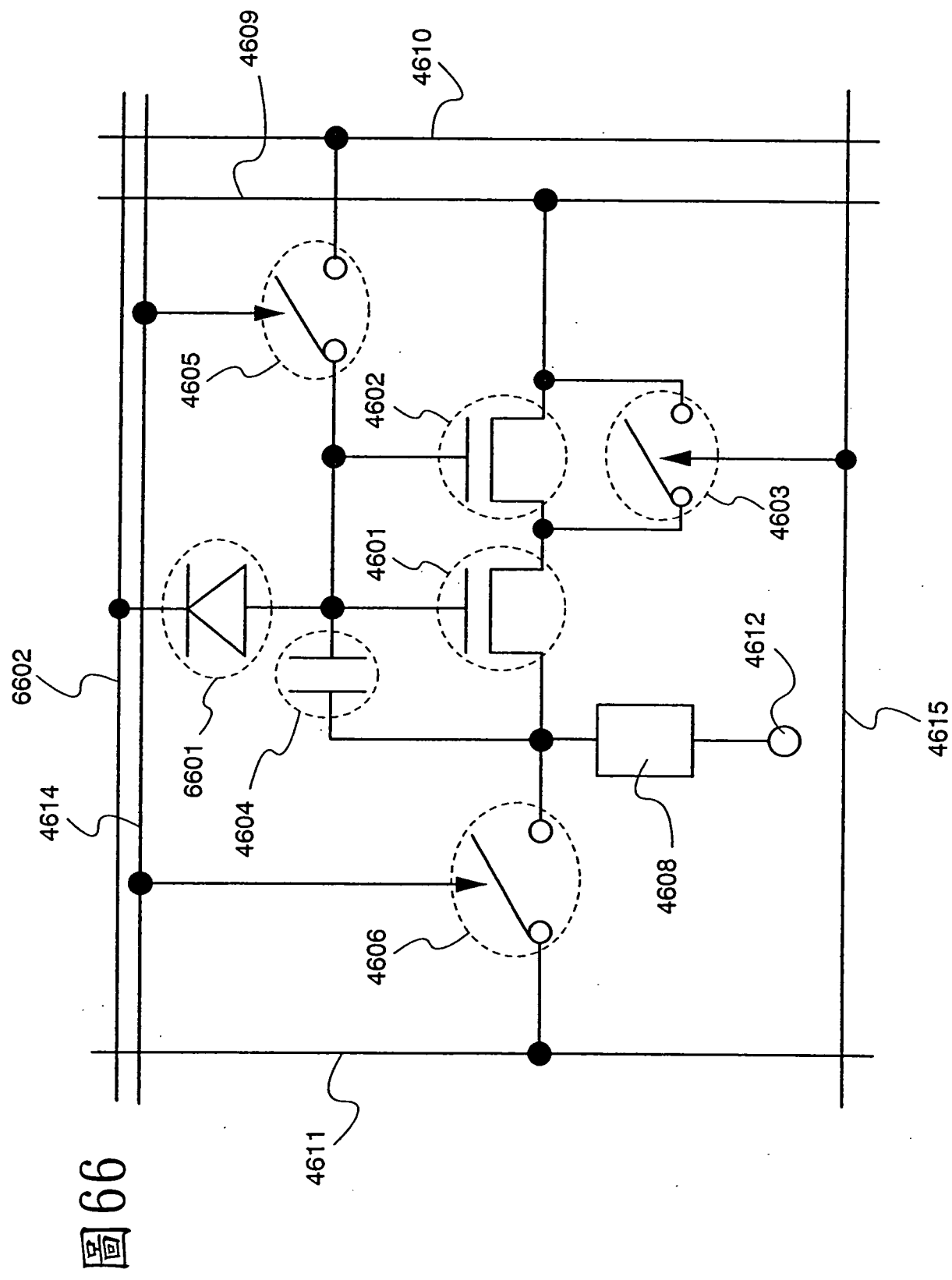


圖 66

圖67A

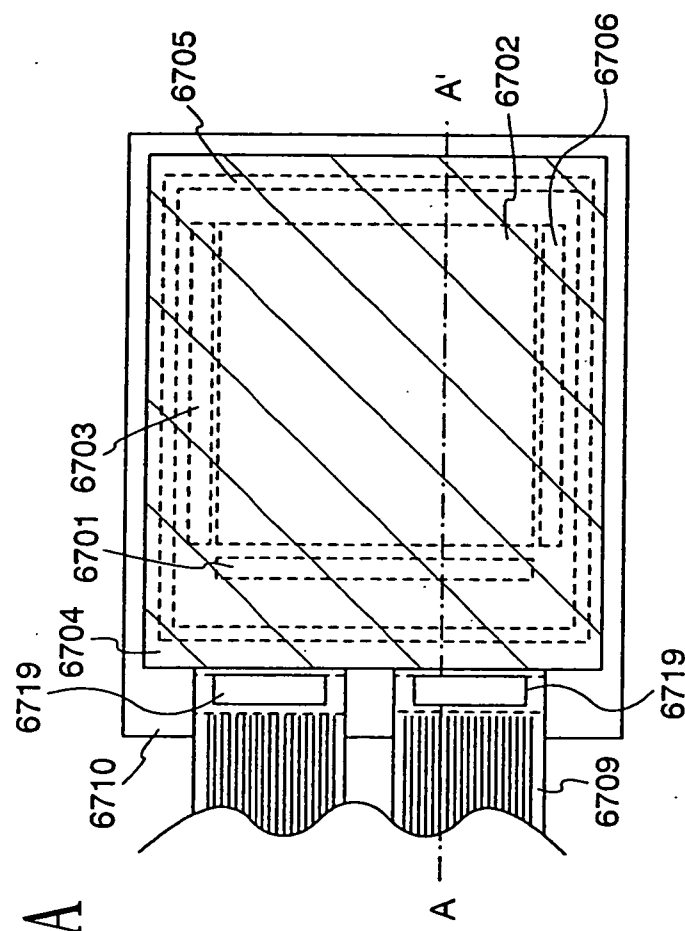


圖67B

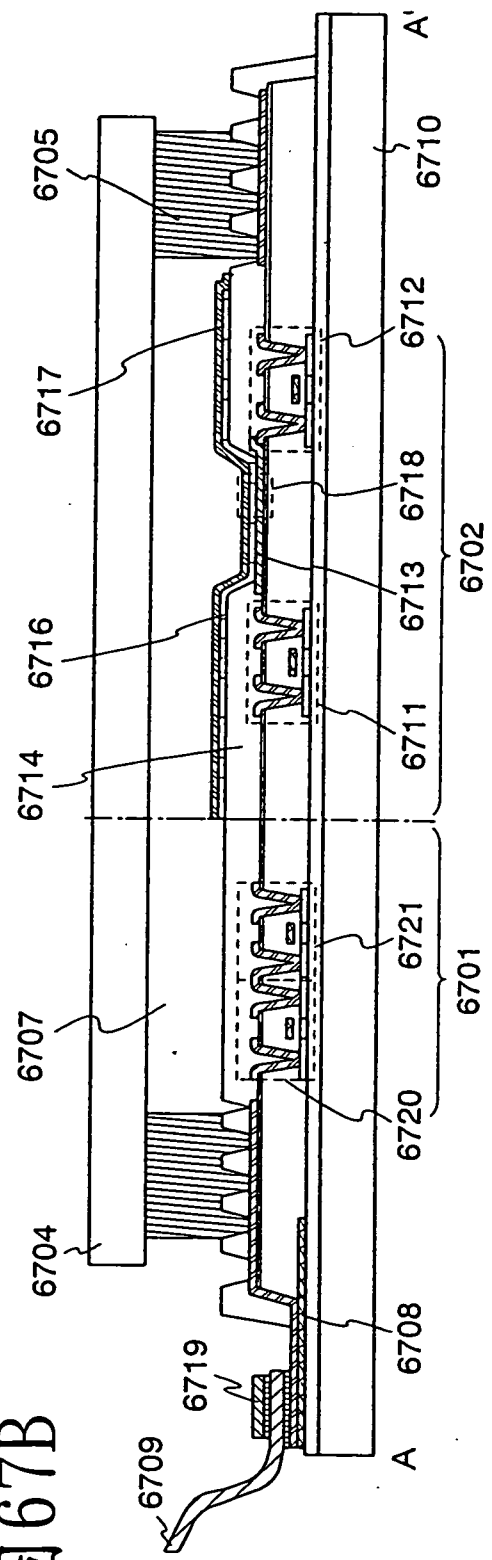


圖 68A

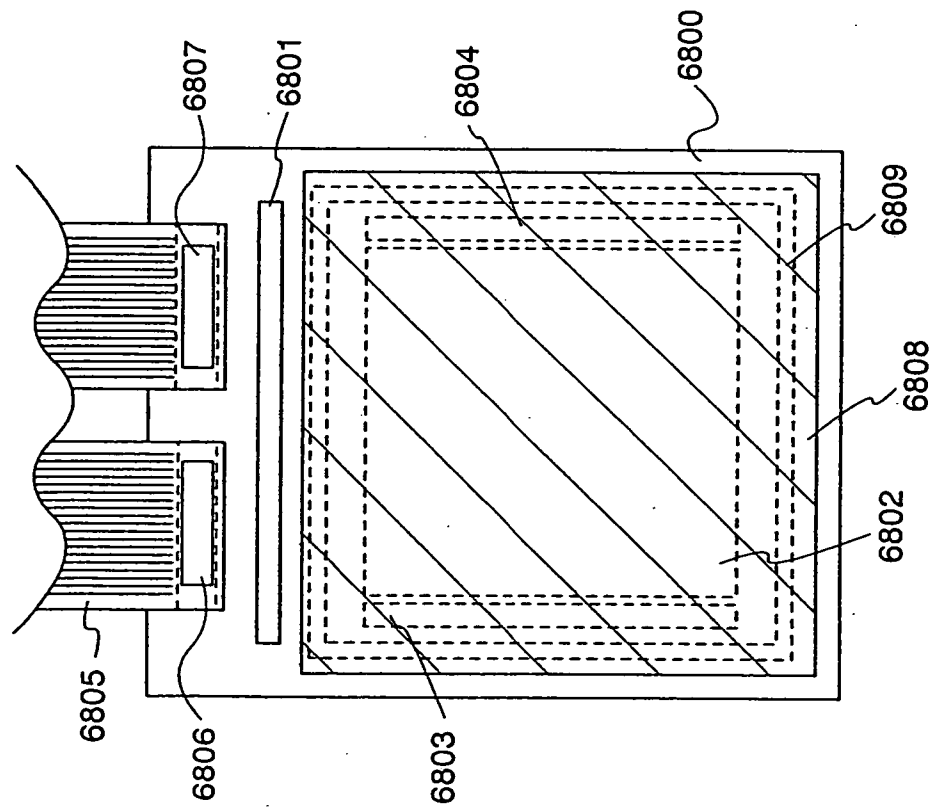


圖 68B

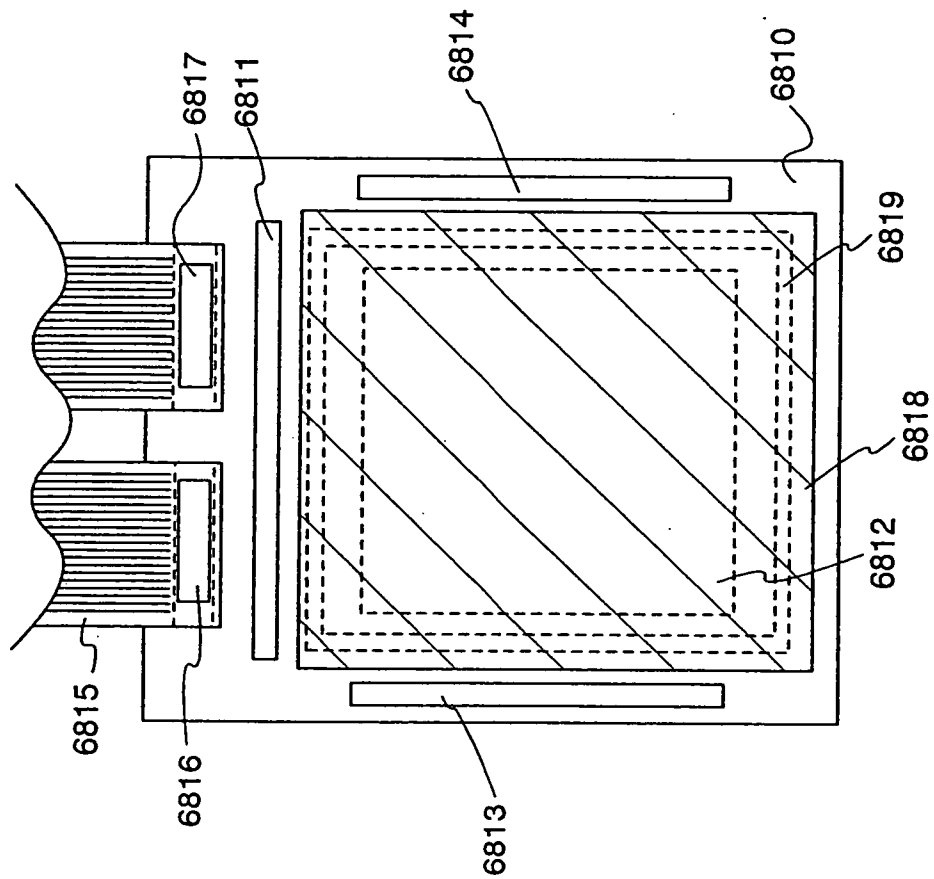


圖 69A

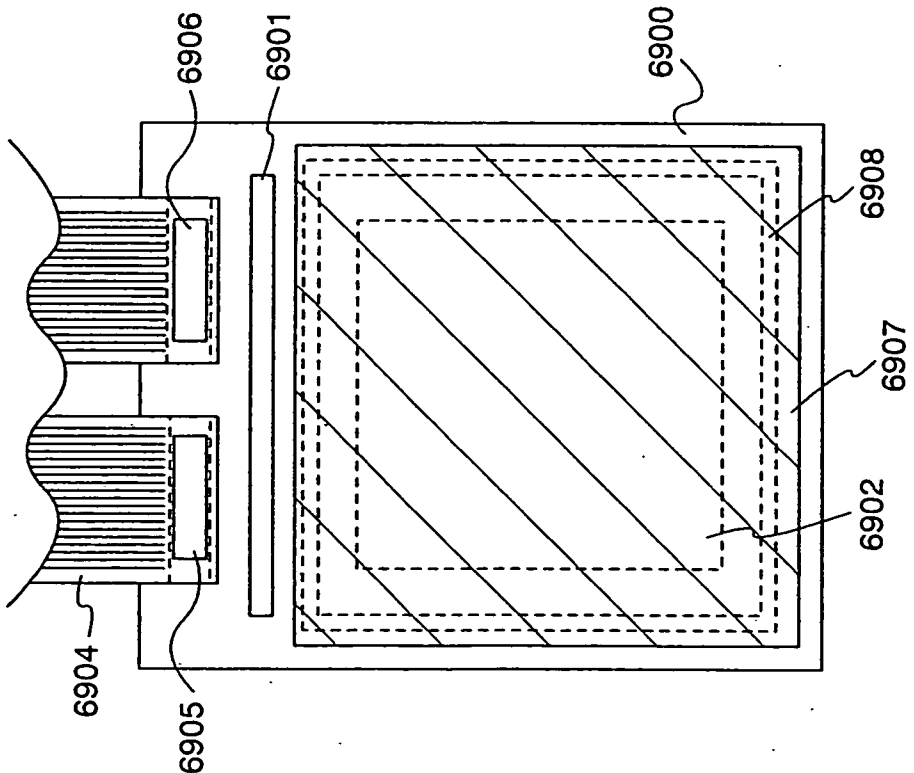


圖 69B

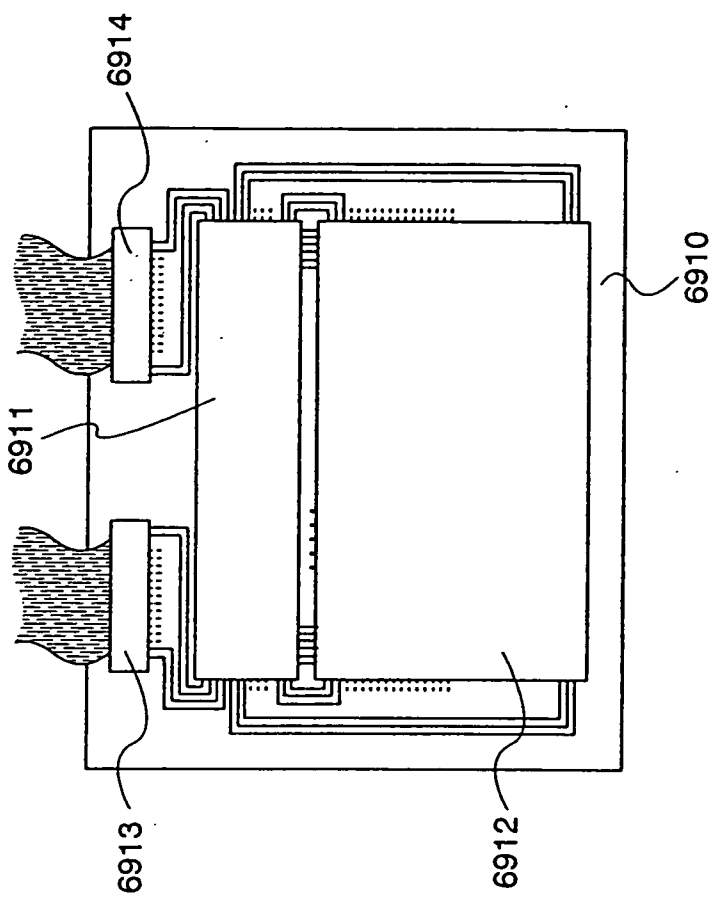


圖 70A

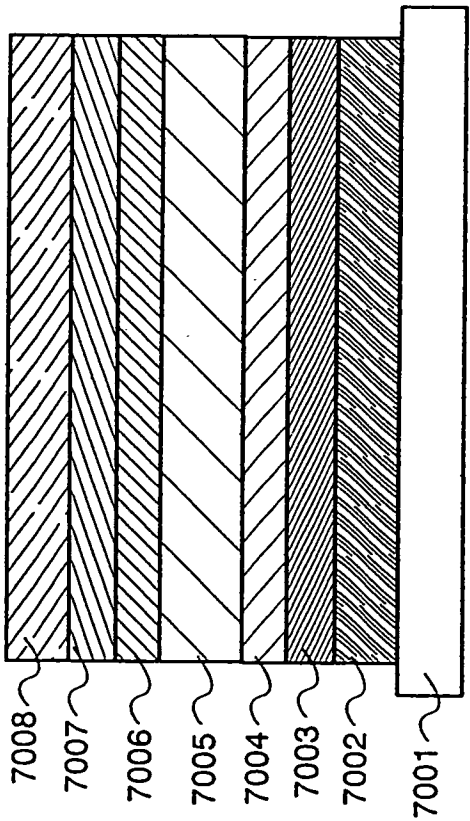


圖 70B

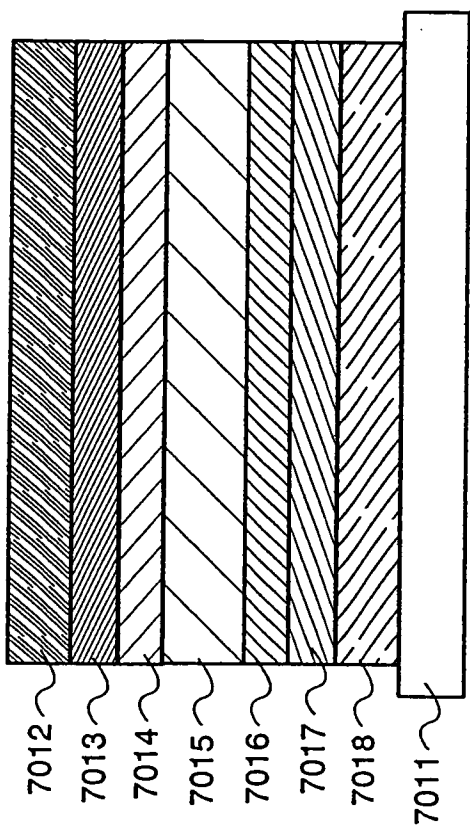


圖71A

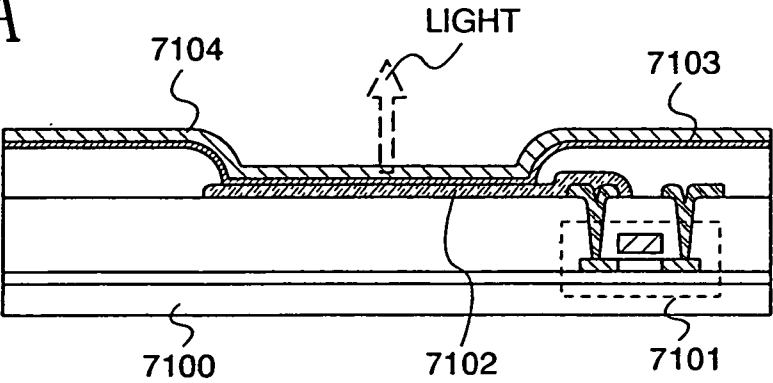


圖71B

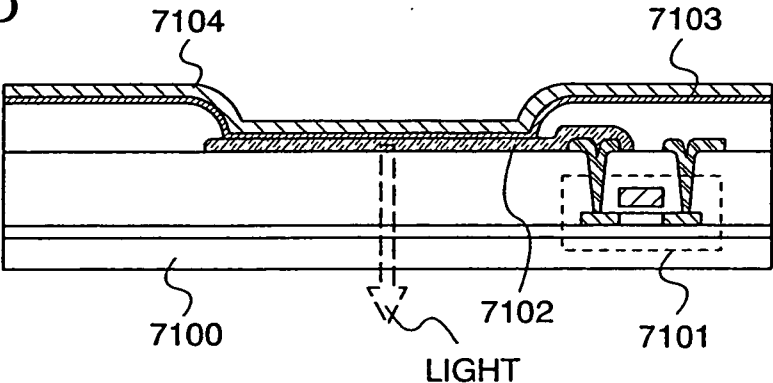


圖71C

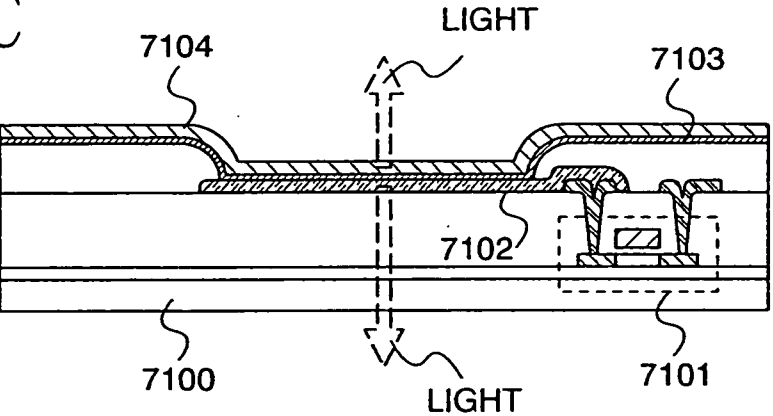


圖72

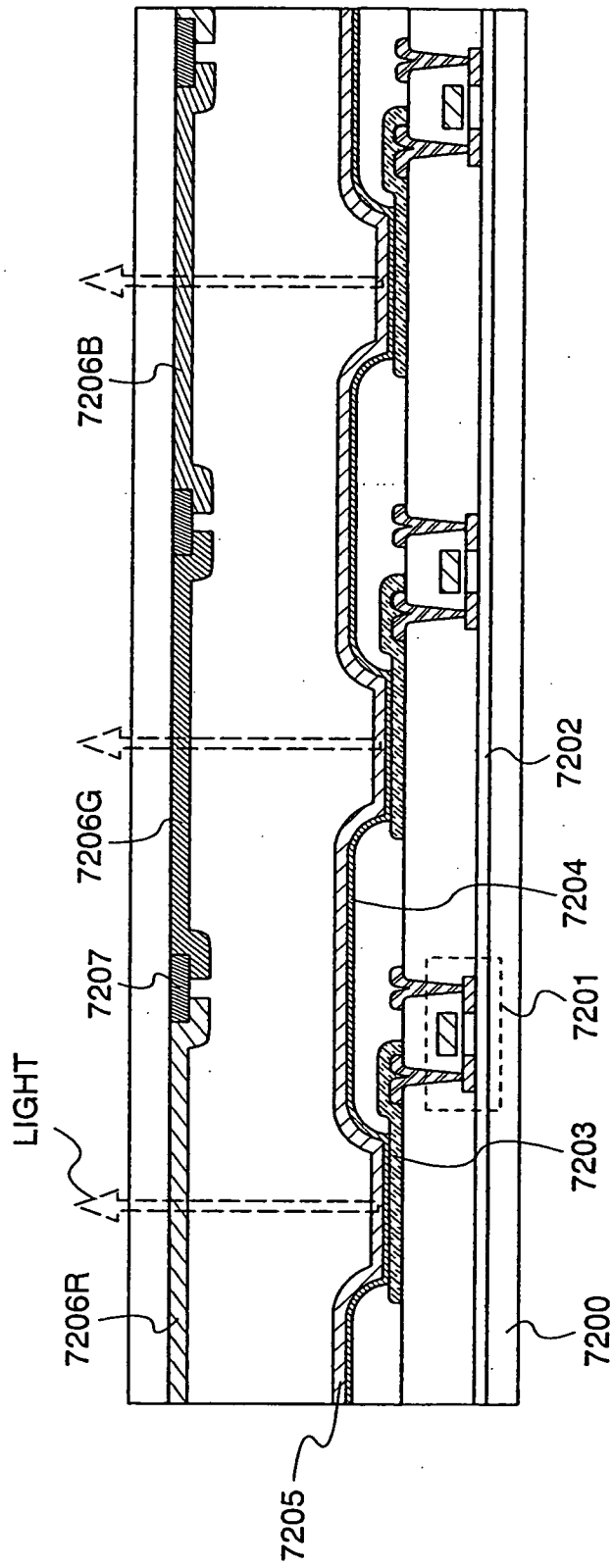


圖73A

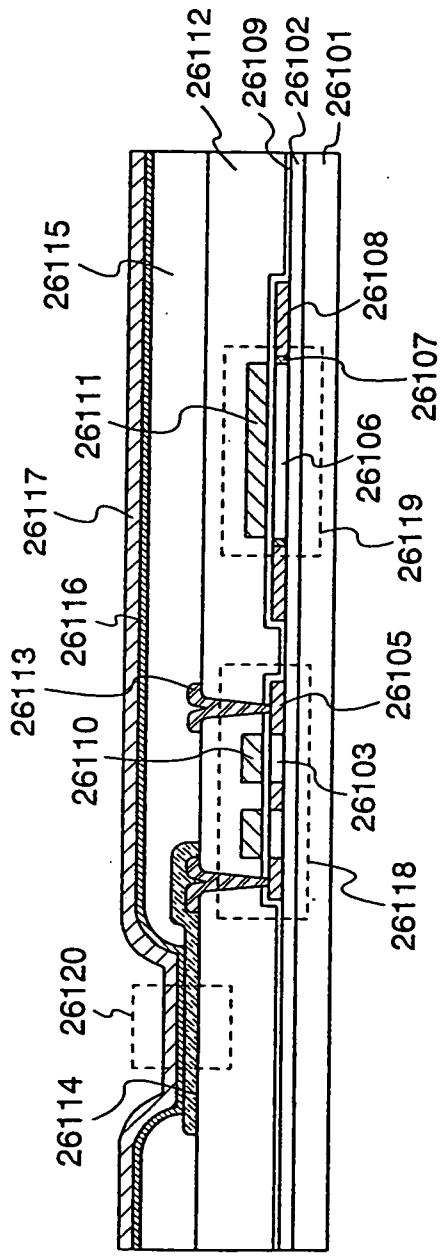


圖73B

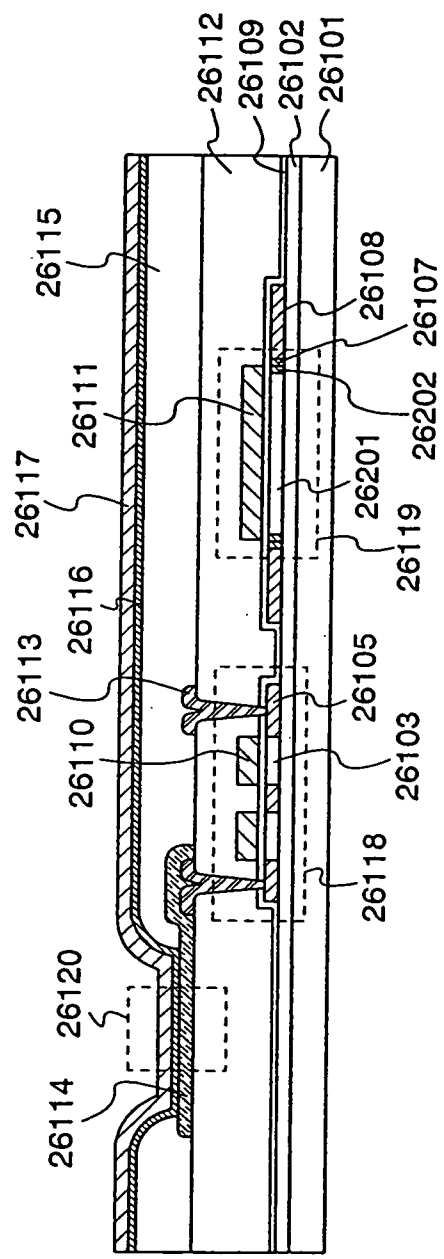


圖 74A

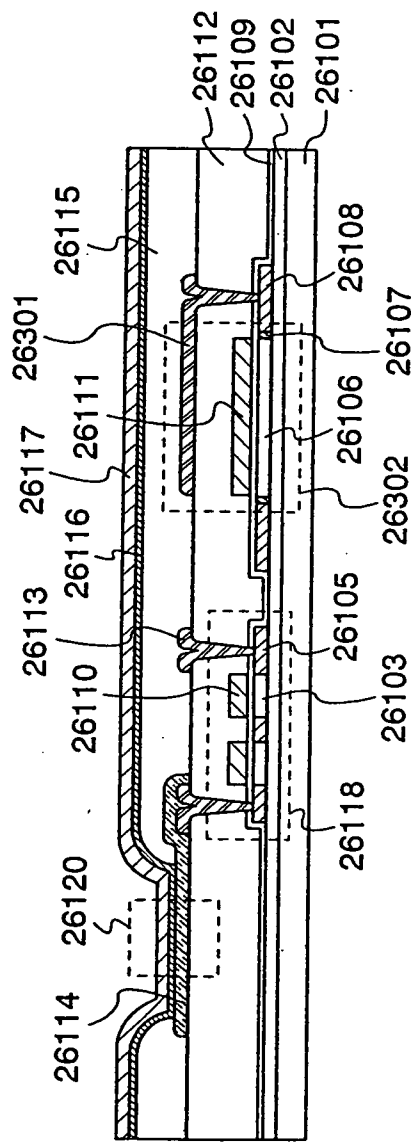


圖 74B

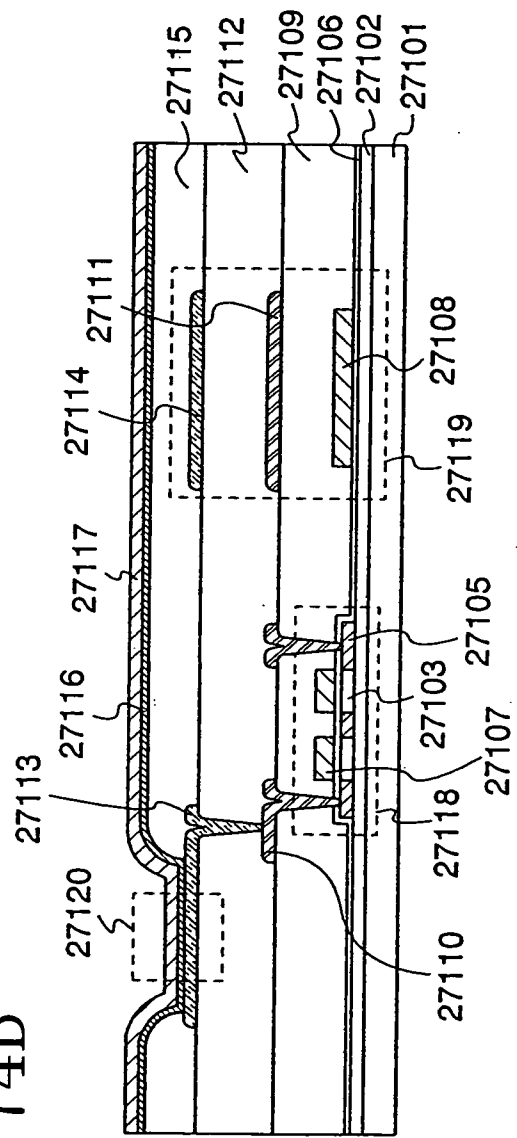


圖 75A

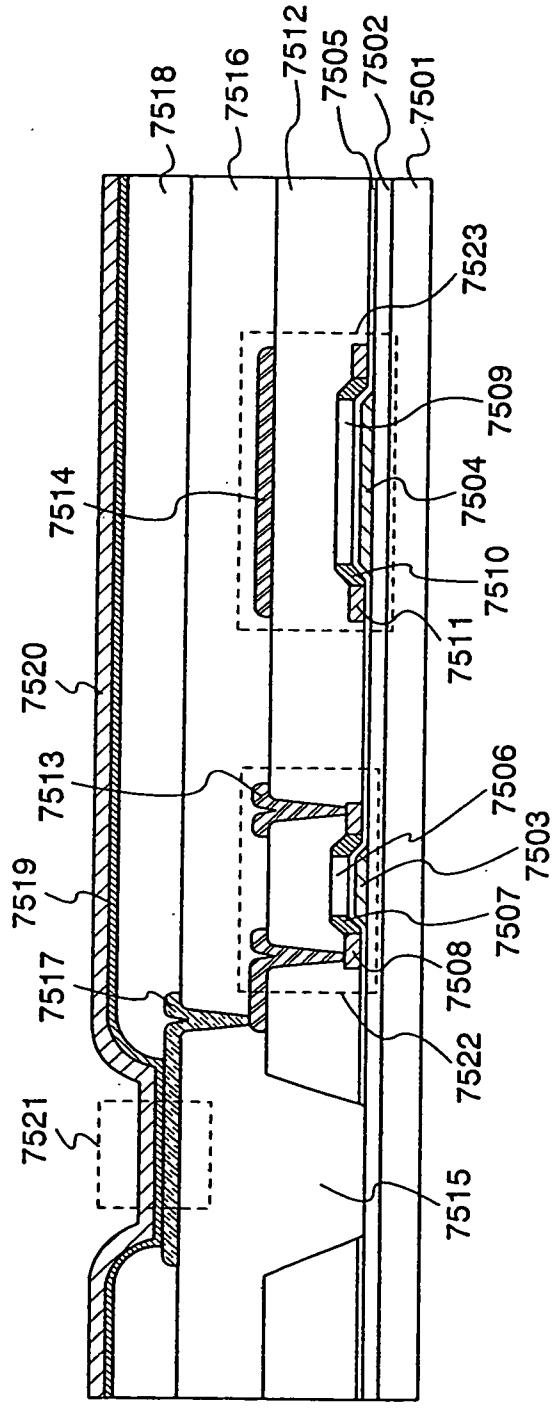


圖 75B

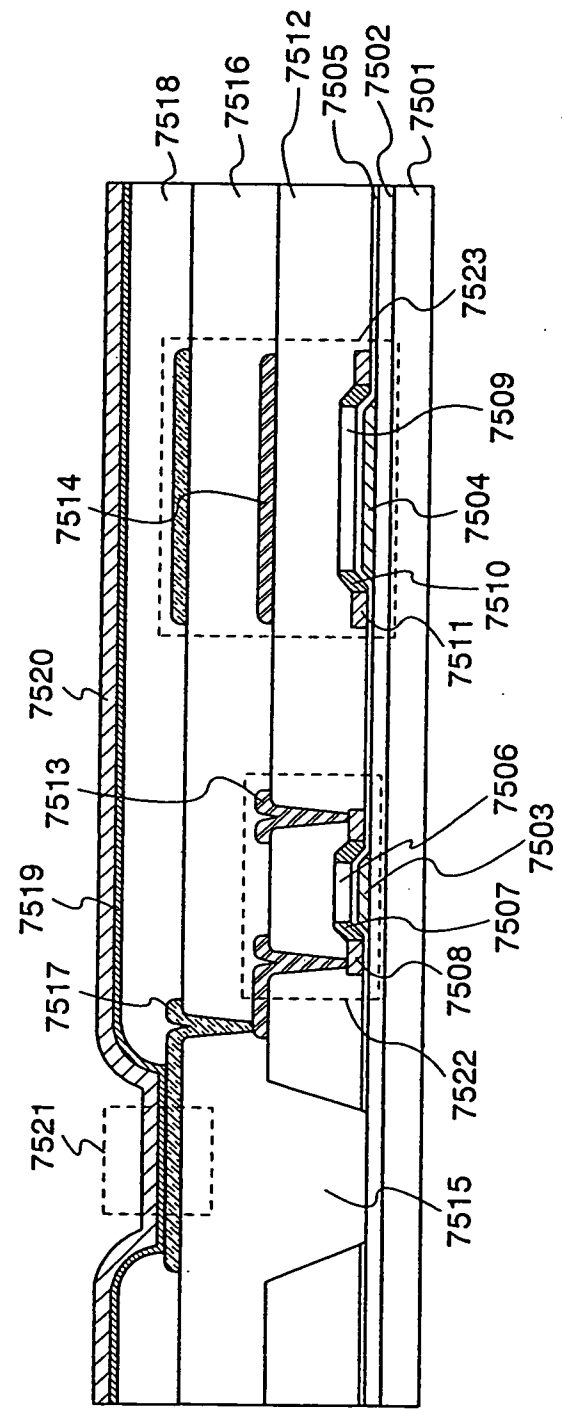




圖 77A

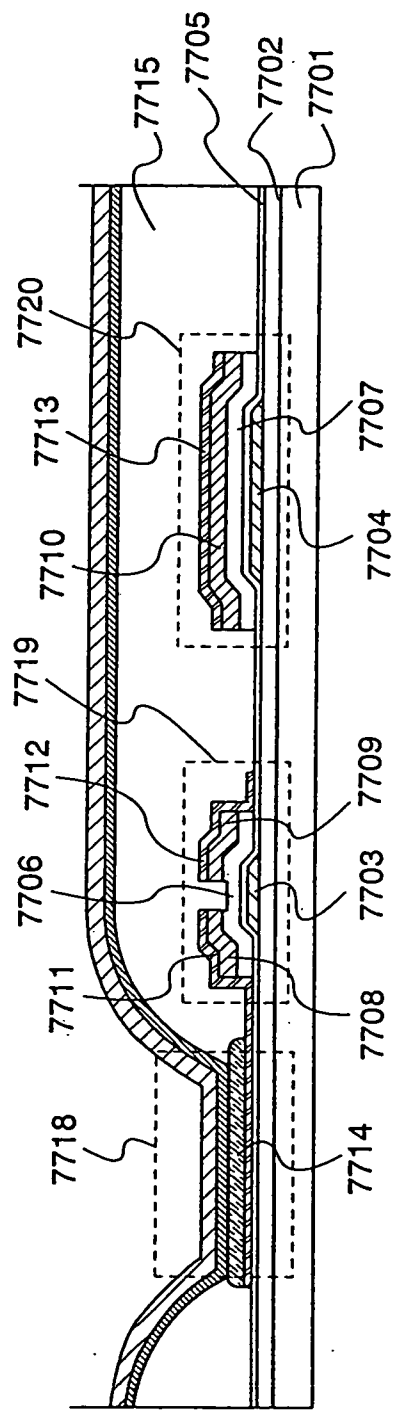


圖 77B

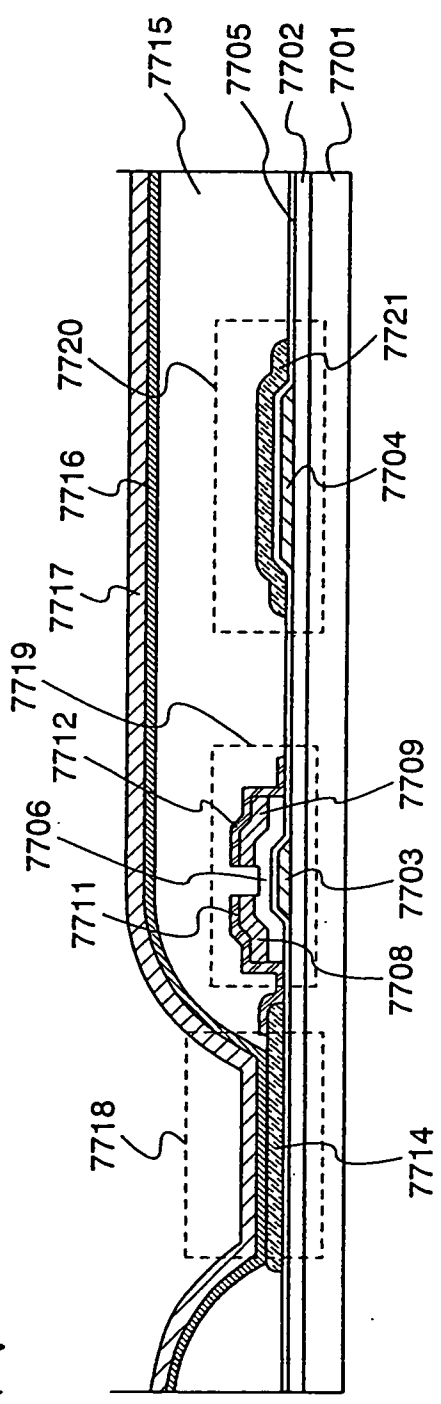


圖 78A

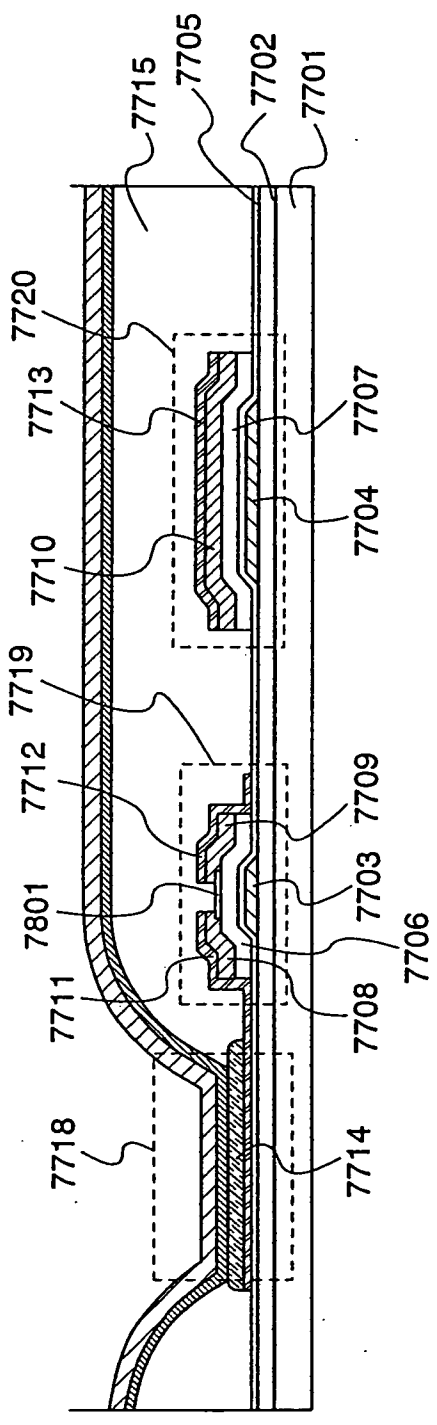


圖 78B

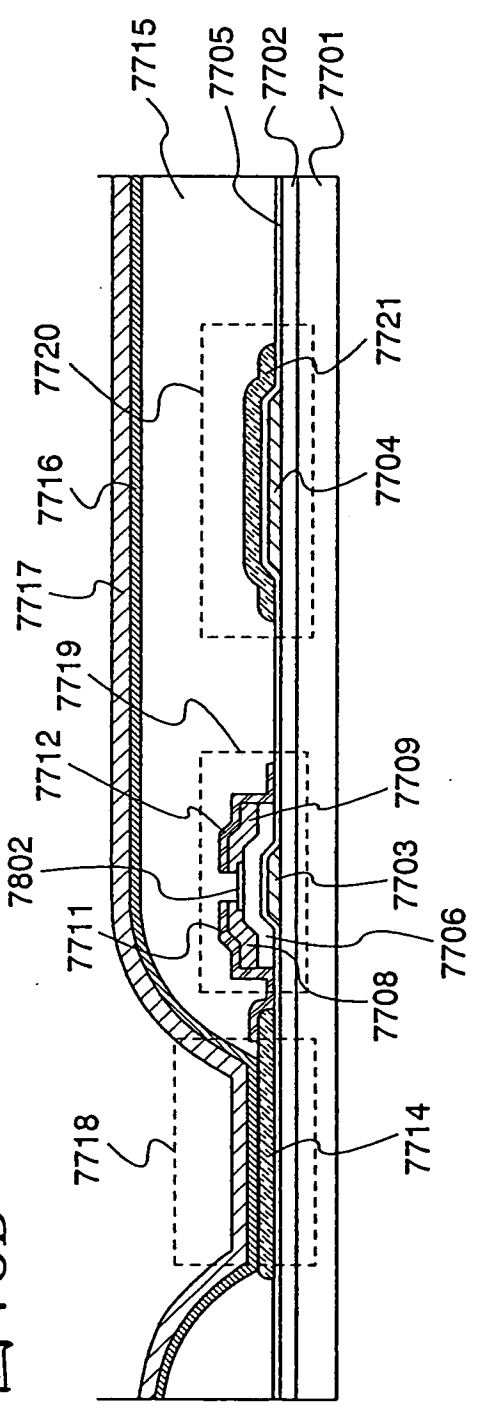


圖 79

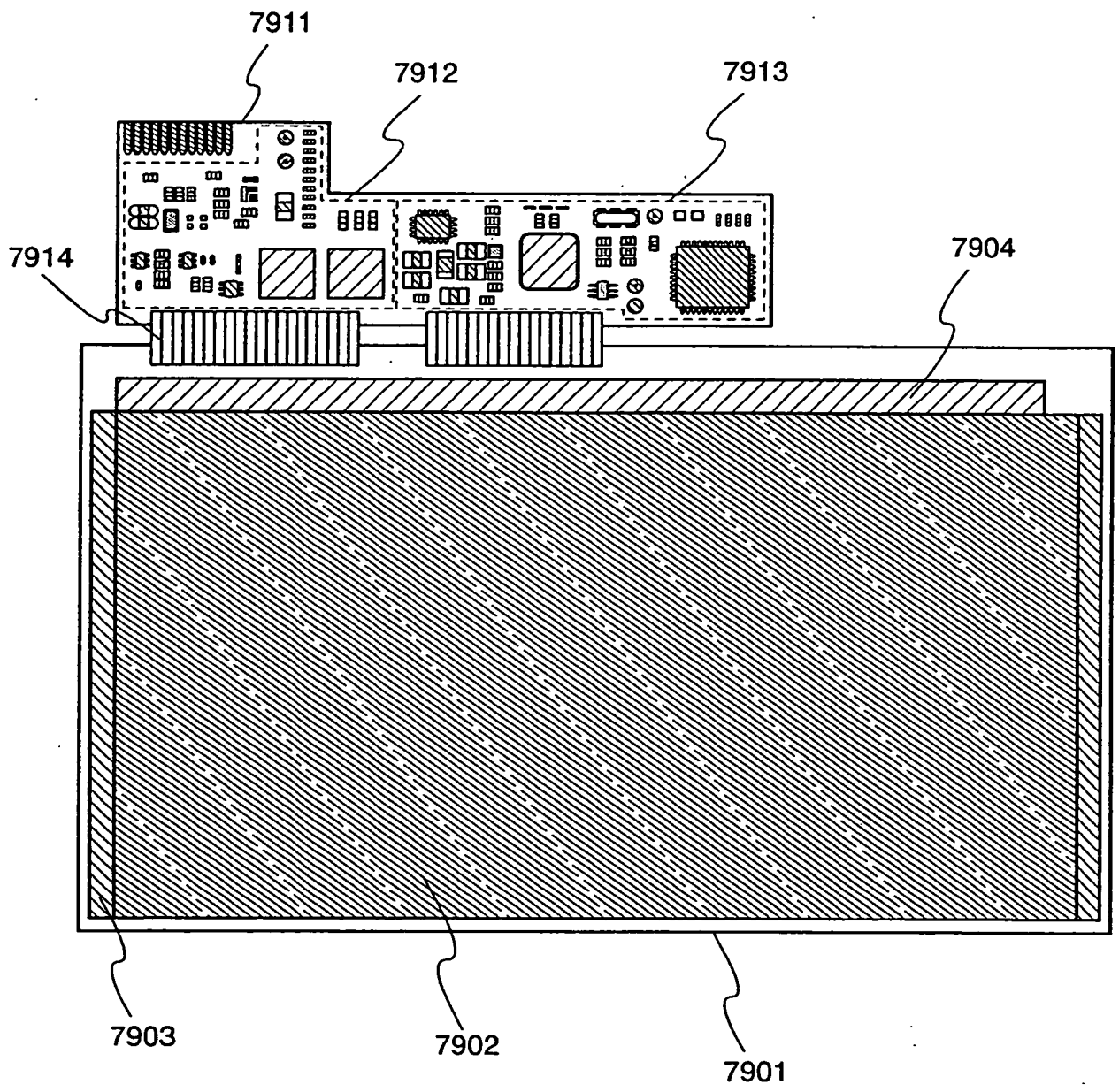


圖 80

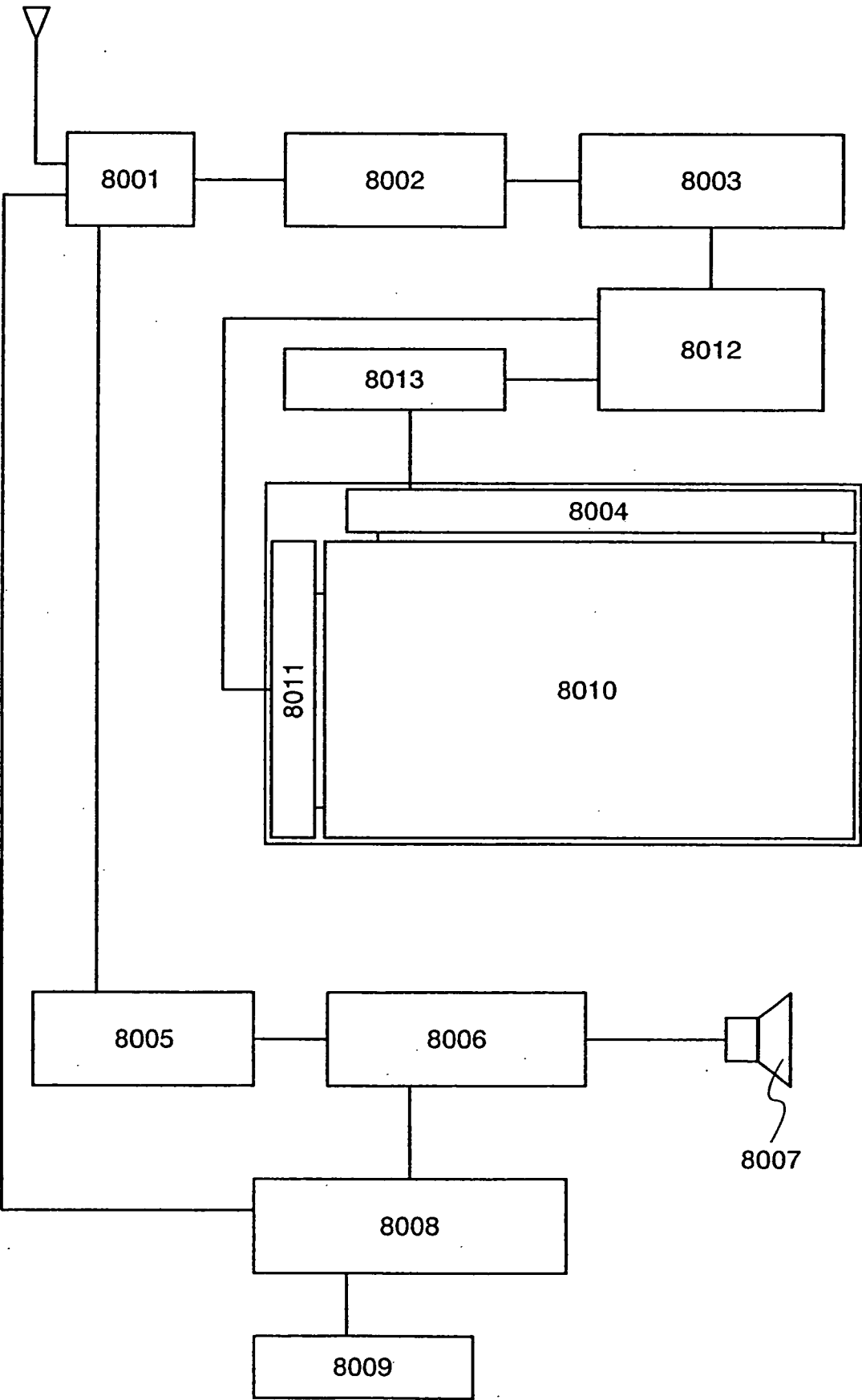


圖 81A

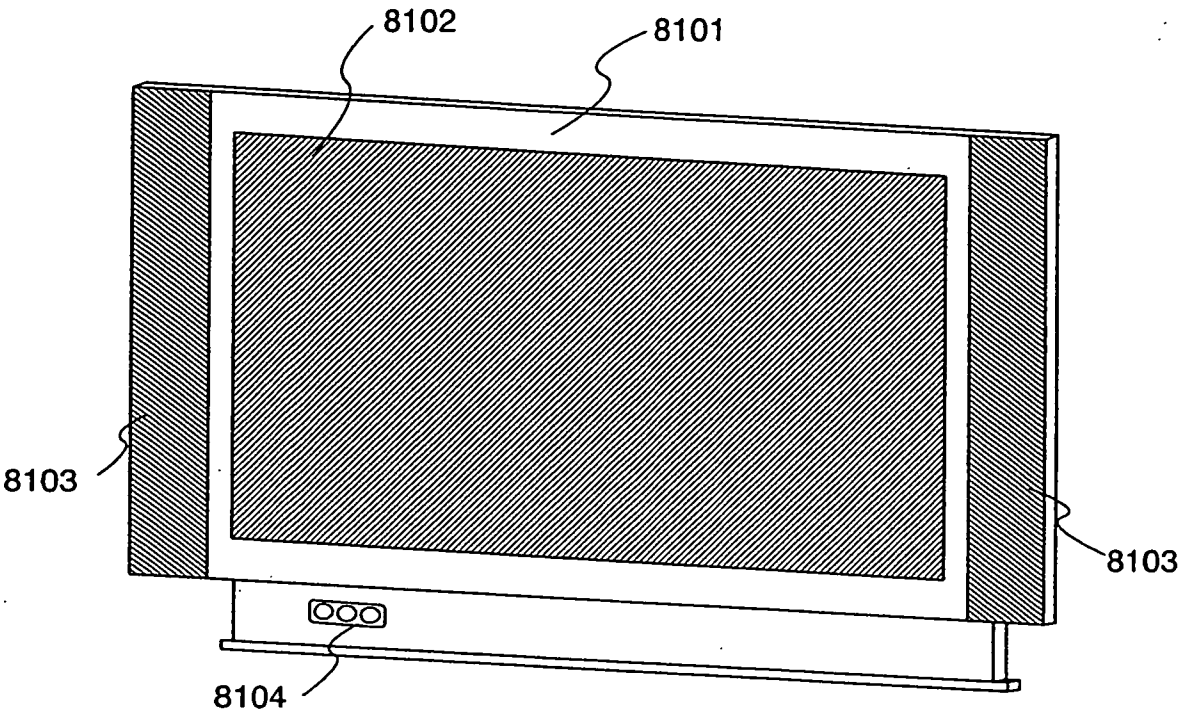


圖 81B

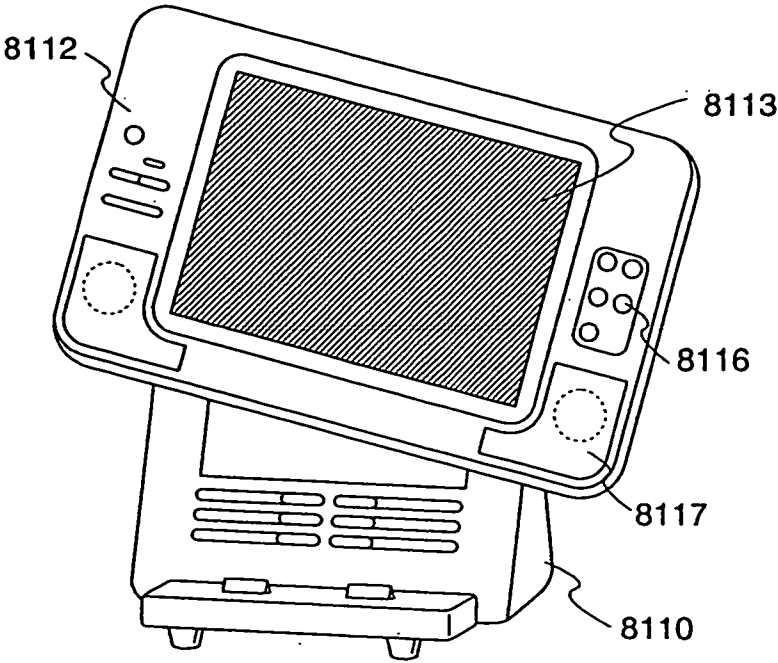


圖 82A

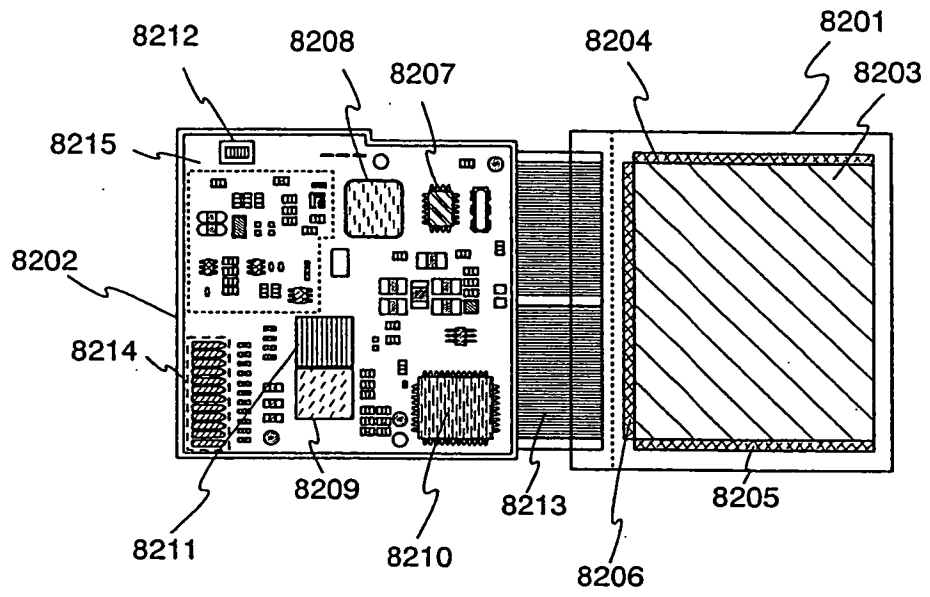


圖 82B

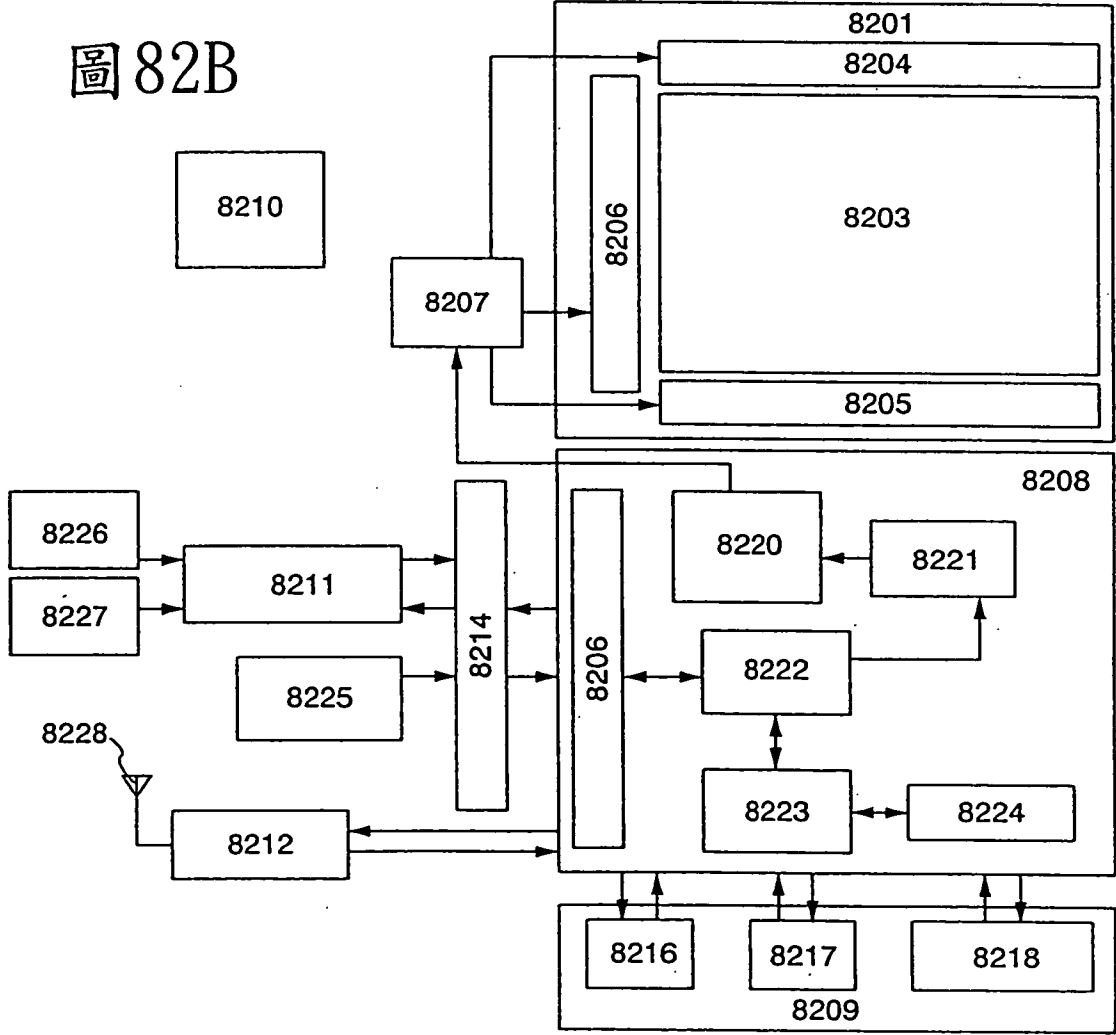


圖 83

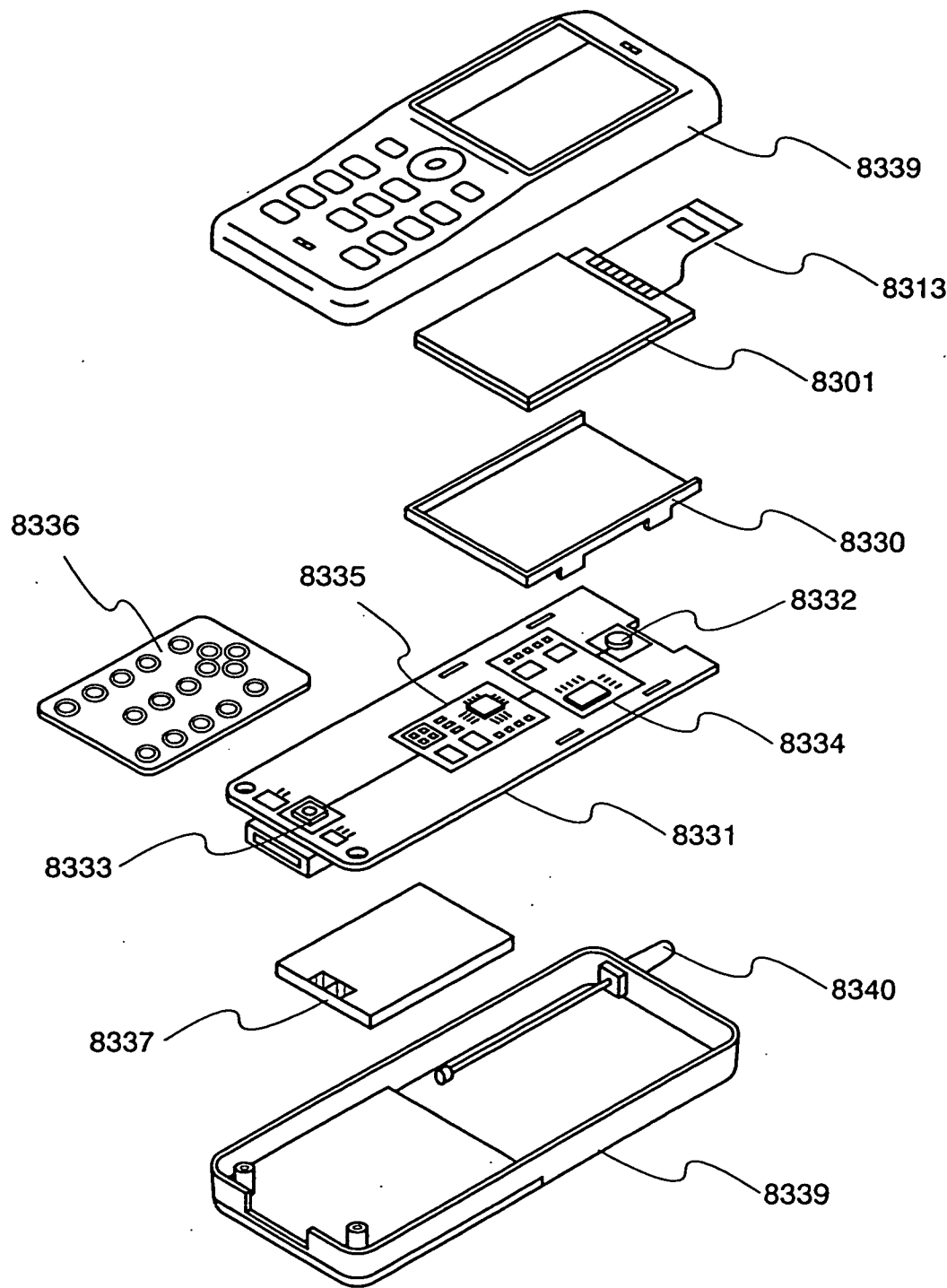


圖 84A

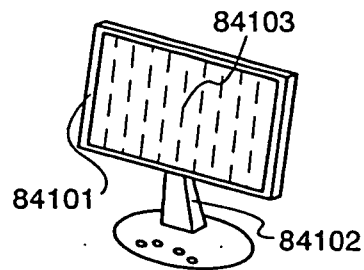


圖 84B

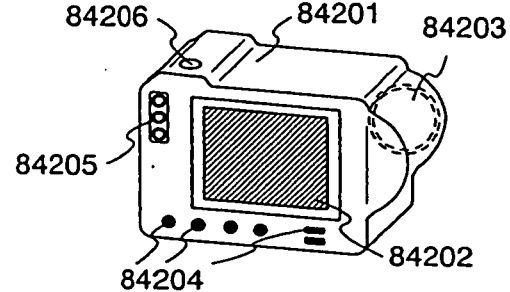


圖 84C

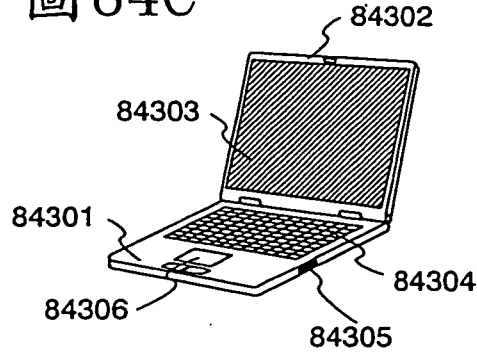


圖 84D

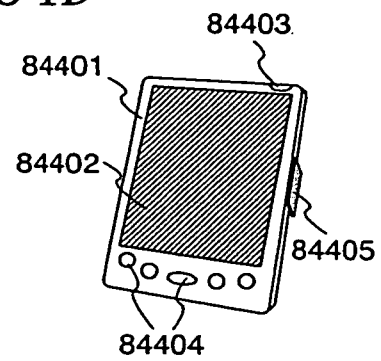


圖 84E

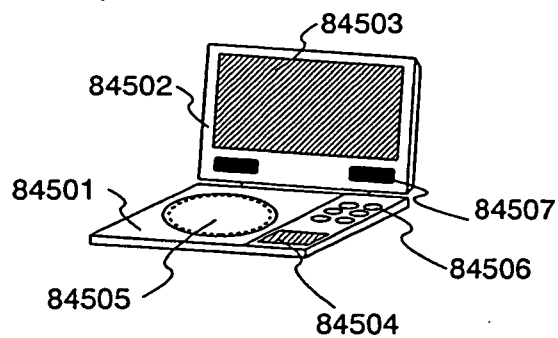


圖 84F

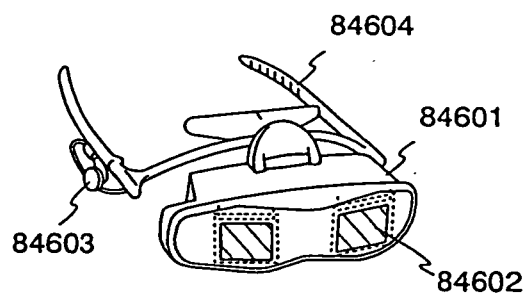


圖 84G

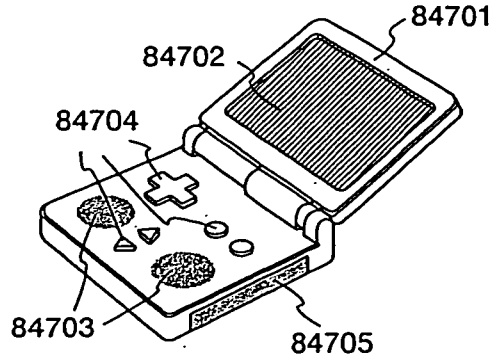
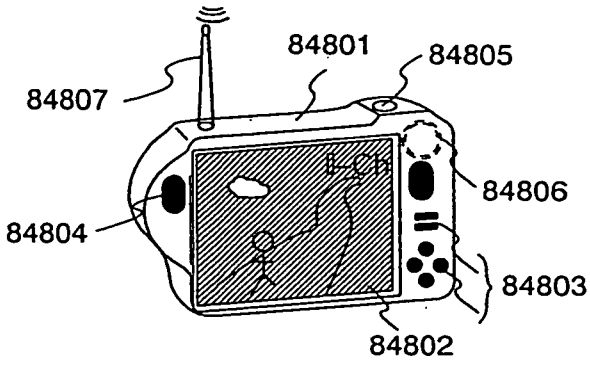


圖 84H



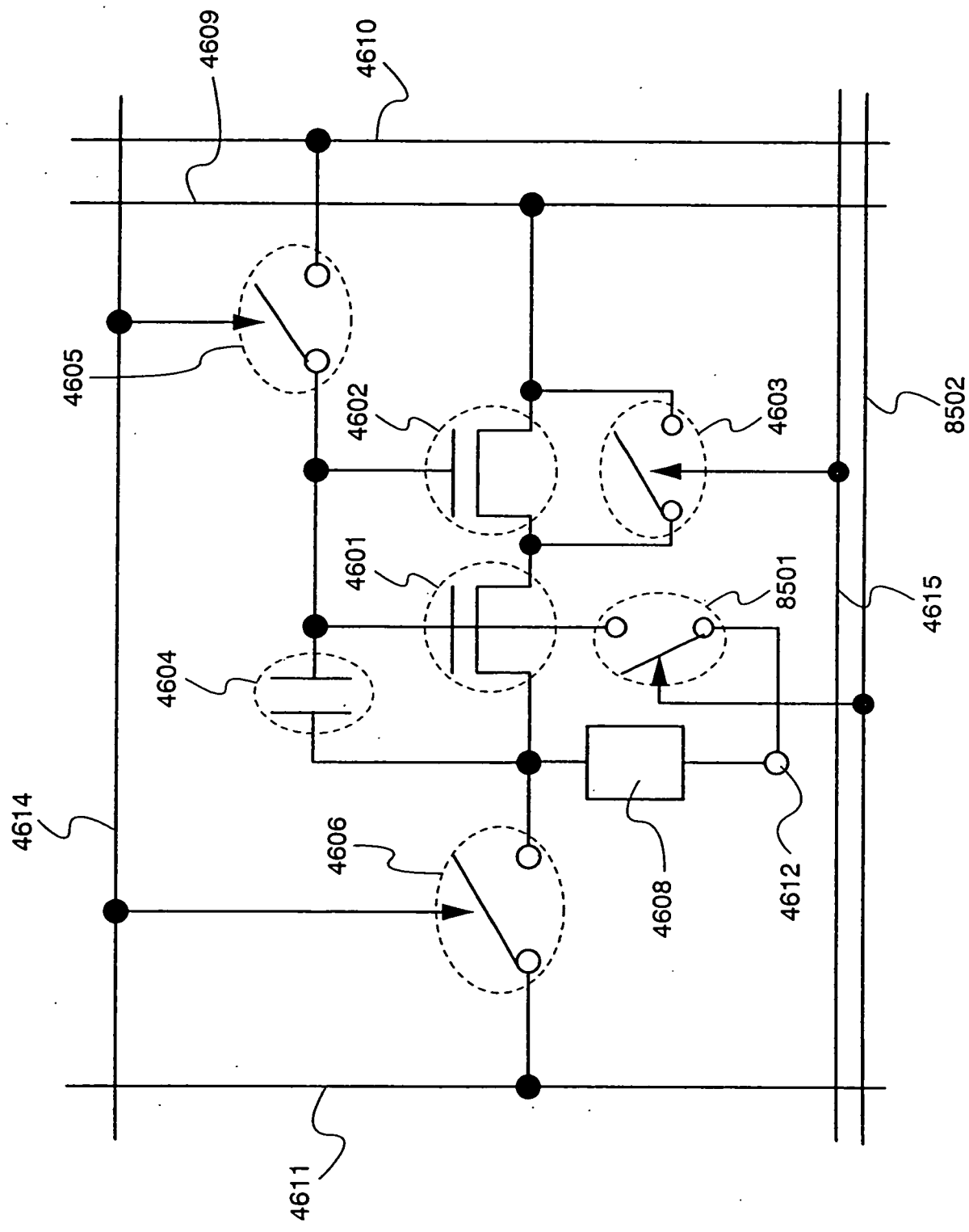


圖85

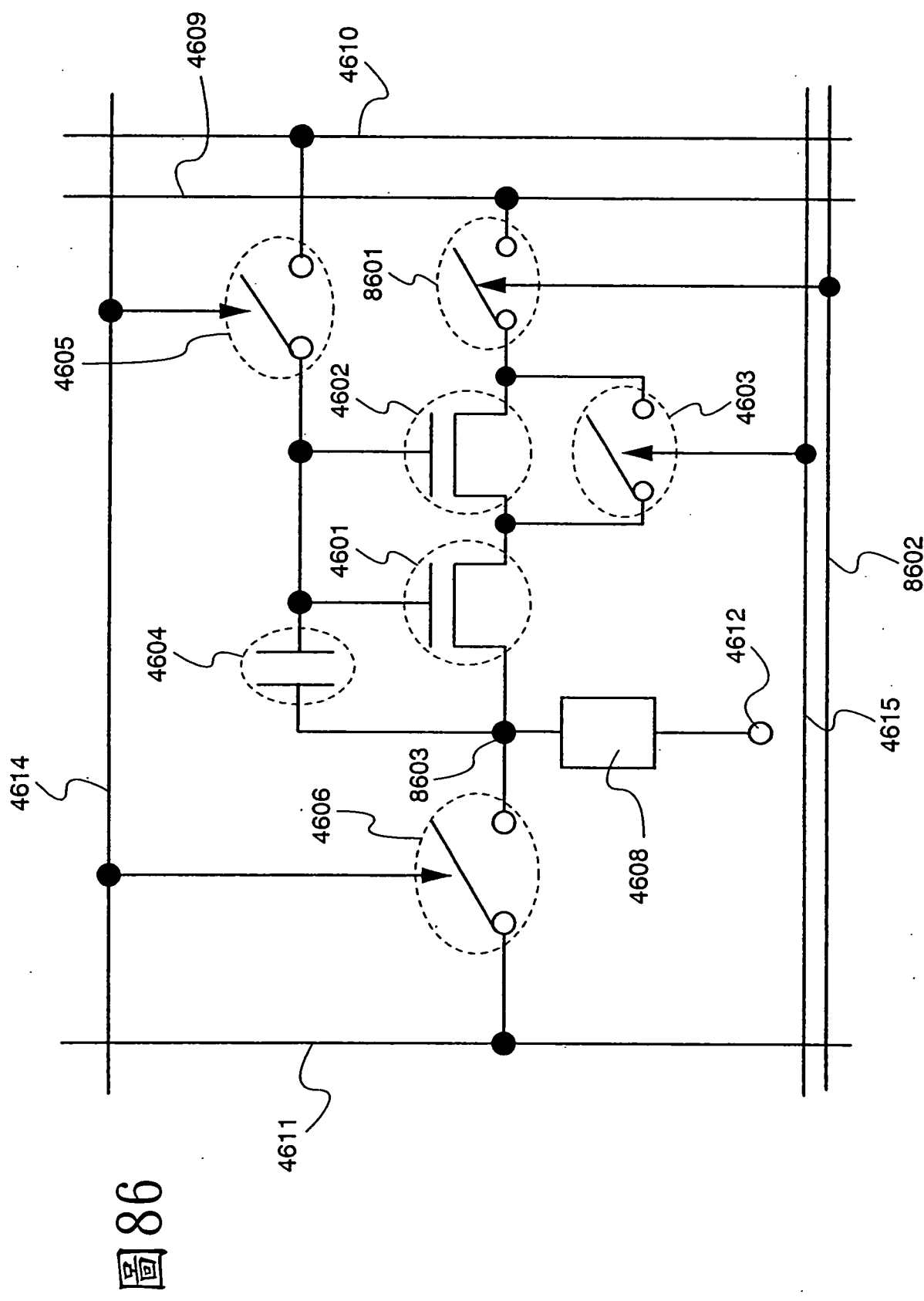


圖86

78

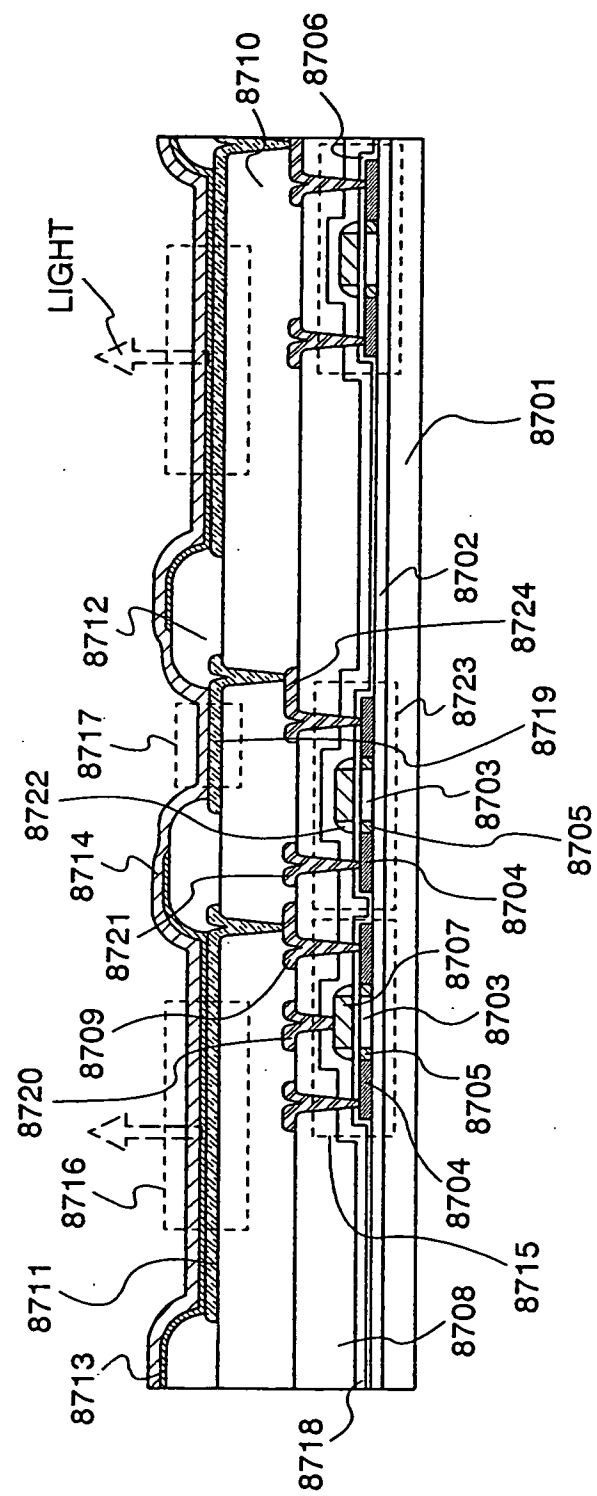


圖 88

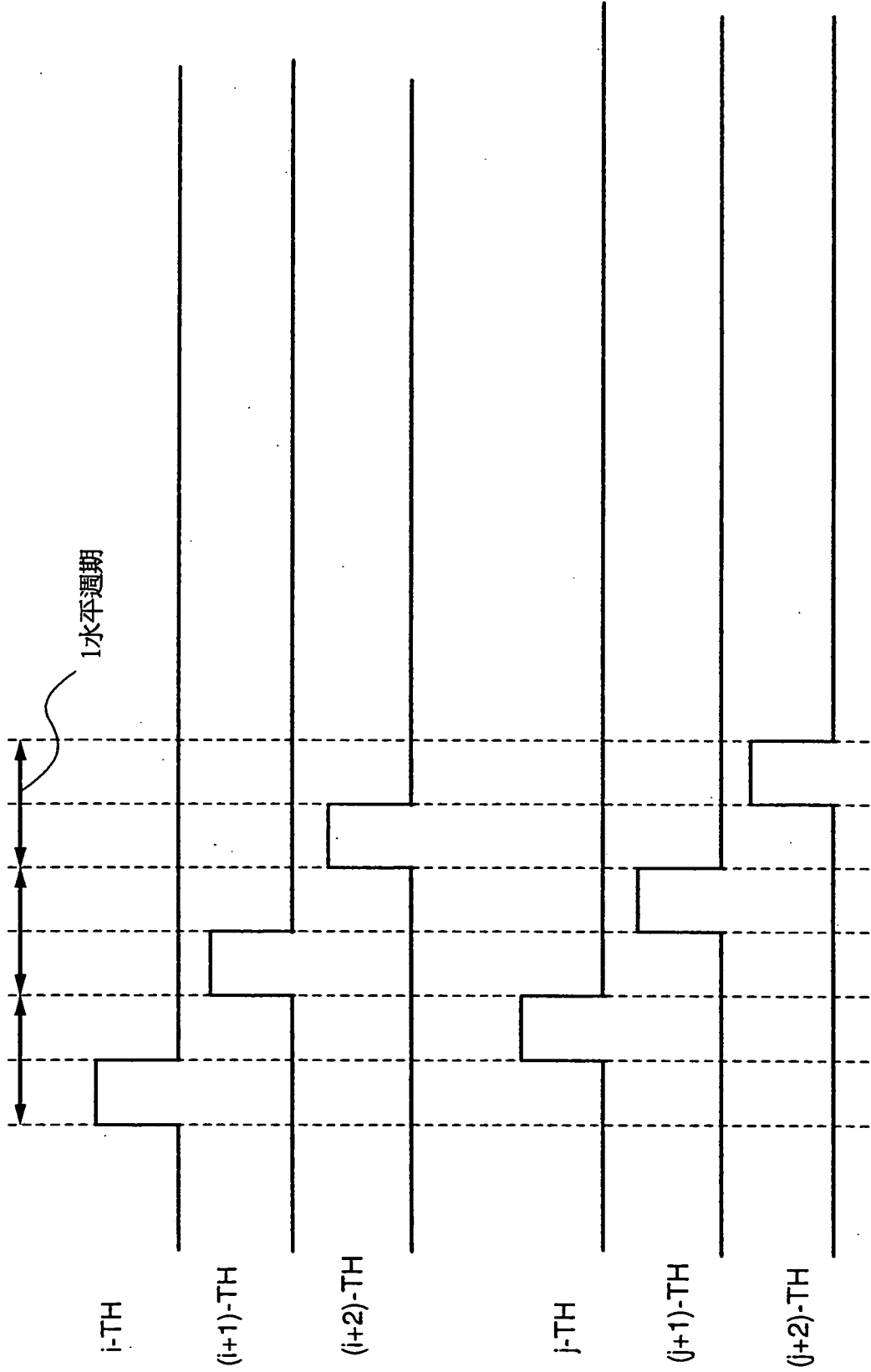
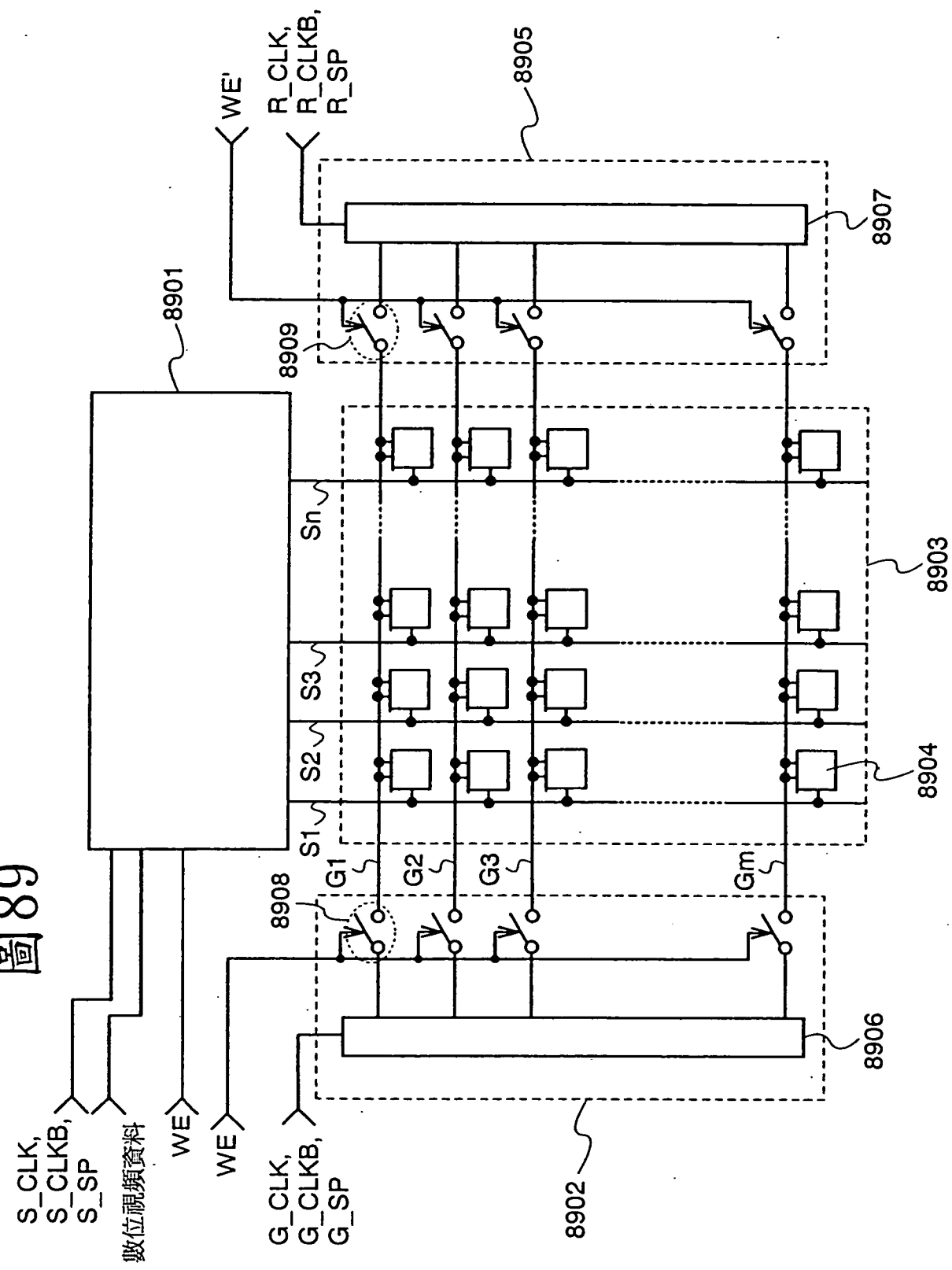


圖 89



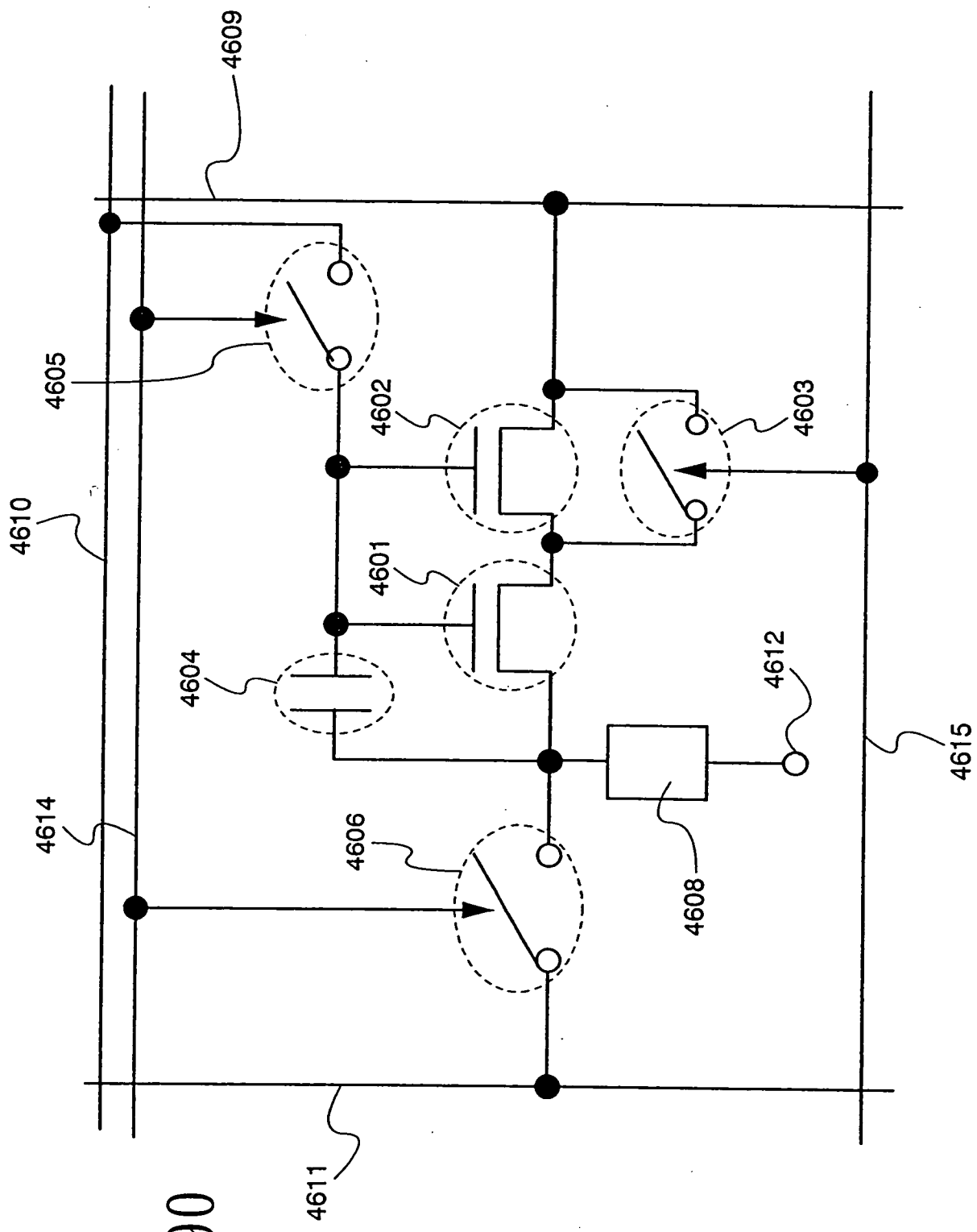


圖 90

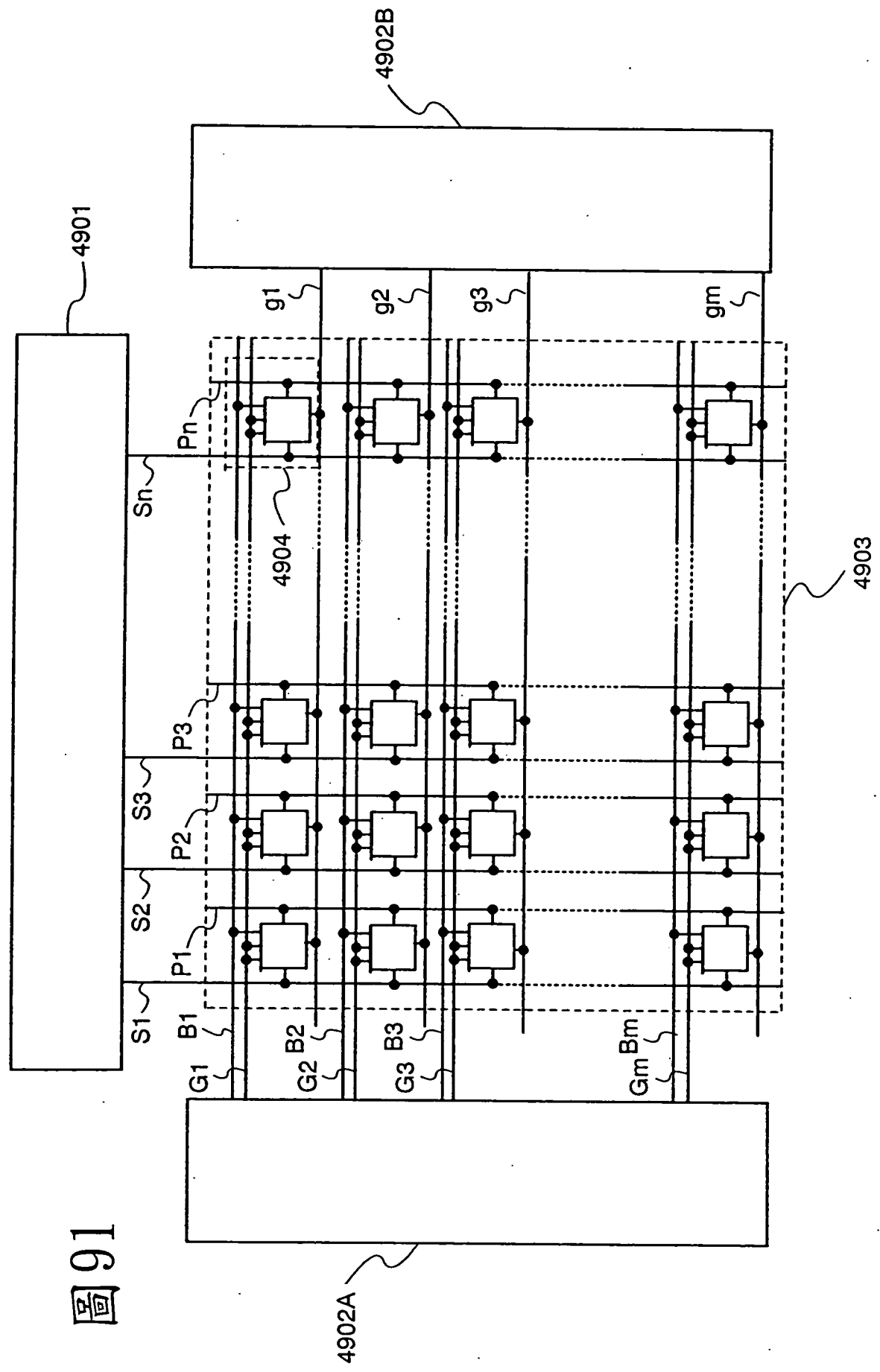


圖91

圖 92

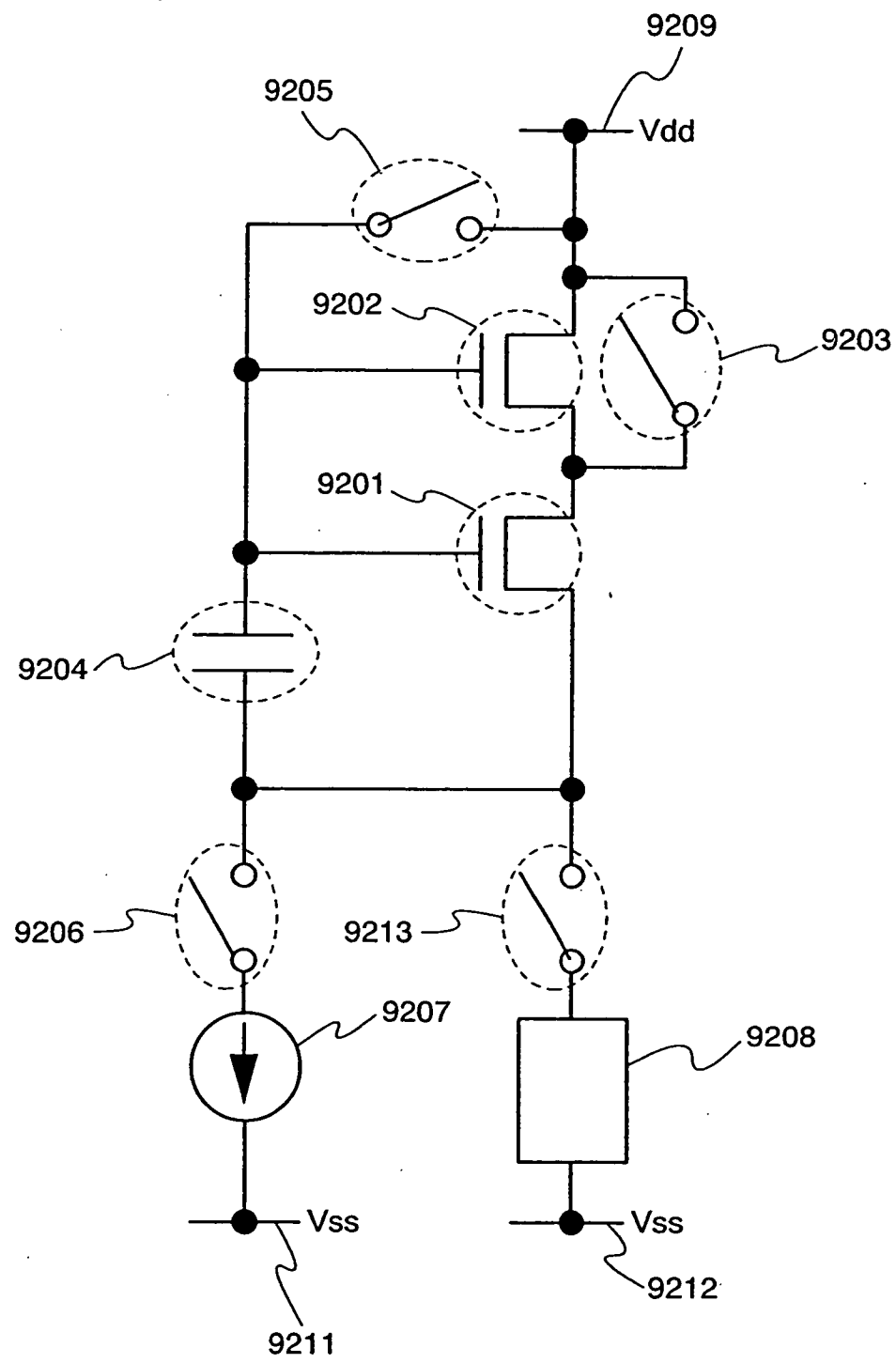


圖 93

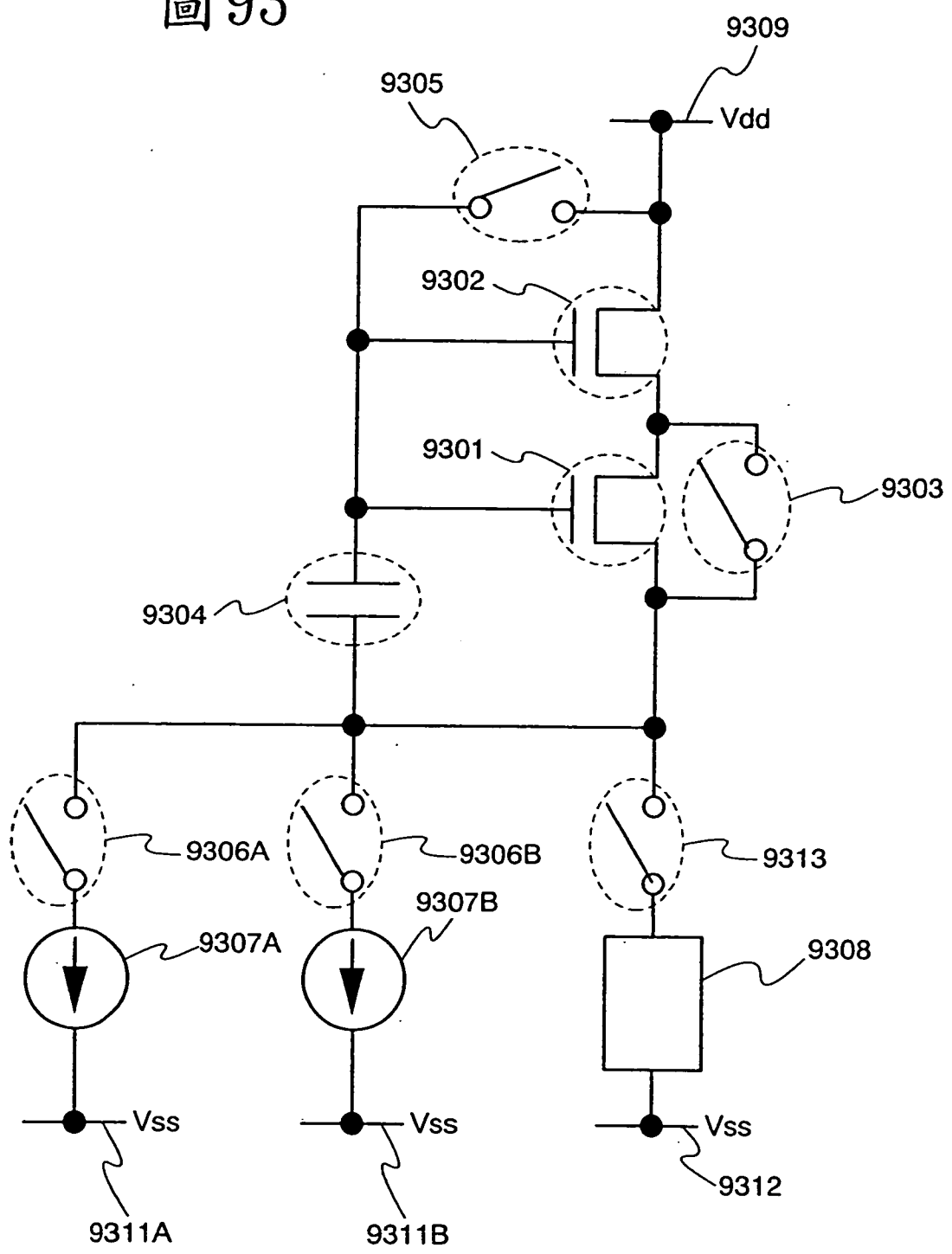


圖 94A

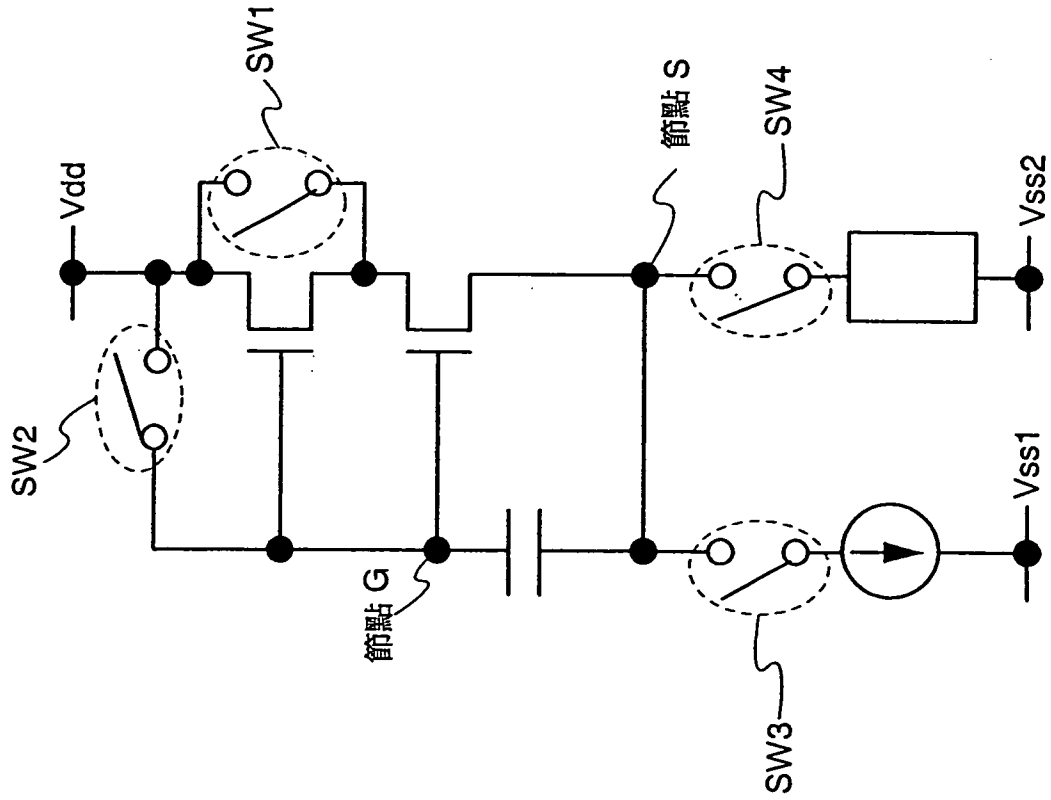


圖 94B

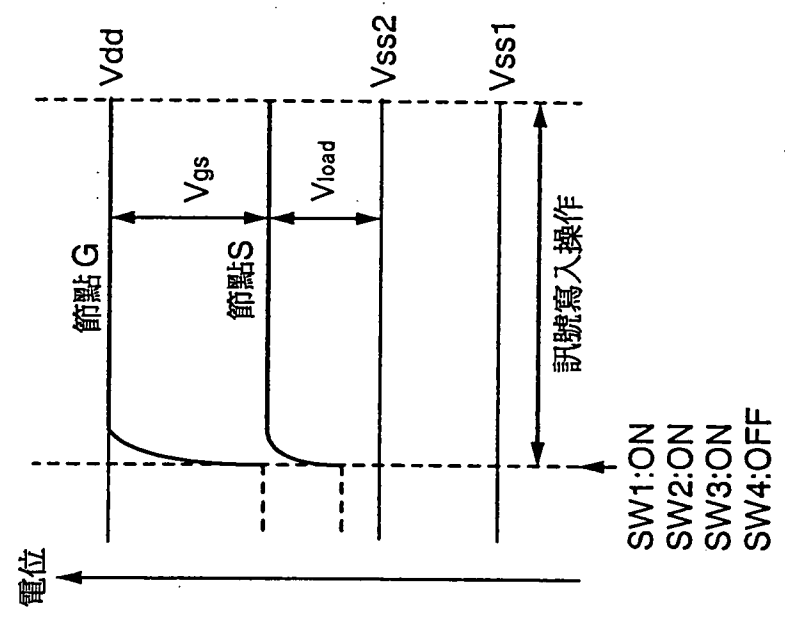


圖 95A

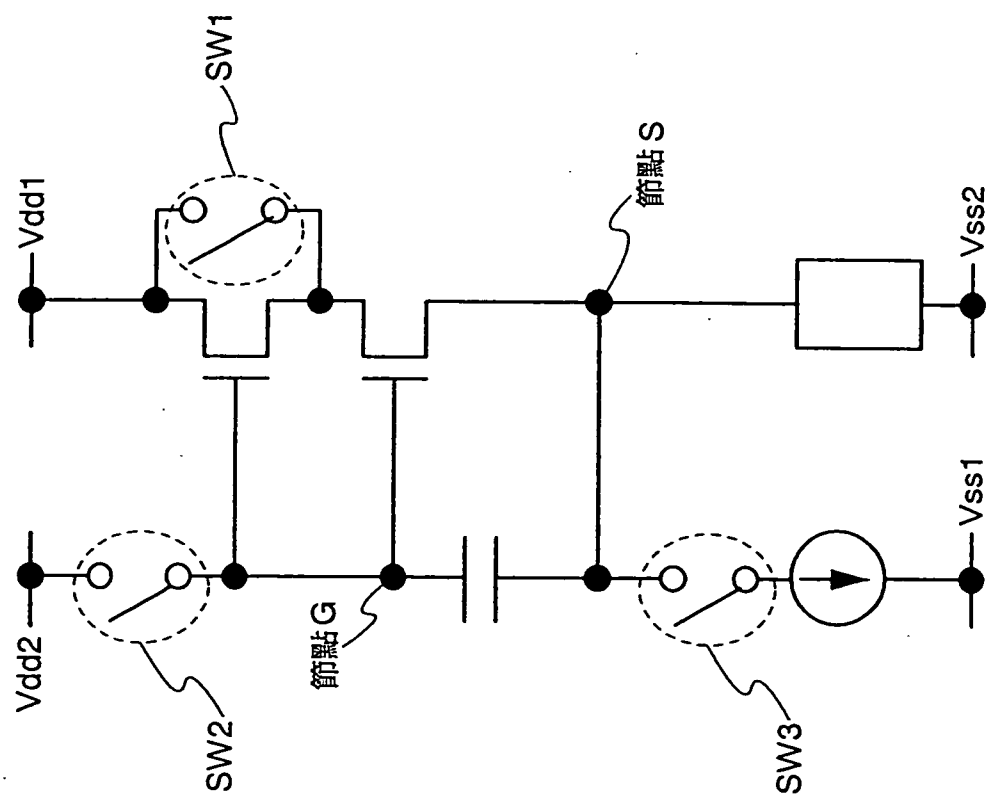


圖 95B

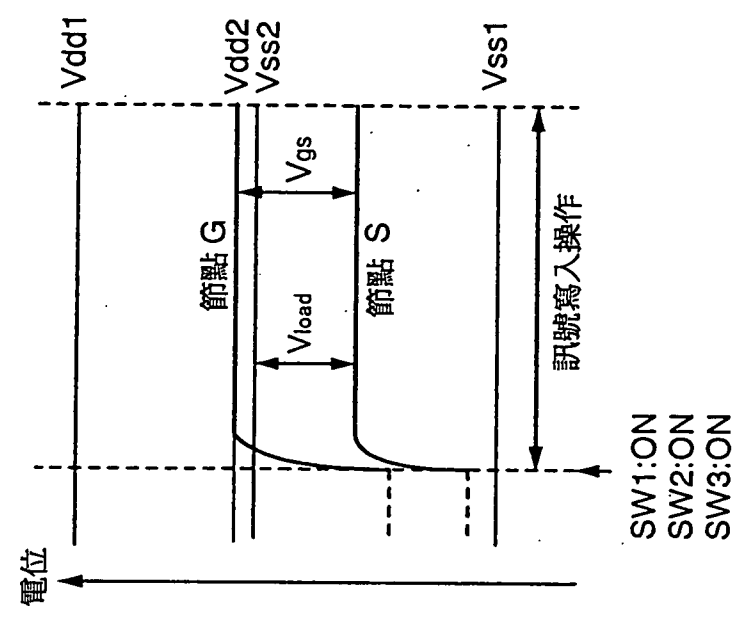


圖 96

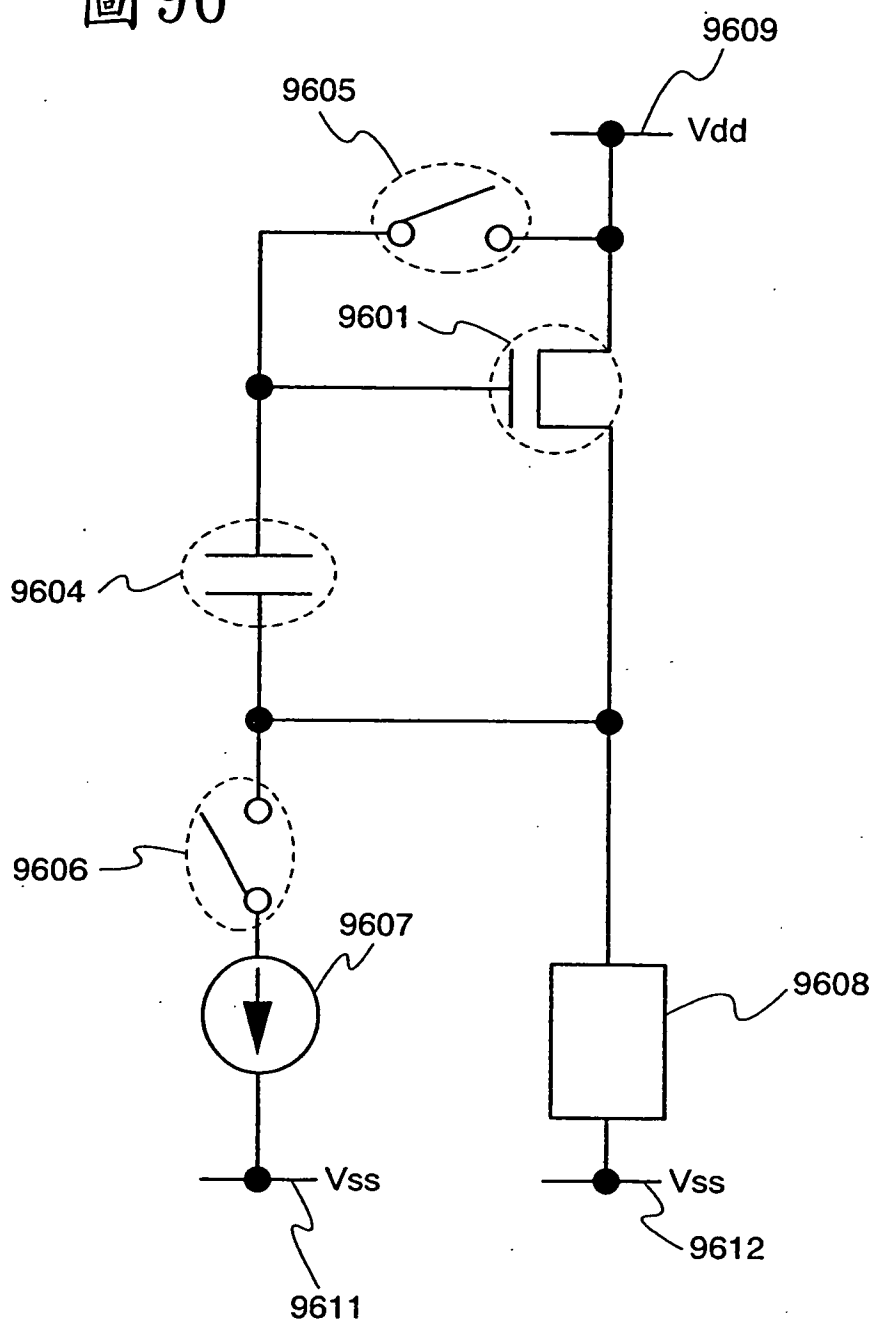


圖97A

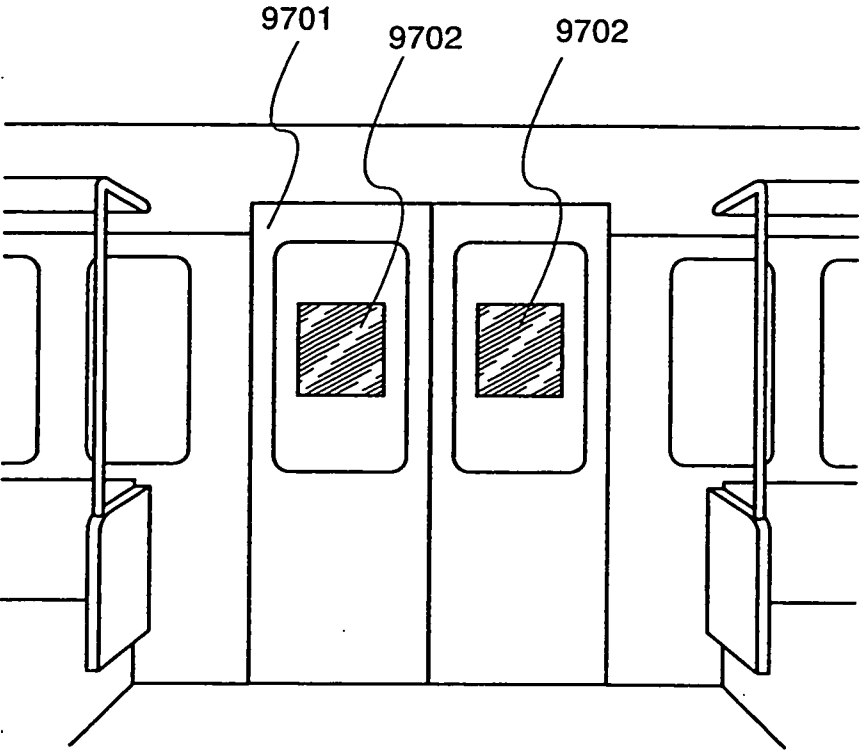


圖97B

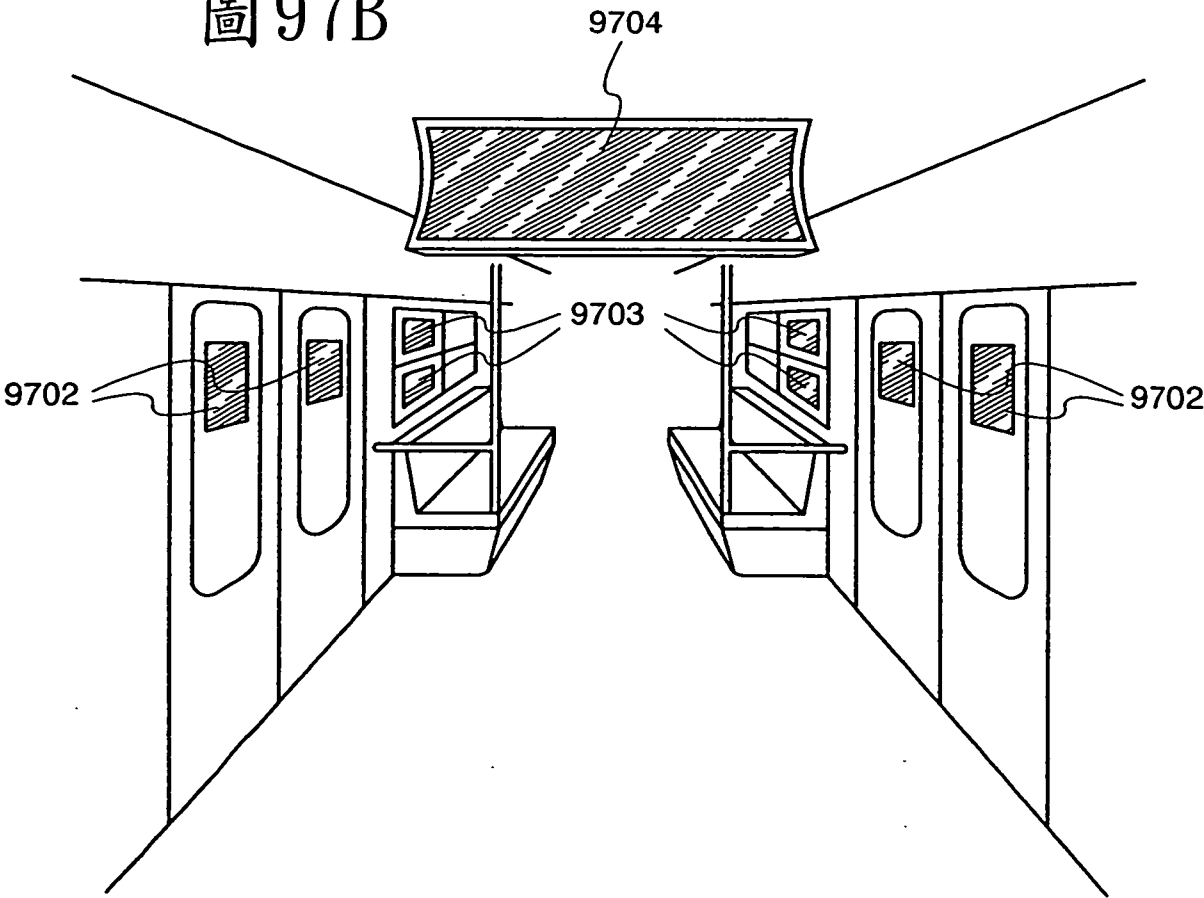


圖 98

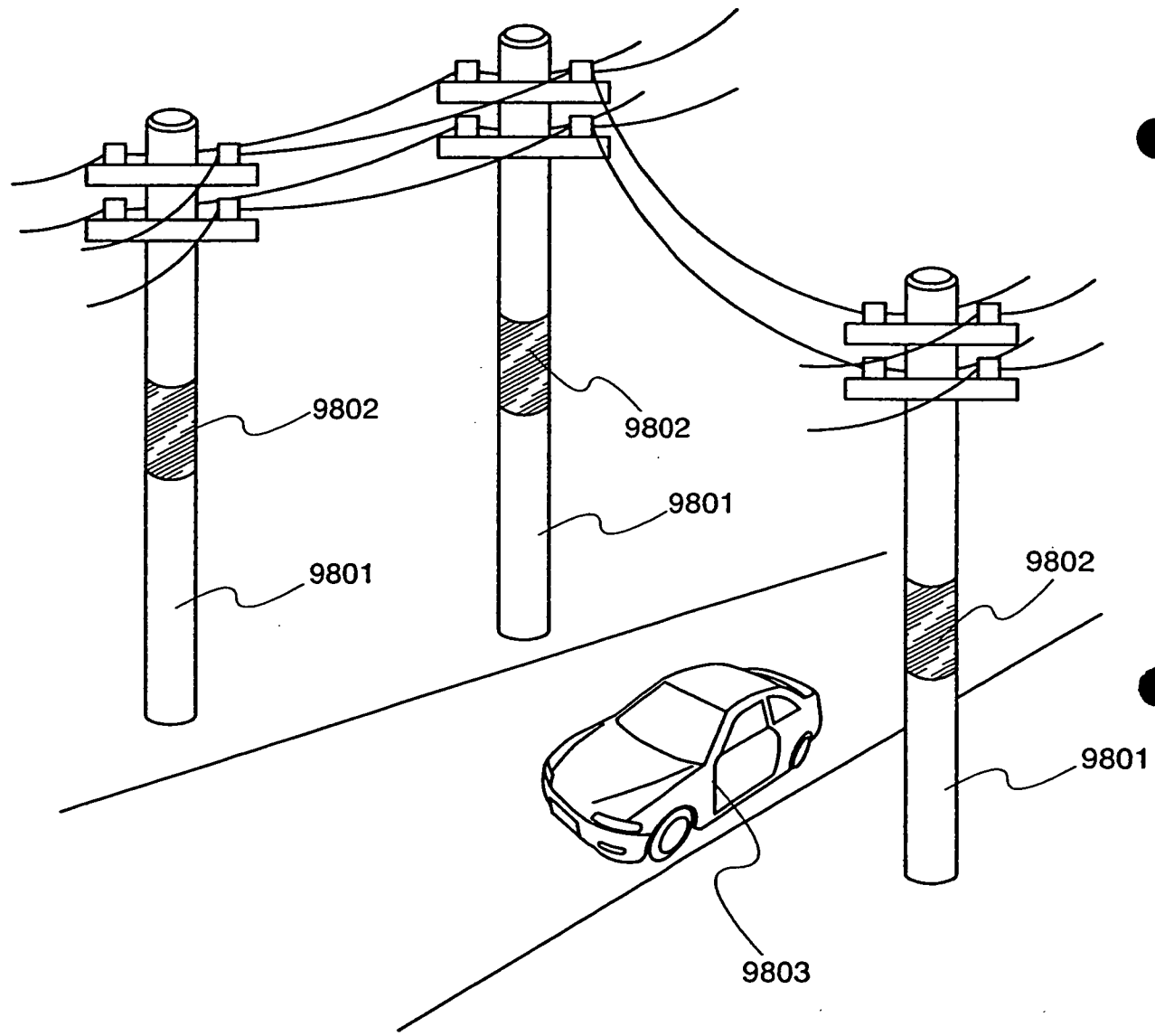


圖 99

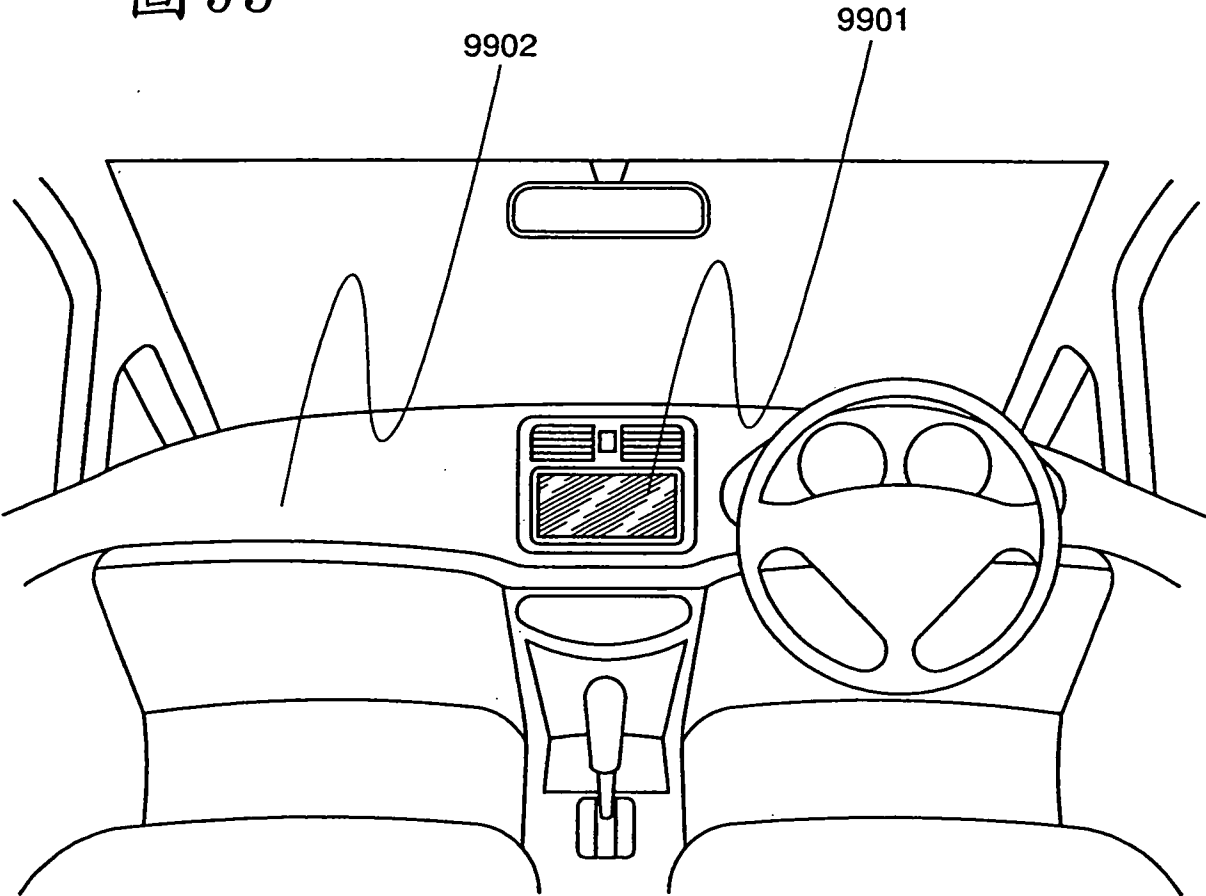


圖 100

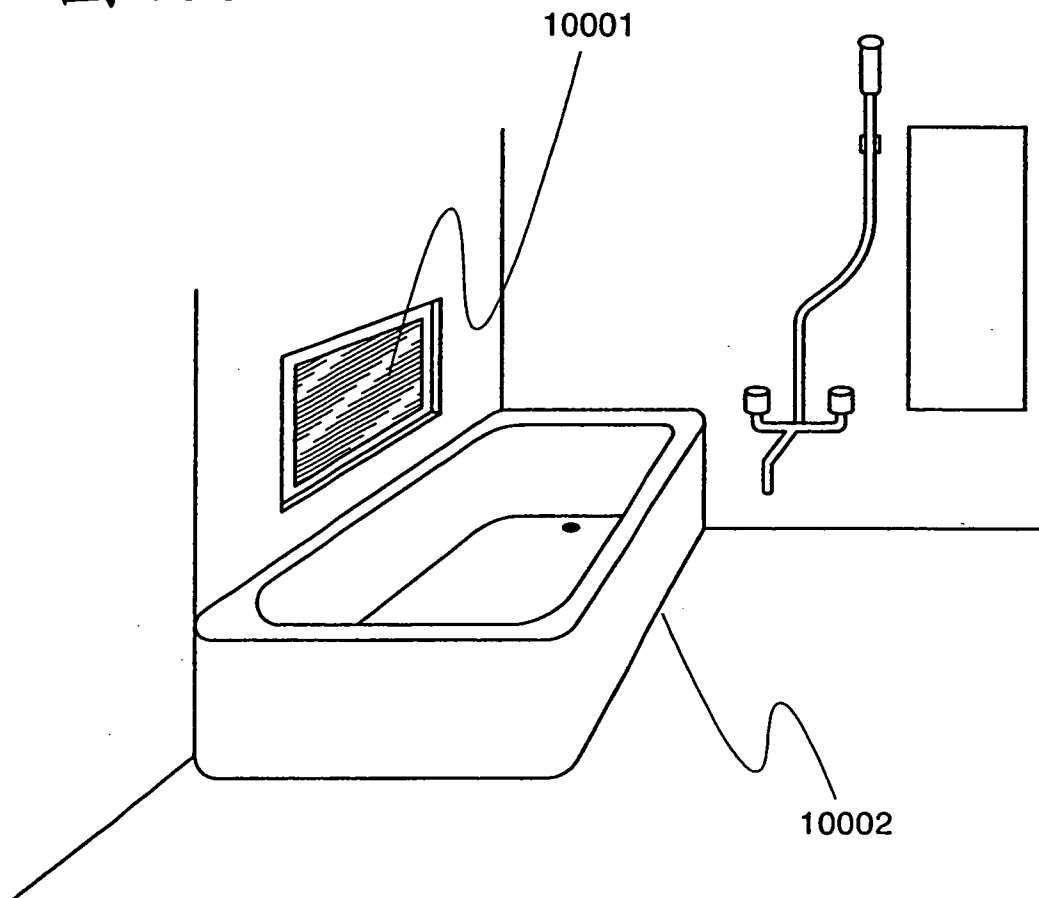


圖101A

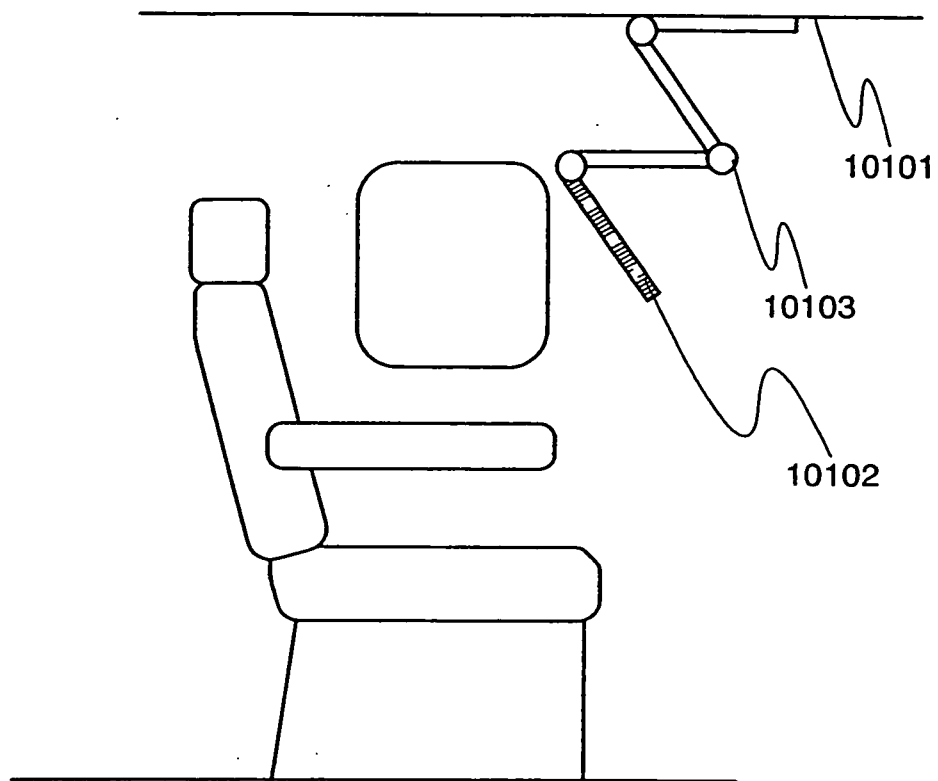


圖101B

