



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201351137 A

(43)公開日：中華民國 102 (2013) 年 12 月 16 日

(21)申請案號：101120907

(22)申請日：中華民國 101 (2012) 年 06 月 11 日

(51)Int. Cl.：

G06F12/02 (2006.01)

G06F11/08 (2006.01)

(71)申請人：群聯電子股份有限公司 (中華民國) PHISON ELECTRONICS CORP. (TW)

苗栗縣竹南鎮群義路 1 號

(72)發明人：葉志剛 YEH, CHIH KANG (TW)

(74)代理人：詹銘文；葉璟宗

申請實體審查：有 申請專利範圍項數：18 項 圖式數：8 共 47 頁

(54)名稱

記憶體管理方法、記憶體控制器與記憶體儲存裝置

MEMORY MANAGEMENT METHOD, MEMORY CONTROLLER AND MEMORY STORAGE
DEVICE USING THE SAME

(57)摘要

一種記憶體管理方法，用於控制有多個實體抹除單元的可複寫式非揮發性記憶體模組。此方法包括以下步驟。設定實體抹除單元的操作模式包括三種模式。第一模式表示所有的實體程式化單元可被程式化，第二模式與第三模式表示上實體程式化單元為不可被程式化，但第三模式無法被切換至其他模式。將實體抹除單元劃分為第一區與第二區。實體抹除單元在第一區時，是可切換地操作在第一模式或第二模式，在第二區時則固定為第三模式。當符合一個情況時，將一個實體抹除單元從第一區劃分為第二區。藉此，可以延長可複寫式非揮發性記憶體的使用壽命。

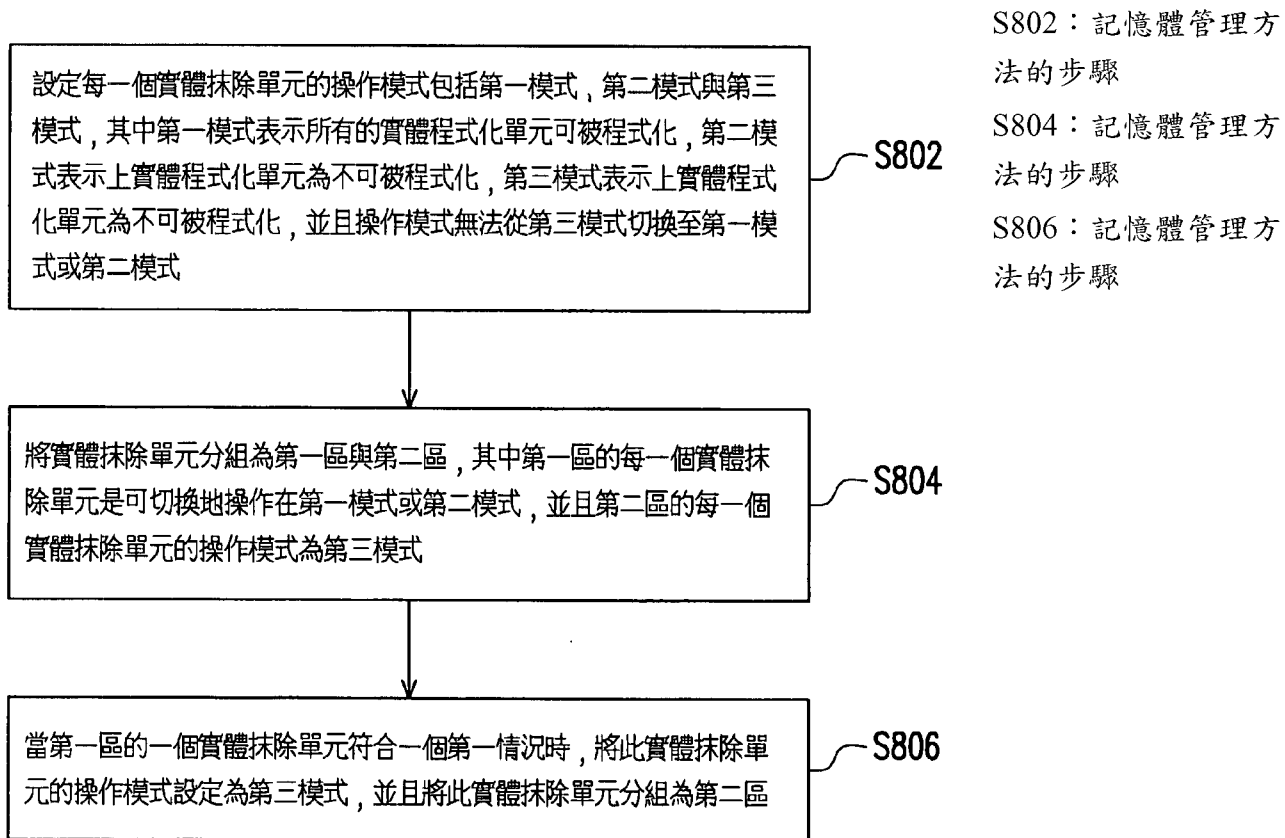


圖 8

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：101120901

※ 申請日：

※IPC 分類：G06F12/02(2006.01)

一、發明名稱：

G06F11/08(2006.01)

記憶體管理方法、記憶體控制器與記憶體儲存裝置
MEMORY MANAGEMENT METHOD, MEMORY
CONTROLLER AND MEMORY STORAGE DEVICE
USING THE SAME

二、中文發明摘要：

一種記憶體管理方法，用於控制有多個實體抹除單元的可複寫式非揮發性記憶體模組。此方法包括以下步驟。設定實體抹除單元的操作模式包括三種模式。第一模式表示所有的實體程式化單元可被程式化，第二模式與第三模式表示上實體程式化單元為不可被程式化，但第三模式無法被切換至其他模式。將實體抹除單元劃分為第一區與第二區。實體抹除單元在第一區時，是可切換地操作在第一模式或第二模式，在第二區時則固定為第三模式。當符合一個情況時，將一個實體抹除單元從第一區劃分為第二區。藉此，可以延長可複寫式非揮發性記憶的使用壽命。

三、英文發明摘要：

A method adapted to control a rewritable non-volatile memory module having physical erase units is provided. The

method includes following steps. Operation models of the physical erase units are configured to include three models. In a first model, all physical program units are programmable. In a second model or a third model, upper physical program units are not programmable, but the third model cannot be switched to the first and the second model. The physical erase units are grouped into a first area and a second area. When a physical erase unit is in the first area, it is switchably operated in the first model or the second model, but in the third model when in the second area. When a condition is matched, a physical erase unit is grouped from the first area into the second area. Accordingly, the lifespan of the rewritable non-volatile memory module is prolonged.

四、指定代表圖：

(一) 本案之指定代表圖：圖 8

(二) 本代表圖之元件符號簡單說明：

S802、S804、S806：記憶體管理方法的步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

method includes following steps. Operation models of the physical erase units are configured to include three models. In a first model, all physical program units are programmable. In a second model or a third model, upper physical program units are not programmable, but the third model cannot be switched to the first and the second model. The physical erase units are grouped into a first area and a second area. When a physical erase unit is in the first area, it is switchably operated in the first model or the second model, but in the third model when in the second area. When a condition is matched, a physical erase unit is grouped from the first area into the second area. Accordingly, the lifespan of the rewritable non-volatile memory module is prolonged.

四、指定代表圖：

(一) 本案之指定代表圖：圖 8

(二) 本代表圖之元件符號簡單說明：

S802、S804、S806：記憶體管理方法的步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種記憶體管理方法，且特別是有關於一種用於控制可複寫式非揮發性記憶體模組的記憶體管理方法與使用此方法的記憶體控制器與記憶體儲存裝置。

【先前技術】

數位相機、行動電話與 MP3 播放器在這幾年來的成長十分迅速，使得消費者對儲存媒體的需求也急速增加。由於可複寫式非揮發性記憶體模組（例如，快閃記憶體）具有資料非揮發性、省電、體積小，以及無機械結構等特性，所以非常適合內建於上述所舉例的各種可攜式多媒體裝置中。

依據每個記憶胞可儲存的位元數，反及（NAND）型快閃記憶體可區分為單階儲存單元（Single Level Cell, SLC）NAND 型快閃記憶體、多階儲存單元（Multi Level Cell, MLC）NAND 型快閃記憶體與複數階儲存單元（Trinary Level Cell, TLC）NAND 型快閃記憶體，其中 SLC NAND 型快閃記憶體的每個記憶胞可儲存 1 個位元的資料（即，”1”與”0”），MLC NAND 型快閃記憶體的每個記憶胞可儲存 2 個位元的資料並且 TLC NAND 型快閃記憶體的每個記憶胞可儲存 3 個位元的資料。

以 MLC NAND 型快閃記憶體來說，每個實體區塊會包括多個實體頁面，每個實體區塊會包括下實體頁面以及

上實體頁面。而每一個實體區塊都會有抹除次數的上限。當一個實體區塊的抹除次數超過上限時，表示此實體區塊無法再被使用。相對的來說，當一個實體區塊僅使用下實體頁面來儲存資料時，其抹除次數的上限較大；而當一個實體區塊使用下實體頁面與上實體頁面來儲存資料時，其抹除次數的上限較小。因此，如何依照這些特性來管理實體區塊，使得可複寫式非揮發性記憶體的使用壽命可以延長，為此領域者所關心的議題。

【發明內容】

本發明的範例實施例中提出一種記憶體管理方法、記憶體控制器與記憶體儲存裝置，可以延長可複寫式非揮發性記憶體的使用壽命。

本發明在一範例實施例中提出一種記憶體管理方法，用於控制可複寫式非揮發性記憶體模組。此可複寫式非揮發性記憶體模組包括多個實體抹除單元，每一個實體抹除單元包括多個實體程式化單元組，每一個實體程式化單元組包括多個實體程式化單元，每一個實體程式化單元組的實體程式化單元包括一個下實體程式化單元與上實體化程式單元，其中上實體化程式單元程式化之速度慢於下實體化程式單元。此記憶體管理方法包括：設定每一個實體抹除單元的操作模式包括第一模式、第二模式與第三模式，其中第一模式表示所有的實體程式化單元可被程式化，第二模式表示上實體程式化單元為不可被程式化，第

三模式表示上實體程式化單元為不可被程式化，並且操作模式無法從第三模式切換至第一模式或第二模式。此記憶體管理方法也包括：將實體抹除單元劃分為第一區與第二區，其中第一區的每一個實體抹除單元是可切換地操作在第一模式或第二模式，並且第二區的每一個實體抹除單元的操作模式為第三模式；以及，當第一區的第一實體抹除單元符合第一情況時，將第一實體抹除單元的操作模式設定為第三模式，並且將第一實體抹除單元劃分為第二區。

在一範例實施例中，上述的記憶體管理方法還包括：當第一實體抹除單元的抹除次數大於一個臨界值時，判斷第一實體抹除單元符合上述的第一情況。

在一範例實施例中，上述的每一個實體程式化單元包括一個資料位元區與一個冗餘位元區。資料位元區是用以儲存使用者資料，並且冗餘位元區是用以儲存錯誤檢查與校正碼。上述的記憶體管理方法更包括：讀取第一實體抹除單元中的一個第一實體程式化單元；根據第一實體程式化單元中的錯誤檢查與校正碼來判斷第一實體程式化單元中的使用者資料是否發生錯誤；若第一實體程式化單元的使用者資料發生錯誤，判斷使用者資料的一個錯誤位元數是否超過一個預設值；若此錯誤位元數超過預設值，判斷第一實體抹除單元符合該第一情況。

在一範例實施例中，上述的預設值為第一實體程式化單元的錯誤檢查與校正碼所能校正的上限。

在一範例實施例中，上述的記憶體管理方法更包括：

配置多個邏輯位址以映射至一部分的實體程式化單元，其中邏輯位址相對應的記憶體空間的集合為開放記憶體空間；判斷在第一實體抹除單元被劃分為第二區以後，實體抹除單元的可用記憶體空間容量是否小於開放記憶體空間的容量，其中，可用記憶體空間容量為實體抹除單元中可用於儲存使用者資訊之實體抹除單元之容量總和；以及，若可用記憶體空間容量小於開放記憶體空間的容量，宣告可複寫式非揮發性記憶體進入一個寫入保護狀態。

在一範例實施例中，上述的記憶體管理方法，更包括：建立一個映射表，其中此映射表示用以紀錄每一個實體抹除單元的操作模式。

以另外一個角度來說，本發明一範例實施例提出一種記憶體儲存裝置，包括連接器、可複寫式非揮發性記憶體模組與記憶體控制器。連接器是用以耦接至一個主機系統。可複寫式非揮發性記憶體模組包括多個實體抹除單元，其中每一個實體抹除單元包括多個實體程式化單元組，每一個實體程式化單元組包括多個實體程式化單元，並且每一個實體程式化單元組的實體程式化單元包括一個下實體程式化單元與一上實體程式化單元，其中上實體化程式單元程式化之速度慢於下實體化程式單元。記憶體控制器是耦接至連接器與可複寫式非揮發性記憶體模組。記憶體控制器是用以設定每一個實體抹除單元的操作模式包括第一模式、第二模式與第三模式。第一模式表示所有的實體程式化單元可被程式化。第二模式表示上實體程式化

單元為不可被程式化。第三模式表示上實體程式化單元為不可被程式化，並且操作模式無法從第三模式切換至第一模式或第二模式。記憶體控制器也用以將實體抹除單元劃分為第一區與第二區。其中第一區的每一個實體抹除單元是可切換地操作在第一模式或第二模式，並且第二區的每一個實體抹除單元的操作模式為第三模式。當第一區的第一實體抹除單元符合一個第一情況時，記憶體控制器用以將第一實體抹除單元的操作模式設定為第三模式，並且將第一實體抹除單元劃分為第二區。

在一範例實施例中，上述的記憶體控制器更用以在第一實體抹除單元的抹除次數大於一個臨界值時，判斷第一實體抹除單元符合上述的第一情況。

在一範例實施例中，上述的每一個實體程式化單元包括一個資料位元區與一個冗餘位元區。資料位元區是用以儲存使用者資料，並且冗餘位元區是用以儲存錯誤檢查與校正碼。記憶體控制器更用以讀取第一實體抹除單元中的第一實體程式化單元，並根據第一實體程式化單元中的錯誤檢查與校正碼來判斷第一實體程式化單元的使用者資料是否發生錯誤。若第一實體程式化單元的使用者資料發生錯誤，記憶體控制器更用以判斷使用者資料的一個錯誤位元數是否超過一個預設值。若此錯誤位元數超過預設值，記憶體控制器更用以判斷第一實體抹除單元符合該第一情況。

在一範例實施例中，上述的預設值為第一實體程式化

單元的錯誤檢查與校正碼所能校正的上限。

在一範例實施例中，上述的記憶體控制器更用以配置多個邏輯位址以映射至一部分的實體程式化單元，其中邏輯位址相對應的記憶體空間的集合為一個開放記憶體空間。記憶體控制器更用以判斷在第一實體抹除單元被劃分為第二區以後，這些實體抹除單元的可用記憶體空間容量是否小於開放記憶體空間的容量。此可用記憶體空間容量為可用於儲存使用者資訊之實體抹除單元之容量總和。若可用記憶體空間容量小於開放記憶體空間的容量，記憶體控制器更用以宣告可複寫式非揮發性記憶體進入為一個寫入保護狀態。

在一範例實施例中，上述的記憶體控制器更用以建立一個映射表。此映射表示用以紀錄每一個實體抹除單元的操作模式。

以另外一個角度來說，本發明一範例實施例提出一種記憶體控制器，包括主機介面、記憶體介面與記憶體管理電路。主機介面是用以耦接至一個主機系統。記憶體介面是用以耦接至一個可複寫式非揮發性記憶體模組。此可複寫式非揮發性記憶體模組包括多個實體抹除單元，其中每一個實體抹除單元包括多個實體程式化單元組，每一個實體程式化單元組包括多個實體程式化單元，並且每一個實體程式化單元組的實體程式化單元包括一個下實體程式化單元與一上實體化程式單元，其中上實體化程式單元程式化之速度慢於下實體化程式單元。記憶體管理電路是耦接

至主機介面與記憶體介面。記憶體管理電路是用以設定每一個實體抹除單元的操作模式包括第一模式、第二模式與第三模式。第一模式表示所有的實體程式化單元可被程式化。第二模式表示上實體程式化單元為不可被程式化。第三模式表示上實體程式化單元為不可被程式化，並且操作模式無法從第三模式切換至第一模式或第二模式。記憶體管理電路也用以將實體抹除單元劃分為第一區與第二區。其中第一區的每一個實體抹除單元是可切換地操作在第一模式或第二模式，並且第二區的每一個實體抹除單元的操作模式為第三模式。當第一區的第一實體抹除單元符合一個第一情況時，記憶體管理電路用以將第一實體抹除單元的操作模式設定為第三模式，並且將第一實體抹除單元劃分為第二區。

在一範例實施例中，上述的記憶體管理電路更用以在第一實體抹除單元的抹除次數大於一個臨界值時，判斷第一實體抹除單元符合上述的第一情況。

在一範例實施例中，上述的每一個實體程式化單元包括一個資料位元區與一個冗餘位元區。資料位元區是用以儲存使用者資料，並且冗餘位元區是用以儲存錯誤檢查與校正碼。記憶體管理電路更用以讀取第一實體抹除單元中的第一實體程式化單元，並根據第一實體程式化單元中的錯誤檢查與校正碼來判斷第一實體程式化單元的使用者資料是否發生錯誤。若第一實體程式化單元的使用者資料發生錯誤，記憶體管理電路更用以判斷使用者資料的一個錯

誤位元數是否超過一個預設值。若此錯誤位元數超過此預設值，記憶體管理電路更用以判斷第一實體抹除單元符合該第一情況。

在一範例實施例中，上述的預設值為第一實體程式化單元的錯誤檢查與校正碼所能校正的上限。

在一範例實施例中，上述的記憶體管理電路更用以配置多個邏輯位址以映射至一部分的實體程式化單元，其中邏輯位址相對應的記憶體空間的集合為一個開放記憶體空間。記憶體管理電路更用以判斷在第一實體抹除單元被劃分為第二區以後，這些實體抹除單元的一個可用記憶體空間容量是否小於開放記憶體空間的容量，其中可用記憶體空間容量為可用於儲存使用者資訊之實體抹除單元之容量總和。若可用記憶體空間容量小於開放記憶體空間的容量，記憶體管理電路更用以宣告可複寫式非揮發性記憶體進入一個寫入保護狀態。

在一範例實施例中，上述的記憶體管理電路更用以建立一個映射表。此映射表示用以紀錄每一個實體抹除單元的操作模式。

基於上述，本發明範例實施例所提出的記憶體管理方法、記憶體控制器與記憶體儲存裝置，可以將實體抹除單元劃分為第一區與第二區。並且，第二區的實體抹除單元會被固定為第三模式。藉此，可以延長可複寫式非揮發性記憶體的使用壽命。

為讓本發明之上述特徵和優點能更明顯易懂，下文特

舉實施例，並配合所附圖式作詳細說明如下。

【實施方式】

一般而言，記憶體儲存裝置(亦稱，記憶體儲存系統)包括可複寫式非揮發性記憶體模組與控制器(亦稱，控制電路)。通常記憶體儲存裝置是與主機系統一起使用，以使主機系統可將資料寫入至記憶體儲存裝置或從記憶體儲存裝置中讀取資料。

圖 1A 是根據一範例實施例所繪示的主機系統與記憶體儲存裝置。

請參照圖 1A，主機系統 1000 一般包括電腦 1100 與輸入/輸出(input/output, I/O)裝置 1106。電腦 1100 包括微處理器 1102、隨機存取記憶體(random access memory, RAM) 1104、系統匯流排 1108 與資料傳輸介面 1110。輸入/輸出裝置 1106 包括如圖 1B 的滑鼠 1202、鍵盤 1204、顯示器 1206 與印表機 1208。必須瞭解的是，圖 1B 所示的裝置非限制輸入/輸出裝置 1106，輸入/輸出裝置 1106 可更包括其他裝置。

在本發明實施例中，記憶體儲存裝置 100 是透過資料傳輸介面 1110 與主機系統 1000 的其他元件耦接。藉由微處理器 1102、隨機存取記憶體 1104 與輸入/輸出裝置 1106 的運作可將資料寫入至記憶體儲存裝置 100 或從記憶體儲存裝置 100 中讀取資料。例如，記憶體儲存裝置 100 可以是如圖 1B 所示的隨身碟 1212、記憶卡 1214 或固態硬碟(Solid State Drive, SSD)1216 等的可複寫式非揮發性記憶

體儲存裝置。

一般而言，主機系統 1000 為可實質地與記憶體儲存裝置 100 配合以儲存資料的任意系統。雖然在本範例實施例中，主機系統 1000 是以電腦系統來作說明，然而，在本發明另一範例實施例中主機系統 1000 可以是數位相機、攝影機、通信裝置、音訊播放器或視訊播放器等系統。例如，在主機系統為數位相機(攝影機)1310 時，可複寫式非揮發性記憶體儲存裝置則為其所使用的 SD 卡 1312、MMC 卡 1314、記憶棒(memory stick)1316、CF 卡 1318 或嵌入式儲存裝置 1320(如圖 1C 所示)。嵌入式儲存裝置 1320 包括嵌入式多媒體卡(Embedded MMC, eMMC)。值得一提的是，嵌入式多媒體卡是直接耦接於主機系統的基板上。

圖 2 是繪示圖 1A 所示的記憶體儲存裝置的概要方塊圖。

請參照圖 2，記憶體儲存裝置 100 包括連接器 102、記憶體控制器 104 與可複寫式非揮發性記憶體模組 106。

在本範例實施例中，連接器 102 是相容於序列先進附件(Serial Advanced Technology Attachment, SATA)標準。然而，必須瞭解的是，本發明不限於此，連接器 102 亦可以是符合並列先進附件(Parallel Advanced Technology Attachment, PATA)標準、電氣和電子工程師協會(Institute of Electrical and Electronic Engineers, IEEE) 1394 標準、高速周邊零件連接介面(Peripheral Component Interconnect Express, PCI Express) 標準、通用序列匯流排(Universal

Serial Bus, USB) 標準、安全數位(Secure Digital, SD)介面標準、超高速一代(Ultra High Speed-I, UHS-I)介面標準、超高速二代(Ultra High Speed-II, UHS-II)介面標準、記憶棒(Memory Stick, MS)介面標準、多媒體儲存卡(Multi Media Card, MMC)介面標準、嵌入式多媒體儲存卡(Embedded Multimedia Card, eMMC)介面標準、通用快閃記憶體(Universal Flash Storage, UFS)介面標準、小型快閃(Compact Flash, CF)介面標準、整合式驅動電子介面(Integrated Device Electronics, IDE) 標準或其他適合的標準。

記憶體控制器 104 用以執行以硬體型式或軟體型式實作的多個邏輯閘或控制指令，並且根據主機系統 1000 的指令在可複寫式非揮發性記憶體模組 106 中進行資料的寫入、讀取與抹除等運作。

可複寫式非揮發性記憶體模組 106 是耦接至記憶體控制器 104，並且用以儲存主機系統 1000 所寫入之資料。可複寫式非揮發性記憶體模組 106 具有實體抹除單元 304(0)~304(R)。例如，實體抹除單元 304(0)~304(R)可屬於同一個記憶體晶粒(die)或者屬於不同的記憶體晶粒。每個實體抹除單元包括多個實體程式化單元組，其中每個實體程式化單元組包括多個實體程式化單元。屬於同一個實體抹除單元之實體程式化單元可被獨立地寫入且被同時地抹除。例如，每一實體抹除單元是由 128 個實體程式化單元所組成。然而，必須瞭解的是，本發明不限於此，

每一實體抹除單元是可由 64 個實體程式化單元、256 個實體程式化單元或其他任意個實體程式化單元所組成。

更詳細來說，實體抹除單元為抹除之最小單位。亦即，每一實體抹除單元含有最小數目之一併被抹除之記憶胞。實體程式化單元為程式化的最小單元。即，實體程式化單元為寫入資料的最小單元。每一實體程式化單元通常包括資料位元區與冗餘位元區。資料位元區包含多個實體存取位址用以儲存使用者的資料，而冗餘位元區用以儲存系統的資料（例如，錯誤檢查與校正碼）。在本範例實施例中，每一個實體程式化單元的資料位元區中會包含 4 個實體存取位址，且一個實體存取位址的大小為 512 位元組 (byte, B)。然而，在其他範例實施例中，資料位元區中也可包含 8 個、16 個或數目更多或更少的實體存取位址，本發明並不限制實體存取位址的大小以及個數。例如，實體抹除單元為實體區塊，並且實體程式化單元為實體頁面。

在本範例實施例中，可複寫式非揮發性記憶體模組 106 為多階記憶胞 (Multi Level Cell, MLC) NAND 快閃記憶體模組，即一個記憶胞中可儲存至少 2 個位元資料。也就是說，排列在同一條字元線上的數個記憶胞可以組成下實體程式化單元與上實體程式化單元。程式化單元組所包括的程式化單元便包括下實體程式化單元與上實體程式化單元。其中，下實體程式化單元的寫入速度會大於上實體程式化單元的寫入速度。另一方面，每一個實體抹除單元有抹除次數的上限。當僅使用下實體程式化單元時，抹除次

數的上限是第一臨界值(例如，5000 次)。當使用下實體程式化單元與上實體程式化單元時，抹除次數的上限為第二臨界值(例如，50000 次)。第二臨界值會大於第一臨界值。然而，在其他範例實施例中，可複寫式非揮發性記憶體模組 106 亦可是複數階記憶胞 (Trinary Level Cell, TLC) NAND 型快閃記憶體模組、其他快閃記憶體模組或其他具有相同特性的記憶體模組。

圖 3 是根據一範例實施例所繪示之記憶體控制器的概要方塊圖。

請參照圖 3，記憶體控制器 104 包括記憶體管理電路 202、主機介面 204 與記憶體介面 206。

記憶體管理電路 202 用以控制記憶體控制器 104 的整體運作。具體來說，記憶體管理電路 202 具有多個控制指令，並且在記憶體儲存裝置 100 運作時，此些控制指令會被執行以進行資料的寫入、讀取與抹除等運作。

在本範例實施例中，記憶體管理電路 202 的控制指令是以韌體型式來實作。例如，記憶體管理電路 202 具有微處理器單元(未繪示)與唯讀記憶體(未繪示)，並且此些控制指令是被燒錄至此唯讀記憶體中。當記憶體儲存裝置 100 運作時，此些控制指令會由微處理器單元來執行以進行資料的寫入、讀取與抹除等運作。

在本發明另一範例實施例中，記憶體管理電路 202 的控制指令亦可以程式碼型式儲存於可複寫式非揮發性記憶體模組 106 的特定區域(例如，記憶體模組中專用於存放系

統資料的系統區)中。此外，記憶體管理電路 202 具有微處理器單元(未繪示)、唯讀記憶體(未繪示)及隨機存取記憶體(未繪示)。特別是，此唯讀記憶體具有驅動碼，並且當記憶體控制器 104 被致能時，微處理器單元會先執行此驅動碼段來將儲存於可複寫式非揮發性記憶體模組 106 中之控制指令載入至記憶體管理電路 202 的隨機存取記憶體中。之後，微處理器單元會運轉此些控制指令以進行資料的寫入、讀取與抹除等運作。

此外，在本發明另一範例實施例中，記憶體管理電路 202 的控制指令亦可以一硬體型式來實作。例如，記憶體管理電路 202 包括微控制器、記憶體管理單元、記憶體寫入單元、記憶體讀取單元、記憶體抹除單元與資料處理單元。記憶體管理單元、記憶體寫入單元、記憶體讀取單元、記憶體抹除單元與資料處理單元是耦接至微控制器。其中，記憶體管理單元用以管理可複寫式非揮發性記憶體模組 106 的實體抹除單元；記憶體寫入單元用以對可複寫式非揮發性記憶體模組 106 下達寫入指令以將資料寫入至可複寫式非揮發性記憶體模組 106 中；記憶體讀取單元用以對可複寫式非揮發性記憶體模組 106 下達讀取指令以從可複寫式非揮發性記憶體模組 106 中讀取資料；記憶體抹除單元用以對可複寫式非揮發性記憶體模組 106 下達抹除指令以將資料從可複寫式非揮發性記憶體模組 106 中抹除；而資料處理單元用以處理欲寫入至可複寫式非揮發性記憶體模組 106 的資料以及從可複寫式非揮發性記憶體模組

106 中讀取的資料。

主機介面 204 是耦接至記憶體管理電路 202 並且用以接收與識別主機系統 1000 所傳送的指令與資料。也就是說，主機系統 1000 所傳送的指令與資料會透過主機介面 204 來傳送至記憶體管理電路 202。在本範例實施例中，主機介面 204 是相容於 SATA 標準。然而，必須瞭解的是本發明不限於此，主機介面 204 亦可以是相容於 PATA 標準、IEEE 1394 標準、PCI Express 標準、USB 標準、SD 標準、MS 標準、MMC 標準、CF 標準、IDE 標準或其他適合的資料傳輸標準。

記憶體介面 206 是耦接至記憶體管理電路 202 並且用以存取可複寫式非揮發性記憶體模組 106。也就是說，欲寫入至可複寫式非揮發性記憶體模組 106 的資料會經由記憶體介面 206 轉換為可複寫式非揮發性記憶體模組 106 所能接受的格式。

在本發明一範例實施例中，記憶體控制器 104 還包括緩衝記憶體 252、電源管理電路 254 與錯誤檢查與校正電路 256。

緩衝記憶體 252 是耦接至記憶體管理電路 202 並且用以暫存來自於主機系統 1000 的資料與指令或來自於可複寫式非揮發性記憶體模組 106 的資料。

電源管理電路 254 是耦接至記憶體管理電路 202 並且用以控制記憶體儲存裝置 100 的電源。

錯誤檢查與校正電路 256 是耦接至記憶體管理電路

202 並且用以執行錯誤檢查與校正程序以確保資料的正確性。具體來說，當記憶體管理電路 202 從主機系統 1000 中接收到寫入指令時，錯誤檢查與校正電路 256 會為對應此寫入指令的資料產生對應的錯誤檢查與校正碼(Error Checking and Correcting Code, ECC Code)，並且記憶體管理電路 202 會將對應此寫入指令的資料與對應的錯誤檢查與校正碼寫入至可複寫式非揮發性記憶體模組 106 中。之後，當記憶體管理電路 202 從可複寫式非揮發性記憶體模組 106 中讀取資料時會同時讀取此資料對應的錯誤檢查與校正碼，並且錯誤檢查與校正電路 256 會依據此錯誤檢查與校正碼對所讀取的資料執行錯誤檢查與校正程序。

圖 4 是根據一範例實施例說明實體抹除單元的操作模式的範例示意圖。

請參照圖 4，每一個實體抹除單元會有一個操作模式，而記憶體管理電路 202 可分別切換各實體抹除單元的操作模式。具體來說，記憶體管理電路 202 會設定實體抹除單元的操作模式可包括第一模式 402、第二模式 404 與第三模式 406。這些模式限定了一個實體抹除單元中可以被程式化的程式化單元。第一模式 402 表示一個實體抹除單元中所有的實體程式化單元都可被程式化(例如，實體位址 0~255)。第二模式 404 表示一個實體抹除單元內上實體程式化單元為不可被程式化，換言之，僅下實體程式化單元可被程式化(例如，實體位址 0~127)。第三模式 406 亦表示一個實體抹除單元中上實體程式化單元為不可被程式

化，但其中，記憶體管理電路 202 會設定第一模式 402 與第二模式 404 之間可以互相切換，而第三模式 406 無法切換至第一模式 402 與第二模式 404。當一個實體抹除單元的操作模式在第一模式 402 時，實體抹除單元的抹除次數的上限為第一臨界值。當一個實體抹除單元的操作模式在第二模式 404 或第三模式 406 時，實體抹除單元的抹除次數的上限為第二臨界值。然而，當一個實體抹除單元的操作模式在第二模式 404 時，若其抹除次數已超過第一臨界值並且其操作模式被切換至第一模式 402，則此實體抹除單元會成為損壞實體抹除單元。因此，在本範例實施例中，記憶體管理電路 202 會將抹除次數已超過第一臨界值之實體抹除單元設定為第三模式 406，使得此實體抹除單元之操作模式無法被切換至第一模式 402 或第二模式 404。

在另一範例實施例中，可複寫式非揮發性記憶體模組 106 亦可是複數階記憶胞 NAND 型快閃記憶體模組。換言之，每個記憶體細胞(memory cell)可儲存多數個位元數，例如 3 個、4 個或其他數目，亦即每一個實體程式化單元組還會包括至少一個中實體程式化單元，其中，此中實體程式化單元程式化的速度快於上實體程式化單元，但慢於下實體程式化單元，且當此中實體程式化單元是包含複數個時，各中實體程式化單元之程式化速度可不相同。此時，第一模式 402 表示下實體程式化單元、中實體程式化單元與上實體程式化單元皆可被程式化。第二模式 404 與第三模式 406 表示上實體程式化單元與中實體程式化單元不可

被程式化，而下實體程式化單元可被程式化，並且，第三模式 460 不能被切換至其他模式。

更具體來說，記憶體管理電路 202 會將實體抹除單元 304(0)~304(R)的操作模式紀錄在一個映射表當中。例如，每一個操作模式可以用兩個位元來記錄，用以表示第一模式 402、第二模式 404 與第三模式 406。然而，在其他範例實施例中，記憶體管理電路 202 也可以使用其他的符號或更多位元來記錄操作模式，本發明並不在此限。

圖 5 是根據一範例實施例說明將實體抹除單元分成第一區與第二區的範例示意圖。

請參照圖 5，記憶體管理電路 202 會將實體抹除單元 304(0)~304(R)至少劃分為第一區 520 與第二區 540。第一區 520 包括實體抹除單元 304(0)~304(B)，而第二區包括實體抹除單元 304(B+1)~304(R)。其中，第一區 520 中每一個實體抹除單元是可切換地操作在第一模式 402 或第二模式 404。而第二區 540 中的每一個實體抹除單元是操作在第三模式 406。然而，在其他範例實施例中，記憶體管理電路 202 也可以實體抹除單元 304(0)~304(R)劃分出其他區域，本發明並不在此限。

此外，記憶體管理電路 202 會配置邏輯位址 502(0)~502(A)給主機系統 1000。這些邏輯位址是映射至實體抹除單元 304(0)~304(R)中一部份的實體程式化單元。本範例實施例中，記憶體管理電路 202 是以實體程式化單元來管理可複寫式非揮發性記憶體 106。也就是說，每一個

邏輯位址會映射到一個實體程式化單元。記憶體管理電路 202 會紀錄一個邏輯位址-實體程式化單元映射表，來紀錄邏輯位址 502(0)~502(A)與實體抹除單元 304(0)~304(R)中實體程式化單元之間的映射關係。

另一方面，快閃記憶體晶片於出廠時通常會預留複數個實體程式化單元作為更換或運作過程中使用。亦即，出廠時，邏輯位址 502(0)~502(A)相對應的記憶體空間的容量的總和會小於可複寫試非揮發性記憶體 106 的記憶體空間的容量的總和。舉例來說，實體抹除單元 304(0)~304(R)的記憶體空間的容量的總合是 100 GB，而邏輯位址 502(0)~502(A)的記憶體空間的容量的總合是 93 GB。邏輯位址 502(0)~502(A)的記憶體空間的集合亦被稱為開放記憶體空間，是用以提供給主機系統 1000。另一方面，快閃記憶體晶片中所有可被映射至邏輯位址 502(0)~502(A)的實體程式化單元或可用以儲存使用者資訊(例如，影片或是文字檔)的記憶體空間的容量大小亦被稱為可用記憶體空間容量。

未映射至邏輯位址 502(0)~502(A)的實體程式化單元可以被分為系統區以及閒置區。值得一提的是，系統區與閒置區為邏輯上的概念，在一範例實施例中，系統區的實體程式化單元是分布在第一區 520，而閒置區的實體程式化單元可以分佈第一區 520 以及第二區 540。然而，系統區的實體程式化單元也可以分布在第二區 540，本發明並不在此限。

系統區可用以儲存系統資料。例如，此系統資料包括關於記憶體晶片的製造商與型號、記憶體晶片的實體抹除單元數、每一實體抹除單元的實體程式化單元數等。

閒置區的程式化單元可以用以做為暫存的實體抹除單元。具體來說，當主機系統 1000 要更新儲存在可複寫式非揮發性記憶體 106 的資料時，會下達存取邏輯位址 502(0)~502(A)的寫入指令與一個寫入資料給記憶體管理電路 202。由於一個實體抹除單元在被抹除之前無法被重複寫入，因此記憶體管理電路 202 會把未映射至邏輯位址 502(0)~502(A)的實體程式化單元作為暫存的實體程式化單元。而記憶體管理電路 202 會將寫入資料寫入這些暫存的實體程式化單元。特別的是，記憶體管理電路 202 會優先使用第二區 540 的實體抹除單元來暫存資料。

圖 6 是根據一範例實施例說明寫入資料的範例示意圖。

請參照圖 6，實體抹除單元 304(B+1)的操作模式為第一模式，實體抹除單元 304(0)的操作模式為第三模式。邏輯位址 502(0)是原始映射至實體抹除單元 304(B+1)的下實體程式化單元 622。在此假設主機系統 1000 傳送了一個要更新邏輯位址 502(0)的寫入指令與一個寫入資料與給記憶體管理電路 202。在接收到此寫入指令以後，即使實體抹除單元 304(B+1)有閒置的實體程式化單元(例如，實體程式化單元 624)，記憶體管理電路 202 會優先把寫入資料程式化至閒置的實體程式化單元 632。接著，記憶體管理電路

202 會把邏輯位址 502(0)重新映射至實體程式化單元 632。因此，實體程式化單元 622 中所儲存的會是無效資料。例如，主機系統 1000 繼續下達存取邏輯位址 502(0)的寫入指令給記憶體管理電路 202。記憶體管理電路 202 會把此寫入資料程式化至閒置的實體程式化單元 634。接著，記憶體管理電路 202 會把邏輯位址 502(0)重新映射至實體程式化單元 632。因此，完成上述動作以後，實體程式化單元 622 與 632 中所儲存的會是無效資料，而實體程式化單元 634 中所儲存的會是有效資料。

當實體抹除單元 304(0)已沒有空閒的實體程式化單元以後，記憶體管理電路 202 會把實體抹除單元 304(0)中的有效資料複製到實體抹除單元 304(B+1)。並且，記憶體管理電路 202 會對實體抹除單元 304(0)執行抹除的動作，用以儲存其他資料。換言之，由於實體抹除單元 304(0)中的實體程式化單元被優先用以作為暫存的實體程式化單元，因此實體抹除單元 304(0)的抹除次數會實體抹除單元 304(B+1)的抹除次數較高。

然而，記憶體管理電路 202 也可以使用第二區 540 中多個實體抹除單元的實體程式化單元做為暫存的實體程式化單元。記憶體管理電路 202 可以在第二區 540 中多個實體抹除單元都沒有閒置的實體程式化單元以後，才把有效資料複製到第一區 520，本發明並不在此限。換言之，記憶體管理電路 202 可以將可複寫式非揮發性記憶體 106 的抹除次數集中在第二區 540 的實體抹除單元。然而，在其

他範例實施例中，第一區 520 中的實體程式化單元也可以用以做為暫存的實體程式化單元，本發明並不在此限。

此外，當第一區 520 的實體抹除單元符合一個第一情況時，亦即在本範例實施例中，判斷第一區 520 的實體抹除單元是否屬於危險抹除單元(即，易於發生程式化錯誤或讀取錯誤的實體抹除單元)時，記憶體管理電路 202 也會將此實體抹除單元設定為第三模式 406 並劃分為第二區 540。

例如，當實體抹除單元 304(B+1)(亦稱為第一實體抹除單元)的抹除次數大於第一臨界值時，記憶體管理電路 202 會判斷實體抹除單元 304(B+1)符合第一情況。換言之，記憶體管理電路 202 會將實體抹除單元 304(B+1)的操作模式從第一模式 402 切換至第三模式 406 並將實體抹除單元 304(B+1)劃分為第二區 540。由於操作模式在第三模式 406 時，實體抹除單元的抹除次數的上限會增加(從第一臨界值變為第二臨界值)，因此實體抹除單元 304(B+1)被劃分為第二區 540 以後可以繼續被使用。然而，記憶體管理電路 202 也可以將一個實體抹除單元從第二模式 404 切換至第三模式 404，並把此實體抹除單元從第一區 520 劃分為第二區 540，本發明並不在此限。

圖 7 是根據一範例實施例說明讀取實體程式化單元的範例示意圖。

請參照圖 7，當讀取一個實體程式化單元時，記憶體管理電路 202 會從冗餘位元區中讀取錯誤檢查與校正碼(ECC)，並根據錯誤檢查與校正碼來判斷資料位元區中的

使用者資料是否發生錯誤。例如，實體抹除單元 304(B+1) 包括了實體程式化單元 622(亦稱為第一實體程式化單元)，而實體程式化單元 622 包括資料位元區 702 與冗餘位元區 704。資料位元區 702 儲存有使用者資料 722，冗餘位元區 704 儲存了錯誤檢查與校正碼 724。當讀取實體程式化單元 622 時，記憶體管理電路 202 會根據錯誤檢查與校正碼 724 來判斷使用者資料 722 是否發生錯誤。若使用者資料 722 發生錯誤，記憶體管理電路 202 會判斷使用者資料 722 的錯誤位元數是否超過一個預設值。此錯誤位元數表示使用者資料 722 中發生錯誤的位元個數。如果使用者資料 722 的錯誤位元數超過了預設值，則記憶體管理電路 202 會判斷實體抹除單元 304(B+1)符合上述的第一情況。換言之，記憶體管理電路 202 會將實體抹除單元 304(B+1)的操作模式切換至第三模式 406 並將實體抹除單元 304(B+1)劃分為第二區 540。例如，此預設值為錯誤檢查與校正碼 724 所能校正的上限。然而，在其他範例實施例中，此預設值也可被設定為其他數值，本發明並不在此限。

如上所述，可用記憶體空間容量是被映射至邏輯位址 502(0)~502(A)，且可用以儲存使用者資料的實體抹除單元的記憶體空間之容量總和。然而，當實體抹除單元 304(B+1)從第一區 520 被切換至第二區 540 以後，由於實體抹除單元 304(B+1)僅能使用下實體程式化單元，因此實體抹除單元 304(B+1)中可使用的實體程式化單元便會減少。在將實體抹除單元 304(B+1)被劃分至第二區 540 以後，記憶體管

理電路 202 會判斷可用記憶體空間容量是否小於邏輯位址 502(0)~502(A)的記憶體空間的容量的總和(即，開放記憶體空間的容量)。若可用記憶體空間容量小於開放記憶體空間的容量，則記憶體管理電路 202 會宣告可複寫式非揮發性記憶體模組 106 進入一個寫入保護(write protect)狀態，亦即此可複寫式非揮發性記憶體模組 106 僅可被讀取，不可再寫入新資料。

圖 8 是根據一範例實施例說明記憶體管理方法的流程圖。

請參照圖 8，在步驟 S802 中，記憶體管理電路 202 會設定每一個實體抹除單元的操作模式包括第一模式、第二模式與第三模式。其中，第一模式表示所有的實體程式化單元可被程式化，第二模式表示上實體程式化單元為不可被程式化，第三模式表示上實體程式化單元為不可被程式化，並且操作模式無法從第三模式切換至第一模式或第二模式。

在步驟 S804 中，記憶體管理電路 202 會將實體抹除單元劃分為第一區與第二區，其中第一區的每一個實體抹除單元是可切換地操作在第一模式或第二模式，並且第二區的每一個實體抹除單元的操作模式為第三模式。

在步驟 S806 中，當第一區的一個實體抹除單元符合一個第一情況時，記憶體管理電路 202 會將此實體抹除單元的操作模式設定為第三模式，並且將此實體抹除單元劃分為第二區。

然而，圖 8 中各步驟已詳細說明如上，在此便不再贅述。

綜上所述，本發明依範例實施例所提出的記憶體管理方法、記憶體控制器與記憶體儲存裝置，可以將一個實體抹除單元的操作模式劃分為三種。藉此，抹除的操作可以集中在抹除次數上限較大的實體抹除單元，進而增加可複寫式非揮發性記憶體的使用壽命。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，故本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1A 是根據一範例實施例所繪示的主機系統與記憶體儲存裝置。

圖 1B 是根據一範例實施例所繪示的電腦、輸入/輸出裝置與記憶體儲存裝置的示意圖。

圖 1C 是根據一範例實施例所繪示的主機系統與記憶體儲存裝置的示意圖。

圖 2 是繪示圖 1A 所示的記憶體儲存裝置的概要方塊圖。

圖 3 是根據一範例實施例所繪示之記憶體控制器的概要方塊圖。

圖 4 是根據一範例實施例說明實體抹除單元的操作模

式的範例示意圖。

圖 5 是根據一範例實施例說明將實體抹除單元分成第一區與第二區的範例示意圖。

圖 6 是根據一範例實施例說明寫入資料的範例示意圖。

圖 7 是根據一範例實施例說明讀取實體程式化單元的範例示意圖。

圖 8 是根據一範例實施例說明記憶體管理方法的流程圖。

【主要元件符號說明】

1000：主機系統

1100：電腦

1102：微處理器

1104：隨機存取記憶體

1106：輸入/輸出裝置

1108：系統匯流排

1110：資料傳輸介面

1202：滑鼠

1204：鍵盤

1206：顯示器

1208：印表機

1212：隨身碟

1214：記憶卡

1216：固態硬碟
1310：數位相機
1312：SD 卡
1314：MMC 卡
1316：記憶棒
1318：CF 卡
1320：嵌入式儲存裝置
100：記憶體儲存裝置
102：連接器
104：記憶體控制器
106：可複寫式非揮發性記憶體模組
304(0)~304(R)：實體抹除單元
202：記憶體管理電路
204：主機介面
206：記憶體介面
252：緩衝記憶體
254：電源管理電路
256：錯誤檢查與校正電路
402：第一模式
404：第二模式
406：第三模式
502(0)~502(A)：邏輯位址
540：第一區
520：第二區

622、624、632、634：實體程式化單元

702：資料位元區

704：冗餘位元區

722：使用者資料

724：錯誤檢查與校正碼

S802、S804、S806：記憶體管理方法的步驟

七、申請專利範圍：

1. 一種記憶體管理方法，用於控制一可複寫式非揮發性記憶體模組，其中該可複寫式非揮發性記憶體模組包括多個實體抹除單元，每一該些實體抹除單元包括多個實體程式化單元組，每一該些實體程式化單元組包括多個實體程式化單元，每一該些實體程式化單元組的該些實體程式化單元包括一下實體程式化單元與上實體化程式單元，其中該些上實體化程式單元程式化之速度慢於該些下實體化程式單元，該記憶體管理方法包括：

設定每一該些實體抹除單元的一操作模式包括一第一模式、一第二模式與一第三模式，其中該第一模式表示該些實體程式化單元可被程式化，該第二模式表示該些上實體程式化單元為不可被程式化，該第三模式表示該些上實體程式化單元為不可被程式化，並且該操作模式無法從該第三模式切換至該第一模式或該第二模式；

將該些實體抹除單元劃分為一第一區與一第二區，其中該第一區的每一該些實體抹除單元是可切換地操作在該第一模式或該第二模式，並且該第二區的每一該些實體抹除單元的該操作模式為該第三模式；以及

當該第一區的一第一實體抹除單元符合一第一情況時，將該第一實體抹除單元的該操作模式設定為該第三模式，並且將該第一實體抹除單元劃分為該第二區。

2. 如申請專利範圍第 1 項所述之記憶體管理方法，更包括：

當該第一實體抹除單元的一抹除次數大於一臨界值時，判斷該第一實體抹除單元符合該第一情況。

3. 如申請專利範圍第 1 項所述之記憶體管理方法，其中每一該些實體程式化單元包括一資料位元區與一冗餘位元區，該資料位元區是用以儲存一使用者資料，並且該冗餘位元區是用以儲存一錯誤檢查與校正碼，該記憶體管理方法更包括：

讀取該第一實體抹除單元中該些實體程式化單元的第一實體程式化單元；

根據該第一實體程式化單元中的該錯誤檢查與校正碼來判斷該第一實體程式化單元的該使用者資料是否發生錯誤；

若該第一實體程式化單元的該使用者資料發生錯誤，判斷該使用者資料的一錯誤位元數是否超過一預設值；以及

若該錯誤位元數超過該預設值，判斷該第一實體抹除單元符合該第一情況。

4. 如申請專利範圍第 3 項所述之記憶體管理方法，其中判斷第一實體程式化單元的該使用者資料的該錯誤位元數是否超過該預設值的步驟包括：

設定該預設值為該第一實體程式化單元的該錯誤檢查與校正碼所能校正的上限。

5. 如申請專利範圍第 1 項所述之記憶體管理方法，更包括：

配置多個邏輯位址以映射至一部分的該些實體程式化單元，其中該些邏輯位址相對應的記憶體空間的集合為一開放記憶體空間；

判斷在該第一實體抹除單元被劃分為該第二區以後，該些實體抹除單元的一可用記憶體空間容量是否小於該開放記憶體空間的容量，其中，該可用記憶體空間容量為該些實體抹除單元中可用於儲存使用者資訊之實體抹除單元之容量總和；以及

若該可用記憶體空間容量小於該開放記憶體空間的容量，宣告該可複寫式非揮發性記憶體進入一寫入保護狀態。

6. 如申請專利範圍第 1 項所述之記憶體管理方法，更包括：

建立一映射表，其中該映射表用以紀錄每一該些實體抹除單元的該操作模式。

7. 一種記憶體儲存裝置，包括：

一連接器，用以耦接至一主機系統；

一可複寫式非揮發性記憶體模組，包括多個實體抹除單元，其中每一該些實體抹除單元包括多個實體程式化單元組，每一該些實體程式化單元組包括多個實體程式化單元，並且每一該些實體程式化單元組的該些實體程式化單元包括一下實體程式化單元與一上實體程式化單元，其中該些上實體化程式單元程式化之速度慢於該些下實體化程式單元；以及

一記憶體控制器，耦接至該連接器與該可複寫式非揮

發性記憶體模組，用以設定每一該些實體抹除單元的一操作模式包括一第一模式、一第二模式與一第三模式，其中該第一模式表示該些實體程式化單元可被程式化，該第二模式表示該些上實體程式化單元為不可被程式化，該第三模式表示該些上實體程式化單元為不可被程式化，並且該操作模式無法從該第三模式切換至該第一模式或第二模式，

其中，該記憶體控制器用以將該些實體抹除單元劃分為一第一區與一第二區，其中該第一區的每一該些實體抹除單元是可切換地操作在該第一模式或該第二模式，並且該第二區的每一該些實體抹除單元的該操作模式為該第三模式，

其中，當該第一區的一第一實體抹除單元符合一第一情況時，該記憶體控制器用以將該第一實體抹除單元的該操作模式設定為該第三模式，並且將該第一實體抹除單元劃分為該第二區。

8. 如申請專利範圍第 7 項所述之記憶體儲存裝置，其中該記憶體控制器更用以在該第一實體抹除單元的一抹除次數大於一臨界值時，判斷該第一實體抹除單元符合該第一情況。

9. 如申請專利範圍第 7 項所述之記憶體儲存裝置，其中每一該些實體程式化單元包括一資料位元區與一冗餘位元區，該資料位元區是用以儲存一使用者資料，並且該冗餘位元區是用以儲存一錯誤檢查與校正碼，

該記憶體控制器更用以讀取該第一實體抹除單元中該些實體程式化單元的一第一實體程式化單元，並根據該第一實體程式化單元中的該錯誤檢查與校正碼來判斷該第一實體程式化單元的該使用者資料是否發生錯誤，

其中，若該第一實體程式化單元的該使用者資料發生錯誤，該記憶體控制器更用以判斷該使用者資料的一錯誤位元數是否超過一預設值，

若該錯誤位元數超過該預設值，該記憶體控制器更用以判斷該第一實體抹除單元符合該第一情況。

10. 如申請專利範圍第 9 項所述之記憶體儲存裝置，其中該記憶體控制器還用以設定該預設值為該第一實體程式化單元的該錯誤檢查與校正碼所能校正的上限。

11. 如申請專利範圍第 7 項所述之記憶體儲存裝置，其中該記憶體控制器更用以配置多個邏輯位址以映射至一部分的該些實體程式化單元，其中該些邏輯位址相對應的記憶體空間的集合為一開放記憶體空間，

該記憶體控制器更用以判斷在該第一實體抹除單元被劃分為該第二區以後，該些實體抹除單元的一可用記憶體空間容量是否小於該開放記憶體空間的容量，其中該可用記憶體空間容量為該些實體抹除單元中可用於儲存使用者資訊之實體抹除單元之容量總和，

若該可用記憶體空間容量小於該開放記憶體空間的容量，該記憶體控制器更用以宣告該可複寫式非揮發性記憶體進入為一寫入保護狀態。

12. 如申請專利範圍第 7 項所述之記憶體儲存裝置，其中該記憶體控制器更用以建立一映射表，其中該映射表用以紀錄每一該些實體抹除單元的該操作模式。

13. 一種記憶體控制器，用於控制一可複寫式非揮發性記憶體模組，該記憶體控制器包括：

一主機介面，用以耦接至一主機系統；

一記憶體介面，用以耦接至該可複寫式非揮發性記憶體模組，其中該可複寫式非揮發性記憶體模組包括多個實體抹除單元，每一該些實體抹除單元包括多個實體程式化單元組，每一該些實體程式化單元組包括多個實體程式化單元，並且每一該些實體程式化單元組的該些實體程式化單元包括一下實體程式化單元與一上實體化程式單元，其中該些上實體化程式單元程式化之速度慢於該些下實體化程式單元；以及

一記憶體管理電路，耦接至該主機介面與該記憶體介面，用以設定每一該些實體抹除單元的一操作模式包括一第一模式、一第二模式與一第三模式，其中該第一模式表示該些實體程式化單元可被程式化，該第二模式表示該些上實體程式化單元為不可被程式化，該第三模式表示該些上實體程式化單元為不被程式化，並且該操作模式無法從該第三模式切換至該第一模式或第二模式，

其中，該記憶體管理電路用以將該些實體抹除單元劃分為一第一區與一第二區，其中該第一區的每一該些實體抹除單元是可切換地操作在該第一模式或該第二模式，並

且該第二區的每一該些實體抹除單元的該操作模式為該第三模式，

其中，當該第一區的一第一實體抹除單元符合一第一情況時，該記憶體管理電路用以將該第一實體抹除單元的該操作模式設定為該第三模式，並且將該第一實體抹除單元劃分為該第二區。

14. 如申請專利範圍第 13 項所述之記憶體控制器，其中該記憶體管理電路更用以在該第一實體抹除單元的一抹除次數大於一臨界值時，判斷該第一實體抹除單元符合該第一情況。

15. 如申請專利範圍第 13 項所述之記憶體控制器，其中每一該些實體程式化單元包括一資料位元區與一冗餘位元區，該資料位元區是用以儲存一使用者資料，並且該冗餘位元區是用以儲存一錯誤檢查與校正碼，

該記憶體管理電路更用以讀取該第一實體抹除單元中該些實體程式化單元的一第一實體程式化單元，並根據該第一實體程式化單元中的該錯誤檢查與校正碼來判斷該第一實體程式化單元的該使用者資料是否發生錯誤，

其中，若該第一實體程式化單元的該使用者資料發生錯誤，該記憶體管理電路更用以判斷該使用者資料的一錯誤位元數是否超過一預設值，

若該錯誤位元數超過該預設值，該記憶體管理電路更用以判斷該第一實體抹除單元符合該第一情況。

16. 如申請專利範圍第 15 項所述之記憶體控制器，其

中該記憶體管理電路還用以設定該預設值為該第一實體程式化單元的該錯誤檢查與校正碼所能校正的上限。

17. 如申請專利範圍第 13 項所述之記憶體控制器，其中該記憶體管理電路更用以配置多個邏輯位址以映射至一部分的該些實體程式化單元，其中該些邏輯位址相對應的記憶體空間的集合為一開放記憶體空間，

該記憶體管理電路更用以判斷在該第一實體抹除單元被劃分為該第二區以後，該些實體抹除單元的一可用記憶體空間容量是否小於該開放記憶體空間的容量，其中該可用記憶體空間容量為該些實體抹除單元中可用於儲存使用者資訊之實體抹除單元之容量總和，

若該可用記憶體空間容量小於該開放記憶體空間的容量，該記憶體管理電路更用以宣告該可複寫式非揮發性記憶體進入為一寫入保護狀態。

18. 如申請專利範圍第 13 項所述之記憶體控制器，其中該記憶體管理電路更用以建立一映射表，其中該映射表用以紀錄每一該些實體抹除單元的該操作模式。

八、圖式：

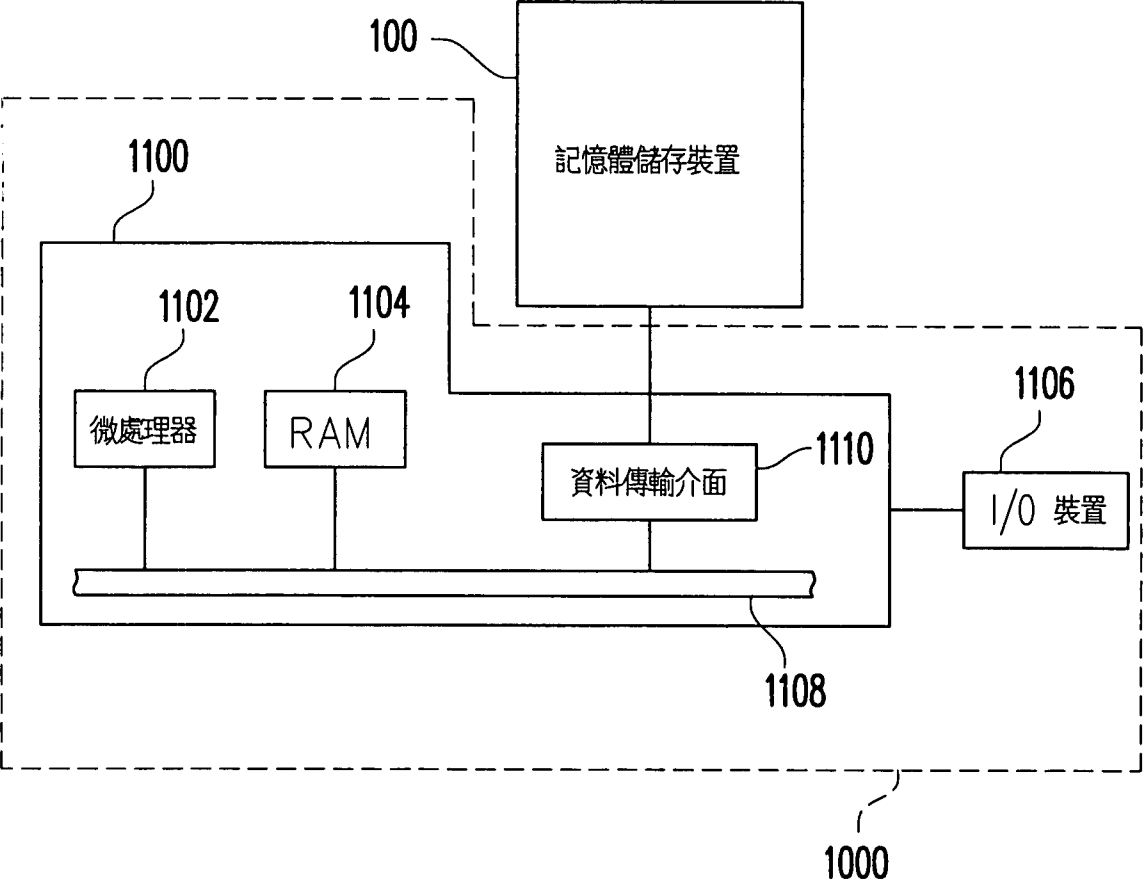


圖 1A

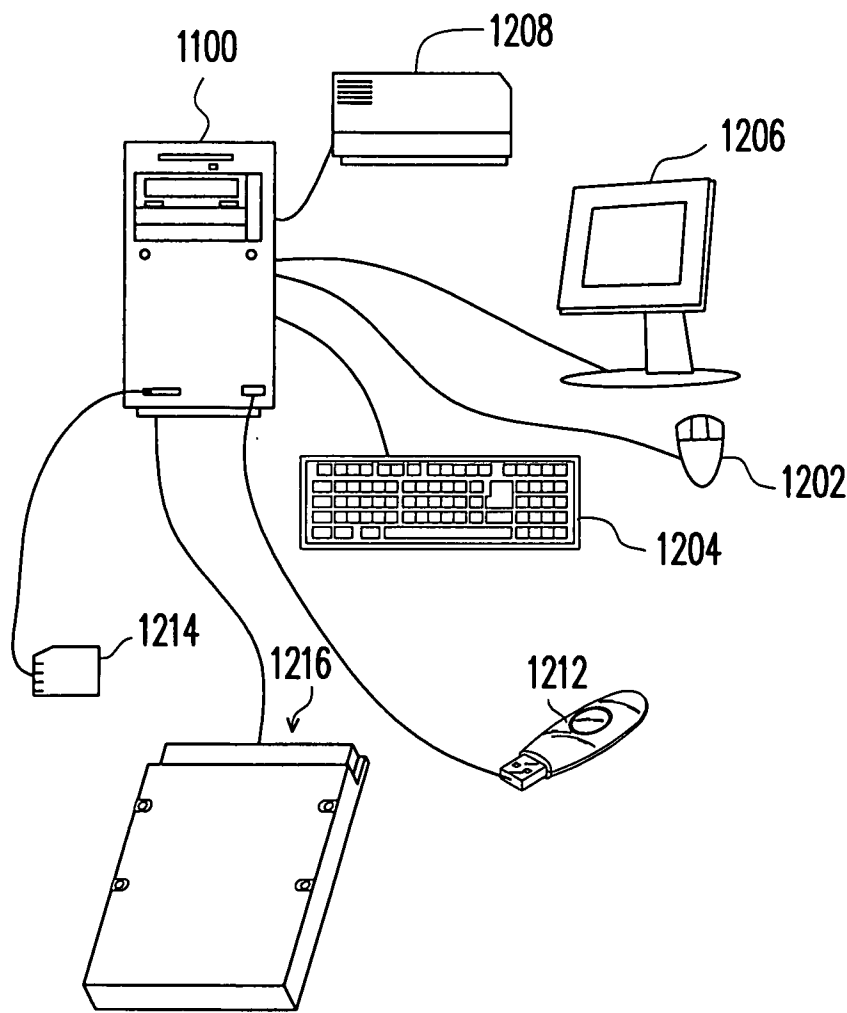


圖 1B

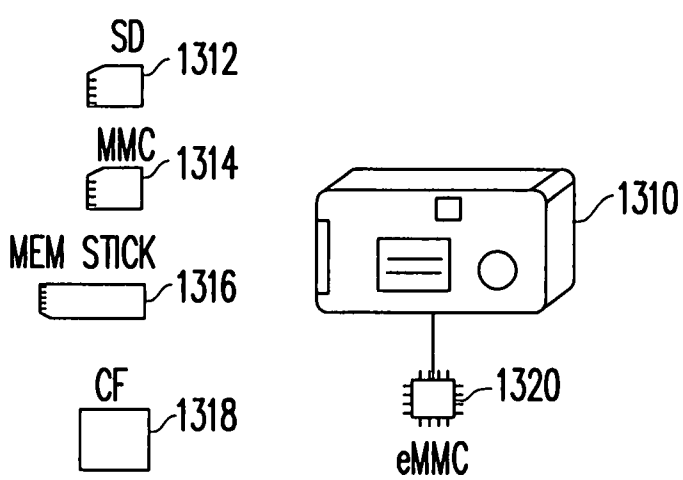


圖 1C

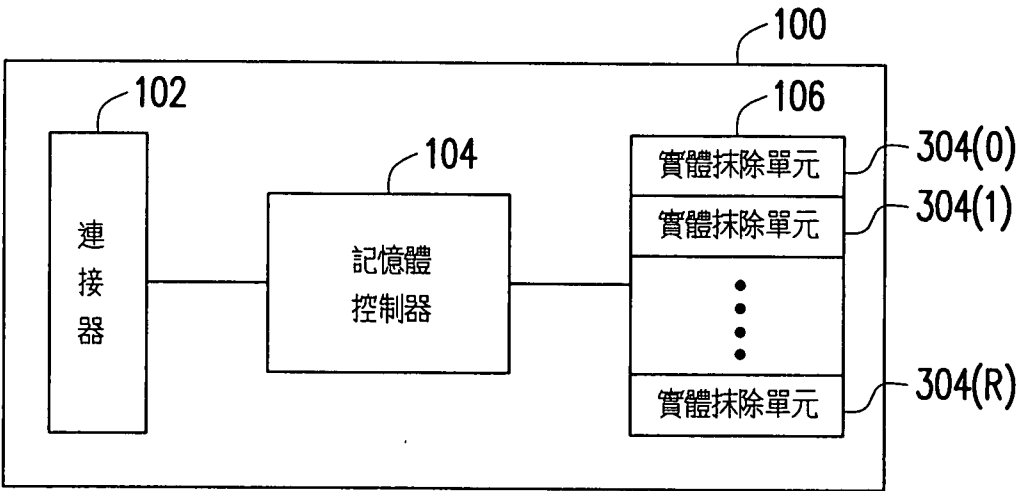


圖 2

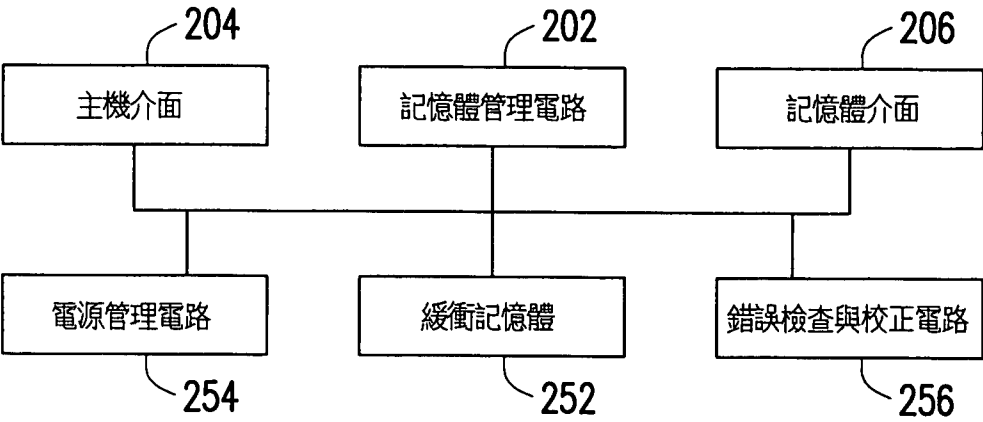


圖 3

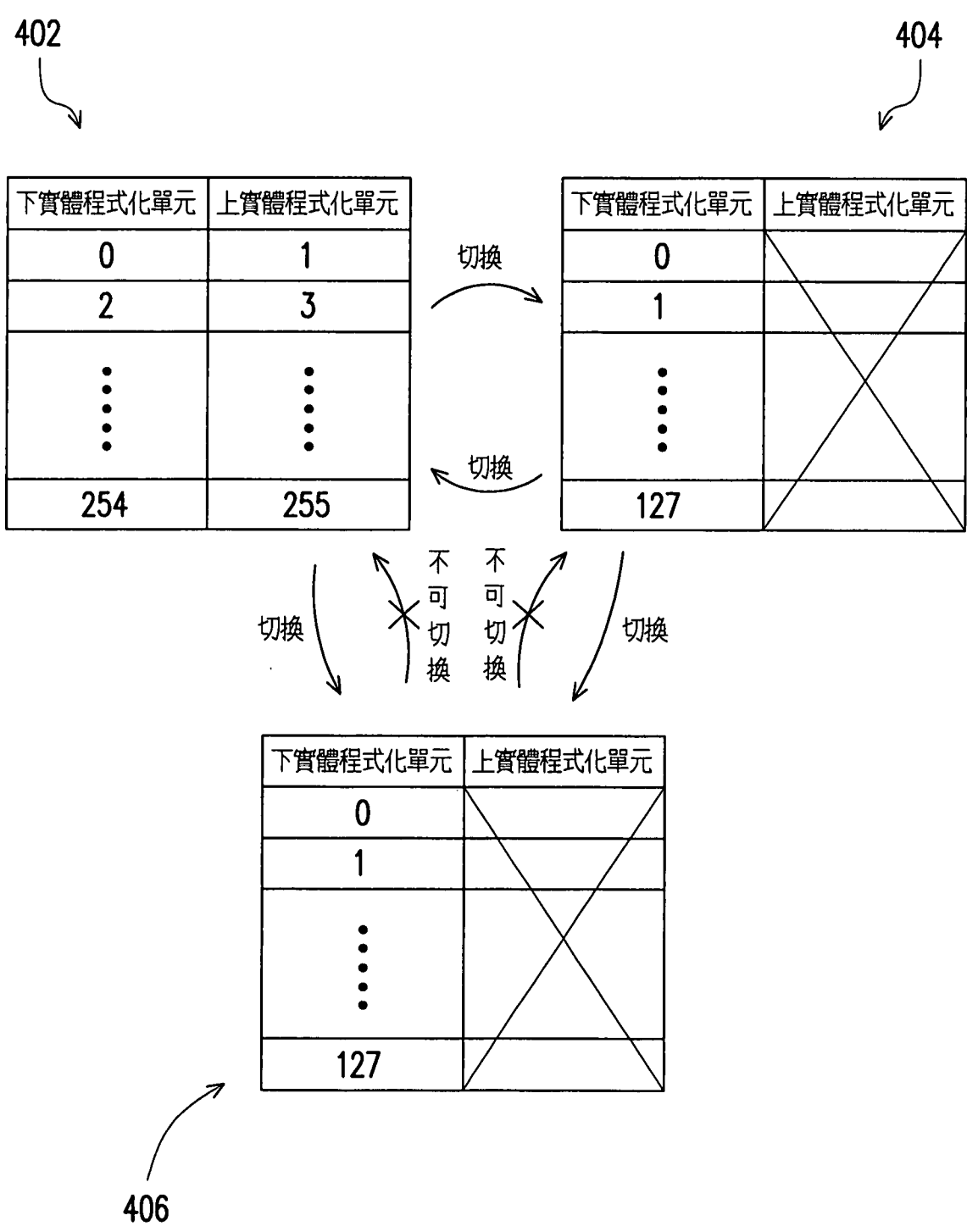


圖 4

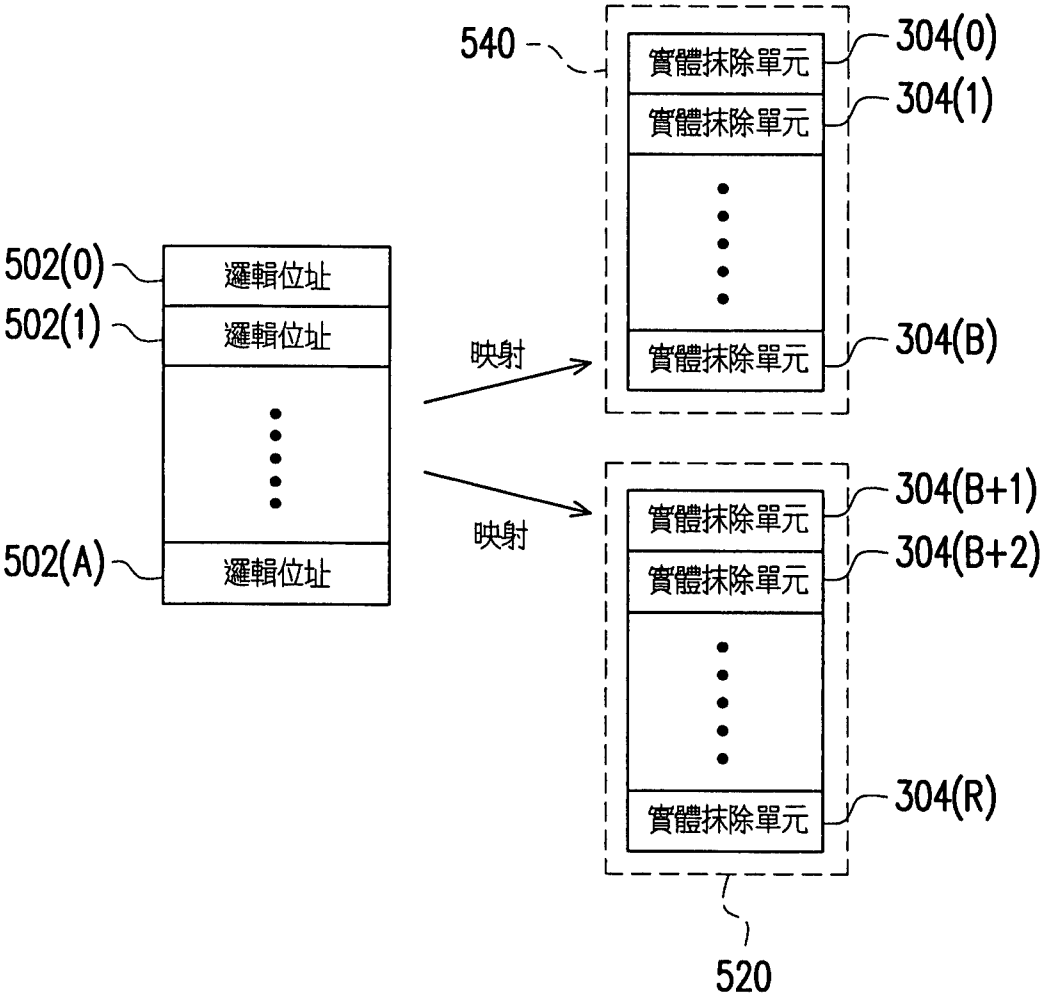


圖 5

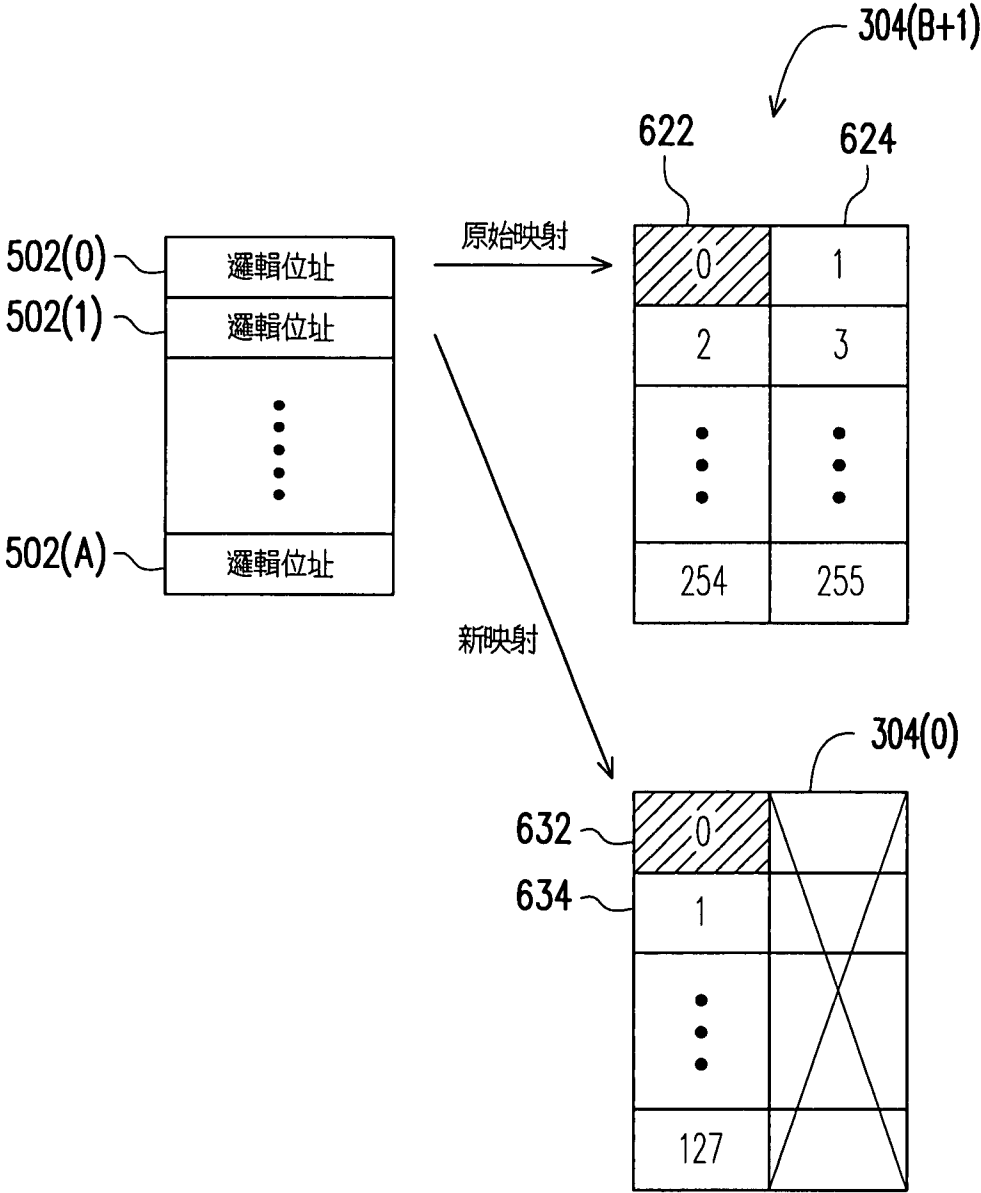


圖 6

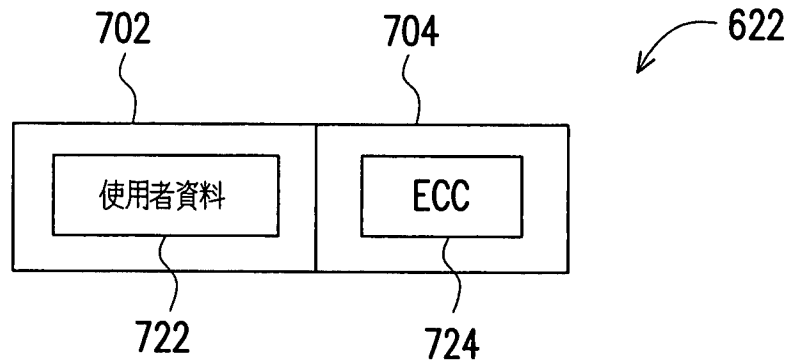


圖 7

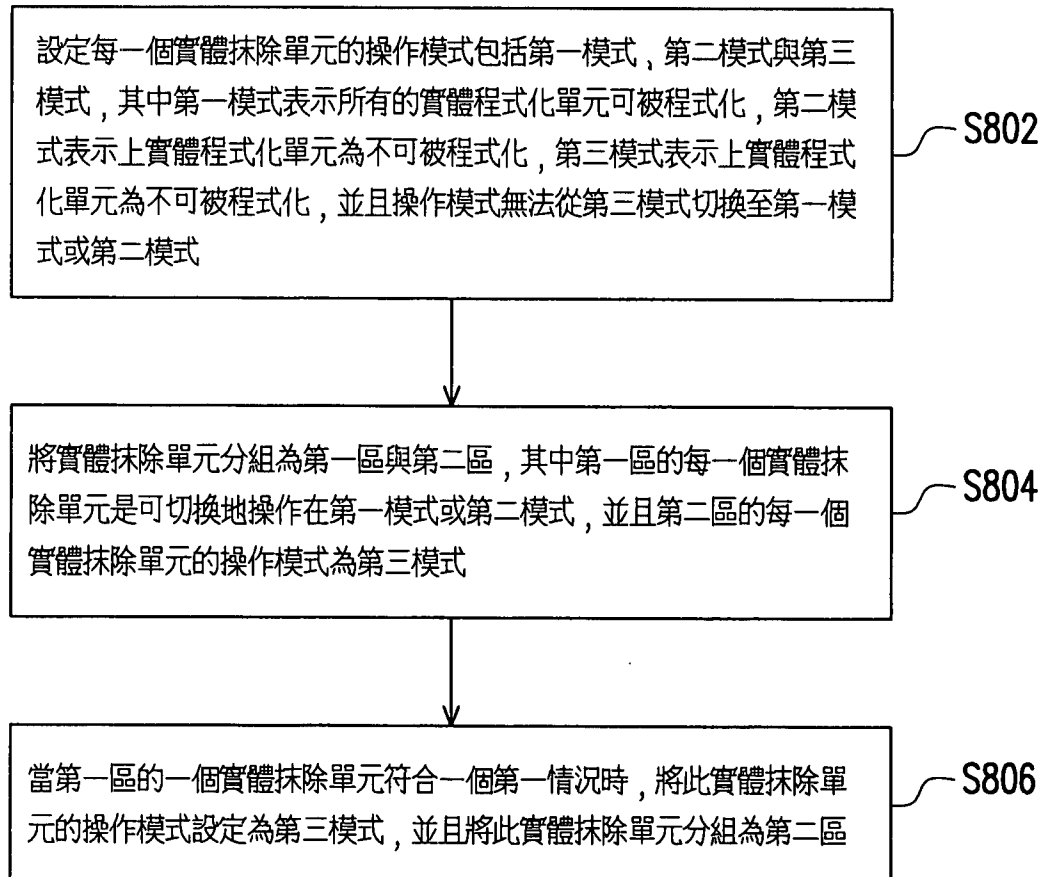


圖 8