



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

204817

(11)

(B1)

(51) Int. Cl.³
G 06 F 7/38

/22/ Přihlášeno 08 10 79
/21/ /PV 6836-79/

(40) Zveřejněno 31 07 80

(45) Vydáno 15 06 82

(75)

Autor vynálezu

SMÍŠEK JIŘÍ ing., PRAHA

(54) Zapojení pro nastavení počáteční adresy

I

Předmětem vynálezu je zapojení pro nastavení počáteční adresy v čítači instrukcí před nahráním programu do operační paměti malého počítače.

Počáteční nahrání programů do operační paměti se zpravidla řeší tak, že po nulovací sekvenci pro počítač nastaví operátor na ovládacím panelu počáteční adresu nahrávacího programu a zapisovací sekvenci ji zaznamená do čítače instrukcí. Pak program odstartuje. Je tedy nutné mít k dispozici panel, ze kterého zadáváme počáteční adresu. V některých aplikacích malého počítače je naproti tomu použit ovládací panel pouze pro ladící a diagnostické účely a žádné funkce při vlastním provozu zařízení se od něj nepožadují. Řešení nastavení počáteční adresy pomocí ovládacího panelu je tudíž nevýhodné.

Tuto nevýhodu odstraňuje a využítí nulovacího signálu počítače pro ovládání čítače instrukcí řeší zapojení pro nastavení počáteční adresy podle vynálezu, jehož podstatou je, že svorky výstupu slabikového přepínače, odpovídající jednotlivým bitům počáteční adresy, jsou spojeny s odpovídajícími svorkami prvního vstupu adresního hradla a příslušné svorky výstupu adresního hradla jsou spojeny se svorkami prvního vstupu čítače instrukcí, odpovídajícími jednotlivým bitům počáteční adresy.

Dále třetí vstup slabikového přepínače je spojen s výstupem bloku nastavení, s druhým vstupem adresního hradla a s druhým vstupem čítače instrukcí.

Výhodou tohoto zapojení je to, že u každého zařízení nemusí být ovládací panel po-

2

čítače. Nastavení počáteční adresy se děje nulovacím signálem počítače prostřednictvím bloku nastavení a adresního hradla. Přitom se využívá hradlovacího vstupu slabikového přepínače, jehož hlavní funkcí je záměna pozic slabik operandu při slabikových operacích.

Na výkrese je uvedeno vzájemné propojení jednotlivých bloků společně s jejich označením.

Vnitřní sběrnice 4 je spojena s výstupem 10 zápisníkové paměti 1, s výstupem 20 instrukčního registru 2, s výstupem 31 datového přijímače 3 a s prvním vstupem 50 a s druhým vstupem 51 slabikového přepínače 5. Svorky výstupu 53 slabikového přepínače 5, odpovídající jednotlivým bitům počáteční adresy, jsou spojeny s odpovídajícími svorkami prvního vstupu 60 adresního hradla 6 a příslušné svorky výstupu 62 adresního hradla 6 jsou spojeny se svorkami prvního vstupu 70 čítače instrukcí 7, odpovídajícími jednotlivým bitům počáteční adresy.

Výstup 80 bloku nastavení 8 je zapojen na třetí vstup 52 slabikového přepínače 5, na druhý vstup 61 adresního hradla 6 a na druhý vstup 71 čítače instrukcí 7. Výstup 90 operační paměti 9 je zapojen na vstup 30 datového přijímače 3. Funkce zapojení je následující: Nulovací signál 81, který je odvozen z náběhu zdrojové soustavy, inicializuje blok nastavení 8 a z jeho výstupu 80 se šíří signál na třetí vstup 52 slabikového přepínače 5. Na všech svorkách výstupu 53 se objeví hladina signálu odpovídající logické nule.

Tyto hodnoty se objeví současně na těch svorkách prvního vstupu 70 čítače instrukcí 7, které jsou různé od bitů počáteční adresy. Signál z výstupu 80 bloku nastavení 8 dále ovlivní druhý vstup 61 adresního hradla 6, takže na svorkách jeho výstupu 62 se objeví hladina signálu odpovídající logické jedničce. Tyto hodnoty se zároveň objeví i na těch svorkách prvního vstupu 70 čítače instrukcí 7, které odpovídají jednotlivým bitům počáteční adresy.

Hodnoty na všech svorkách prvního vstupu 70 čítače instrukcí 7 se pak uloží signálem na druhém vstupu 71 čítače instrukcí 7. Po této počáteční sekvenci probíhá ovládnutí čítače instrukcí 7 prostřednictvím skokových instrukcí. Cílové adresy se získá-

vají buď ze zápisníkové paměti 1, nebo přímo z příslušných bitů v instrukčním registru 2 nebo přes datový přijímač 3 z operační paměti 9. Adresa se ve všech případech se-
jme z vnitřní sběrnice 4 přes první vstup 50 slabikového přepínače 5.

Příslušné bity adresy projdou přes adresní hradlo 6, ostatní bity se šíří přímo na první vstup 70 čítače instrukcí 7, kam se uloží ovládacím signálem 72 z řadiče procesoru. Přitom na druhém vstupu 61 adresního hradla 6 a na třetím vstupu 52 slabikového přepínače 5 není přítomen hradlovací signál.

Možnost použití uvedeného zapojení je v procesoru malého počítače s podobnou strukturou a v podobné aplikaci.

P R Ě D M Ě T V Y N Á L E Z U

1. Zapojení pro nastavení počáteční adresy s čítačem instrukcí, se zápisníkovou pamětí, s instrukčním registrem, s operační pamětí a s datovým přijímačem, vyznačující se tím, že svorky výstupu /53/ slabikového přepínače /5/, odpovídající jednotlivým bitům počáteční adresy, jsou spojeny s odpovídajícími svorkami prvního vstupu /60/ adresního hradla /6/ a příslušné svorky výstupu /62/ adresního hradla /6/ jsou spo-

jeny se svorkami prvního vstupu /70/ čítače instrukcí, odpovídajícími jednotlivým bitům počáteční adresy.

2. Zapojení podle bodu 1, vyznačující se tím, že třetí vstup /52/ slabikového přepínače /5/ je spojen s výstupem /80/ bloku nastavení /8/, s druhým vstupem /61/ adresního hradla /6/ a s druhým vstupem /71/ čítače instrukcí /7/.

1 list výkresů

