

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4970723号
(P4970723)

(45) 発行日 平成24年7月11日 (2012. 7. 11)

(24) 登録日 平成24年4月13日 (2012. 4. 13)

(51) Int. Cl.	F I
H O 3 K 17/16 (2006. 01)	H O 3 K 17/16 H
H O 3 K 17/04 (2006. 01)	H O 3 K 17/04 E
H O 3 K 17/687 (2006. 01)	H O 3 K 17/687 A

請求項の数 19 (全 12 頁)

(21) 出願番号 特願2004-365877 (P2004-365877)
(22) 出願日 平成16年12月17日 (2004. 12. 17)
(65) 公開番号 特開2005-184831 (P2005-184831A)
(43) 公開日 平成17年7月7日 (2005. 7. 7)
審査請求日 平成19年12月17日 (2007. 12. 17)
(31) 優先権主張番号 10/742, 545
(32) 優先日 平成15年12月19日 (2003. 12. 19)
(33) 優先権主張国 米国 (US)

(73) 特許権者 501315784
パワー・インテグレーションズ・インコー
ポレーテッド
アメリカ合衆国・9 5 1 3 8・カリフォル
ニア州・サン ホゼ・ヘリヤー アベニュー
・ 5 2 4 5
(74) 代理人 100064746
弁理士 深見 久郎
(74) 代理人 100085132
弁理士 森田 俊雄
(74) 代理人 100083703
弁理士 仲村 義平
(74) 代理人 100096781
弁理士 堀井 豊

最終頁に続く

(54) 【発明の名称】 マルチステートドライブ回路による半導体スイッチのスイッチング方法及び装置

(57) 【特許請求の範囲】

【請求項 1】

オフ状態又はオン状態の一方である第 1 の状態と、前記オフ状態又はオン状態の他方である第 2 の状態とを切換えるようにされた半導体スイッチと、

ドライブ回路インピーダンスを有するとともに前記半導体スイッチに接続され、前記半導体スイッチを前記第 1 の状態から前記第 2 の状態へ切換えるための複数のドライブ信号を供給する複数のドライブ回路と、

接続部を介して前記前記半導体スイッチに連結されて半導体スイッチを感知するためのセクタ回路とを備え、

前記セクタ回路はさらに、各前記ドライブ回路に接続され、前記接続部を介しての前記半導体スイッチの感知に応答して、前記半導体スイッチが前記第 1 の状態から前記第 2 の状態に切換わるときに、前記ドライブ回路インピーダンスを低減するために、前記半導体スイッチに前記複数のドライブ信号を供給する前記ドライブ回路を選択し、

前記複数のドライブ回路は、前記半導体スイッチが前記第 1 の状態から前記第 2 の状態に切換わるときに、第 1 の時間期間に第 1 ドライブ信号を供給する第 1 ドライブ回路と、第 2 の時間期間に第 2 ドライブ信号を供給する第 2 ドライブ回路とを備え、前記第 2 の時間期間は、前記半導体スイッチのゲート容量の特性により該ゲートの電圧が一時的にクランプされた後に前記半導体スイッチのドレイン電圧の立上りまたは立下り開始後に始まり、

前記セクタ回路は、前記半導体スイッチ両端の電圧の $d v / d t$ 遷移期間の前記半導

10

20

体スイッチ両端の電圧降下の高速変化が終了するか、または前記 $d v / d t$ 遷移後に前記半導体スイッチ両端の電圧が電圧しきい値に低下するかもしくは到達するときを検出して前記ドライブ回路インピーダンスを低減する前記第 2 の時間期間の開始を決定することを特徴とするスイッチング回路。

【請求項 2】

前記第 1 ドライブ回路は、前記第 1 と第 2 の時間期間の両方の間前記第 1 ドライブ信号を供給することを特徴とする請求項 1 に記載のスイッチング回路。

【請求項 3】

前記半導体スイッチは、前記ゲートに接続されるドライブ端子と前記ドレイン電圧を受ける端子と異なる基準電圧端子とを有し、前記第 1 と第 2 ドライブ信号は、前記半導体スイッチの前記ドライブ端子に結合されることを特徴とする請求項 1 に記載のスイッチング回路。

10

【請求項 4】

前記第 2 の時間期間は、前記ドライブ端子と前記基準電圧端子間の電圧が第 1 の電圧閾値に達するときを開始することを特徴とする請求項 3 に記載のスイッチング回路。

【請求項 5】

前記接続部は、前記半導体スイッチ及び前記セクタ回路に接続された電流センサーを具備することを特徴とする請求項 1 に記載のスイッチング回路。

【請求項 6】

前記第 2 の時間期間は、前記半導体スイッチを流れる電流が、電流閾値を越えたことが感知されたときに開始することを特徴とする請求項 5 に記載のスイッチング回路。

20

【請求項 7】

前記第 2 の時間期間は、前記半導体スイッチが前記第 1 の状態から前記第 2 の状態へ切換わるとき、前記半導体スイッチ両端の電圧が第 2 電圧閾値を越えるときに開始することを特徴とする請求項 1 に記載のスイッチング回路。

【請求項 8】

前記第 2 の時間期間は、前記半導体スイッチが前記第 1 の状態から前記第 2 の状態へ切換わるとき、前記半導体スイッチ両端の電圧の時間変化、すなわち $d v / d t$ が生じるときに開始することを特徴とする請求項 1 に記載のスイッチング回路。

【請求項 9】

前記半導体スイッチは金属酸化膜半導体電界効果トランジスタ、すなわち M O S F E T であることを特徴とする請求項 1 に記載のスイッチング回路。

30

【請求項 10】

オフ状態又はオン状態の一方を含む第 1 の状態から、前記オフ状態又はオン状態の他方を含む第 2 の状態に切換えるためのドライブ回路からの第 1 のドライブ信号により半導体スイッチを選択的にドライブするステップと、

接続部を通じて前記半導体スイッチを感知して、前記半導体スイッチ両端の電圧の $d v / d t$ 遷移期間の前記半導体スイッチ両端の電圧の高速変化が終了するかまたは前記 $d v / d t$ 遷移後に前記半導体スイッチ両端の電圧が電圧しきい値にまで低下するかもしくは到達したときを検出してドライブ回路インピーダンスを低減する第 2 の時間期間の開始を決定するステップと、

40

前記半導体スイッチが前記第 1 の状態から前記第 2 の状態に既に切換わり始めた後に前記ドライブ回路のインピーダンスを低減するために、前記接続部を介しての前記半導体スイッチの感知の結果に応じて前記ドライブ回路から受ける第 2 ドライブ信号により前記半導体スイッチを選択的にドライブして前記第 1 の状態から前記第 2 の状態に切換えるステップとを備え、

前記第 1 ドライブ信号により前記半導体スイッチを選択的にドライブするステップは、第 1 の時間期間前記第 1 ドライブ信号を用いて選択的に前記半導体スイッチをドライブするステップを備え、

前記第 2 ドライブ信号により前記半導体スイッチを選択的にドライブするステップは、

50

第 2 の時間期間前記半導体スイッチを前記第 2 ドライブ信号で選択的にドライブするステップを備え、

前記第 2 の時間期間は、前記半導体スイッチのゲート容量の特性により該ゲート電圧が一時的にクランプされた後に前記半導体スイッチのドレイン電圧が立上りまたは立下り始めた後に始まる、スイッチング方法。

【請求項 1 1】

前記第 1 ドライブ信号によって前記半導体スイッチを選択的にドライブするステップは、前記第 1 と第 2 の時間期間の両方の間前記半導体スイッチをドライブするステップを有することを特徴とする請求項 1 0 に記載のスイッチング方法。

【請求項 1 2】

前記接続部を通じて前記半導体スイッチを感知するステップは、前記半導体スイッチの前記ゲートに接続されるドライブ端子の電圧を感知するステップを備えることを特徴とする請求項 1 0 に記載のスイッチング方法。

【請求項 1 3】

前記ドライブ端子の電圧が第 1 の電圧閾値に達するときに前記第 2 の時間期間を開始するステップをさらに有することを特徴とする請求項 1 2 に記載のスイッチング方法。

【請求項 1 4】

前記接続部を通じて前記半導体スイッチを感知するステップは、前記半導体スイッチ両端の電圧降下を感知するステップを備えることを特徴とする請求項 1 0 に記載のスイッチング方法。

【請求項 1 5】

前記半導体スイッチ両端の電圧降下が、第 2 電圧閾値を下回って下降するときに前記第 2 の時間期間を開始するステップをさらに有することを特徴とする請求項 1 4 に記載のスイッチング方法。

【請求項 1 6】

時間期間にわたる前記半導体スイッチ両端の電圧降下の変化、すなわち dv/dt が生じるときに前記第 2 の時間期間を開始するステップを更に含む請求項 1 5 に記載のスイッチング方法。

【請求項 1 7】

前記第 1 の状態は前記オン状態であり、前記第 2 の状態は前記オフ状態である、請求項 1 記載のスイッチング回路。

【請求項 1 8】

前記セレクト回路は、入力と、別々に配置される複数の出力とを有し、前記 MOSFET を十分に強化された状態として十分に強化された出力特性を示させるようにドライブし、

前記第 1 ドライブ回路は、p チャネル MOSFET および n チャネル MOSFET を備え、前記第 2 ドライブ回路は、p チャネル MOSFET および n チャネル MOSFET を備える、請求項 1 記載のスイッチング回路。

【請求項 1 9】

前記第 1 の状態は前記オン状態であり、前記第 2 の状態は前記オフ状態である、請求項 1 4 記載のスイッチング方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一般に、半導体スイッチに関し、更に具体的には、本発明は、オフ状態からオン状態、或いはオン状態からオフ状態に切換えられる半導体スイッチに関する。

【背景技術】

【0002】

半導体スイッチを使用する多くの電子回路では、回路効率を最大にすることが重要である。従って、高周波で切換えられる半導体デバイスを使用する電子回路では、オフ状態か

10

20

30

40

50

らオン状態及びオフ状態からオン状態に半導体スイッチを切換えることに伴う、多くの場合スイッチングロスと呼ばれる損失を最小にすることが重要である。

【0003】

半導体スイッチがオフ状態にあるときには、半導体スイッチを流れる電流は通常はほぼゼロであり、高電圧が半導体スイッチ両端に存在する。半導体スイッチがオフ状態からオン状態に切換えられると、半導体スイッチを流れる電流が増大し、半導体スイッチ両端に電圧降下が生じる。電力損失は、電圧と電流の積に等しいので、オフ状態からオン状態への切換え時に損失する総エネルギーは、オフ状態からオン状態への遷移に要する時間を最小にすることによって低減される。

【発明の開示】

10

【発明が解決しようとする課題】

【0004】

しかしながら、半導体スイッチがオフ状態からオン状態に切換わるのに要する時間を単純に低減させると、半導体スイッチがその一部をなす電子回路の他の回路の動作で問題が生じる可能性がある。一般に dv/dt と呼ばれる電圧の変化の増加率、及び、一般に di/dt と呼ばれる電流の変化の増加率は、半導体スイッチが切換える毎に生じる電気雑音を増加させる。この電気雑音は、他の回路の動作に悪影響を及ぼす場合があり、従って dv/dt 及び di/dt を制限し、許容できるレベルに電気雑音を維持することが望ましい場合が多い。スイッチングロスを最小にするだけでなく電気雑音を許容できるレベルに制限することへの必要性は、オフ状態からオン状態に半導体スイッチを切換えるためのドライブ信号を供給するドライブ回路の設計がトレードオフであることを意味している。

20

【0005】

スイッチングロスを低減させることが望ましい箇所に半導体スイッチを使用し、 dv/dt 及び di/dt を制限する電子回路は、スイッチング電源を含む。これらのスイッチング電源では、半導体スイッチをオフ状態からオン状態及びオン状態からオフ状態に切換えるためのドライブ信号を印加するために接続されたドライブ回路が、電源コントローラ集積回路の一部を形成する場合が多い。また、ドライブ回路は、集積回路に外付けの電源コントローラ集積回路とディスクリート部品とを備えることができる。

【課題を解決するための手段】

【0006】

30

多段ドライブ回路によって半導体スイッチを切換えるための方法及び装置が開示される。1つの実施態様では、回路は、第1と第2の状態の間を切換えるように適合されている半導体スイッチを含む。第1の状態は、オフ状態又はオン状態の一方であり、第2の状態はオフ状態又はオン状態の他方である。また回路は、半導体スイッチに接続された複数のドライブ回路を含む。複数のドライブ回路は、半導体スイッチを第1の状態から第2の状態に切換えるための複数のドライブ信号を供給するよう接続される。更に回路は、半導体スイッチが第1の状態から第2の状態に切換えるときに半導体スイッチに複数のドライブ信号を供給するドライブ回路を選択するよう接続されたセクタ回路を含む。

【発明を実施するための最良の形態】

【0007】

40

本発明の更に別の特徴及び利点は、以下に示される詳細な説明、図、及び請求項から明らかになるであろう。

本発明は実施形態によって詳細に例証されるが、添付図面により限定されるものではない。

改良された半導体スイッチ多段ドライブ回路を実施する装置及び方法の実施形態が開示される。以下の説明において、本発明を完全に理解できるように多数の特定の詳細が説明される。しかしながら、本発明を実施するために特定の詳細を利用する必要がないことは、当業者にとは明らかであろう。この実施に関する公知の方法は、本発明を曖昧にしないように詳細には説明していない。

【0008】

50

本明細書を通して、「１つの実施形態」又は「ある実施形態」という表現は、実施形態に関連して説明された特定の特徵、構造、或いは特性が本発明の少なくとも１つの実施形態に含まれることを意味する。従って、本明細書を通して様々な箇所での「１つの実施形態では」又は「ある実施形態では」という語句の出現は、必ずしも同じ実施形態に対して全て言及しているわけではない。更に、特定の特徵、構造、或いは特性は、１つ又はそれ以上の実施形態においてどのような適切な方法にも組み合わせることができる。

【０００９】

次に、本発明の教示に従ってこのような回路を実現するための改良された半導体スイッチ多段ドライブ回路及び方法を説明する。本発明の実施形態は、オフ状態からオン状態、及び／又はオン状態からオフ状態に切替える半導体スイッチのスイッチングロスを低減する方法及び装置を含む。本明細書を通して、 n チャネル金属酸化膜電界効果トランジスタ(MOSFET)半導体スイッチのドライブ回路が実施形態によって示されている。しかしながら開示される技術は、この開示の利点を有する当業者にはよく知られている p チャネルMOSFET及び他のタイプの半導体スイッチに適用することができる。同様に、この開示を通して特にオフ状態からオン状態への半導体スイッチのスイッチング遷移に対して言及されている。説明される技術がオン状態からオフ状態への半導体スイッチのスイッチング遷移にも適用できることは、本開示の恩恵を有する当業者には理解されるであろう。

【００１０】

図１は、本発明の実施形態による、ドライブ回路の恩恵を受けることのできる電源コントローラ１０１の１つの実施形態のブロック図を示す。電源コントローラ１０１は、ドライブ回路１０３を含む。ドライブ回路１０３は、MOSFET半導体スイッチ１０４のゲート端子と呼ばれることが多いドライブ端子１０６にドライブ信号を加えて、MOSFET１０４をオフ状態からオン状態へ及びオン状態からオフ状態へ切替える。MOSFET１０４は更に、電圧基準すなわちソース端子１０５及びドレイン端子１０２を含む。

【００１１】

図２は、MOSFET２０２をドライブするよう接続された回路の概略図を示す。この回路は、MOSFET２０２をオフ状態からオン状態に切替えるドライブ信号をドライブ端子２１１に供給するよう接続された p チャネルMOSFET２０３を含むドライブ回路２０１を備える。ドライブ回路２０１は更に、MOSFET２０２をオン状態からオフ状態へ切替えるドライブ信号をドライブ端子２１１に供給するよう接続された n チャネルMOSFET２０４を備える。本開示の他のものと同様に、以下の説明は、オフ状態からオン状態へのMOSFET２０２のスイッチング遷移に集中しているが、当業者であれば、本教示はオン状態からオフ状態へのスイッチングにも同様に関連することが理解されるであろう。

【００１２】

MOSFET２０２がオフ状態からオン状態に切替わる速度は、１つには電源レール２０６とゲート２１１間のインピーダンスによって支配される。このインピーダンスが低いほど、MOSFET２０２のオフ状態からオン状態への遷移が速くなる。ドライブ回路の全インピーダンスは、 p チャネルMOSFET２０３のオン抵抗にインピーダンス２１０を加えたものである。 p チャネルMOSFET２０３のオン抵抗は、そのソース端子２０６に対してゲート２０５のノードの電圧によって影響を受ける。図２に示された概略図では、ゲートドライブ制御回路２０９が、端子２０５で固定電圧を与えてMOSFET２０３をターンオンする。このタイプのドライブ回路では、MOSFET２０３のオン抵抗は、MOSFET２０２がオフ状態からオン状態に切替えられる間はほぼ一定である。

【００１３】

しかし、MOSFET２０２がオフ状態からオン状態へ切替えるときに、ゲートドライブ制御回路２０９が、第１の時間期間で端子２０５に第１の電圧を加え、且つ第２の時間期間で第２の電圧を加える場合には、ドライブ回路２０１のより高度な制御を実現することができる。このように、ドライブ回路２０１のインピーダンスは、以下に説明されるよ

うにオフ状態からオン状態へのMOSFET 202の遷移中に変化する場合がある。

【0014】

図3は、MOSFET 203のようなMOSFETに典型的な出力特性曲線と一般にされる2つの曲線301を示す。これらの曲線は、端子206と214との間に流れる電流の関数として端子206と214との間の電圧を示している。MOSFET 203は、306で示される領域で動作するように通常は設計されている。この領域での出力特性は、電圧と電流との間にほぼ線形の関係を示しており、従って実質的に抵抗特性を示す。

【0015】

曲線303は、ソース端子206に対してゲート端子205に印加された特定電圧での出力特性を示す。曲線302は、ゲート端子205とソース端子206との間に印加されたより高い相対電圧での出力特性を示す。

10

【0016】

本明細書では、曲線302は、十分に強化された出力特性と呼ばれ、温度及び製造のばらつきによってMOSFET 203のゲート閾値電圧が大きく変化する曲線303の部分的に強化された特性に比べて、製造のばらつき及び温度に関して比較的安定した特性である。図に示すように、特性302は領域306でより急な勾配を有し、従って曲線303より低い抵抗を示す。1つの実施形態において、この低い抵抗は、本発明の教示に従って、上記に説明されたMOSFET 202のオフ状態からオン状態への遷移中にドライブ回路201のインピーダンスが変化することができる第2の時間期間に使用される。このようなドライブ回路201のインピーダンスが変化する利点は、図4A、4Bに示されている。

20

【0017】

図4Aの曲線400は、MOSFET 202がオフ状態からオン状態へ切換えるときの基準電圧端子208に対する、ゲート端子211とドレイン端子213それぞれのゲート電圧曲線403とドレイン電圧曲線402をそれぞれ示す。ドレイン端子213の電圧は、ゲート端子211の電圧よりも普通ははるかに高い値になるが、本明細書ではゲート電圧曲線403と同じ電圧スケールで示されている。図4A、4Bの曲線400、401は、縮尺通りに描かれていないが、本開示の対象であるゲートドライブ回路の作用を示すために使用される。図4A、4Bに示されるスイッチング波形をもたらす正確な半導体スイッチパラメータは、本発明の教示をあいまいにしないように、本明細書には示されていないが、本開示の恩恵を受ける当業者には明らかであろう。

30

【0018】

第1の時間期間411の間に、ゲート電圧曲線403は上昇し、ドレイン電圧曲線402は下降し始める。MOSFET 202のゲート211の静電容量の特性に起因して、MOSFET 202のゲート211の電圧は、ドレイン213の電圧が値416に達するまでは電圧レベル413に一時的にクランプされる。MOSFET 202のゲート211の電圧のクランプがとれると、第2の時間期間412内で最終値414まで上昇し、その継続時間は、上記のようにドライブ回路201のインピーダンスによって支配される。図示された実施形態に示されるように、第2の時間期間412は第1の時間期間411の後であり、ドレイン電圧曲線402がすでに下降が開始し終わった後に開始する。第2の時間期間412全体を通して、ゲート電圧曲線403が上昇すると、全ゲート電圧414がゲート211に存在するときにMOSFET 202のオン抵抗が最小値まで下降する。

40

【0019】

図4Bは、図2に関して上述されたゲートドライブ回路インピーダンスを変化させる影響を示す。図4Aと同様に、図4Bの曲線401は、MOSFET 202がオフ状態からオン状態へ切換わるときに基準電圧端子208に対して、それぞれゲート端子211とドレイン端子213のゲート電圧曲線404とドレイン電圧曲線409をそれぞれ示している。ドライブ回路インピーダンスが第2の時間期間407の最初で低くなる場合には、第2の時間期間407中のMOSFET 202のゲート電圧曲線404の上昇時間は、ゲート電圧曲線410で示される時間まで短縮され、MOSFET 202のドレイン電圧は、

50

曲線 405 によって示されるようにより急速に下降するので、曲線 406 によって示される以前の特性に対してオフ状態からオン状態への遷移中の損失が低減される。図示された実施形態に示されるように、第 2 の時間期間 407 は第 1 の時間期間 408 の後にあり、ドレイン電圧曲線 409 が既に下降開始が終わった後に開始する。第 2 の時間期間が開始する時間は、ドライブ回路インピーダンスが変化しない上述の最も単純なドライブ回路の動作を説明するのにも使用されていたので図 2 には示されていないが、例えばゲートドライブ回路 209 を MOSFET 202 のゲート端子 211 に接続することによるような、幾つかの方法で感知することができる。

【0020】

しかしながら、MOSFET 202 がオフ状態からオン状態へ遷移している間、第 1 の時間期間で端子 205 に第 1 固定電圧を供給し、及び第 2 の時間期間で第 2 固定電圧を供給することによってドライブ回路 201 のインピーダンスを低減させることは、大量生産の回路で使用される場合に一貫性のない結果をもたらす。MOSFET 203 の出力特性は、温度及び製造のばらつきによってかなり変動する。このため、動作中のこの回路の正確な性能、従って得られるはずの利点を予測することは難しい。

【0021】

図 5 は、本発明の教示による恩恵を受ける回路の別の実施形態を示す。第 1 ドライブ回路 501 は、p チャネル MOSFET 503 及び n チャネル MOSFET 504 を含む。第 2 ドライブ回路 518 は、p チャネル MOSFET 513 及び n チャネル MOSFET 514 を含む。本明細書では、インピーダンス 510 は、ドライブ回路 501、518 の両方とも同じインピーダンスを与えるので、これらの外側に示されている。ゲートドライブ制御及びセクタ回路 509 は、入力 507 と、MOSFET 503、504、513、514 を別々にドライブするための個別の出力を有する。

【0022】

動作中、オフ状態からオン状態への MOSFET 502 のスイッチングの間、MOSFET 503 が第 1 の時間期間にターンオンされ、第 1 ドライブ信号を供給する。次にセクタ回路 509 が第 2 の時間期間の間に MOSFET 513 をターンオンし、第 2 ドライブ信号を供給する。図 5 に示される実施形態では、ゲートドライブ制御及びセクタ回路 509 は、接続 517 を使用して MOSFET 502 のゲート 511 に接続されている。1 つの実施形態では、この接続は、ゲートドライブ制御及びセクタ回路 509 が第 2 ドライブ回路 518 をターンオンする正確な時間を感知することができる 1 つの方法を提供する。

【0023】

ドライブ又はゲート端子 511 と基準電圧又はソース端子 508 との間の電圧が回路 509 の設計で定められた電圧閾値に達すると、第 2 の時間期間が上記で図 4 に関して説明されたように開始する。実施形態に応じて、回路 509 内のセクタ回路が、第 1 の時間期間の終わりに MOSFET 503 をターンオフするか、又は第 1 と第 2 の時間期間の両方で MOSFET 503 をオンのまま保持するように設計することができる。

【0024】

図 5 に示された実施形態は、MOSFET 205 のゲート電圧がドライブ回路 201 のインピーダンスを変えるために変化する図 2 に関して説明された方式とは異なる。例えば、1 つの相違点は、1 つの実施形態の両方の MOSFET 503、513 は、十分強化されるようにドライブされ、従って図 3 の曲線 302 に関して上述された十分に強化された出力特性の比較的安定した特性を示すので、第 1 の時間期間から第 2 の時間期間へのインピーダンス変化の程度を正確に予測できることである。更に、ドライブ回路 501 と 518 の結合インピーダンスは、例えば、MOSFET 503 を第 2 の時間期間の持続時間の間にターンオフするか、或いはオンのままにすることができるので、図 2 のドライブ回路よりも制御が容易である。

【0025】

1 つの実施形態においては、2 つより多い複数のドライブ回路が用いられる場合に、第

10

20

30

40

50

1と第2の時間期間中にオン及びオフにされるMOSFETの種々の組合せを選択することによって可能な結合インピーダンスの変化において更に高い融通性が存在する。全ての場合に、MOSFETが十分強化された特性を有してドライブされるので、オフ状態からオン状態へ切替わるときの出力特性、従ってMOSFET502の特性は、容易に予測される。2つより多い複数のドライブ回路が用いられる場合には、MOSFET502が、複数のドライブ回路の結合インピーダンスが変化することになる複数の期間を使用してオフ状態からオン状態に切替えることができることも明らかである。本開示の以下の説明は、本発明の教示を曖昧にしないために2つのドライブ回路の使用に向けられる。

【0026】

図6は、本発明の教示の恩恵を受ける回路の別の実施形態を示す。ここでもやはり、2つのドライブ回路601、618は、MOSFET602のゲートに第1と第2のドライブ信号をそれぞれ別々に供給する第1と第2ドライブ回路として機能する。しかしながら、第2の時間期間の開始を決定するのに使用される感知信号は、ゲートドライブ制御及びセクタ回路609から接続617を介してMOSFET602のドレイン613に接続されている。図4Bに関して、これはまた、MOSFET602両端の電圧の1時間期間にわたるMOSFET602両端の電圧降下の急激な変化(dv/dt)の遷移415が終わった時間、或いは、MOSFET602両端の電圧が dv/dt 遷移415後に電圧閾値まで低下するか又はこれに達した時間を検出する1つの方法であることが分かる。この点で、本発明の教示によってMOSFET602両端の電圧が特性406ではなく特性405に従うのを確実にするのは、第2の時間期間407を開始する正確な時間である。

【0027】

図7は、本発明の教示による恩恵を受ける回路の別の実施形態を示す。図示された実施形態に示されるように、電流センサー720は、MOSFET702に接続され、MOSFET702のドレイン端子713とソース708端子間に流れる電流を感知する。電流センサー720は、本発明の教示を曖昧にしないために本明細書で示されていない公知の種々の技術を使用して、MOSFET702を通して流れる電流を感知することができる。電流センサー720は、接続717を介してゲートドライブ制御及びセクタ回路709に接続される。このようにオフ状態からオン状態への遷移中にMOSFET702に流れる電流を感知することによって、回路709内のセクタ回路は、この情報を使用してMOSFET702に流れる電流が第2の時間期間407が開始する正確な時間を決定するための電流閾値を越える時間を感知するように設計することができる。

【0028】

図8は、本発明の教示の恩恵を受ける回路の別の実施形態を示す。図示された実施形態に示されるように、ゲートドライブ及びセクタ回路801は、入力802と2つの出力803、804とを有する。出力803は、第1ドライブ回路805への入力である。ゲートドライブ及びセクタ回路801は、接続810を介して第1ドライブ回路805の出力を感知するように接続されている。ドライブ回路805は、半導体スイッチ或いはMOSFET807のドライブ端子すなわちゲート806をオフ状態からオン状態に切替えるようドライブし、且つオン状態からオフ状態へドライブするドライブ信号を供給する回路を含む。

【0029】

図示された実施形態に示されるように、第2ドライブ回路808は、MOSFET807がオフ状態からオン状態に切替わるときに、出力809からMOSFET807ドライブ端子すなわちゲート806に第2ドライブ信号を供給するだけである。従って、この実施形態では、MOSFET807がオン状態からオフ状態へ切替わるときには、ドライブ回路805からの1つのドライブ信号だけが供給される。ゲートドライブ制御及びセクタ回路801は、MOSFET807のゲート806の電圧がpチャネルMOSFET811のゲート閾値電圧及び電源レール812の電圧の値によって決定された閾値に達したことを接続810によって感知したときには、MOSFET811はターンオフし、インバータゲート813、814の出力は極性が変化し、これにより、NORゲート815の

出力 804 の極性がハイ状態に変わる。これは第 2 ドライブ回路 808 をターンオンし、本発明の教示に従って MOSFET 807 のゲート 806 へのドライブを向上させる。

【0030】

第 1 ドライブ回路 805 は MOSFET 807 の望ましいターンオン特性を提供するように設計することができ、一方、第 2 ドライブ回路 808 は、MOSFET 807 が本発明の教示に従って最終オン抵抗値に落ち着くときに損失を低減させるための閾値にゲートが達すると、MOSFET 807 へのゲートドライブを向上させることが理解される。

【0031】

上述の詳細な説明において、本発明の方法及び装置をその特定の例示的な実施形態に関して説明してきた。しかしながら、本発明の広範な精神及び範囲から逸脱することなく、本発明に種々の修正及び変更を行うことができる点は明らかであろう。従って、本明細書及び図は、限定ではなく例示的なものと考えるべきである。

10

【図面の簡単な説明】

【0032】

【図 1】半導体スイッチと半導体スイッチドライブ回路を用いるスイッチング電源制御回路のブロック図である。

【図 2】半導体スイッチとドライブ回路の概略図である。

【図 3】半導体スイッチの一般的な出力特性を示す。

【図 4】半導体スイッチドライブ信号と、オフ状態からオン状態へ切換える半導体スイッチ両端の電圧の波形を示す。

20

【図 5】本発明の教示の恩恵を受ける回路の 1 つの実施形態を示す。

【図 6】本発明の教示の恩恵を受ける回路の別の実施形態を示す。

【図 7】本発明の教示の恩恵を受ける回路の更に別の実施形態を示す。

【図 8】本発明の教示の恩恵を受ける回路の更に別の実施形態を示す。

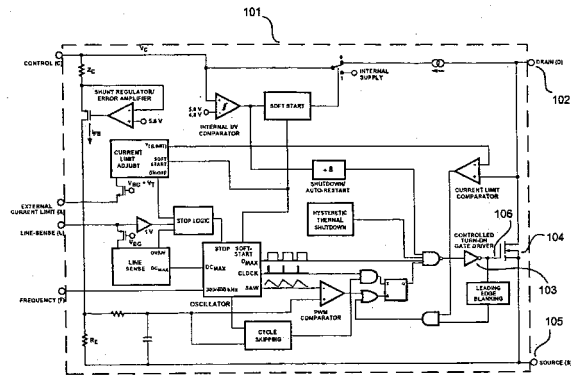
【符号の説明】

【0033】

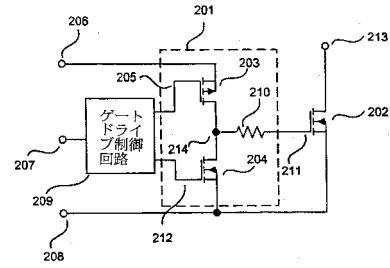
201 ドライブ回路、202 MOSFET、203 pチャネルMOSFET、204 nチャネルMOSFET、205 ゲート端子、206 ソース端子、207 端子、208 基準電圧端子、209 ゲートドライブ制御回路、210 インピーダンス、211 ドライブ端子、212 端子、213 ドレイン端子、214 端子

30

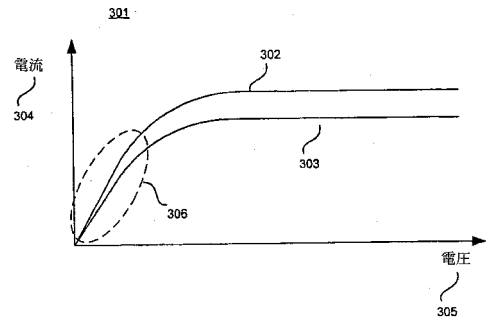
【図 1】



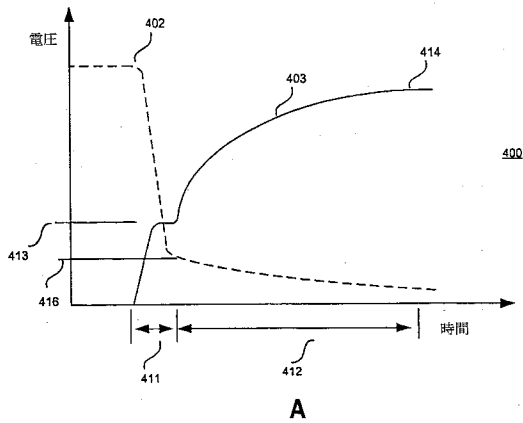
【図 2】



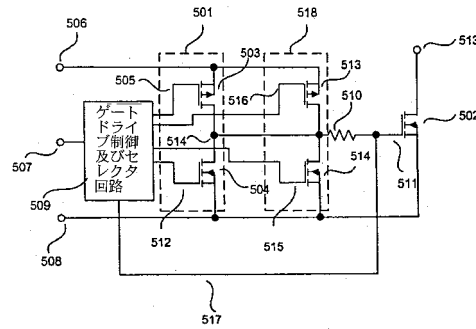
【図 3】



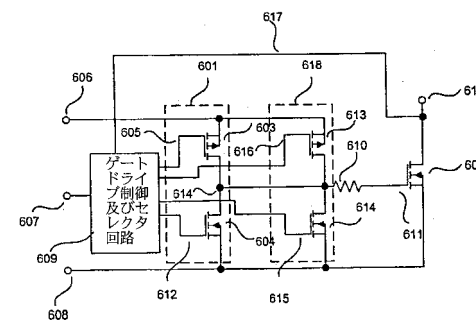
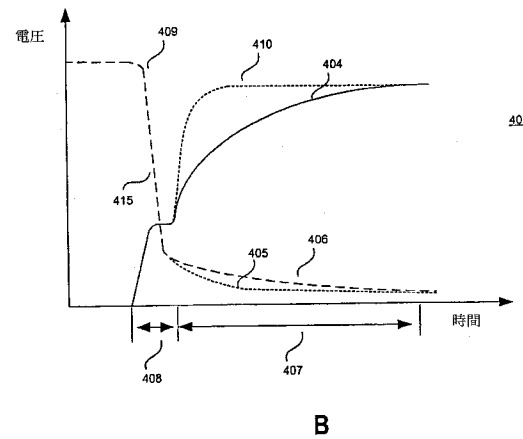
【図 4】



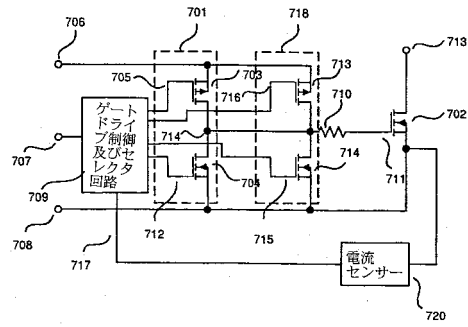
【図 5】



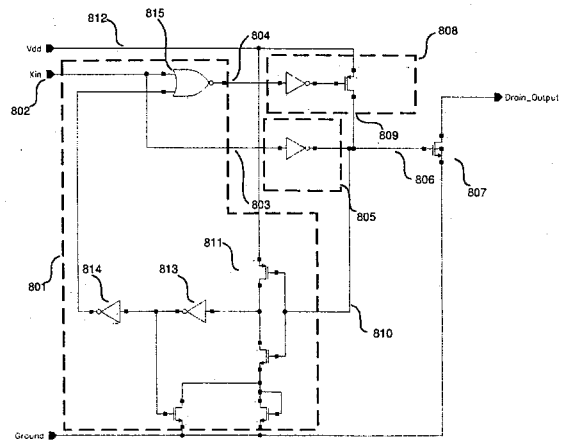
【図 6】



【圖 7】



【 図 8 】



フロントページの続き

(74)代理人 100098316

弁理士 野田 久登

(74)代理人 100109162

弁理士 酒井 将行

(74)代理人 100111246

弁理士 荒川 伸夫

(72)発明者 ジアオ・ミン・ファム

アメリカ合衆国・95035・カリフォルニア州・ミルピタス・エッジウォーター ドライブ・210

審査官 栗栖 正和

(56)参考文献 特開2000-232347(JP,A)

特開平09-046201(JP,A)

特開平09-047015(JP,A)

特開2004-266368(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03K 17/00 - 17/70