

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织

国 际 局

(43) 国际公布日

2020 年 5 月 14 日 (14.05.2020)



(10) 国际公布号

WO 2020/093909 A1

(51) 国际专利分类号:

H01L 21/67 (2006.01) H01L 27/15 (2006.01)

省成都是高新区(西区)合作路 1188 号, Sichuan 611731 (CN)。

(21) 国际申请号:

PCT/CN2019/114087

(22) 国际申请日: 2019 年 10 月 29 日 (29.10.2019)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201811334368.6 2018年11月9日 (09.11.2018) CN

(72) 发明人: 张振华 (ZHANG, Zhenhua); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。徐映嵩 (XU, Yingsong); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。代伟男 (DAI, Weinan); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。汪杨鹏 (WANG, Yangpeng); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(71) 申请人: 京东方科技股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号,
Beijing 100015 (CN)。成都京东方光电科技
有限公司 (CHENGDU BOE OPTOELECTRONICS
TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川(74) 代理人: 北京律智知识产权代理有限公司
(BEIJING INTELLEGAL INTELLECTUAL
PROPERTY AGENT LTD.); 中国北京市朝阳
区慧忠路 5 号 B1605、B1606、B1607, Beijing
100101 (CN)。

(54) Title: DRIVE SUBSTRATE MANUFACTURING METHOD, DRIVE SUBSTRATE, DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 驱动基板的制作方法、驱动基板、显示面板及显示装置

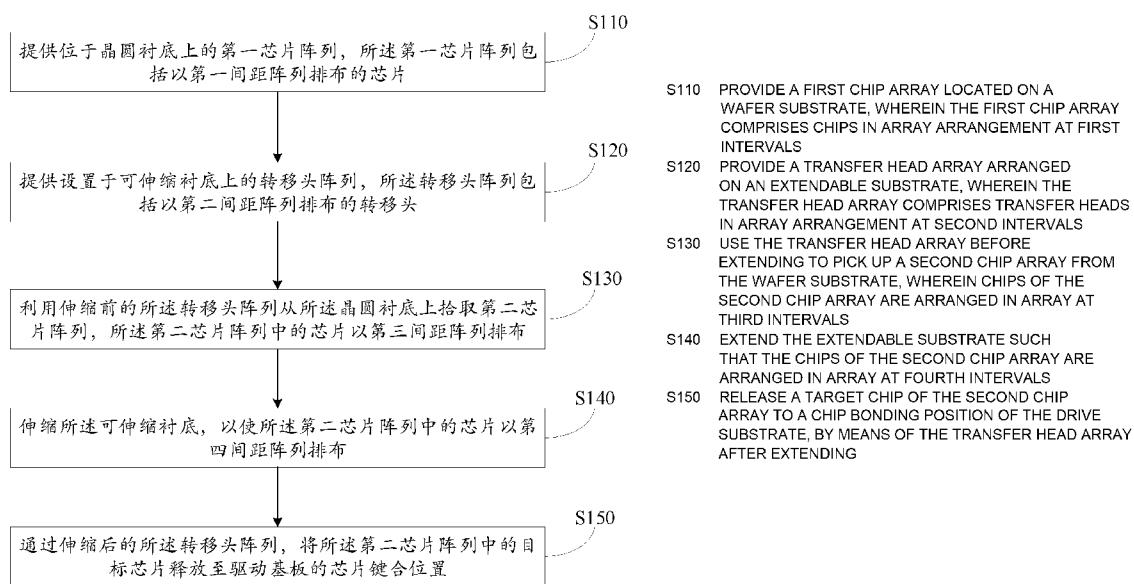


图 1

(57) Abstract: Provided are a drive substrate manufacturing method, a drive substrate, a display panel and a display device. The drive substrate manufacturing method comprises: providing a first chip array located on a wafer substrate, wherein the first chip array comprises chips in array arrangement at first intervals; providing a transfer head array arranged on an extendable substrate, wherein the transfer head array comprises transfer heads in array arrangement at second intervals; using the transfer head array before extending to pick up a second chip array from the wafer substrate, wherein chips of the second chip array are in array arrangement at third intervals;



(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

extending the extendable substrate such that the chips of the second chip array are arranged in array at fourth intervals; and releasing a target chip of the second chip array to a chip bonding position of the drive substrate, by means of the transfer head array after extending a

(57) 摘要: 一种驱动基板的制作方法、驱动基板、显示面板及显示装置。驱动基板的制作方法包括: 提供位于晶圆衬底上的第一芯片阵列, 第一芯片阵列包括以第一间距阵列排布的芯片; 提供设置于可伸缩衬底上的转移头阵列, 转移头阵列包括以第二间距阵列排布的转移头; 利用伸缩前的转移头阵列从晶圆衬底上拾取第二芯片阵列, 第二芯片阵列中的芯片以第三间距阵列排布; 伸缩可伸缩衬底, 以使第二芯片阵列中的芯片以第四间距阵列排布; 通过伸缩后的转移头阵列, 将第二芯片阵列中的目标芯片释放至驱动基板的芯片键合位置。

驱动基板的制作方法、驱动基板、显示面板及显示装置

相关申请的交叉引用

本申请要求于 2018 年 11 月 9 日递交的中国专利申请第 5 201811334368.6 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

技术领域

本公开涉及显示技术领域，具体而言，涉及一种驱动基板的制作方法、驱动基板、显示面板及显示装置。10

背景技术

相关技术中，微 LED (micro-LED) 显示面板的制作采用转印技术，微转印 micro-LED 阵列的基本原理大致为：使用具有图案化的传送头 (Transfer)，例如具有凸起结构的聚二甲基硅氧烷 (Polydimethylsiloxane, PDMS) 类传送头，通过具有粘性的 PDMS 传送层(Transfer layer)将 Micro LED bare chip 从供给基板吸附起来，然后将 PDMS 传送头与接受基板进行对位，随后将 PDMS 传送头所吸附的 Micro LED bare chip 贴附到接受基板预设的位置上，再将 PDMS 传送头从接受基板上剥离，即可完成 Micro LED bare chip 的转移，形成 Micro LED 阵列。15 20

需要说明的是，在上述背景技术部分公开的信息仅用于加强对本公开的背景的理解，因此可以包括不构成对本领域普通技术人员已知的相关技术的信息。

25

发明内容

本公开的目的在于提供一种驱动基板的制作方法、驱动基板、显示面板及显示装置。

本公开的其他特性和优点将通过下面的详细描述变得清晰，或者部分地通过本公开的实践而习得。30

根据本公开的一个方面，提供一种用于驱动基板的制作方法，包括：提供位于晶圆衬底上的第一芯片阵列，所述第一芯片阵列包括以第一间距阵列排布的芯片；提供设置于可伸缩衬底上的转移头阵列，所述转移头阵列包括以第二间距阵列排布的转移头；利用伸缩前的所述转移头阵列从所述晶圆衬底上拾取第二芯片阵列，所述第二芯片阵列中的芯片以第三间距阵列排布；伸缩所述可伸缩衬底，以使所述第二芯片阵列中的芯片以第四间距阵列排布；通过伸缩后的所述转移头阵列，将所述第二芯片阵列中的目标芯片释放至驱动基板的芯片键合位置。

在本公开的一种示例性实施例中，所述第四间距大于所述第三间距。

在本公开的一种示例性实施例中，所述第二间距小于等于所述第一间距。

在本公开的一种示例性实施例中，所述第三间距大于等于所述第一间距。

在本公开的一种示例性实施例中，所述驱动基板上包括以第五间距阵列排布的芯片键合位置；其中，所述第五间距大于等于所述第四间距。

在本公开的一种示例性实施例中，所述第一间距等于所述第二间距，所述第二间距等于所述第三间距，所述第四间距等于所述第五间距。

在本公开的一种示例性实施例中，所述芯片为 LED 芯片，所述第一芯片阵列为第一 LED 阵列；其中，提供位于晶圆衬底上的第一芯片阵列，包括：在所述晶圆衬底上制作 LED 磚晶；刻蚀所述晶圆衬底上的 LED 磚晶获得所述第一 LED 阵列。

在本公开的一种示例性实施例中，提供设置于可伸缩衬底上的转移头阵列，包括：在所述可伸缩衬底上设置阵列排布的固定结构；在所述固定结构上生成所述转移头，所述转移头呈阵列排布形成所述转移头阵列。

在本公开的一种示例性实施例中，所述固定结构周围填充弹性

材料。

在本公开的一种示例性实施例中，所述转移头包括静电转移头或者 PDMS 转移头。

在本公开的一种示例性实施例中，利用伸缩前的所述转移头阵列从所述衬底上拾取第二芯片阵列，包括：将伸缩前的所述转移头阵列扣到所述衬底上的所述第一芯片阵列上，以使转移头与相应的芯片进行对位；加载电流使所述转移头阵列产生静电吸附力全部或者选择性地从所述衬底上拾取所需芯片；移除所述衬底形成所述第二芯片阵列。

根据本公开的一个方面，提供一种驱动基板，采用如上述任一实施例所述的方法制作。

根据本公开的一个方面，提供一种显示面板，包括如上述实施例所述的驱动基板。

根据本公开的一个方面，提供一种显示装置，包括如上述任一实施例所述的显示面板。

在另一些实施例中，通过伸缩所述转移头阵列，以实现将晶圆衬底上的芯片一次性转移至驱动基板上，可以较大地提高芯片的转印效率，可以将其应用于微显示面板的制作。

应当理解的是，以上的一般描述和后文的细节描述仅是示例性和解释性的，并不能限制本公开。

本节提供本公开中描述的技术的各种实现或示例的概述，并不是所公开技术的全部范围或所有特征的全面公开。

附图说明

此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本公开的实施例，并与说明书一起用于解释本公开的原理。显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 示出本公开示例性实施例中一种驱动基板的制作方法的流

程图。

图 2 示出图 1 实施例中的步骤 S110 的一示例性实施例的流程图。

图 3 和 4 示出图 1 实施例中的步骤 S110 的一示例性实施例的示意图。

5 图 5 示出图 1 实施例中的步骤 S120 的一示例性实施例的流程图。

图 6 示出图 1 实施例中的步骤 S120 的一示例性实施例的示意图。

图 7 示出本公开示例性实施例中一种拾取晶圆衬底上的 LED 芯片后且拉伸前的转移头阵列的示意图。

10 图 8 示出本公开示例性实施例中一种拉伸后的转移头阵列的示意图。

图 9 示出本公开示例性实施例中一种驱动基板的示意图。

具体实施方式

现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的范例；所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中。在下面的描述中，提供许多具体细节从而给出对本公开的实施方式的充分理解。然而，本领域技术人员将意识到，可以实践本公开的技术方案而省略所述特定细节中的一个或更多，或者可以采用其它的方法、组元、装置、步骤等。

需要指出的是，在附图中，为了图示的清晰可能会夸大层和区域的尺寸。而且可以理解，当元件或层被称为在另一元件或层“上”时，它可以直接在其他元件上，或者可以存在中间的层。另外，可以理解，当元件或层被称为在另一元件或层“下”时，它可以直接在其他元件下，或者可以存在一个以上的中间的层或元件。另外，还可以理解，当层或元件被称为在两层或两个元件“之间”时，它可以为两层或两个元件之间唯一的层，或还可以存在一个以上的中间层或元件。通篇相似的参考标记指示相似的元件。

30 图 1 示出本公开示例性实施例中一种驱动基板的制作方法的流程图。

如图 1 所示，本公开实施方式提供的驱动基板的制作方法可以包括以下步骤。

在步骤 S110 中，提供位于晶圆衬底（wafer）上的第一芯片阵列，所述第一芯片阵列包括以第一间距阵列排布的芯片。

本公开实施例中，所述芯片可以是 LED 芯片，但本公开并不限于此，其可以是任意类型的芯片。

其中，晶圆衬底（wafer）是生产集成电路所用的载体，多指单晶硅圆片。单晶硅圆片由普通硅砂提炼，经过溶解、提纯、蒸馏等一系列措施制得多晶硅，多晶硅再经熔融、单晶晶核提拉制成具有一定晶体学取向的单晶硅棒，单晶硅棒经过抛光、切片之后，就成为了 wafer。wafer 是最常用的半导体材料，按其直径可以分为 4 英寸、5 英寸、6 英寸、8 英寸等。wafer 越大，同一圆片上可生产的芯片（Integrated Circuit, IC）就越多，可降低成本，但对材料技术和生产技术的要求更高。

在步骤 S120 中，提供设置于可伸缩衬底上的转移头阵列，所述转移头阵列包括以第二间距阵列排布的转移头。

本公开实施例中，所述第二间距可以小于等于所述第一间距。

例如，当伸缩前的所述转移头阵列上的转移头之间的第二间距等于所述晶圆衬底上的芯片之间的第一间距时，可以通过所述转移头阵列上的全部转移头一次性将所述晶圆衬底上的所有芯片全部拾取。

再例如，第一间距是第二间距的整数倍，例如假设第一间距是 $2\mu\text{m}$ ，第二间距为 $1 \mu\text{m}$ ，相当于每间隔一个转移头拾取一个芯片，就可以一次性将所有芯片全部拾取。

需要说明的是，在其他实施例中，所述第二间距也可以大于所述第一间距，此时可以通过所述可伸缩衬底上的转移头阵列部分拾取所述晶圆衬底上的所需芯片。

在步骤 S130 中，利用伸缩前的所述转移头阵列从所述晶圆衬底上拾取第二芯片阵列，所述第二芯片阵列中的芯片以第三间距阵列排布。

本公开实施例中，所述第三间距可以大于等于所述第一间距。

例如，当伸缩前的所述转移头阵列一次性将所述晶圆衬底上的所有芯片全部拾取时，伸缩前的所述转移头阵列上的第二芯片阵列的第三间距等于所述晶圆衬底上的第一芯片阵列的第一间距。

再例如，当伸缩前的所述转移头阵列一次拾取所述晶圆衬底上的部分芯片时，伸缩前的所述转移头阵列上的第二芯片阵列的第三间距大于所述晶圆衬底上的第一芯片阵列的第一间距。

需要说明的是，本公开实施例中，所述转移头阵列可以一次性将所述晶圆衬底上的所有芯片全部拾取，也可以一次拾取所述晶圆衬底上的部分芯片，本公开对此不作限定。

在步骤 S140 中，伸缩所述可伸缩衬底，以使所述第二芯片阵列中的芯片以第四间距阵列排布。

本公开实施例中，可以对所述可伸缩衬底进行双向伸缩，例如同时朝水平方向和垂直方向伸缩，以使得伸缩后的所述第二芯片阵列中的芯片之间的间距达到设定的所述第四间距。但本公开并不限于此，也可以仅对水平方向进行伸缩，或者仅对垂直方向进行伸缩，或者先对其中一个方向伸缩，然后再对另一个方向进行伸缩，只要能够满足伸缩后的间距满足设定需求即可。

在示例性实施例中，所述第四间距可以大于所述第三间距。这是因为一般的，wafer 上的芯片例如 LED 间距小于待制作的显示面板的像素间距，这样对降低待制作的显示面板的成本是有利的。相关技术中，由于 wafer 上的 LED 阵列与待制作的显示面板的像素间距不同，通常像素间距要大于 wafer 上的 LED 阵列的间距，例如一般 wafer 尺寸为 8 英寸，而中尺寸的笔记本有 15 寸，而电视机、台式机等的尺寸更大，所以相关技术中必然需要多次转移，才能将 wafer 上的全部 LED 转移到待制作的显示面板或者显示装置的驱动基板上。因此，在下面的实施例中，以拉伸所述可伸缩衬底为例进行举例说明，但本公开并不限于此，压缩所述可伸缩衬底的情形可以参照拉伸所述可伸缩衬底的实施例。

而本公开实施例中，以制作微显示面板为例，所述微显示面板包括驱动基板，则 wafer 上的 LED 间距一般为 2 μm ，拉伸所述可伸

缩衬底使得所述第二芯片阵列中的芯片之间的间距变大，以使转移头阵列上的所述第二芯片阵列中的芯片以第四间距(例如可以为 10 μm)阵列排布，这样就可以实现一次性将 wafer 上的所有 LED 转移至驱动基板上，提高了芯片的转移效率。

5 需要说明的是，所述第四间距可以根据待制作的显示面板或者显示装置的像素密度或者像素间距来设置，并不限于上述例举的数值。

10 需要说明的是，虽然上述举例中，以所述第四间距大于所述第三间距为例进行说明，但本公开并不限于此，在其他实施例中，所述第四间距也可以小于等于所述第三间距，此时可以适应的场景是，晶圆衬底上芯片之间的第一间距大于等于所述待制作的显示面板或者显示装置的像素密度或者像素间距，此时可以通过压缩所述可伸缩衬底，以适应显示面板的像素密度或者像素间距。

15 在步骤 S150 中，通过伸缩后的所述转移头阵列，将所述第二芯片阵列中的目标芯片释放至驱动基板的芯片键合位置。

20 在一些实施例中，所述转移头阵列可以一次性全部拾取 wafer 上的全部芯片，然后将拾取的部分芯片释放至所述驱动基板上的芯片键合位置。在另一些实施例中，所述转移头阵列也可以一次性全部拾取 wafer 上的全部芯片，然后将拾取的全部芯片释放至所述驱动基板上的芯片键合位置。在又一些实施例中，所述转移头阵列还可以一次拾取 wafer 上的部分芯片，然后将拾取的全部芯片释放至所述驱动基板上的芯片键合位置。在其他实施例中，所述转移头阵列还可以一次拾取 wafer 上的部分芯片，然后将拾取的部分芯片释放至所述驱动基板上的芯片键合位置。本公开对此不作限定。

25 由于每个显示面板设计对应不同的像素间距，相关技术需要重新设计转移头阵列，而本公开实施例提供的方法采用伸缩方案，可以实现转移头阵列的一机多用，可以多次重复使用，不需要根据待制作的显示面板的像素间距的不同重新设计转移头阵列，也不需要更换转移头阵列。此外，还可以根据像素间距的不同，采用所述转移头阵列中不同行列的转移头吸取 wafer 上的部分 LED，或者一次性全部吸取

然后再选择性释放拾取的部分 LED 至驱动基板上，制作过程灵活。

在示例性实施例中，所述驱动基板上可以包括以第五间距阵列排布的芯片键合位置；其中，所述第五间距大于等于所述第四间距。

本公开实施例中，所述第五间距对应待制作的显示面板的像素密度（Pixels Per Inch，PPI）或者像素间距。不同的 PPI 对应驱动基板上不同间距的芯片键合位置阵列，一般地，PPI 越大，驱动基板的所述第五间距越小，则伸缩后的所述第四间距相应的越小。

在下面的实施例中，以所述第一间距等于所述第二间距，所述第二间距等于所述第三间距，所述第四间距等于所述第五间距为例进行举例说明，但本公开并不限于此。当所述第一间距等于所述第二间距、且所述第二间距等于所述第三间距时，利用所述转移头阵列上的全部转移头一次性将 wafer 上的全部芯片拾取；当所述第四间距等于所述第五间距时，将拾取 wafer 上芯片的转移头阵列之间的间距伸缩至所述第四间距即待制作的显示面板的像素间距，这样，可以大幅度提高转移效率，可以一次转移即可制作驱动基板或者显示面板。

本公开实施方式提高的驱动基板的制作方法，可以应用于利用转移技术转移芯片制作显示面板的流程中，通过具有可伸缩衬底的转移头阵列，在拾取 wafer 上的芯片之后伸缩至设定的间距，然后将拾取的芯片转移到驱动基板上以实现与显示面板的驱动电路的电连接，从而实现像素寻址驱动。一方面，本公开实施例提供的具有可伸缩衬底的转移头阵列可以一机多用，并可以多次重复使用，可以应用于不同像素间隔或像素密度的显示面板的制作，例如可以应用于小、中、大尺寸各 PPI 的显示面板的制作。另一方面，本公开实施例提供的具有可伸缩衬底的转移头阵列可以根据像素间距不一样采用不同行列的转移头吸取 wafer 上的芯片，或者全部吸取选择性释放芯片，过程灵活。在一些实施例中，应用该方法可以实现一次性转移，效率大幅提高。

图 2 示出图 1 实施例中的步骤 S110 的一示例性实施例的流程图。

在本公开实施例中，以所述芯片为 LED 芯片，所述第一芯片阵列为第一 LED 阵列为例进行举例说明。

如图 2 所示，步骤 S110 可以进一步包括以下步骤。

在步骤 S111 中，在所述晶圆衬底上制作 LED 硼晶。

在步骤 S112 中，刻蚀所述晶圆衬底上的 LED 硼晶获得所述第一 LED 阵列。

与相关技术相比，本公开实施例中，在制作 wafer 上的第一 LED 阵列时，可以直接在晶圆衬底上形成所述第一 LED 阵列即可，省去了载体衬底、牺牲层等的制作工序。

图 3 和 4 示出图 1 实施例中的步骤 S110 的一示例性实施例的示意图。

如图 3 所示，在晶圆衬底 (wafer) (例如，蓝宝石) 制作 LED 硼晶，例如，在 wafer 依次放置 GaN、p-掺杂 (p-doped)、QW (quantum well, 量子阱)、n-掺杂 (n-doped) 以及金属层 (metal layer)。

其中，LED 硼晶就是所谓的 LED 半导体晶片，半导体晶片由两部分组成，一部分是 P 型半导体，在它里面空穴占主导地位，另一部分是 N 型半导体，在这里边主要是电子。

其中，硼晶方式可以分为三种：液相硼晶(Liquid Phase Epitaxy, LPE)、有机金属气相硼晶(Metal-organic Chemical Vapor Deposition, MOCVD)、分子束硼晶(Molecular Beam Epitaxy , MBE)。其中，MOCVD 是 LED 业界主流机台，其优点是硼晶的速度快，量产能力佳，应用领域广。要在单晶基板上沿特定方向成长为单晶晶体，并控制其厚度及掺质浓度。其中掺入 P 型(N 型)材料改变硼晶层中主要导电载子电洞浓度。

如图 4 所示，将晶圆衬底 401 上的 LED 硼晶刻蚀得到第一 LED 阵列 402。

图 5 示出图 1 实施例中的步骤 S120 的一示例性实施例的流程图。

如图 5 所示，所述步骤 S120 可以进一步包括以下步骤。

在步骤 S121 中，在所述可伸缩衬底上设置阵列排布的固定结构。

在示例性实施例中，所述固定结构周围填充弹性材料。

例如所述可伸缩衬底可以为岛结构，岛固定不可伸缩，周围填充可伸缩的弹性材料。其制作流程可以包括：对聚丙烯酸酯衬底光照固化形成岛图案。

其中，所述弹性材料可以为聚氨酯、橡胶等有机材料。

5 在步骤 S122 中，在所述固定结构上生成所述转移头，所述转移头呈阵列排布形成所述转移头阵列。

本公开实施例中，在岛上利用 array 工艺制作转移头阵列，可以使得所述转移头阵列的间距与 wafer 上的第一 LED 阵列的间距一致。根据本公开的实施例，array 工艺是在载体（例如基板）上形成阵列的工艺，通常该工艺包括清洗→成膜→清洗→光刻胶涂布→曝光→刻蚀→光刻胶剥离→清洗→测试等步骤。应当理解的是，上述步骤中的一些步骤可以省略、拆分或合并。 array 工艺的具体步骤和实现方式对本领域普通技术人员而言是公知的，因此在这里将不再赘述。

15 其中，所述转移头阵列上的转移头可以为静电转移头、PDMS（Polydimethylsiloxane，聚二甲基硅烷）转移头等，本公开对此不作限定。

本公开实施例中，可伸缩衬底上的岛结构是固定不定的，将转移头制作于固定不动的岛结构上，可以在伸缩所述可伸缩衬底的同时，保证转移头的稳定性。

20 图 6 示出图 1 实施例中的步骤 S120 的一示例性实施例的示意图。

如图 6 所示，在可伸缩衬底 601 上设置固定岛 602。然后，在固定岛 602 上生成转移头 603，转移头 603 呈阵列排布形成转移头阵列。

25 然后，把转移头阵列扣在 wafer 上的第一 LED 阵列上，对位后加载电流产生静电吸附力（全部或选择性）拾取所需 LED 芯片，最后移除晶圆衬底（例如，利用刻蚀或激光方法）。

图 7 示出本公开示例性实施例中一种拾取晶圆衬底上的 LED 芯片后且拉伸前的转移头阵列的示意图。

30 拉伸前的可伸缩衬底 601 上的 LED 701 如图 7 所示。

图 8 示出本公开示例性实施例中一种拉伸后的转移头阵列的示

意图。

拉伸后的可伸缩衬底 601 上的 LED 701 如图 8 所示。

本公开实施例中，待制作的驱动背板上有用于 LED 芯片键合的位置，并且成阵列形式排布。将拾取 LED 芯片的转移头阵列所在的可伸缩衬底进行双向拉伸至设定的间隔，保证拉伸后的 LED 芯片之间的间距与驱动基板上的键合位置之间的间距保持一致。
5

图 9 示出本公开示例性实施例中一种驱动基板的示意图。

本公开实施例中，将拉伸后的拾取 LED 芯片的转移头阵列与驱动基板对位，然后加载电流信号，控制释放 LED 芯片，让 LED 芯片与驱动基板对接，然后键合连接到显示面板的驱动电路上。
10

其中，所述驱动基板可以为印刷电路板、TFT (Thin Film Transistor，薄膜晶体管) 基板、CMOS (Complementary Metal Oxide Semiconductor，互补金属氧化物半导体) 基板等中的任意一种，可以用于驱动 LED 芯片发光显示。
15

如图 9 所示，以驱动基板为阵列基板 (TFT Array) 801 为例，其上的芯片键合位置设置有 LED 802。

进一步的，本公开实施方式还提供了一种显示面板，可以包括上述任一实施例所述的驱动基板。
20

本公开实施例中，所述显示面板可以为微显示面板。

进一步的，本公开实施方式还提供了一种显示装置，可以包括上述实施例所述的显示面板。

本公开的某些实施例的驱动基板的制作方法、驱动基板、显示面板及显示装置中，通过可伸缩的转移头阵列，在拾取晶圆衬底上的第二芯片阵列之后，将其伸缩至设定的第四间距，然后将拾取的芯片中的目标芯片转移到驱动基板上，从而可以实现目标芯片与待制作的驱动基板的电连接以用于实现显示面板的像素寻址驱动。一方面，本公开实施例提供的技术方案可以在不更换转移头阵列的前提下，能够自适应不同像素密度或者像素间隔的显示面板的制作。
25
30

尽管在附图中以特定顺序描述了本公开中方法的各个步骤，但是，这并非要求或者暗示必须按照该特定顺序来执行这些步骤，或是必须执行全部所示的步骤才能实现期望的结果。附加的或备选的，可以省略某些步骤，将多个步骤合并为一个步骤执行，以及/或者将一个步骤分解为多个步骤执行等。

本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本公开的其它实施方案。本申请旨在涵盖本公开的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的，本公开的真正范围和精神由所附的权利要求指出。

权利要求

1、一种驱动基板的制作方法，包括：

提供位于晶圆衬底上的第一芯片阵列，所述第一芯片阵列包括以第一间距阵列排布的芯片；

5 提供设置于可伸缩衬底上的转移头阵列，所述转移头阵列包括以第二间距阵列排布的转移头；

利用伸缩前的所述转移头阵列从所述晶圆衬底上拾取第二芯片阵列，所述第二芯片阵列中的芯片以第三间距阵列排布；

10 伸缩所述可伸缩衬底，以使所述第二芯片阵列中的芯片以第四间距阵列排布；

通过伸缩后的所述转移头阵列，将所述第二芯片阵列中的目标芯片释放至驱动基板的芯片键合位置。

2、根据权利要求 1 所述的方法，其中，所述第四间距大于所述第三间距。

15 3、根据权利要求 1 或 2 所述的方法，其中，所述第二间距小于等于所述第一间距。

4、如权利要求 3 所述的方法，其中，所述第一间距是所述第二间距的整数倍。

20 5、根据权利要求 1-4 任一项所述的方法，其中，所述第三间距大于等于所述第一间距。

6、根据权利要求 1-5 任一项所述的方法，其中，所述驱动基板上包括以第五间距阵列排布的芯片键合位置；

其中，所述第五间距大于等于所述第四间距。

25 7、根据权利要求 6 所述的方法，其中，所述第一间距等于所述第二间距，所述第二间距等于所述第三间距，所述第四间距等于所述第五间距。

8、根据权利要求 1-7 任一项所述的方法，其中，所述芯片为 LED 芯片，所述第一芯片阵列为第一 LED 阵列；其中，提供位于晶圆衬底上的第一芯片阵列，包括：

在所述晶圆衬底上制作 LED 硼晶；

30 刻蚀所述晶圆衬底上的 LED 硼晶获得所述第一 LED 阵列。

9、根据权利要求 1-8 任一项所述的方法，其中，提供设置于可伸缩衬底上的转移头阵列，包括：

在所述可伸缩衬底上设置阵列排布的固定结构；

5 在所述固定结构上生成所述转移头，所述转移头呈阵列排布形成所述转移头阵列。

10、根据权利要求 9 所述的方法，其中，所述固定结构周围填充弹性材料。

11、根据权利要求 9 所述的方法，其中，所述固定结构包括固定不动的岛结构。

10 12、根据权利要求 11 所述的方法上，其中，所述转移头的阵列通过 array 工艺形成在所述岛结构上。

13、根据权利要求 1-12 任一项所述的方法，其中，所述转移头包括静电转移头或者 PDMS 转移头。

14、根据权利要求 1-13 任一项所述的方法，其中，利用伸缩前的所述转移头阵列从所述晶圆衬底上拾取第二芯片阵列，包括：

将伸缩前的所述转移头阵列扣到所述晶圆衬底上的所述第一芯片阵列上，以使转移头与相应的芯片进行对位；

加载电流使所述转移头阵列产生静电吸附力选择性地从所述晶圆衬底上拾取所需芯片；

20 移除所述晶圆衬底形成所述第二芯片阵列。

15、根据权利要求 14 所述的方法，其中，所述移除所述晶圆衬底形成所述第二芯片阵列包括利用刻蚀或激光方法移除所述晶圆衬底。

16、一种驱动基板，采用如权利要求 1 至 15 任一项所述的方法制作。

17、一种显示面板，包括如权利要求 16 所述的驱动基板。

25 18、一种显示装置，包括如权利要求 17 所述的显示面板。

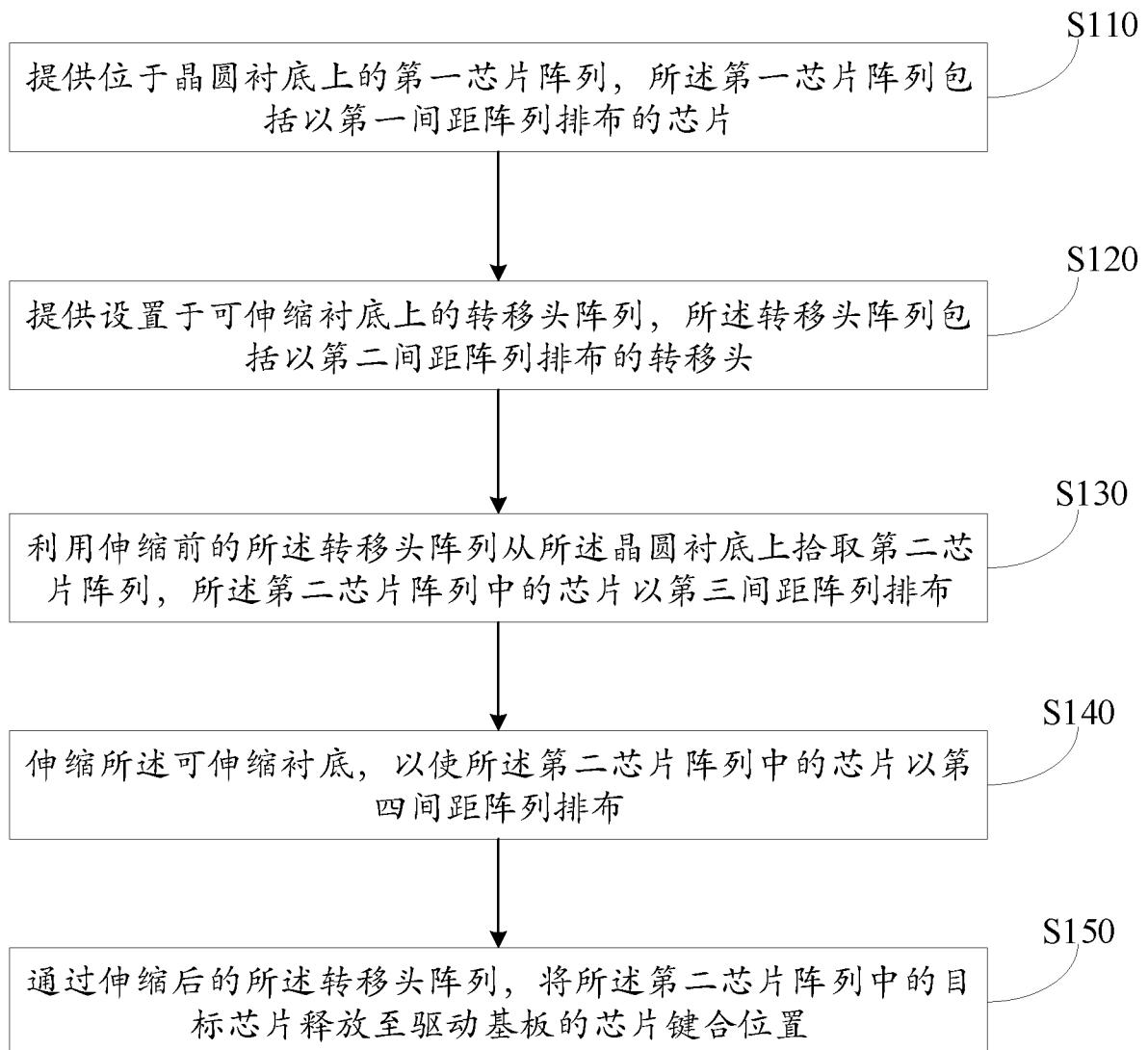


图 1

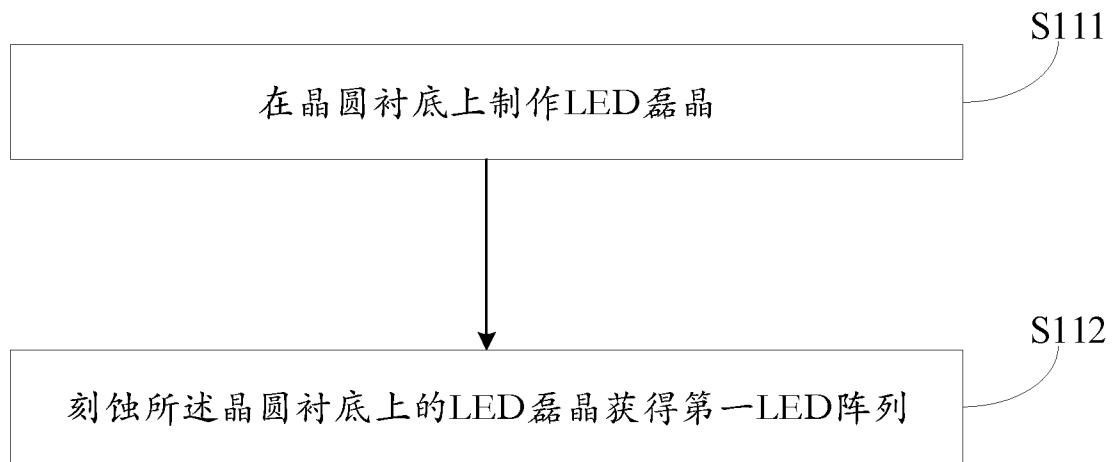


图 2

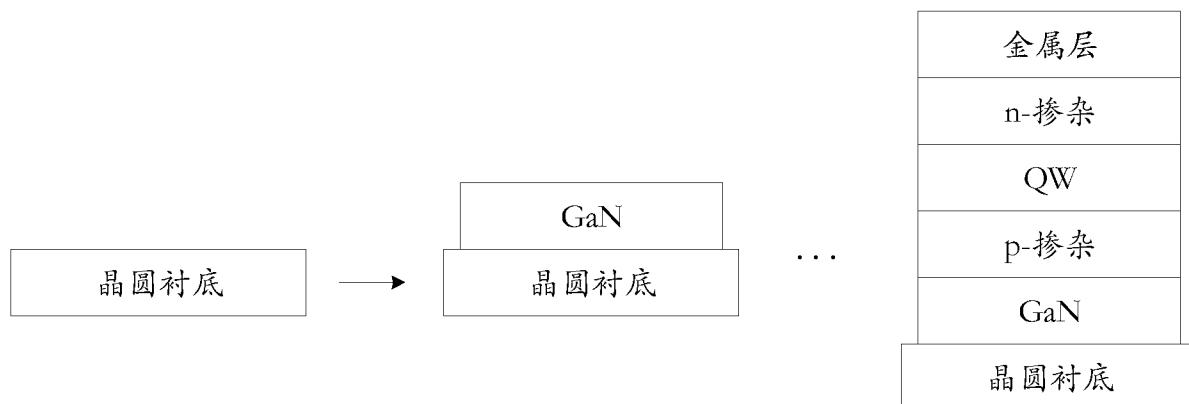


图 3

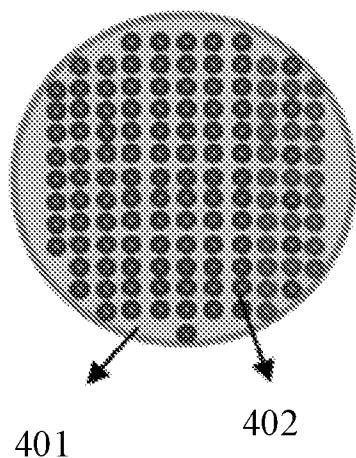


图 4

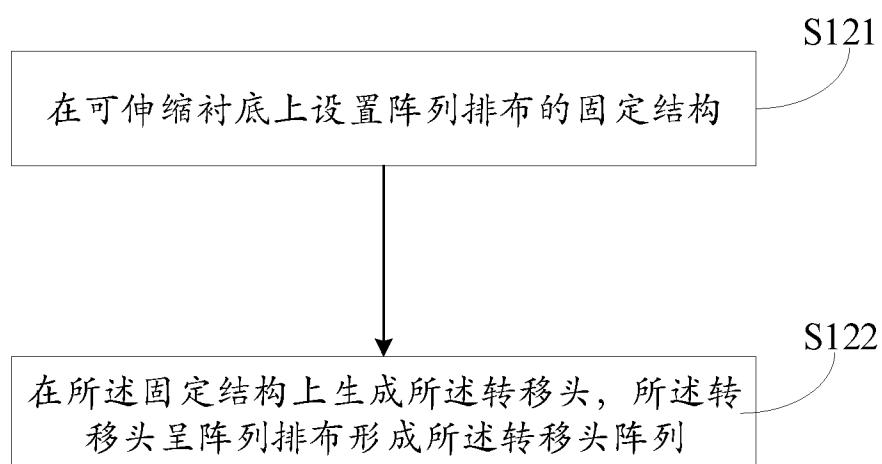


图 5

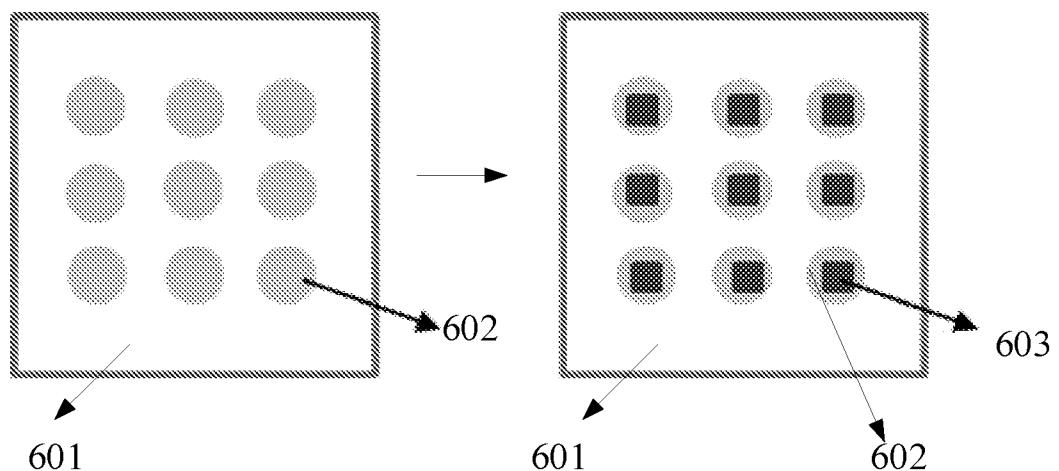


图 6

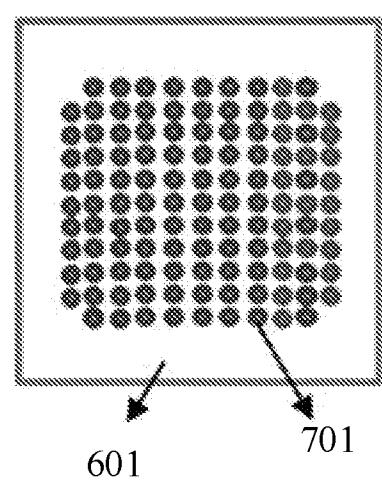


图 7

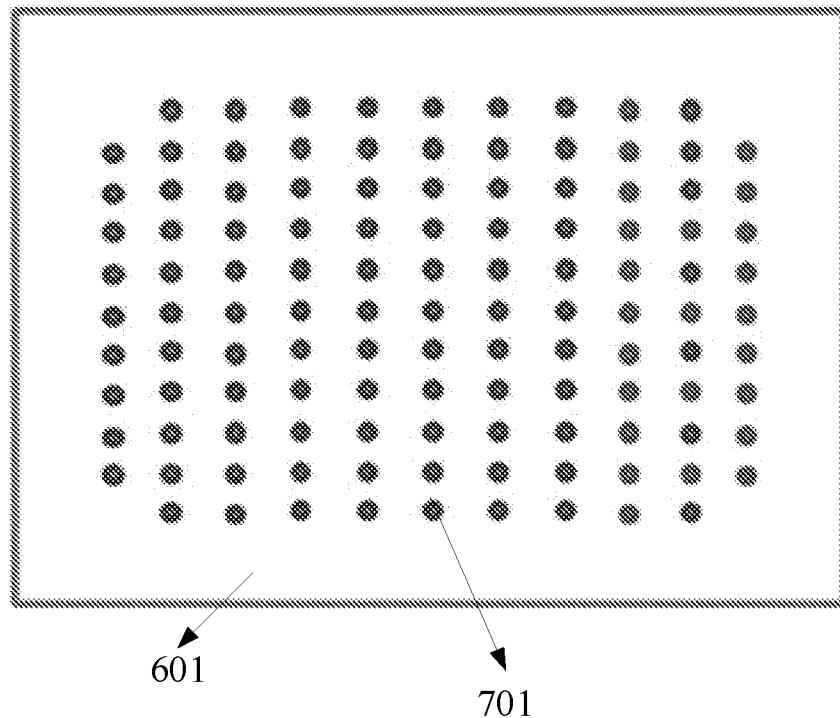


图 8

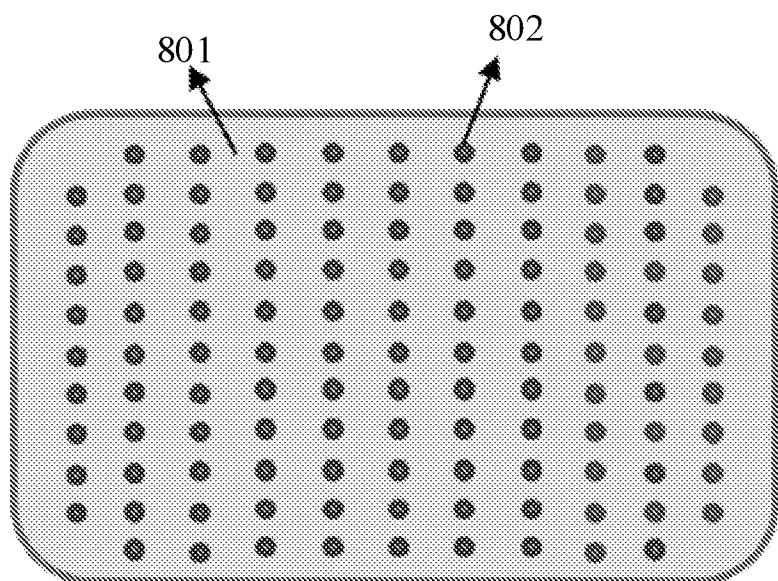


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/114087

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/67(2006.01)i; H01L 27/15(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI; SIPOABS; CNABS; CNKI; CNTXT: shrinkage, die, transfer, head, micro, LED, wafer, substrate, 伸缩, 芯片, 管芯, 转移头, 微发光二极管, 晶圆, 衬底, 基底, 基板

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109449102 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 08 March 2019 (2019-03-08) entire document	1-18
X	CN 1349205 A (SONY CORPORATION) 15 May 2002 (2002-05-15) description, page 3, line 29 to page 12, line 18, and figures 1A-11B	1-18
A	US 8349116 B1 (BIBL, A. et al.) 08 January 2013 (2013-01-08) entire document	1-18
A	CN 108364581 A (SOUTH UNIVERSITY OF SCIENCE AND TECHNOLOGY OF CHINA) 03 August 2018 (2018-08-03) entire document	1-18

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

19 January 2020

Date of mailing of the international search report

03 February 2020

Name and mailing address of the ISA/CN

**China National Intellectual Property Administration
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China**

Authorized officer

Facsimile No. **(86-10)62019451**

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/114087

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109449102	A	08 March 2019		None		
CN	1349205	A	15 May 2002	CN	1177252	C	24 November 2004
				JP	2002118124	A	19 April 2002
				KR	20020027253	A	13 April 2002
				US	6961993	B2	08 November 2005
				US	2002064032	A1	30 May 2002
				JP	4491948	B2	30 June 2010
				TW	509969	B	11 November 2002
				KR	862543	B1	09 October 2008
US	8349116	B1	08 January 2013	EP	2780936	A1	24 September 2014
				CN	104067381	A	24 September 2014
				AU	2012339941	B2	13 November 2014
				CN	104067381	B	07 September 2016
				US	10121864	B2	06 November 2018
				JP	5783481	B2	24 September 2015
				KR	101585818	B1	14 January 2016
				US	2013126098	A1	23 May 2013
				KR	20140109890	A	16 September 2014
				AU	2012339941	A1	05 June 2014
				US	2019096846	A1	28 March 2019
				TW	I579221	B	21 April 2017
				US	9463613	B2	11 October 2016
				WO	2013074373	A1	23 May 2013
				BR	112014011849	A2	02 May 2017
				US	2014290867	A1	02 October 2014
				US	2017018613	A1	19 January 2017
				EP	2780936	A4	29 July 2015
				MX	362327	B	11 January 2019
				TW	201331110	A	01 August 2013
				JP	2015500561	A	05 January 2015
				MX	2014006030	A	16 January 2015
				US	8789573	B2	29 July 2014
				BR	112014011807	A2	16 May 2017
				IN	325367	B	22 November 2019
				EP	2780954	B1	16 October 2019
				TW	201330320	A	16 July 2013
				EP	2780954	A1	24 September 2014
				IN	201403715	P4	15 January 2016
				IN	201503185	P4	01 July 2016
				EP	2780954	A4	22 July 2015
				TW	I568021	B	21 January 2017
CN	108364581	A	03 August 2018		None		

国际检索报告

国际申请号

PCT/CN2019/114087

A. 主题的分类

H01L 21/67 (2006.01) i; H01L 27/15 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

DWPI; SIPOABS; CNABS; CNKI; CNTXT: shrinkage, die, transfer, head, micro, LED, wafer, substrate, 伸缩, 芯片, 管芯, 转移头, 微发光二极管, 晶圆, 衬底, 基底, 基板

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 109449102 A (京东方科技股份有限公司 等) 2019年 3月 8日 (2019 - 03 - 08) 全文	1-18
X	CN 1349205 A (索尼株式会社) 2002年 5月 15日 (2002 - 05 - 15) 说明书第3页第29行至第12页第18行, 附图1A-11B	1-18
A	US 8349116 B1 (BIBL 等) 2013年 1月 8日 (2013 - 01 - 08) 全文	1-18
A	CN 108364581 A (南方科技大学) 2018年 8月 3日 (2018 - 08 - 03) 全文	1-18

 其余文件在C栏的续页中列出。 见同族专利附件。

- * 引用文件的具体类型:
- "A" 认为不特别相关的表示了现有技术一般状态的文件
- "E" 在国际申请日的当天或之后公布的在先申请或专利
- "L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)
- "O" 涉及口头公开、使用、展览或其他方式公开的文件
- "P" 公布日先于国际申请日但迟于所要求的优先权日的文件

- "T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件
- "X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性
- "Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性
- "&" 同族专利的文件

国际检索实际完成的日期 2020年 1月 19日	国际检索报告邮寄日期 2020年 2月 3日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 柴春英 电话号码 62089870

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/114087

检索报告引用的专利文件			公布日 (年/月/日)	同族专利		公布日 (年/月/日)
CN 109449102 A 2019年 3月 8日				无		
CN	1349205	A	2002年 5月 15日	CN	1177252	C 2004年 11月 24日
				JP	2002118124	A 2002年 4月 19日
				KR	20020027253	A 2002年 4月 13日
				US	6961993	B2 2005年 11月 8日
				US	2002064032	A1 2002年 5月 30日
				JP	4491948	B2 2010年 6月 30日
				TW	509969	B 2002年 11月 11日
				KR	862543	B1 2008年 10月 9日
US	8349116	B1	2013年 1月 8日	EP	2780936	A1 2014年 9月 24日
				CN	104067381	A 2014年 9月 24日
				AU	2012339941	B2 2014年 11月 13日
				CN	104067381	B 2016年 9月 7日
				US	10121864	B2 2018年 11月 6日
				JP	5783481	B2 2015年 9月 24日
				KR	101585818	B1 2016年 1月 14日
				US	2013126098	A1 2013年 5月 23日
				KR	20140109890	A 2014年 9月 16日
				AU	2012339941	A1 2014年 6月 5日
				US	2019096846	A1 2019年 3月 28日
				TW	I579221	B 2017年 4月 21日
				US	9463613	B2 2016年 10月 11日
				WO	2013074373	A1 2013年 5月 23日
				BR	112014011849	A2 2017年 5月 2日
				US	2014290867	A1 2014年 10月 2日
				US	2017018613	A1 2017年 1月 19日
				EP	2780936	A4 2015年 7月 29日
				MX	362327	B 2019年 1月 11日
				TW	201331110	A 2013年 8月 1日
				JP	2015500561	A 2015年 1月 5日
				MX	2014006030	A 2015年 1月 16日
				US	8789573	B2 2014年 7月 29日
				BR	112014011807	A2 2017年 5月 16日
				IN	325367	B 2019年 11月 22日
				EP	2780954	B1 2019年 10月 16日
				TW	201330320	A 2013年 7月 16日
				EP	2780954	A1 2014年 9月 24日
				IN	201403715	P4 2016年 1月 15日
				IN	201503185	P4 2016年 7月 1日
				EP	2780954	A4 2015年 7月 22日
				TW	I568021	B 2017年 1月 21日
CN	108364581	A	2018年 8月 3日		无	