

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-88735

(P2004-88735A)

(43) 公開日 平成16年3月18日(2004.3.18)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO4J 3/00	HO4J 3/00	5C063
HO4N 7/08	HO4N 7/08	5K028
HO4N 7/081		

審査請求 未請求 請求項の数 20 O L (全 34 頁)

(21) 出願番号	特願2003-137766 (P2003-137766)	(71) 出願人	000002185
(22) 出願日	平成15年5月15日 (2003.5.15)		ソニー株式会社
(31) 優先権主張番号	特願2002-196276 (P2002-196276)		東京都品川区北品川6丁目7番35号
(32) 優先日	平成14年7月4日 (2002.7.4)	(74) 代理人	100067736
(33) 優先権主張国	日本国 (JP)		弁理士 小池 晃
		(74) 代理人	100086335
			弁理士 田村 榮一
		(74) 代理人	100096677
			弁理士 伊賀 誠司
		(72) 発明者	青木 敬介
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		Fターム(参考)	5C063 AB03 AB07 AC01
			5K028 AA07 EE02 EE03 KK01 SS23
			SS24

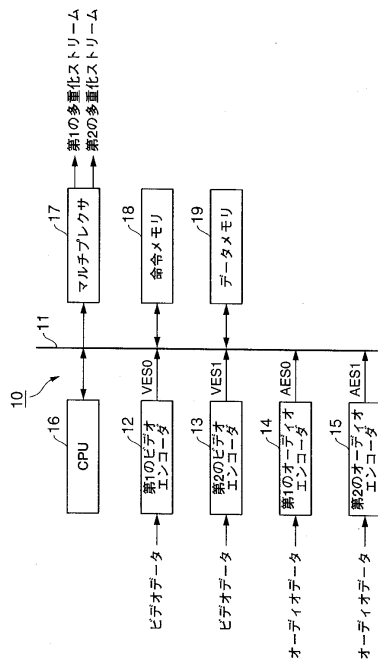
(54) 【発明の名称】 多重化装置及び方法

(57) 【要約】

【課題】 コントローラの処理負担を軽減させる。

【解決手段】 多重化システム10では、エレメンタリストリームを生成する複数のエンコーダ12~15と、CPU16と、多重化処理を行うマルチプレクサ17と、インストラクションデータが格納される命令メモリ18と、多重化対象となる複数本のエレメンタリデータが格納されるデータメモリ19とを備えている。エンコーダ12~15は、エレメンタリデータをユニットに分割してデータメモリ19に格納する。CPU16は、ユニット毎にデータメモリ19上の格納位置が示されたインストラクションデータを生成して命令メモリ19内に格納する。マルチプレクサ17は、命令メモリ18からインストラクションデータを一つずつ読み出して、そのインストラクションデータに記述されているユニットをデータメモリ19から順番に読み出して、多重化ストリームを生成する。

【選択図】 図2



【特許請求の範囲】

【請求項1】

複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化装置において、
複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、
任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータを対応するデータユニットの多重化順序に従って上記メモリに格納するインストラクション生成手段と、
上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成する多重化ストリーム生成手段と
を備える多重化装置。

10

【請求項2】

複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化装置において、
複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、
任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ一つに対応して生成するとともに、多重化ストリーム上の任意の位置で実行されるデータ処理の実行命令が示されたコマンドインストラクションデータを生成し、生成した上記多重化インストラクションデータ及びコマンドインストラクションデータをデータユニット及び実行命令の多重化順序に従って上記メモリに格納するインストラクション生成手段と

20

、
上記多重化インストラクションデータ及びコマンドインストラクションデータを上記メモリから1つずつ順番に読み出し、多重化インストラクションデータを読み出した場合には、その多重化インストラクションデータに示されている格納位置からデータユニットを読み出して出力し、コマンドインストラクションデータを読み出した場合には、そのコマンドインストラクションデータに示されている実行命令が記述されたコマンドデータを出力することにより、エレメンタリデータストリーム及びコマンドデータが含まれている1つの多重化ストリームを生成する多重化ストリーム生成手段と、

30

上記多重化ストリーム生成手段から出力された多重化ストリームが入力され、入力された多重化ストリーム中のデータ列がコマンドデータである場合には、当該コマンドデータに示されている命令内容に応じた処理を行い、入力された多重化ストリーム中のデータ列が上記エレメンタリデータストリームである場合には、入力された多重化ストリームをそのまま出力するコマンド実行手段と
を備える多重化装置。

40

【請求項3】

上記多重化ストリーム生成手段は、上記多重化ストリーム中のデータ列が、コマンドデータであるかエレメンタリデータストリームであるかを識別する識別フラグを、多重化ストリームに同期させて出力し、
上記コマンド実行手段は、上記識別フラグに基づき入力された多重化ストリームのデータ列がコマンドデータであるかエレメンタリデータストリームであるかを判断することを特徴とする請求項2記載の多重化装置。

【請求項4】

上記インストラクション生成手段は、出力する多重化ストリームにスタッフィングデータを挿入する場合には、スタッフィングデータを挿入する処理命令及びスタッフィングデー

50

タのデータ量を示したコマンドインストラクションデータを生成し、
上記多重化ストリーム生成手段は、読み出したコマンドインストラクションデータにスタッフィングデータを挿入する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、
上記コマンド実行手段は、コマンドデータにスタッフィングデータを挿入する処理命令が示されている場合には、多重化ストリーム中のそのコマンドデータの位置に、そのコマンドデータに示されているデータ量のスタッフィングデータを挿入すること
を特徴とする請求項 2 記載の多重化装置。

【請求項 5】

上記インストラクション生成手段は、出力する多重化ストリームからデータを削除する場合には、データ削除処理命令及び削除するデータ量を示したコマンドインストラクションデータを生成し、

10

上記多重化ストリーム生成手段は、読み出したコマンドインストラクションデータにデータを削除する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、

上記コマンド実行手段は、コマンドデータにデータを削除する処理命令が示されている場合には、そのコマンドデータに続く多重化ストリームから、そのコマンドデータに示されているデータ量のデータを削除すること

を特徴とする請求項 2 記載の多重化装置。

【請求項 6】

20

上記インストラクション生成手段は、出力する多重化ストリームに任意のデータを挿入する場合には、任意のデータを挿入する処理命令を示したコマンドインストラクションデータを生成し、

上記多重化ストリーム生成手段は、読み出したコマンドインストラクションデータに任意のデータを挿入する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、

上記コマンド実行手段は、コマンドデータに任意のデータを挿入する処理命令が示されている場合には、多重化ストリーム中のそのコマンドデータの位置に、そのコマンドデータに示されている任意のデータを挿入すること

を特徴とする請求項 2 記載の多重化装置。

30

【請求項 7】

上記インストラクション生成手段は、出力する多重化ストリーム中の任意のタイミングでタイミング通知を発信する場合には、タイミング通知を発信する処理命令を示したコマンドインストラクションデータを生成し、

上記多重化ストリーム生成手段は、読み出したコマンドインストラクションデータにタイミング通知を発信する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、

上記コマンド実行手段は、コマンドデータにタイミング通知を発信する処理命令が示されている場合には、多重化ストリーム中のそのコマンドデータの位置で、タイミング通知を発信すること

を特徴とする請求項 2 記載の多重化装置。

40

【請求項 8】

複数本のエレメンタリデータストリームを多重化して 1 つの多重化ストリームを生成する多重化装置において、

複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、

上記メモリのデータ占有量を表すカウント値を示すカウント手段と、

任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの 1 つ 1 つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多

50

重化順序に従って上記メモリに格納するインストラクション生成手段と、
上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成する多重化ストリーム生成手段とを備え、
上記インストラクション生成手段は、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記カウント手段のカウント値に加算し、
上記カウント手段は、出力するデータユニットのデータ量を上記カウント値から減算すること
を特徴とする多重化装置。

10

【請求項9】

上記メモリは、エレメンタリデータストリームの種類に対応して記憶領域が複数に分割されており、入力されたエレメンタリストリームに対応する記憶領域に格納し、
上記カウント手段は、上記メモリの各記憶領域に対応した複数のカウント値を保持しており、
上記インストラクション生成手段は、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を、そのデータユニットが格納された記憶領域に対応したカウント値に加算し、
上記カウント手段は、上記メモリから出力するデータユニットのデータ量を、そのデータユニットが記憶されている記憶領域に対応したカウント値から減算すること
を特徴とする請求項8に記載の多重化装置。

20

【請求項10】

複数本のエレメンタリデータストリームを多重化して複数本の多重化ストリームを生成する多重化装置において、
複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、
任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納するインストラクション生成手段と、
上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって複数の多重化ストリームを生成する多重化ストリーム生成手段とを備え、
上記インストラクション生成手段は、生成した多重化インストラクションデータに対応するデータユニットが多重化される多重化ストリームの種別を、当該多重化インストラクションデータに記述し、
上記多重化ストリーム生成手段は、読み出した多重化インストラクションデータに記述された種別に応じて、読み出したデータユニットの出力を切り換えることによって、複数の多重化ストリームを生成すること
を特徴とする多重化装置。

30

40

【請求項11】

複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化方法において、
複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、
任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータに対応するデータユニットの多重化順序に従って上記メモリに格納し、

50

上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成すること

を特徴とする多重化方法。

【請求項12】

複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化方法において、

複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、

任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ一つに対応して生成するとともに、多重化ストリーム上の任意の位置で実行されるデータ処理の実行命令が示されたコマンドインストラクションデータを生成し、生成した上記多重化インストラクションデータ及びコマンドインストラクションデータをデータユニット及び実行命令の多重化順序に従って上記メモリに格納し、

上記多重化インストラクションデータ及びコマンドインストラクションデータを上記メモリから1つずつ順番に読み出し、多重化インストラクションデータを読み出した場合には、その多重化インストラクションデータに示されている格納位置からデータユニットを読み出して出力し、コマンドインストラクションデータを読み出した場合には、そのコマンドインストラクションデータに示されている実行命令が記述されたコマンドデータを出力することにより、エレメンタリデータストリーム及びコマンドデータが含まれている1つの多重化ストリームを生成し、

上記多重化ストリームが入力され、入力された多重化ストリーム中のデータ列がコマンドデータである場合には、当該コマンドデータに示されている命令内容に応じた処理を行い、入力された多重化ストリーム中のデータ列が上記エレメンタリデータストリームである場合には、入力された多重化ストリームをそのまま出力すること

を特徴とする多重化方法。

【請求項13】

上記多重化ストリーム中のデータ列が、コマンドデータであるかエレメンタリデータストリームであるかを識別する識別フラグを、多重化ストリームに同期させて出力し、

上記識別フラグに基づき入力された多重化ストリームのデータ列がコマンドデータであるかエレメンタリデータストリームであるかを判断すること

を特徴とする請求項12記載の多重化方法。

【請求項14】

出力する多重化ストリームにスタッフィングデータを挿入する場合には、スタッフィングデータを挿入する処理命令及びスタッフィングデータのデータ量を示したコマンドインストラクションデータを生成し、

読み出したコマンドインストラクションデータにスタッフィングデータを挿入する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、

コマンドデータにスタッフィングデータを挿入する処理命令が示されている場合には、多重化ストリーム中のそのコマンドデータの位置に、そのコマンドデータに示されているデータ量のスタッフィングデータを挿入すること

を特徴とする請求項12記載の多重化方法。

【請求項15】

出力する多重化ストリームからデータを削除する場合には、データ削除処理命令及び削除するデータ量を示したコマンドインストラクションデータを生成し、

読み出したコマンドインストラクションデータにデータを削除する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上

10

20

30

40

50

記コマンドデータを出力し、

コマンドデータにデータを削除する処理命令が示されている場合には、そのコマンドデータに続く多重化ストリームから、そのコマンドデータに示されているデータ量のデータを削除すること

を特徴とする請求項 1 2 記載の多重化方法。

【請求項 1 6】

出力する多重化ストリームに任意のデータを挿入する場合には、任意のデータを挿入する処理命令を示したコマンドインストラクションデータを生成し、

読み出したコマンドインストラクションデータに任意のデータを挿入する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、

コマンドデータに任意のデータを挿入する処理命令が示されている場合には、多重化ストリーム中のそのコマンドデータの位置に、そのコマンドデータに示されている任意のデータを挿入すること

を特徴とする請求項 1 2 記載の多重化方法。

【請求項 1 7】

出力する多重化ストリーム中の任意のタイミングでタイミング通知を発信する場合には、タイミング通知を発信する処理命令を示したコマンドインストラクションデータを生成し、

読み出したコマンドインストラクションデータにタイミング通知を発信する処理命令が示されている場合には、当該コマンドインストラクションデータに示されている内容が記述された上記コマンドデータを出力し、

コマンドデータにタイミング通知を発信する処理命令が示されている場合には、多重化ストリーム中のそのコマンドデータの位置で、タイミング通知を発信すること

を特徴とする請求項 1 2 記載の多重化方法。

【請求項 1 8】

複数本のエレメンタリデータストリームを多重化して 1 つの多重化ストリームを生成する多重化方法において、

複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、

任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの 1 つ 1 つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納し、

上記多重化インストラクションデータを上記メモリから 1 つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって 1 つの多重化ストリームを生成し、

生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記メモリのデータ占有量を表すカウンタのカウント値に加算するとともに、上記メモリから出力するデータユニットのデータ量を上記カウント値から減算すること

を特徴とする多重化方法。

【請求項 1 9】

上記メモリは、エレメンタリデータストリームの種類に対応して記憶領域が複数に分割されており、

入力されたエレメンタリストリームに対応する記憶領域に格納し、

上記カウンタは、上記メモリの各記憶領域に対応した複数のカウント値を保持しており、生成した多重化インストラクションデータに対応するデータユニットのデータ容量をそのデータユニットが格納された記憶領域に対応したカウント値に加算し、上記メモリから出力するデータユニットのデータ量をそのデータユニットが記憶されている記憶領域に対応

10

20

30

40

50

したカウント値から減算すること
を特徴とする請求項 18 記載の多重化方法。

【請求項 20】

複数本のエレメンタリデータストリームを多重化して複数本の多重化ストリームを生成する多重化方法において、

複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、

任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの 1 つ 1 つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納するとともに、生成した多重化インストラクションデータに対応するデータユニットが多重化される多重化ストリームの種別を当該多重化インストラクションデータに記述し、

上記多重化インストラクションデータを上記メモリから 1 つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、

読み出した多重化インストラクションデータに記述された種別に応じて、読み出したデータユニットの出力を切り換えることによって、複数の多重化ストリームを生成すること
を特徴とする多重化方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

例えば、複数チャンネルのビデオデータ、オーディオデータ等を多重化する多重化装置及び多重化方法に関するものである。

【0002】

【従来の技術】

デジタルコンテンツのネットワーク配信を行う場合、一般に、複数のエンコーダから出力されたビデオデータ、オーディオデータ、テキストデータ、プログラムデータ、その他の伝送に必要なシステムデータといった複数のエレメンタリストリームを多重化装置により多重化して配信が行われる。

【0003】

【特許文献 1】

特開平 9 261192 号公報

【特許文献 2】

特開平 11 340936 号公報

【特許文献 3】

特開平 11 234634 号公報

【0004】

【発明が解決しようとする課題】

ネットワーク配信に用いられる多重化装置は、通常、複数のエンコーダから出力されたエレメンタリストリームを格納するランダムアクセスメモリ (RAM) と、RAM に格納されたエレメンタリストリームを読み出して出力端子へ出力するダイナミックメモリアクセス (DMA) 回路と、中央制御装置 (CPU) とから構成される (特許文献 1 ~ 3 参照)。このような構成の通常多重化装置では、CPU が、RAM に格納されたエレメンタリストリームを常時監視し、RAM に格納されているデータが出力タイミングとなったときに DMA に対してデータ転送命令を与える。DMA は、CPU から転送命令が与えられると、CPU により指定されたアドレスからデータを読み出して外部に転送する。このように通常多重化装置では、CPU が RAM 内のデータの管理及び DMA の制御を直接的且つ常時行って、多重化ストリームを生成している。

【0005】

しかしながら、以上のような多重化装置では、CPUの処理負担が非常に大きくなってしまふという問題点がある。

【0006】

また、多重化ストリームの出力タイミングに同期させて任意のデータ処理を行う場合がある。例えば、多重化ストリーム中の特定の位置にスタッフィングデータやパディングデータと呼ばれるダミーデータを挿入する処理、多重化ストリーム中の特定の位置のデータを出力直前に削除する処理、多重化ストリーム中の特定の位置にそのときの出力時間情報等の任意のデータを挿入する処理、及び、多重化ストリームの特定の位置の出力タイミングをCPUや外部に発信する処理等の各種のデータ処理を行う場合がある。

【0007】

このような場合、多重化装置では、多重化ストリーム中の特定の位置に予めエレメンタリデータ以外の識別子やコマンド等を挿入しておき、出力段においてこの識別子等を検出し、検出した識別子の位置で以上の処理を行うのが一般的である。

10

【0008】

しかしながら、多重化ストリーム中に識別子を挿入した場合、本来のエレメンタリデータのデータ列を識別子として誤認識してしまう可能性がある。

【0009】

このような誤認識を回避する方法として、例えばパケットやパックの先頭部分のみに識別子を挿入するといったように識別子の挿入位置を制限する方法も考えられるが、この回避方法の場合には、データ処理を行わせる位置の自由度が小さくなってしまふという問題点がある。さらに他の回避方法として、識別子の挿入位置のアドレスを別途レジスタなどに保持しておくという方法も考えられるが、この回避方法の場合、一定期間内に挿入できる識別子の数が装置内のレジスタ数に制限されてしまふという問題点がある。

20

【0010】

また、多重化装置では、各エンコーダから出力されたエレメンタリストリームが格納されるRAMがオーバーフローしたりアンダーフローしたりしないように、RAMの占有量をCPUが、直接的且つ常時、管理している。

【0011】

しかしながら、このようにCPUが、直接的且つ常時、RAMの占有量を管理した場合、CPUの処理負担が非常に大きくなってしまふという問題点がある。

30

【0012】

また、複数の多重化ストリームを同時に出力する場合、出力する多重化ストリーム数分の多重化装置が必要であった。例えば、多重化ストリームをハードディスクに記録しながら、同じコンテンツの他の多重化ストリームを同時にネットワークで配信する場合には、ハードディスクに転送する多重化ストリームを生成する多重化装置と、ネットワークに配信する多重化ストリームを生成する多重化装置との、2つを用いたシステムを構築しなければならない。

【0013】

しかしながら、このように複数の多重化装置を用いたシステムは、CPUやDMA等も2つ必要となってしまう、ハードウェア規模が大きくなるという問題点がある。

40

【0014】

本発明は、このような実情を鑑みてなされたものであり、コントローラの処理負担を軽減させた多重化装置及び多重化方法を提供することを目的とする。

【0015】

また、本発明は、多重化ストリームの出力タイミングに同期させて行うデータ処理を確実にし、且つ、その処理タイミングの自由度を大きくした多重化装置及び多重化方法を提供することを目的とする。

【0016】

また、本発明は、複数の多重化ストリームを出力可能であり、回路規模を小さくした多重化装置及び多重化方法を提供することを目的とする。

50

【0017】

【課題を解決するための手段】

本発明に係る多重化装置は、複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化装置であって、複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータを対応するデータユニットの多重化順序に従って上記メモリに格納するインストラクション生成手段と、上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成する多重化ストリーム生成手段とを備える。

10

【0018】

上記多重化装置では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。

【0019】

本発明に係る多重化装置は、複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化装置であって、複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ一つに対応して生成するとともに、多重化ストリーム上の任意の位置で実行されるデータ処理の実行命令が示されたコマンドインストラクションデータを生成し、生成した上記多重化インストラクションデータ及びコマンドインストラクションデータをデータユニット及び実行命令の多重化順序に従って上記メモリに格納するインストラクション生成手段と、上記多重化インストラクションデータ及びコマンドインストラクションデータを上記メモリから1つずつ順番に読み出し、多重化インストラクションデータを読み出した場合には、その多重化インストラクションデータに示されている格納位置からデータユニットを読み出して出力し、コマンドインストラクションデータを読み出した場合には、そのコマンドインストラクションデータに示されている実行命令が記述されたコマンドデータを出力することにより、エレメンタリデータストリーム及びコマンドデータが含まれている1つの多重化ストリームを生成する多重化ストリーム生成手段と、上記多重化ストリーム生成手段から出力された多重化ストリームが入力され、入力された多重化ストリーム中のデータ列がコマンドデータである場合には、当該コマンドデータに示されている命令内容に応じた処理を行い、入力された多重化ストリーム中のデータ列が上記エレメンタリデータストリームである場合には、入力された多重化ストリームをそのまま出力するコマンド実行手段とを備える。

20

30

【0020】

上記多重化装置では、多重化順序が示された多重化インストラクションデータ及びを所定のデータ実行命令が示されたコマンドインストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータ及びコマンドインストラクションデータに従い順番に多重化及びデータ処理を行う。

40

【0021】

本発明に係る多重化装置は、複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化装置であって、複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、上記メモリのデータ占有量を表すカウント値を示すカウント手段と、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を

50

示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納するインストラクション生成手段と、上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成する多重化ストリーム生成手段とを備え、上記インストラクション生成手段は、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記カウント手段のカウント値に加算し、上記カウント手段は、出力するデータユニットのデータ量を上記カウント値から減算する。

【0022】

10

上記多重化装置では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。さらに、上記多重化装置では、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記カウント値に加算し、出力するデータユニットのデータ量を上記カウント値から減算する。

【0023】

本発明に係る多重化装置は、複数本のエレメンタリデータストリームを多重化して複数本の多重化ストリームを生成する多重化装置であって、複数本のエレメンタリデータストリームが入力され、入力された各エレメンタリデータストリームを格納するメモリと、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納するインストラクション生成手段と、上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって複数の多重化ストリームを生成する多重化ストリーム生成手段とを備え、上記インストラクション生成手段は、生成した多重化インストラクションデータに対応するデータユニットが多重化される多重化ストリームの種別を、当該多重化インストラクションデータに記述し、上記多重化ストリーム生成手段は、読み出した多重化インストラクションデータに記述された種別に応じて、読み出したデータユニットの出力を切り換えることによって、複数の多重化ストリームを生成する。

20

30

【0024】

上記多重化装置では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。さらに、上記多重化装置では、上記多重化インストラクションデータに対して多重化ストリームの種別を記述しておき、その種別に応じて出力を切り換える。

【0025】

本発明に係る多重化方法は、複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化方法であって、複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータを対応するデータユニットの多重化順序に従って上記メモリに格納し、上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成する。

40

【0026】

上記多重化方法では、多重化順序が示された多重化インストラクションデータを生成して

50

上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。

【0027】

本発明に係る多重化方法は、複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化方法であって、複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ一つに対応して生成するとともに、多重化ストリーム上の任意の位置で実行されるデータ処理の実行命令が示されたコマンドインストラクションデータを生成し、生成した上記多重化インストラクションデータ及びコマンドインストラクションデータをデータユニット及び実行命令の多重化順序に従って上記メモリに格納し、上記多重化インストラクションデータ及びコマンドインストラクションデータを上記メモリから1つずつ順番に読み出し、多重化インストラクションデータを読み出した場合には、その多重化インストラクションデータに示されている格納位置からデータユニットを読み出して出力し、コマンドインストラクションデータを読み出した場合には、そのコマンドインストラクションデータに示されている実行命令が記述されたコマンドデータを出力することにより、エレメンタリデータストリーム及びコマンドデータが含まれている1つの多重化ストリームを生成し、上記多重化ストリームが入力され、入力された多重化ストリーム中のデータ列がコマンドデータである場合には、当該コマンドデータに示されている命令内容に応じた処理を行い、入力された多重化ストリーム中のデータ列が上記エレメンタリデータストリームである場合には、入力された多重化ストリームをそのまま出力する。

10

20

【0028】

上記多重化方法では、多重化順序が示された多重化インストラクションデータ及びを所定のデータ実行命令が示されたコマンドインストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータ及びコマンドインストラクションデータに従い順番に多重化及びデータ処理を行う。

【0029】

本発明に係る多重化方法は、複数本のエレメンタリデータストリームを多重化して1つの多重化ストリームを生成する多重化方法であって、複数本のエレメンタリデータストリームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納し、上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出したデータユニットを出力することによって1つの多重化ストリームを生成し、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記メモリのデータ占有量を表すカウンタのカウント値に加算するとともに、上記メモリから出力するデータユニットのデータ量を上記カウント値から減算する。

30

40

【0030】

上記多重化方法では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。さらに、上記多重化方法では、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記カウント値に加算し、出力するデータユニットのデータ量を上記カウント値から減算する。

【0031】

本発明に係る多重化方法は、複数本のエレメンタリデータストリームを多重化して複数本の多重化ストリームを生成する多重化方法であって、複数本のエレメンタリデータストリ

50

ームを入力し、入力した各エレメンタリデータストリームをメモリに格納し、任意量の連続したエレメンタリデータストリームから構成されるデータユニットの上記メモリ内における格納位置を示す多重化インストラクションデータをデータユニットの1つ1つに対応して生成し、生成した多重化インストラクションデータをデータユニットの多重化順序に従って上記メモリに格納するとともに、生成した多重化インストラクションデータに対応するデータユニットが多重化される多重化ストリームの種別を当該多重化インストラクションデータに記述し、上記多重化インストラクションデータを上記メモリから1つずつ順番に読み出し、読み出した多重化インストラクションデータに示されている格納位置からデータユニットを順番に読み出し、読み出した多重化インストラクションデータに記述された種別に応じて、読み出したデータユニットの出力を切り換えることによって、複数の多重化ストリームを生成する。

【0032】

上記多重化方法では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。さらに、上記多重化方法では、上記多重化インストラクションデータに対して多重化ストリームの種別を記述しておき、その種別に応じて出力を切り換える。

【0033】

【発明の実施の形態】

第1の実施の形態

本発明の第1の実施の形態として、ビデオデータとオーディオデータとを多重化したネットワーク配信用の2本の多重化ストリーム（第1及び第2の多重化ストリームMS0，MS1）を生成して、これらを同時に出力する多重化システムについて説明をする。

【0034】

なお、以下説明をする多重化システムでは、図1に示すように、多重化の要素となるシーケンシャルな複数本のデータストリームを所定のデータ単位に分割し、分割したデータ単位で時間方向に多重化することによって多重化ストリームを生成する。本実施の形態の説明では、分割したデータ単位を「ユニット」と定義するものとする。

【0035】

（多重化システムの全体構成）

本発明の第1の実施の形態の多重化システム10は、図2に示すように、データバス11上に、第1及び第2のビデオエンコーダ12，13と、第1及び第2のオーディオエンコーダ14，15と、CPU（Central Processing Unit）16と、マルチプレクサ17と、命令メモリ18と、データメモリ19とを備えている。

【0036】

第1及び第2のビデオエンコーダ12，13は、映像ソースから出力されたベースバンドのビデオデータが入力され、そのビデオデータを例えばMPEG-2やMPEG-4等の所定の符号化方式で圧縮符号化し、ビデオエレメンタリストリームVES0，VES1（以下、単にビデオストリームVES0，VES1と言う。）を生成する。第1及び第2のビデオエンコーダ12，13は、生成したビデオストリームVES0，VES1をユニットに分割し、分割した各ユニットをデータバス11を介してデータメモリ19に格納する。また、第1及び第2のビデオエンコーダ12，13は、多重化時に必要となる生成したビデオストリームVES0，VES1のシステム情報も生成する。第1及び第2のビデオエンコーダ12，13は、システム情報、並びに、各ユニットのデータメモリ19上の格納位置を示す格納位置情報（そのユニットの記録開始アドレス及びそのユニットのバイト長）を、データバス11を介してCPU16に供給する。

【0037】

第1及び第2のオーディオエンコーダ14，15は、音声ソースから出力されたベースバンドのオーディオデータが入力され、そのオーディオデータを例えばMPEG-2やMPEG-4等の所定の符号化方式で圧縮符号化し、オーディオエレメンタリストリームAE

S 0 , A E S 1 (以下、単にオーディオストリーム A E S 0 , A E S 1 と 言う。) を 生成する。第 1 及び第 2 のオーディオエンコーダ 1 4 , 1 5 は、生成したオーディオストリーム A E S 0 , A E S 1 をユニットに分割し、分割した各ユニットをデータバス 1 1 を介してデータメモリ 1 9 に格納する。また、第 1 及び第 2 のオーディオエンコーダ 1 4 , 1 5 は、多重化時に必要となる生成したオーディオストリーム A E S 0 , A E S 1 のシステム情報も生成する。第 1 及び第 2 のオーディオエンコーダ 1 4 , 1 5 は、システム情報、並びに、各ユニットのデータメモリ 1 9 上の格納位置を示す格納位置情報 (そのユニットの記録開始アドレス及びそのユニットのバイト長) を、データバス 1 1 を介して C P U 1 6 に供給する。

【 0 0 3 8 】

C P U 1 6 は、多重化システム 1 0 を統括的にコントロールする。C P U 1 6 は、第 1 及び第 2 の多重化ストリーム M S 0 , M S 1 の要素データとなるヘッダデータやインフォメーションデータ等を生成する。ヘッダデータとは、例えば、P S ヘッダ、I P ヘッダ、R T P ヘッダ等の M P E G - 2 や M P E G - 4 に規定された各種のヘッダ情報であり、インフォメーションデータとは、例えば P S I (P r o g r a m S y s t e m I n f o r m a t i o n) や S I (S e r v i c e I n f o r m a t i o n) と いった例えば M P E G - 2 システム等の多重化方式上で定められた情報である。なお、ヘッダデータやインフォメーションデータ等のオーディオ及びビデオストリーム以外の要素データを、総称してヘッダデータとする。C P U 1 6 は、各エンコーダ 1 2 ~ 1 5 から供給されたシステム情報を参照して、本装置から出力する第 1 の多重化ストリーム M S 0 のストリームタイプ (例えば、P S (P r o g r a m S t r e a m ,) , T S (T r a n s p o r t S t r e a m) , R T P (R e a l T i m e P a c k e t) 等) に 応じたヘッダデータ H S 0 、及び、第 2 の多重化ストリーム M S 1 のストリームタイプに応じたヘッダデータ H S 1 を生成する。C P U 1 6 は、生成したヘッダデータ H S 0 , H S 1 をユニットに分割し、データバス 1 1 を介してデータメモリ 1 9 に格納する。

【 0 0 3 9 】

また、C P U 1 6 は、各エンコーダ 1 2 ~ 1 5 から供給された各エレメンタリストリームの格納位置情報、並びに、自身で生成したヘッダデータのユニットの格納位置を示す格納位置情報に基づき、ユニットの格納位置及びユニットの多重化順序を記述したインストラクションセットを生成する。C P U 1 6 は、生成したインストラクションセットを、データバス 1 1 を介して命令メモリ 1 8 に格納する。なお、このインストラクションセットの詳細については後述する。

【 0 0 4 0 】

また、C P U 1 6 は、1 つのインストラクションセットを生成すると、マルチプレクサ 1 7 内のカウンタに対して所定の値を加算する処理を行う。なお、この加算処理の詳細については後述する。

【 0 0 4 1 】

マルチプレクサ 1 7 は、ビデオストリーム V E S 0 , オーディオストリーム A E S 0 及びヘッダデータ H S 0 を多重化して第 1 の多重化ストリーム M S 0 を生成し、ビデオストリーム V E S 1 , オーディオストリーム A E S 1 及びヘッダデータ H S 1 を多重化して第 2 の多重化ストリーム M S 1 を生成する。マルチプレクサ 1 7 は、第 1 の多重化ストリーム M S 0 及び第 2 の多重化ストリーム M S 1 を同時に生成して、同時にこれら二つのストリームを外部に出力する。

【 0 0 4 2 】

マルチプレクサ 1 7 は、データバス 1 1 を介して命令メモリ 1 8 に格納されているインストラクションセットを読み出す。そして、マルチプレクサ 1 7 は、そのインストラクションセットに記述されている情報に従って、データメモリ 1 9 からエレメンタリデータをユニット単位で順番に読み出し、その順番に従いユニットを出力することにより、第 1 及び第 2 の多重化ストリーム M S 0 , M S 1 を生成する。

【 0 0 4 3 】

10

20

30

40

50

命令メモリ 18 は、インストラクションセットを格納する回路である。インストラクションセットは、CPU 16 により書き込まれ、マルチプレクサ 17 により読み出される。

【0044】

データメモリ 19 は、第 1 及び第 2 のビデオエンコーダ 12, 13 により生成されたビデオストリーム VES0, VES1、第 1 及び第 2 のオーディオエンコーダ 14, 15 により生成されたオーディオストリーム AES0, AES1、及び、CPU 16 により生成されたヘッダデータを格納する回路である。データメモリ 19 内に格納されている各種データは、マルチプレクサ 17 により読み出される。

【0045】

なお、データメモリ 19 は、エレメンタリストリーム及びヘッダデータの種類に対応して、記録領域が分割されている。本例の場合は、データメモリ 19 の記録領域は、図 3 に示すように、第 1 のビデオ格納領域 (Sv0) 21、第 1 のオーディオ格納領域 (Sa0) 22、第 1 のヘッダ格納領域 (Sh0) 23、第 2 のビデオ格納領域 (Sv1) 24、第 2 のオーディオ格納領域 (Sa1) 25、及び、第 2 のヘッダ格納領域 (Sh1) 26 の 6 個の領域に分割されている。第 1 のビデオ格納領域 (Sv0) 21 には第 1 のビデオエンコーダ 12 から出力されたビデオストリーム VES0 が格納され、第 1 のオーディオ格納領域 (Sa0) 22 には第 1 のオーディオエンコーダ 14 から出力されたオーディオストリーム AES0 が格納され、第 1 のヘッダ格納領域 (Sh0) 23 にはビデオストリーム VES0 及びオーディオストリーム AES0 に関するヘッダデータが格納され、第 2 のビデオ格納領域 (Sv1) 24 には第 2 のビデオエンコーダ 13 から出力されたビデオストリーム VES1 が格納され、第 2 のオーディオ格納領域 (Sa1) 25 には第 2 のオーディオエンコーダ 15 から出力されたオーディオストリーム AES1 が格納され、第 2 のヘッダ格納領域 26 (Sh1) にはビデオストリーム VES1 及びオーディオストリーム AES1 に関するヘッダデータが格納される。

【0046】

以上のような多重化システム 10 では、図 4 に示すような各エンコーダ 12 ~ 15 等がエレメンタリストリーム (VES0, VES1, AES0, AES1, HS0, HS1) を生成してデータメモリ 19 に格納する一連のエンコード処理と、図 5 に示すようなマルチプレクサ 17 がデータメモリ 19 から各エレメンタリストリーム (VES0, VES1, AES0, AES1, HS0, HS1) を読み出して多重化ストリームをする一連の多重化処理とが、同時並行的に行われる。

【0047】

また、CPU 16 は、図 4 に示すエンコード処理時に、各エンコーダ 12 ~ 15 等から与えられた格納位置情報及びシステム情報に基づきユニットの多重化順序を算出し、ユニットの格納位置及び多重化順序を記述したインストラクションセットを生成する。そして、CPU 16 は、生成したインストラクションセットを命令メモリ 18 に格納する。

【0048】

また、マルチプレクサ 17 は、図 5 に示すように、命令メモリ 18 に格納されているインストラクションセットの記述を参照して、データメモリ 19 内から必要なデータを所定の順序で読み出し、多重化処理を行う。

【0049】

このように多重化システム 10 では、CPU 16 がインストラクションセットを生成して一旦命令メモリ 18 に格納し、マルチプレクサ 17 が命令メモリ 18 からインストラクションセットを読み出して実行することにより、CPU 16 が転送タイミングとなったときにマルチプレクサ 17 に直接命令を転送する、といったような制御を行わなくてもよい。命令の転送タイミングの制御を行う必要がなくなり、CPU 16 の処理負担を軽減させることができる。

【0050】

(インストラクションセット)

つぎに、インストラクションセットについて説明をする。

10

20

30

40

50

【 0 0 5 1 】

インストラクションセットは、図 6 に示すように、インストラクション群 3 1 と、1 個のテーブル情報 3 2 とから構成されている。

【 0 0 5 2 】

インストラクション群 3 1 内には、1 以上の多重化インストラクションデータ 3 3 が記述されている。多重化インストラクションデータ 3 3 には、ある 1 つのユニットをデータメモリ 1 9 から読み出して多重化ストリームとして出力させるために必要な情報が記述されている。

【 0 0 5 3 】

具体的には、多重化インストラクションデータ 3 3 には、当該データが多重化インストラクションデータ 3 3 であることを示す ID 情報 3 4、転送するユニットのデータメモリ 1 9 内の格納位置を示した情報（記録開始アドレス 3 5 及びバイト数 3 6）、並びに、転送するユニットが格納されているデータメモリ 1 9 上の領域を示す領域情報 3 7 が記述されている。多重化インストラクションデータ 3 3 にこのような情報が記述されていることによって、マルチプレクサ 1 7 に対して、データメモリ 1 9 上に 1 つのユニットを特定させ、特定したユニットを読み出して出力させることが可能となる。なお、領域情報 3 7 は、後述するマルチプレクサ 3 7 内のカウンタを選択する際に参照がされる。

【 0 0 5 4 】

また、複数の多重化インストラクションデータ 3 3 は、一列に並べられて記述されており、その並び順がユニットの多重化順序を示している。多重化インストラクションデータ 3 3 の並び順により多重化順序が特定されていることにより、マルチプレクサ 1 7 に対してユニットの転送順序を制御させることができる。すなわち、マルチプレクサ 1 7 が、上位に位置する多重化インストラクションデータ 3 3 から下位に位置する多重化インストラクションデータ 3 3 に向かって、1 つずつ順番にユニットの読み出し及び出力を実行することにより、多重化インストラクションデータ 3 3 の記述順に従ったユニットの並びの多重化ストリームを出力することができる。なお、多重化インストラクションデータ 3 3 に順序付けがされていれば並び順により多重化順序を特定しなくてもよい。例えば、多重化インストラクションデータ 3 3 に直接順序付けを示す番号を記述してもよい。

【 0 0 5 5 】

テーブル情報 3 2 には、インストラクション数 3 8 と出力ターゲット 3 9 とが記述される。

【 0 0 5 6 】

インストラクション数 3 8 は、当該インストラクションセット内に記述されている多重化インストラクションデータ 3 3 の数が示されている。なお、インストラクションセット内に記述する多重化インストラクションデータ 3 3 の数を固定とした場合には、インストラクション数 3 8 を記述しなくてもよい。

【 0 0 5 7 】

出力ターゲット 3 9 は、当該インストラクションセットに記述されている多重化インストラクションデータ 3 3 が第 1 の多重化ストリーム M S 0 の転送命令であるか、第 2 の多重化ストリーム M S 1 の転送命令であるかを識別するための情報である。このような出力ターゲット 3 9 を記述することによって、マルチプレクサ 1 7 に対して複数の多重化ストリームを出力させることができる。すなわち、マルチプレクサ 1 7 は、データメモリ 1 9 から読み出したデータを出力するポートを、出力ターゲット 3 9 の記述に応じて切り換えるのみで、複数の多重化ストリームを同時並行的に出力することが可能となる。なお、この出力ターゲット 3 9 による制御がされるので、1 つのインストラクションセット内には、1 つの多重化ストリームのユニットに対する多重化インストラクションデータ 3 3 のみしか記述されない。

【 0 0 5 8 】

以上のようなインストラクションセットは、CPU 1 6 が各エンコーダ 1 2 ~ 1 5 によるエンコード処理に伴い生成する。ただし、1 つのインストラクションセットに記述できる

多重化インストラクションデータ 33 の数には限界があるため、CPU 16 は、多数のインストラクションセットを連続的に命令メモリ 18 に格納することによって、シーケンシャルな多重化ストリームに対応している。

【0059】

例えば、CPU 16 は、図 7 に示すように、命令メモリ 18 の開始アドレスから末尾アドレスへの方向に並ぶように、複数のインストラクションセットを連続的に記述していく（なお、図 7 中、#n はインストラクションセットの順序を示す値である。）。命令メモリ 18 に空き容量がなくなった場合には、再度開始アドレスからインストラクションセットに上書きしてゆき、記録領域を巡回的に利用する。それに対して、マルチプレクサ 17 は、インストラクションセットを命令メモリ 18 の開始アドレスから末尾アドレスに向かう方向へ 1 つずつ順番に読み出して実行する。

10

【0060】

このようにインストラクションセットを連続的に命令メモリ 18 に格納していくことによって、マルチプレクサ 17 の動作制御の順序を CPU 16 側で制御することができる。すなわち、CPU 16 が、インストラクションセット内での多重化インストラクションデータの順序、並びに、各インストラクションセットの順序を定めれば、CPU 16 が多重化ストリームのユニットの多重化順序を制御することができる。

【0061】

ここで多重化システム 10 の具体的な多重化例について、図 8 ~ 図 10 を参照して説明をする。

20

【0062】

図 8 は、データメモリ 19 上のユニットの格納例、図 9 はインストラクションセットの記述例、図 10 は多重化ストリームのデータ例を示している。

【0063】

データメモリ 19 には、図 8 に示すように、第 1 のビデオ格納領域 (Sv0) 21 にユニット V0 (記録開始アドレス Av0, バイト数 Nv0) 及びユニット V1 (記録開始アドレス Av1, バイト数 Nv1) が記録され、第 1 のオーディオ格納領域 (Sa0) 22 にユニット A0 (記録開始アドレス Aa0, バイト数 Na0) 及びユニット A1 (記録開始アドレス Aa1, バイト数 Na1) が記録され、第 1 のヘッダ格納領域 (Sh0) 23 にユニット H0 (記録開始アドレス Ah0, バイト数 Nh0) 及びユニット H1 (記録開始アドレス Ah1, バイト数 Nh1) が記録され、第 2 のビデオ格納領域 (Sv1) 24 にユニット V2 (記録開始アドレス Av2, バイト数 Nv2) 及びユニット V3 (記録開始アドレス Av3, バイト数 Nv3) が記録され、第 2 のオーディオ格納領域 (Sa1) 25 にユニット A2 (記録開始アドレス Aa2, バイト数 Na2) 及びユニット A3 (記録開始アドレス Aa3, バイト数 Na3) が記録され、第 2 のヘッダ格納領域 (Sh1) 26 にユニット H2 (記録開始アドレス Ah2, バイト数 Nh2) 及びユニット H3 (記録開始アドレス Ah3, バイト数 Nh3) が記録されている。

30

【0064】

インストラクションセットとしては、図 9 に示すように、インストラクションセット IST #0 及びインストラクションセット IST #1 の二つが CPU 16 により生成される。

40

【0065】

インストラクションセット IST #0 には、インストラクション数 38 に "6" が記述され、出力ターゲット 39 に第 1 の多重化ストリーム MS0 が記述され、ユニット H0 ユニット A0 ユニット V0 ユニット H1 ユニット A1 ユニット V1 の順序でこれらを特定する多重化インストラクションデータ 33 が記述されている。インストラクションセット IST #1 には、インストラクション数 38 に "6" が記述され、出力ターゲット 39 に第 2 の多重化ストリーム MS1 が記述され、ユニット H2 ユニット A2 ユニット V2 ユニット H3 ユニット A3 ユニット V3 の順序でこれらを特定する多重化インストラクションデータ 33 が記述されている。

【0066】

50

そして、以上のようなインストラクションセットを実行すると、図10に示すような、2本の多重化ストリーム（第1及び第2の多重化ストリームMS0, MS1）が出力される。

【0067】

（マルチプレクサ）

つぎに、以上のようなインストラクションセットに記述されている制御を実行するマルチプレクサ17の具体的な構成について説明をする。

【0068】

マルチプレクサ17は、図11に示すように、ダイレクトメモリアクセス（DMA）回路41と、インストラクション実行回路42と、ターゲットセクタ43と、第1のFIFOメモリ44と、第2のFIFOメモリ45と、第1～第nのカウンタ46-1～46-n（ただし、nは自然数。）と、カウンタセクタ47とを有している。

10

【0069】

DMA回路41は、CPU16を介さずにデータメモリ19及び命令メモリ18に対してダイレクトにアクセスしてデータを読み出す回路である。DMA回路41は、インストラクション実行回路42から開始アドレス及びバイト数が指定され、指定された開始アドレスから指定されたバイト数分のデータを連続して読み出す。DMA回路41は、読み出したデータがエレメンタリストリーム（ビデオストリームVES0, VES1、オーディオデータAES0, AES1又はヘッダデータHS0, HS1）であれば、そのデータをターゲットセクタ43に供給し、読み出したデータがインストラクションセットであれば、そのデータをインストラクション実行回路42に供給する。

20

【0070】

インストラクション実行回路42は、インストラクションセットに基づき、DMA回路41、ターゲットセクタ43及びカウンタセクタ47を制御する回路である。インストラクション実行回路42による具体的な実行制御処理については詳細を後述する。

【0071】

ターゲットセクタ43は、DMA回路41からデータストリームが入力され、入力されたデータストリームを第1のFIFOメモリ44又は第2のFIFOメモリ45のいずれか一方に選択的に出力する回路である。どちらのFIFOメモリに対してデータストリームを出力するかは、インストラクション実行回路42により切り換え制御がされる。

30

【0072】

第1のFIFOメモリ44及び第2のFIFOメモリ45は、いわゆるファーストイン・ファーストアウトメモリである。つまり、所定のビット数を1ワードとし、ワード単位でデータをシフト転送するメモリである。第1のFIFOメモリ44から出力されたデータストリームが第1の多重化ストリームMS0として外部に出力され、第2のFIFOメモリ45から出力されたデータストリームが第2の多重化ストリームMS1として外部に出力される。

【0073】

第1～第nのカウンタ46-1～46-nは、DMA回路41からターゲットセクタ43に転送されたデータのデータ量を、内部に保持しているカウント値から減算していく回路である。さらに、第1～第nのカウンタ46-1～46-nは、内部のカウント値がデータバス11を介してCPU16や各エンコーダ12～15により参照及び更新が可能となっている。なお、各カウンタ46-1～46-nの動作については、詳細を後述する。

40

【0074】

カウンタセクタ47は、第1～第nのカウンタ46-1～46-nのうち、いずれか一つのカウンタを選択して動作させる回路である。選択されるカウンタは、多重化インストラクションデータの領域情報37に応じて制御がされる。従って、カウンタセクタ47により選択されているカウンタはDMA回路41からターゲットセクタ43に転送されるビット数を内部に保持しているカウント値から減算し、選択されていないその他のセクタは、内部のカウント値を変更せずにそのまま保持している。

50

【0075】

つぎに、インストラクション実行回路42によるインストラクションセットの実行処理を、図12のフローチャートを参照して説明する。

【0076】

まず、インストラクション実行回路42は、命令メモリ18からインストラクションセットを読み出す転送命令を、DMA回路41に対して発行する(ステップS11)。このとき、転送命令とともに、読み出し対象となるインストラクションセットの記録開始アドレスとそのインストラクションのバイト数もDMA回路41に与える。DMA回路41は、ステップS11の発行命令を受けると、命令メモリ18の指定されたアドレスから指定されたバイト数分のデータを読み出す。DMA回路41により読み出されたデータは、イン

10

【0077】

続いて、インストラクション実行回路42は、転送されてきたインストラクションセットのテーブル情報32内の出力ターゲット39を参照して、ターゲットセレクタ43に対して切り換え命令を与える(ステップS12)。すなわち、インストラクション実行回路42は、出力ターゲット39に第1の多重化ストリームMS0を特定する値が記述されていれば、第1のFIFOメモリ44の選択命令を発行し、出力ターゲット39に第2の多重化ストリームを特定する値が記述されていれば、第2のFIFOメモリ45の選択命令を発行する。ターゲットセレクタ43は、ステップS12の選択命令を受けると、入力されたデータストリームを出力する出力ポートを、その内容に従って第1のFIFOメモリ44側又は第2のFIFOメモリ45側のいずれかに切り換える。

20

【0078】

続いて、インストラクション実行回路42は、変数Xの値を“1”に初期化する(ステップS13)。なお、この変数Xは、現在処理しているインストラクションの順番を示している。

【0079】

続いて、インストラクション実行回路42は、ステップS11で読み出されたインストラクションセットの中の、X番目の多重化インストラクションデータを選択する(ステップS14)。すなわち、上述したようにインストラクションセットの中には複数の多重化インストラクションデータが並べて記述されているので、その中の上位からX番目の多重化インストラクションデータを選択する。

30

【0080】

続いて、インストラクション実行回路42は、複数のカウンタ46-1~46-nの中から、X番目の多重化インストラクションデータに記述されている領域情報37に対応した1つのカウンタを選択する選択命令を、カウンタセレクタ47に対して発行する(ステップS15)。この選択命令が発行されると、カウンタセレクタ47は、選択されたカウンタを動作可能な状態にする。なお、カウンタ46-1~46-nの動作等については後で詳細に説明をする。

【0081】

続いて、インストラクション実行回路42は、データメモリ19からユニットを読み出す転送命令を、DMA回路41に対して発行する(ステップS16)。このとき、転送命令とともに、X番目の多重化インストラクションデータに記述されているユニットの記録開始アドレス35と、そのユニットのバイト数36も、DMA回路41に与える。DMA回路41は、ステップS16の発行命令を受けると、データメモリ19の指定されたアドレスから指定されたバイト数分のデータを読み出す。DMA回路41により読み出されたデータは、多重化対象となるエレメンタリストリーム(ビデオ、オーディオ又はヘッダ)であるので、ターゲットセレクタ43に供給される。そして、ターゲットセレクタ43に転送されたデータストリームは、ターゲットセレクタ43が選択している第1のFIFOメモリ44又は第2のFIFOメモリ45のいずれかに転送され、これら第1又は第2のF

40

50

I F Oメモリ 4 4 , 4 5 から多重化ストリームが出力される。

【 0 0 8 2 】

続いて、インストラクション実行回路 4 2 は、 $X = N$ であるか否かを判断する（ステップ S 1 7）。ここで、 N は、インストラクション数 3 8 に記述されている値である。つまり、インストラクション実行回路 4 2 は、ステップ S 1 7 において 1 つのインストラクションセットの中の全ての多重化インストラクションデータに対する処理が終了したか否かを判断している。全ての処理を終えた場合には、ステップ S 1 1 に戻って処理を繰り返し行う。すなわち、命令メモリ 1 8 に記録されている次のインストラクションセットの読み出しに処理を戻す。また、全ての処理をまだ終わっていない場合には、 X を 1 つインクリメントした後（ステップ S 1 8）、ステップ S 1 4 に戻る。すなわち、次の多重化インストラクションデータの選択処理に対して処理を行っていく。 10

【 0 0 8 3 】

インストラクション実行回路 4 2 は、以上のステップ S 1 1 ~ ステップ S 1 8 の処理を行うことによって、インストラクションセット内に記述されている多重化インストラクションデータを上位から順番に 1 つずつ実行するので、データメモリ 1 9 に記録されているエレメンタリストリームをユニット単位で順番に読み出して、多重化ストリームを生成することができる。

【 0 0 8 4 】

また、さらに、インストラクション実行回路 4 2 は、ステップ S 1 2 において、インストラクションセット内に記述されている出力ターゲット 3 9 の記述内容に応じて、ターゲットセクタ 4 3 を切り換えるので、1 つの実行回路で複数の多重化ストリームを出力することができる。 20

【 0 0 8 5 】

（カウンタ）

つぎに、カウンタ 4 6 - 1 ~ 4 6 - n の動作について説明をする。

【 0 0 8 6 】

マルチプレクサ 1 7 は複数のカウンタ 4 6 - 1 ~ 4 6 - n を備えている。各カウンタは、それぞれがデータメモリ 1 9 の各分割領域に 1 対 1 で対応している。例えば、第 1 のカウンタ 4 6 - 1 は第 1 のビデオ格納領域 2 1 に対応しており、第 2 のカウンタ 4 6 - 2 は第 1 のオーディオ格納領域 2 2 に対応しており、第 2 のカウンタ 4 6 - 3 は第 1 のヘッダ格納領域 2 3 に対応しており、第 4 のカウンタ 4 6 - 4 は第 2 のビデオ格納領域 2 4 に対応しており、第 5 のカウンタ 4 6 - 5 は第 2 のオーディオ格納領域 2 5 に対応しており、第 6 のカウンタ 4 6 - 6 は第 2 のヘッダ格納領域 2 6 に対応している。 30

【 0 0 8 7 】

また、カウンタ 4 6 - 1 ~ 4 6 - n は、カウンタセクタ 4 7 により 1 つのみが選択がされる。選択されているカウンタ 4 6 は、内部に保持しているカウント値から、DMA 回路 4 1 からターゲットセクタ 4 3 に転送されるデータ量（例えばバイト数）を減算していく。なお、選択されるカウンタ 4 6 は、多重化インストラクションデータの領域情報 3 7 の記述内容により制御されている。すなわち、領域情報 3 7 には現在転送中のユニットが記録されているデータメモリ 1 9 上の分割領域が記述されているため、その分割領域に対応したカウンタが選択され、そのカウンタの値が減算されている。 40

【 0 0 8 8 】

このため、各カウンタ 4 6 - 1 ~ 4 6 - n のカウント値は、対応する分割領域のデータ量を表していることとなる。

【 0 0 8 9 】

また、カウンタ 4 6 - 1 ~ 4 6 - n のカウント値は、データバス 1 1 を介して CPU 1 6 や各エンコーダ 1 2 ~ 1 5 により参照及び更新が可能となっている。

【 0 0 9 0 】

図 1 3、図 1 4 を参照して、ある一つのカウンタ（第 1 のカウンタ 4 6 - 1）の具体的な動作例を説明する。

【0091】

まず、図13に示すように、時刻 t_1 に、第1のビデオ格納領域21に対して Nv_0 バイトのユニット V_0 が記録されたとする。このとき、CPU16は、第1のカウンタ46-1のカウント値 Vx に“ Nv_0 ”という値を加算する(カウント値 Vx の初期値は0であったものとする。)。なお、CPU16は、ユニット V_0 が第1のビデオ格納領域21に記録されたことを、各エンコーダ12~15から記録位置情報の通知により知ることができる。また、このとき、CPU16は、ユニット V_0 に対する多重化インストラクションデータを生成して、命令メモリ18に格納している。

【0092】

続いて、時刻 t_2 に第1のビデオ格納領域21に Nv_1 バイトのユニット V_1 が記録されたとする。CPU16は、現在のカウント値 $Vx = Nv_0$ に“ Nv_1 ”という値を加算する。なお、このとき、CPU16は、ユニット V_1 に対する多重化インストラクションデータを生成して、命令メモリ18に格納している。 10

【0093】

続いて、時刻 t_3 に、マルチプレクサ17がユニット V_0 、 V_1 の多重化インストラクションの実行を開始し、ユニット V_0 、 V_1 がデータメモリ19から読み出される。ユニット V_0 、 V_1 の読み出しが開始すると、第1のカウンタ46-1のカウント値 Vx は、そのデータ転送量に応じて減少を開始する。

【0094】

続いて、図14に示すように、ユニット V_0 、 V_1 の読み出し最中(時刻 t_4 、時刻 t_5 20)に、第1のビデオ格納領域21のユニット V_4 、 V_5 の記録がされると(時刻 t_4 、時刻 t_5)、ユニット V_4 、 V_5 のデータ量がカウンタ46-1のカウント値 Vx に加算される。

【0095】

以上のようにカウンタ46-1~46-n内に保持されているカウント値は、ユニットの記録時にそのユニットのデータ量分増加し、ユニットの読み出し時にその読み出されるデータのデータ量分減少する。従って、カウンタ46-1~46-n内に保持されているカウント値は、対応する領域のビット占有量を表していることとなる。

【0096】

さらに、カウンタ46-1~46-nは、それぞれがデータメモリ19内の各領域に対応しているので、その領域毎にビット占有量を表すことができる。 30

【0097】

以上のように多重化システム10では、データメモリ19内の各領域のビット占有量を、ハードウェア的に管理するカウンタ46-1~46-nを備えている。そのためデータメモリ19内のビット占有量をCPU16によりソフトウェア的に算出及び管理する必要がなくなり、CPU16の処理負担を軽減させることができる。

【0098】

また、カウンタ46-1~46-n内のカウント値は、データバス11を介して外部から参照が可能である。そのため、例えば各エンコーダ12~15は、データメモリ19に対して書き込みを行う際に、書き込みを行う領域のカウンタ46のカウント値を参照して、 40
書き込み可能であるか不可能であるかを高速に判断することができる。

【0099】

第2の実施の形態

つぎに、本発明の第2の実施の形態の多重化システム50について説明をする。

【0100】

第2の実施の形態の多重化システムも、第1の実施の形態と同様に、ビデオデータとオーディオデータを多重化したネットワーク配信用の2本の多重化ストリーム(第1及び第2の多重化ストリーム MS_0 、 MS_1)を生成して、これらを同時に出力するシステムである。そのため、第2の実施の形態の多重化システム50の説明をするにあたり、第1の実施の形態の多重化システム10と同一の構成要素については、図面中に同一の符号 50

を付けてその詳細な説明を省略する。

【0101】

多重化システム50は、図15に示すように、データバス11上に、第1及び第2のビデオエンコーダ12, 13と、第1及び第2のオーディオエンコーダ14, 15と、CPU51と、マルチプレクサ52と、命令メモリ18と、データメモリ19とを備えている。

【0102】

CPU51は、多重化システム10を統括的にコントロールする。CPU51は、第1の実施の形態でのCPU16と同様に、ヘッダデータHS0, HS1を生成してユニットに分割し、データバス11を介してデータメモリ19に格納する。また、CPU51は、第1の実施の形態でのCPU16と同様に、マルチプレクサ52内のカウンタに対して所定の値を加算する処理を行う。

10

【0103】

また、CPU51は、エンコード処理と同時に、各エンコーダ12~15等から与えられた格納位置情報及びシステム情報に基づきユニットの多重化順序を算出し、算出した多重化順序に基づきユニットの格納位置及び多重化順序等を記述したインストラクションセットを生成し、生成したインストラクションセットを命令メモリ18に格納することも、第1の実施の形態と同様に行う。

【0104】

ただし、CPU51は、コマンドインストラクションデータを含んだインストラクションセットを生成する点において、第1の実施の形態と異なっている。

20

【0105】

(インストラクションセット)

コマンドインストラクションデータとは、多重化ストリームの出力時に、そのデータ列の任意の位置でマルチプレクサ52に対してなんらかのデータ処理を行わせるための命令が記述されたデータである。

【0106】

図16に、コマンドインストラクションデータ53が含まれたインストラクションセットを示す。

【0107】

コマンドインストラクションデータ53は、インストラクション群31内に、多重化インストラクションデータとともに並べて記述される。マルチプレクサ52は、その並び順に従い多重化インストラクションデータ33を実行していき、途中でコマンドインストラクションデータ53が発生した場合には、DMA回路41のデータ転送処理を行わずに、そのコマンドインストラクションデータ53に示されたデータ処理を行う。

30

【0108】

コマンドインストラクションデータ53には、当該データがコマンドインストラクションデータであることを示すID情報54、データ処理の内容55、そのデータ処理を実行する場合に必要なデータ56等が記述されている。

【0109】

コマンドインストラクションデータ53に基づき行われるデータ処理には、例えば、多重化ストリーム中の任意の位置にスタッフィングデータやパディングデータと呼ばれるダミーデータを挿入する処理(スタッフィング挿入処理)、多重化ストリーム中の任意の位置のデータを出力直前に削除する処理(データ削除処理)、多重化ストリーム中の任意の位置にそのときの出力時間情報等の任意のデータを挿入する処理(データ挿入処理)、及び、多重化ストリームの任意の位置の出力タイミングをCPUや外部に発信する処理(通知処理)等がある。

40

【0110】

以上のように、多重化インストラクションデータ33及びコマンドインストラクションデータ53を、ユニットの多重化位置及びデータ処理の実行処理の順序に従ってインストラクションセットに記述することによって、例えば任意のユニット間でデータ処理を行わせ

50

るといったような、マルチプレクサ52に対して多重化のデータ列の任意の位置で所望のデータ処理を行わせることができる。

【0111】

なお、このようにコマンドインストラクションデータ53を追加した場合には、インストラクション数38には、当該インストラクションセット内に記述されている多重化インストラクションデータ33及びコマンドインストラクションデータ53の総数を記述する。

【0112】

(マルチプレクサ)

つぎに、以上のようなコマンドインストラクションデータ53が含まれたインストラクションセットを実行するマルチプレクサ52の具体的な構成について説明をする。

10

【0113】

マルチプレクサ52は、ビデオストリームVES0、オーディオストリームAES0及びヘッダデータHS0を多重化して第1の多重化ストリームMS0を生成し、ビデオストリームVES1、オーディオストリームAES1及びヘッダデータHS1を多重化して第2の多重化ストリームMS1を生成する。マルチプレクサ52は、第1の多重化ストリームMS0及び第2の多重化ストリームMS1を同時に生成して、同時にこれら二つのストリームを外部に出力する回路である点においては、第1の実施の形態のマルチプレクサ17と同一である。ただし、コマンドインストラクションデータが含まれたインストラクションセットを実行できるようにその内部構成は異なっている。

【0114】

以下、マルチプレクサ52の内部構成についてさらに詳細に説明をする。

20

【0115】

マルチプレクサ52は、図17に示すように、DMA回路61と、インストラクション実行回路62と、コマンド挿入回路63と、ターゲットセクタ64と、第1のFIFOメモリ65と、第2のFIFOメモリ66と、第1のコマンド実行回路67と、第2のコマンド実行回路68と、第1の第1～第nのカウンタ46-1～46-n(ただし、nは自然数。)と、カウンタセクタ47とを有している。

【0116】

DMA回路61は、CPU51を介さずにデータメモリ19及び命令メモリ18に対してダイレクトにアクセスしてデータを読み出す回路である。DMA回路61は、インストラクション実行回路62から開始アドレス及びバイト数が指定され、指定された開始アドレスから指定されたバイト数分のデータを連続して読み出す。DMA回路61は、読み出したデータがエレメンタリストリーム(ビデオストリームVES0、VES1、オーディオデータAES0、AES1又はヘッダデータHS0、HS1)であれば、そのデータをコマンド挿入回路63に供給し、読み出したデータがインストラクションセットであれば、そのデータをインストラクション実行回路62に供給する。

30

【0117】

インストラクション実行回路62は、インストラクションセットに基づき、DMA回路61に対してデータの転送制御命令、コマンド挿入回路63に対してコマンドの挿入命令、ターゲットセクタ64に対して切り換え命令、カウンタセクタ47に対してカウント選択命令を与える回路である。インストラクション実行回路62による具体的な実行制御処理については詳細を後述する。

40

【0118】

コマンド挿入回路63は、DMA回路61からエレメンタリデータが転送されてきたときには、そのままデータをターゲットセクタ64に転送する。コマンド挿入回路63は、インストラクション実行回路62から、コマンド挿入命令が与えられたときには、データ処理内容が記述されたコマンドデータを生成し、生成したコマンドデータをターゲットセクタ64に転送する。

【0119】

コマンド挿入回路63により生成されるコマンドデータは、図18に示すように、識別コ

50

ード71とコマンドコード72とから構成されているデータである。識別コード71は、続くデータがコマンドコード72であることを識別するためのデータである。識別コード71は、全てのコマンドデータで固定のデータパターンとなっている。コマンドコード72には、データ処理内容を識別するIDと、そのデータ処理で用いられるパラメータとが記述される。コマンドデータは、コマンドコード72に記述されるIDやパラメータの内容や数に関わらず、一定のデータ量となる。

【0120】

コマンド挿入回路63は、インストラクション実行回路62からコマンド挿入命令が与えられた場合、そのコマンド挿入命令とともに与えられたデータ処理内容に従い、以上のようなコマンドデータを生成する。そして、コマンド挿入回路63は、生成したコマンドデータを、ターゲットセレクタ64に転送する。

10

【0121】

ターゲットセレクタ64は、DMA回路61からデータストリームが入力され、入力されたデータストリームを第1のFIFOメモリ65又は第2のFIFOメモリ66のいずれか一方に選択的に出力する回路である。どちらのFIFOメモリに対してデータストリームを出力するかは、インストラクション実行回路62により切り換え制御がされる。

【0122】

第1のFIFOメモリ65及び第2のFIFOメモリ66は、いわゆるファーストイン・ファーストアウトメモリである。つまり、所定のビット数を1ワードとし、ワード単位でデータをシフト転送するメモリである。第1のFIFOメモリ65から出力されたデータストリームは第1のコマンド実行回路67に供給され、第2のFIFOメモリ66から出力されたデータストリームが第2のコマンド実行回路68に供給される。

20

【0123】

なお、コマンド挿入回路63から第1のコマンド実行回路67までのデータパスのバス幅(ワード幅)、コマンド挿入回路63から第2のコマンド実行回路68までのデータパスのバス幅(ワード幅)、並びに、第1のFIFOメモリ65及び第2のFIFOメモリ66のビット幅(ワード幅)は、通常のバス幅(ワード幅)から、フラグ用のビットラインが加えられ、1ビット分バス幅が拡張されている。

【0124】

例えば、本多重化システム50が8ビット幅でデータ転送をするシステムであれば、図19に示すように、バス幅を9ビットに拡張して、フラグビットの転送ラインを形成する。この場合、フラグビットの転送ラインに、コマンド挿入回路63により生成されるフラグビットが転送され、残りの8ビットに多重化ストリームを構成するデータが転送される。また、例えば、本多重化システム50が32ビット幅でデータを転送するシステムであれば、図20に示すように、バス幅を33ビットに拡張して、フラグビットの転送ラインを形成する。この場合、フラグビットの転送ラインにコマンド挿入回路63により生成されるフラグビットが転送され、残りの32ビットに多重化ストリームを構成するデータが転送される。

30

【0125】

フラグビットは、コマンドデータの先頭ビットの位置を識別するために用いられる。コマンド挿入回路63は、コマンドデータの識別コードの先頭ビットを送出する際に、フラグビットをハイ(例えば“1”)とする。コマンド挿入回路63は、それ以外のデータを送出する場合には、フラグビットをロー(例えば“0”)とする。

40

【0126】

第1のコマンド実行回路67は、第1のFIFOメモリ65から多重化ストリームが転送され、第2のコマンド実行回路68は、第2のFIFOメモリ66から多重化ストリームが転送される。第1及び第2のコマンド実行回路67,68は、転送されてきた多重化ストリーム中のデータ列が、コマンドデータであるか否かを判断する。その判断は、まず、バスの拡張ビットであるフラグビットを検出し、フラグがハイ(例えば“1”)であれば、次に、そのフラグがハイとされているワードを読み出して、データ列から識別コードの

50

データパターンを検索する。識別コードのデータパターンが検索されれば、その識別コードに続くデータがコマンドコードである。第1及び第2のコマンド実行回路67, 68は、そのコマンドコードに記述されたID及びパラメータを読み出し、そのID及びパラメータに従ったデータ処理を行う。

【0127】

第1及び第2のコマンド実行回路67, 68は、転送されてきた多重化ストリームのデータ列が、コマンドデータでない場合には、つまり、通常のエレメンタリストリーム（ビデオ, オーディオ, ヘッダ等のストリーム）である場合には、そのデータをそのまま外部に出力する。なお、多重化ストリーム中にコマンドデータが含まれていた場合には、そのコマンドデータのデータ列（識別コード、コマンド）は、除去して外部には出力しない。第1のコマンド実行回路67から出力されたデータストリームが第1の多重化ストリームMS0として外部に出力され、第2のコマンド実行回路68から出力されたデータストリームが第2の多重化ストリームMS1として外部に出力される。

10

【0128】

つぎに、インストラクション実行回路62によるインストラクションセットの実行処理を、図21のフローチャートを参照して説明する。

【0129】

まず、インストラクション実行回路62は、命令メモリ18からインストラクションセットを読み出す転送命令を、記録開始アドレス及びバイト数とともにDMA回路61に対して発行する（ステップS21）。DMA回路61は、ステップS21の発行命令を受けると、命令メモリ18の指定されたアドレスから指定されたバイト数分のデータを読み出す。DMA回路61により読み出されたデータは、インストラクションセットのデータ列であるので、DMA回路61からインストラクション実行回路62に供給される。

20

【0130】

続いて、インストラクション実行回路62は、転送されてきたインストラクションセットのテーブル情報32内の出力ターゲット39を参照して、ターゲットセクタ64に対して切り換え命令を与える（ステップS22）。ターゲットセクタ64は、ステップS22の選択命令を受けると、入力されたデータストリームを出力する出力ポートを、その内容に従って第1のFIFOメモリ65側又は第2のFIFOメモリ66側のいずれかに切り換える。

30

【0131】

続いて、インストラクション実行回路62は、変数Xの値を“1”に初期化する（ステップS23）。変数Xは、現在処理しているインストラクションの順番を示している。

【0132】

続いて、インストラクション実行回路62は、ステップS21で読み出されたインストラクションセットの中の、X番目のインストラクションデータを選択する（ステップS24）。

【0133】

続いて、インストラクション実行回路62は、X番目のインストラクションデータが、多重化インストラクションデータであるか、コマンドインストラクションデータであるかを判断する（ステップS25）。多重化インストラクションデータであれば、ステップS26に進み、コマンドインストラクションデータであればステップS28に進む。

40

【0134】

ステップS26において、インストラクション実行回路62は、複数のカウンタ46-1 ~ 46-nの中から、選択した多重化インストラクションデータに記述されている領域情報37に対応した1つのカウンタを選択する選択命令を、カウンタセクタ47に対して発行する。続いて、インストラクション実行回路62は、データメモリ19からユニットを読み出す転送命令を、ユニットの記録開始アドレス35及びバイト数36とともにDMA回路61に対して発行する（ステップS27）。DMA回路61は、ステップS26の発行命令を受けると、データメモリ19の指定されたアドレスから指定されたバイト数分

50

のデータを読み出す。DMA回路61により読み出されたデータは、コマンド挿入回路63をそのまま通過して、ターゲットセレクタ64が選択している第1のFIFOメモリ65又は第2のFIFOメモリ66のいずれかに転送される。インストラクション実行回路62は、ステップS27の処理を終えると、ステップS29に進む。

【0135】

一方、ステップS28において、インストラクション実行回路62は、選択したコマンドインストラクションデータに対応した処理内容のコマンド挿入命令をコマンド挿入回路63に与える。コマンド挿入命令が与えられたコマンド挿入回路63は、コマンドデータを生成し、生成したコマンドデータをターゲットセレクタ64に転送する。コマンドデータは、ターゲットセレクタ64が選択している第1のFIFOメモリ65又は第2のFIFOメモリ66のいずれかに転送される。インストラクション実行回路62は、ステップS28の処理を終えると、ステップS29に進む。

10

【0136】

続いて、インストラクション実行回路62は、 $X = N$ であるか否かを判断することにより、1つのインストラクションセットの中の全ての多重化インストラクションデータに対する処理が終了したか否かを判断する(ステップS29)。全ての処理を終えた場合には、ステップS21に戻る。また、全ての処理をまだ終わっていない場合には、 X を1つインクリメントした後(ステップS30)、ステップS24に戻る。

【0137】

インストラクション実行回路62は、以上のステップS21～ステップS30の処理を行うことによって、データメモリ19に記録されているエレメンタリストリームをユニット単位で多重化することができる。

20

【0138】

つぎに、コマンド実行回路67, 68により行われるスタッフィング処理、削除処理、通知処理及びデータ挿入処理の各処理内容について説明する。

【0139】

図22にスタッフィング処理の内容を説明する図を示す。

【0140】

スタッフィング処理を行う場合、コマンド挿入回路63は、コマンドインストラクションを実行することによって、多重化ストリーム中にスタッフィングデータを挿入することを示すコマンドデータを挿入する。スタッフィング処理を行う場合、コマンドコードには、例えば、IDとしてスタッフィング処理を示す番号が記述され、パラメータとしてスタッフィングするデータ値及びスタッフィングするバイト数が記述される。

30

【0141】

コマンド実行回路67, 68は、スタッフィング処理を示すコマンドデータを検出した場合、入力されたコマンドデータを削除し、そのコマンドデータが挿入されていた位置に、スタッフィングデータを挿入して出力する。例えば、コマンド実行回路67, 68は、コマンドコードに、スタッフィングするデータの値として“0xff”が記述されており、スタッフィングするバイト数として“1000”が記述されていれば、そのコマンドデータの挿入位置に“0xff”を1000バイト分生成し、外部に出力する。

40

【0142】

この結果、多重化ストリーム中の任意の位置に、スタッフィングデータを挿入することができる。

【0143】

図23に削除処理の内容を説明する図を示す。

【0144】

削除処理を行う場合、コマンド挿入回路63は、コマンドインストラクションを実行することによって、多重化ストリーム中の削除するデータの直前に、コマンドデータを挿入する。削除処理を行う場合、コマンドコードには、IDとして削除処理を示す番号が記述され、パラメータとして削除するバイト数が記述される。

50

【0145】

コマンド実行回路67, 68は、削除処理を示すコマンドデータを検出した場合、入力されたコマンドデータを削除し、そのコマンドデータが挿入されていた位置の直後の所定バイト数分のデータを削除する。例えば、コマンドコードに削除するデータのバイト数が“64バイト”と記述されていれば、コマンド実行回路67, 68はこの記述どおりに、64バイトのデータを削除する。

【0146】

このように多重化ストリームの出力直前に任意量のデータを削除することができれば、例えばFIFOメモリ65, 66に格納されているデータの押し出しをすることが可能である。例えば、アクセスユニット単位、パケット単位或いはバック単位等の所定の単位毎に多重化ストリームを完全にFIFOメモリ65, 66から出力しなければならないシステムの場合、その所定の単位の最終部分に削除コマンドとダミーデータとを挿入しておけば、FIFOメモリ65, 66内のデータを外部から監視することなく、必ずFIFOメモリ65, 66からパケット等の最終データを出力することが可能となる。

10

【0147】

図24に、通知処理の内容を説明する図を示す。

【0148】

通知処理を行う場合、コマンド挿入回路63は、コマンドインストラクションを実行することによって、多重化ストリーム中の通知処理を行う位置にコマンドデータを挿入する。通知処理を行う場合、コマンドコードには、例えば、IDとして通知処理を示す番号が記述され、パラメータとして通知する情報内容(例えば現在出力中のストリームに関する情報)が記述される。

20

【0149】

コマンド実行回路67, 68は、通知処理を示すコマンドデータを検出した場合、入力されたコマンドデータを削除し、それとともにコマンドコード内にパラメータとして記述されている情報をCPU51やその他の回路に発信する。

【0150】

この結果、例えばCPU51等や、多重化ストリームの現在の出力状況を把握することができる。

【0151】

図25に、データ挿入処理の内容を説明する図を示す。

30

【0152】

データ挿入処理を行う場合、コマンド挿入回路63は、コマンドインストラクションを実行することによって、多重化ストリーム中のデータを挿入する位置にコマンドデータを挿入する。データ挿入処理を行う場合、コマンドコードには、例えば、IDとしてデータ挿入処理を示す番号が記述され、パラメータとして挿入するデータの種別を識別する情報(挿入データID)が記述される。

【0153】

コマンド実行回路67, 68は、データ挿入処理を示すコマンドデータを検出した場合、入力されたコマンドデータを削除し、そのコマンドデータが挿入されていた位置に、挿入データIDに示されているデータを挿入して出力する。例えば、コマンド実行回路67, 68は、RAM、レジスタ、その他のデータ生成回路により生成されたデータをそのコマンドデータの挿入位置に挿入し、外部に出力する。

40

【0154】

この結果、多重化ストリーム中の任意の位置に、例えば、時間情報等の出力タイミングによって値が変わるようなデータを簡易に挿入することができる。

【0155】

【発明の効果】

本発明に係る多重化装置及び方法では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクショ

50

ンデータに従い順番に多重化処理を行う。

【0156】

このことにより上記多重化装置及び方法では、多重化時におけるコントローラの処理負担を軽減することができる。

【0157】

本発明に係る多重化装置及び方法では、多重化順序が示された多重化インストラクションデータ及びを所定のデータ実行命令が示されたコマンドインストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータ及びコマンドインストラクションデータに従い順番に多重化及びデータ処理を行う。

【0158】

このことにより上記多重化装置及び方法では、多重化ストリームの出力タイミングに同期させて行うデータ処理を確実にを行い、且つ、その処理タイミングの自由度を大きくすることができる。

【0159】

本発明に係る多重化装置及び方法では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。さらに、この多重化装置及び方法では、生成した多重化インストラクションデータに対応するデータユニットのデータ容量を上記カウント値に加算し、出力するデータユニットのデータ量を上記カウント値から減算する。

【0160】

このことにより上記多重化装置及び方法では、多重化時におけるコントローラの処理負担を軽減することができる。

【0161】

本発明に係る多重化装置及び方法では、多重化順序が示された多重化インストラクションデータを生成して上記メモリに格納し、当該メモリに格納された多重化インストラクションデータに従い順番に多重化処理を行う。さらに、この多重化装置及び方法では、上記多重化インストラクションデータに対して多重化ストリームの種別を記述しておき、その種別に応じて出力を切り換える。

【0162】

このことにより上記多重化装置及び方法では、複数の多重化ストリームを出力可能とするとともに回路規模を小さくすることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態の多重化システムによる多重化処理を説明するための図である。

【図2】本発明の第1の実施の形態の多重化システムのブロック図である。

【図3】上記多重化システムのデータメモリ内の各領域を説明するための図である。

【図4】上記多重化システムのエンコード処理の流れについて説明をする図である。

【図5】上記多重化システムの多重化処理の流れについて説明をする図である。

【図6】上記多重化システムで用いられるインストラクションセットを示す図である。

【図7】上記インストラクションセットを連続的に記録した状態を示す図である。

【図8】上記多重化システムのデータメモリ内の各領域に記録されたユニットを示す図である。

【図9】図8に示すユニットを多重化する場合のインストラクションセットを示す図である。

【図10】図9に示すインストラクションセットを実行した場合の多重化ストリームを示す図である。

【図11】上記第1の実施の形態の多重化システム内のマルチプレクサのブロック図である。

【図12】上記マルチプレクサ内のインストラクション実行回路の処理フローを示す図である。

10

20

30

40

50

【図 1 3】上記マルチプレクサ内のカウンタの値の変化を示す図である。

【図 1 4】図 1 3 に続くカウンタの値の変化を示す図である。

【図 1 5】本発明の第 1 の実施の形態の多重化システムのブロック図である。

【図 1 6】上記第 2 の実施の形態の多重化システムで用いられるインストラクションセットを示す図である。

【図 1 7】上記第 2 の実施の形態の多重化システム内のマルチプレクサのブロック図である。

【図 1 8】上記マルチプレクサのコマンド挿入回路で生成されるコマンドデータを示す図である。

【図 1 9】バス幅を 8 ビットから 9 ビットに拡張したコマンド挿入回路からコマンド実行回路までのデータ転送バスについて説明するための図である。 10

【図 2 0】バス幅を 3 2 ビットから 3 3 ビットに拡張したコマンド挿入回路からコマンド実行回路までのデータ転送バスについて説明するための図である。

【図 2 1】第 2 の実施の形態の多重化システムのマルチプレクサ内のインストラクション実行回路の処理フローを示す図である。

【図 2 2】多重化ストリーム中の任意の位置にスタッフィングデータやパディングデータと呼ばれるダミーデータを挿入する処理（スタッフィング挿入処理）について説明するための図である。

【図 2 3】多重化ストリーム中の任意の位置のデータを出力直前に削除する処理（データ削除処理）について説明するための図である。 20

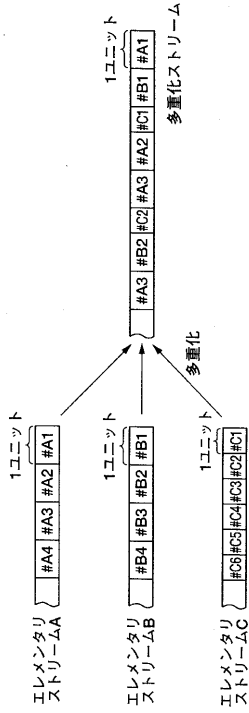
【図 2 4】多重化ストリームの任意の位置の出力タイミングを CPU や外部に発信する処理（通知処理）を説明するための図である。

【図 2 5】多重化ストリーム中の任意の位置にそのときの出力時間情報等の任意のデータを挿入する処理（データ挿入処理）について説明するための図である。

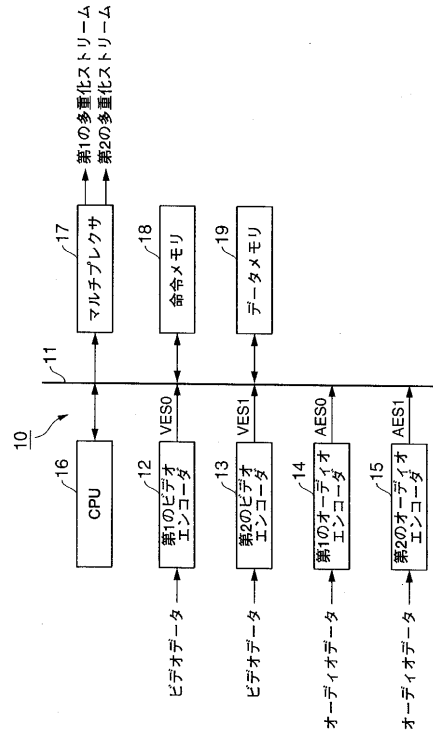
【符号の説明】

1, 5 0 多重化システム、 1 1 データバス、 1 2 第 1 のビデオエンコーダ、 1 3 第 2 のビデオエンコーダ、 1 4 第 1 のオーディオエンコーダ、 1 5 第 2 のオーディオエンコーダ、 1 6, 5 1 CPU、 1 7, 5 2 マルチプレクサ、 1 8 命令メモリ、 1 9 データメモリ、 4 1, 6 1 DMA、 4 2, 6 2 インストラクション実行回路、 4 3, 6 4 ターゲットセクタ、 4 4, 4 5, 6 5, 6 6 FIFOメモリ、 4 6 カウンタ、 4 7 カウンタセクタ、 6 3 コマンド挿入回路、 6 7, 6 8 コマンド実行回路 30

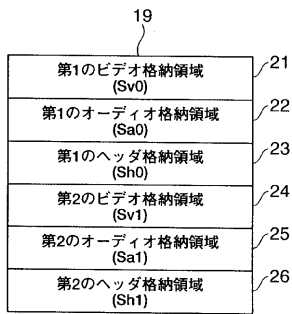
【 図 1 】



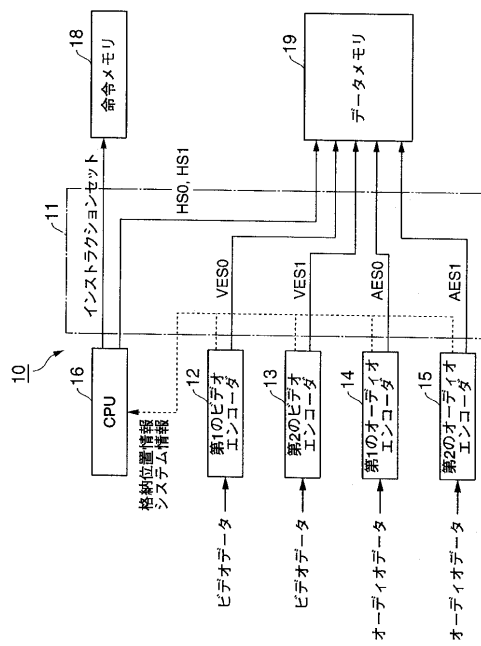
【 図 2 】



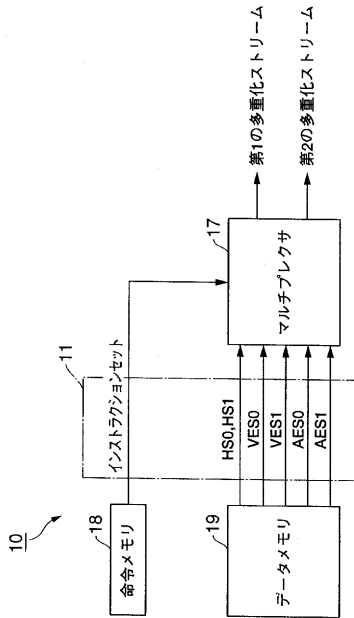
【 図 3 】



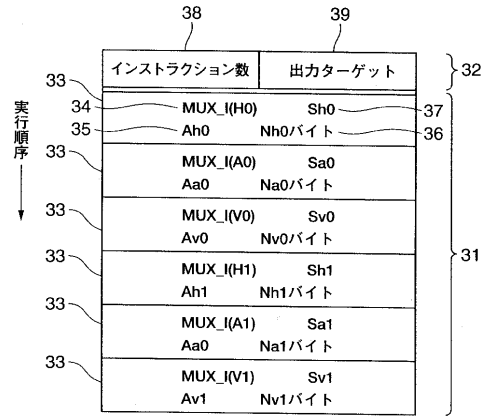
【 図 4 】



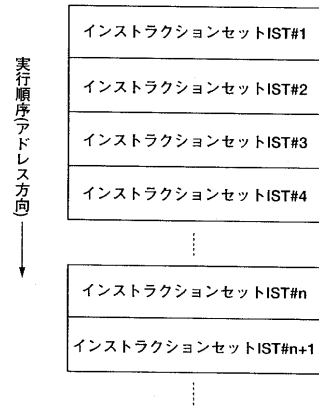
【 図 5 】



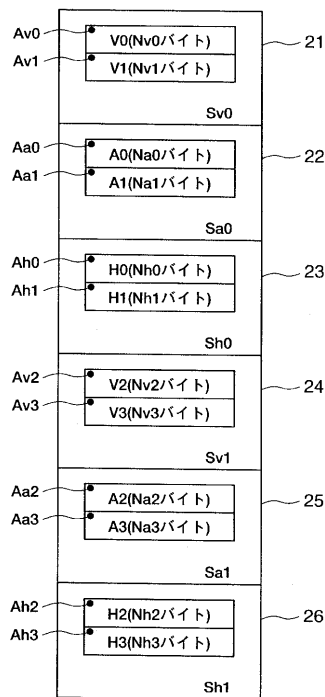
【 図 6 】



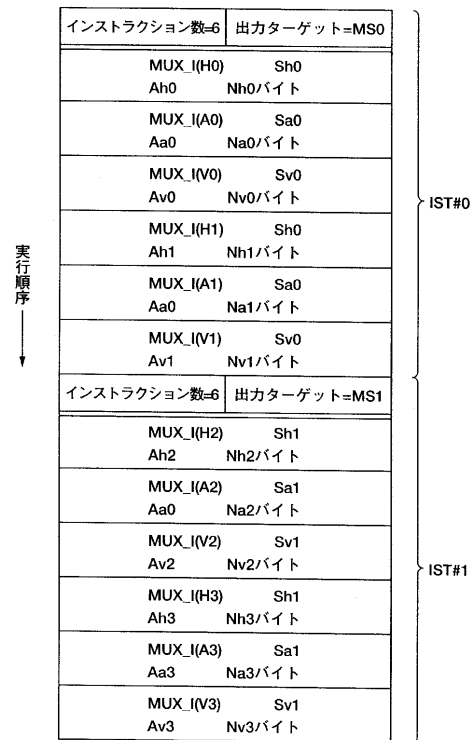
【 図 7 】



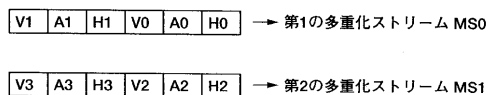
【 図 8 】



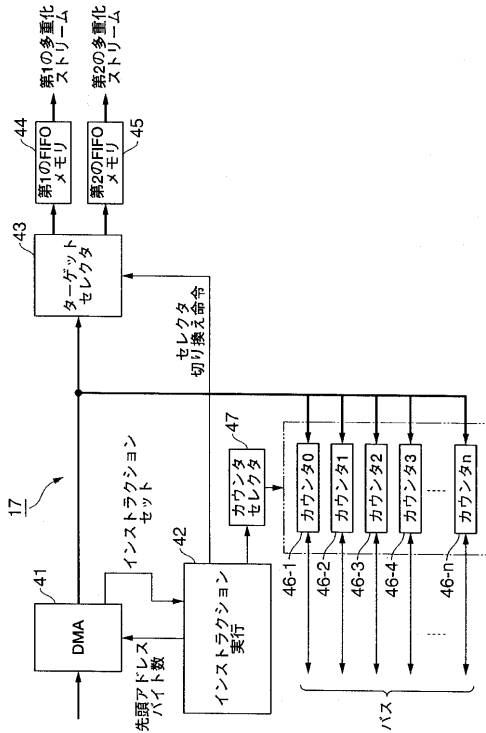
【 図 9 】



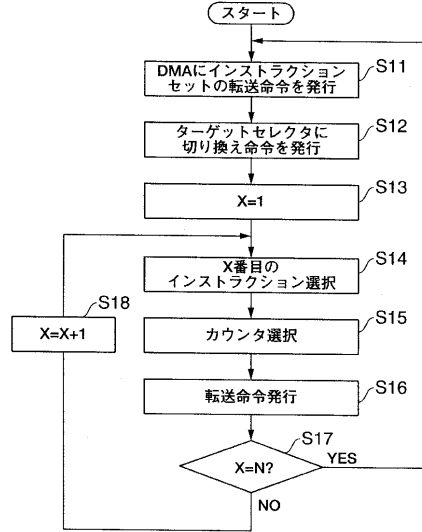
【 図 10 】



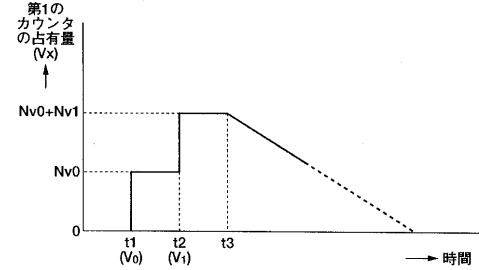
【 図 1 1 】



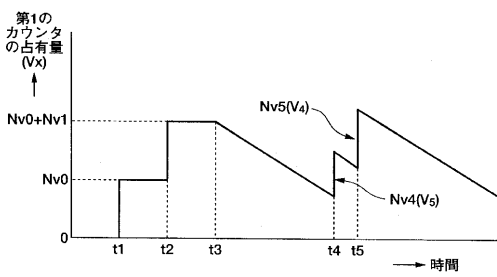
【 図 1 2 】



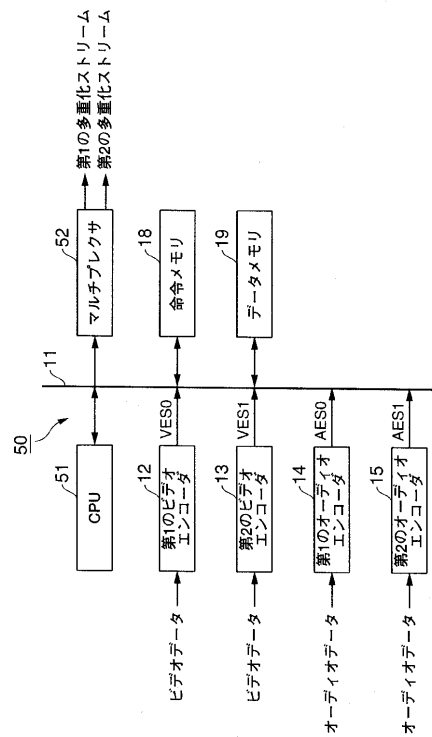
【 図 1 3 】



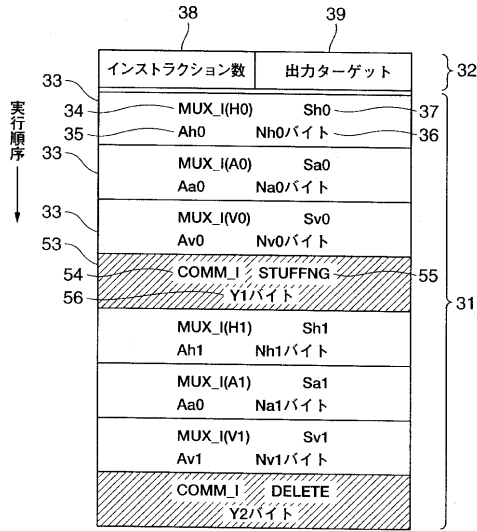
【 図 1 4 】



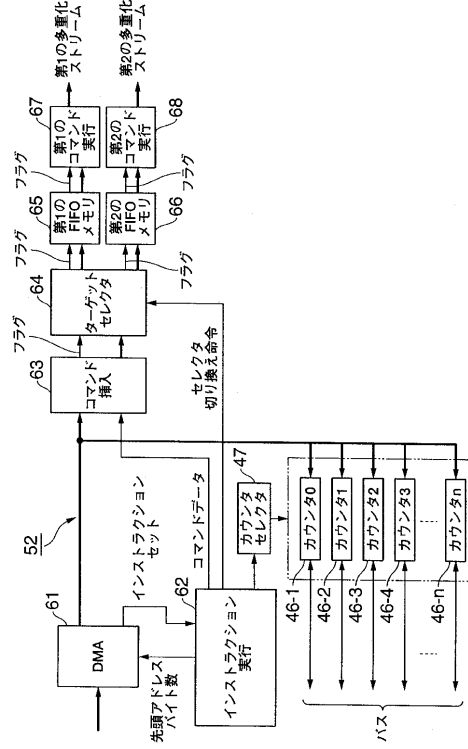
【 図 1 5 】



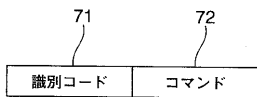
【図16】



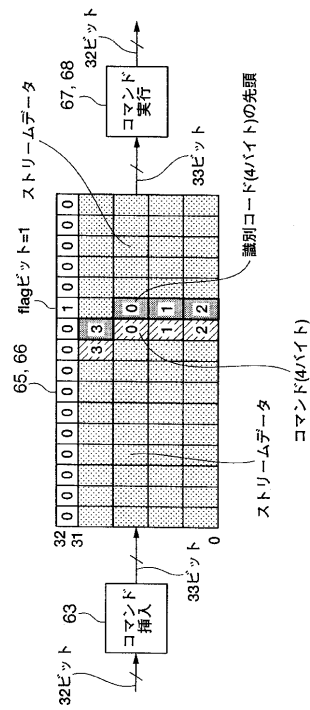
【図17】



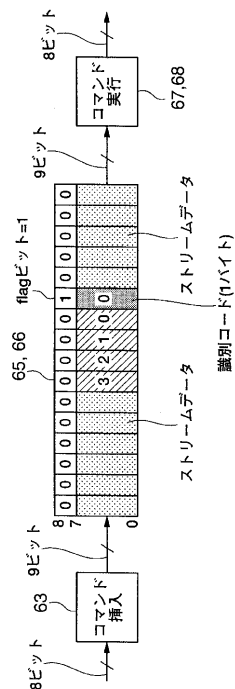
【図18】



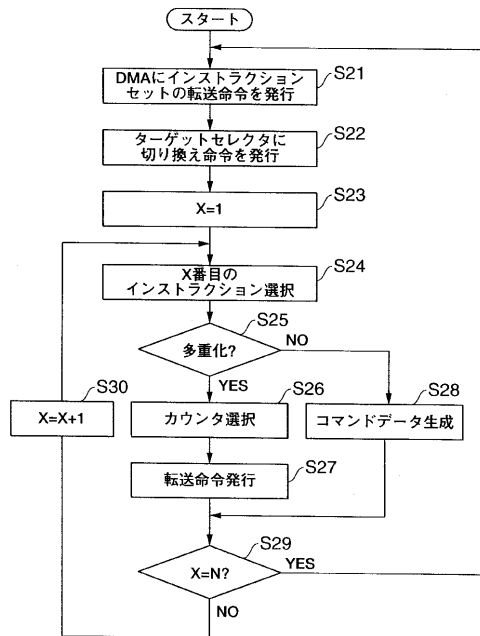
【図20】



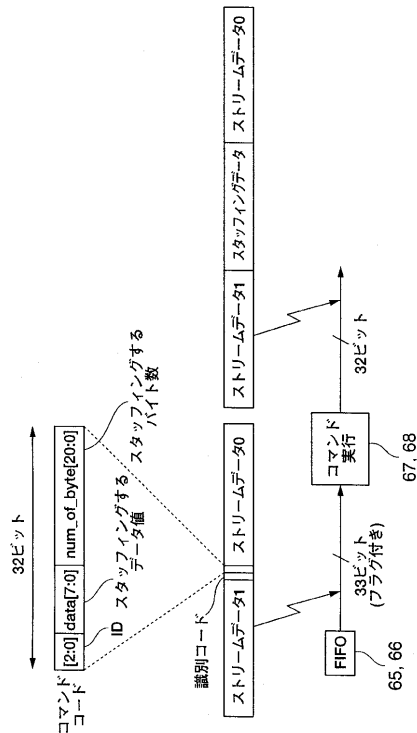
【図19】



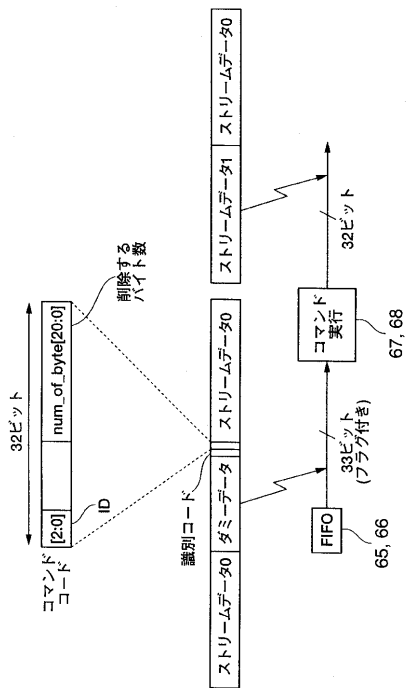
【 図 2 1 】



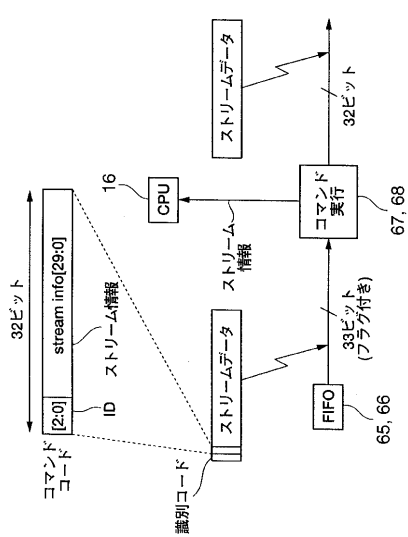
【 図 2 2 】



【 図 2 3 】



【 図 2 4 】



【図 25】

