

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-141225

(P2010-141225A)

(43) 公開日 平成22年6月24日 (2010.6.24)

(51) Int.Cl.
H01L 33/36 (2010.01)F1
H01L 33/00テーマコード (参考)
5F041

審査請求 未請求 請求項の数 5 O L (全 21 頁)

(21) 出願番号 特願2008-317904 (P2008-317904)
(22) 出願日 平成20年12月15日 (2008.12.15)(71) 出願人 000005120
日立電線株式会社
東京都千代田区外神田四丁目14番1号
(74) 代理人 100090136
弁理士 油井 透
(74) 代理人 100105256
弁理士 清野 仁
(74) 代理人 100145872
弁理士 福岡 昌浩
(72) 発明者 飯塚 和幸
東京都千代田区外神田四丁目14番1号
日立電線株式会社内
(72) 発明者 新井 優洋
東京都千代田区外神田四丁目14番1号
日立電線株式会社内

最終頁に続く

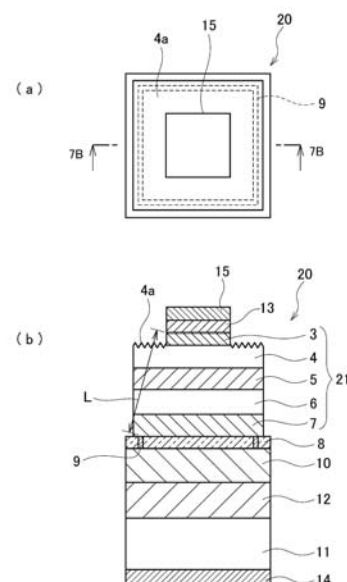
(54) 【発明の名称】 半導体発光素子

(57) 【要約】 (修正有)

【課題】 半導体発光素子の光取出効率を向上する。

【解決手段】 発光層5を有するIII-V族化合物半導体層21の第一の主表面上に表面電極13が形成され、第二の主表面側には反射金属膜10が形成され、反射金属膜10を介して半導体層21と支持基板11とが接合され、反射金属膜10の半導体層21側の面の一部にオーミックコンタクト接合部9が表面電極13の直下以外の領域に配置された半導体発光素子20において、半導体発光素子20は1辺が $320\mu\text{m}$ 以下であり、表面電極13は多角または丸形状で外周の長さが $235\mu\text{m}$ 以上 $700\mu\text{m}$ 以下であり、オーミックコンタクト接合部9が半導体発光素子20の外周側又は外周近傍に配置され、表面電極13側からみたときに、オーミックコンタクト接合部9が表面電極13を包囲し、且つ表面電極13の外縁部の各位置から最も近いオーミックコンタクト接合部9までの距離Lが等しくなるように配置される。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

発光層を有するIII-V族化合物半導体層を備え、前記III-V族化合物半導体層の第一の主表面側には光取出面が形成され、第二の主表面側には前記発光層からの光を前記光取出面側に反射する反射金属膜が形成され、前記反射金属膜を介して前記III-V族化合物半導体層と支持基板とが接合されており、前記III-V族化合物半導体層の第一の主表面上に表面電極が形成され、前記反射金属膜の前記III-V族化合物半導体層側の面の一部にオーミックコンタクト接合部が前記表面電極の直下以外の領域に配置された半導体発光素子において、

前記半導体発光素子は1辺が320 μm 以下の四角形状であり、

10

前記表面電極は多角形状または丸形状からなり、前記表面電極の外周の長さが235 μm 以上700 μm 以下であり、

前記オーミックコンタクト接合部が前記半導体発光素子の外周部側に配置され、前記表面電極側から前記オーミックコンタクト接合部をみたときに、前記オーミックコンタクト接合部が前記表面電極を包囲するように形成され、且つ前記表面電極の外縁部の各位置から最も近い前記オーミックコンタクト接合部までの距離が等しくなるように配置されていることを特徴とする半導体発光素子。

【請求項 2】

請求項1記載の半導体発光素子において、前記III-V族化合物半導体層と前記反射金属膜との間に透明誘電体膜が設けられ、前記透明誘電体膜の一部に前記透明誘電体膜を貫通して前記オーミックコンタクト接合部が形成されていることを特徴とする半導体発光素子。

20

【請求項 3】

請求項1または2記載の半導体発光素子において、前記光取出面となる前記III-V族化合物半導体層の表面が、高さ100 nm以上の凹凸形状であることを特徴とする半導体発光素子。

【請求項 4】

請求項1～3のいずれかに記載の半導体発光素子において、前記オーミックコンタクト接合部は、前記表面電極の多角形状または丸形状と相似形の多角形状または丸形状の線状に形成され、且つ前記表面電極側からオーミックコンタクト接合部を見たときに、前記表面電極と同心配置に設けられていることを特徴とする半導体発光素子。

30

【請求項 5】

請求項3または4に記載の半導体発光素子において、前記凹凸形状である光取出面が、透明膜で覆われていることを特徴とする半導体発光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光層を有するIII-V族化合物半導体層と支持基板との間にオーミックコンタクト接合部および金属反射膜を挟んだ構造の半導体発光素子に関し、特に光の取出効率の向上を図った半導体発光素子に関する。

40

【背景技術】

【0002】

従来、半導体発光素子である発光ダイオード(LED:Light Emitting Diode)は、近年、GaN系やAlGaInP系の高品質結晶をMOVPE法(有機金属気相成長法)で成長可能になったことから、青色、緑色、橙色、黄色、赤色の高輝度LEDが製作できるようになった。そして、LEDの高輝度化に伴い、その用途は自動車のブレーキランプや液晶ディスプレイのバックライト等へ広がりその需要は年々増加している。

【0003】

現在、MOVPE法によって高品質の結晶が成長可能となってから、発光素子の内部効率は理論値限界値に近づきつつある。しかし、発光素子からの光取出効率はまだまだ低く

50

、光取出効率を向上することが重要となっている。例えば、高輝度赤色LEDは、AlGaInP系の材料で形成され、その発光部は、導電性のGaAs基板上に格子整合する組成のAlGaInP系の材料から成るn型AlGaInP層とp型AlGaInP層とそれらに挟まれたAlGaInP又はGaInPから成る発光層（活性層）とを有するダブルヘテロ構造になっている。しかしながら、GaAs基板のバンドギャップは発光層のバンドギャップよりも狭い為に、発光層からの光の多くがGaAs基板に吸収され、光の取出効率が著しく低下してしまう。

【0004】

そこで、GaAs基板による光の吸収を低減するために、従来、次のような方法が採用されていた。

発光層とGaAs基板の間に、屈折率の異なる半導体層から成る多層反射膜構造を形成することによって、GaAs基板での光の吸収を低減し、光の取出効率を向上させる方法が知られている。しかし、この方法では、多層反射膜構造への限定された入射角を持つ光しか反射することが出来ない。

【0005】

また、AlGaInP系の材料から成るダブルヘテロ構造を反射率の高い金属反射膜を介して、GaAs基板よりも熱伝導率の良いSi支持基板に貼り付け、その後、半導体成長用に用いたGaAs基板を除去する方法が考案されている（例えば、特許文献1参照）。この方法で用いた金属反射膜では、金属反射膜への光の入射角を選ばずに高い反射が可能となるため、LEDの高輝度化が実現されている。

【0006】

発光層とSi支持基板との間に金属反射膜を挟んだ上記LED構造においては、金属反射膜として反射率の高い金属、具体的には、Al、Au、Agを用いると、化合物半導体と電氣的にオーミック接続が取れないため、金属反射膜の一部をオーミックコンタクト接合部としている。そのため、LED素子に注入された電子または正孔は、発光部上部に形成された表面電極からオーミックコンタクト接合部を通してSi支持基板へと流れる。その際、表面電極とオーミックコンタクト接合部との間にある活性層で発光する。発光した光は発光部上部の半導体層表面（光取出面）から発光素子外部へ取り出される。

【0007】

【特許文献1】特開2005-175462号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

ところで、発光層とSi支持基板との間にオーミックコンタクト接合部および金属反射膜を挟んだ上記従来のLED構造にあっては、発光した光の一部は光取出面と金属反射膜との間で多重反射されるが、光がオーミックコンタクト接合部および表面電極に到達した場合、オーミックコンタクト接合部も表面電極も共に発光した光に対しての吸収が高いため、光を発光素子外部に取り出せなくなる。特に、表面電極は、オーミックコンタクト部と比較して面積が大きいので、発光素子全体での大きな吸収要因となる。このため、表面電極の面積を小さくする必要がある。しかし、単純な円形状などの表面電極では、面積を小さくすると電流分散性が悪くなる。

【0009】

そこで、発光素子内に電流を均一に分散させるように、表面電極を円形の中心部から線状に電極を延ばした形状の表面電極（例えば、図10参照）など、種々の表面電極形状を工夫して、光の取出効率の向上のみならず、順方向電圧の低減などの特性向上を図っている。

【0010】

しかしながら、表面電極での光吸収を減少させるために、表面電極の直下以外の領域にオーミックコンタクト接合部が配置された電流狭窄構造の発光素子にあっては、発光素子のチップサイズが小さな場合、線状に電極を延ばしたような複雑な形状の表面電極は、結

10

20

30

40

50

果的に表面電極面積の増加となり、光の取出効率が低下してしまう。

【0011】

本発明は、上記課題を解決し、光の取出効率の向上が図れる半導体発光素子を提供することを目的とする。

【課題を解決するための手段】

【0012】

上記課題を解決するために、本発明は次のように構成されている。

【0013】

本発明の第1の態様は、発光層を有するIII-V族化合物半導体層を備え、前記III-V族化合物半導体層の第一の主表面側には光取出面が形成され、第二の主表面側には前記発光層からの光を前記光取出面側に反射する反射金属膜が形成され、前記反射金属膜を介して前記III-V族化合物半導体層と支持基板とが接合されており、前記III-V族化合物半導体層の第一の主表面上に表面電極が形成され、前記反射金属膜の前記III-V族化合物半導体層側の面の一部にオーミックコンタクト接合部が前記表面電極の直下以外の領域に配置された半導体発光素子において、前記半導体発光素子は1辺が320 μ m以下の四角形状であり、前記表面電極は多角形状または丸形状からなり、前記表面電極の外周の長さが235 μ m以上700 μ m以下であり、前記オーミックコンタクト接合部が前記半導体発光素子の外周部側に配置され、前記表面電極側から前記オーミックコンタクト接合部をみたときに、前記オーミックコンタクト接合部が前記表面電極を包囲するように形成され、且つ前記表面電極の外縁部の各位置から最も近い前記オーミックコンタクト接合部までの距離が等しくなるように配置されていることを特徴とする半導体発光素子である。

【0014】

本発明の第2の態様は、第1の態様の半導体発光素子において、前記III-V族化合物半導体層と前記反射金属膜との間に透明誘電体膜が設けられ、前記透明誘電体膜の一部に前記透明誘電体膜を貫通して前記オーミックコンタクト接合部が形成されている。

【0015】

本発明の第3の態様は、第1の態様又は第2の態様の半導体発光素子において、前記光取出面となる前記III-V族化合物半導体層の表面が、高さ100nm以上の凹凸形状である。

【0016】

本発明の第4の態様は、第1～第3の態様のいずれかの半導体発光素子において、前記オーミックコンタクト接合部は、前記表面電極の多角形状または丸形状と相似形の多角形状または丸形状の線状に形成され、且つ前記表面電極側からオーミックコンタクト接合部を見たときに、前記表面電極と同心配置に設けられている。

【0017】

本発明の第5の態様は、第3の態様又は第4の態様の半導体発光素子において、前記凹凸形状である光取出面が、透明膜で覆われている。

【発明の効果】

【0018】

本発明によれば、チップサイズが小さな半導体発光素子に対して、効果的に、光の取出効率を高めることができる。

【発明を実施するための最良の形態】

【0019】

以下に、本発明に係る半導体発光素子の一実施形態を説明する。

【0020】

本実施形態の半導体発光素子は、発光層を有するIII-V族化合物半導体層を備え、前記III-V族化合物半導体層の第一の主表面側には光取出面が形成され、第二の主表面側には前記発光層からの光を前記光取出面側に反射する反射金属膜が形成され、前記反射金属膜を介して前記III-V族化合物半導体層と支持基板とが接合されている。支持基板には裏面電極が形成される。

金属反射膜（少なくとも第二の主表面側の部分の金属反射膜）は、発光波長に対して80%以上の反射率を有する金属、具体的には、Au、Ag、Alの何れか、またはその合金からなることが好ましい。

光取出面は、光取出効率を高めるために、表面の高さ（表面粗さである最大高さ）が100nm以上の凹凸形状とするのが好ましい。

【0021】

前記III-V族化合物半導体層の第一の主表面上に表面電極が形成され、前記反射金属膜の前記III-V族化合物半導体層側の面の一部に接触抵抗を低減するためのオーミックコンタクト接合部が前記表面電極の直下以外の領域に配置されている。すなわち、オーミックコンタクト接合部と表面電極とは、光取出面側から見て互いに重ならないように配置された電流狭窄構造となっている。

本実施形態では、前記III-V族化合物半導体層と前記反射金属膜との間には、発光層で発光した光に対して透明な材料からなる透明誘電体膜が設けられ、前記透明誘電体膜の一部に透明誘電体膜を貫通して前記オーミックコンタクト接合部が形成されている。

透明誘電体膜の膜厚は、発光波長 λ 、透明誘電体膜の屈折率を n とした場合に、 $(2 \times \lambda) / (4 \times n)$ 以上の厚さであることが好ましい。また、透明誘電体膜の材料には、例えば、 SiO_2 、 SiN を用いるのが好ましい。

【0022】

前記半導体発光素子のチップサイズは、1辺が320 μm 以下の四角形状であり、前記表面電極は、四角形状、五角形状等の多角形状、または円形状、楕円形状等の丸形状からなる。すなわち、本実施形態の表面電極は、円形等の中心部（電極パッド形成部分となる）から線状に延びたり突き出したりしたような複雑な形状の表面電極（例えば、図10の表面電極111、121）ではなく、単純な多角形状（例えば、図7の四角形状の表面電極13）または丸形状（例えば、図8の円形状の表面電極31）である。言い換えると、表面電極形状は、線状に延びた部分などがなく、小さくまとまった形状をしている。前記表面電極の外周の長さは、235 μm 以上700 μm 以下である。なお、表面電極の形状は、例えば、図9の表面電極41のように、四角形状の角部を、曲面や直線で滑らかに面取りしたような形状でも同様な効果が得られる。また、前記表面電極上には、通常、表面電極と同形・同寸法の電極パッドが設けられる。

【0023】

前記オーミックコンタクト接合部は前記半導体発光素子の外周部側に配置され、前記表面電極側から前記オーミックコンタクト接合部をみたときに、前記オーミックコンタクト接合部が前記表面電極を包囲するように線状等に形成され、且つ前記表面電極の外縁部の各位置から最も近い前記オーミックコンタクト接合部までの距離（例えば、図7の距離（最短距離）L参照）が等しくなるように配置されている。

【0024】

具体的には、表面電極は、前記III-V族化合物半導体層の第一の主表面の中央部に、多角形状（例えば、正形状）または丸形状（例えば、円形状）に形成され、オーミックコンタクト接合部は、表面電極側からオーミックコンタクト接合部を見たときに、前記表面電極を包囲するように表面電極と相似の多角形状または丸形状の線状等で同心配置に設けられる。

【0025】

なお、オーミックコンタクト接合部は、表面電極側から見て表面電極を包囲するように設けられていればよく、オーミックコンタクト接合部は多角形状または丸形状の線状等の単一の閉じた形状のものに限らず、複数に分割された線状等のものが表面電極を包囲するように、全体として多角形状または丸形状に配置されていてもよい。或いは、オーミックコンタクト接合部が表面電極外周の全てを包囲せずに、例えば、四角形状の表面電極を、発光素子チップの中央部ではなく発光素子チップの一辺に近く配置し、四角形状の表面電極の三方をオーミックコンタクト接合部がコ字状に包囲するようにしてもよい。

また、表面電極の外縁部の各位置から最も近いオーミックコンタクト接合部までの距離

が等しくなるように配置するとしているが、前記距離が等しくない箇所が部分的に少しあるような配置でもよい。

【0026】

半導体発光素子に順方向電圧を加えると、表面電極からオーミックコンタクト接合部を通して支持基板へと電流が流れる。その際、表面電極とオーミックコンタクト接合部との間にある発光層で発光する。発光した光は、光取出面やIII-V族化合物半導体層の側面などから発光素子の外部に取り出される。

【0027】

発光素子のチップサイズが大きい場合には、円形等の中心部から線状に延びたような複雑な形状の表面電極は、電流分散性がよく、しかも光の吸収量・遮光量もあまり多くなく、優れた表面電極形状である。しかしながら、最近では、小さなチップサイズの発光素子が作製されており、1辺が320 μm よりもチップサイズが小さくなると、線状に伸びた部分などを有する複雑な形状の表面電極は、発光素子チップ上面の面積に占める表面電極面積の割合が大きくなって、電流分散性の向上よりも、光の吸収量の増加が問題となり、光の取出効率が低下してしまう。

【0028】

そこで、本実施形態では、表面電極は単純な多角形状または丸形状の小さくまとまった形状とし、表面電極側からオーミックコンタクト接合部をみたときに、オーミックコンタクト接合部を、表面電極を包囲するように、しかも表面電極からなるべく距離を置くように半導体発光素子の外周側に配置している。

これは、オーミックコンタクト接合部と表面電極との間の距離（特に、表面電極側からオーミックコンタクト接合部をみたときの、オーミックコンタクト接合部と表面電極との間の水平距離）によって光取り出し効率が大きく変化し、距離が大きい方が、発光出力が高くなる。表面電極が大きくなると、必然的に上記距離も小さくなる為、発光出力も低下する。

【0029】

表面電極（或いは電極パッド）は、歩留まり良くワイヤーボンディング可能とする為には、表面電極の中心を通る直線が表面電極を横切る長さ・寸法が最小で75 μm 以上必要である。この最小の長さ75 μm を確保でき、外周長さを最も短くできる表面電極（或いは電極パッド）の形状は、直径75 μm の円形の場合であり、直径75 μm の円形の外周長さは235 μm となる。従って、表面電極の外周長さは235 μm 以上とするのがよい。

一方、発光素子のチップサイズの一辺が320 μm よりも小さい場合に、単純な丸形状または多角形状の表面電極の外周長さが700 μm よりも長くなると、表面電極の光吸収によって光の取出効率が低下し、発光出力が著しく低下してしまう（図11、図12参照）。従って、表面電極の外周長さは700 μm 以下とするのがよい。

チップの一辺が320 μm よりも大きい場合には、単純な丸形状や四角形状の表面電極（電極パッド）から線状に延びた部分を有する表面電極とし、チップ内に電流を分散させて広げた方が発光出力が向上する。逆に、チップの1辺が320 μm 以下の比較的により小さいチップに対しては、単純な丸形状または多角形状の表面電極（電極パッド）から線状電極を延ばすと、電流をチップ全体に広げる効果以上に光吸収要因が大きく作用して、発光出力が大きく出来ないものと考えられる（図13参照）。

【実施例】

【0030】

次に、本発明の実施例を説明する。

【0031】

（実施例1）

図7に、実施例1の半導体発光素子を示す。図1～図6には、この実施例1の半導体発光素子の製造方法の各工程を示す。なお、図1～図6には、図面の簡略化のために、二個の発光素子20が横並びに作製される状況を示している。

【0032】

まず、図1に示した構造の発光波長630nm付近の赤色LED用エピタキシャルウェハを作製した。エピタキシャル成長方法、エピタキシャル構造、電極形成方法、及びLED素子製作方法は、以下の通りである。

【0033】

エピタキシャル成長では、n型GaAs基板1上に、MOVPE法を用いて、アンドープ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}$ Pエッチングストップ層2、n型(Siドープ)GaAsコンタクト層3、n型(Siドープ)($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}$ Pクラッド層4、アンドープ($\text{Al}_{0.1}\text{Ga}_{0.9}$) $_{0.5}\text{In}_{0.5}$ P活性層(発光層)5、p型(Mgドープ)($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}$ Pクラッド層6、およびp型(Mgドープ)GaPコンタクト層7を、MOVPE法で順次積層成長させた。

10

MOVPE成長での成長温度は650℃とし、成長圧力は50 Torr (約6666 Pa)、各層の成長速度は0.3~1.0 nm/sec、V/III比は約200前後で行った。因みに、ここで言うV/III比とは、分母をTMGaやTMAIなどのIII族原料のモル数とし、分子をAsH₃、PH₃などのV族原料のモル数とした場合の比率(商)を指す。

MOVPE成長において用いる原料としては、例えばトリメチルガリウム(TMGa)、又はトリエチルガリウム(TEGa)、トリメチルアルミニウム(TMAI)、トリメチルインジウム(TMI n)等の有機金属や、アルシン(AsH₃)、ホスフィン(PH₃)等の水素化物ガスを用いた。n型半導体層の導電型決定不純物の添加物原料としては、ジシラン(Si₂H₆)を用いた。また、p型半導体層の導電型決定不純物の添加物原料としては、ビスシクロペンタジエニルマグネシウム(Cp₂Mg)を用いた。

20

その他に、n型層の導電型決定不純物の添加物原料として、セレン化水素(H₂Se)、モノシラン(SiH₄)、ジエチルテルル(DETe)、ジメチルテルル(DMTe)を用いることもできる。その他に、p型層のp型添加物原料として、ジメチルジンク(DMZn)、ジエチルジンク(DEZn)を用いる事も出来る。

【0034】

更に、このLED用エピタキシャルウェハをMOCVD装置から搬出した後、p型GaPコンタクト層7表面に、プラズマCVD装置で、透明誘電体膜としてのSiO₂膜8を成膜し、レジストやマスクアライナなどの一般的なフォトリソグラフィ技術を使用し、フッ酸系エッチング液でSiO₂膜8に開口部(正方形の線状の開口部)を形成し、その開口部に真空蒸着法によって、線状の正方形のオーミックコンタクト接合部9を形成した(図2)。図2(a)は上面図、図2(b)は図2(a)の2B-2B断面図である。オーミックコンタクト接合部9には、AuZn(金・亜鉛)合金を用いた。また、オーミックコンタクト接合部9は、後で形成する表面電極13直下以外の領域になるように配置した。

30

【0035】

次に、上記オーミックコンタクト接合部付きLED用エピタキシャルウェハ上に、反射金属膜10として、Al(アルミニウム)層、Ti(チタン)層、Au(金)層を、それぞれ順に蒸着した(図3)。Al層が反射層(反射膜)、Tiが拡散防止バリア層、Auが接合層となる。

40

一方、支持基板として用意した導電性Si基板11の表面に、Ti(チタン)層、Pt(プラチナ)層、Au(金)層を、それぞれ順に蒸着し、金属密着層12を形成した(図3)。Ti層がオーミックコンタクト金属層、Ptが拡散防止バリア層、Auが接合層となる。

上記の様に作製したLEDエピタキシャルウェハ表面のAu接合層と、Si基板11表面のAu接合層とを貼り合わせる(図3)。貼り合わせは、圧力0.01 Torr (約1.33 Pa) 雰囲気下で荷重を30 Kg f/cm² 負荷した状態で、温度350℃で30分間保持することによって行った。

【0036】

50

次に、Si基板11に貼り合わせたLEDエピタキシャルウェハのGaAs基板1をアンモニア水と過酸化水素水の混合液によってエッチング除去し、アンドープ ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層2を露出させた。更に、塩酸でエッチングストップ層2を除去し、n型GaAsコンタクト層3を露出させた (図4)。

【0037】

次に、n型GaAsコンタクト層3の表面にレジストやマスクアライナなどの一般的なフォトリソグラフィー技術を用い、真空蒸着法によって独立した1辺が100 μm の正方形からなるn側表面電極13を形成した。表面電極13は、AuGe (金-ゲルマニウム合金)層、Ti (チタン)層、Au (金)層を、それぞれ順に蒸着して形成した。表面電極13の形成後、硫酸と過酸化水素水と水の混合液からなるエッチング液を用いて、形成した表面電極13をマスクとして、表面電極13直下以外のGaAsコンタクト層3をエッチング除去し、選択性エッチングによってn型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ クラッド層4を露出させた (図5)。

【0038】

次に、光取出面4aとなるn型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ クラッド層4上にフォトリソグラフィー技術を用いて1.0 μm ~3.0 μm 周期のパターニングを行い、ウェットエッチング法でn型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ クラッド層4表面に凹凸形状を形成した (図6)。

更に、フォトリソグラフィー技術を用いて素子間分離のためのパターニングを行い、n型クラッド層4表面からp型GaPコンタクト層7までをウェットエッチング法で除去することによって素子間分離を行った (図6)。

【0039】

次に、Si基板11裏面に、Ti (チタン)層、Au (金)層からなる裏面電極14を真空蒸着法によって形成した後、電極の合金化であるアロイ工程を、窒素ガス雰囲気中にて400 $^{\circ}\text{C}$ に加熱し、5分間熱処理する事で行った。

更に、ワイヤーのボンディング用にTi (チタン)層、Au (金)層からなる表面電極パット15を、表面電極13上にフォトリソグラフィー技術および真空蒸着法によって形成した。

その後、上記の様にして構成された電極形成したLED用基板を、ダイシング装置を用いて切断し、チップサイズ300 μm 角のLEDベアチップを作製した (図7)。

更に前記LEDベアチップをTO-18ステム上にマウント (ダイボンディング) し、その後、更にマウントされた前記LEDベアチップに、ワイヤボンディングを行い、LED素子を作製した。

【0040】

(実施例2、実施例3)

実施例2として、図8の上面図に示した構造の発光波長630nm付近の貼り換え型赤色発光素子30を作製した。また、実施例3として、図9の上面図に示した構造の発光波長630nm付近の貼り換え型赤色発光素子40を作製した。実施例2、実施例3において、エピタキシャル成長の方法、エピタキシャル層膜厚、エピタキシャル層構造、反射金属膜、支持基板への貼り替え方法、エッチング方法等のプロセス工程やLED素子製作方法は、基本的に上記実施例1と同じにした。

上記実施例1と異なる点は、実施例2では、図8に示すように、表面電極31は円形状であり、表面電極31側から見て、円形状の表面電極31を取り囲んで円形の線状のオーミックコンタクト接合部32が同心配置で設けられている点である。また、実施例3では、図9に示すように、表面電極41は正方形の角部を滑らかにR面取りしたような形状であり、表面電極41側から見て、表面電極31を取り囲んで表面電極41と相似形状の線状のオーミックコンタクト接合部42が同心配置で設けられている点である。

【0041】

(比較例1、比較例2)

比較例1として、図10 (a) の上面図に示した構造の発光波長630nm付近の貼り

10

20

30

40

50

換え型赤色発光素子 110 を作製した。また、比較例 2 として、図 10 (b) の上面図に示した構造の発光波長 630 nm 付近の貼り換え型赤色発光素子 120 を作製した。比較例 1、比較例 2 において、エピタキシャル成長の方法、エピタキシャル層膜厚、エピタキシャル層構造、反射金属膜、支持基板への貼り替え方法、エッチング方法等のプロセス工程や LED 素子製作方法は、基本的に上記実施例 1 と同じにした。

上記実施例 1 と異なる点は、比較例 1 では、図 10 (a) に示すように、表面電極 111 は中央部（電極パッドが形成される部分）が円形（直径 100 μm ）であって、この円形の中央部から放射状に線状電極が延びた形状であり、表面電極 111 側から見て、表面電極 111 の線状電極を取り囲むように線状のオーミックコンタクト接合部 112 が設けられている点である。また、比較例 2 では、図 10 (b) に示すように、表面電極 121 は中央部（電極パッドが形成される部分）が円形（直径 100 μm ）であって、この円形の中央部から放射状に線状電極が延び且つ線状電極の一部が更にその先端部で左右に枝分かれしたような形状であり、表面電極 121 側から見て、表面電極 121 の線状電極を取り囲むように線状のオーミックコンタクト接合部 122 が設けられている点である。

【0042】

上記の通りに作製された実施例の LED 素子をエポキシ樹脂でモールドした後に、20 mA 通電を行って LED 特性を調べた。

図 11 には、図 7 に示す実施例 1 の構造における、正方形の表面電極（電極パッド）の外周長さと発光出力との関係を示す。また、図 12 には、図 8 に示す実施例 2 の構造における、円形の表面電極（電極パッド）の外周長さと発光出力との関係を示す。

図 11 及び図 12 より、表面電極の外周の長さが 700 μm よりも長くなると、発光出力の低下が顕著となる。これは、表面電極の面積が大きくなり、発光素子内の吸収要因が大きくなるからである。また、図 9 に示す実施例 3 の表面電極形状においても実施例 1 と同様の効果が確認された。

【0043】

また、図 10 (a)、(b) に示す比較例 1、比較例 2 についても、実施例と同様に樹脂モールドして 20 mA 通電して発光出力を評価した。その結果、比較例 1、比較例 2 では、発光出力は、それぞれ 8.7 mW、9.5 mW であり、実施例と比較して低い値となった。これは、チップの 1 辺が 320 μm 以下の比較的小さいチップにあっては、表面電極（電極パッド）から線状電極を延ばすと、電流をチップ全体に広げる効果以上に光吸収要因が大きく作用して、発光出力が大きくなりえないものと考えられる。

【0044】

次に、上記図 9 に示す実施例 3 の発光素子 40 を、チップサイズを 200 μm ~ 500 μm まで変えて作製（図 9 に示す表面電極 41 及びオーミックコンタクト接合部 42 に相似するパターン形状を保って作製）し、作製された実施例 3 の発光素子 40 をエポキシ樹脂でモールドした後に、20 mA 通電を行って発光出力を測定した。同様に、図 10 (b) に示す比較例 2 の発光素子 120 を、チップサイズを 200 μm ~ 500 μm まで変えて作製（図 10 (b) に示す表面電極 121 及びオーミックコンタクト接合部 122 に相似するパターン形状を保って作製）し、作製された比較例 2 の発光素子 120 をエポキシ樹脂でモールドした後に、20 mA 通電を行って発光出力を測定した。

図 13 に測定結果を示す。図 13 に示すように、発光素子チップの一辺の長さ（チップサイズ）が 320 μm 以下となると、本発明にかかる実施例 3 の発光素子の構造が、比較例 2 の発光素子よりも発光出力が大きくなり、有効であることが確認された。

【0045】

（実施例 4）

この実施例 4 では、上記実施例の発光素子において、凹凸形状に形成された光取出面 4a を、透明膜 17、18 で覆った構造とした。

まず、凹凸形状の光取出面 4a に、繰り返し塗布を行うことで、光取出面 4a の凹部が埋まり、光取出面 4a の凹凸形状に対応した波形形状の表面を有する透明膜 17 を形成した。更に、スパッタリングにより、透明膜 17 上に平坦な表面を有する透明膜 18 を形成

した。スパッタリングで透明膜 18 を形成することで、透明膜 18 を結晶性良く形成でき、外部からの水分等の侵入を防止できる。また、本発明では表面電極が単純な多角形状または丸形状なので、透明膜 17、18 を形成するための塗布、スパッタリングは、容易に実施できる。

凹凸形状の光取出面 4a を透明膜 17、18 で覆うことにより、光取出面 4a の凹凸部を保護することができる。また、透明膜 17 の屈折率を、光取出面 4a を有する半導体層 4 の屈折率（3.5～3.6 程度）よりも小さな屈折率とすることにより、光取出面 4a での反射を抑えることができる。更に、透明膜 18 の屈折率を透明膜 17 の屈折率よりも小さな屈折率とするのが好ましく、これにより、透明膜 17 と透明膜 18 との界面での反射を抑えることができる。また、透明膜 17 の表面が波形の曲面となることから、レンズ効果による光取り出しの向上が期待できる。

透明膜 17、18 は、導電性の材料、絶縁性の材料のいずれを用いてもよい。具体的には、ITO、SiO₂、Si₃N₄ などが挙げられる。また、例えば、半導体層 4 側の透明膜 17 を導電性の材料とし、表面側の透明膜 18 を絶縁性の材料としてもよい。また、透明膜 18 を省略し、透明膜 17 のみとしてもよい。なお、透明膜 17、18 に用いる材料や製法、発光素子の製造プロセスにおける透明膜 17、18 の形成順序などは、発光素子の特性、生産性、コストなどを考慮して適宜決定される。

【0046】

（その他の実施例）

上記実施例では、支持基板としては、Si 基板 11 を用いていたが、発光素子の製造プロセスに耐え得る支持基板であれば、Si 基板以外にも用いることが可能である。具体的には、Ge 基板、GaAs 基板、GaP 基板、その他メタル基板等が挙げられる。

また、上記実施例では、活性層（発光層）5 をバルク層としているが多重量子井戸等でもその効果は同様であり、更に、上記実施例では、発光波長 630nm 付近の赤色発光素子について述べたが、本発明はLEDの発光波長に依存せずに、発光出力を向上させる効果が得られる。

また、上記実施例では、光取出面 4a 側をn型ドーピング層としているが、n型層とp型層を逆にしても、勿論、同様の効果が得られる。

【図面の簡単な説明】

【0047】

【図1】実施例1の半導体発光素子の製造工程を示す断面図である。

【図2】実施例1の半導体発光素子の製造工程を示すもので、図2（a）は上面図、図2（b）は図2（a）の2B-2B断面図である。

【図3】実施例1の半導体発光素子の製造工程を示す断面図である。

【図4】実施例1の半導体発光素子の製造工程を示す断面図である。

【図5】実施例1の半導体発光素子の製造工程を示すもので、図5（a）は上面図、図5（b）は図5（a）の5B-5B断面図である。

【図6】実施例1の半導体発光素子の製造工程を示すもので、図6（a）は上面図、図6（b）は図6（a）の6B-6B断面図である。

【図7】実施例1の半導体発光素子を示すもので、図7（a）は上面図、図7（b）は図7（a）の7B-7B断面図である。

【図8】実施例2の半導体発光素子の上面図である。

【図9】実施例3の半導体発光素子の上面図である。

【図10】比較例の半導体発光素子の上面図である。

【図11】実施例1の構造において、表面電極の外周長さと発光出力との関係を示すグラフである。

【図12】実施例2の構造において、表面電極の外周長さと発光出力との関係を示すグラフである。

【図13】実施例および比較例の半導体発光素子において、半導体発光素子のチップ一辺の長さと発光出力との関係を示すグラフである。

10

20

30

40

50

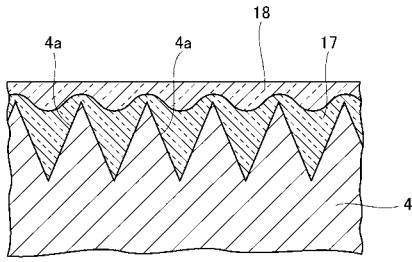
【図 1 4】実施例 4 の半導体発光素子における光取出面の部分拡大断面図である。

【符号の説明】

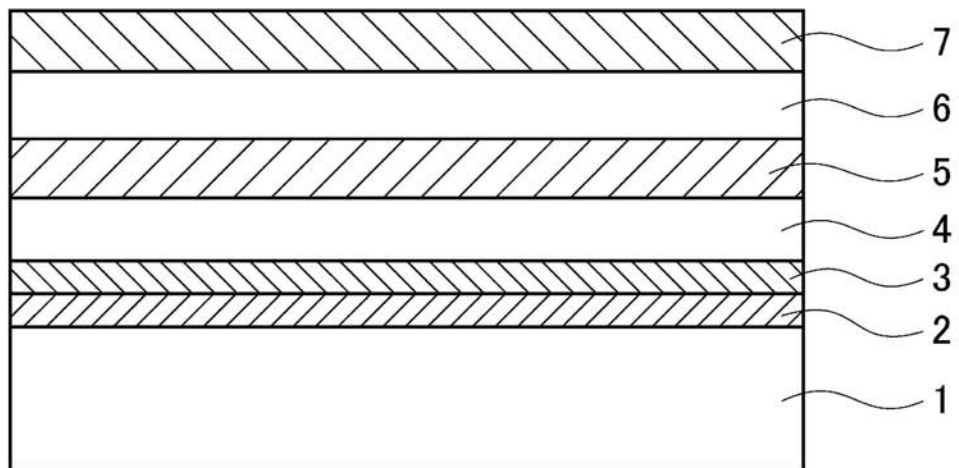
【0048】

- | | | |
|-----|--------------------|----|
| 1 | 成長用 GaAs 基板 | |
| 2 | AlGaInP エッチングストップ層 | |
| 3 | n 型 GaAs コンタクト層 | |
| 4 | n 型 AlGaInP クラッド層 | |
| 4 a | 光取出面 | |
| 5 | AlGaInP 活性層 | |
| 6 | p 型 AlGaInP クラッド層 | 10 |
| 7 | p 型 GaP コンタクト層 | |
| 8 | SiO ₂ 膜 | |
| 9 | オーミックコンタクト接合部 | |
| 10 | 反射金属層 | |
| 11 | Si 基板 | |
| 12 | 金属密着層 | |
| 13 | 表面電極 | |
| 14 | 裏面電極 | |
| 15 | 電極パッド | |
| 17 | 透明膜 | 20 |
| 18 | 透明膜 | |
| 20 | 発光素子 | |
| 30 | 発光素子 | |
| 31 | 表面電極 | |
| 32 | オーミックコンタクト接合部 | |
| 40 | 発光素子 | |
| 41 | 表面電極 | |
| 42 | オーミックコンタクト接合部 | |

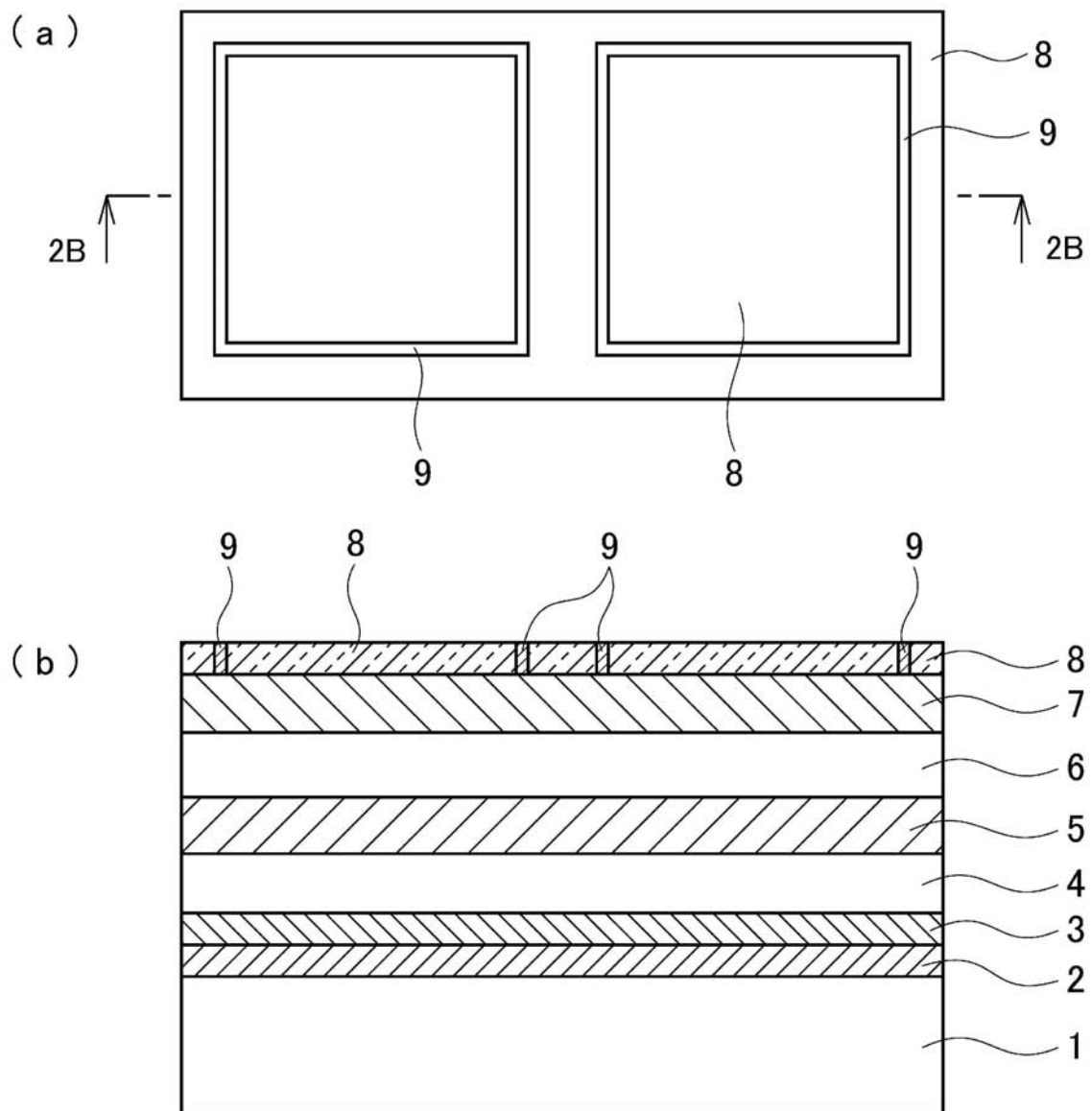
【図 14】



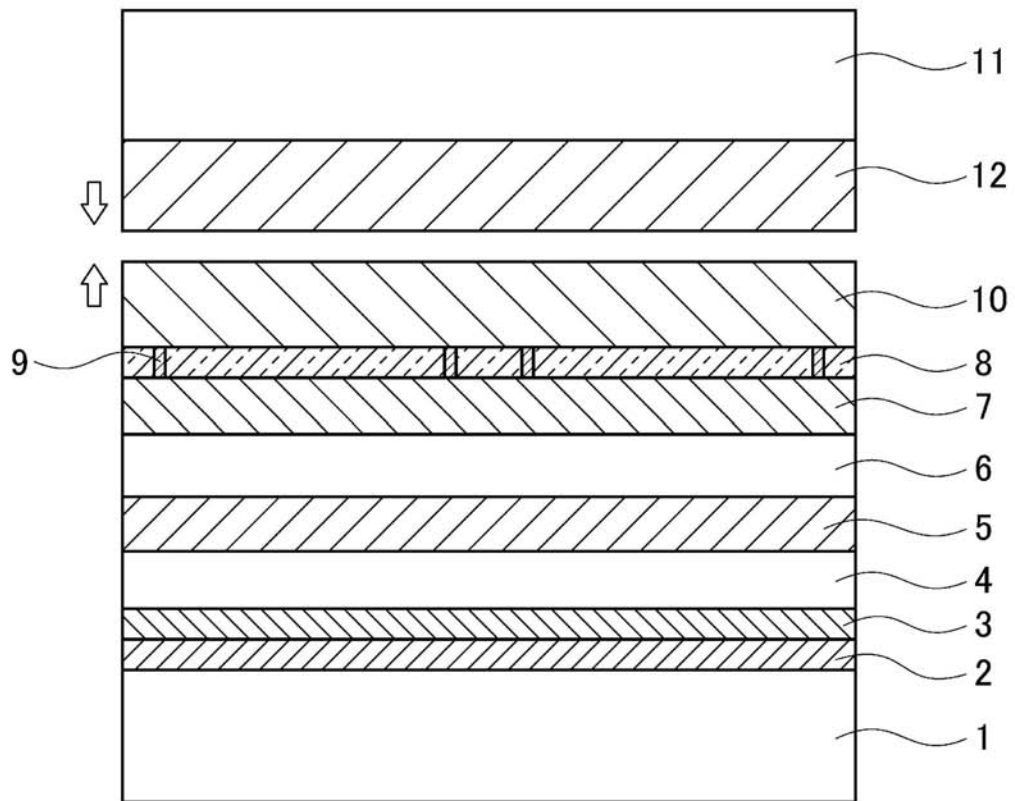
【図 1】



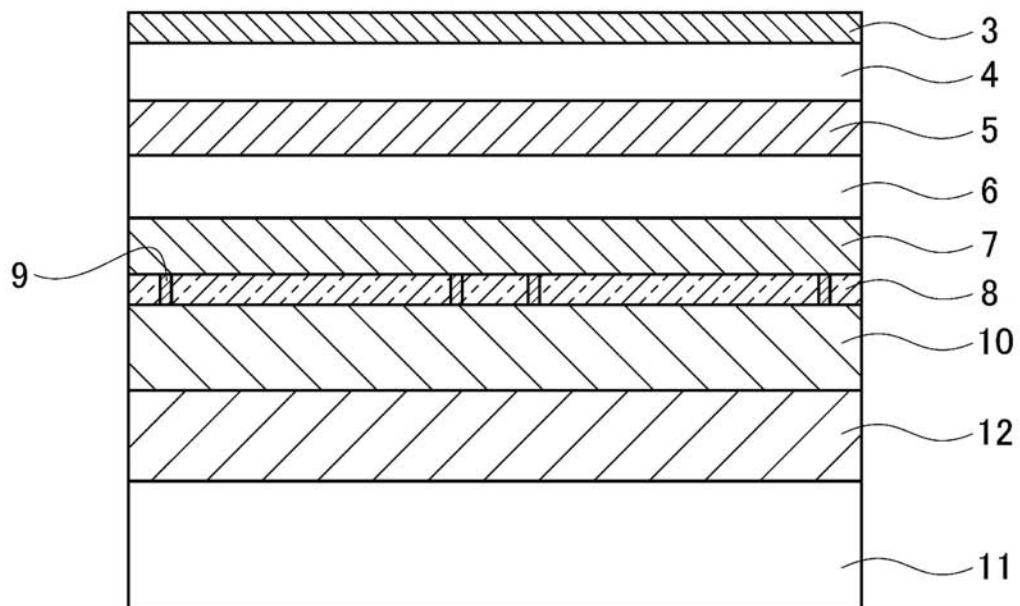
【図 2】



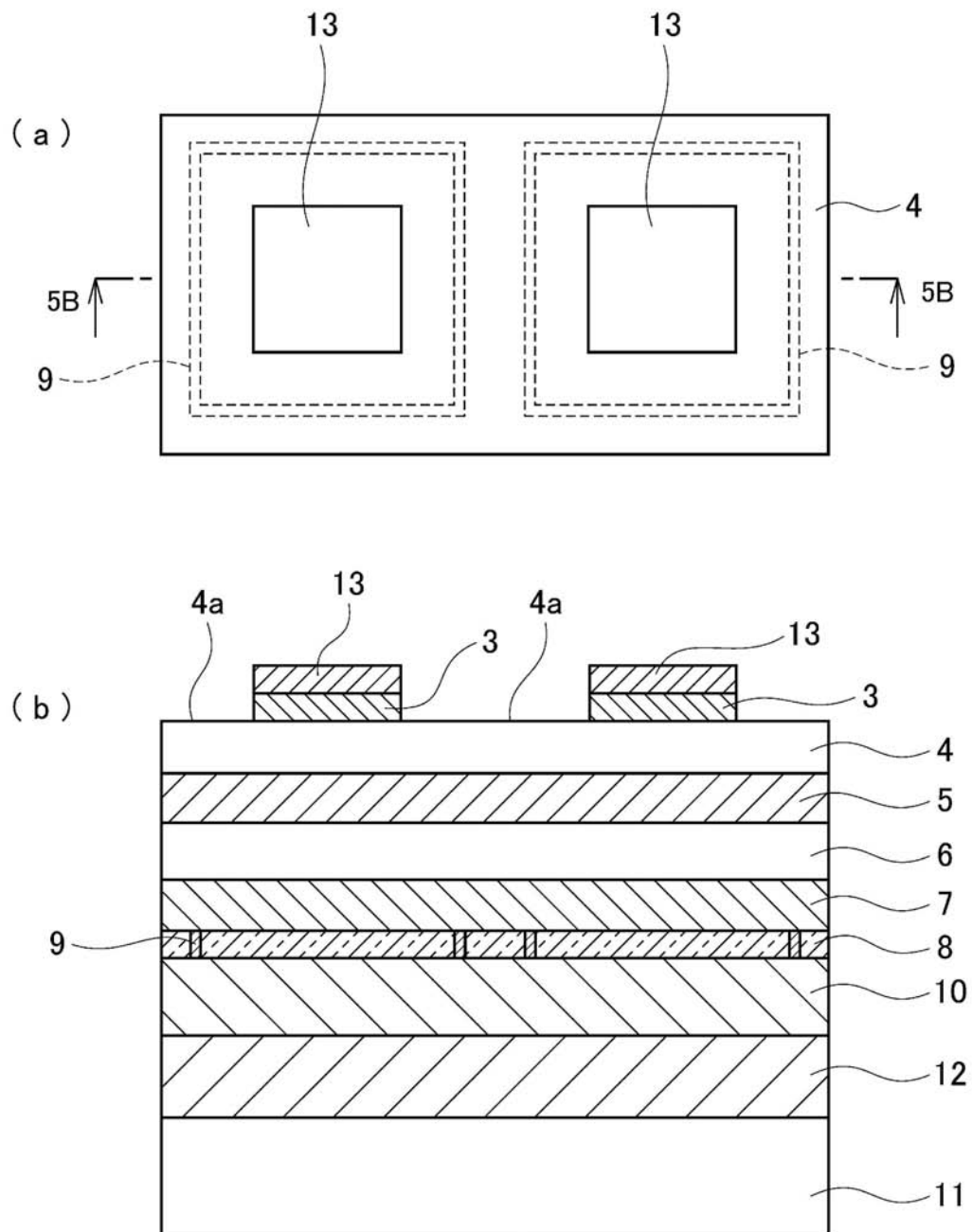
【図 3】



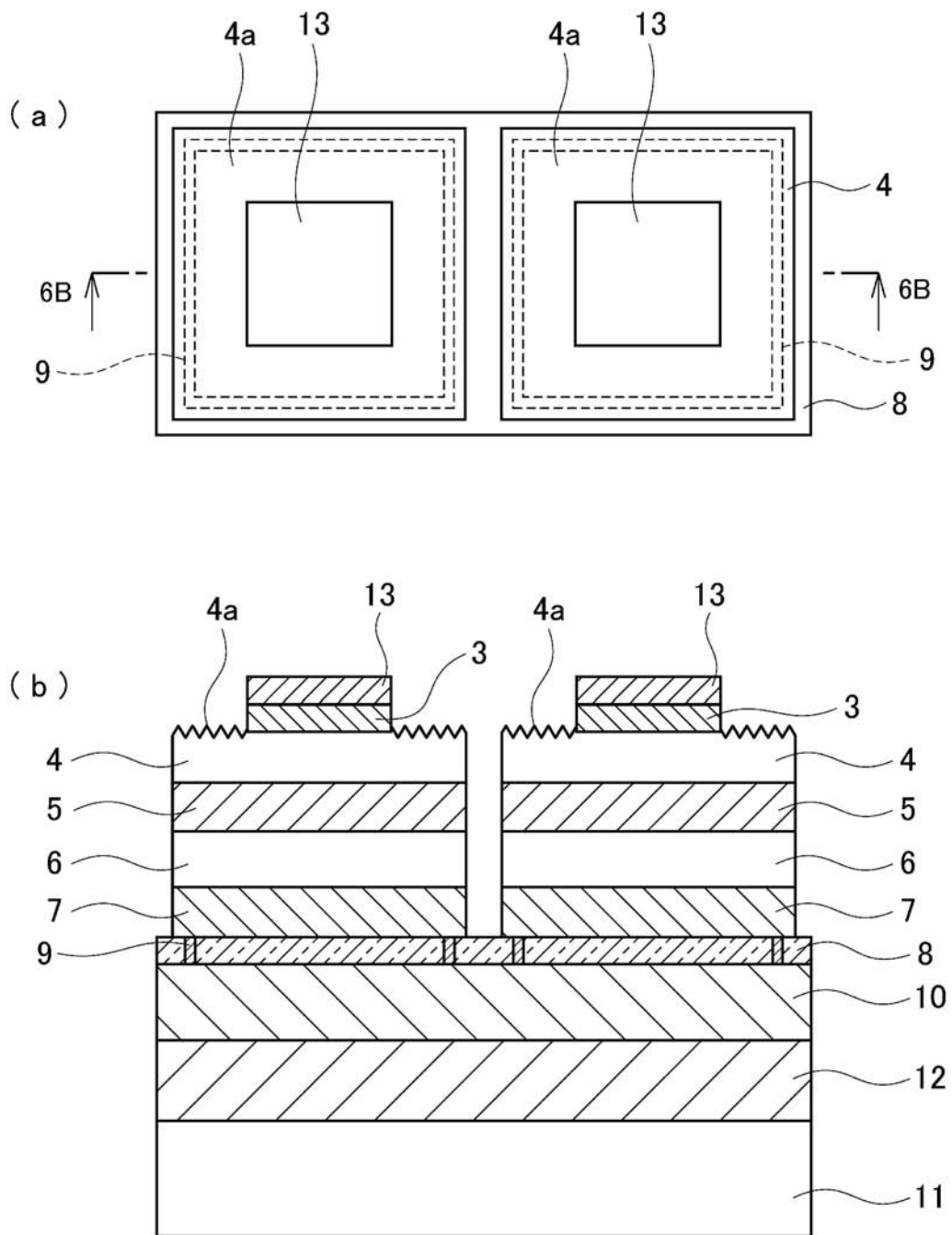
【図 4】



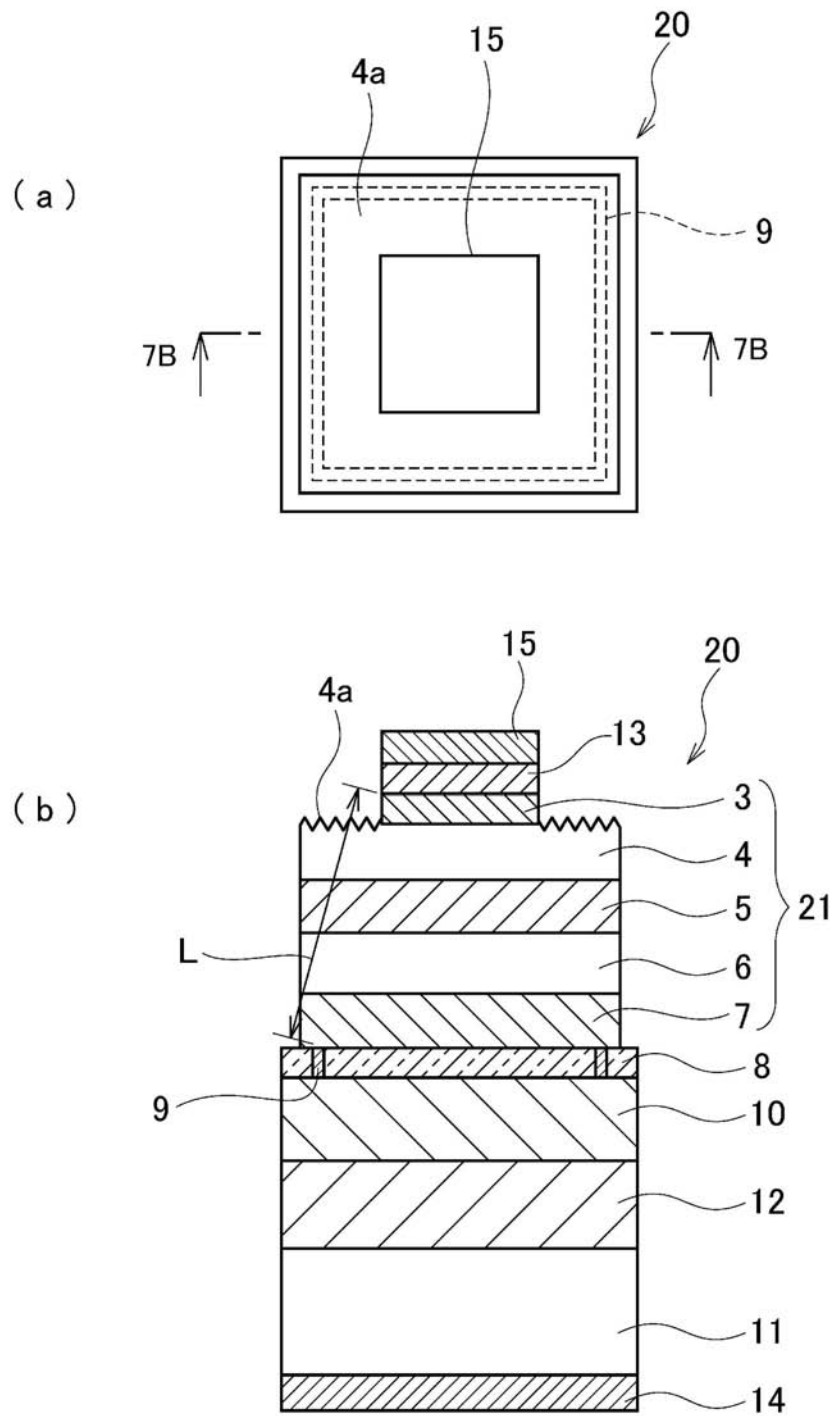
【図 5】



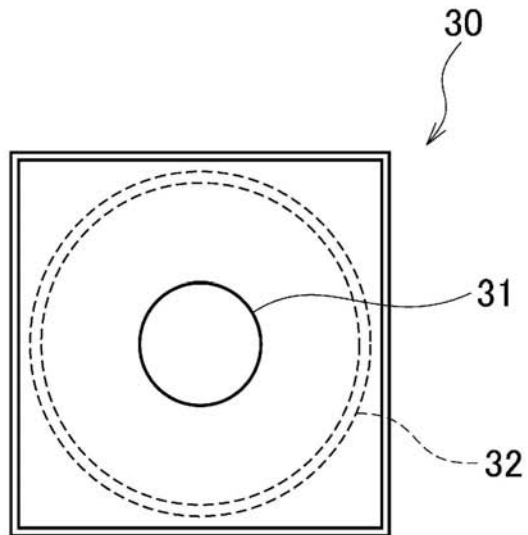
【図 6】



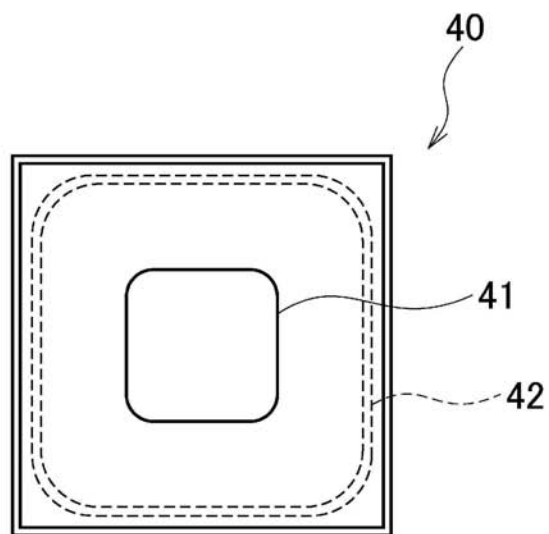
【図 7】



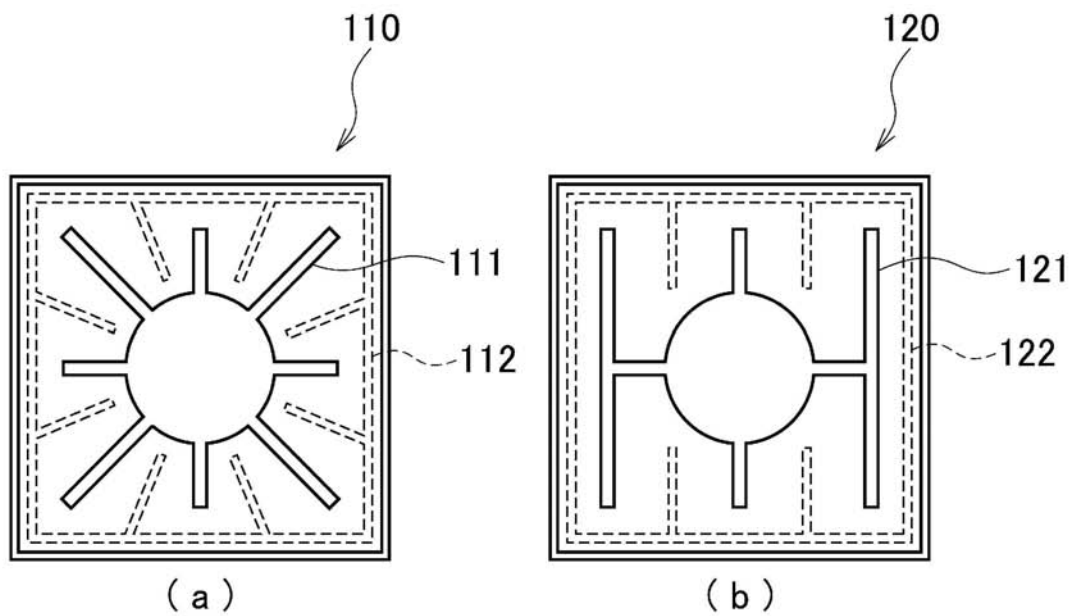
【図 8】



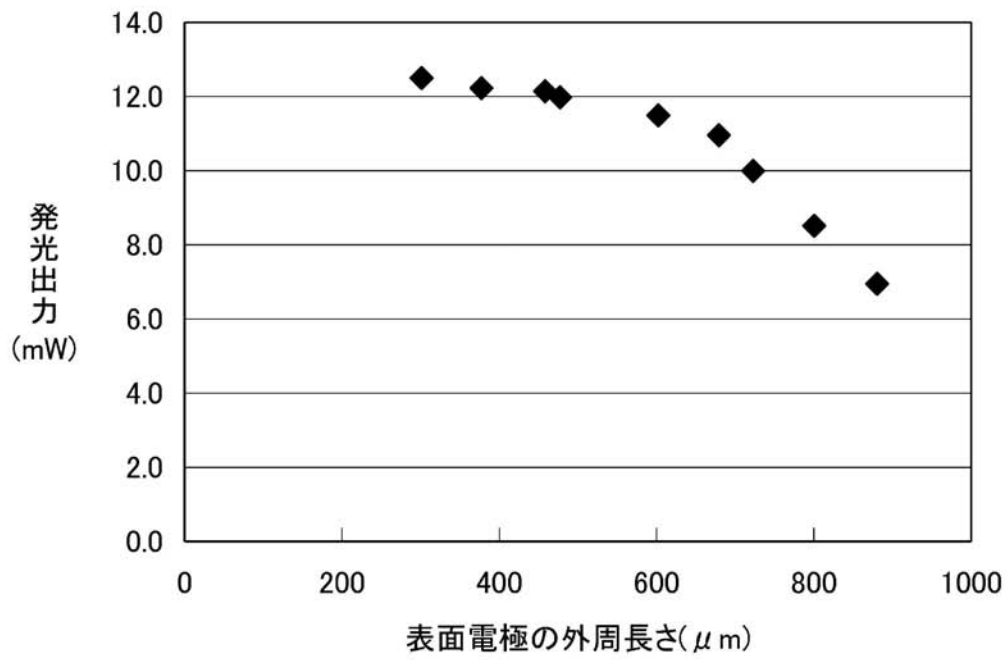
【図 9】



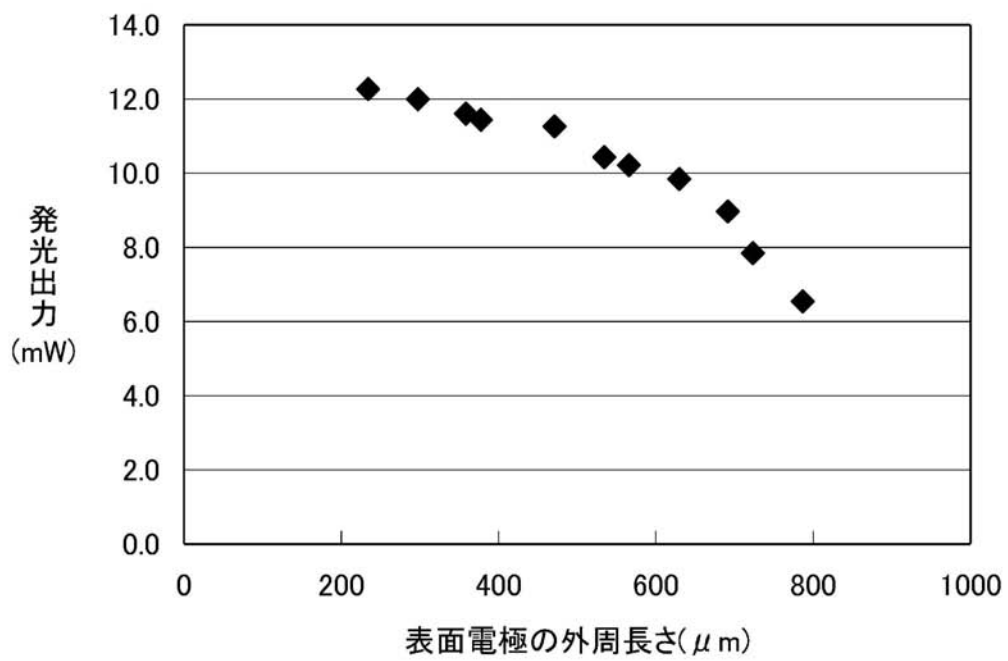
【図 10】



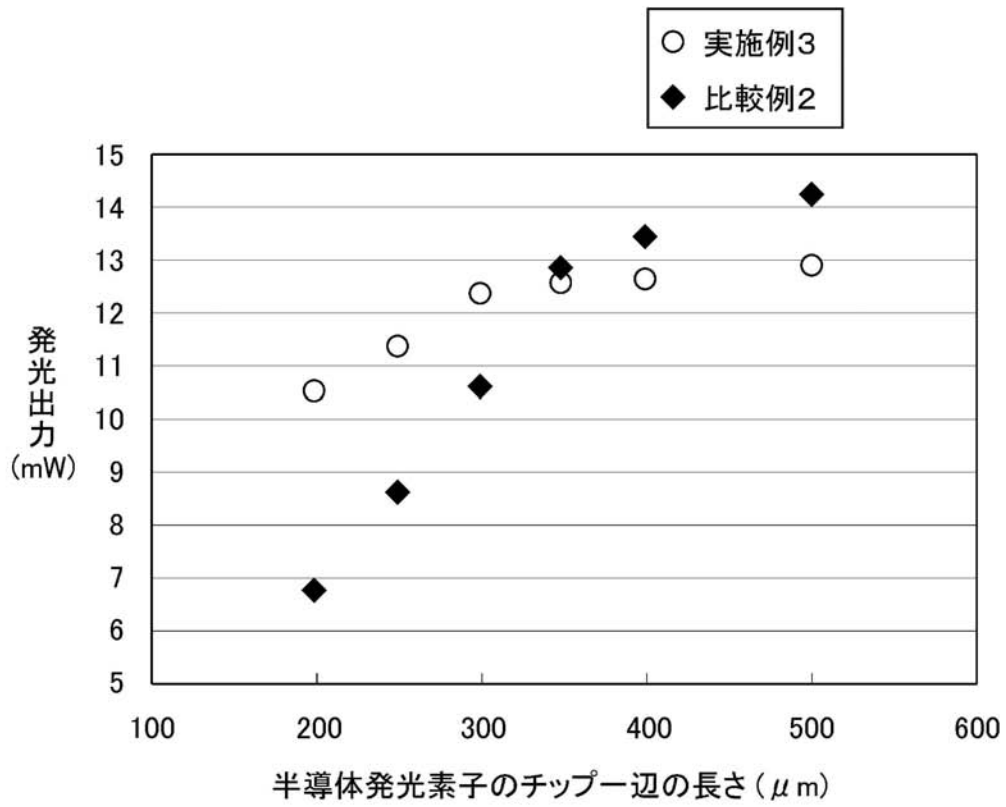
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

Fターム(参考) 5F041 AA03 CA04 CA12 CA34 CA49 CA57 CA65 CA74 CA83 CA85
CA92 CA93