



(21)申請案號：111130263 (22)申請日：中華民國 111 (2022) 年 08 月 11 日

(51)Int. Cl. : **H03F3/213 (2006.01)** **H03F1/06 (2006.01)**

(30)優先權：2022/06/30 美國 17/853,945

2021/09/10 美國 63/242,511

(71)申請人：聯發科技股份有限公司 (中華民國) MEDIATEK INC. (TW)

新竹市篤行一路一號

(72)發明人：溫松翰 WEN, SUNG-HAN (TW)；林育弘 LIN, YU-HUNG (TW)；簡士雄 CHIEN, SHIH-HSIUNG (TW)；鍾季衡 CHUNG, CHI-HENG (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

CN 104734652A US 6317000B1

US 2020/0007099A1

期刊 De Langen, K.-J. and Huijsing, J.H. Compact low-voltage power-efficient operational amplifier cells for VLSI IEEE Journal of Solid-State Circuits 33 1998 <https://ieeexplore.ieee.org/abstract/document/720394>

審查人員：陳明德

申請專利範圍項數：14 項 圖式數：7 共 28 頁

(54)名稱

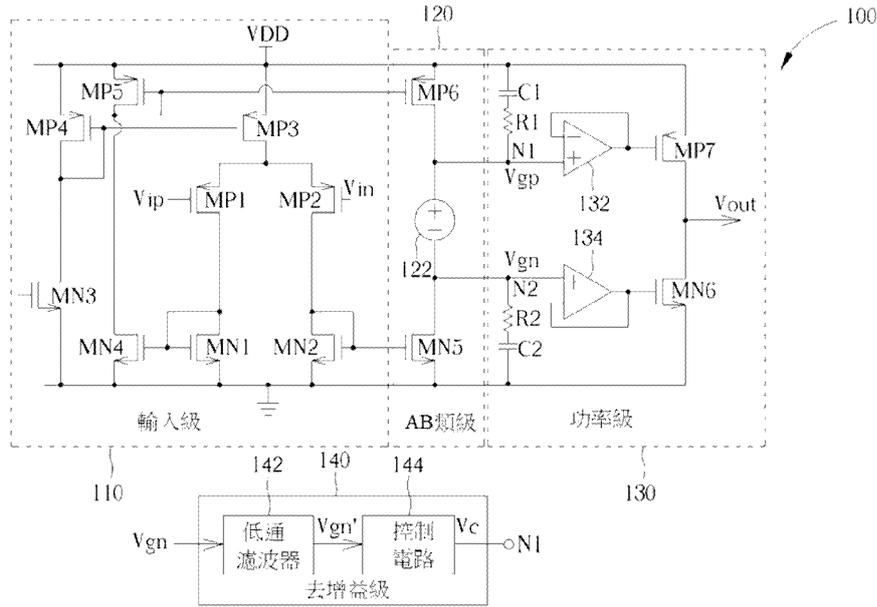
放大器

(57)摘要

本發明提供一種放大器，包括輸入級、控制級、功率級和去增益級。輸入級用於接收輸入信號以產生放大信號。控制級用於根據該放大信號產生第一驅動信號與第二驅動信號。功率級包括第一輸入端及第二輸入端，其中，功率級耦接電源電壓及接地電壓，用於接收分別來自第一輸入端及第二輸入端的第一驅動信號及第二驅動信號，以產生輸出信號。

The present invention provides an amplifier including an input stage, an controller stage, a power stage and a de-gain stage. The input stage is configured to receive an input signal to generate an amplified signal. The controller stage is configured to generate a first driving signal and a second driving signal according to the amplified signal. The power stage comprises a first input terminal and a second input terminal, wherein the power stage is coupled to a supply voltage and a ground voltage, for receiving the first driving signal and the second driving signal from the first input terminal and the second input terminal, respectively, and generating an output signal.

指定代表圖：



第1圖

符號簡單說明：

100:放大器

110:輸入級

120:AB類級

130:功率級

140:去增益級

142:低通濾波器

144:控制電路

122:浮接電壓源

132,134:電壓緩衝器

MN1至MN6:NMOS

MP1至MP7:PMOS

C1,C2:電容器

R1,R2:電阻



I836552

## 【發明摘要】

公告本

【中文發明名稱】放大器

【英文發明名稱】AMPLIFIER

## 【中文】

本發明提供一種放大器，包括輸入級、控制級、功率級和去增益級。輸入級用於接收輸入信號以產生放大信號。控制級用於根據該放大信號產生第一驅動信號與第二驅動信號。功率級包括第一輸入端及第二輸入端，其中，功率級耦接電源電壓及接地電壓，用於接收分別來自第一輸入端及第二輸入端的第一驅動信號及第二驅動信號，以產生輸出信號。

## 【英文】

The present invention provides an amplifier including an input stage, an controller stage, a power stage and a de-gain stage. The input stage is configured to receive an input signal to generate an amplified signal. The controller stage is configured to generate a first driving signal and a second driving signal according to the amplified signal. The power stage comprises a first input terminal and a second input terminal, wherein the power stage is coupled to a supply voltage and a ground voltage, for receiving the first driving signal and the second driving signal from the first input terminal and the second input terminal, respectively, and generating an output signal.

【指定代表圖】第（ 1 ）圖。

【代表圖之符號簡單說明】

100:放大器

110:輸入級

120:AB類級

130:功率級

140:去增益級

142:低通濾波器

144:控制電路

122:浮接電壓源

132,134:電壓緩衝器

MN1至MN6:NMOS

MP1至MP7:PMOS

C1,C2:電容器

R1,R2:電阻

【特徵化學式】

無

## 【發明說明書】

【中文發明名稱】 放大器

【英文發明名稱】 AMPLIFIER

【技術領域】

【0001】 本公開實施例通常涉及放大技術，以及更具體地，涉及一種高效率的放大器。

【先前技術】

【0002】 傳統的AB類放大器通常包括放大級和功率級，其中，放大級被配置為產生兩個驅動信號來控制串聯在功率級中的P型金屬氧化物半導體（P-type metal-oxide-semiconductor，PMOS）和N型金屬氧化物半導體（N-type metal-oxide-semiconductor，NMOS）。理想情況下，功率級的NMOS和PMOS不會被同時使能。然而，在實際使用中，當NMOS被使能以汲取電流時，PMOS也將會因為驅動信號之間不可避免的電容器耦合效應而被使能，導致PMOS存在漏電流。此外，當放大器操作在高頻時，上述現象更為嚴重，例如，AB類放大器可能會像A類放大器一樣工作，效率較低。

【發明內容】

【0003】 因此，本發明的目的在於提供一種高效率的放大器，以解決上述問題。

【0004】 根據本發明一實施例，公開了一種放大器，包括輸入級、控制級、

第1頁，共16頁(發明說明書)

功率級和去增益級。輸入級用於接收輸入信號以產生放大信號。控制級用於根據該放大信號產生第一驅動信號與第二驅動信號。功率級包括第一輸入端及第二輸入端，其中，功率級耦接電源電壓及接地電壓，用於接收分別來自第一輸入端及第二輸入端的第一驅動信號及第二驅動信號，並產生輸出信號。去增益級用於根據第二驅動信號產生第一控制信號至第一輸入端。

【0005】 在一些實施例中，該控制級是AB類級。

【0006】 在一些實施例中，該去增益級包括：第一低通濾波器，用於對該第二驅動信號進行濾波以產生濾波後的第二驅動信號；以及第一控制電路，耦接該第一低通濾波器，用於產生該第一控制信號至該功率級的第一輸入端，以根據該濾波後的第二驅動信號限制該第一驅動信號的擺幅。

【0007】 在一些實施例中，響應於該濾波後的第二驅動信號大於第一閾值電平，該第一控制電路將該功率級的第一輸入端通過電容器耦接至該電源電壓或該輸出信號。

【0008】 在一些實施例中，響應於該濾波後的第二驅動信號不大於該第一閾值電平，該第一控制電路不將該功率級的第一輸入端通過該電容器耦接到該電源電壓或該輸出信號。

【0009】 在一些實施例中，響應於該濾波後的第二驅動信號大於第一閾值電平，該第一控制電路使用轉導放大器向該功率級的第一輸入端提供電流。

【0010】 在一些實施例中，響應於該濾波後的第二驅動信號不大於該第一閾值電平，該第一控制電路不向該功率級的第一輸入端提供電流。

【0011】 在一些實施例中，該第一控制電路包括阻尼電路，該阻尼電路耦接在該功率級的第一輸入端和該轉導放大器的內部端子或輸入端之間。

【0012】 在一些實施例中，該功率級還包括P型電晶體和N型電晶體，該P型電晶體耦接在該電源電壓和輸出端之間，該N型電晶體耦接在該輸出端和該接地

電壓之間，該P型電晶體接收來自該第一輸入端的該第一驅動信號，以及，該N型電晶體接收來自該第二輸入端的該第二驅動信號，以產生該輸出信號。

【0013】 在一些實施例中，該去增益級還包括：第二低通濾波器，用於對該第一驅動信號進行濾波以產生濾波後的第一驅動信號；以及第二控制電路，耦接該第二低通濾波器，用於根據該濾波後的第一驅動信號產生第二控制信號至該功率級的第二輸入端，以根據該濾波後的第一驅動信號限制該第二驅動信號的擺幅。

【0014】 在一些實施例中，響應於該濾波後的第一驅動信號小於第二閾值電平，該第二控制電路將該功率級的第二輸入端通過電容器耦接到該接地電壓或該輸出信號。

【0015】 在一些實施例中，響應於該濾波後的第一驅動信號不小於該第二閾值電平，該第二控制電路不將該功率級的第二輸入端通過電容器耦接到該接地電壓或該輸出信號。

【0016】 在一些實施例中，響應於該濾波後的第一驅動信號小於第二閾值電平，該第二控制電路使用轉導放大器從該功率級的第二輸入端子汲取電流。

【0017】 在一些實施例中，響應於該濾波後的第一驅動信號不小於該第二閾值電平，該第二控制電路不從該功率級的第二輸入端汲取電流。

【0018】 第二方面，本發明提供了一種電源調製器，其中，該電源調製器包括如上所述的任意一項放大器。

【0019】 在閱讀各種附圖和圖式示出的優選實施例的以下詳細描述之後，本發明的這些和其它目的對於本領域普通技術人員變得顯而易見。本發明內容是通過示例的方式提供的，並非旨在限定本發明。在下面的詳細描述中描述其它實施例和優點。本發明由申請專利範圍限定。

**【圖式簡單說明】****【0020】**

附圖（其中，相同的數字表示相同的組件）示出了本發明實施例。包括的附圖用於提供對本公開實施例的進一步理解，以及，附圖被併入並構成本公開實施例的一部分。附圖示出了本公開實施例的實施方式，並且與說明書一起用於解釋本公開實施例的原理。可以理解的是，附圖不一定按比例繪製，因為可以示出一些部件與實際實施中的尺寸不成比例以清楚地說明本公開實施例的概念。

第1圖是根據本發明一實施例示出的一種放大器的示意圖。

第2圖是根據本發明一實施例示出的一種去增益級的示意圖。

第3圖是根據本發明一實施例示出的一種去增益級的示意圖。

第4圖是根據本發明一實施例示出的一種放大器的示意圖。

第5圖是根據本發明另一實施例示出的第4圖所示的低通濾波器和第二控制電路的示意圖。

第6圖是根據本發明一實施例示出的控制電路的示意圖。

第7圖是根據本發明一個實施例示出的電源調製器和功率放大器的示意圖。

在下面的詳細描述中，為了說明的目的，闡述了許多具體細節，以便所屬技術領域中具有通常知識者能夠更透徹地理解本發明實施例。然而，顯而易見的是，可以在沒有這些具體細節的情況下實施一個或複數個實施例，不同的實施例或不同實施例中披露的不同特徵可根據需求相結合，而並不應當僅限於附圖所列舉的實施例。

**【實施方式】**

**【0021】** 以下描述為本發明實施的較佳實施例。以下實施例僅用來例舉闡釋  
第4頁，共16頁(發明說明書)

本發明的技術特徵，並非用來限制本發明的範疇。在通篇說明書及申請專利範圍當中使用了某些詞彙來指稱特定的組件。所屬技術領域中具有通常知識者應可理解，製造商可能會用不同的名詞來稱呼同樣的組件。本說明書及申請專利範圍並不以名稱的差異來作為區別組件的方式，而係以組件在功能上的差異來作為區別的基準。本發明的範圍應當參考后附的申請專利範圍來確定。在以下描述和申請專利範圍當中所提及的術語“包含”和“包括”為開放式用語，故應解釋成“包含，但不限定於...”的意思。此外，術語“耦接”意指間接或直接的電氣連接。因此，若文中描述一個裝置耦接至另一裝置，則代表該裝置可直接電氣連接於該另一裝置，或者透過其它裝置或連接手段間接地電氣連接至該另一裝置。文中所用術語“基本”或“大致”係指在可接受的範圍內，所屬技術領域中具有通常知識者能夠解決所要解決的技術問題，基本達到所要達到的技術效果。舉例而言，“大致等於”係指在不影響結果正確性時，所屬技術領域中具有通常知識者能夠接受的與“完全等於”有一定誤差的方式。

【0022】 第1圖是根據本發明一實施例示出的放大器100的示意圖，在第1圖的示例中，放大器100為AB類放大器（class-AB amplifier），但本發明並不做限於AB類放大器，為方便說明，本發明以AB類放大器為例進行示例說明。如第1圖所示，放大器100包括輸入級（input stage）110、控制級（在本實施例中，以AB類級120作為控制級進行示例說明）、功率級（power stage）130和去增益級（de-gain stage，亦可互換地描述為“降增益級”）140。輸入級110包括多個PMOS MP1至MP5和多個NMOS MN1至MN4，其耦接在電源電壓（supply voltage）VDD和接地電壓（ground voltage）之間，其中，輸入級110被配置為接收輸入信號Vip和Vin（Vip和Vin構成差分輸入信號）以產生放大信號到AB類級（亦可互換地描述為“AB類控制級”）120。應當說明的是，第1圖所示的輸入級110僅為一種示例說明，而不是對本發明的限制，例如，輸入級110可以被配置為接收單端的輸入信

號但產生放大後的差分輸出信號。AB類級120包括耦接在電源電壓VDD和接地電壓之間的PMOS MP6、浮接電壓源(floating voltage source)122和NMOS MN5，其中，PMOS MP6和NMOS MN5被配置為接收由輸入級110提供的放大信號（應當說明的是，雖然第1圖將放大信號示出為差分信號，但本發明並不限於此，例如，放大信號也可以是單端信號）以產生驅動信號Vgp和Vgn。功率級130包括第一輸入端N1、第二輸入端N2、電容器(capacitor) C1和C2、電阻(resistor) R1和R2、兩個電壓緩衝器(voltage buffer)132和134、PMOS MP7和NMOS MN6，其中，電容器C1和電阻R1串聯在電源電壓VDD和第一輸入端N1之間，電容器C2和電阻R2串聯在第二輸入端N2和接地電壓之間，PMOS MP7和NMOS MN6串聯在電源電壓VDD和接地電壓之間，以及，PMOS MP7和NMOS MN6用於通過電壓緩衝器132和134接收驅動信號Vgp和Vgn，並產生輸出信號Vout。去增益級140包括低通濾波器(low-pass filter, LPF) 142和控制電路(control circuit) 144，其中，去增益級140被配置為接收第二輸入端N2的驅動信號Vgn以產生控制信號Vc至第一輸入端N1。

【0023】 在一實施例中，低通濾波器142可以是可配置的低通濾波器，即低通濾波器142的-3dB帶寬(-3dB bandwidth)是可配置的。可以理解地，低通濾波器(LPF)的-3dB帶寬為：在直流(Direct Current, DC)時，若LPF的增益(gain)為0dB，隨著頻率變高，LPF的增益會變低，在某一頻率下，當LPF的增益為-3dB時，此時的頻率稱為LPF的-3dB帶寬。

【0024】 功率級130的電路設計僅用於說明目的而非限制本發明。在其它實施例中，電壓緩衝器132和134可以被從功率級130移除（也就是說，功率級130可以不包括電壓緩衝器132和134），或者，一個或多個電晶體可以位於電源電壓VDD和PMOS MP7之間，或者，一個或多個電晶體可以位於PMOS MP7和功率級130的輸出端之間，或者，一個或多個電晶體可以位於NMOS MN6和接地電壓

之間，或者，一個或多個電晶體可以位於NMOS MP6和功率級130的輸出端之間。具體地，本發明不做限制。

【0025】 由於輸入級110和AB類級120的操作是本領域技術人員熟知的，因此以下內容主要集中描述功率級130和去增益級140。

【0026】 在功率級130的操作中，理想情況下，NMOS MN6和PMOS MP7不會同時被使能（enabled，亦可互換地描述為“啟用”/“開啟”/“接通”），即，當PMOS MP7被使能以從電源電壓VDD提供（source）電流至輸出端時，NMOS MN6被禁用（disabled，亦可互換地描述為“禁能”/“關閉”/“斷開”）；而當NMOS MN6被使能以從輸出端汲取電流至接地端時，PMOS MP7被禁用。具體而言，AB類級120可以產生驅動信號Vgp和Vgn來啟用PMOS MP7而禁用NMOS MN6，以從電源電壓VDD提供電流至輸出端，從而提高輸出信號Vout的電壓電平（在這種情況下的電流可稱為“拉電流”）；以及，AB類級120可產生驅動信號Vgp和Vgn來禁用PMOS MP7而啟用NMOS MN6，以從輸出端汲取電流，從而降低輸出信號Vout的電壓電平（這種情況下的電流可稱為“灌電流”或者“灌入電流”）。然而，由於驅動信號Vgp和Vgn之間不可避免的電容耦合效應（capacitive coupling effect），PMOS MP7和NMOS MN6這兩個將同時在一定時間間隔內被啟用，這降低了放大器100的效率。例如，當AB類級120將驅動信號Vgn的電壓電平（voltage level）從高電平（亦可互換地描述為“高電壓電平”）切換到低電平（亦可互換地描述為“低電壓電平”）時，即，NMOS MN6的灌電流（sinking current）逐漸減小直到NMOS MN6被完全禁用，由於驅動信號Vgp和Vgn之間的電容耦合效應，驅動信號Vgp的電壓電平（voltage level，亦可互換地描述為“電壓水平”）將受驅動信號Vgn的影響而減小，從而，PMOS MP7將可能在“灌電流減少（sinking current reduction）”期間從電源電壓VDD汲取電流。

【0027】 為了解決上述問題，放大器100被設計為具有去增益級140，以對P側

路徑（即，從輸入端至MP7的路徑）和N側路徑（即，從輸入端至MN6的路徑）提供不同的路徑增益控制（path gain control），以在驅動信號Vgn的電壓電平由高電平切換到低電平時穩定（stabilize）驅動信號Vgp。具體而言，低通濾波器142對驅動信號Vgn進行濾波以產生濾波後的驅動信號Vgn'，控制電路144接收濾波後的驅動信號Vgn'並產生控制信號Vc至第一輸入端N1，以限制驅動信號Vgp的擺動/擺幅（swing）。也就是說，通過提供控制信號Vc給第一輸入端N1，驅動信號Vgp的電壓電平將不會因電容耦合效應而隨著驅動信號Vgn下降太多，從而，驅動信號Vgp的電壓電平變得更穩定。

【0028】 第2圖是根據本發明一實施例示出的去增益級140的示意圖。如第2圖所示，控制電路144包括電晶體M1至M5、電流源202以及電容器C3，其中，電晶體M1和M2為NMOS，電晶體M3至M5為PMOS，以及，電容器C3具有大電容（large capacitance），例如10pF。電晶體M1至M4用作電流比較器（current comparator），以檢測是否存在大的灌電流事件（即，檢測驅動信號Vgn是否具有高電壓電平，例如，檢測濾波後的驅動信號Vgn'是否大於第一閾值電平，可以理解地，如果檢測到濾波後的驅動信號Vgn'大於第一閾值電平，則認為檢測到大的灌電流事件）並產生第一信號V1，第一信號V1用於使能或禁用電晶體M5。具體地，當驅動信號Vgn具有高電壓電平（例如，驅動信號Vgn大於預設的第一閾值電平）時，濾波後的驅動信號Vgn'也將具有高電壓電平，從而，電晶體M1和M2被使能，使得第一信號V1具有低電壓電平（lower voltage level）。這時，電晶體M5被使能，使得第一輸入端N1通過電容器C3耦接至（連通到）電源電壓VDD或輸出電壓Vout。因此，由於第一輸入端N1通過電容器C3耦接至電源電壓VDD或輸出電壓Vout來降低路徑增益，從而，第一輸入端N1處的驅動信號Vgp將不會在驅動信號Vgn的電壓電平從高變到低時因不可避免的電容耦合效應下降太多。此外，當驅動信號Vgn具有低電壓電平時（即，濾波後的驅動信號Vgn'也將

具有低電壓電平)，電晶體M1和M2被禁用，使得第一信號V1具有高電壓電平以禁用電晶體M5。此時，第一輸入端N1沒有經由電容器C3耦接至電源電壓VDD或輸出電壓Vout，從而路徑增益回到原先的（original）設計，去增益級140此時不影響功率級的路徑增益。

【0029】 值得注意的是，第2圖中所示的電路設計僅用於說明目的，而並非對本發明的限制。在其它實施例中，只要控制電路144能夠在功率級130發生大的灌電流事件時將第一輸入端N1通過電容器C3耦接至電源電壓VDD或輸出電壓Vout，則第2圖所示的控制電路144可具有不同的電路設計。

【0030】 第3圖是根據本發明另一實施例示出的去增益級140的示意圖。如第3圖所示，控制電路144包括電晶體M6至M9，其中，電晶體M6、M7為NMOS，電晶體M8、M9為PMOS。在本實施例中，電晶體M6至M9用作轉導放大器（transconductance amplifier），以檢測是否存在大的灌電流事件（即，檢測驅動信號Vgn是否具有高電壓電平，例如，檢測濾波後的驅動信號Vgn'是否大於第一閾值電平）並確定是否提供電流至第一輸入端N1。具體地，當驅動信號Vgn具有高電壓電平時，濾波後的驅動信號Vgn'也將具有高電壓電平，從而，電晶體M6至M9中的所有電晶體都被使能，使得大電流從電源電壓VDD流向第一輸入端N1。因此，由於大電流從電源電壓VDD流向第一輸入端N1，從而，第一輸入端N1處的驅動信號Vgp的電壓電平將接近於/基本等於電源電壓VDD，以及，第一輸入端N1處的驅動信號Vgp在驅動信號Vgn的電壓電平從高變低時將不會因不可避免的電容耦合效應而下降到能夠使能PMOS MP7的電平。此外，當驅動信號Vgn具有低電壓電平時（即，濾波後的驅動信號Vgn'也將具有低電壓電平），電晶體M6至M9被禁用，因此，沒有電流從電源電壓VDD經由電晶體M9流向第一輸入端N1。這時，第一輸入端N1沒有通過電晶體M9連通到電源電壓VDD，從而路徑增益回到原來的設計。

【0031】 值得注意的是，第3圖中所示的電路設計僅用於說明目的，而並非對本發明的限制。在其它實施例中，只要控制電路144能夠在功率級130發生大的灌電流事件時提供電流至第一輸入端N1以提高驅動信號V<sub>gp</sub>的電壓電平，則第3圖所示的控制電路144可以具有不同的電路設計。

【0032】 第4圖是根據本發明一實施例示出的放大器400的示意圖，在第4圖的示例中，放大器400為AB類放大器。如第4圖所示，放大器400包括輸入級410、控制級（在本實施例中，以AB類級420作為控制級進行示例說明）、功率級430和去增益級440。輸入級410包括多個PMOS MP1至MP5和多個NMOS MN1至MN4，該多個PMOS和NMOS耦接在電源電壓VDD和接地電壓之間，其中，輸入級410被配置為接收輸入信號V<sub>ip</sub>和V<sub>in</sub>（V<sub>ip</sub>和V<sub>in</sub>構成差分輸入信號）以產生放大信號到AB類級420。AB類級420包括耦接在電源電壓VDD和接地電壓之間的PMOS MP6、浮接電壓源422和NMOS MN5，其中，PMOS MP6和NMOS MN5被配置為接收由輸入級410提供的放大信號以產生驅動信號V<sub>gp</sub>和V<sub>gn</sub>。功率級430包括第一輸入端N1、第二輸入端N2、電容器C1和C2、電阻R1和R2、兩個電壓緩衝器432和434、PMOS MP7和NMOS MN6，其中，電容器C1和電阻R1串聯在電源電壓VDD和第一輸入端N1之間，電容器C2和電阻R2串聯在第二輸入端N2和接地電壓之間，PMOS MP7和NMOS MN6串聯在電源電壓VDD和接地電壓之間，以及，PMOS MP7和NMOS MN6用於通過電壓緩衝器432和434接收驅動信號V<sub>gp</sub>和V<sub>gn</sub>，以產生輸出信號V<sub>out</sub>。去增益級440包括低通濾波器442、第一控制電路444、低通濾波器446和第二控制電路448，其中，去增益級440被配置為接收第二輸入端N2的驅動信號V<sub>gn</sub>以產生第一控制信號V<sub>c1</sub>至第一輸入端N1，以及，接收第一輸入端N1的驅動信號V<sub>gp</sub>以產生第二控制信號V<sub>c2</sub>至第二輸入端N2。

【0033】 在一實施例中，低通濾波器442和低通濾波器446可以是可配置的低

通濾波器，即，低通濾波器442和低通濾波器446中的每一個的-3dB帶寬是可配置的。

【0034】 功率級430的電路設計僅用於說明目的，而並非對本發明的限制。在其它實施例中，電壓緩衝器432和434可以從功率級430移除，或者，一個或多個電晶體可以位於電源電壓VDD和PMOS MP7之間，或者，一個或多個電晶體可以位於PMOS MP7和功率級430的輸出端之間，或者，一個或多個電晶體可以位於NMOS MN6和接地電壓之間，或者，一個或多個電晶體可以位於NMOS MP6和功率級430的輸出端之間。

【0035】 由於輸入級410和AB類級420的操作為本領域技術人員所熟知，因此，以下內容主要集中描述功率級430和去增益級440。

【0036】 在功率級430的操作中，理想情況下，NMOS MN6和PMOS MP7不會同時被使能，即，PMOS MP7被使能以從電源電壓VDD提供電流至輸出端時，NMOS MN6被禁用；而當NMOS MN6被使能以從輸出端汲取電流至地時，PMOS MP7被禁用。具體地，AB類級420可以產生驅動信號V<sub>gp</sub>和V<sub>gn</sub>來使能PMOS MP7和禁用NMOS MN6，以從電源電壓VDD汲取電流，從而增大輸出信號V<sub>out</sub>的電壓電平；以及，AB類級420可以產生驅動信號V<sub>gp</sub>和V<sub>gn</sub>來禁用PMOS MP7和啟用NMOS MN6，以從輸出端汲取電流，進而降低輸出信號V<sub>out</sub>的電壓電平。然而，由於驅動信號V<sub>gp</sub>和V<sub>gn</sub>之間不可避免的電容耦合效應，PMOS MP7和NMOS MN6這兩者將同時在一定時間間隔內被使能，從而降低了放大器400的效率。例如，當AB類級420將驅動信號V<sub>gn</sub>的電壓電平從高電平切換到低電平時，即，NMOS MN6的灌電流逐漸減小直到NMOS MN6被完全禁用，驅動信號V<sub>gp</sub>的電壓電平將因電容耦合效應而受驅動信號V<sub>gn</sub>的影響並減小，因此，PMOS MP7將在“灌電流減少”期間從電源電壓VDD汲取電流。類似地，當AB類級420將驅動信號V<sub>gp</sub>的電壓電平從低電平切換到高電平時，即，PMOS MP7的拉電流

(sourcing current) 逐漸減小直到PMOS MP7被完全禁用，驅動信號Vgn的電壓電平將由於電容耦合效應而隨驅動信號Vgp增大，使得NMOS MN6在“拉電流減小”期間將從功率級430的輸出端汲取電流。

【0037】 為了解決上述問題，放大器400被設計為具有去增益級440，以對P側路徑（即，從輸入端至MP7的路徑）和N側路徑（即，從輸入端至MN6的路徑）提供不同的路徑增益控制，以在驅動信號Vgn的電壓電平從高電平切換到低電平時穩定驅動信號Vgp，以及，在驅動信號Vgp的電壓電平從低電平切換到高電平時穩定驅動信號Vgn。具體地，低通濾波器442對驅動信號Vgn進行濾波以產生濾波後的驅動信號Vgn'，第一控制電路444接收濾波後的驅動信號Vgn'以產生第一控制信號Vc1至第一輸入端N1，以限制驅動信號Vgp的擺幅。也就是說，通過將第一控制信號Vc1提供給第一輸入端N1，驅動信號Vgp的電壓電平不會因Vgp和Vgn之間的電容耦合效應而隨著驅動信號Vgn下降太多。類似地，低通濾波器446對驅動信號Vgp進行濾波以產生濾波後的驅動信號Vgp'，第二控制電路448接收濾波後的驅動信號Vgp'並產生第二控制信號Vc2至第二輸入端N2，以限制驅動信號Vgn的擺幅。也就是說，通過將第二控制信號Vc2提供給第二輸入端N2，驅動信號Vgn的電壓電平不會由於Vgp和Vgn之間的電容耦合效應而隨著驅動信號Vgp下降太多。

【0038】 低通濾波器442和第一控制電路444的操作類似於第1圖所示的低通濾波器142和控制電路144的操作，以及，第一控制電路444可以由第2圖和第3圖所示的實施例來實現。即，當功率級430具有大的灌電流事件（例如，濾波後的驅動信號Vgn'大於第一閾值電平）時，第一控制電路444能夠將第一輸入端N1通過電容器C3耦接到電源電壓VDD或輸出電壓Vout；以及，當功率級430沒有大的灌電流事件時，第一輸入端N1沒有通過電容器C3連通到電源電壓VDD或輸出電壓Vout。或者，當功率級430具有大的灌電流事件時，第一控制電路444向第一輸

入端N1提供電流，以增大/提高驅動信號 $V_{gp}$ 的電壓電平，而當功率級430沒有大的灌電流事件時，第一控制電路444不向第一輸入端N1提供電流。

【0039】 與第一控制電路444的操作類似，第二控制電路448能夠在功率級430發生大的拉電流事件時（即，驅動信號 $V_{gp}$ 和濾波驅動信號 $V_{gp}'$ 具有低電壓電平，例如，濾波後的驅動信號 $V_{gp}'$ 低於第二閾值電平，其中，第二閾值電平和第一閾值電平可以相同或不同）將第二輸入端N2通過電容器耦接到（連通到）接地電壓或輸出信號 $V_{out}$ ，以及，在功率級430沒有大的拉電流事件時，第二輸入端N2沒有通過電容器連通到接地電壓或輸出電壓 $V_{out}$ ；或者，第二控制電路448可以在功率級430發生大的拉電流事件時，從第二輸入端N2汲取電流，以降低驅動信號 $V_{gn}$ 的電壓電平，以及，第二控制電路448在功率級430沒有大的拉電流事件時不從第二輸入端N2汲取電流。

【0040】 第5圖是根據本發明另一實施例示出的低通濾波器446與第二控制電路448的示意圖。如第5圖所示，第二控制電路448包括電晶體M10至M12，其中，電晶體M10為PNMOS，電晶體M11和M12為NMOS。在本實施例中，電晶體M10至M12作為轉導放大器，以檢測大的拉電流事件（即，檢測驅動信號 $V_{gp}$ 是否具有低的DC電平）並確定是否提供電流至第二輸入端N2。具體地，當驅動信號 $V_{gp}$ 具有低電壓電平（例如，小於預設的第二閾值電平）時，濾波後的驅動信號 $V_{gp}'$ 也將具有低電壓電平，以及，電晶體M10至M12都被使能，從而，從第二輸入端N2汲取大電流至接地電壓。因此，由於大電流從第二輸入端N2引至接地電壓，第二輸入端N2的驅動信號 $V_{gn}$ 的電壓電平將接近於接地電壓，以及，第二輸入端N2的驅動信號 $V_{gn}$ 在驅動信號 $V_{gp}$ 的電壓電平從低電平變為高電平時不會由於不可避免的電容耦合效應而上升到能夠使能NMOS MN6的電平。此外，當驅動信號 $V_{gp}$ 具有高電壓電平時（即，濾波後的驅動信號 $V_{gp}'$ 也將具有高電壓電平），電晶體M10至M12被禁用，使得沒有電流從第二輸入端N2通過電晶體M12

流到接地電壓。此時，第二輸入端N2沒有通過電晶體M12連通到接地電壓，從而，路徑增益回到原來的設計。

【0041】 值得注意的是，第5圖中所示的電路設計僅用於說明目的，而並非對本發明的限制。在其它實施例中，只要第二控制電路448能夠在功率級430發生大的拉電流事件時提供電流至第二輸入端N2以降低驅動信號Vgn的電壓電平，則第二控制電路448可以具有不同的電路設計。

【0042】 在第3圖和第5圖所示的實施例中，通過利用轉導放大器在適當的時候提供大電流能夠使得驅動信號Vgp和驅動信號Vgn是穩定的，然而，注入大電流會導致直流（direct current，DC）偏移問題。為了解決這個問題，第3圖和第5圖所示的實施例可以被修改為增加阻尼電路（damping circuit），以使轉導放大器提供的電流更平滑。第6圖是根據本發明另一實施例示出的控制電路144或第一控制電路444的示意圖。如第6圖所示，控制電路144包括電晶體M13至M20，阻尼電路包括電晶體M17至M20、電阻RD和電容器CD，其中，電晶體M13和M14為NMOS，電晶體M15至M20為PMOS。在本實施例中，電晶體M13至M20作為轉導放大器，以檢測大的灌電流事件並確定是否向第一輸入端N1提供電流，阻尼電路耦接在第一輸入端N1和轉導放大器的內部端子或輸入端之間。具體來說，當驅動信號Vgn具有高電壓電平時，濾波後的驅動信號Vgn'也將具有高電壓電平，且所有的電晶體M13至M20都被使能，使得大電流從電源電壓VDD流向第一輸入端N1。同時，由於阻尼電路的作用，轉導放大器可以在輸出端上產生大而穩定的輸出阻抗，從而，直流DC偏移問題（即直流電平從一個值偏移到另一個值）將不會發生在第一輸入端N1處。

【0043】 在一實施例中，放大器100/400可以用作電源調製器（supply modulator）或包絡跟踪調製器（envelope tracking modulator）內的放大器，例如，線性放大器。第7圖是根據本發明一實施例示出的電源調製器和功率放大器730

的示意圖，其中，電源調製器包括線性放大器710和開關轉換器（switching converter）720。如第7圖所示，功率放大器730用於接收射頻輸入信號 $RF_{in}$ 以產生射頻輸出信號 $RF_{out}$ ，以及，功率放大器730的電源電壓是由線性放大器710和開關轉換器720產生的。具體而言，開關轉換器720用於提供高效率的低頻電流 $I_{sw}$ ，線性放大器710用於提供中等效率的高頻電流 $I_L$ ，以及，電流 $I_{sw}$ 和電流 $I_L$ 之和形成輸出電流 $I_{out}$ 流入功率放大器730。

【0044】 簡單概括地說，在本發明的放大器中，通過在放大器中設計去增益級以在功率級發生大的灌電流事件時限制驅動信號 $V_{gp}$ 的擺幅/擺動，和/或，在功率級發生大的拉電流事件時限制驅動信號 $V_{gn}$ 的擺幅/擺動，能夠避免功率級的PMOS和NMOS由於電容耦合效應而在某些時間段內同時使能的問題，從而提高了放大器的效率。

【0045】 在申請專利範圍中使用諸如“第一”，“第二”，“第三”等序數術語來修改申請專利要素，其本身並不表示一個申請專利要素相對於另一個申請專利要素的任何優先權、優先級或順序，或執行方法動作的時間順序，但僅用作標記，以使用序數詞來區分具有相同名稱的一個申請專利要素與具有相同名稱的另一個元素要素。

【0046】 雖然已經對本發明實施例及其優點進行了詳細說明，但應當理解的係，在不脫離本發明的精神以及申請專利範圍所定義的範圍內，可以對本發明進行各種改變、替換和變更，例如，可以通過結合不同實施例的若干部分來得出新的實施例。所描述的實施例在所有方面僅用於說明的目的而並非用於限制本發明。本發明的保護範圍當視所附的申請專利範圍所界定者為準。所屬技術領域中具有通常知識者皆在不脫離本發明之精神以及範圍內做些許更動與潤飾。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

**【符號說明】**

**【0047】**

100,400:放大器

110,410:輸入級

120,420:AB類級

130,430:功率級

140,440:去增益級

142,442,446:低通濾波器

144:控制電路

444:第一控制電路

448:第二控制電路

122,422:浮接電壓源

132,134,432,434:電壓緩衝器

MN1至MN6:NMOS

MP1至MP7:PMOS

M1至M20:電晶體

C1,C2,C3,CD:電容器

R1,R2,RD:電阻

710:線性放大器

720:開關轉換器

730:功率放大器

## 【發明申請專利範圍】

【請求項1】 一種放大器，其中，該放大器包括：

輸入級，用於接收輸入信號以產生放大信號；

控制級，耦接該輸入級，用於根據該放大信號產生第一驅動信號和第二驅動信號；

功率級，包括第一輸入端和第二輸入端，其中，該功率級耦接電源電壓和接地電壓，用於分別從該第一輸入端和該第二輸入端接收該第一驅動信號和該第二驅動信號並產生輸出信號；以及

去增益級，耦接該功率級，用於根據該第二驅動信號產生第一控制信號至該第一輸入端；

其中，該去增益級包括：

第一低通濾波器，用於對該第二驅動信號進行濾波以產生濾波後的第二驅動信號；以及

第一控制電路，耦接該第一低通濾波器，用於產生該第一控制信號至該功率級的第一輸入端，以根據該濾波後的第二驅動信號限制該第一驅動信號的擺幅。

【請求項2】 如請求項1所述之放大器，其中，該控制級是AB類級。

【請求項3】 如請求項1所述之放大器，其中，響應於該濾波後的第二驅動信號大於第一閾值電平，該第一控制電路將該功率級的第一輸入端通過電容器耦接至該電源電壓或該輸出信號。

【請求項4】 如請求項3所述之放大器，其中，響應於該濾波後的第二驅動信號不大於該第一閾值電平，該第一控制電路不將該功率級的第一輸入端通過該電容器耦接到該電源電壓或該輸出信號。

【請求項5】 如請求項1所述之放大器，其中，響應於該濾波後的第二驅動

信號大於第一閾值電平，該第一控制電路使用轉導放大器向該功率級的第一輸入端提供電流。

【請求項6】如請求項5所述之放大器，其中，響應於該濾波後的第二驅動信號不大於該第一閾值電平，該第一控制電路不向該功率級的第一輸入端提供電流。

【請求項7】如請求項5所述之放大器，其中，該第一控制電路包括阻尼電路，該阻尼電路耦接在該功率級的第一輸入端和該轉導放大器的內部端子或輸入端之間。

【請求項8】如請求項1所述之放大器，其中，該功率級還包括P型電晶體和N型電晶體，該P型電晶體耦接在該電源電壓和輸出端之間，該N型電晶體耦接在該輸出端和該接地電壓之間，該P型電晶體接收來自該第一輸入端的該第一驅動信號，以及，該N型電晶體接收來自該第二輸入端的該第二驅動信號，以產生該輸出信號。

【請求項9】如請求項8所述之放大器，其中，該去增益級還包括：

第二低通濾波器，用於對該第一驅動信號進行濾波以產生濾波後的第一驅動信號；以及

第二控制電路，耦接該第二低通濾波器，用於根據該濾波後的第一驅動信號產生第二控制信號至該功率級的第二輸入端，以根據該濾波後的第一驅動信號限制該第二驅動信號的擺幅。

【請求項10】如請求項9所述之放大器，其中，響應於該濾波後的第一驅動信號小於第二閾值電平，該第二控制電路將該功率級的第二輸入端通過電容器耦接到該接地電壓或該輸出信號。

【請求項11】如請求項10所述之放大器，其中，響應於該濾波後的第一驅動信號不小於該第二閾值電平，該第二控制電路不將該功率級的第二輸入端通

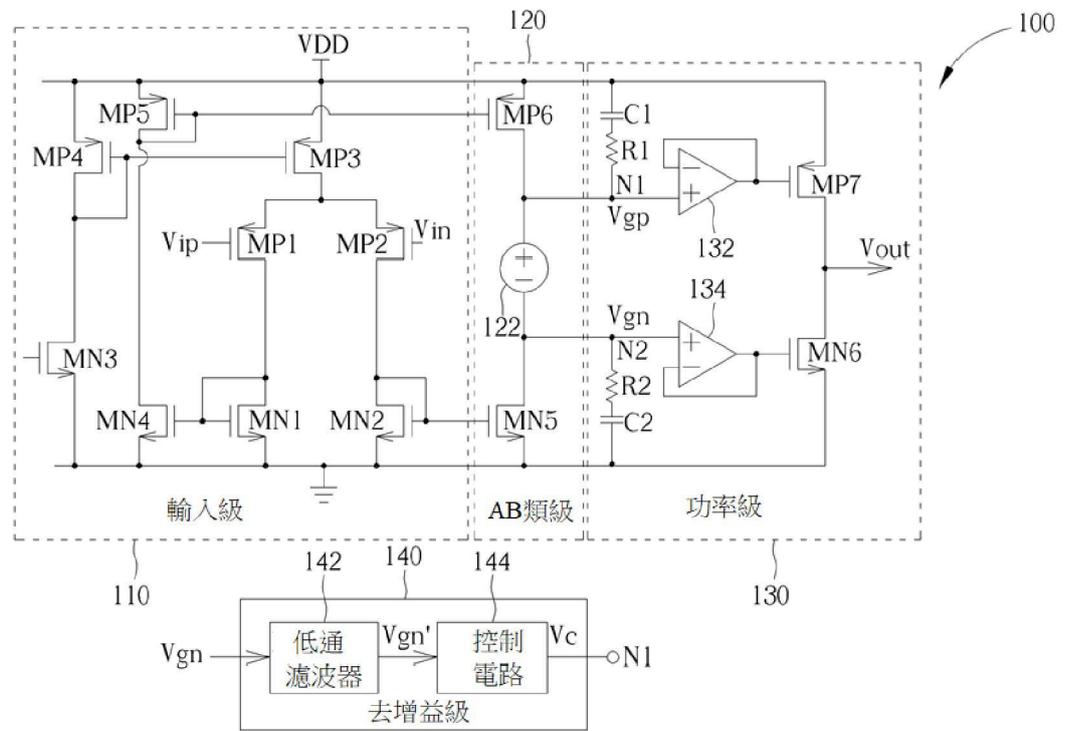
過電容器耦接到該接地電壓或該輸出信號。

【請求項12】如請求項9所述之放大器，其中，響應於該濾波後的第一驅動信號小於第二閾值電平，該第二控制電路使用轉導放大器從該功率級的第二輸入端子汲取電流。

【請求項13】如請求項12所述之放大器，其中，響應於該濾波後的第一驅動信號不小於該第二閾值電平，該第二控制電路不從該功率級的第二輸入端汲取電流。

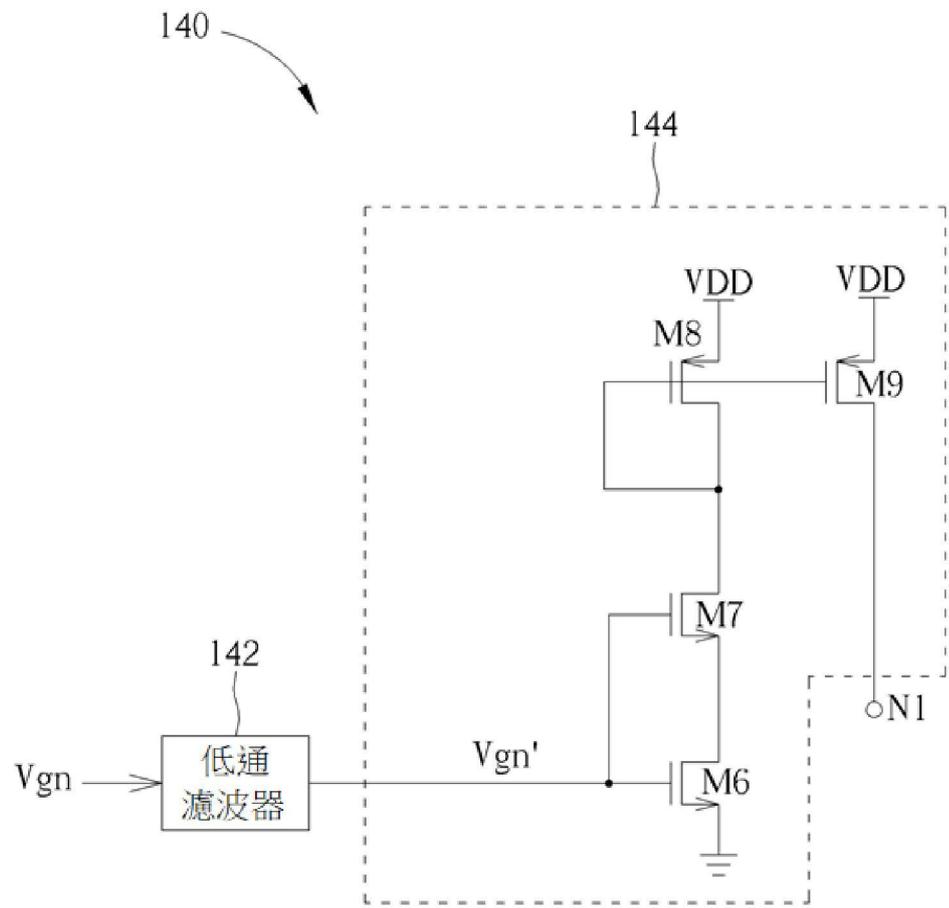
【請求項14】一種電源調製器，其中，該電源調製器包括如請求項1至13中任意一項所述之放大器。

# 【發明圖式】

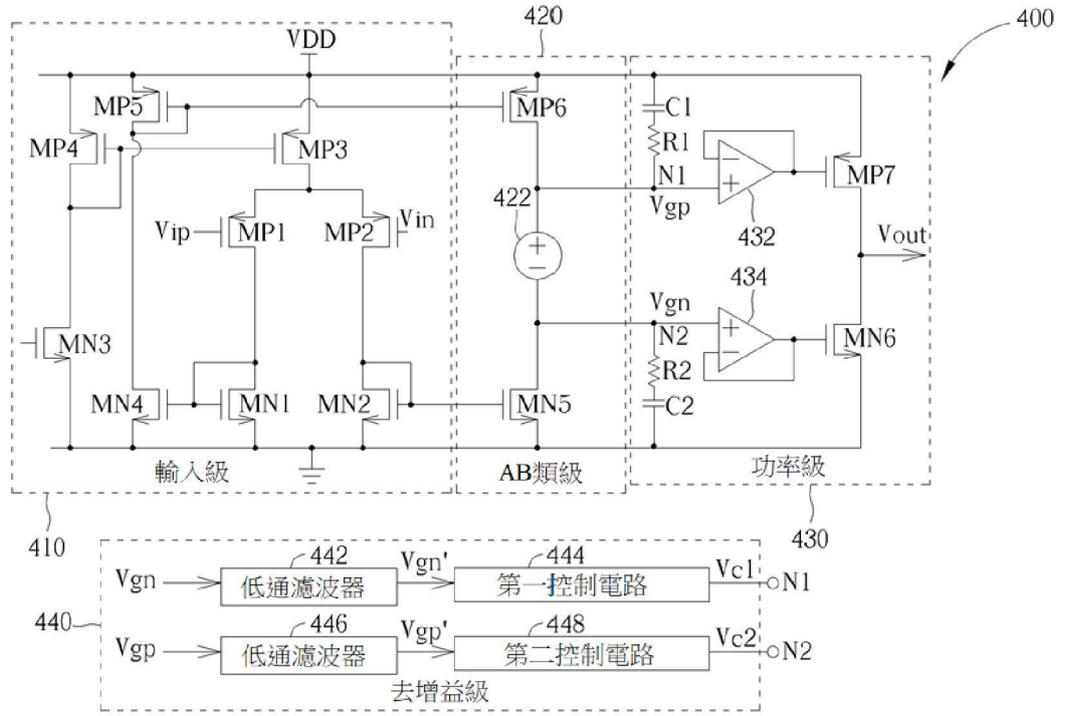


第1圖

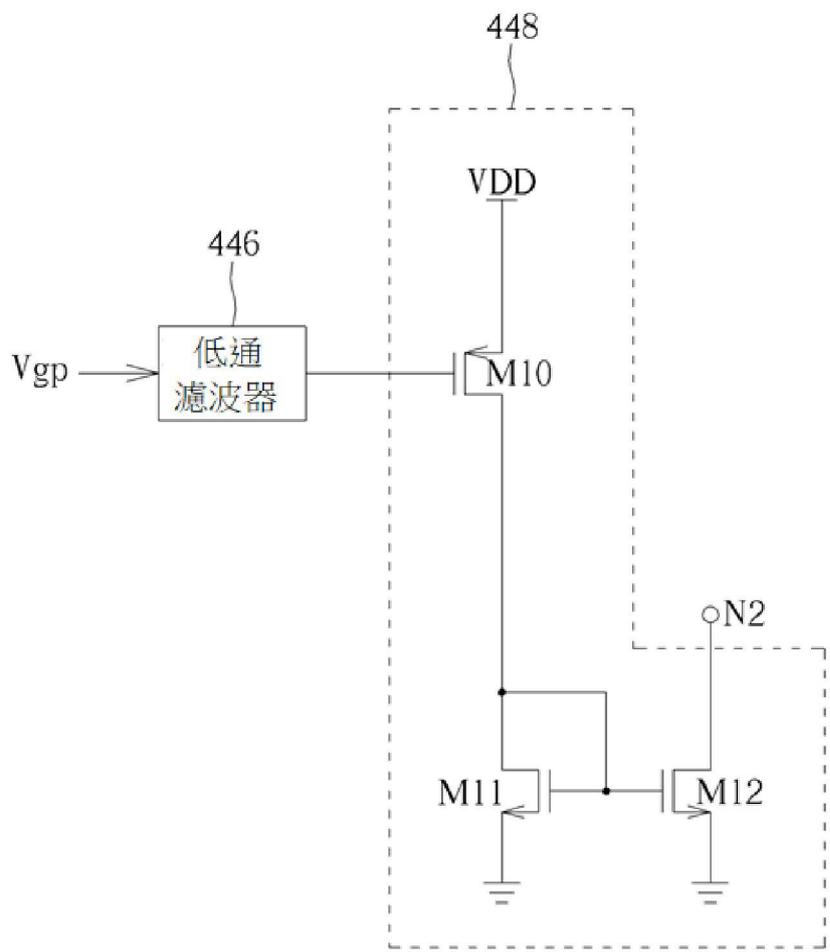




第3圖

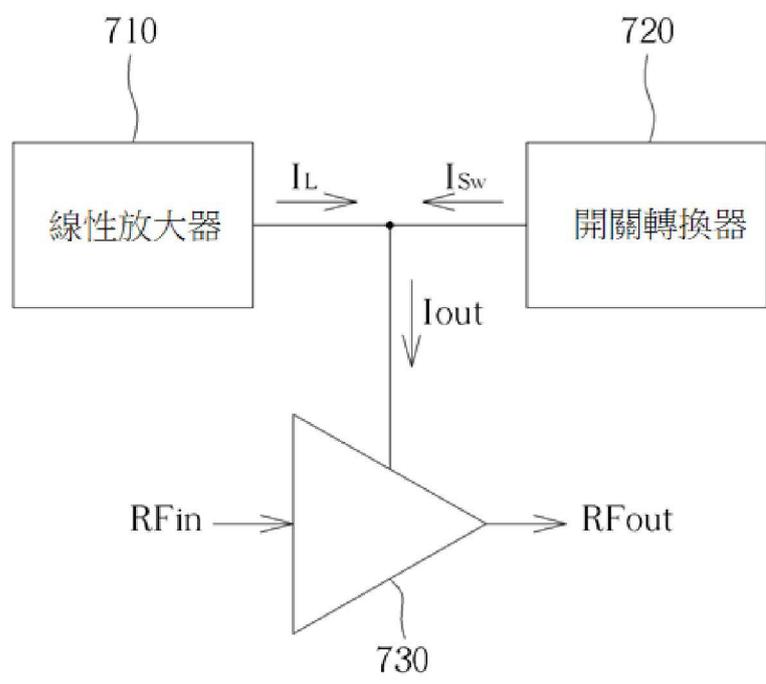


第4圖



第5圖





第7圖