

(12) 发明专利

(10) 授权公告号 CN 101006208 B

(45) 授权公告日 2012. 07. 04

(21) 申请号 200580026329. 4

代理人 刘红 魏军

(22) 申请日 2005. 08. 01

(51) Int. Cl.

(30) 优先权数据

0417471. 0 2004. 08. 02 GB

0501676. 1 2005. 01. 27 GB

C30B 29/48 (2006. 01)

H01L 31/18 (2006. 01)

H01L 27/146 (2006. 01)

(85) PCT申请进入国家阶段日

2007. 02. 02

(56) 对比文件

US 4965649 A, 1990. 10. 23, 说明书第 3 栏第 65 行到第 4 栏第 39 行以及附图 3, 权利要求 1.

WO 02/084741 A2, 2002. 10. 24, 全文.

US 5759266 A, 1998. 06. 02, 说明书第 2 栏第 10—18 行, 第 3 栏第 37—45 行及权利要求 1, 15—16.

(86) PCT申请的申请数据

PCT/GB2005/003015 2005. 08. 01

(87) PCT申请的公布数据

W02006/013344 EN 2006. 02. 09

审查员 艾变开

(73) 专利权人 秦内蒂克有限公司

地址 英国伦敦

(72) 发明人 L·布克尔 J·W·凯恩斯 J·吉斯

N·T·戈登 A·格拉哈姆

J·E·海尔斯 D·J·哈尔

C·J·霍利尔 G·J·普赖斯

A·J·赖特

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

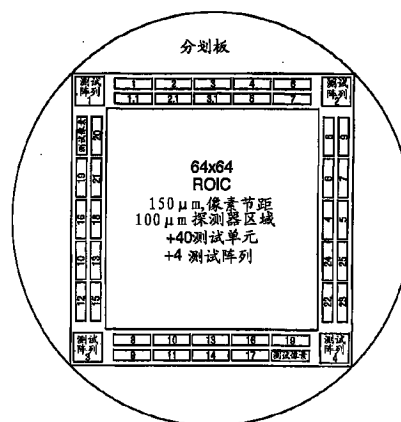
权利要求书 2 页 说明书 13 页 附图 4 页

(54) 发明名称

在图形化硅上制作碲化镉汞

(57) 摘要

本发明涉及在图形化的硅上制造碲化镉汞(CMT), 具体地涉及在承载集成电路的硅衬底上生长CMT。本发明的方法涉及首先通过MBE生长一个或多个缓冲层并随后通过MOVPE生长CMT, 由此在硅衬底上的选定生长窗口内生长CMT。可以通过掩蔽生长窗口的外部区域而定义该生长窗口。该生长窗口内的生长是晶态的, 而生长窗口外部的任何生长是多晶的并可通过刻蚀而清除。本发明提供了直接在集成电路上生长CMT结构的方法, 消除了混合的需要。



1. 一种制作红外装置的方法,包括步骤:取其上形成了集成电路的硅衬底,通过分子束外延在至少一个生长窗口选择性地生长至少一个晶态缓冲层,以及通过金属有机气相外延在所述缓冲层上选择性地生长至少一个晶态 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层,其中 $0 \leq x \leq 1$,

其中所述硅衬底具有朝 $\langle 111 \rangle$ 位移在 2° 和 10° 之间的 (001) 取向,

其中通过分子束外延,所述至少一个缓冲层的生长跟随所述衬底的 (001) 取向,以及

其中通过金属有机气相外延,所述至少一个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层的生长也跟随所述衬底的取向,以便形成具有 (001) 晶体取向的 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 。

2. 如权利要求 1 所述的方法,其中所述方法包括在硅衬底上形成集成电路的步骤。

3. 如权利要求 1 所述的方法,其中所述衬底具有多个生长窗口。

4. 如权利要求 1 所述的方法,其中该生长窗口或各生长窗口内的所述衬底相对于所述集成电路架构处于不同水平。

5. 如权利要求 4 所述的方法,其中该生长窗口或各生长窗口内的所述衬底低于所述集成电路架构。

6. 如权利要求 4 所述的方法,其中该生长窗口或各生长窗口内的所述衬底高于所述集成电路架构延伸。

7. 如权利要求 1 所述的方法,其中该生长窗口或各生长窗口内的所述衬底处于和所述集成电路架构相同水平。

8. 如权利要求 1 所述的方法,其中该生长窗口或各生长窗口由涂敷到该生长窗口或各生长窗口外部的掩模材料限定。

9. 如权利要求 1 所述的方法,其中所述方法包括在生长至少一个晶态缓冲层之前将掩模材料涂敷到该生长窗口或各生长窗口外部的所述衬底的步骤。

10. 如权利要求 8 或 9 所述的方法,其中所述掩模材料为钛钨。

11. 如权利要求 1 所述的方法,进一步包括在生长所述缓冲层之前,清洗该生长窗口或各生长窗口内所述衬底的步骤。

12. 如权利要求 11 所述的方法,其中所述清洗步骤包括溶剂清洗、圆筒灰化、离子束研磨和使用氢氟酸基刻蚀剂刻蚀中的一种或多种。

13. 如权利要求 11 或 12 所述的方法,其中衬底清洗步骤包括在砷流下的热清洗,在最高温度基本上不高于 500°C 的情况下执行该热清洗。

14. 如权利要求 1 所述的方法,其中该至少一个缓冲层选自碲化镉、碲化锌和碲化镉锌中的一种。

15. 如权利要求 1 所述的方法,其中所述生长至少一个缓冲层的步骤包括在所述衬底上生长碲化锌的第一缓冲层和在所述第一缓冲层上生长碲化镉的第二缓冲层。

16. 如权利要求 1 所述的方法,包括在生长至少一层 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 之前,在通过分子束外延生长的所述至少一个缓冲层上,通过金属有机气相外延生长至少一个缓冲层的步骤。

17. 如权利要求 1 所述的方法,其中所述生长至少一个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层的步骤包括互扩散多层工艺。

18. 如权利要求 1 所述的方法,其中至少一个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层生长为掺杂层。

19. 如权利要求 1 所述的方法,其中所述生长至少一个缓冲层的步骤包括在生长窗口生长晶态材料和在其他区域生长多晶材料。

20. 如权利要求 1 所述的方法,其中所述生长至少一个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层的步骤包括在生长窗口生长晶态材料和在其他区域生长多晶材料。

21. 如权利要求 1 所述的方法,其中所述方法包括,在所述生长至少一个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层之后,清除任何不需要的 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 和 / 或缓冲层材料的步骤。

22. 如权利要求 1 所述的方法,其中所述方法进一步包括装置处理步骤以限定所述至少一个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层的形状。

23. 如权利要求 9 所述的方法,进一步包括,在生长所述至少一个的 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 层之后,清除任何不需要的掩模材料的步骤。

24. 如权利要求 9 所述的方法,进一步包括,形成所述集成电路与该生长窗口或各生长窗口内所述至少一层 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 之间的电连接。

25. 如权利要求 1 所述的方法,其中,所述硅衬底具有朝向 $\langle 111 \rangle$ 位移在 4° 和 8° 之间的 (001) 取向。

26. 一种单片电路红外装置,包括其上制作了集成电路的硅衬底,和形成于所述衬底上至少一个缓冲层上的至少一层 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$,其中该衬底具有朝 $\langle 111 \rangle$ 按照 2° 至 10° 调整的 (001) 取向,以及其中所述至少一个缓冲层跟随所述衬底的 (001) 取向,以及其中所述至少一层 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 也跟随所述衬底的取向,以便形成具有 (001) 晶体取向的 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 。

27. 如权利要求 26 所述的装置,包括分别具有各自相关电路的多个 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 结构。

28. 如权利要求 26 或 27 所述的装置,其中所述装置为红外探测器。

29. 如权利要求 26 所述的装置,其中,所述硅衬底具有朝向 $\langle 111 \rangle$ 位移在 4° 和 8° 之间的 (001) 取向。

在图形化硅上制作碲化镉汞

[0001] 本发明涉及在图形化硅上制作碲化镉汞的方法,具体涉及直接在集成电路上制作碲化镉汞层的方法以及如此生长的碲化镉汞结构。

[0002] 碲化镉汞 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 是用于例如探测器、源、LED、负发光装置 (negative luminescence) 等红外装置的一种公知的材料。碲化镉汞称为 CMT (或者有时称为碲化汞镉 -MCT), 是一种半导体合金,通过改变合金组分即镉含量 x 可以改变该合金的带隙。带隙是可以改变的,使得 CMT 可以用于各种红外装置,覆盖短波 (SW)、中波 (MW)、长波 (LW) 和甚长波 (VLW) 红外波长。CMT 是许多红外焦平面阵列应用的材料选择。小的漏电流和高的载流子迁移率使得探测器具有优良的灵敏度。由于通过选择恰当的组分可以调整波长,并且可以设计和生长出这样的结构,即其组分调整为使得两个或多个波长可工作于单个装置,因此 CMT 成为覆盖大的波长范围的单波段或多波段系统的最佳解决方案。

[0003] 制作红外装置的一般原理是非常成熟的。在结晶衬底上外延生长 CMT。随后通过平台刻蚀、离子注入或者离子束研磨形成装置。随后形成金属接触并将装置键合到硅读出电路。注意,CMT 也可以生长成为体晶体,使用离子注入或者离子束研磨由体晶体形成装置,但是外延生长优于体晶体生长。

[0004] 已经提出各种外延生长方法用于制作 CMT。金属有机气相外延 (MOVPE) 已经成功成为可再现和均匀大面积生长的技术。美国专利 4,650,539 描述了使用 MOVPE 制造 CMT。美国专利 4,566,918 为该技术的变型,生长 CdTe 和 HgTe 薄层,这些薄层通过互扩散形成均匀的 CMT 结构。美国专利 4,950,621 描述了一种用于 CMT 生长的 MOVPE 技术,利用了金属有机化合物的光催化分解。

[0005] 其他 CMT 生长方法包含分子束外延 (MBE)。通过 MBE 工艺在碲化镉锌 ($\text{Cd}_{1-y}\text{Zn}_y\text{Te}$, 也称为 CZT) 衬底上生长 CMT,已经由该 CMT 形成红外装置。例如见:M Zandian,JD Garnett, RE Dewames, M Carmody, JG Pasko, M Farris, CA Cabelli, DE Cooper, G Hildebrandt, JChow, JM Arias, K Vural and DNB Hall, J. Electronic Materials 32(7)803(2003), " Mid-wavelength infrared p-on-n $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ heterostructure detectors: 30-120 Kelvin state of the art performance", 或者 JD Phillips, DD Edwall and DL Lee J. Electronic Materials 31(7)664(2002) " Control of very long wavelength infrared HgCdTe detector cut-off wavelength"。

[0006] 红外成像应用愈加需要大面积二维探测器阵列,用于远距离探测和识别。随着这些阵列的物理尺寸增大,用于 CMT 的传统衬底材料和生长技术的限制已经变得显而易见。碲化镉锌已经被广泛地用做 CMT 生长衬底,但是只能获得小的尺寸,这限制了其在大尺寸阵列生产中的有用性。碲化镉也被用做衬底,也只能获得小的尺寸。此外, CdTe 和 CZT 脆性都极大,晶体质量都不是特别好。

[0007] 砷化镓 (GaAs) 衬底可获得相对大的尺寸。然而,如前所述,装置通常键合到硅读出电路。工作中,通常将探测器冷却到例如约 80K 的低温 (尽管不同装置的最佳工作温度不同) 以减小热噪声。在探测器的工作温度下,硅读出电路和 GaAs 衬底之间的热失配会导致红外装置与电路分层。通过减薄衬底可以减小该效应,但是减薄工艺复杂,降低良品率并

增大生产成本。碲化镉和 CZT 衬底通常存在该热失配问题。

[0008] 提议使用硅作为衬底,因为硅衬底与读出电路具有固有的热匹配性。

[0009] MBE 技术已经应用于在硅上生长 CMT,其中在 CMT 生长之前在硅上生长缓冲层,例如 TJ de Lyon, JE Jensen, MD Gorwitz, CA Cockrum, SM Johnson and GM Venzor, J. Electronic Materials 28,705(1999)。在硅上 MBE 生长 CMT 已经证明是一项具有挑战性的任务。首先,对于在任何衬底上 MBE 生长 CMT,必须精确地控制生长温度,这要求可再现的晶片安装技术和精细的衬底温度控制。第二,已经证实难以消除材料缺陷。这些缺陷并非总是对中间波长红外装置特性产生严重的影响(依赖于装置),但是这些缺陷有害地影响长波长装置。因此,使用 MBE 在硅上生长 CMT 是困难的工艺,仅生产出可接受的中间波长红外装置和阵列。

[0010] 在硅上 MOVPE 生长 CMT 以生产可工作的装置也存在问题。见 J. Electronic Materials 25(8)(1996) 第 1347 页 K Shigenaka, KMatsushita, L Sugiura, F Nakata and K Hirahara, M Uchikoshi, M Nagashima and H Wada " Orientation dependence of HgCdTe epitaxial layers grown by MOCVD on silicon substrates ", 第 1353 页 K Maruyama, H Nishino, T Okamoto, S Murakami, T Saito, Y Nishijima, M Uchikoshi, M Nagashima and H Wada " Growth of (111)HgCdTe on (100)Si by MOVPE using metal organic tellurium absorption and annealing ", 或者第 1358 页 H Ebe, T Okamoto, H Nishino, T Saito and Y Nishijima, M Uchikoshi, M Nagashima and H Wada " Direct growth of CdTe on (100), (211), and (111) Si by metal organic chemical vapour deposition "。

[0011] 最近已经报导了在硅衬底上可以产生 CMT,即,使用 MBE 在衬底上生产缓冲层,随后使用 MOVPE 生长 CMT,见: " Long wavelength infrared focal plane arrays fabricated from HgCdTe grown on silicon substrates ", DJ Hall, L Buckle, NT Gordon, J Giess, JE Hails, JW Cairns, RM Lawrence, A Graham, RS Hall, C Maltby and T Ashley Presented at Defense and Security Symposium 2004 (Formerly AeroSense) 12-16 April 2004 Gaylord Palms Resort and Convention Center Orlando (Kissimmee), Florida USA, Conference proceedings in press 和 " High performance long-wavelength HgCdTe infrared detectors grown on silicon substrates ", DJ Hall, L Buckle, NT Gordon, J Giess, JE Hails, JW Cairns, RM Lawrence, A Graham, RS Hall, C Maltby and T Ashley, Applied Physics Letters Volume 85, Issue 11, pp. 2113-2115。

[0012] 这种技术可实现在硅上生长 CMT,可以随后处理该 CMT 用于装置形成并键合到读出电路。

[0013] 然而这仍然要求,在凸块键合混合 (hybridization) 之前,将探测器阵列和读出集成电路 (ROIC) 的晶片锯成单个元件,准备用于混合工艺。这是一种昂贵的技术,且锯切晶片及键合的良品率相对较低。

[0014] 国际专利申请 W002/084741A2 揭示了一种单片电路红外传感装置,其中 CMT 层直接生长在硅读出电路上。该专利申请中描述的方法涉及在硅衬底上形成生长窗口,其中使用 MBE 在该窗口内生长碲化镉缓冲层以及随后的 CMT 层。然而,该方法也是依赖于在硅上 MBE 生长 CMT,这同样存在相关困难。

[0015] 因此根据本发明,提供了一种红外装置制作方法,包括步骤:取其上形成了集成电路的硅衬底,使用分子束外延(MBE)在至少一个窗口内选择性生长至少一个结晶缓冲层,以及使用金属有机气相外延(MOVPE)在所述缓冲层上选择性生长至少一个结晶 CMT 层。

[0016] 因此本发明的方法提供了一种红外装置制作方法,其中 CMT 直接生长在衬底上,该衬底上具有例如读出电路的集成电路。这避免了将衬底层上的 CMT 与电路层混合的必要。该方法因此避免了在混合步骤中使用低良品率的技术例如锯切和键合,并实现了红外装置的晶片级工艺。

[0017] 首先使用分子束外延(MBE)生长缓冲层,由此在衬底上至少一个生长窗口内生长结晶 CMT 层。随后通过金属有机气相外延生长 CMT 层。

[0018] 本发明因此将 MBE 和 MOVPE 组合以生产可用于宽波长范围内具有良好性能的装置。尽管本发明方法确实需要两种迥异的工艺步骤,增加了该方法的复杂性,但是将这两种技术混合可以提供一种可靠且可控的工艺,该工艺已经生产出优良的装置。

[0019] 本说明书中使用的术语碲化镉汞是指 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$, 其中组分 x 控制为 1 和 0 之间,包含 0 和 1。当 x 为 1 时,该物质实际上为碲化镉,当 x 为 0 时,该材料实际上为碲化汞,但是出于本说明书的目的,这两种情形都包含在术语碲化镉汞或 CMT 的范围之内。

[0020] 衬底取向对于实现硅上 CMT 单晶生长而言是重要的,优选地衬底取向为朝着 $\langle 110 \rangle$ 或 $\langle 111 \rangle$ 位移几度即 2° 到 10° 之间的 (001)。取其上形成了集成电路的硅衬底的步骤因此优选涉及取其 (001) 取向朝着 $\langle 110 \rangle$ 或 $\langle 111 \rangle$ 优选地位移 2° 至 10° 或者 4° 至 8° 的衬底,尽管 $\langle 111 \rangle$ 通常是最优选的。

[0021] 应该注意,本发明的生长方法导致了,通过 MBE 及随后通过 MOVPE 生长的材料遵从衬底的取向。因此 MBE 缓冲层或各层遵从硅衬底的 (001) 取向,该衬底的位移确保单晶生长。MOVPE 层随后也遵从 (001) 取向,因此 CMT 层为 (001)。该方法因此涉及使用 MBE 生长至少一个缓冲层和使用 MOVPE 生长至少一个 CMT 层的步骤,各个缓冲层和 CMT 层具有遵从衬底取向的晶体取向。

[0022] 还应该注意,WO 02/084741 中揭示的技术教导了硅衬底的位移仅为 1° , 该技术为全部采用 MBE 的工艺,而不是如本发明这样既采用 MBE 又采用 MOVPE。本发明人已经发现,该位移角度对于本发明是不够的。更重要的是,WO 02/084741 中描述的方法并未清楚地教导硅应沿哪个方向位移,而本发明人已经发现该位移方向是一个重要参数。看上去该方法教导了 CdTe 的 (111) 生长(第 14 页),因此 CMT 层因此可能也具有 (111) 取向,而不是如本发明那样,缓冲层及 CMT 层都遵从衬底的取向。

[0023] 该方法因此涉及在硅衬底上制作集成电路,该硅衬底从 (001) 朝 $\langle 111 \rangle$ 位移 2° 至 10° 。应该注意,用于形成集成电路的常用衬底取向为没有位移的 (001)。在本发明之前,是否能够在这种位移角度的硅上形成集成电路还不清楚。然而本发明已经发现,使用这种方式位移的硅可以获得相对高的良品率。集成电路的制作使用生产具体电路领域的技术人员已知的标准技术。本领域技术人员将会理解,术语集成电路涵盖形成于衬底上的单个电学电路以及单片电路晶片上的多个电路,无论这些电路是否连接。例如,用于多像素探测器的读出电路,其中各个像素具有未连接到其他像素的电路的关联电路,出于本说明书的目的,该读出电路应该被认为是集成电路。

[0024] 该集成电路为所生产的红外装置各个元件限定了生产窗口的区域,例如探测器或

源内的各个像素可具有生长窗口和相关电子器件。该衬底因此可包括多个生长窗口。生长窗口可简单地无硅区域,或者可以由处于不同水平的衬底区域限定该生长窗口。本领域技术人员将理解,在形成集成电路之后,由于集成电路架构,将出现表面形貌的变化。该生长窗口因此可包括相对于该电路架构的坑 (pit),即,低于周围电路架构的区域。可以由坑侧上电路架构的高度简单地限定该坑的深度。然而,是否刻蚀生长窗口内的硅会改变相对于电路架构而言的坑深度。坑深度可设置成基本上为具有缓冲层或者最终装置中整体平面布置的层的 CMT 层高度。

[0025] 下文将描述,生长一个或多个 MBE 缓冲层并通过 MOVPE 生长 CMT 可以导致生长窗口内的结晶生长以及生长窗口外部即电路上的多晶生长。随后可以通过刻蚀除去该多晶材料。在生长过程中,多晶材料会侵占生长窗口,使得 CMT 的结晶区域变成小于生长窗口。当生长窗口与电路架构相比形成为坑时,会发生这种侵占,因为该电路系统高于生长区域,而且这种侵占会导致 MBE 期间生长窗口上的阴影 (MBE 根据视线工作)。此外,在 MOVPE 期间,该电路系统将会进一步露出 (poke up) 到气流内部,这会增强电路上的生长且多晶材料的生长速率可高于结晶材料的生长速率。为了隔离成品装置,需要从受保护电路的顶部清除该多晶材料,还需要清除形成于集成电路侧部与结晶岛之间的多晶材料。因此,当多晶材料被清除时,结晶 CMT 的面积小于窗口。因此,二极管 / 探测面积即填充因子小于电路上所有可利用区域都被探测器材料覆盖的情形下的数值。如果电路上可用于生长的所有区域,即所有生长窗口包含良好的探测器材料,则二极管可形成更小尺寸,导致节距更小的阵列。更小的节距对于某些应用是有益的,且对于阵列性能而言是有益的,因为更多的二极管可以容纳在阵列上。

[0026] 因此在另一个实施方案中,生长窗口可布置成与电路架构处于相同水平。这对于生长工艺是有益的,因为就分子束以及气流而言这基本上代表了在平面衬底上的生长,并且减小了前述导致 MBE 束阴影的电路系统风险。保证生长窗口与电路架构处于相同水平因此降低了多晶材料侵占到生长窗口内的机会。因此,需要清除的多晶材料更少,且结晶岛的形状 / 尺寸更紧密地匹配生长窗口。因此可以提高装置的填充因子。

[0027] 在又一个实施方案中,可由延伸到电路架构上方的衬底支柱 (stub) 形成生长窗口。在这种布置中,生长区域将高于周围电路系统,将不会处于 MBE 阴影内,且将露出到 MOVPE 气流内部。生长在支柱侧部上的材料取向 / 结晶性会根据所使用的生长条件而改变。生长在支柱侧部上的材料将可能需要通过刻蚀清除,因为即使该材料为晶态,与生长在支柱顶部上具有正确取向的期望结构相比,该材料具有不同的取向、厚度、组成和掺杂,并因此形成不同的装置性能。然而,支柱顶部上的所有区域将会是高质量的晶态材料,保证了所有限定的生长窗口得到有效地利用。因此,从装置尺寸和填充因子而言,在硅支柱上进行生长可具有诸多优点。

[0028] 被限定为生长窗口的衬底区域因此可以处理成处于与衬底其余部分不同的水平。还可以将预定为生长窗口的衬底区域处理成具有与衬底其余部分不同的取向。这使得可以将其上制作了集成电路的衬底具有标准 (001) 取向,但是对应于生长窗口的衬底区域可以被处理,例如刻蚀成具有 CMT 单晶生长所需的位移。

[0029] 优选地,使用掩模材料覆盖生长窗口外部的衬底。换言之,在没有掩模材料的情况下限定生长窗口。该方法因此涉及,在生长缓冲层之前,将掩模材料涂敷到生长窗口外部

的衬底的步骤。在制备和生长缓冲层和 CMT 层期间,掩模材料有助于保护该集成电路和衬底其余部分。此外,掩模材料可以帮助限定生长窗口,并辅助缓冲层和 CMT 层的选择性结晶生长。方便地,掩模材料可涂敷到其上形成了集成电路的整个衬底,且随后从特定区域选择性清除以暴露生长窗口。技术人员知道涂敷掩模材料和随后除去其选定部分的方法,例如光刻。

[0030] 该掩模材料可以是化学且机械坚固的任何材料,从而在制备和生长 CMT 期间保护衬底和集成电路,但是一旦 CMT 工艺结束即可被清除以暴露底下的电路系统。一种方便的掩模材料为钛钨, Ti-W, 尽管也可以使用其他材料,例如二氧化硅 (SiO_2)、氮化硅 (Si_3N_4)、铝 (Al)、铬 (Cr)、铂 (Pt)、钯 (Pd)、或者任何难熔金属。

[0031] 优选地在 MBE 生长缓冲层之前,清洗生长窗口内被暴露的硅以用于材料生长。该清洗除去任何不期望的污染。该制备可涉及溶剂清洗、圆筒灰化和 / 或离子束研磨中的一个或多个。还使用氟化氢 (HF) 基刻蚀剂刻蚀该衬底。

[0032] 应该注意,在标准生长方法中通常在材料生长之前,即,例如在 MBE 生长缓冲层之前,在裸衬底上对硅衬底进行热清洗。然而,热清洗温度可高达 800°C , 毁坏集成电路。因此,无法对承载集成电路的衬底执行传统热清洗。测试表明,集成电路可承受高达约 500°C 的处理温度,但是电路的金属迹线在远高于该温度下熔化而损伤电路。

[0033] 在 MBE 缓冲层生长之前,将衬底在高于室温的温度下暴露于砷流,但是该温度足够低以便集成电路不会受到损伤。该砷流为后续 MBE 生长准备硅衬底的氢终止表面。砷是清洗流的优选材料,但是还可以使用另外或者其他替代材料或其组合,例如镉、碲、碲化镉、碲化锌、锑或磷。

[0034] 因此本发明利用在约 450°C 的低温清洗工艺,该工艺可实现良好的清洗但是不会损伤集成电路。后续生长步骤发生于比传统热清洗低的温度下,因此不会导致集成电路存在的问题。

[0035] 可以使用 MBE 生长一个或多个缓冲层。该缓冲层设定 MOVPE 生长的正确取向 - 注意 MBE 缓冲层的生长遵从衬底的取向 - 并防止 CMT 受到衬底内组成的化学污染。缓冲层还用于将随后 CMT 层生长中的汞与衬底内的电路系统隔离。适当的缓冲层包括碲化镉和碲化锌。可以是单缓冲层,例如单层的碲化锌;或者多层的组合,例如碲化锌层可生长在其顶部上生长了碲化镉层的衬底上。碲化镉锌也可以用做缓冲层。其他缓冲层可包括砷化镓和锗。

[0036] 为了生长碲化锌,可以使用碲化锌、或者元素锌和碲、或该元素及化合物材料的组合作为 MBE 源材料。类似地,可以使用元素镉和碲或者碲化镉或者该元素及化合物材料的组合,生长碲化镉。使用本领域技术人员已知的标准 MBE 生长过程生长缓冲层。

[0037] 整个衬底暴露于 MBE 生长,但是由于对生长窗口的恰当准备,例如使用适当的掩模材料,仅仅在生长窗口发生结晶生长,就如同结晶衬底仅在生长窗口内暴露成为用于外延生长的基底。沉积在生长窗口外部衬底上的材料被沉积为多晶材料。根据工艺条件,可以保证生长仅发生在生长窗口,即,生长窗口外部不进行生长,且生长窗口内部是结晶生长。这就是行业中已知的“选区生长 (selected areagrowth)”,并将得到更好的填充因子,因为生长的 CMT 面积将 (更接近) 等于生长窗口的面积。然而目前已经证明,允许生长窗口外部的生长并在随后的刻蚀阶段中清除不需要的材料,这更为方便。

[0038] 在 MBE 生长缓冲层之后,可以使用 MOVPE 在缓冲层上生长 CMT。然而,优选地在

MOVPE 生长之前清洗缓冲层表面。根据所使用的设备,可能需要将生长了缓冲层的衬底从 MBE 生长设备转移到 MOVPE 反应室和 / 或可能存在工艺步骤之间的延迟。如果生长了缓冲层的衬底不是保持在受控的环境中,杂质可能会集聚在顶部缓冲层的表面上。清洗可清除至少部分这些杂质,但是和衬底制备相似,任何清洗步骤不应损伤该集成电路。可以使用 MOVPE 领域中技术人员公知的对生长了缓冲层的衬底进行刻蚀,或者通过任何恰当的清洗工艺执行清洗,同时要考虑上述温度限制。如果组合的 MBE/MOVPE 系统包括位于二者之间的装载锁合 (load lock),则不需要进行清洗。

[0039] 在生长至少一个 CMT 层之前,该方法可进一步包括使用 MOVPE 生长至少一个另外缓冲层的步骤。该 MOVPE 缓冲层可以与 MBE 生长的缓冲层材料相同或不同。如前所述,MBE 提供了一种在硅上生长合适缓冲层的良好可控的方法,该缓冲层具有用于 MOVPE 生长的正确取向。然而,为了进一步改善 MOVPE 生长 CMT 的条件,通过 MOVPE 敷设缓冲层是有益的。例如,当 MBE 缓冲层包括生长在衬底上的碲化锌基层上的碲化镉顶层时,该方法可包括通过 MOVPE 在 MBE CdTe 层顶部上生长另外的碲化镉层的步骤。

[0040] 通过 MOVPE 生长另外缓冲层可以增加缓冲层厚度,这在一些实施方案中是有益的,且 MOVPE 是一种比 MBE 快的生长方法。MOVPE 缓冲层可以改善晶体质量。此外,MOVPE 缓冲层还有益于将 CMT 与已经暴露于空气的表面隔离,即,敷设 MOVPE 缓冲层可以覆盖 MBE 缓冲层的由于氧化等引起的任何轻微表面杂质以及清洗工艺的任何残留 (如果执行了清洗工艺)。

[0041] 通过标准 MOVPE 技术生长 CMT 层,其中由流过起泡器的蒸气压和气流 (方便地为氢气) 控制进入反应室的前驱体的浓度,其中该起泡器容纳前驱体,该前驱体可能与附加的清洁气 (H_2) 流另外进行稀释。这样,可以生长 $Hg_{1-x}Cd_xTe$, 其具有受控的 x 值以得到期望的装置特性。方便地,MOVPE 工艺利用如 US 4,566,918 中所述的 CMT 生长互扩散多层工艺,即,CMT 生长步骤包括依次生长 CdTe 和 HgTe 薄层,这些薄层在生长时相互扩散而形成单层的 CMT,该 CdTe 和 HgTe 层的相对厚度决定镉含量 x 。

[0042] 所使用的金属有机物前驱体为任何合适的易挥发碲和镉化合物,例如镉的烷基化合物和碲的烷基化合物。在一个实施方案中,碲前驱体为二异丙基碲,镉前驱体为二甲基镉。

[0043] 由于 MOVPE 缓冲层和 CMT 生长于 MBE 缓冲层上,因此其晶体取向与该 MBE 缓冲层相同。同样,仅在生长窗口内进行晶态生长,在其他区域进行多晶生长。

[0044] 可以使用 n 型或 p 型的合适掺杂剂掺杂该 CMT 层。适合的掺杂剂包括碘、砷、铟和锑,尽管可以使用其他掺杂剂。适合的前驱体包括异丁基碘和三 (二甲基) 氨基砷。

[0045] 通常,该方法根据目标装置的需要而包括生长不止一层 CMT。不同层可具有不同的厚度、组分 ($Hg_{1-x}Cd_xTe$ 中的 x)、和 / 或不同的掺杂剂和掺杂剂浓度。

[0046] 通过 MOVPE 生长 CMT 层之后,优选地在富汞气氛中退火该材料 - 该工艺填充汞空位并保证期望的电学性能。可以在 MOVPE 反应室内执行该退火,且可以在生长 CMT 层后直接执行该退火,或者可以使用任何合适的设备稍后执行该退火。

[0047] MBE 生长缓冲层和 MOVPE 生长 CMT 基本上使用以下参考中所述的方法: " Long wavelength infrared focal plane arrays fabricated from HgCdTe grown on silicon substrates ", DJ Hall, L Buckle, NT Gordon, J Giess, JE Hails, JW Cairns, RM

Lawrence, A Graham, RS Hall, C Maltby and T Ashley Presented at Defense and Security Symposium 2004 (Formerly AeroSense) 12-16 April 2004 Gaylord Palms Resort and Convention Center Orlando (Kissimmee), Florida USA, Conference proceedings in press 和 "Highperformance long-wavelength HgCdTe infrared detectors grown on silicon substrates", DJ Hall, L Buckle, NT Gordon, J Giess, JE Hails, JW Cairns, RM Lawrence, A Graham, RS Hall, C Maltby and T Ashley Applied Physics Letters Volume 85, Issue 11, pp. 2113-2115, 以及英国专利申请 GB0407804.4, 其内容于此引入作为参考。

[0048] 当所生长的材料在生长窗口内为晶态而在生长窗口外部为多晶时, 需要清除不需要的材料。该方法因此包括清除任何不需要的 CMT 和 / 或缓冲层材料的步骤。可以通过刻蚀实现对多晶材料的清除。优选地, 该刻蚀步骤涉及干法刻蚀步骤, 随后进行化学湿法刻蚀。可以使用光刻限定待刻蚀的区域。可以在不同阶段对不需要的材料进行清除。例如, 可以在除去多晶缓冲层和 CMT 材料之前, 完成 MBE 及 MOVPE 生长阶段。备选地, 可以完成 MBF 生长缓冲层, 且可以在这个阶段, 即在 MOVPE 生长阶段之前, 清除任何不需要的多晶缓冲层材料。随后可执行 MOVPE 生长, 仅在晶态缓冲层上进行结晶生长。该 MOVPE 生长阶段可以实现选区生长, 使得在生长区域外部根本不进行任何生长, 或者可再次导致生长窗口内晶态材料上的结晶生长和其余区域的多晶生长, 这种情况下需要在 MOVPE 生长之后进行刻蚀步骤。

[0049] 该方法还可涉及装置处理步骤以限定 CMT 层的物理形状。该步骤还可涉及提供用于电连接的着陆位置 (landing site)。方便地, 在清除任何不需要的 CMT / 缓冲材料的同时, 执行该装置处理步骤。

[0050] 装置处理步骤可包括平面处理技术, 并可包括离子注入、离子束研磨和形成例如锥形或透镜。离子注入可实现在已经生长 CMT 之后, 注入 p/n 型掺杂剂以形成二极管或其他结构 - 因此 CMT 材料可生长成具有一些未掺杂或部分掺杂的层以及以后通过离子注入进行掺杂。

[0051] 该方法还可涉及使用至少一个钝化层涂敷 CMT 的步骤。本领域技术人员将会理解, 优选地使用一个或多个钝化层涂敷 CMT 结构的侧壁, 以保证装置的电学稳定性并防止材料中汞的损耗。该钝化层可方便地为碲化镉层。方便地, 该钝化层为通过 MOVPE 生长的外延层。

[0052] 该方法还可涉及从生长窗口外部的衬底清除任何掩模材料的步骤。通过本领域技术人员理解的例如化学湿法刻蚀的刻蚀工艺可实现这一点。

[0053] 该方法还可包括形成 CMT 和集成电路之间的电连接的步骤。如本领域所公知的, 通过沉积牺牲材料, 在该牺牲材料上沉积导电材料, 并随后除去该牺牲材料, 由此可以将该电连接形成为气桥 (airbridge)。备选地, 当钝化层涂敷到 CMT 材料时, 可以通过该钝化材料内的通孔形成电连接。显然, CMT 材料和集成电路之间的关系将决定制作该电接触的方式。当缓冲层 / CMT 生长于相对电路架构而言的坑内时, 部分装置可直接接触集成电路。当最终装置相对于该电路是平面状时, 则无需气桥即可形成电连接。本领域技术人员将会理解, 所需的连接类型以及钝化程度等将根据装置设计而改变。

[0054] 应该注意, 如英国专利申请 GB0407804.4 所述, CMT 生长方法允许在已经经过装置处理的 CMT 层上进一步外延生长 CMT。因此, 本发明的方法可涉及生长部分 CMT 结构, 接着

进行装置处理,随后通过 MOVPE 生长至少一个附加的 CMT 层。该至少一个附加的 CMT 层将外延于结晶 CMT 区域上。装置处理可包括任何类型的成形步骤,例如刻蚀,或者可以涉及制作电接触。具体而言,该方法可允许生长一个或多个 CMT 层,形成与部分该结构的电接触,以及随后进一步生长至少一个附加的 CMT 层。

[0055] 本发明因此提供了形成具有位于相同衬底上的电路系统和红外有源材料的单片电路红外装置的方法。本发明实现的该装置包括短波探测器和源、中波探测器和源、长波探测器和源、以及甚长波探测器和源。对于所有情形,使用与各个像素的电路系统完全集成的 CMT 材料可以生产全 2D 阵列。使用本发明生长的 CMT 可以生产双波段、多波段、超光谱和雪崩装置。负发光装置可制作成 LED 和单光子源,这些装置可用于从焦平面阵列红外探测器到气体传感器的各种技术。也可以使用本发明的方法制作晶体管。

[0056] 在至少一个生长窗口内生长的 CMT 述可以处理成在其上制作集成电路。制作于 CMT 内的集成电路可具有与制作于硅衬底上的集成电路不同的性能,例如其速度更快且功耗更低。因此,局部高速电路可以制作于主硅集成电路内的 CMT 岛内。

[0057] 因此,根据本发明另一方面,提供了一种单片电路红外装置,包括其上制作了集成电路的硅衬底,以及形成于所述衬底上至少一个缓冲层上的至少一层碲化镉汞,其中该衬底的取向为 (001),朝着 $\langle 110 \rangle$ 或 $\langle 111 \rangle$ 、优选地 $\langle 111 \rangle$ 位移 2° 至 10° 。

[0058] 通过本发明第一方面的方法可以制作根据本发明的装置,该装置具有本发明第一方面的所有附带优点。该装置优选包括分别具有各自相关电路系统的多个 CMT 结构。方便地,该装置为具有多个探测器像素的红外探测器。该装置可以是线性阵列或者 2D 探测器阵列。

[0059] 尽管本发明的方法涉及在承载集成电路的硅衬底上生长 CMT,但已经发现,在生长窗口内生长的 CMT 具有优良的表面形貌。对于通过传统方法生长的 CMT,最大阵列尺寸和可操作性受到称为小丘 (hillock) 的大缺陷限制。对于在裸硅上传统生长的高质量材料,典型缺陷密度约为 $10\text{--}20\text{cm}^{-2}$ 。生长在窗口内的材料缺陷密度远小于这个范围。因此在生长窗口生长 CMT 提供了一种生长更大面积、高质量探测器阵列或其他红外装置的方法。

[0060] 因此,根据本发明另一方面,提供了一种制作 CMT 结构单片电路阵列的方法,包括步骤:取具有多个限定生长窗口的单片电路衬底材料,在所述生长窗口内选择性生长至少一层晶态碲化镉汞。

[0061] 本发明因此可以应用于生长较其他生长技术面积更大和/或质量更高的 CMT 装置阵列。该生长衬底可以是任何合适的晶态材料,物理上坚固且可大面积获得。该衬底可以是承载集成电路或某些其他表面特征的衬底,或者可以是具有限定生长窗口的裸衬底。合适的衬底材料包括碲化镉、碲化锌、碲化镉锌、碲化镉锌和碲化镉锌 (尽管这些材料通常无法大面积获得)、碲化镓、硅、锗、铟化镉、铟化镉铝、铟化镉镓、磷化镉、蓝宝石、氧化铝或尖晶石 (MgAl_2O_4)。

[0062] 本发明该方面因此可以用于生产高质量的混合装置。这种情况下,硅是优选的衬底,因为硅与读出电路固有热匹配。用于混合的选区生长的另外优点为,材料内的应变减小,因此衬底/CMT 弯曲降低。当仅在生长窗口进行生长时,该效果最显著。

[0063] 优选地,生长窗口是由承载了涂敷于生长窗口外部的掩模材料的衬底限定。该方法因此包括在生长 CMT 之前,将掩模材料涂敷到生长窗口外部的衬底的步骤。方便地,使用

掩模材料覆盖整个衬底,随后除去选定区域的掩模材料以暴露生长窗口。可以采用标准光刻技术使用掩模材料限定生长窗口。

[0064] 技术人员知道可用做掩模材料的各种材料。当衬底为其上没有形成集成电路的裸衬底时,该掩模材料仅需防止生长窗口外部的 CMT 结晶生长。适当的掩模材料包括 Ti-W、二氧化硅 (SiO_2)、氮化硅 (Si_3N_4)、Al、Cr、Pt、Pd 和其他难熔金属。

[0065] 优选地,生长至少一个 CMT 层的步骤涉及下面步骤:通过 MBE 在各个生长窗口生长至少一个晶态缓冲层,随后通过 MOVPE 在该缓冲层上生长至少一个晶态 CMT 层。如前所述,生长 CMT 的这种方法产生具有可控性能的高质量 CMT 装置。通过 MBE 生长缓冲层和通过 MOVPE 生长 CMT 层(以及任何附加的缓冲层)相关的上述所有实施方案和优点同样适用于本发明的这一方面。

[0066] 如前结合本发明第一方面所述,衬底的取向对于保证正确的材料生长而言是重要的。该取向应该允许通过 MBE 正确生长缓冲层,并保证缓冲层具有用于 MOVPE 生长 CMT 所需的正确取向。因此衬底优选地布置成朝 $\langle 111 \rangle$ 或 $\langle 110 \rangle$ 方向位移偏离 $\{100\}$ 。优选地,该位移角度为 2° 至 10° 。按照该方式使衬底取向位移,防止在 MBE 缓冲层内形成缺陷。当衬底为硅时,衬底取向优选地为 (001),朝 $[111]$ 方向位移,位移角度优选为 2° 至 10° 的闭区间,更优选地为 4° 至 8° 的闭区间。硅衬底通常是难以在其上进行生长的衬底,正确的取向变得重要。

[0067] 优选地,该方法涉及在材料生长之前,清洗生长窗口内的衬底的步骤。可以通过上述的溶剂清洗、刻蚀、圆筒灰化和离子束刻蚀以及 HF 基刻蚀的组合进行该步骤,但是当衬底并不承载集成电路时,还可以使用标准的热清洗技术。

[0068] 在生长 CMT 材料之后,该方法可涉及通过刻蚀清除不需要的 CMT 材料的步骤。在使用掩模材料的地方,可以实现仅在生长窗口内的晶态生长和其他区域内的多晶生长;因此将不需要清除多晶材料。该步骤可包括用于形成所需装置的形状的装置处理步骤。

[0069] 该方法还可涉及在装置形成之后,清除任何掩模材料的步骤。如前所述,可以通过标准刻蚀/光刻技术执行该步骤。

[0070] 上述方法可以用于在衬底上的缓冲层上产生一系列 CMT 岛。该方法于是可涉及在整个衬底上的另外材料生长,即在该 CMT 岛以及裸衬底上。这会形成掩埋在另一种材料内的 CMT 岛阵列。例如,CMT 可以掩埋在 CdTe 下方,调整为长波长工作的 CMT 材料的岛可被掩埋在调整为中波长或短波长工作的 CMT 材料内,或者 CdTe(或 HgTe)可掩埋在 CMT 内。

附图说明

[0071] 现在将参考下述图示仅示范性地描述本发明,附图中:

[0072] 图 1 示出了设计成证明本发明的测试 ROIC 的示意图;

[0073] 图 2 示出了衬底上生长窗口的 SEM 图像;

[0074] 图 3 示出了 CMT 生长之后衬底的诺玛斯基氏 (Nomarski) 显微照片;

[0075] 图 4 示出了 CMT 生长之后衬底的 SEM 图像;

[0076] 图 5 示出了用于生长缓冲层的 MBE 设备的示意图;以及

[0077] 图 6 示出了适用于生长 CMT 层的 MOVPE 设备的示意图。

[0078] 发明详述

[0079] 碲化镉汞被应用于各种红外装置,特别是红外探测器。随着焦平面阵列变得越来越大,传统的制造方法正到达极限。将具有探测器阵列的衬底与读出集成电路 (ROIC) 混合是一种昂贵且良品率低的工艺。本发明涉及直接在 ROIC 上生长探测器材料,由此消除了混合的需要并实现使用晶片级工艺制作具有非常大面积和高像素数的焦平面阵列。

[0080] 生产直接制作于 ROIC 上的探测器阵列的第一阶段是生产该 ROIC。已经发现,为了在裸硅上生长单晶 CMT,衬底的取向是重要的。对于硅,取向为朝 <111> 位移几度的 (001)。因此 ROIC 制作于这种位移硅衬底上。已经在位移的硅上制作了测试电路,并检验了该测试电路,获得了可接受的良品率,表明可以在离轴硅上制作 ROIC。用于制造 ROIC 的行业标准方法是在无位移的取向 (100) 上进行。

[0081] 应该注意,硅衬底可包括外延硅 (epi silicon)。本领域技术人员明白,在形成电路之前,集成电路的形成可开始于在体硅的晶片上外延生长硅。出于本说明书的目的,硅衬底包括外延硅。

[0082] 图 1 示出了用于证明本发明的原理的 ROIC 布局。该 ROIC 含有各种测试电路,二维引出电路 (lead-out circuit) 和 64×64 像素 ROIC。电路具有朝着硅开口的窗口,用于生长探测器材料。中心区域包含节距为 $150 \mu\text{m}$ 的全功能 64×64 像素阵列。该像素为标准设计,包含直接注入栅极、stare gate、集成电容器、复位电路、以及向下清除至硅衬底用于生长缓冲层和 CMT 的 $100 \mu\text{m}$ 方形区域。图 2 示出了衬底上探测器生长窗口的 SEM 图像。

[0083] 应该注意,上述装置完全为 2D 阵列。各个 64×64 像素具有各自的生长窗口和相关电路系统。这不同于 W002/084741 中所述的方法,其中限定了单个生长窗口。在 W002/084741 中,CMT 生长在生长窗口内,随后形成线性阵列或两个并排的线性阵列。本发明允许在多个分离的生长窗口内进行生长。

[0084] 在 ROIC 上生长缓冲层和探测器材料之前,使用 Ti-W 保护掩模涂覆该 ROIC。优选使用 Ti-W,因为其具有比所研究的其他保护层例如铝、铬和二氧化硅更高的机械牢固性,但是如果需要也可以使用这些材料。Ti-W 掩模保护 ROIC,使其在定义红外装置物理结构的探测器材料生长、退火、钝化、装置处理和干法刻蚀工艺期间免受化学污染 / 化学损伤 / 结构损伤。

[0085] 在沉积 Ti-W 保护掩模以保护电路之后,使用光刻除去 Ti-W 以暴露窗口区域。这暴露了底下的硅衬底,从而准备好进行探测器材料生长和制备工艺。

[0086] 在预处理之后,红外探测器的材料层,即 CMT 探测器材料和任何缓冲层直接生长在 ROIC 上。重要的是,单晶探测器材料生长在生长窗口内的 ROIC 上。仔细地制备这些窗口,从而清除可能导致在窗口内形成多晶材料的任何不需要的污染。窗口制备包括溶剂清洗、圆筒灰化、离子束研磨和 HF 基刻蚀,例如 HF / 乙醇混合物。所有这些都是相对低温的清洗步骤 (在室温附近),但是清洗衬底足以使该材料不受到背景杂质的影响。在硅衬底上生长材料的行业标准工艺涉及在 820°C 下清洗硅。然而,将 ROIC 暴露于高于 500°C 的温度会导致铝互连迹线熔化,因此 ROIC 受到永久损伤。通过研发一种新的更低温度的衬底清洗工艺已经克服了这一点。

[0087] 清洗 / 制备工艺的一部分涉及将衬底在一定温度下暴露于砷流。当衬底载入到 MBE 反应室时,可以方便地执行这一点。砷流制备硅的氢终止表面,这对于允许后续 MBE 生长是重要的。

[0088] 然而,可以使用其他清洗 / 制备方法,包括在例如 P、As、Sb、S、Se、Te、Cd、Zn 下的氢清洗和 / 或加热。

[0089] 一旦已经准备好用于生长的窗口,则通过分子束外延 (MBE) 生长缓冲层,随后通过金属有机气相外延 (MOVPE) 生长红外探测器材料。该缓冲层包含厚度约 $1\ \mu\text{m}$ 的碲化锌层和随后的碲化镉层,尽管可以生长单层的碲化锌、碲化镉或碲化镉锌作为替代。缓冲层的宽度是可以变化的,从例如一个 ZnTe (和 CdTe ,如果使用了 CdTe) 单层直到约 $10\ \mu\text{m}$ 的总厚度。

[0090] 红外探测器为多层 CMT 二极管结构。理论上对该二极管结构进行模拟,并针对约 $5\ \mu\text{m}$ 的中间波段对其性能进行优化,尽管很显然可以制作其他 IR 装置。在下文中给出了有关 MBE 和 MOVPE 生长阶段的更多细节。

[0091] 缓冲层材料和后续 CMT 层选择性地在生长窗口内生长成为晶态的,但是在生长窗口外部成为多晶材料。在测试所生长的材料时,将性能指标“结晶产率 (crystalline yield)”定义为生长成为晶态的窗口与阵列内像素总数的比率。本发明的方法已经完全成功地生产出高质量的,具有 100% 结晶产率的单晶材料。ROIC 上生长在窗口内的探测器材料的背景表面形貌与生长在传统衬底上的探测器材料相当。诺玛斯基氏和扫描电子显微镜图像分别如下示于图 3 和 4。生长窗口内的材料是晶态的,但是其他区域的材料是多晶。

[0092] 就更大的缺陷而言,窗口内生长形貌的质量是优良的。对于传统生长,最大阵列尺寸和可操作性受到称为小丘的大锥形缺陷的限制。对于裸硅上的高质量层,典型的小丘密度约为 $10\text{--}20\text{cm}^{-2}$ 。生长在窗口内的材料缺陷密度似乎远小于这个范围。本发明因此还涉及窗口内的 CMT 生长,使用该有用的技术生产用于传统探测器阵列的大面积、无小丘的材料。

[0093] 在探测器材料生长工艺之后,使用刻蚀配方 (recipe) 以清除多晶材料。晶态探测器材料于是准备好进行后续工艺阶段。已经确定,最优刻蚀配方涉及先进行干法刻蚀随后进行湿法化学刻蚀。

[0094] 在干法刻蚀工艺中,已经确定多种等离子体化学物质,大部分基于甲烷,可用于干法刻蚀 CMT。甲烷等离子体内的自由基与 CMT 内的镉、汞和碲反应形成 Me_2M ,其中 M 为 Cd、Te 和 Hg,Me 为 CH_3 。通过 Me_2Cd 在 Hg 和 CMT 上相互作用还可以形成 Me_2Hg ,通过 Me_2Cd 在 Te 和 CMT 上相互作用还可以形成 Me_2Te 。一些汞还会从表面挥发。甲烷等离子体还在腔体内沉积聚合物,通常添加附加气体以控制这一点。该工艺中使用的等离子体包含感应耦合等离子体系统中的甲烷和氢气气体。

[0095] 随后使用光刻技术限定待刻蚀的区域;这种情况下为多晶材料。通过干法刻蚀清除如图 3 和图 4 所示的多晶材料。

[0096] 通过湿法刻蚀清除 Ti-W 保护掩模,以暴露底下的电路系统。

[0097] 最后的工艺步骤是使用金属化将探测器连接到 ROIC 接触焊盘。可以两种方式之一实现接触。可以沉积钝化层以防止探测器和金属接触的短路。需要在该钝化层内打开孔洞,从而形成与探测器接触区的接触。备选地,可以形成气桥接触,由此避免了对钝化的需求以及短路的危险。

[0098] 气桥接触目前被用于与平面类型装置的接触。气桥需要使用在其上沉积铬 / 金金属迹线的临时抗蚀剂支持结构。清除抗蚀剂,则将该金属互连迹线悬空。该技术的优点为不需要电绝缘层。

[0099] 使用钝化的 CMT 红外探测器结构可以获得更高性能的阻抗区域产品,钝化对于长波段装置是优选的。然而,工作于中间波段、没有沉积(例如 CdTe)钝化层的 CMT 红外二极管具有足够高的将受到背景限制的性能。

[0100] 对于其他装置,可以在装置生长的不同阶段形成电接触。本发明的生长方法可实现生长一些材料层之后进行例如刻蚀或形成电接触的装置处理步骤。例如,在 CMT 层形成电接触之前,可以通过 MOVPE 将一层或多层 CMT 生长在缓冲层上,并随后通过刻蚀清除任何多晶材料(如果需要清除)。进一步的 MOVPE 生长 CMT 将随后导致一个或多个另外的 CMT 层的外延生长。随后可以退火、钝化整个装置,并且形成另外的电连接。

[0101] 已经描述了焦平面探测器阵列的制作,但是本领域技术人员将会理解,使用本发明的方法可以制作其他红外装置。

[0102] 如前所述,通过 MBE 生长缓冲层,通过 MOVPE 生长 CMT 层。

[0103] MBE 是一种在超高真空中进行的工艺。参考图 5,液氮 202 遮罩辅助维持真空。源材料容纳在机器内泻流室(effusion cell)204 内部的坩埚中。泻流室 204 置成使得坩埚的开口端指向加热衬底 206。当移开坩埚端部上的遮挡板 208 时,材料从坩埚传递到加热衬底。传递到衬底的材料数量取决于坩埚的温度,温度越高,材料蒸气压越高,因此越多的材料被传递。加热线圈 210 控制对坩埚的加热。由于系统处于真空,如果充分地加热,即使低蒸气压的材料也会蒸发并可以传递到衬底。同样由于系统处于真空,材料束从泻流室传递到样品,不受气氛气体的干扰。泻流室通常保持在闲置温度,保持温暖但是不足以蒸发材料。在生长开始之前,使单元变温暖到生长温度,使得足够的材料可以从坩埚蒸发以生长所需要的层。

[0104] 被掩蔽并被刻蚀的硅衬底 206 通过装载锁合载入到 MBE 组件内。将衬底夹到支座 212 上,该支座被加热且理想地旋转。旋转有助于所生长层的均匀性。生长期间衬底的温度低于所沉积的材料再蒸发的温度,但是足够热以允许原子在表面上运动并形成晶态材料。

[0105] 已经发现,使用先前使用过的 MBE 组件生长所需缓冲层是有益的。先前生长运行可以使 MBE 组件状态良好,从而实现随后的高质量结晶生长。因此,使用清洁的 MBE 组件,首先执行几个状态调整生长是有益的。

[0106] 随后在砷流及特定温度(即,高于室温)清洗衬底,然而该温度足够低以避免对 ROIC 的任何损伤。

[0107] 取决于生长将使用的源,按照需要随后除去碲化锌、锌和碲单元前方的遮挡板,由此开始碲化锌生长。一旦已经生长了所需厚度的碲化锌,将遮挡板复原。类似地,按照需要除去碲化镉、镉和碲单元前方的遮挡板,生长碲化镉。同样,在 CdTe 生长结束时,将遮挡板复原。一旦生长完成,将这些单元冷却到闲置温度,并冷却衬底将其从机器中取出。

[0108] 通过 MBE 在 ROIC 内窗口上生长薄的 ZnTe 缓冲层,从而将衬底取向设置为(001),并改善随后生长的 CdTe 缓冲层的附着。通过 MBE 直接生长在硅上的 CdTe 更倾向于从衬底剥落。缓冲层总厚度约为 $1\mu\text{m}$,尽管对于一些装置可能更厚且可能仅仅为碲化锌或 CZT。

[0109] 可以使用迁移增强外延(MEE)执行该部分生长工艺,出于本说明书的目的,提到 MBE 则包括提到 MEE。

[0110] 执行了所需的任何刻蚀/清洗步骤的衬底随后传递到 MOVPE 反应室。为了生产多层装置,在各个生长窗口内生长各种 CMT 层,通过美国专利 4,566,918 中描述的互扩散多层

工艺生长各个层。尽管 MBE 设备和 MOVPE 设备经常是分离的装置部件,但是也可以通过两种设备之间的装载锁合或传递机构而组合成单一单元。可以使用 MBE 和 MOVPE 腔体以及其间的装载锁合或传递机构而布置成特殊的组件。

[0111] 图 6 说明了 MOVPE 生长的原理,并示出了适用于 MOVPE 生长的设备,尽管所使用的实际设备可能不同。如 US 4,566,918 中更加全面的描述,通过质量流量控制器 3、4 和 23 将氢气源从歧管 1 供给到起泡器 6、7 和 25。阀门 8 闭合且阀门 10 和 11 打开,气体流经起泡器 6,而阀门 10 和 11 闭合且阀门 8 打开,则来自质量流量控制器 3 的氢气流通过旁路线 14 被导向涤气器或过滤器 31。类似地,可由阀门 9、12 和 13 控制起泡器 7,由阀门 26、27 和 28 控制起泡器 25。尽管实践中可能需要更多的起泡器,但是为了简化而在图 3 中仅示出三个起泡器。因此可以控制经过各个起泡器的气流。来自起泡器 6、7 和 25 的气流可以在混合器 15 内混合,该气流在进入反应室容器 16 之前可以用来自控制器 5(受阀门 32、33 控制)的气流进行稀释,但是在其他布置中,可能优选地将前驱体分别供给到反应室容器并在反应室内混合这些前驱体。

[0112] 在生长窗口内承载晶态缓冲层的衬底 20 位于基座 21 上的反应室容器 16 内。通过反应室壁 24 利用加热元件 17 或者利用任何合适的加热装置,例如位于汞浴下方的内部筒式加热器,加热元素汞浴 19,并维持汞蒸气的分压。使用感应加热器 18 或者任何其他合适的装置加热衬底,使得来自起泡器 6、7 和 25 的气流内的金属有机物前驱体在衬底附近分解。

[0113] 起泡器 6 容纳例如二甲基镉的镉前驱体,起泡器 7 容纳例如二异丙基碲的碲前驱体。通过恰当控制阀门而依次控制从起泡器 6 和 7 到反应室腔体的气流,从而在各个生长窗口内生长薄层的碲化汞和碲化镉,层的厚度受到控制以控制生长工艺期间生长窗口内各层互扩散形成的最终 CMT 层的总体镉含量。

[0114] 为了在各个生长窗口生产第一 CMT 层,例如该层为 p^+ CMT 层,需要引入 p 型掺杂剂。合适的 p 型掺杂剂为碲,尽管可以考虑例如磷和铟的其他掺杂剂。因此,掺杂剂起泡器 25 容纳例如三(二甲基)氨基碲的合适前驱体(可以使用其他易挥发的碲成分),且起泡器温度和经过该起泡器的气流受控以达到恰当的掺杂。在生长了第一 CMT 层之后,可以接着生长其他 CMT 层。任何 n 型层的合适 n 型掺杂剂为碘,例如以异丁基碘为前驱体,但是可以使用其他前驱体,而且实际上可以使用例如铟的其他掺杂剂。如前所述,使用不同掺杂剂时,MOVPE 设备将具有需要分别控制的多个掺杂剂起泡器,而不是图 6 所示的单个掺杂剂起泡器。类似地,如果将生长任何 MOVPE 缓冲层,则该设备包含起泡器,容纳用于缓冲层成分的前驱体。

[0115] 通过 MOVPE 生长 CMT 层之后,优选地在富汞环境内对材料退火-该工艺填充汞空位并保证期望的电学性能。可以在 MOVPE 反应室内执行该退火,且可以在生长 CMT 层后直接执行该退火,或者可以使用任何合适的设备稍后执行该退火。

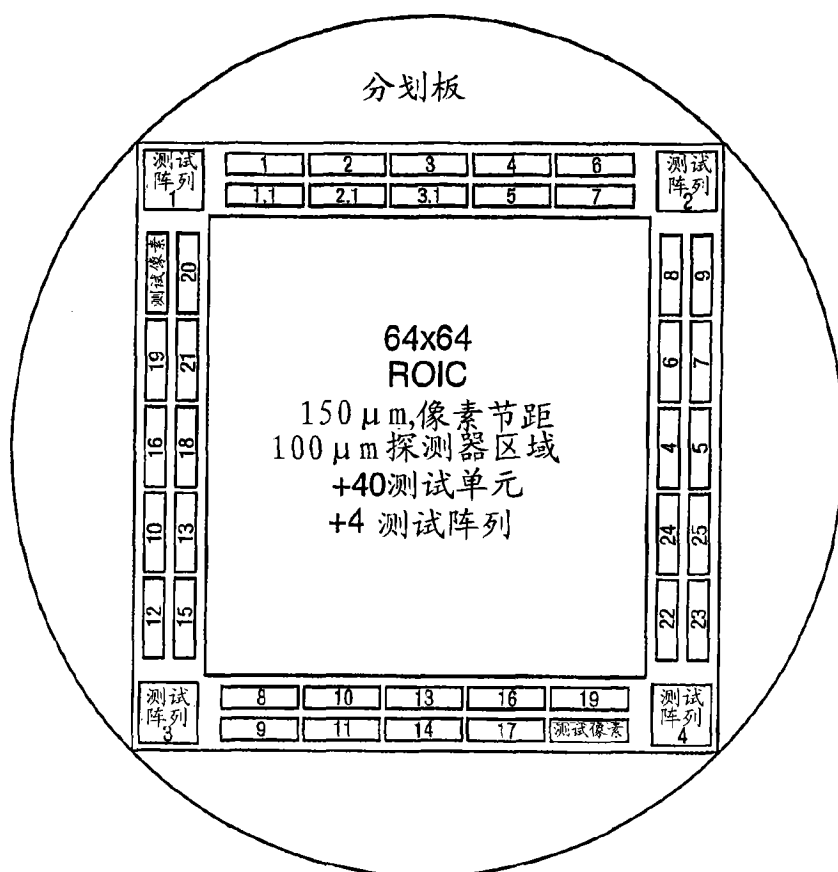


图 1

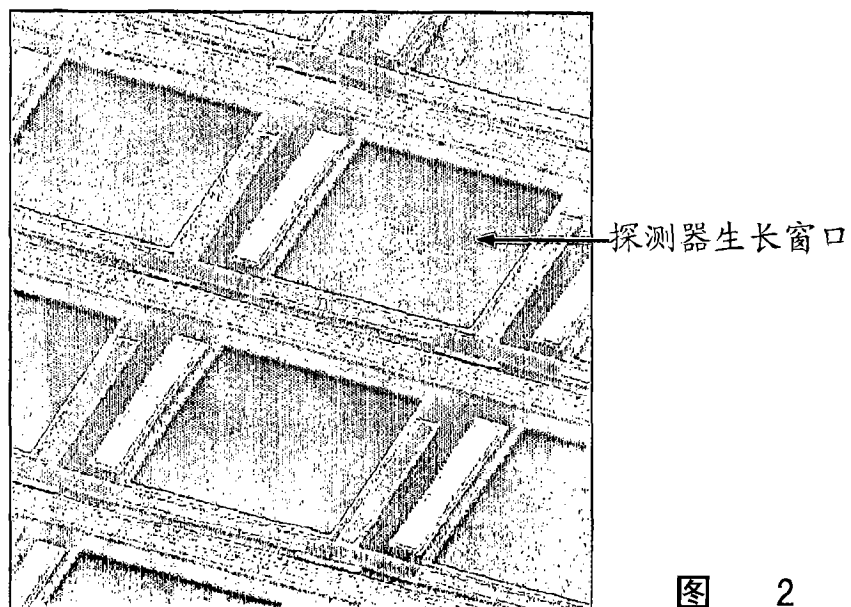


图 2

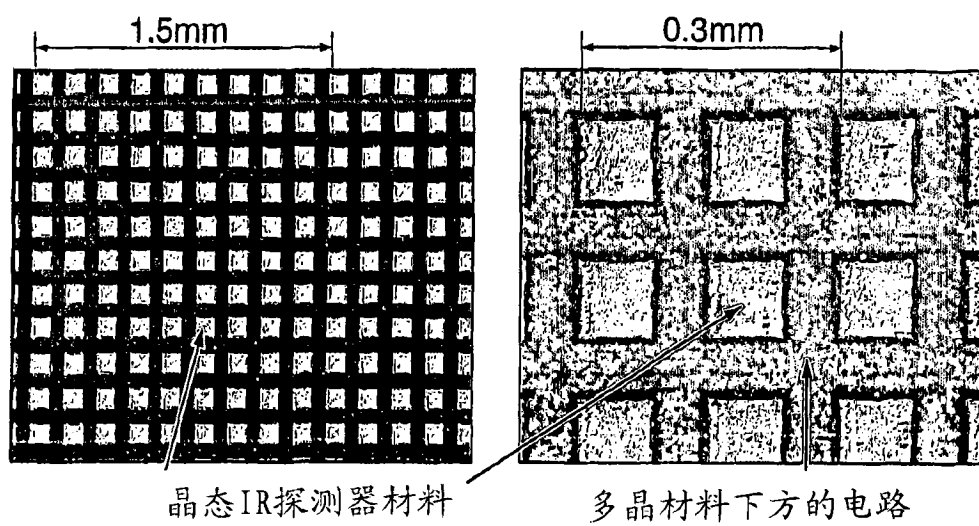


图 3

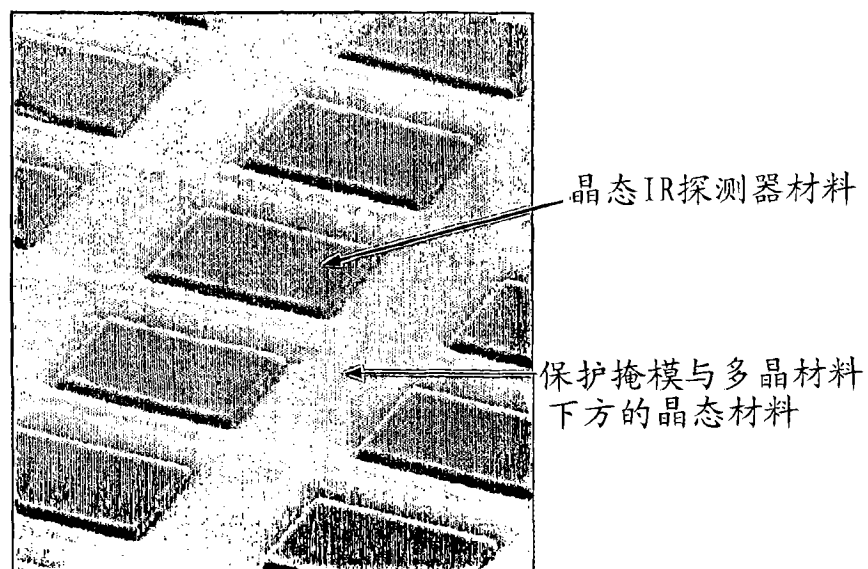


图 4

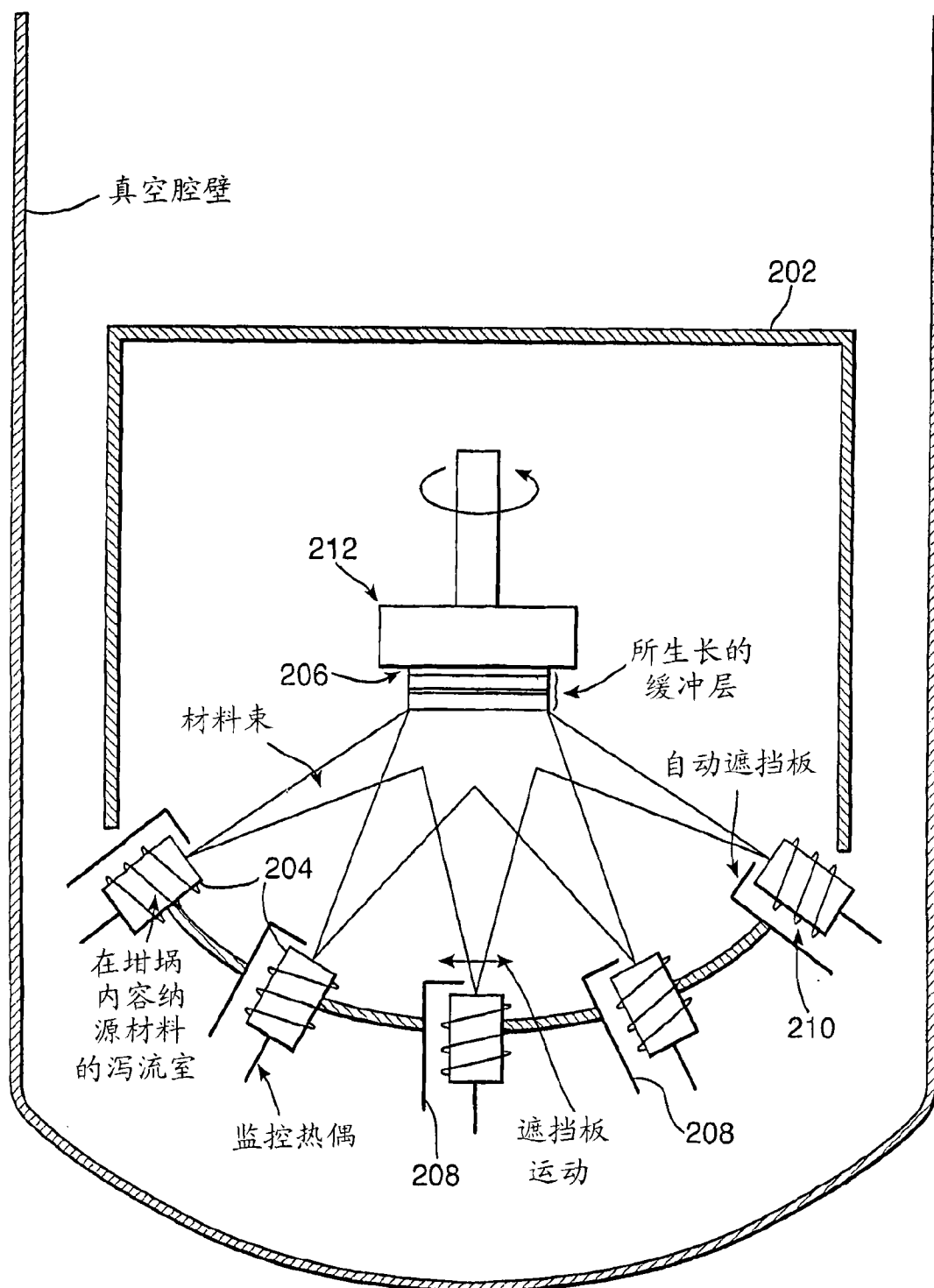


图 5

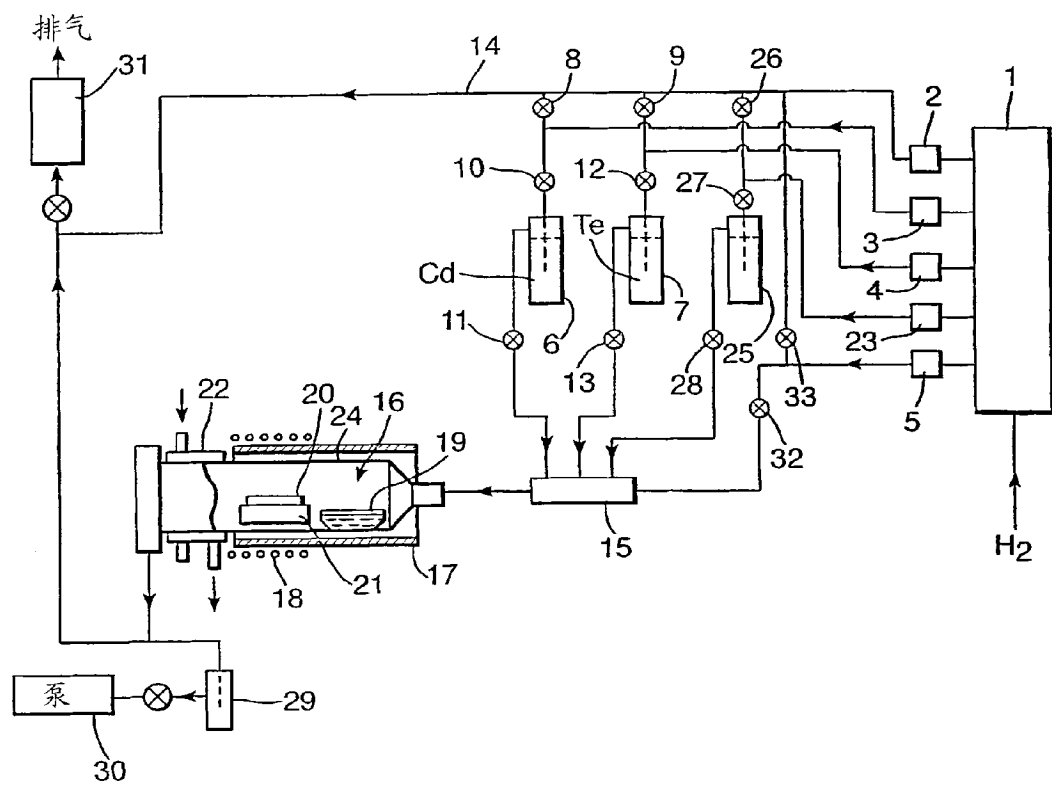


图 6