200836314

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：Pb14PP8U

※ 申請日期：Pb.12.25　　※IPC 分類：H01L 23/488(2006.01)

一、發明名稱：（中文/英文）

半導體裝置

二、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

日商羅姆股份有限公司

ROHM CO., LTD.

代表人：（中文/英文）

佐藤　研一郎

SATO, KENICHIRO

住居所或營業所地址：（中文/英文）

日本國京都府京都市右京區西院溝崎町21番地

21, SAIIN MIZOSAKI-CHO UKYO-KU, KYOTO 615-8585, JAPAN

國　籍：（中文/英文）

日本　JAPAN

三、發明人：（共 2 人）

姓　名：（中文/英文）

1. 葛西　正樹
   KASAI, MASAKI
2. 奧村　弘守
   OKUMURA, HIROSHI

國　籍：（中文/英文）

1. 日本　JAPAN
2. 日本　JAPAN

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2006年12月25日；特願2006-348571

2. 日本；2006年12月25日；特願2006-348574

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於半導體裝置，詳言之，係關於適用WL-CSP (Wafer-Level Chip Size Package：晶圓級晶片尺寸封裝)技術之半導體裝置。

【先前技術】

最近，隨著半導體裝置之高功能化・多功能化，WL-CSP (Wafer Level-Chip Size Package：晶圓級晶片尺寸封裝，以下標記為「WL-CSP」)技術之實用化一直在進行之中。在WL-CSP技術中，係以晶圓狀態完成封裝製程，而以切割所切出之個個晶片尺寸作為封裝尺寸。

適用WL-CSP技術之半導體裝置如圖19所示，係包含表面被表面保護膜81包覆之半導體晶片82、積層於表面保護膜81上之應力緩和層83、及配置於應力緩和層83上之金屬球84(例如焊料球)。在表面保護膜81，形成使半導體晶片82之內部布線之一部分露出作為電極墊85用之墊開口86。在應力緩和層83，形成使由墊開口86露出之電極墊85露出用之貫通孔87。

以包覆電極墊85之表面、貫通孔87之內面及應力緩和層83之表面之貫通孔87之周緣方式，形成由鈦等金屬構成之凸塊底層88。而，金屬球84係設於凸塊底層88上，經由該凸塊底層88而與電極墊85電性連接。此半導體裝置係將金屬球84連接至安裝基板89上之墊90，以達成對安裝基板89之安裝(對安裝基板之電性及機械性之連接)。

【專利文獻1】日本特開平8-340002號公報

【發明內容】

[發明所欲解決之問題]

在半導體裝置安裝於安裝基板89之狀態下，金屬球84係以被夾在半導體晶片82上之凸塊底層88與安裝基板89上之墊90之間之狀態固定於該等上。因此，半導體晶片82及安裝基板89熱膨脹/熱收縮時，在金屬球84會產生應力，在金屬球84與凸塊底層88之接合界面附近，有因此應力而產生龜裂之虞。

又，金屬球84在與凸塊底層88之關係上，只接觸於凸塊底層88之表面，其接觸面積較小。因此，不能獲得金屬球84在對凸塊底層88(半導體晶片82)之充分之接著強度，在金屬球84產生半導體晶片82及安裝基板89之熱膨脹/熱收縮引起之應力時，焊料球84也有發生因此應力而由凸塊底層88被剝離之虞。

因此，本發明之目的在於提供可緩和在金屬球產生之應力，並可防止在金屬球之龜裂之發生之半導體裝置。

又，本發明之另一目的在於提供可提高焊料端子對半導體晶片之接著強度，並可防止焊料端子之剝離之半導體裝置。

[解決問題之技術手段]

本發明之一局面之半導體裝置係包含：半導體晶片；電性連接用之內部墊，其係形成於前述半導體晶片之表面；表面保護膜，其係包覆前述半導體晶片上之表面，且包含

使前述內部墊露出之墊開口；應力緩和層，其係形成於前述表面保護膜上，且包含使由前述墊開口露出之前述內部墊露出之開口部；連接墊，其係包含埋設於前述墊開口及前述開口部且連接於前述內部墊之埋設部、及與前述埋設部一體地形成且突出於前述應力緩和層上並具有寬度大於前述開口部之開口寬度之突出部；及金屬球，其係以包覆前述連接墊之前述突出部之方式形成，用於與外部電性連接。

依據此構成，配置於應力緩和層之開口部之連接墊係一體地包含埋設於墊開口及開口部之埋設部、及突出於應力緩和層上之突出部。而，用於與外部電性連接之金屬球係以包覆連接墊之突出部之方式形成。

此半導體裝置係藉由將金屬球連接於外部之安裝基板上之墊而被安裝於該安裝基板上。在此安裝狀態下，即使在金屬球產生半導體晶片及安裝基板之熱膨脹/熱收縮引起之應力，也可藉突出至金屬球內部之突出部緩和其應力之一部分。因此，可防止在金屬球之龜裂之發生。其結果，可實現連接可靠性高之半導體裝置。

又，將連接墊之突出部之寬度形成為小於應力緩和層之開口部之開口寬度，即，將突出部之寬度形成為小於埋設部之寬度時，以突出部緩和應力之際，在埋設部與內部墊之接合部會產生突出部之變形引起之應力，在半導體晶片有發生龜裂之虞。

對此，在上述構成中，將連接墊之突出部之寬度形成為

大於應力緩和層之開口部之開口寬度。即，使突出部伸出至應力緩和層之開口部之周圍上。藉此，以突出部緩和應力之際，可使突出部承受之應力發散至應力緩和層。因此，即使在金屬球產生大的應力，也可藉連接墊及應力緩和層良好地緩和其應力。其結果，可防止在半導體晶片之龜裂之發生。

又，在前述半導體裝置中，最好：前述連接墊之前述突出部係圓柱狀。

依據此構成，由於連接墊之突出部係圓柱狀，故在突出部之側面無角部。因此，在金屬球產生之應力可在突出部(圓柱)之側面分散而予以吸收。

另外，最好：前述連接墊進一步包含第2突出部，其係一體地形成於前述突出部上，且具有小於前述突出部之寬度之寬度。

依據此構成，在連接墊，進一步包含一體地形成於突出部上之第2突出部。藉此，連接墊之突出於應力緩和層上之部份形成包含突出部與第2突出部之2段構造。由於形成此種2段構造，連接墊之突出於應力緩和層上之部份之高度會高出第2突出部之部份。因此，在金屬球中，例如，即使發生達到超過突出部之高度之位置之龜裂，也可在第2突出部阻止該龜裂。其結果，可抑制龜裂傳播至整個金屬球而使金屬球破裂。

又，第2突出部具有小於突出部之寬度之寬度。因此，即使將與接合於不具有第2突出部之連接墊之金屬球相同

體積之金屬球，接合於具有第2突出部之連接墊，由應力緩和層之表面至金屬球之頂部之高度也不會大幅增加。其結果，在將半導體裝置安裝於安裝基板時，可一面抑制半導體裝置與安裝基板之間隔之增大，一面獲得上述之效果。

本發明之另一局面之半導體裝置係包含：半導體晶片；電性連接用之內部墊，其係形成於前述半導體晶片之表面；表面保護膜，其係包覆前述半導體晶片上之表面，且包含使前述內部墊露出之墊開口；應力緩和層，其係形成於前述表面保護膜上，且包含使由前述墊開口露出之前述內部墊露出之開口部；連接墊，其係由具有焊料濕潤性之金屬所構成，形成於在前述內部墊之面臨於前述墊開口及前述開口部之部份上，且突出於前述應力緩和層上，其突出於前述應力緩和層上之部份之表面係被粗面化；及焊料端子，其係以包覆前述連接墊之被粗面化之表面之方式形成，用於與外部電性連接。

依據此構成，配置於應力緩和層之開口部之連接墊係由具有焊料濕潤性之金屬所形成，且形成為由開口部突出至應力緩和層上之形狀。連接墊之突出至應力緩和層上之部份之表面被粗面化而形成微細之凹凸時，可增大表面積。而，以包覆此粗面化之表面方式，形成與外部之電性連接用之焊料端子。

連接墊與焊料端子之接觸面被粗面化，故可提高在該接觸面之焊料濕潤性。其結果，可提高焊料端子對連接墊之

接著強度。

又，由於連接墊與焊料端子之接觸面之粗面化，可增大該接觸面之表面積，故藉此也可提高焊料端子對連接墊之接著強度。

另外，藉粗面化，可提高焊料濕潤性，即使減少焊料端子之材料之焊料量，也可使該少量之焊料濕潤至包覆連接墊之突出至應力緩和層上之部份。也就是說，即使是小體積之焊料端子，也可以良好地包覆該突出部之方式接著於連接墊。

而，此半導體裝置係藉由將焊料端子連接至外部之安裝基板上之墊而被安裝於該安裝基板。在此安裝狀態下，即使在焊料端子產生半導體晶片及安裝基板之熱膨脹/熱收縮引起之應力，也由於焊料端子以充分之接著強度接著於連接墊，故焊料端子無由連接墊剝離之虞。其結果，可實現連接可靠性高之半導體裝置。

又，連接墊之突出於應力緩和層上之部份在焊料端子接著於連接墊之狀態下會突出至焊料端子之內部，故在焊料端子產生應力之情形，可藉突出至焊料端子之內部之突出部分緩和其應力之一部分。因此，可防止在焊料端子之龜裂之發生。

又，最好：前述連接墊係形成為使突出於前述應力緩和層之部份伸出於前述開口部之周圍之形狀。

依據此構成，連接墊之突出於應力緩和層上之部份伸出於應力緩和層之開口部之周圍上。藉此，以該突出部分緩

和應力之際，可使該突出部分承受之應力發散至應力緩和層。因此，即使在焊料端子產生大的應力，也可藉連接墊及應力緩和層良好地緩和其應力，故可防止在半導體晶片之龜裂之發生。

另外，最好：前述半導體裝置係包含金屬凸緣部，其係由具有焊料濕潤性之金屬所構成，且以包覆前述連接墊之突出於前述應力緩和層上之部份之周圍之方式形成。

依據此構成，以包覆連接墊之突出於應力緩和層上之部份之周圍之方式形成具有焊料濕潤性之金屬所構成之金屬凸緣部。藉此，可容易使焊料濕潤擴散至該突出部份之周圍。其結果，可進一步提高焊料端子之接著強度。

本發明之上述或其他目的、特徵及效果可由參照附圖之後述之實施型態之說明獲得更明確之瞭解。

【實施方式】

圖1係本發明之第1實施型態之半導體裝置之圖解的底面圖(表示對安裝基板之接合面之圖)。圖2係在圖1所示之A-A之切斷面切斷時之剖面圖。又，在圖2中，係以切斷面切斷半導體裝置而省略其一部份之方式予以顯示。

此半導體裝置係由WL-CSP技術所製作之半導體裝置，包含：半導體晶片1、包覆半導體晶片1之功能面1A(在半導體晶片中製成功能元件之面)之表面保護膜3、形成於表面保護膜3上之應力緩和層4、突出於應力緩和層4上之連接墊5、及接合於連接墊5而與外部電性連接用之金屬球6。而，此半導體裝置係將各金屬球6連接至安裝基板7上

之墊8，以達成對安裝基板7之安裝(對安裝基板7之電性及機械性之連接)。

半導體晶片1例如係平面視略呈矩形狀之矽晶片，在其功能面1A形成複數電極墊2(內部墊)。

電極墊2例如係平面視略呈矩形狀之鋁墊，與製成於半導體晶片1之功能面1A之功能元件電性連接。又，電極墊2係沿著半導體晶片1之外周緣，以平面視呈矩形環狀排列成2列被配置，在互相相鄰之電極墊2之間，分別空著適當之間隔(參照圖1)。

表面保護膜3係由氧化矽或氮化矽所形成。在表面保護膜3，形成有使各電極墊2露出用之墊開口9。

應力緩和層4例如係由聚醯亞胺所形成。應力緩和層4係以包覆表面保護膜3之表面全域方式形成，具有吸收施加至此半導體裝置之應力使其緩和之功能。又，在應力緩和層4，於與各電極墊2對向之位置貫通形成有貫通孔10(開口部)，由墊開口9露出之電極墊2通過貫通孔10而面臨於外部。而，以包覆電極墊2之表面、貫通孔10之內面及應力緩和層4之表面之貫通孔10之周緣部11之方式，形成例如由鈦、鉻、鈦鎢等構成之凸塊底層12。

連接墊5係例如由銅所形成。此連接墊5係包含埋設於墊開口9及貫通孔10之埋設部13、及與此埋設部13一體地被形成而突出於應力緩和層4上之突出部14。

埋設部13例如係形成圓柱狀，經由凸塊底層12電性連接於電極墊2。

突出部14例如係形成高度10~50 μm之圓柱狀。又，突出部14係形成在正交於半導體晶片1與應力緩和層4之積層方向(以下僅稱「積層方向」)之方向之寬度(徑)大(寬)於貫通孔10在同方向之開口寬度(徑)。藉此，突出部14之周緣部15可向正交於積層方向之方向伸出，經由凸塊底層12而與應力緩和層4之表面在積層方向相對向。

金屬球6例如係利用焊料，形成球狀，包覆著連接墊5之突出部14之全表面(前端面14A及側面14B)。藉此，金屬球6經由凸塊底層12及連接墊5而與電極墊2相對向，整體上，沿著半導體晶片1之外周緣，以平面視呈矩形環狀排列成2列被配置(參照圖1)。

圖3A~圖3E係表示圖1所示之半導體裝置之製造方法之圖解的剖面圖。

製造此半導體裝置之際，如圖3A所示，首先，準備製成複數半導體晶片1，其表面全域被表面保護膜3包覆之晶圓W1。又，在表面保護膜3形成有露出電極墊2之墊開口9。

在此晶圓W1之狀態下，在表面保護膜3上形成應力緩和層4。接著，如圖3B所示，在應力緩和層4形成貫通孔10。

形成貫通孔10後，如圖3C所示，在晶圓W1上，依序形成凸塊底層12、光抗蝕層16及金屬層17。更具體言之，首先，在晶圓W1上之全區域，利用濺射法等形成凸塊底層12。而，利用習知之光微影技術，在此凸塊底層12上形成在預期形成連接墊5之突出部14之區域具有開口部18之光抗蝕層16。形成光抗蝕層16後，在晶圓W1之全區域，利

用濺射法等形成由使用作為連接墊5之材料之銅構成之金屬層17。

其後，除去光抗蝕層16，藉以與光抗蝕層16同時剝離金屬層17之不要部份(連接墊5以外之部份)。藉此，形成連接墊5。而，藉蝕刻除去凸塊底層12之不要部份(形成連接墊5之部份以外之部份)。

其次，如圖3D所示，以包覆連接墊5之突出部14之全表面(前端面14A及側面14B)之方式形成金屬球6。而，如圖3E所示，沿著設定於晶圓W1內之各半導體晶片1間之切割線L1，切斷(切割)晶圓W1。藉此，獲得圖1所示之構成之半導體裝置。

如以上所述，在此半導體裝置中，配置於應力緩和層4之貫通孔10之連接墊5係一體地具有埋設於墊開口9及貫通孔10之埋設部13、及突出於應力緩和層4上之突出部14。而，與外部電性連接用之金屬球6係以包覆連接墊5之突出部14之方式接合於連接墊5。

在將金屬球6連接至安裝基板7上之墊8之安裝狀態下，即使在金屬球6產生半導體晶片1及安裝基板7之熱膨脹/熱收縮引起之應力，也可藉突出至金屬球6之內部之突出部14之側面緩和其應力之一部分。因此，可防止在金屬球6之龜裂之發生。其結果，可實現連接可靠性高之半導體裝置。

又，如圖4所示，將連接墊5之突出部14之寬度(徑)形成小於應力緩和層4之貫通孔10之開口寬度(徑)，即，將突出

部14之寬度(徑)形成小於埋設部13之寬度(徑)時，以突出部14緩和應力之際，在埋設部13與電極墊2之接合部22會產生突出部14之變形引起之應力，在半導體晶片1有發生龜裂23之虞。

對此，在本實施型態中，將連接墊5之突出部14之寬度(徑)形成大於應力緩和層4之貫通孔10之開口寬度(徑)。即，使突出部14之周緣部15伸出至應力緩和層4之貫通孔10之周緣部11。藉此，以突出部14緩和應力之際，可使該突出部14承受之應力發散至應力緩和層4。因此，即使在金屬球6產生大的應力，也可藉連接墊5及應力緩和層4良好地緩和其應力。其結果，可防止在半導體晶片1之龜裂之發生。

又，由於連接墊5之突出部14係圓柱狀，故在側面無角部。因此，在金屬球6產生之應力可在突出部14(圓柱)之側面分散而予以吸收。

又，在本實施型態中，利用銅形成連接墊5，但連接墊5也可利用金形成。該情形，例如，如圖5所示，最好在連接墊5之突出部14與金屬球6之界面，形成防止金之擴散用之鎳構成之擴散防止層19。

圖6係本發明之第2實施型態之半導體裝置之金屬墊附近之圖解的剖面圖。在本圖6中，在對應於圖1或圖2所示之各部之部份，附以與圖1或圖2之情形相同之參照符號予以表示。

在圖6所示之構成中，在凸塊底層12之上，形成由銅所

構成之金屬墊24，以取代連接墊5。金屬墊24係包含埋設於墊開口9及貫通孔10之埋設部25、及與此埋設部25一體地形成，突出於應力緩和層4上之突出部26。

埋設部25例如係形成圓柱狀，經由凸塊底層12電性連接於電極墊2。

突出部26係包含在積層方向配置於應力緩和層4側(以下將此側稱為上側)之上側突出部27、及一體地形成於上側突出部27之下側之下側突出部28(第2突出部)。

上側突出部27例如係形成高度10~50 μm之圓柱狀。又，上側突出部27之正交於積層方向之方向之寬度(徑)大(寬)於貫通孔10在同方向之開口寬度(徑)。藉此，上側突出部27之周緣部29可向正交於積層方向之方向伸出而經由凸塊底層12在積層方向與應力緩和層4之表面相對向。

下側突出部28係與上側突出部27同樣地，例如係形成高度10~50 μm之圓柱狀。又，下側突出部28之正交於積層方向之方向之寬度(徑)小於上側突出部27在同方向之寬度(徑)。

依據本圖6所示之構成，金屬球6係以包覆上側突出部27及下側突出部28之全表面(上側突出部27之下面27A及側面27B以及下側突出部28之前端面28A及側面28B)之方式接合於金屬墊24。因此，可發揮與圖1及圖2所示之構成同樣之作用效果。

又，金屬墊24由於進一步包含一體地形成於上側突出部27上之下側突出部28，故金屬墊24之突出於應力緩和層4

上之部份形成包含上側突出部27及下側突出部28之2段構造。由於形成此種2段構造，金屬墊24之突出於應力緩和層4上之部份之高度會高出下側突出部28之部份。因此，如圖7所示，在金屬球6中，例如，即使發生達到超過上側突出部27之高度之位置32之龜裂31，也可在下側突出部28阻止該龜裂31。其結果，可抑制龜裂31傳播至整個金屬球6而使金屬球6破裂。

又，下側突出部28之正交於積層方向之方向之寬度(徑)係形成小於上側突出部27在同方向之寬度(徑)。因此，例如如圖1所示，即使將與接合於不具有下側突出部28之連接墊5之金屬球6相同體積之金屬球，如圖6所示，接合於具有下側突出部28之金屬墊24，由應力緩和層4之表面至金屬球6之頂部之高度也不會大幅增加。其結果，在將半導體裝置安裝於安裝基板時，可一面抑制半導體裝置與安裝基板之間隔之增大，一面獲得上述之效果。

又，在本實施型態中，也與第1實施型態同樣地，金屬墊24也可利用金形成。該情形，例如，如圖8所示，最好在金屬墊24之上側突出部27及下側突出部28與金屬球6之界面，形成防止金之擴散用之鎳構成之擴散防止層33。

圖10係本發明之第3實施型態之半導體裝置之圖解的剖面圖(表示對安裝基板之接合面之圖)。圖11係在圖10所示之B-B之切斷面切斷時之剖面圖。在圖11中，係以切斷面切斷半導體裝置而省略其一部份之方式予以顯示。圖12係將圖11所示之半導體裝置之連接墊與焊料球之連接部分放

大所示之圖解的剖面圖。

此半導體裝置係由WL-CSP技術所製作之半導體裝置，包含：半導體晶片41、包覆半導體晶片41之功能面41A(在半導體晶片中製成功能元件之面)之表面保護膜43、形成於表面保護膜43上之應力緩和層44、形成於應力緩和層44上之連接墊45、及接著於連接墊45而與外部電性連接用之焊料球46(焊料端子)。而，此半導體裝置係將各焊料球46連接至安裝基板47上之墊48，以達成對安裝基板47之安裝(對安裝基板47之電性及機械性之連接)。

半導體晶片41例如係平面視略呈矩形狀之矽晶片，在其功能面41A形成複數電極墊42(內部墊)。

電極墊42例如係平面視略呈矩形狀之鋁墊，與製成於半導體晶片41之功能面41A之功能元件電性連接。又，電極墊42係沿著半導體晶片41之外周緣，以平面視呈矩形環狀排列成2列被配置，在互相相鄰之電極墊42之間，分別空著適當之間隔(參照圖10)。

表面保護膜43係由氧化矽或氮化矽所形成。在表面保護膜43，形成有使各電極墊42露出用之墊開口49。

應力緩和層44例如係由聚醯亞胺所形成。應力緩和層44係以包覆表面保護膜43之表面全域方式形成，具有吸收施加至此半導體裝置之應力使其緩和之功能。又，在應力緩和層44，於與各電極墊42對向之位置貫通形成有貫通孔50(開口部)，由墊開口49露出之電極墊42通過貫通孔50而面臨於外部。而，以包覆電極墊42之表面、貫通孔50之內

面及應力緩和層44之表面之貫通孔50之周緣部51之方式，形成例如由鈦、鉻、鈦鎢等構成之凸塊底層52。

連接墊45係由具有焊料濕潤性之金屬，例如銅所形成。此連接墊45係包含埋設於墊開口49及貫通孔50之埋設部53、及與此埋設部53一體地被形成而突出於應力緩和層44上之突出部54。

埋設部53例如係形成圓柱狀，經由凸塊底層52電性連接於電極墊42。

突出部54例如係形成高度10~50 μm之圓柱狀。又，突出部54係形成在正交於半導體晶片41與應力緩和層44之積層方向(以下僅稱「積層方向」)之方向之寬度(徑)大(寬)於貫通孔50在同方向之開口寬度(徑)。藉此，突出部54之周緣部55可向正交於積層方向之方向伸出，經由凸塊底層52而與應力緩和層44之表面在積層方向相對向。另外，突出部54如圖12所示，係藉由在其全表面(前端面54A及側面54B)形成微小之凹凸而被粗面化。

焊料球46例如係利用焊料，形成略球狀，包覆著被粗面化之連接墊45之突出部54之全表面(前端面54A及側面54B)。藉此，焊料球46經由凸塊底層52及連接墊45而與電極墊42相對向，整體上，沿著半導體晶片41之外周緣，以平面視呈矩形環狀排列成2列被配置(參照圖10)。

圖13A~圖13F係表示圖10所示之半導體裝置之製造方法之圖解的剖面圖。

製造此半導體裝置之際，如圖13A所示，首先，準備製

成複數半導體晶片41，其表面全域被表面保護膜43包覆之晶圓W2。又，在表面保護膜43形成有露出電極墊42之墊開口49。在此晶圓W2之狀態下，在表面保護膜43上形成應力緩和層44。

接著，如圖13B所示，在應力緩和層44形成貫通孔50。

形成貫通孔50後，如圖13C所示，在晶圓W2上，依序形成凸塊底層52、光抗蝕層56及金屬層57。更具體言之，首先，在晶圓W2上之全區域，利用濺射法等形成凸塊底層52。而，利用習知之光微影技術，在此凸塊底層52上形成在預期形成連接墊45之突出部54之區域具有開口部58之光抗蝕層56。形成光抗蝕層56後，在晶圓W2上之全區域，利用濺射法等形成由使用作為連接墊45之材料之銅構成之金屬層57。

其後，除去光抗蝕層56，藉以與光抗蝕層56同時剝離金屬層57之不要部份(連接墊45以外之部份)。藉此，形成連接墊45。而，藉蝕刻除去凸塊底層52之不要部份(形成連接墊45之部份以外之部份)。

其次，如圖13D所示，在連接墊45之突出於應力緩和層44上之突出部54之全表面(前端面54A及側面54B)，例如藉蝕刻(例如乾式蝕刻)等之方法形成微小之凹凸而形成被粗面化之前端面54A及側面54B。

接著，如圖13E所示，以包覆被粗面化之連接墊45之突出部54之全表面(前端面54A及側面54B)之方式，將焊料球46接著於連接墊45。而，如圖13F所示，沿著設定於晶圓

W2內之各半導體晶片41間之切割線L2，切斷(切割)晶圓W2。藉此，獲得圖10所示之構成之半導體裝置。

如以上所述，在此半導體裝置中，配置於應力緩和層44之貫通孔50之連接墊45係包含由具有焊料濕潤性之金屬(例如銅)所構成，由貫通孔50突出至應力緩和層44上之突出部54。突出部54之全表面(前端面54A及側面54B)被粗面化而形成微小之凹凸時，可增大表面積。而，以包覆此被粗面化之突出部54之全表面(前端面54A及側面54B)之方式形成焊料球46。

由於連接墊45之與焊料球46之接觸面之突出部54之全表面(前端面54A及側面54B)被粗面化，故可提高該表面之焊料濕潤性。其結果，可提高焊料球46之對連接墊45之接著強度。

又，由於突出部54之全表面(前端面54A及側面54B)之粗面化，可增大其表面之表面積，藉此，也可提高焊料球46之對連接墊45之接著強度。

另外，由於該全表面(前端面54A及側面54B)之粗面化，可提高焊料濕潤性，故即使減少焊料球46之材料之焊料量，也可使該少量之焊料濕潤擴散至包覆突出部54。也就是說，即使是少量之焊料球，也可良好地以包覆突出部54之方式，接著於連接墊45。

而，此半導體裝置係藉由將焊料球46連接於外部之安裝基板47上之墊48而被安裝於該安裝基板47上。在此安裝狀態下，即使在焊料球46產生半導體晶片41及安裝基板47之

熱膨脹/熱收縮引起之應力，焊料球46也可以充分之接著強度被接著於連接墊45，故焊料球46無由連接墊45剝離之虞。其結果，可實現連接可靠性高之半導體裝置。

又，突出部54在焊料球46接著於連接墊45之狀態下，會突出至焊料球46之內部，故在焊料球46產生應力之情形，也可藉突出至焊料球46之內部之突出部54之側面54B緩和其應力之一部分。因此，可防止在焊料球46之龜裂之發生。

又，突出部54之周緣部55伸出於應力緩和層44之貫通孔50之周緣部51。藉此，以突出部54緩和應力之際，可使該突出部54承受之應力發散至應力緩和層44。因此，即使在焊料球46產生大的應力，也可藉連接墊45及應力緩和層44良好地緩和其應力，故可防止在半導體晶片41之龜裂之發生。

另外，由於連接墊45之突出部54係形成圓柱狀，故在其側面54B無角部。因此，在焊料球46產生之應力可在突出部54(圓柱)之側面54B分散而予以吸收。

又，在本實施型態中，利用銅形成連接墊45，但只要是具有焊料濕潤性之金屬，並不限定於銅。例如，連接墊45也可利用金形成。該情形，例如，如圖14所示，最好在連接墊45之突出部54與焊料球46之界面，形成防止金之擴散用之鎳構成之擴散防止層59。

圖15係本發明之第4實施型態之半導體裝置之圖解的剖面圖。在本圖15中，在對應於圖10或圖11所示之各部之部

份，附以與圖10或圖11之情形相同之參照符號予以表示。

在圖15所示之構成中，在凸塊底層52之上，依序形成外周銅膜64及連接墊45。

外周銅膜64係由具有焊料濕潤性之金屬(例如銅)所構成。又，外周銅膜64係形成平面視略呈圓形狀，例如以厚度0.1~2 μm形成。

連接墊45與第1實施型態之半導體裝置同樣地包含埋設部53及突出部54。

埋設部53例如係形成圓柱狀，經由凸塊底層52及外周銅膜64電性連接於電極墊42。

突出部54例如係形成高度10~50 μm之圓柱狀。又，突出部54係將正交於積層方向之方向之寬度(徑)形成大(寬)於外周銅膜64在同方向之寬度(徑)。藉此，外周銅膜64之周緣部61可向突出部54之側方伸出，成為包圍突出部54之周圍而形成厚度小於突出部54突出至應力緩和層44上之突出量之金屬凸緣部。另外，突出部54係藉由在其全表面(前端面54A及側面54B)形成微小之凹凸而被粗面化。

而，焊料球46係以包覆被粗面化之連接墊45之突出部54之全表面(前端面54A及側面54B)及外周銅膜64之周緣部61之表面61A之方式接著於連接墊45。

圖16A~圖16H係表示圖15所示之半導體裝置之製造方法之圖解的剖面圖。

製造圖15所示之半導體裝置之際，如圖16A所示，首先，準備製成複數半導體晶片41，其表面全域被表面保護

膜43包覆之晶圓W3。又，在表面保護膜43形成有露出電極墊42之墊開口49。在此晶圓W3之狀態下，在表面保護膜43上形成應力緩和層44。

接著，如圖16B所示，在應力緩和層44形成貫通孔50。

形成貫通孔50後，如圖16C所示，在晶圓W3上，依序形成凸塊底層52及銅膜65。

其次，如圖16D所示，在銅膜65上形成光抗蝕層56及金屬層57。更具體言之，首先，利用習知之光微影技術，在銅膜65上形成在預期形成連接墊45之突出部54之區域具有開口部58之光抗蝕層56。形成光抗蝕層56後，在晶圓W3上之全區域，利用濺射法等形成由使用作為連接墊45之材料之銅構成之金屬層57。

其後，除去光抗蝕層56，藉以與光抗蝕層56同時剝離金屬層57之不要部份(連接墊45以外之部份)。藉此，形成連接墊45。

其次，如圖16E所示，藉蝕刻除去銅膜65及凸塊底層52之不要部份(預期形成外周銅膜64之部份以外之部份)。藉此，形成包圍連接墊45之突出部54之外周銅膜64之周緣部61構成之金屬凸緣部。

而，如圖16F所示，在連接墊45之突出於應力緩衝層44上之突出部54之全表面(前端面54A及側面54B)，例如藉蝕刻(例如乾式蝕刻)等之方法形成微小之凹凸而形成被粗面化之前端面54A及側面54B。

接著，如圖16G所示，以包覆被粗面化之連接墊45之突

出部54之全表面(前端面54A及側面54B)及外周銅膜64之周緣部61之表面21A之方式，將焊料球46接著於連接墊45。而，如圖16H所示，沿著設定於晶圓W3內之各半導體晶片41間之切割線L3，切斷(切割)晶圓W3。藉此，獲得圖15所示之構成之半導體裝置。

如以上所述，依據圖15所示之構成，以包覆突出部54之全表面(前端面54A及側面54B)之方式，將焊料球46接著於連接墊45。因此，可發揮與圖10及圖11同樣之作用效果。

另外，在本第4實施型態中，以包圍應力緩和層44上之突出部54之周圍方式，形成銅構成之外周銅膜64之周緣部61。藉此，不僅突出部54之前端部54A，連外周銅膜64之周緣部61之表面61A也容易濕潤擴散焊料。其結果，可進一步提高焊料球46之接著強度。

以上，已就本發明之若干實施型態予以說明，但本發明也可以其他型態加以實施。

例如，在第1實施型態中，將連接墊5之突出部14形成圓柱狀，但，例如，如圖9所示，連接墊5也可形成半橢圓球狀。

又，在第1及圖2實施型態中，關於在半導體晶片1之電極墊2之配置型態，電極墊2係沿著半導體晶片1之外周緣，以平面視呈矩形環狀排列成2列被配置，但只要屬於規則地配置於半導體晶片1之功能面1A之型態，並不限定於矩形環狀，例如，也可以矩陣狀等加以配置。

例如，在第3及圖4實施型態中，將連接墊45之突出部54

形成圓柱狀，但例如，如圖17所示，也將連接墊45形成半橢圓球狀。此情形，只要在半橢圓球狀之表面60形成微小之凹凸，使其粗面化即可。

又，例如，如圖18所示，也可取代連接墊45而形成金屬墊69，其係包含在積層方向配置於應力緩和層44側之上側突出部67、及一體地形成於上側突出部67之下側之下側突出部68之突出部66。此情形，只要在上側突出部67之下面67A及側面67B以及下側突出部68之前端面68A及側面68B形成微小之凹凸，使其粗面化即可。

又，在第3及圖4實施型態中，連接墊45與外周銅膜64係個別地形成，但此等也可以同一材料，一體地形成。

又，在第3及圖4實施型態中，將接著於連接墊45之焊料端子形成略球狀之焊料球46，但例如也可減少使用之焊料量而接著薄板狀之焊料端子。

又，在第3及圖4實施型態中，關於在半導體晶片41之電極墊42之配置型態，電極墊42係沿著半導體晶片41之外周緣，以平面視呈矩形環狀排列成2列被配置，但只要屬於規則地配置於半導體晶片41之功能面41A之型態，並不限定於矩形環狀，例如，也可以矩陣狀等加以配置。

至此，雖已就本發明之實施型態予以詳細說明，但此等僅不過係用於說明本發明之技術的內容之具體例，本發明不應被限定於此等具體例而作解釋，本發明之精神及範圍僅受到後附之申請專利範圍所限定。

本申請案對應於2006年12月25日向日本國特許廳提出之

特願2006-348571號及2006年12月25日向日本國特許廳提出之特願2006-348574號，此等之申請案之所有揭示可經由引用而納入於此。

【圖式簡單說明】

圖1係本發明之第1實施型態之半導體裝置之圖解的底面圖。

圖2係在圖1所示之A-A之切斷面切斷時之剖面圖。

圖3A係依製程順序表示圖1之半導體裝置之製造方法之圖解的剖面圖。

圖3B係表示圖3A之次一製程之圖。

圖3C係表示圖3B之次一製程之圖。

圖3D係表示圖3C之次一製程之圖。

圖3E係表示圖3D之次一製程之圖。

圖4係表示在圖1所示之半導體裝置中，以突出部之寬度(徑)小於貫通孔之開口寬度(徑)之方式形成突出部之情形之圖解的剖面圖。

圖5係表示圖1所示之半導體裝置之變形例之圖解的剖面圖，而連接墊採用其他之構成之圖。

圖6係本發明之第2實施型態之半導體裝置之金屬墊附近之圖解的剖面圖。

圖7係表示圖6所示之半導體裝置之金屬球發生龜裂之狀態之圖。

圖8係表示圖6所示之半導體裝置之變形例之圖解的剖面圖，而金屬墊採用其他之構成之圖。

圖9係表示圖1所示之半導體裝置之變形例之圖解的剖面圖，而連接墊之突出部採用其他之構成之圖。

圖10係本發明之第3實施型態之半導體裝置之圖解的底面圖。

圖11係在圖10所示之B-B之切斷面切斷時之剖面圖。

圖12係將圖11所示之半導體裝置之連接墊與焊料球之連接部分放大所示之圖解的剖面圖。

圖13A係依製程順序表示圖10之半導體裝置之製造方法之圖解的剖面圖。

圖13B係表示圖13A之次一製程之圖。

圖13C係表示圖13B之次一製程之圖。

圖13D係表示圖13C之次一製程之圖。

圖13E係表示圖13D之次一製程之圖。

圖13F係表示圖13E之次一製程之圖。

圖14係圖10所示之半導體裝置之變形例之圖解的剖面圖，而連接墊採用其他之構成之圖。

圖15係本發明之第4實施型態之半導體裝置之圖解的剖面圖。

圖16A係依製程順序表示圖15之半導體裝置之製造方法之圖解的剖面圖。

圖16B係表示圖16A之次一製程之圖。

圖16C係表示圖16B之次一製程之圖。

圖16D係表示圖16C之次一製程之圖。

圖16E係表示圖16D之次一製程之圖。

圖16F係表示圖16E之次一製程之圖。

圖16G係表示圖16F之次一製程之圖。

圖16H係表示圖16G之次一製程之圖。

圖17係圖10所示之半導體裝置之變形例之圖解的剖面圖，而連接墊之突出部採用其他之構成之圖。

圖18係表示圖10所示之半導體裝置之變形例之圖解的剖面圖，而連接墊採用其他之構成之圖。

圖19係以往之半導體裝置之構成之圖解的剖面圖，而表示將半導體裝置安裝於安裝基板之狀態之圖。

【主要元件符號說明】

1	半導體晶片
2	電極墊
3	表面保護膜
4	應力緩和層
5	連接墊
6	金屬球
9	墊開口
10	貫通孔
13	埋設部
14	突出部
24	金屬墊
25	埋設部
26	突出部
27	上側突出部

28	下側突出部
41	半導體晶片
42	電極墊
43	表面保護膜
44	應力緩和層
45	連接墊
46	焊料球
49	墊開口
50	貫通孔
54	突出部
54A	前端部
54B	側面
60	表面
61	周緣部
64	外周銅膜
66	突出部
67	上側突出部
67A	下面
67B	側面
68	下側突出部
68A	前端部
68B	側面
69	金屬墊

五、中文發明摘要：

本發明之半導體裝置係包含：半導體晶片；電性連接用之內部墊，其係形成於前述半導體晶片之表面；表面保護膜，其係包覆前述半導體晶片之表面，且包含使前述內部墊露出之墊開口；應力緩和層，其係形成於前述表面保護膜上，且包含使由前述墊開口露出之前述內部墊露出之開口部；連接墊，其係包含埋設於前述墊開口及前述開口部而連接於前述內部墊之埋設部、及與前述埋設部一體地形成，具有突出於前述應力緩和層上而寬度大於前述開口部之開口寬度之突出部；及金屬球，其係以包覆前述連接墊之前述突出部之方式形成，用於與外部電性連接。

六、英文發明摘要：

十、申請專利範圍：

1. 一種半導體裝置，其特徵在於包含：

半導體晶片；

電性連接用之內部墊，其係形成於前述半導體晶片之表面；

表面保護膜，其係包覆前述半導體晶片上之表面，且包含使前述內部墊露出之墊開口；

應力緩和層，其係形成於前述表面保護膜上，且包含使由前述墊開口露出之前述內部墊露出之開口部；

連接墊，其係包含：埋設部，其係埋設於前述墊開口及前述開口部，且連接於前述內部墊；及突出部，其係與前述埋設部一體地形成，突出於前述應力緩和層上，且具有寬度大於前述開口部之開口寬度；及

金屬球，其係以包覆前述連接墊之前述突出部之方式形成，用於與外部電性連接。

2. 如請求項1之半導體裝置，其中前述連接墊之前述突出部係圓柱狀。

3. 如請求項1之半導體裝置，其中前述連接墊進一步包含第2突出部，其係一體地形成於前述突出部上，且具有小於前述突出部之寬度之寬度。

4. 一種半導體裝置，其特徵在於包含：

半導體晶片；

電性連接用之內部墊，其係形成於前述半導體晶片之表面；

表面保護膜，其係包覆前述半導體晶片上之表面，且包含使前述內部墊露出之墊開口；

應力緩和層，其係形成於前述表面保護膜上，且包含使由前述墊開口露出之前述內部墊露出之開口部；

連接墊，其係由具有焊料濕潤性之金屬所構成，形成於在前述內部墊之面臨於前述墊開口及前述開口部之部份上，且突出於前述應力緩和層上，其突出於前述應力緩和層上之部份之表面係被粗面化；及

焊料端子，其係以包覆前述連接墊之被粗面化之表面之方式形成，用於與外部電性連接。

5. 如請求項4之半導體裝置，其中前述連接墊係形成為使突出於前述應力緩和層之部份伸出於前述開口部之周圍之形狀。

6. 如請求項4之半導體裝置，其中包含金屬凸緣部，其係由具有焊料濕潤性之金屬所構成，且以包覆前述連接墊之突出於前述應力緩和層上之部份之周圍之方式形成。

十一、圖式：

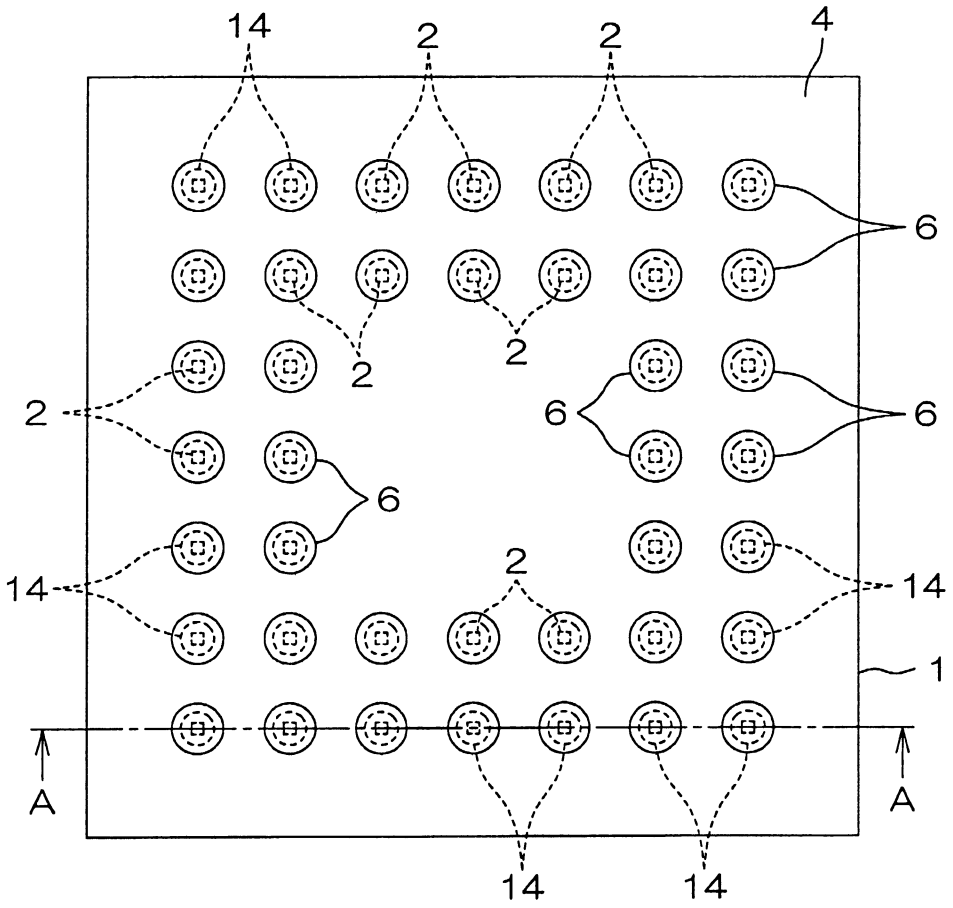

14
2
2
4
6
2
2
2
6
6
6
2
14
14
2
1
A
A
14
14

圖 1

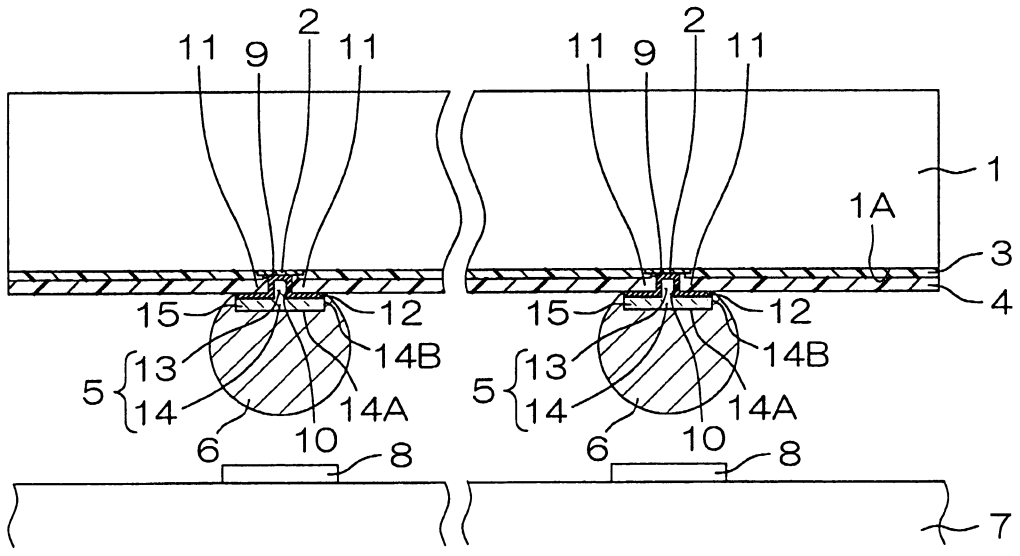

11
9
2
11
11
9
2
11
1
1A
3
4
15
12
15
12
5
13
14
14B
14A
5
13
14
14B
14A
6
10
8
6
10
8
7

圖 2

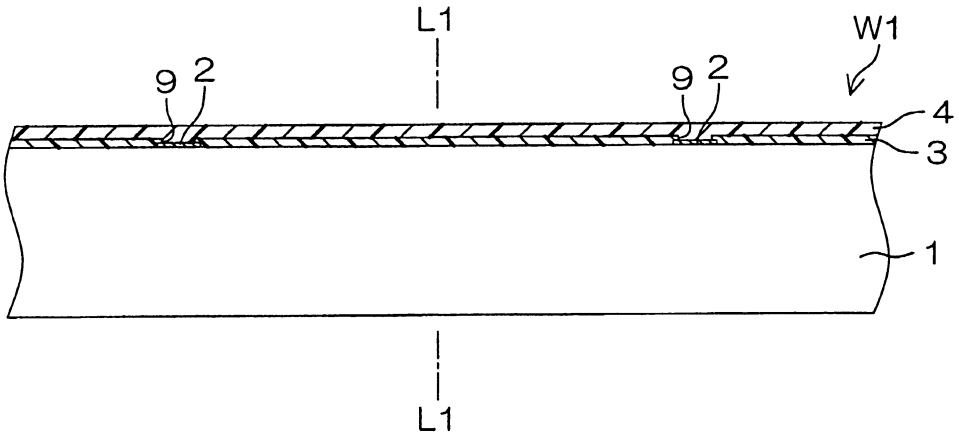

L1
W1
9
2
9
2
4
3
1
L1

圖 3A

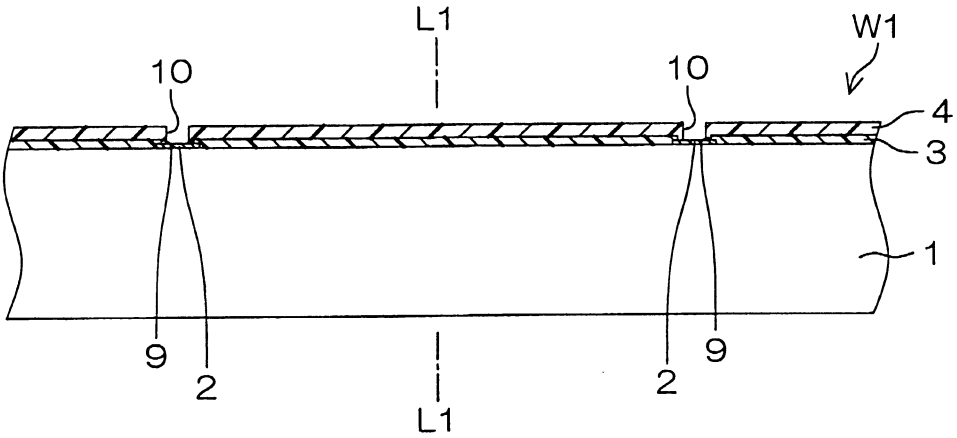

L1
W1
10
10
4
3
1
9
2
2
9
L1

圖 3B

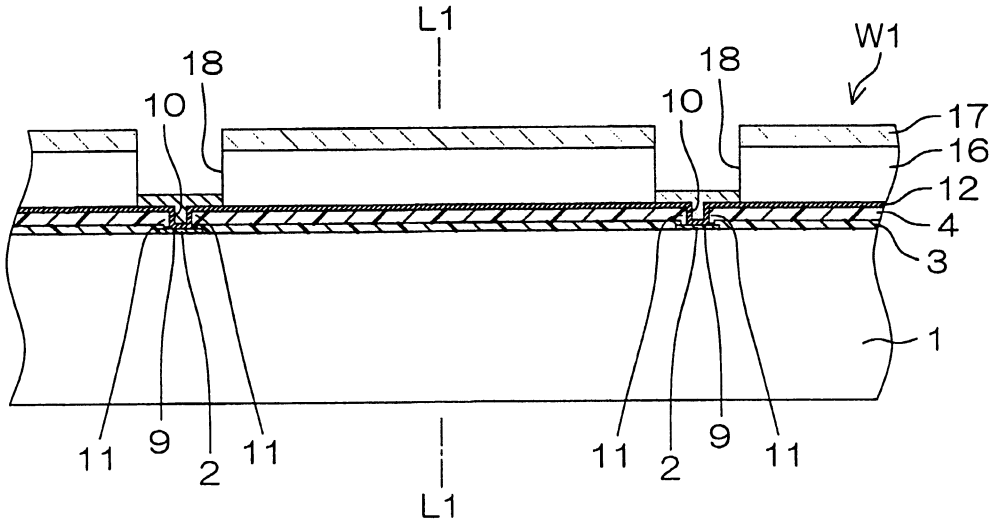

L1
W1
18
18
10
10
17
16
12
4
3
1
11
9
2
11
11
2
9
11
L1

圖 3C

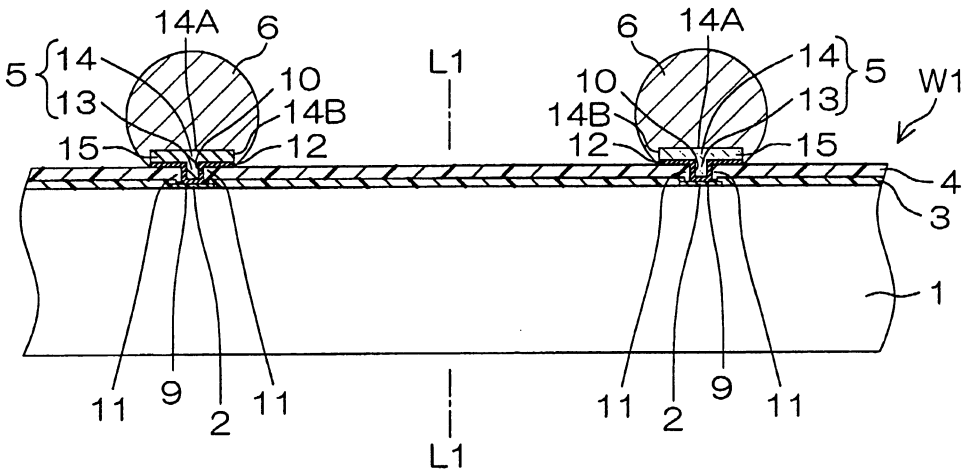

14A
6
5
14
13
10
14B
15
12
L1
W1
4
3
1
11
9
2
11
L1

圖 3D

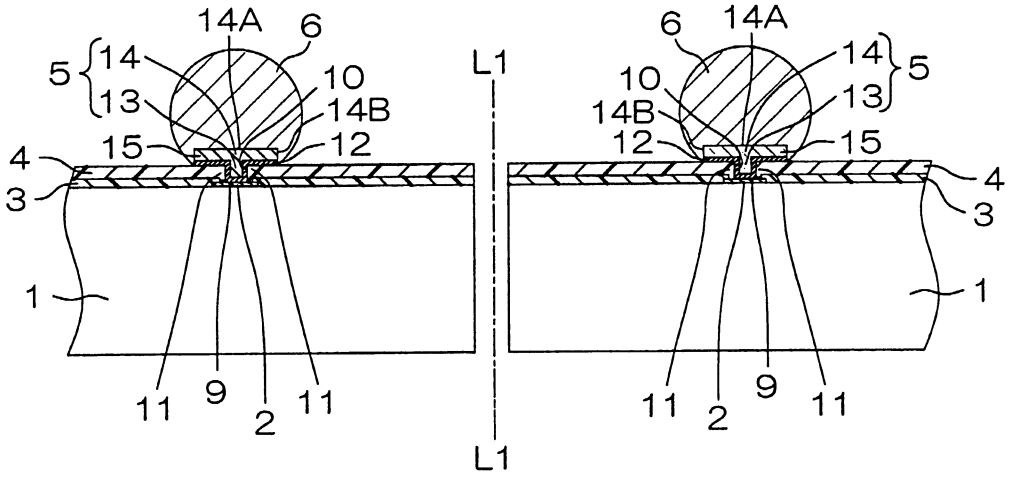

14A
6
5
14
13
10
14B
15
12
L1
4
3
1
11
9
2
11
L1

圖 3E

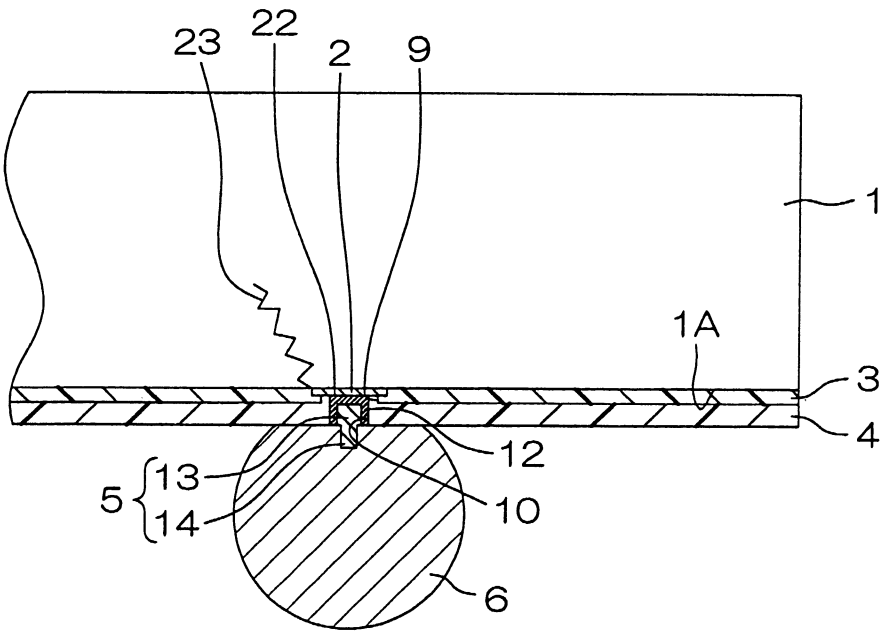

23
22
2
9
1
1A
3
4
12
5
13
14
10
6

圖 4

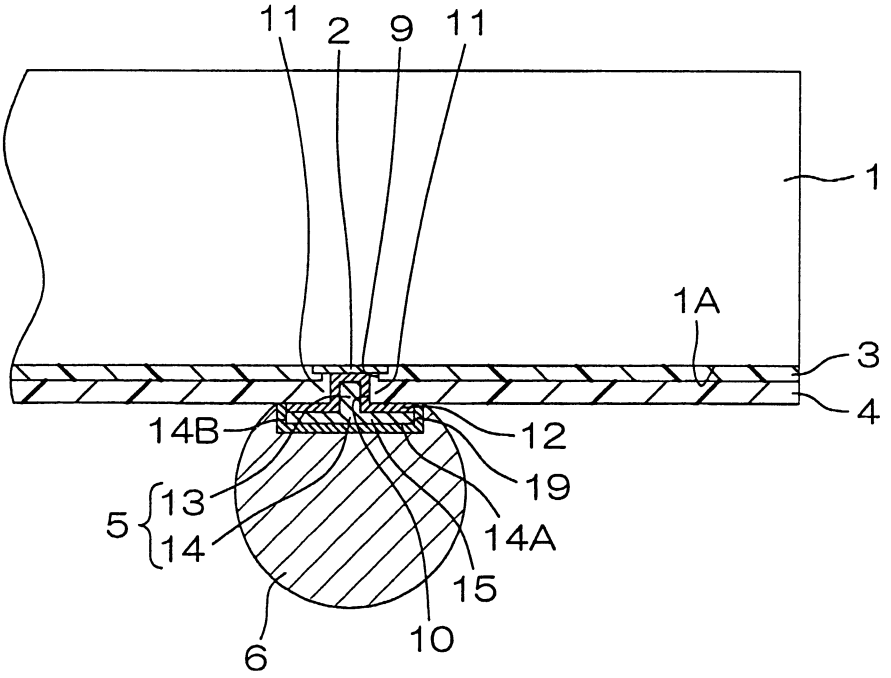

11
2
9
11
1
1A
3
4
14B
12
19
5
13
14
14A
15
6
10

圖 5

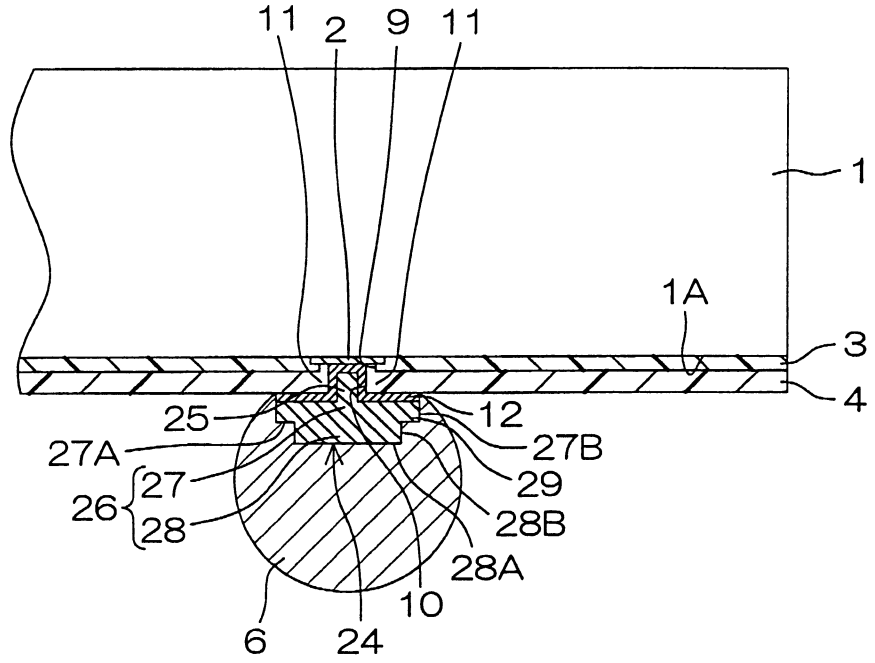

11
2
9
11
1
1A
3
4
25
12
27A
27B
27
29
26
28
28B
28A
10
6
24

圖 6

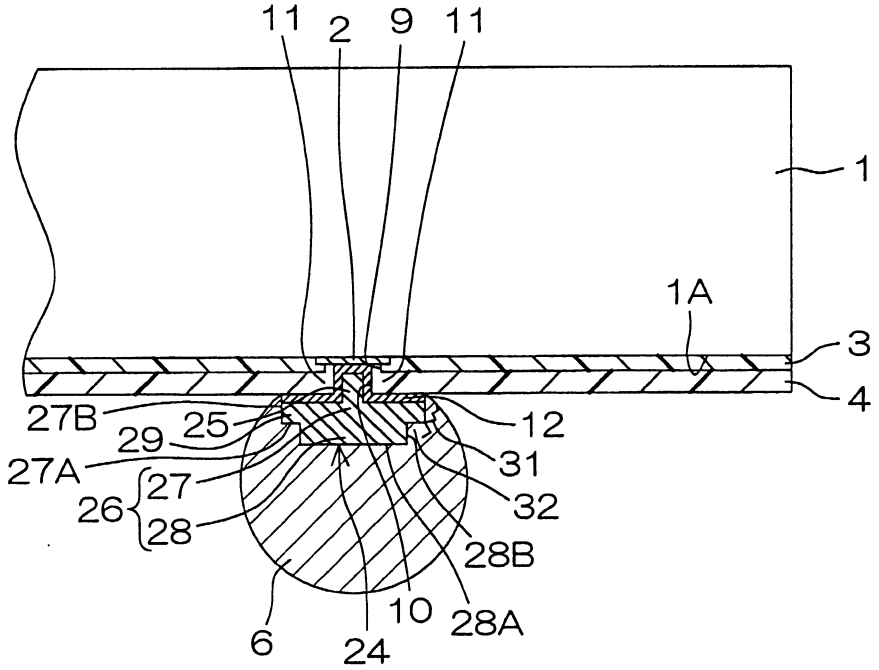

11
2
9
11
1
1A
3
4
27B
25
12
29
27A
31
27
32
26
28
28B
10
28A
6
24

圖 7

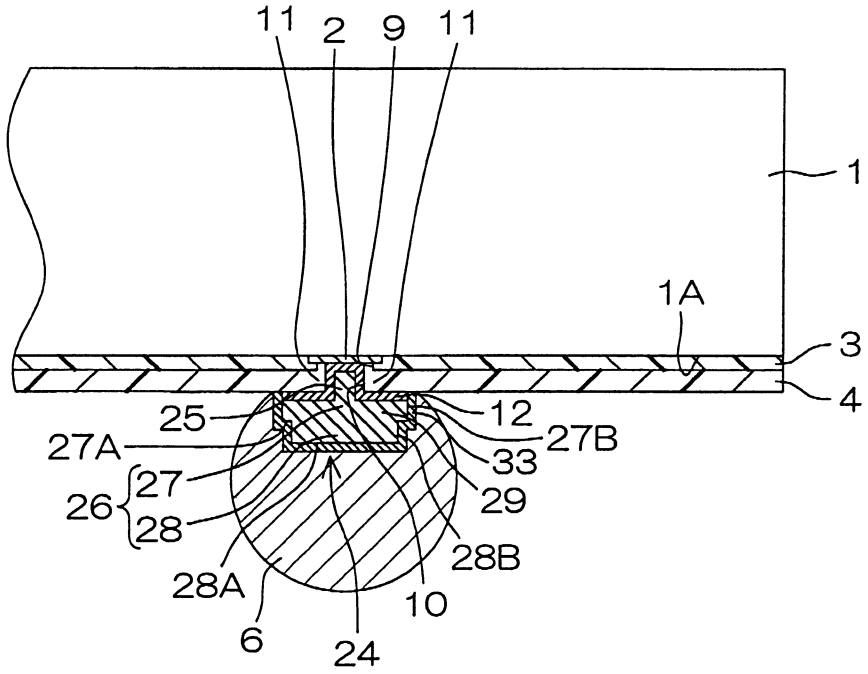

11
2
9
11
1
1A
3
4
25
12
27A
27B
33
27
26
28
29
28B
28A
10
6
24

圖 8

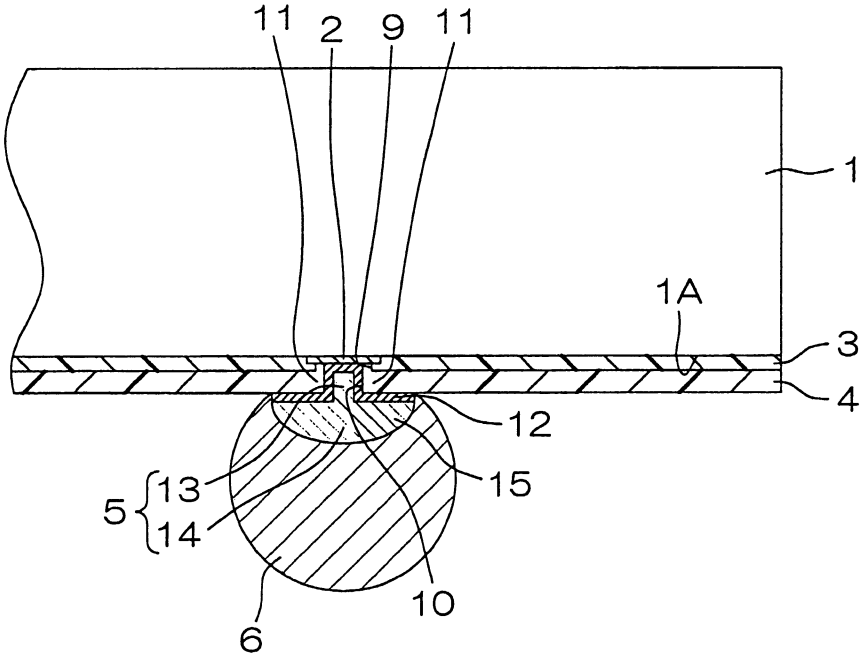

11
2
9
11
1
1A
3
4
12
15
5
13
14
10
6

圖 9

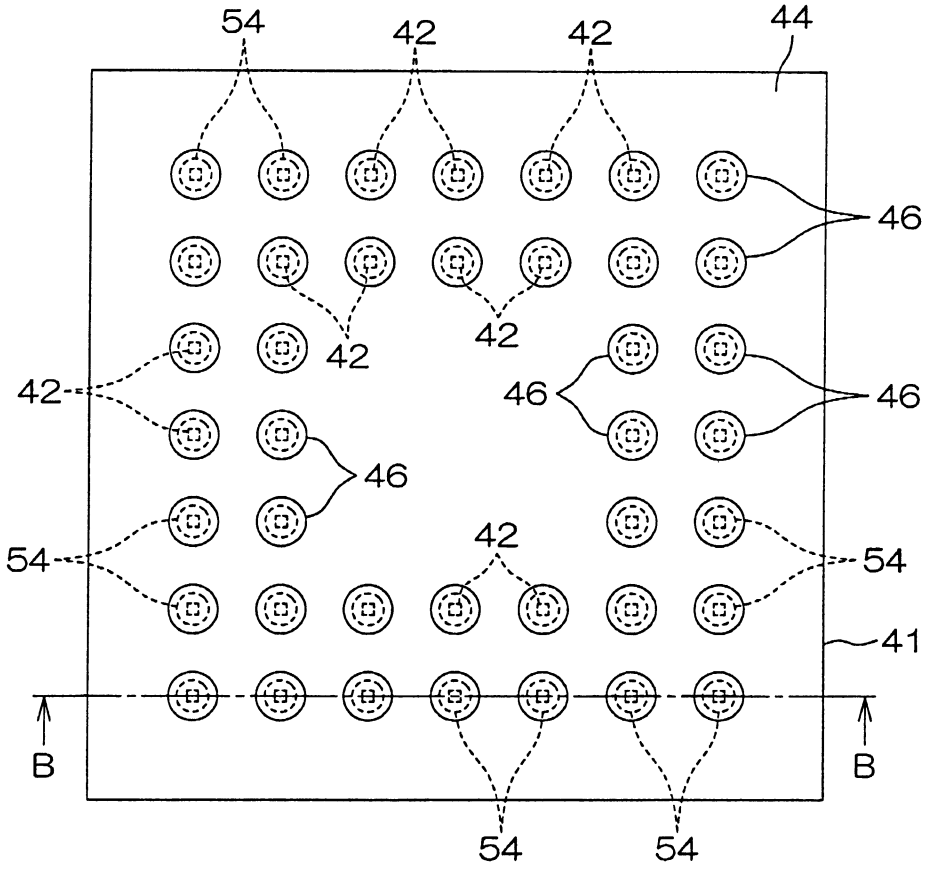

54
42
42
44
46
42
42
46
46
42
46
54
42
54
41
B
B
54
54

圖 10

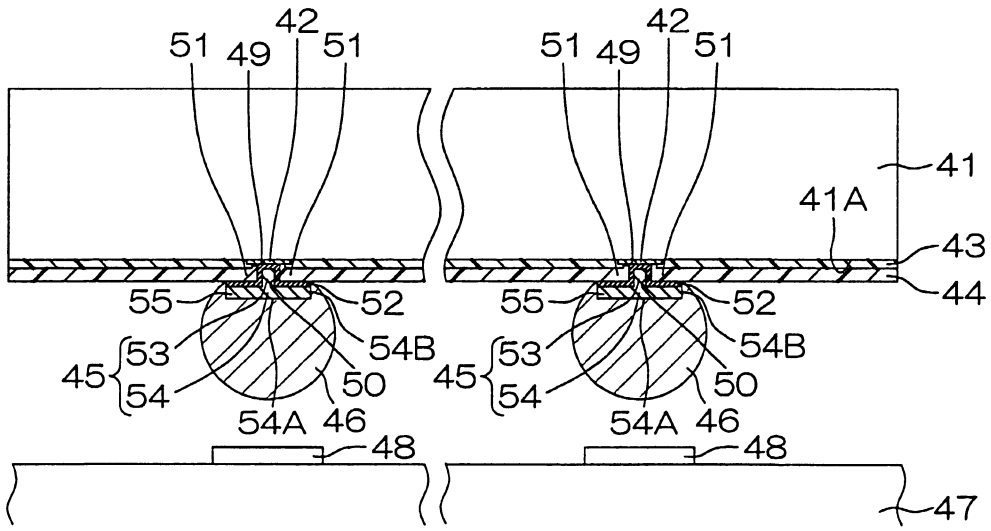

51
49
42
51
51
49
42
51
41
41A
43
44
55
52
55
52
53
54
45
54B
50
53
54
45
54B
50
54A
46
54A
46
48
48
47

圖 11

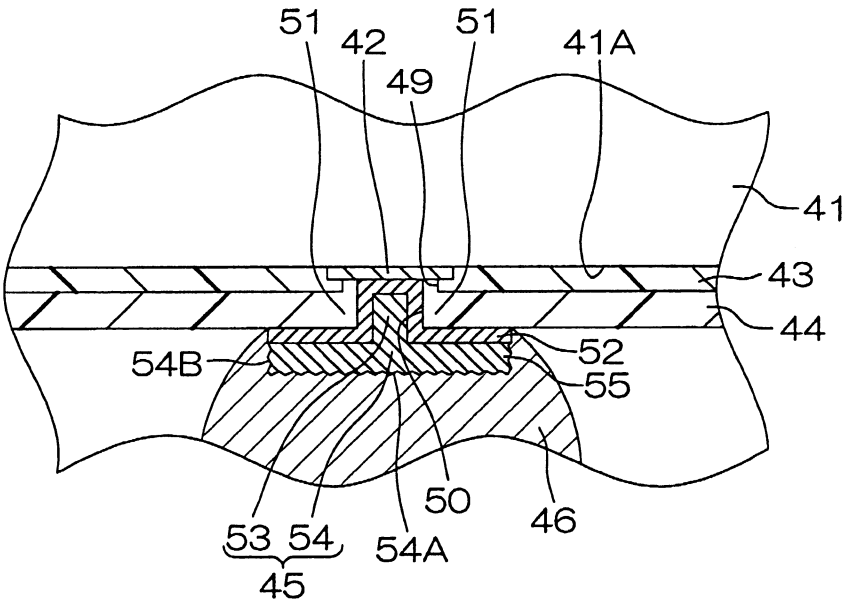


圖 12

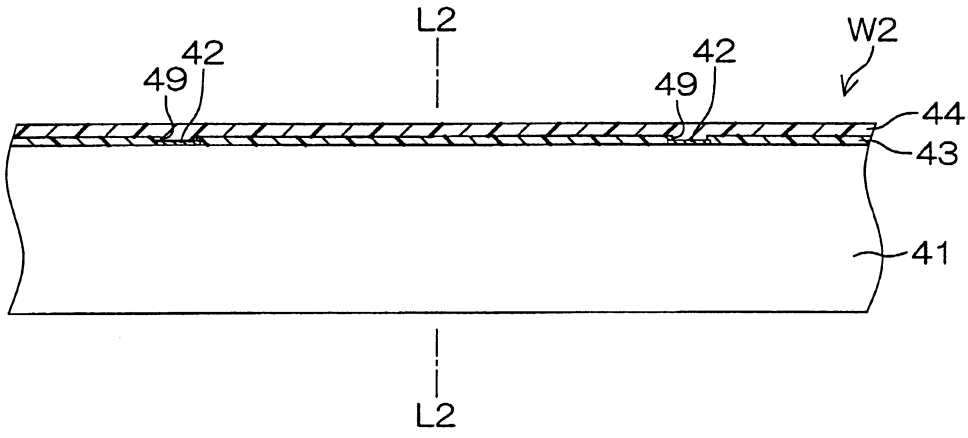


圖 13A

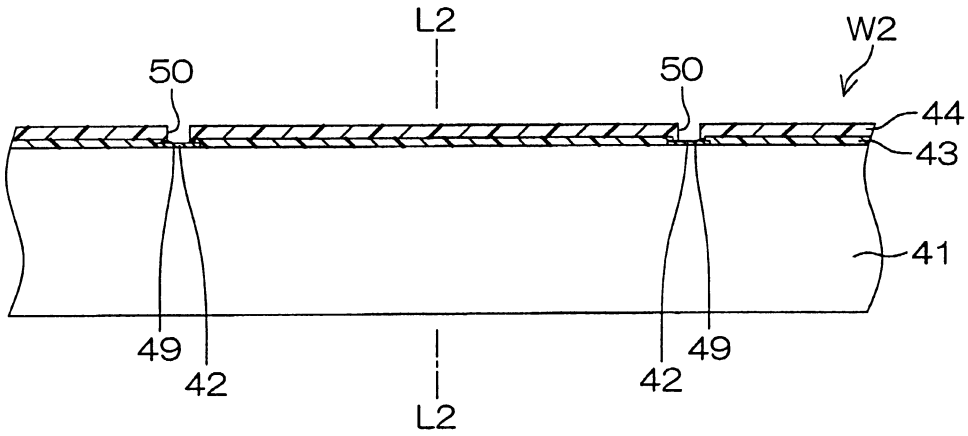


圖 13B

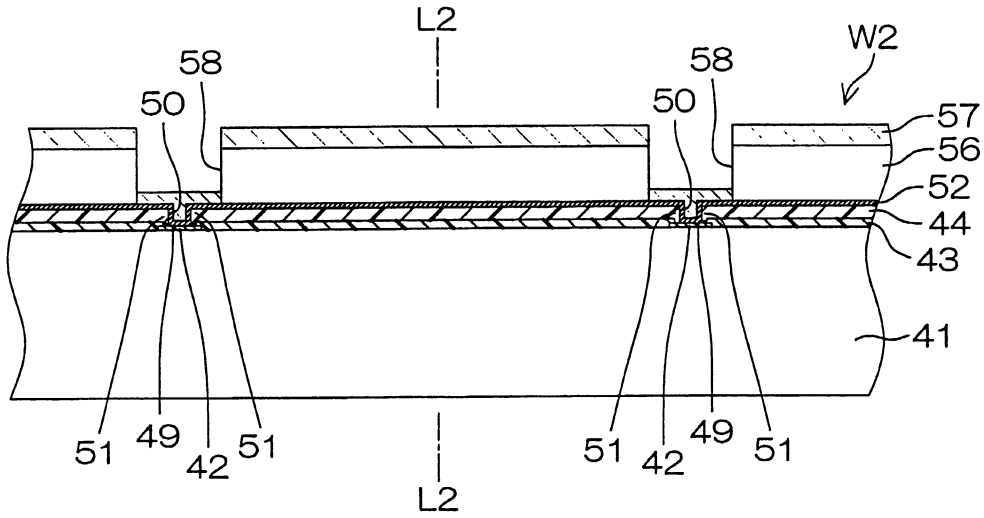


圖 13C

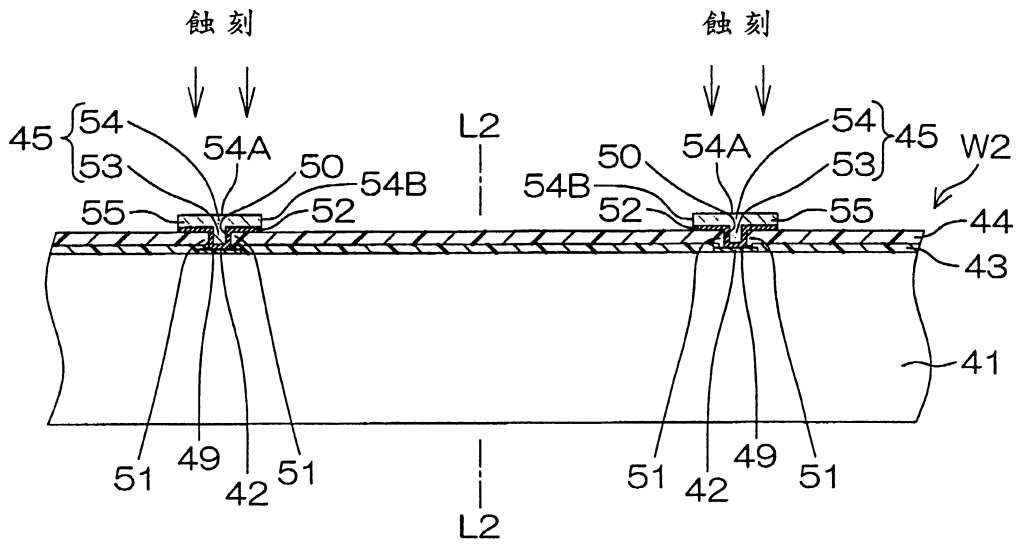


圖 13D

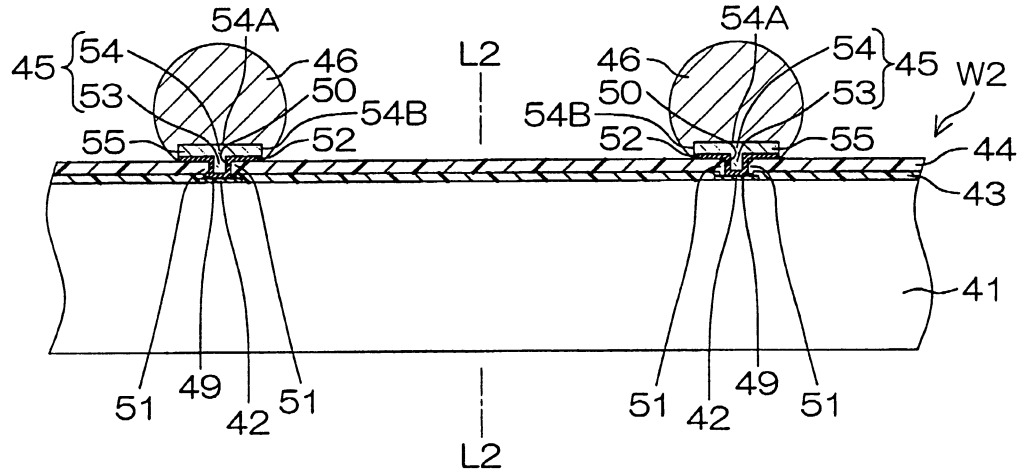


圖 13E

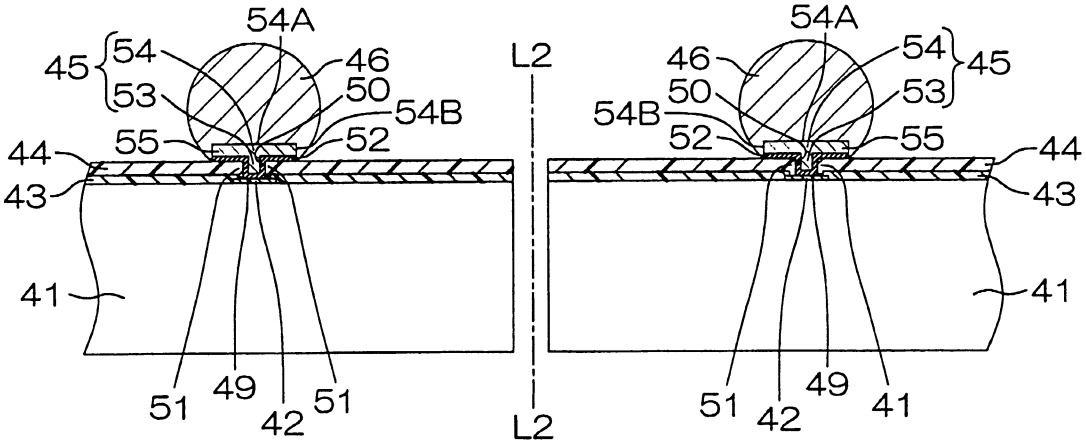


圖 13F

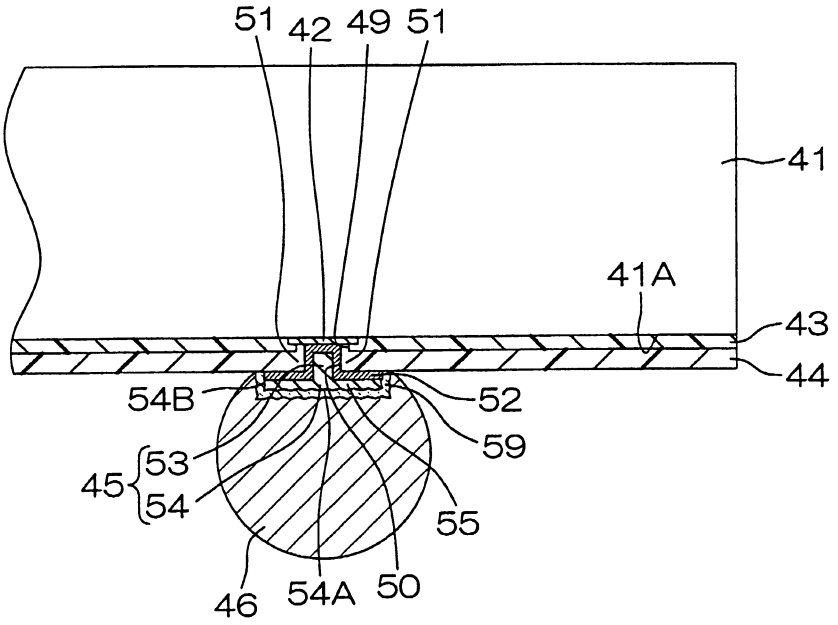

51
42
49
51
41
41A
43
44
54B
52
59
45
53
54
55
46
54A
50

圖 14

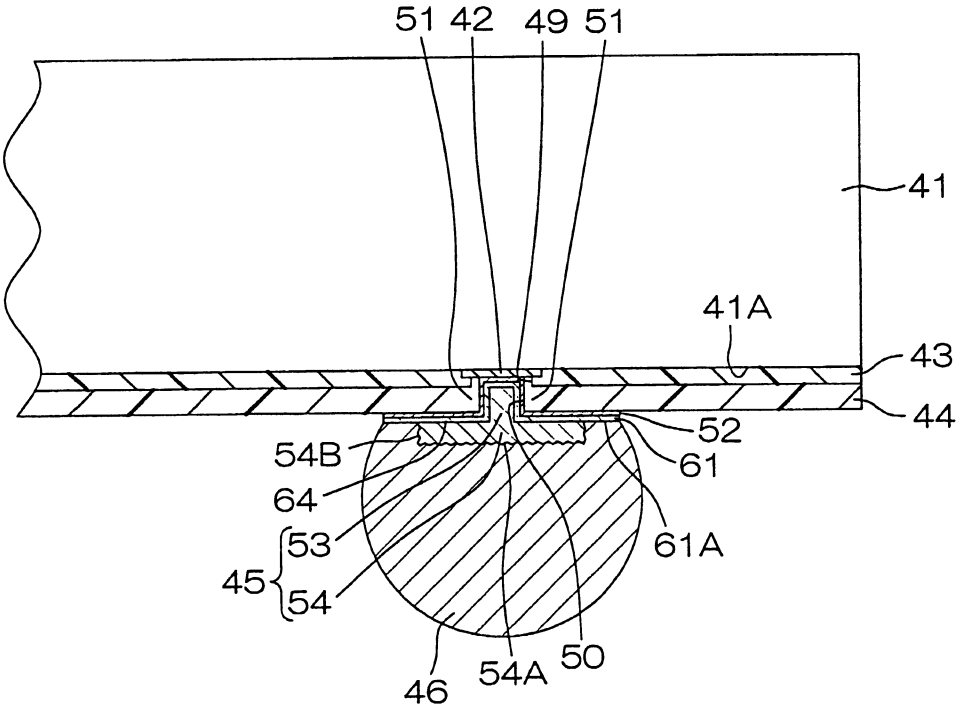

51
42
49
51
41
41A
43
44
54B
52
61
64
53
45
54
61A
46
54A
50

圖 15

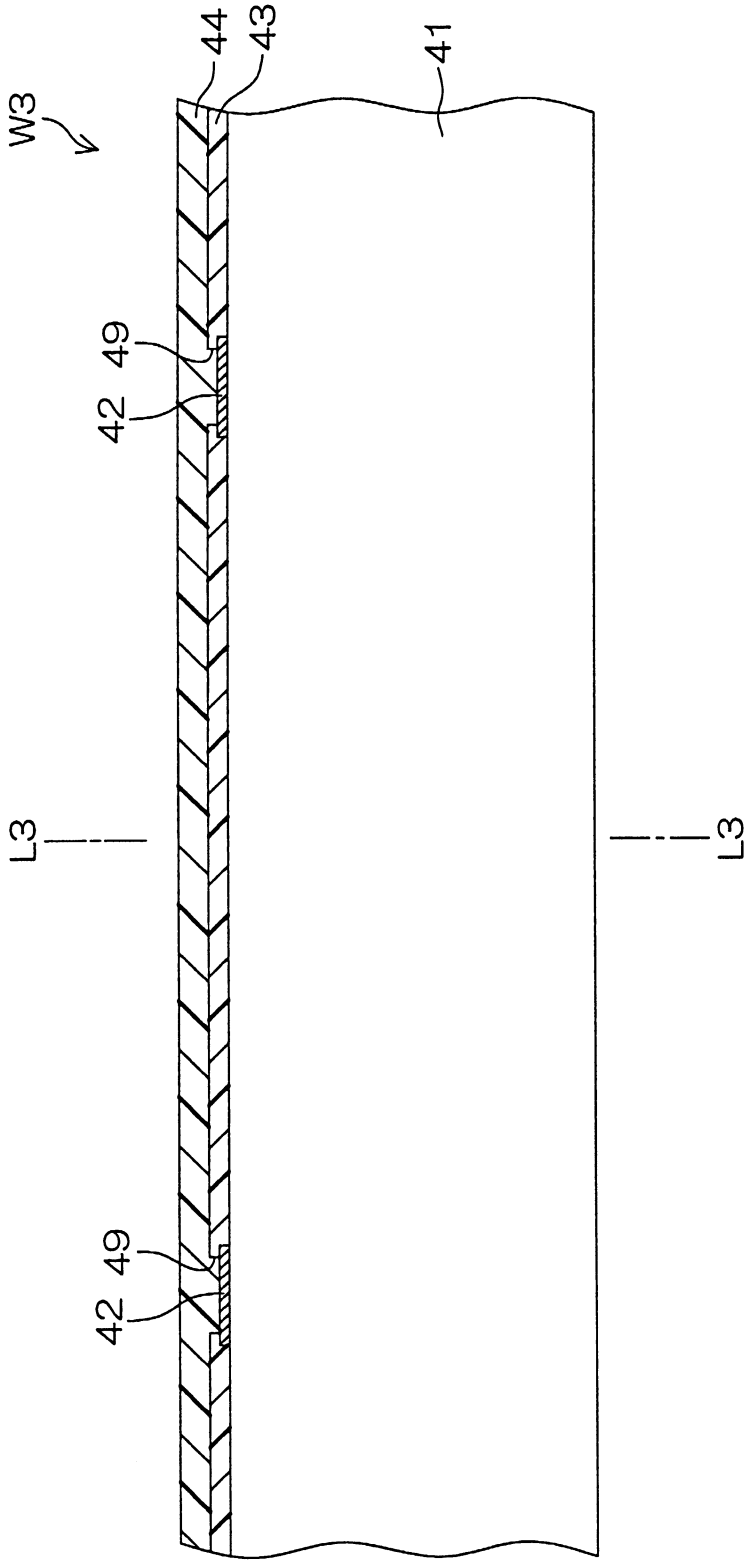


圖 16A

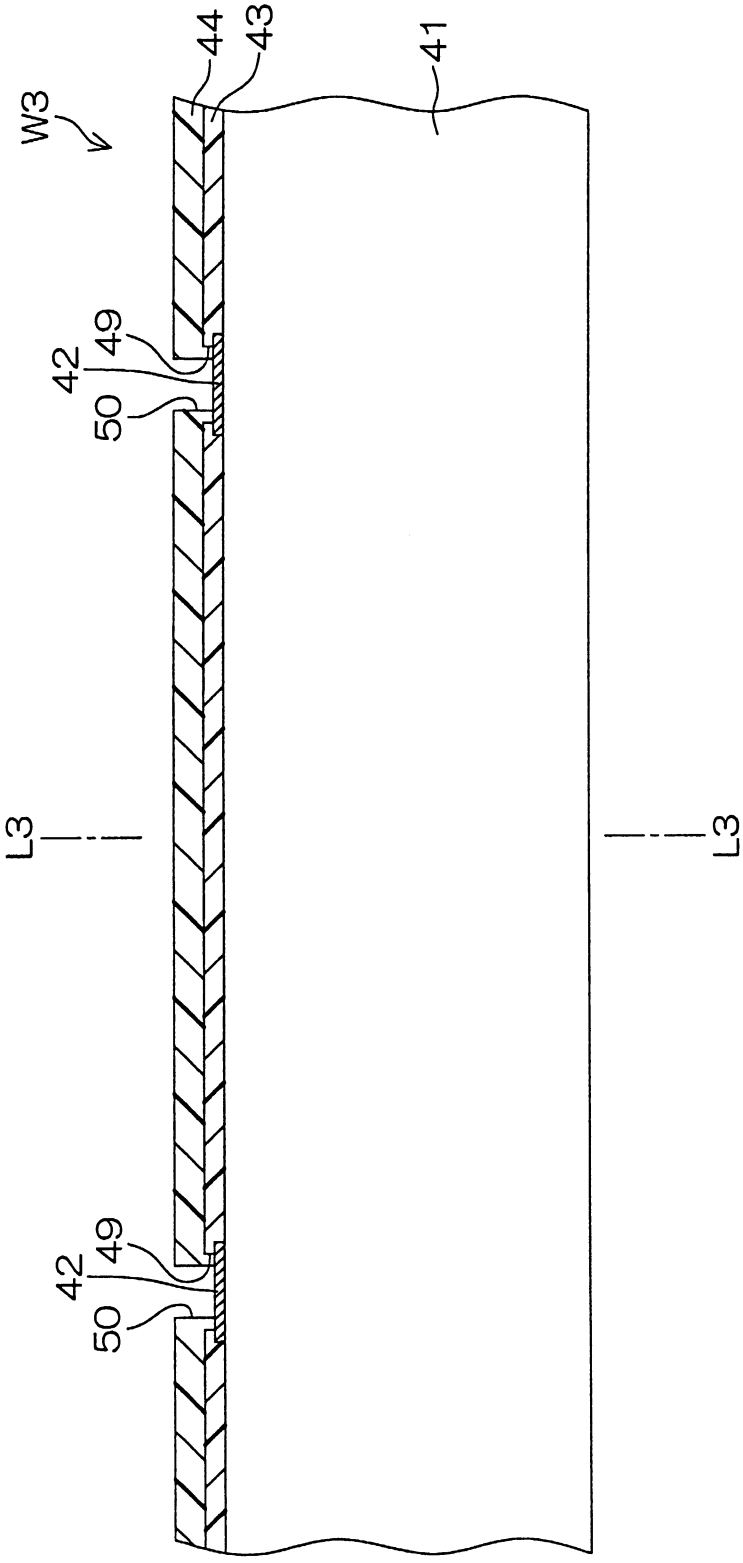


圖 16B

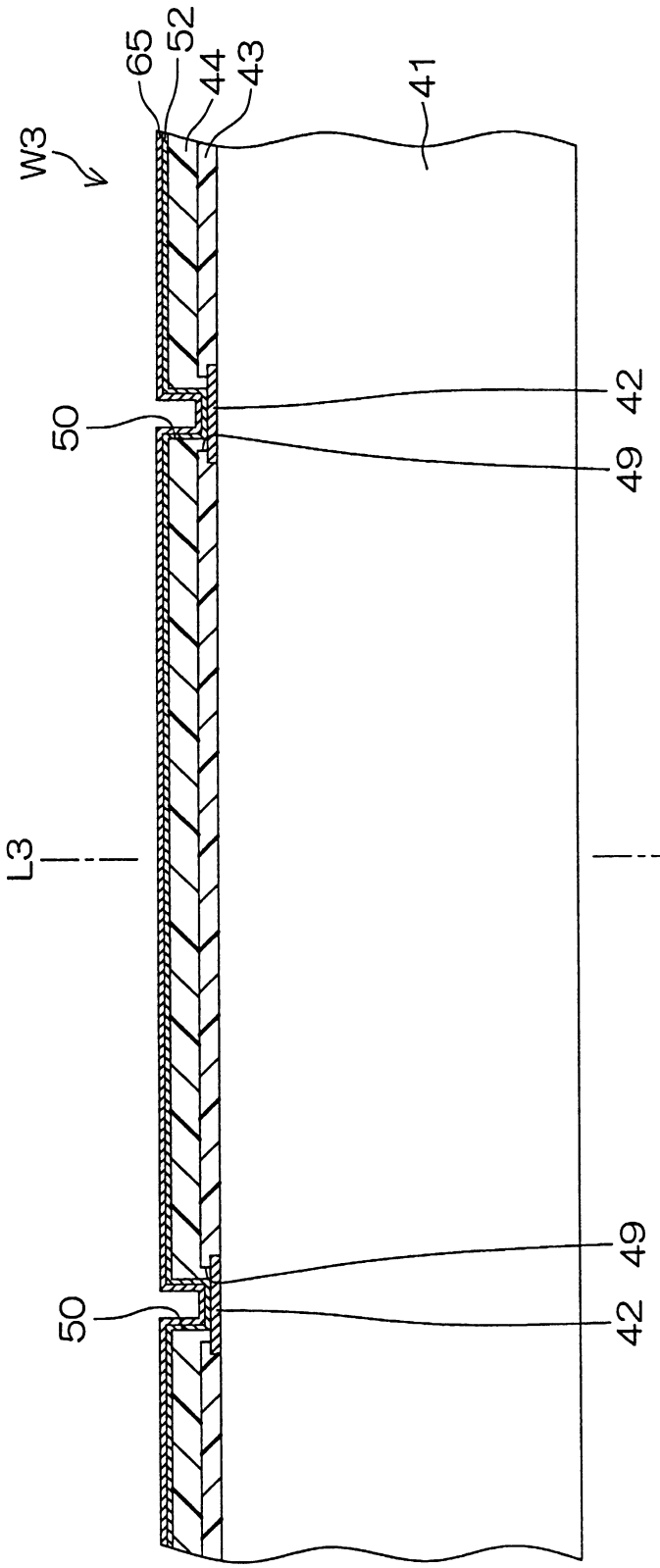


圖 16C

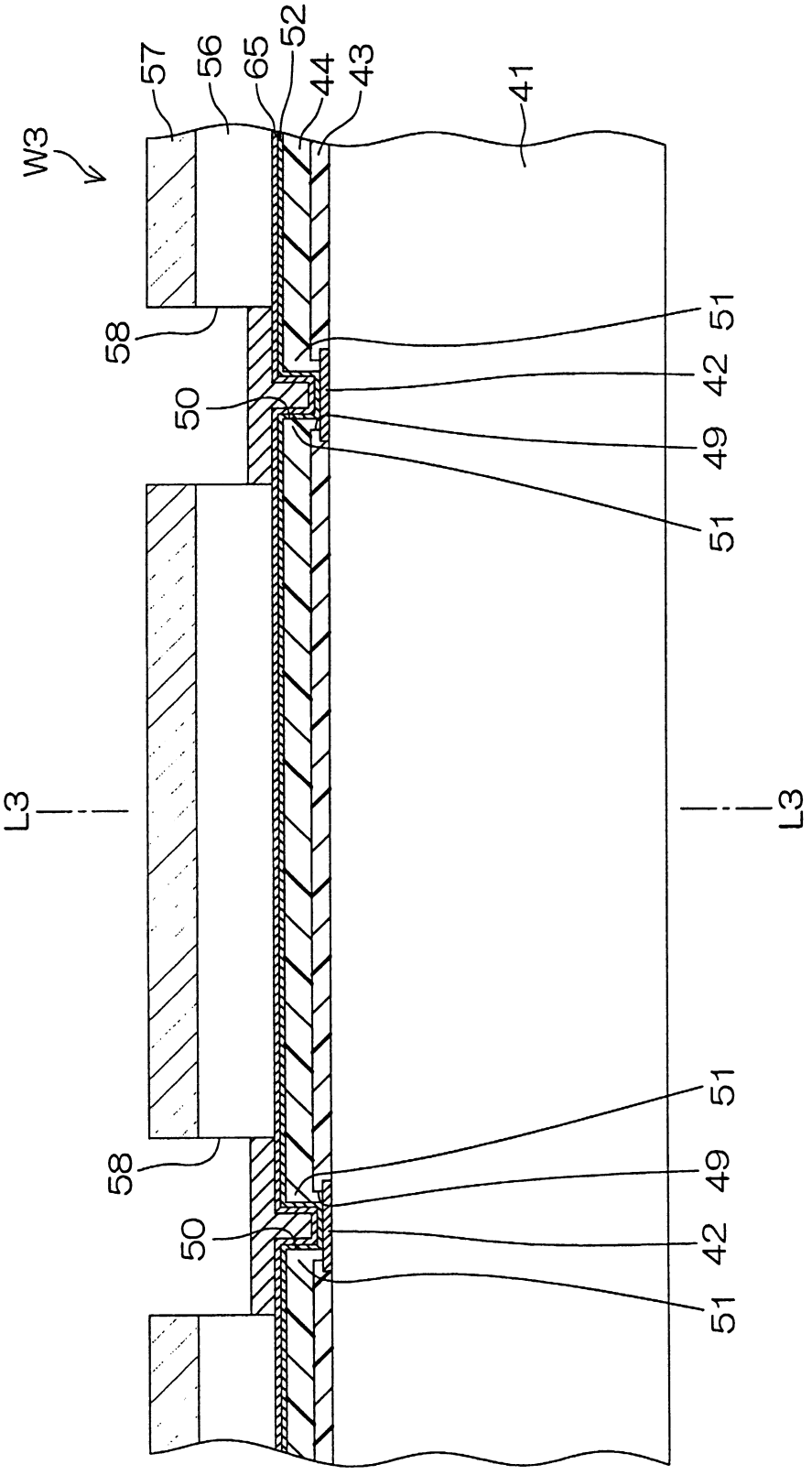


圖 16D

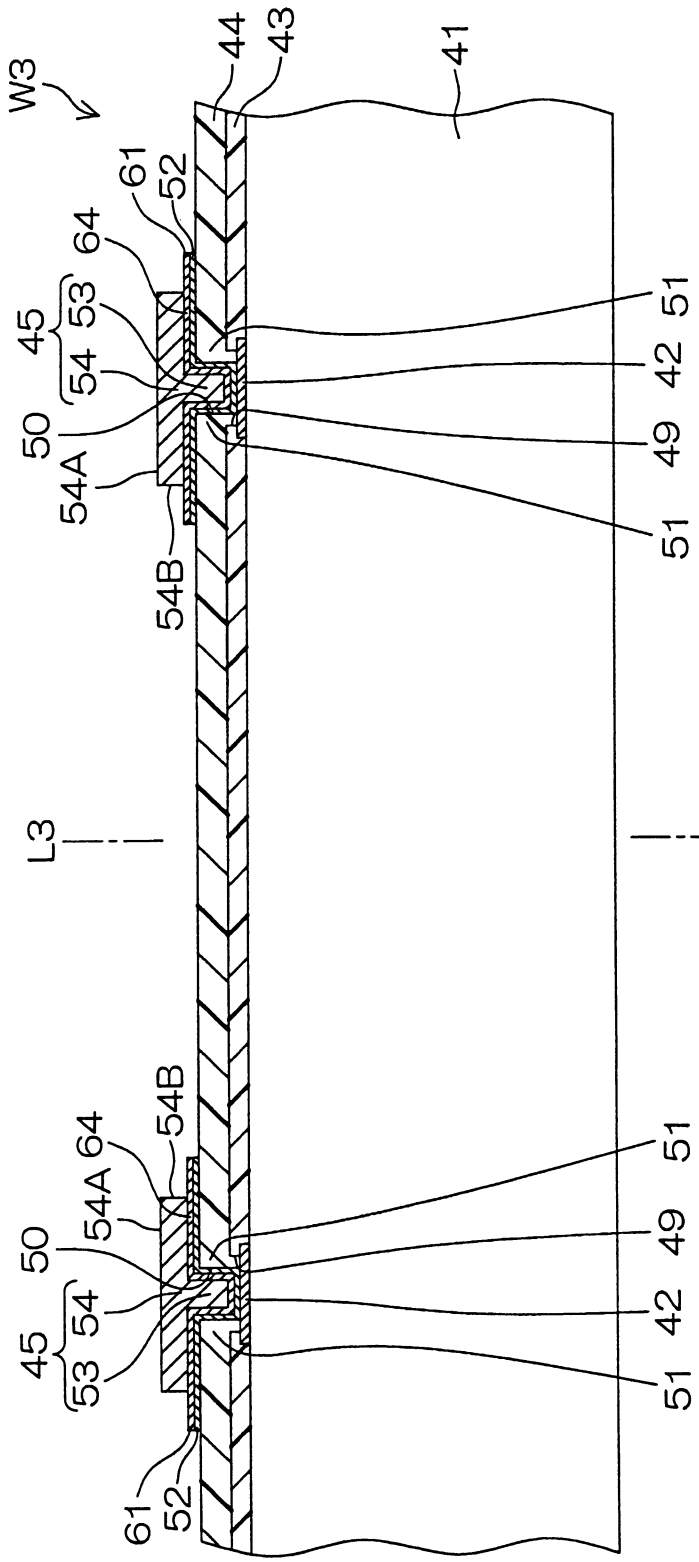

W3
44
43
41
61
52
64
45
53
54
50
54A
54B
51
42
49
L3
L3
64
54B
54A
50
45
54
53
61
52

圖 16E

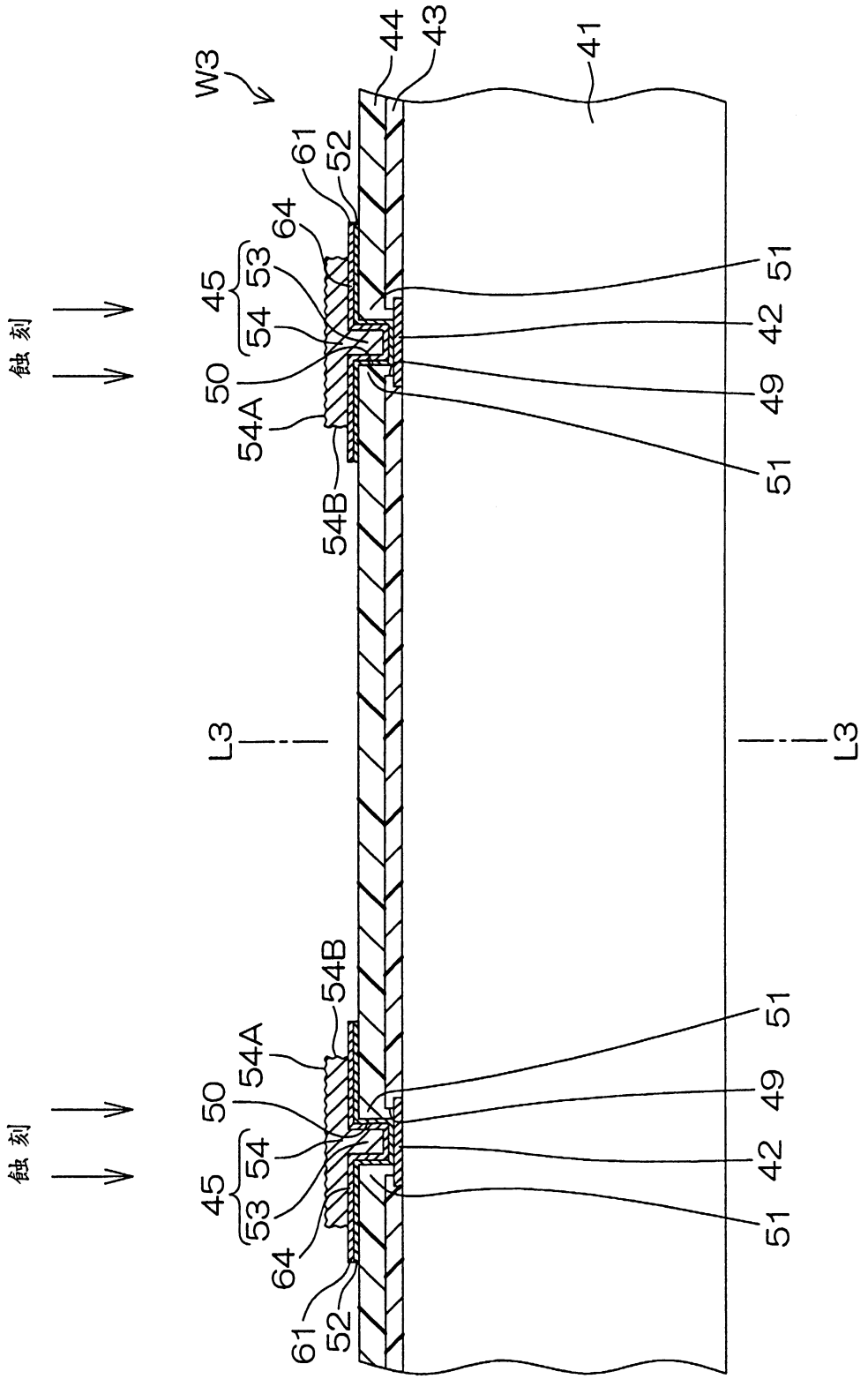


圖 16F

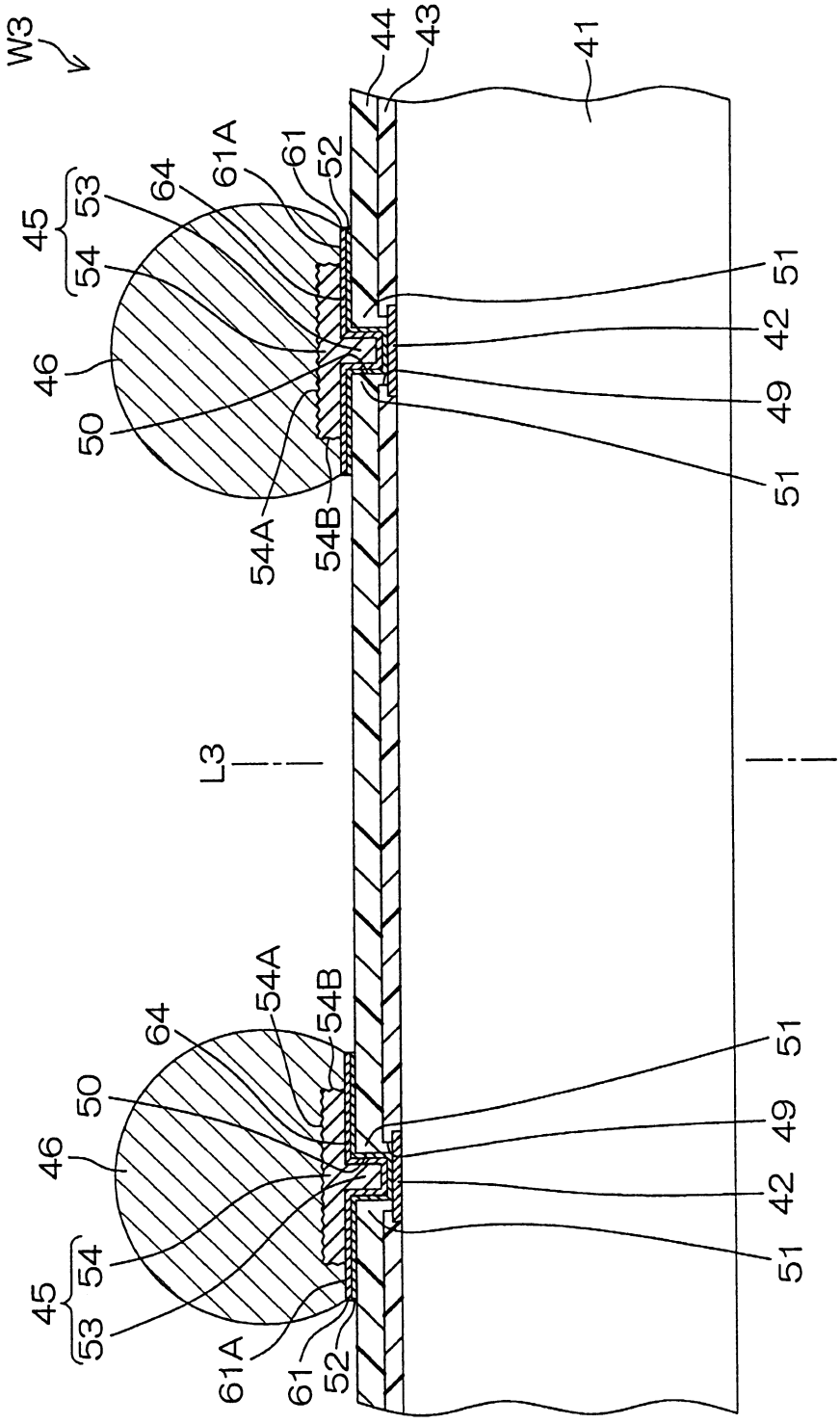


圖 16G

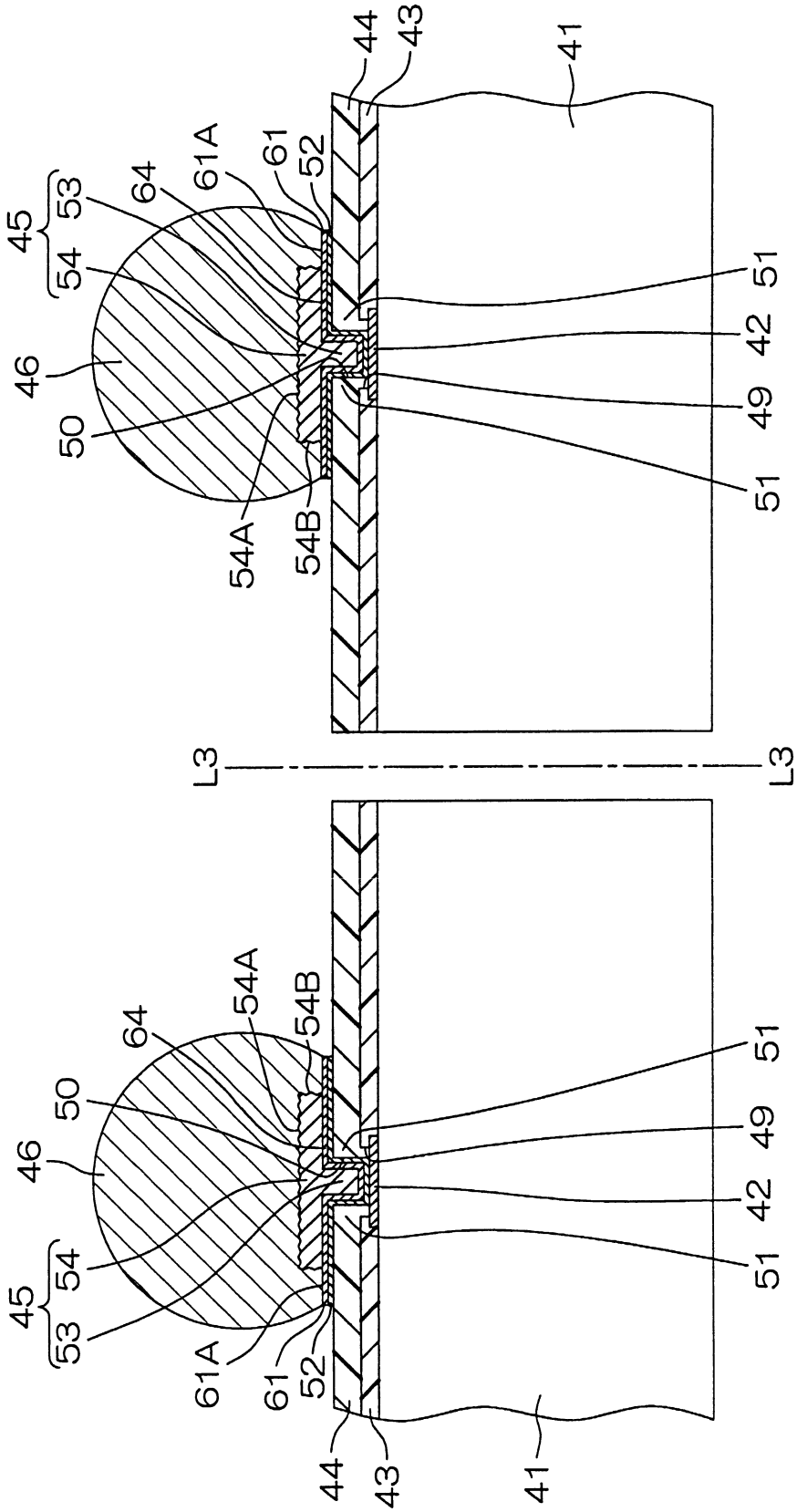


圖 16H

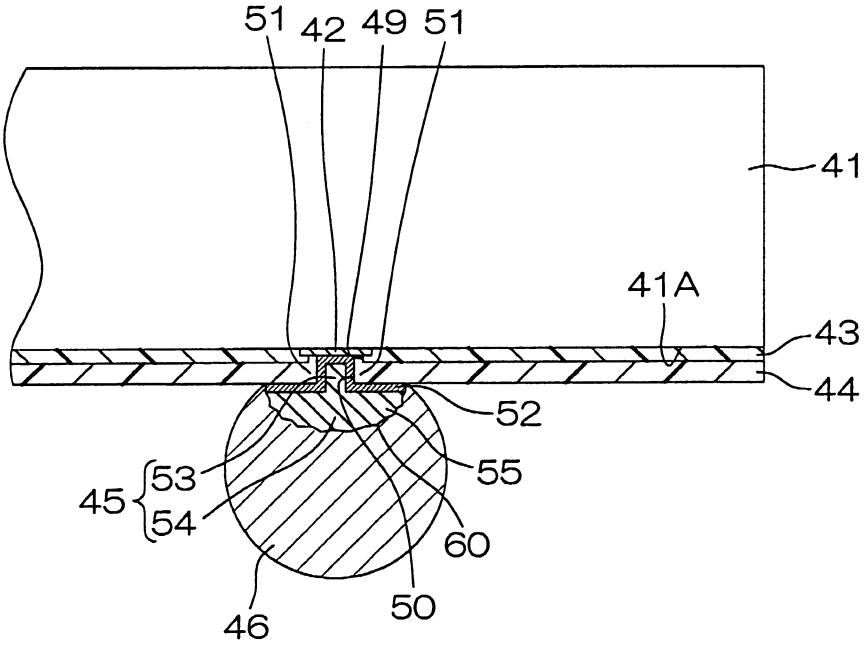

51
42
49
51
41
41A
43
44
52
45
53
54
55
60
46
50

圖 17

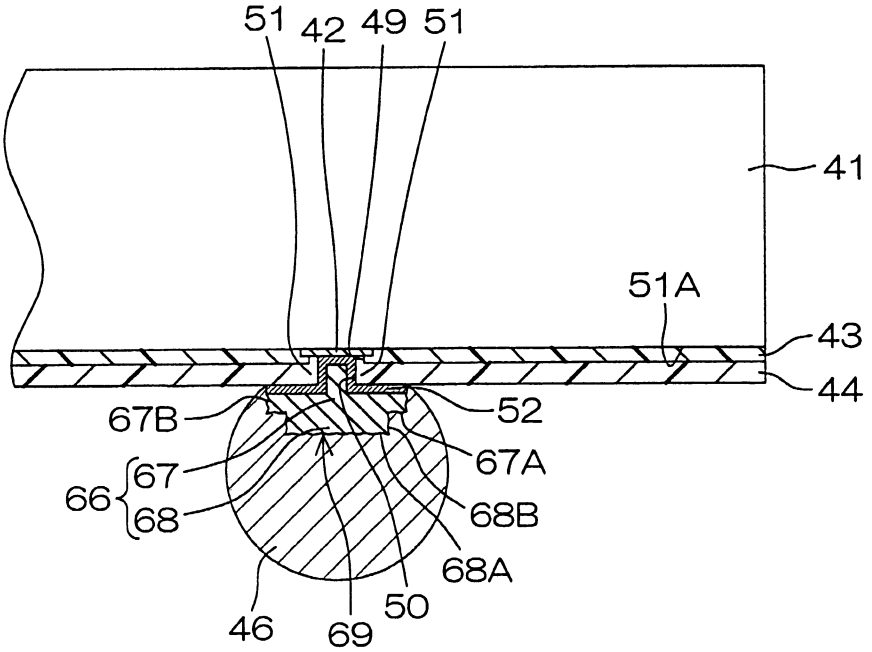

51
42
49
51
41
51A
43
44
67B
52
67
66
68
67A
68B
68A
46
69
50

圖 18

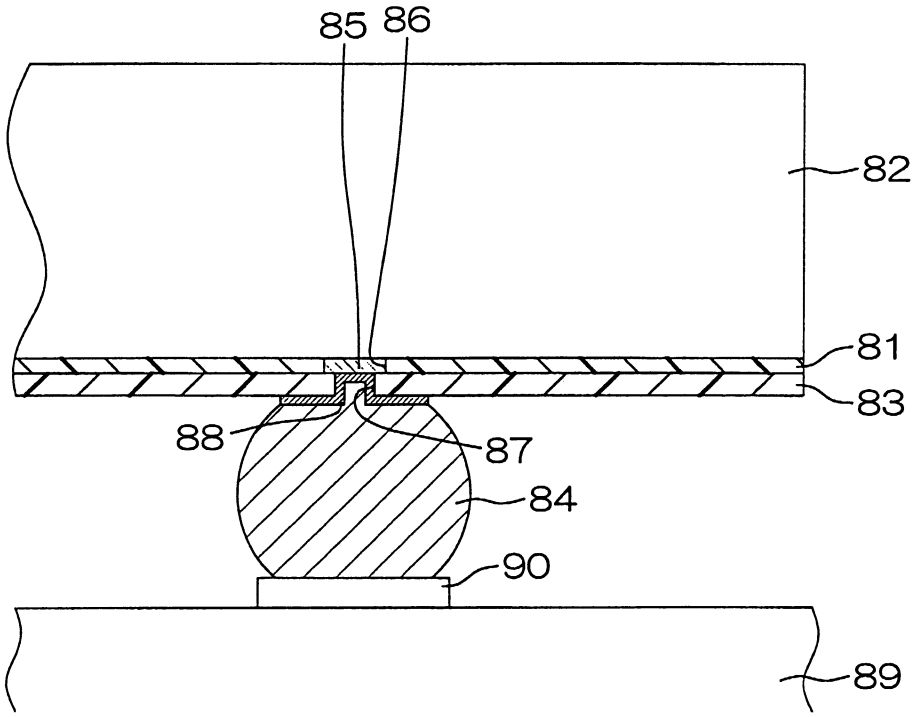


圖 19

七、指定代表圖：

(一)本案指定代表圖為：第（ 2 ）圖。

(二)本代表圖之元件符號簡單說明：

1	半導體晶片
1A	半導體晶片之功能面
2	電極墊
3	表面保護膜
4	應力緩和層
5	連接墊
6	金屬球
7	安裝基板
8	墊
9	墊開口
10	貫通孔
11	周緣部
12	凸塊底層
13	埋設部
14	突出部
14A	前端面
14B	側面
15	周緣部

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)