(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0156541
(43) 공개일자 2022년11월25일

(51) 국제특허분류(Int. Cl.)
G01J 1/44 (2006.01) *G01C 3/06* (2006.01)
H01L 27/146 (2006.01) *H01L 31/107* (2006.01)
(52) CPC특허분류
G01J 1/44 (2013.01)
G01C 3/06 (2013.01)
(21) 출원번호 10-2022-7031531
(22) 출원일자(국제) 2021년02월20일
심사청구일자 없음
(85) 번역문제출일자 2022년09월13일
(86) 국제출원번호 PCT/JP2021/006513
(87) 국제공개번호 WO 2021/192770
국제공개일자 2021년09월30일
(30) 우선권주장
JP-P-2020-052503 2020년03월24일 일본(JP)

(71) 출원인
소니 세미컨덕터 솔루션즈 가부시키가이샤
일본국 가나가와켄 아츠기시 아사히쵸 4-14-1
(72) 발명자
니시노 타츠키
일본 2430014 가나가와, 아츠기-시, 아사히-쪼 4-14-1 소니 세미컨덕터 솔루션즈 가부시키가이샤 내
(74) 대리인
이광직, 윤승환

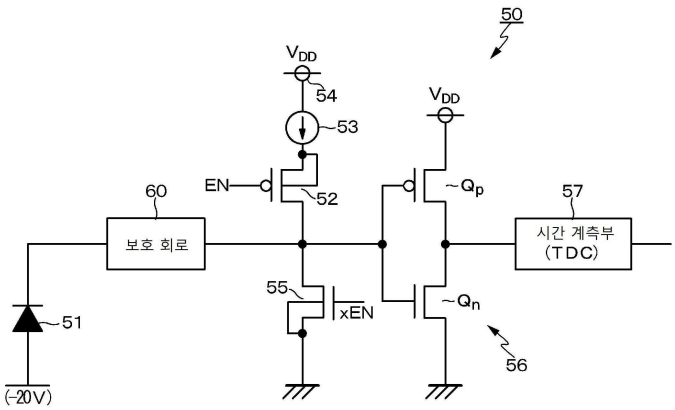
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **수광 장치 및 측거 장치**

(57) 요 약

본 개시에 관한 수광 장치는, 광자의 수광에 따라 신호를 발생하는 수광 소자, 수광 소자가 발생하는 신호를 판독하는 판독 회로, 및, 수광 소자와 판독 회로의 사이에 설치되고, 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로를 구비한다. 또한, 본 개시에 관한 측거 장치는, 상기의 구성의 수광 장치를 가진다.

대 표 도



(52) CPC특허분류
H01L 27/14643 (2013.01)
H01L 31/107 (2013.01)
G01J 2001/442 (2013.01)
G01J 2001/4466 (2013.01)
G01J 2001/4473 (2013.01)

명 세 서

청구범위

청구항 1

광자의 수광에 따라 신호를 발생하는 수광 소자,

상기 수광 소자가 발생하는 신호를 판독하는 판독 회로, 및,

상기 수광 소자와 상기 판독 회로의 입력단의 사이에 설치되고, 상기 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로,

를 구비하는 수광 장치.

청구항 2

제1항에 있어서,

상기 보호 회로는, 과전압을 일정한 전압으로 클램프하는 클램프 회로로 이루어지는,

수광 장치.

청구항 3

제2항에 있어서,

상기 클램프 회로는,

상기 수광 소자에 대해 일단이 접속된 저항 소자, 및,

상기 저항 소자의 타단과 기준 전위 노드의 사이에 접속된 제1 클램프 소자를 가지는,

수광 장치.

청구항 4

제3항에 있어서,

상기 제1 클램프 소자는, 캐소드 전극이 상기 저항 소자의 타단에 접속되고, 애노드 전극이 상기 기준 전위 노드에 접속된 클램프 다이오드로 이루어지는,

수광 장치.

청구항 5

제3항에 있어서,

상기 클램프 회로는, 상기 제1 클램프 소자와 상기 판독 회로의 입력단의 사이에 설치된 제2 클램프 소자를 가지는,

수광 장치.

청구항 6

제5항에 있어서,

상기 제2 클램프 소자는, 상기 제1 클램프 소자와 상기 판독 회로의 입력단의 사이에 접속되고, 게이트 전극이 상기 기준 전위 노드에 접속된 MOS트랜지스터로 이루어지는,

수광 장치.

청구항 7

제5항에 있어서,

제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

상기 수광 소자는, 상기 제1 반도체 기판에 배치되고,

상기 저항 소자, 상기 제1 클램프 소자, 및, 상기 제2 클램프 소자는, 상기 제2 반도체 기판에 배치되어 있는,

수광 장치.

청구항 8

제5항에 있어서,

제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

상기 수광 소자 및 상기 저항 소자는, 상기 제1 반도체 기판에 배치되고,

상기 제1 클램프 소자 및 상기 제2 클램프 소자는, 상기 제2 반도체 기판에 배치되어 있는,

수광 장치.

청구항 9

제5항에 있어서,

제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

상기 수광 소자, 상기 저항 소자, 및, 상기 제1 클램프 소자는, 상기 제1 반도체 기판에 배치되고,

상기 제2 클램프 소자는, 상기 제2 반도체 기판에 배치되어 있는,

수광 장치.

청구항 10

제1항에 있어서,

상기 보호 회로는, 상기 수광 소자와 상기 판독 회로의 입력단의 사이에 접속된 저항 소자로 이루어지는,

수광 장치.

청구항 11

제10항에 있어서,

상기 판독 회로의 입력단과 상기 기준 전위 노드의 사이에 접속된 N형 MOS 트랜지스터를 더 가지고,

상기 보호 회로를 구성하는 상기 저항 소자는, 상기 N형 MOS 트랜지스터에 존재하는 보디 다이오드와 함께 클램프 회로를 구성하는,

수광 장치.

청구항 12

제3항에 있어서,

상기 제1 클램프 소자는, 다이오드 접속 구성의 MOS 트랜지스터로 이루어지는,

수광 장치.

청구항 13

제3항에 있어서,

상기 제1 클램프 소자는,

상기 저항 소자에 대해 직렬로 접속된 제2 저항 소자, 및,

상기 제2 저항 소자의 출력단과 상기 기준 전위 노드의 사이에 접속된 P형 MOS 트랜지스터로 이루어지고,

상기 P형 MOS 트랜지스터의 게이트 전극은, 상기 저항 소자와 상기 제2 저항 소자의 공통 접속 노드에 접속되어 있는,

수광 장치.

청구항 14

제1항에 있어서,

상기 판독 회로는, CMOS 인버터 회로에 의해 구성되어 있는,

수광 장치.

청구항 15

제1항에 있어서,

상기 수광 소자는, 브레이크다운 전압 이상의 전압이 인가되어 사용되는 소자인,

수광 장치.

청구항 16

제15항에 있어서,

상기 수광 소자는, 가이거 모드로 동작하는 애벌런치 포토다이오드로 이루어지는,

수광 장치.

청구항 17

제16항에 있어서,

상기 수광 소자는, 단일 광자 애벌런치 다이오드로 이루어지는,

수광 장치.

청구항 18

제17항에 있어서,

상기 단일 광자 애벌런치 다이오드는, 애노드 전극에 부(負)의 바이어스 전압이 인가되어 사용되는,

수광 장치.

청구항 19

제17항에 있어서,

상기 단일 광자 애벌런치 다이오드는, 캐소드 전극에 정(正)의 바이어스 전압이 인가되어 사용되는,

수광 장치.

청구항 20

측거 대상물에 대해 광을 조사하는 광원부, 및,

상기 광원부로부터의 조사광에 기초한, 측거 대상물로부터의 반사광을 수광하는 수광 장치,

를 구비하고,

상기 수광 장치는,

광자의 수광에 따라 신호를 발생하는 수광 소자,

상기 수광 소자가 발생하는 신호를 판독하는 판독 회로, 및,

상기 수광 소자와 상기 판독 회로의 사이에 설치되고, 상기 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로,

를 구비하는 측거 장치.

발명의 설명

기 술 분 야

[0001] 본 개시는, 수광 장치 및 측거 장치에 관한 것이다.

배 경 기 술

[0002] 광자의 수광에 따라 신호를 발생하는 소자를, 수광 소자(광검출 소자)로서 사용한 수광 장치(광검출 장치)가 있다. 이 종류의 수광 장치에서는, 측거 대상물(피사체)까지의 거리를 측정하는 측정법으로서, 예를 들면, 측거 대상물을 향해 광원으로부터 조사한 광이, 해당 측거 대상물에서 반사되어 되돌아올 때까지의 시간을 계측하는 ToF(Time of Flight:비행 시간)법이 채용되고 있다.

[0003] 광자의 수광에 따라 신호를 발생하는 수광 소자로서는, 예를 들면, SPAD(Single Photon Avalanche Diode: 단일 광자 애벌런치 다이오드) 소자가 알려져 있다. SPAD 소자를 수광 소자로서 사용한 수광 장치에서는, 수광 장치의 구성 상, SPAD 소자의 애노드 전극(혹은, 캐소드 전극)에 브레이크다운 전압 이상의 전압을 인가하여 SPAD 소자를 사용하는 구성을 취할 수 있다(예를 들면, 특허문헌 1 참조).

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 일본특허공개 2019-125717호 공보

발명의 내용

해결하려는 과제

[0005] 그런데, SPAD 소자에 직접 레이저광이 조사되는 경우와 같은, 상정 이상(소정의 광량 이상)의 대광량의 레이저광이 SPAD 소자에 조사되었을 경우, SPAD 소자는, 대광량에 의한 광전 변환의 영향이 강해지게 됨으로써, 내부 임피던스가 크게 저하된다. 그 결과, SPAD 소자가 발생하는 신호를 판독하는 판독 회로에 과잉의 전압이 가해지게 되고, 판독 회로를 구성하는 회로 소자가 파괴될 가능성이 있다.

[0006] 상기의 문제점에 대해서는, SPAD 소자에 한정되지 않고, 광자의 수광에 따라 신호를 발생하는 수광 소자 전반에 대해 말할 수 있는 것이다.

[0007] 이에, 본 개시는, 소정의 광량 이상의 대광량이 수광 소자에 조사되었을 경우라도, 후단의 판독 회로를 구성하는 회로 소자를 과전압으로부터 보호할 수 있는 수광 장치, 및, 해당 수광 장치를 가지는 측거 장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0008] 상기의 목적을 달성하기 위한 본 개시의 수광 장치는,

[0009] 광자의 수광에 따라 신호를 발생하는 수광 소자,

[0010] 수광 소자가 발생하는 신호를 판독하는 판독 회로, 및,

[0011] 수광 소자와 판독 회로의 사이에 설치되고, 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로,

[0012] 를 구비한다.

[0013] 또한, 상기의 목적을 달성하기 위한 본 개시의 측거 장치는,

[0014] 측거 대상물에 대해 광을 조사하는 광원부, 및,

[0015] 광원부로부터의 조사광에 기초한, 측거 대상물로부터의 반사광을 수광하는 수광 장치,

[0016] 를 구비한다.

[0017] 그리고, 수광 장치는,

[0018] 광자의 수광에 따라 신호를 발생하는 수광 소자,

[0019] 수광 소자가 발생하는 신호를 판독하는 판독 회로, 및,

[0020] 수광 소자와 판독 회로의 사이에 설치되고, 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로,

[0021] 를 구비한다.

도면의 간단한 설명

[0022] 도 1은, 본 개시에 관한 기술이 적용되는 측거 장치의 일 예를 나타내는 개략 구성도이다.

도 2A 및 도 2B는, 본 적용예에 관한 측거 장치의 구체적인 구성의 일 예를 나타내는 블록도이다.

도 3은, SPAD 소자를 사용한 기본적인 화소 회로의 구성의 일 예를 나타내는 회로도이다.

도 4A는, SPAD 소자의 PN 접합의 전류-전압 특성을 나타내는 특성도이며, 도 4B는, 화소 회로의 회로 동작의 설명에 제공하는 파형도이다.

도 5는, 수광 장치의 센서 칩 및 회로 칩의 적층형 칩 구조의 분해 사시도이다.

도 6A는, SPAD 소자의 브레이크다운 모델 및 광전 변환 모델을 나타내는 등가 회로도이며, 도 6B는, 입사 광량에 대한 SPAD 소자의 내부 임피던스의 변화를 나타내는 도면이며, 도 6C는, 통상시 및 대광량시의 캐소드 전위(V_{CA})를 나타내는 파형도이다.

도 7은, 본 개시의 실시 형태에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 8은, 실시예 1에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 9는, 실시예 1에 관한 수광 장치에 있어서의 과전압 발생했을 때의 클램프 동작에 대해 설명하는 파형도이다.

도 10은, 적층형 칩 구조에 있어서의 SPAD 소자, 저항 소자, 제1 클램프 소자, 및, 제2 클램프 소자의 소자 배치예 1을 나타내는 회로도이다.

도 11은, 적층형 칩 구조에 있어서의 SPAD 소자, 저항 소자, 제1 클램프 소자, 및, 제2 클램프 소자의 소자 배치예 2를 나타내는 회로도이다.

도 12는, 적층형 칩 구조에 있어서의 SPAD 소자, 저항 소자, 제1 클램프 소자, 및, 제2 클램프 소자의 소자 배치예 3을 나타내는 회로도이다.

도 13은, 실시예 2에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 14는, 실시예 3에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 15는, 실시예 4에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 16은, 실시예 5에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 17은, 실시예 6에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 18은, 실시예 7에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 19는, 실시예 8에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 20은, 실시예 9에 관한 수광 장치의 구성예를 나타내는 회로도이다.

도 21은, 본 개시에 관한 기술이 적용될 수 있는 이동체 제어 시스템의 일 예인 차량 제어 시스템의 개략적인 구성의 일 예를 나타내는 블록도이다.

도 22는, 촬상부 및 차외 정보 검출부의 설치 위치의 일 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 본 개시의 기술을 실시하기 위한 형태(이하, "실시 형태"라고 기술한다)에 대해 도면을 사용하여 상세하게 설명한다. 본 개시의 기술은 실시 형태에 한정되는 것이 아니다. 이하의 설명에 있어서, 동일 요소 또는 동일 기능을 가지는 요소에는 동일 부호를 사용하는 것으로 하고, 중복되는 설명은 생략한다. 한편, 설명은 이하의 순서로 행한다.

[0024] 1. 본 개시의 수광 장치 및 측거 장치, 전반에 관한 설명

[0025] 2. 본 개시에 관한 기술이 적용되는 측거 장치

[0026] 2-1. 측거 장치의 구체적인 구성예

[0027] 2-2. SPAD 소자를 사용한 기본적인 화소 회로 예

[0028] 2-3. SPAD 소자를 사용한 화소 회로의 회로 동작 예

[0029] 2-4. SPAD 소자의 판독 회로에 인가되는 과전압에 대해

[0030] 3. 본 개시의 실시 형태에 관한 수광 장치

[0031] 3-1. 실시예 1(부(負)바이어스 구성의 예:보호 회로가 클램프 회로로 이루어지는 예)

[0032] 3-2. 실시예 2(실시예 1의 변형예:제2 클램프 소자를 생략한 예)

[0033] 3-3. 실시예 3(부바이어스 구성의 예:보호 회로가 저항 소자로 이루어지는 예)

[0034] 3-4. 실시예 4(실시예 1의 변형예:제1 클램프 소자를 다이오드 접속 구성의 N형 MOS트랜지스터로 구성하는 예)

[0035] 3-5. 실시예 5(실시예 1의 변형예:제1 클램프 소자를 다이오드 접속 구성의 P형 MOS트랜지스터로 구성하는 예)

[0036] 3-6. 실시예 6(실시예 5의 변형예:P형 MOS트랜지스터의 게이트-드레인간에 저항 소자를 설치하는 예)

[0037] 3-7. 실시예 7(정(正)바이어스 구성의 예:보호 회로가 클램프 회로로 이루어지는 예)

[0038] 3-8. 실시예 8(실시예 7의 변형예:제2 클램프 소자를 생략한 예)

[0039] 3-9. 실시예 9(정바이어스 구성의 예:보호 회로가 저항 소자로 이루어지는 예)

[0040] 4. 변형예

[0041] 5. 본 개시에 관한 기술의 적용예(이동체의 예)

[0042] 6. 본 개시가 취할 수 있는 구성

[0043] <본 개시의 수광 장치 및 측거 장치, 전반에 관한 설명>

[0044] 본 개시의 수광 장치 및 측거 장치에 있어서는, 보호 회로는, 과전압을 일정한 전압으로 클램프하는 클램프 회로로 이루어지는 구성으로 할 수 있다. 그리고, 클램프 회로는, 수광 소자에 대해 일단이 접속된 저항 소자, 및, 저항 소자의 타단과 기준 전위 노드의 사이에 접속된 제1 클램프 소자를 가지는 구성으로 하고, 제1 클램프 소자는, 캐소드 전극이 저항 소자의 타단에 접속되고, 애노드 전극이 기준 전위 노드에 접속된 클램프 다이오드로 이루어지는 구성으로 할 수 있다.

[0045] 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 클램프 회로는, 제1 클램프 소자와 판독 회로의 입력단의 사이에 설치된 제2 클램프 소자를 가지는 구성으로 하고, 제2 클램프 소자는, 제1

클램프 소자와 판독 회로의 입력단의 사이에 접속되고, 게이트 전극이 기준 전위 노드에 접속된 MOS트랜지스터로 이루어지는 구성으로 할 수 있다.

[0046] 또한, 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지는 구성으로 할 수 있다. 그리고, 수광 소자를, 제1 반도체 기판에 배치하고, 저항 소자, 제1 클램프 소자, 및, 제2 클램프 소자는, 제2 반도체 기판에 배치하거나, 또는, 수광 소자 및 저항 소자를, 제1 반도체 기판에 배치하고, 제1 클램프 소자 및 제2 클램프 소자를, 제2 반도체 기판에 배치하거나, 또는, 수광 소자, 저항 소자, 및, 제1 클램프 소자를, 제1 반도체 기판에 배치하고, 제2 클램프 소자를, 제2 반도체 기판에 배치하는 구성으로 할 수 있다.

[0047] 또한, 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 보호 회로는, 수광 소자와 판독 회로의 입력단의 사이에 접속된 저항 소자로 이루어지는 구성으로 할 수 있다. 그리고, 판독 회로의 입력단과 기준 전위 노드의 사이에 접속된 N형 MOS트랜지스터를 가질 때, 보호 회로를 구성하는 저항 소자는, N형 MOS트랜지스터에 존재하는 보디 다이오드와 함께 클램프 회로를 구성하도록 할 수 있다.

[0048] 또한, 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 제1 클램프 소자는, 다이오드 접속 구성의 MOS트랜지스터로 이루어지는 구성으로 할 수 있다. 또는, 제1 클램프 소자는, 저항 소자에 대해 직렬로 접속된 제2 저항 소자, 및, 제2 저항 소자의 출력단과 기준 전위 노드의 사이에 접속된 P형 MOS트랜지스터로 이루어지고, P형 MOS트랜지스터의 게이트 전극은, 저항 소자와 제2 저항 소자의 공통 접속 노드에 접속된 구성으로 할 수 있다.

[0049] 또한, 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 판독 회로는, CMOS 인버터 회로에 의해 구성된 구성으로 할 수 있다.

[0050] 또한, 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 수광 소자는, 브레이크다운 전압 이상의 전압이 인가되어 사용되는 소자인 구성으로 할 수 있다. 또한, 수광 소자는, 가이거 모드로 동작하는 애벌런치 포토다이오드로 이루어지는 구성으로 할 수 있다.

[0051] 또한, 상술한 바람직한 구성을 포함하는 본 개시의 수광 장치 및 측거 장치에 있어서는, 수광 소자는, 단일 광자 애벌런치 다이오드로 이루어지는 구성으로 하는 것이 바람직하다. 그리고, 단일 광자 애벌런치 다이오드는, 애노드 전극에 부(負)의 바이어스 전압이 인가되어 사용되거나, 또는, 캐소드 전극에 정(正)의 바이어스 전압이 인가되어 사용되는 구성으로 할 수 있다.

[0052] <본 개시에 관한 기술이 적용되는 측거 장치>

[0053] 도 1은, 본 개시에 관한 기술이 적용되는 측거 장치(즉, 본 개시의 측거 장치)의 일 예를 나타내는 개략 구성도이다.

[0054] 본 적용예에 관한 측거 장치(1)는, 측거 대상물인 피사체(10)까지의 거리를 측정하는 측정법으로서, 피사체(10)를 향해 조사한 광(예를 들면, 적외의 파장 영역에 피크 파장을 가지는 레이저광)이, 해당 피사체(10)에서 반사되어 되돌아올 때까지의 비행 시간을 측정하는 ToF법을 채용하고 있다. ToF법에 의한 거리 측정을 실현하기 위해서, 본 적용예에 관한 측거 장치(1)는, 광원부(20) 및 수광 장치(30)를 구비하고 있다. 그리고, 수광 장치(30)로서, 후술하는 본 개시의 실시 형태에 관한 수광 장치를 사용할 수 있다.

[0055] [측거 장치의 구체적인 구성예]

[0056] 본 적용예에 관한 측거 장치(1)의 구체적인 구성의 일 예를 도 2A 및 도 2B에 나타낸다. 광원부(20)는, 예를 들면, 레이저 구동부(21), 레이저 광원(22), 및, 확산 렌즈(23)를 가지고, 피사체(10)에 대해 레이저광을 조사한다. 레이저 구동부(21)는, 제어부(40)에 의한 제어 하에, 레이저 광원(22)을 구동한다. 레이저 광원(22)은, 예를 들면 반도체 레이저로 이루어지고, 레이저 구동부(21)에 의해 구동됨으로써 레이저광을 출사한다. 확산 렌즈(23)는, 레이저 광원(22)으로부터 출사된 레이저광을 확산시켜, 피사체(10)에 대해 조사한다.

[0057] 수광 장치(30)는, 수광 렌즈(31), 수광부인 광센서(32), 및, 신호 처리부(33)를 가지고, 광원부(20)로부터의 조사 레이저광이 피사체(10)에서 반사되어 되돌아오는 반사 레이저광을 수광한다. 수광 렌즈(31)는, 피사체(10)로부터의 반사 레이저광을 광센서(32)의 수광면 위에 집광한다. 광센서(32)는, 수광 렌즈(31)를 통과한 피사체(10)로부터의 반사 레이저광을 화소 단위로 수광하고, 광전 변환한다. 광센서(32)로서는, 수광 소자를 포함하는 화소가 행렬 형상(어레이 형상)으로 2차원 배치되어 이루어지는 2차원 어레이 센서를 사용할 수 있다.

[0058] 광센서(32)의 출력 신호는, 신호 처리부(33)를 경유하여 제어부(40)에 공급된다. 제어부(40)는, 예를 들면, CPU(Central Processing Unit:중앙 처리 유닛) 등에 의해 구성되고, 광원부(20) 및 수광 장치(30)를 제어하고, 광원부(20)로부터 피사체(10)를 향해 조사한 레이저광이, 해당 피사체(10)에서 반사되어 되돌아올 때까지의 시간의 계측을 행한다. 이 계측한 시간을 기초로, 피사체(10)까지의 거리를 구할 수 있다.

[0059] 시간 계측의 방법으로서는, 광원부(20)로부터 펄스 광을 조사한 타이밍에서 타이머를 스타트시키고, 수광 장치(30)가 해당 펄스 광을 수광한 타이밍에서 타이머를 멈추고 시간을 계측한다. 시간 계측의 그 밖의 방법으로서, 광원부(20)로부터 소정의 주기로 펄스 광을 조사하고, 수광 장치(30)가 해당 펄스 광을 수광했을 때의 주기를 검출하고, 발광의 주기와 수광의 주기의 위상차로부터 시간을 계측해도 된다. 시간 계측은 복수회 실행되고, 복수회 계측된 시간을 적층한 ToF히스토그램의 피크 위치를 검출함으로써 시간을 계측한다.

[0060] 그리고, 본 적용예에 관한 측거 장치(1)에서는, 광센서(32)로서, 화소의 수광 소자가, 광자의 수광에 따라 신호를 발생하는 소자, 예를 들면, SPAD(Single Photon Avalanche Diode:단일 광자 애벌런치 다이오드) 소자로 이루어지는 센서를 사용하고 있다. 즉, 본 적용예에 관한 측거 장치(1)에 있어서의 수광 장치(30)는, 화소의 수광 소자로서 SPAD 소자를 사용한 구성으로 되어 있다. SPAD 소자는, 브레이크다운 전압(항복 전압)을 초과한 역전압으로 소자를 동작시키는 가이거 모드로 동작한다.

[0061] 한편, 여기서는, 화소의 수광 소자(광검출 소자)로서, SPAD 소자를 예시했지만, SPAD 소자에 한정되는 것은 아니다. 즉, 화소의 수광 소자로서는, SPAD 소자 이외에, APD(애벌런치 포토다이오드)나, SiPM(실리콘 광증배기) 등, 가이거 모드로 동작하는 다양한 소자를 사용할 수 있다.

[0062] [SPAD 소자를 사용한 기본적인 화소 회로 예]

[0063] SPAD 소자를 사용한 수광 장치(30)에서의 기본적인 화소 회로의 구성의 일 예를 도 3에 나타낸다. 여기서는, 1 화소분의 기본 구성을 도시하고 있다.

[0064] SPAD 소자를 사용한 화소(50)의 기본적인 화소 회로는, SPAD 소자(51)의 캐소드 전극이, 제1 제어 트랜지스터(52) 및 전류원(53)을 통해, 전원 전압(V_{DD})이 부여되는 단자(54)에 접속되어 있다. 전원 전압(V_{DD})으로서는, 예를 들면, 3V 정도의 전압이 주어진다. SPAD 소자(51)의 애노드 전극에는, 애노드 전압(V_{ano})이 인가되고 있다. 애노드 전압(V_{ano})으로서는, 애벌런치 증배가 발생하는 큰 부전압, 즉, 브레이크다운 전압 이상의 전압(예를 들면, -20V 정도)이 인가된다(도 4B 참조).

[0065] 제1 제어 트랜지스터(52)는, 예를 들면 P형 MOS트랜지스터로 이루어지고, 게이트 전극에 인가되는 인에이블 신호(EN)가 저레벨이 됨으로써 도통 상태가 되고, 전류원(53)으로부터의 전류를 SPAD 소자(51)에 흘린다. SPAD 소자(51)의 캐소드 전극과 기준 전위 노드(예를 들면, 그라운드)의 사이에는, 제2 제어 트랜지스터(55)가 접속되어 있다. 제2 제어 트랜지스터(55)는, 예를 들면 N형 MOS트랜지스터로 이루어지고, 인에이블 신호(EN)와 역상의 신호(xEN)가 게이트 전극에 인가됨으로써 도통 상태가 되고, SPAD 소자(51)에 인가되는 전압을 브레이크다운 전압 이하로 하여, SPAD 소자(51)를 비활성화 상태로 한다.

[0066] SPAD 소자(51)가 광자의 수광에 따라 발생하는 신호는, 캐소드 전위(V_{CA})로서 판독 회로(56)에 의해 판독된다. 판독 회로(56)는, 예를 들면, P형 MOS트랜지스터(Qp) 및 N형 MOS트랜지스터(Qn)로 이루어지는 CMOS 인버터 회로에 의해 구성되어 있고, SPAD 소자(51)의 반응 에지를 검출한다. 판독 회로(56)의 출력은, SPAD출력(화소 출력)으로서, 시간 계측부(Time-to-Digital Converter:TDC)(57)에 공급된다. 시간 계측부(57)는, SPAD 출력에 기초하여, 측정 대상물을 향해 조사한 광이, 해당 측정 대상물에서 반사되어 되돌아올 때까지의 시간을 계측한다.

[0067] 상술한 바와 같이, SPAD 소자(51)에는, 브레이크다운 전압(V_{BD}) 이상의 전압(예를 들면, -20V 정도)이 인가된다. 브레이크다운 전압(V_{BD}) 이상의 과잉전압은, 액세스 바이어스 전압(V_{EX})이라고 불린다. 브레이크다운 전압(V_{BD})의 전압값에 대해, 어느 정도 큰 전압값의 액세스 바이어스 전압(V_{EX})을 인가하는지에 따라 SPAD 소자(51)의 특성이 변한다.

[0068] 가이거 모드로 동작하는 SPAD 소자(51)의 PN접합의 I(전류)-V(전압) 특성을 도 4A에 나타낸다. 도 4A에는, 브레이크다운 전압(V_{BD}), 액세스 바이어스 전압(V_{EX}), 및, SPAD 소자(51)의 동작점의 관계를 도시하고 있다.

[0069] [SPAD 소자를 사용한 화소 회로의 회로 동작 예]

[0070] 계속해서, 상기의 구성의 화소 회로의 회로 동작의 일 예에 대해, 도 4B의 파형도를 사용하여 설명한다.

[0071] SPAD 소자(51)에 전류가 흐르고 있지 않은 상태에서는, SPAD 소자(51)에는, (V_{DD}-V_{ano})의 값의 전압이 인가되고 있다. 이 전압값(V_{DD}-V_{ano})은, (V_{BD}+V_{EX})이다. 그리고, SPAD 소자(51)의 PN접합부에서 암전자의 발생 레이트(DCR)(Dark Count Rate)나 광조사에 의해 발생한 전자가 애벌런치 증배를 발생시켜, 애벌런치 전류가 발생한다. 이 현상은, 차광되어 있는 상태(즉, 광이 입사하고 있지 않은 상태)에서도 확률적으로 발생하고 있다. 이것이 암전자의 발생 레이트, 즉, 다크 카운트 레이트(DCR)(Dark Count Rate)이다.

[0072] 캐소드 전위(V_{CA})가 저하되고, SPAD 소자(51)의 단자간의 전압이 PN다이오드의 브레이크다운 전압(V_{BD})이 되면, 애벌런치 전류가 정지한다. 그리고, 애벌런치 증배에서 발생하여, 축적된 전자가, 부하(54)(예를 들면, P형 MOS 트랜지스터(Q_L))를 통해 방전되어, 캐소드 전위(V_{CA})가 상승한다. 그리고, 캐소드 전위(V_{CA})가 전원 전압(V_{DD})까지 회복하여, 다시 초기 상태로 돌아간다.

[0073] SPAD 소자(51)에 광이 입사하여 1개라도 전자-정공쌍이 발생하면, 그것을 시드(seed)로 하여 애벌런치 전류가 발생하기 때문에, 광자 1개의 입사라도, 어느 정도의 검지 효율(PDE)(Photon Detection Efficiency)로 검출할 수 있다.

[0074] 이상의 동작이 반복된다. 그리고, 이 일련의 동작에서, 캐소드 전위(V_{CA})가, CMOS인버터 회로로 이루어지는 판독 회로(56)로 파형 정형되고, 1광자의 도래 시각을 시작점으로 하는 펄스 폭(T)의 펄스 신호가 SPAD출력(화소 출력)이 된다.

[0075] [수광 장치의 적층형 칩 구조]

[0076] 수광 장치(30)의 칩 구조로서는, 소위, 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조로 할 수 있다. SPAD 소자(51)를 포함하는 화소(50)는, 도 5에 나타낸 바와 같이, 제1 반도체 기판 상에, M행 N열로 2차원 어레이 형상으로 배치되어 화소 어레이부를 구성하고 있다. 화소(50)가 배치되어 이루어지는 제1 반도체 기판은, 센서 칩(101)을 구성하고 있다. 이 센서 칩(101)은, 도 2A의 광센서(32)에 상당한다.

[0077] 화소(50)마다, 회로부(58)가 설치되어 있다. 화소(50)에는, 적어도, SPAD 소자(51)가 포함된다. 회로부(58)에는, 예를 들면, 도 3에 나타내는 제1 제어 트랜지스터(52), 전류원(53), 제2 제어 트랜지스터(55), 판독 회로(56), 및, 시간 계측부(57) 등이 포함된다. 회로부(58)는, 제2 반도체 기판 상에, 화소(50)의 각각에 대응하여, M행 N열로 2차원 어레이 형상으로 배치되어 있다.

[0078] 회로부(58)가 배치되어 이루어지는 제2 반도체 기판은, 회로 칩(102)을 구성하고 있다. 회로 칩(102)은, 센서 칩(101)에 대해 적층된다. 이에 의해, 센서 칩(101) 및 회로 칩(102)의 적층형 칩 구조에서, 1화소(50)마다, 회로부(58)가 설치된 구성으로 되어 있다.

[0079] [SPAD 소자의 판독 회로에 인가되는 과전압에 대해]

[0080] 상기의 예의 경우, SPAD 소자(51)의 반응 에지를 검출하는 판독 회로(56)는, SPAD 소자(51)의 캐소드 전극에 직접 접속되어 있고, 반사광을 검출하는 경우에는 가이거 모드로서 설정되는 전압의 진폭의 변화(예를 들면, 3V 정도)를 검출할 수 있는 회로 구성으로 되어 있다.

[0081] 여기서, SPAD 소자(51)에 직접 레이저광이 조사되는 경우와 같은, 소정의 광량 이상(상정 이상)의 대광량의 레이저광이 SPAD 소자(51)에 조사되었을 경우에 대해, 도 6A, 도 6B, 및, 도 6C를 참조하여 설명한다.

[0082] 도 6A는, SPAD 소자(51)의 브레이크다운 모델 및 광전 변환 모델을 나타내는 등가 회로도이며, 도 6B는, 입사 광량에 대한 SPAD 소자(51)의 내부 임피던스의 변화를 나타내는 도면이며, 도 6C는, 통상시(실선) 및 대광량시(파선)의 캐소드 전위(V_{CA})를 나타내는 파형도이다.

[0083] 도 6A에 나타내는 등가 회로도에 있어서, 스위치(SW), 저항(R), 및, 전압원(E)의 직렬 회로의 모델이 SPAD브레이크다운 모델이며, 여기서는, 일 예로서, SPAD 소자(51)의 저항(R)이 20kΩ, 전압원(E)이 20V인 모델을 도시하고 있다. SPAD브레이크다운 모델에서는, 광량 의존성이 작고, 소정의 광량이하의 통상의 광량에서는, 이 SPAD브레이크다운 모델로 캐소드 전위(V_{CA})가 결정된다.

[0084] 광전 변환 모델은, 제2 제어 트랜지스터(55)(도 3참조)로부터 내부 임피던스(Z)를 통해 광전류(I_{SPAD})가 흐르는

모델이다. 이 광전 변환 모델에 있어서, 도 6B에 나타낸 바와 같이, 소정의 광량 이하의 레이저광이 조사되는 통상시는, 내부 임피던스(Z)는 높지만, 소정의 광량을 초과하는 대광량의 레이저광이 SPAD 소자(51)에 조사되면, SPAD 소자(51)의 내부 임피던스(Z)가 저하된다.

[0085] 본 출원의 발명자들의 평가에 의하면, 예를 들면, 500kW/cm^2 정도의 대광량에서는, SPAD 소자(51)의 내부 임피던스(Z)가 100Ω 정도까지 저하되고, 이 때, 계산 상, 캐소드 전위(V_{CA})가, -10V 이상의 고전위가 될 가능성이 있는 것이 확인되어 있다.

[0086] 이와 같이, 대광량의 레이저광이 SPAD 소자(51)에 조사된 경우, SPAD 소자(51)는, 대광량에 의한 광전 변환의 영향이 강해짐으로써, 내부 임피던스(Z)가 크게 저하된다. 그 결과, 도 6C에 나타낸 바와 같이, 판독 회로(56)에 과잉의 전압(예를 들면, 수 10V 정도)이 가해지게 되고, 판독 회로(56)를 구성하는 회로 소자의 소자 파괴에 이를 가능성이 있다. 구체적으로는, 과잉의 전압이 인가됨으로써, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 혹은, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)가 파괴될 가능성이 있다.

[0087] <본 개시의 실시 형태에 관한 수광 장치>

[0088] 도 7은, 본 개시의 실시 형태에 관한 수광 장치의 구성예를 나타내는 블록도이다. 도 7에 나타낸 바와 같이, 본 실시형태에서는, 광자의 수광에 따라 신호를 발생하는 SPAD 소자(51), 및, SPAD 소자(51)가 발생하는 신호를 판독하는 판독 회로(56)를 구비하는 수광 장치에 있어서, SPAD 소자(51)와 판독 회로(56)의 입력단의 사이에, 보호 회로(60)를 설치한 구성으로 되어 있다.

[0089] 보호 회로(60)는, 대광량의 레이저광이 SPAD 소자(51)에 조사되었을 때에 생기는 과전압으로부터, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 및, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)를 보호하는 작용을 하는 과전압 보호 회로이다.

[0090] 이와 같이, SPAD 소자(51)와 판독 회로(56)의 입력단의 사이에, 보호 회로(60)를 설치함으로써, 소정의 광량 이상(상정 이상)의 대광량의 레이저광이 SPAD 소자(51)에 조사된 경우라도, 보호 회로(60)의 작용에 의해, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 및, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)를 과전압으로부터 보호할 수 있다.

[0091] 이하에, 판독 회로(56)를 구성하는 회로 소자 등을 과전압으로부터 보호하기 위한 보호 회로(60)의 구체적인 실시예에 대해 설명한다.

[0092] [실시예 1]

[0093] 실시예 1은, 부(負)바이어스 구성의 예이며, 보호 회로(60)가 클램프 회로로 이루어지는 예이다. 실시예 1에 관한 수광 장치(30)의 구성예의 회로도를 도 8에 나타낸다.

[0094] 실시예 1에 관한 수광 장치(30)는, SPAD 소자(51)의 애노드 전극에 부의 바이어스 전압(예를 들면, -20V 정도)을 인가하는 부바이어스 구성이며, 보호 회로(60)로서, 과전압을 일정한 전압으로 클램프하는 클램프 회로(70)를 사용한 구성으로 되어 있다. 즉, 실시예 1에 관한 수광 장치(30)에서, 보호 회로(60)는, 과전압을 일정한 전압으로 클램프하는 클램프 회로(70)로 이루어진다.

[0095] 도 8에 나타낸 바와 같이, 클램프 회로(70)는, 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)를 가지는 구성으로 되어 있다. 저항 소자(71)는, 일단이 SPAD 소자(51)의 캐소드 전극에 접속되어 있다. 제1 클램프 소자(72)는, 예를 들면, 클램프 다이오드로 이루어지고, 캐소드 전극이 저항 소자(71)의 타단(출력단)에 접속되고, 애노드 전극이 기준 전위 노드(예를 들면, 그라운드)에 접속되어 있다.

[0096] 저항 소자(71)는, SPAD 소자(51)에서 과전압이 발생했을 때에, 제1 클램프 소자(72)인 클램프 다이오드에 흐르는 전류값이, 해당 클램프 다이오드의 정격 순전류를 초과하지 않도록 제한하기 위해서 설치되어 있다. 제1 클램프 소자(72)인 클램프 다이오드는, SPAD 소자(51)에서, 클램프 전압을 초과하는 과전압이 발생했을 때, 해당 과전압을 일정한 전압(순방향 전압(V_F))으로 클램프한다.

[0097] 한편, 제1 클램프 소자(72)로서는, 클램프 다이오드에 한정되는 것이 아니다. 예를 들면, 제1 클램프 소자(72)로서, 클램프 다이오드 이외에, 쇼트키 배리어 다이오드 등을 예시할 수 있다.

[0098] 제2 클램프 소자(73)는, 예를 들면, P형 MOS트랜지스터로 이루어지고, 제1 클램프 소자(72)(구체적으로는, 클램프 다이오드의 애노드 전극)과, 판독 회로(56)의 입력단이 접속되는 노드(N)의 사이에 접속되어 있다. 제2 클램프 소자(73)인 P형 MOS트랜지스터는, 게이트 전극이 기준 전위 노드(예를 들면, 그라운드)에 접속되고, 백 게이트가 소스 전극에 접속되어 있다.

[0099] 여기서, 일 예로서, SPAD 소자(51)에서, -수 10V의 과전압이 발생했을 경우의 클램프 동작에 대해, 도 9의 파형도를 사용하여 설명한다. 제1 클램프 소자(72)인 클램프 다이오드는, SPAD 소자(51)에서 발생한 과전압을, 일정한 전압(순방향 전압(V_F))으로 클램프한다. 이 클램프 동작에 의해, SPAD 소자(51)에서 발생한 과전압은, 예를 들면, -1V～-3V 정도의 부전압으로 클램프된다.

[0100] 여기서, 제1 클램프 소자(72)에 의한 클램프 동작에 의해 부전압이 발생함으로써, 해당 부전압이, 후단의 MOS트랜지스터의 내압을 초과하는 경우가 있다. 이 부전압의 문제에 대처하기 위해서, 제2 클램프 소자(73)가 설치되어 있다. 즉, 제2 클램프 소자(73)는, 판독 회로(56)의 입력단이 접속되는 노드(N)의 전압을, P형 MOS트랜지스터의 게이트-소스간 전압(V_{gs})(예를 들면, 0.5V 정도)로 클램프한다. 이에 의해, 제1 클램프 소자(72)에 의한 클램프 동작에 의해 부전압의 문제를 해소할 수 있다.

[0101] 상술한 바와 같이, 실시예 1에 관한 수광 장치(30)에 의하면, 보호 회로(60)로서 설치된 클램프 회로(70)의 작용에 의해, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어 발생하는 과전압을 일정한 전압으로 클램프할 수 있다. 그 결과, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 및, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)를 과전압으로부터 보호할 수 있다.

[0102] 계속해서, 상기의 구성의 실시예 1에 관한 수광 장치(30)에 있어서, 칩 구조가, 센서 칩(101) 및 회로 칩(102)이, 상측 칩 및 하측 칩으로서 적층되어 이루어지는 적층형 칩 구조(도 5 참조)인 경우에서의, SPAD 소자(51), 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)의 소자 배치의 변형에 대해 설명한다.

[0103] (소자 배치예 1)

[0104] 도 10은, 적층형 칩 구조에 있어서의 SPAD 소자(51), 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)의 소자 배치예 1을 나타내는 회로도이다.

[0105] 소자 배치예 1에 관한 적층형 칩 구조는, 상측 칩인 센서 칩(101)에는, SPAD 소자(51)만을 배치하고, 하측 칩인 회로 칩(102)에는, 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)를 배치함과 함께, 제1 제어 트랜지스터(52), 전류원(53), 제2 제어 트랜지스터(55), 및, 판독 회로(56)를 배치한 구성으로 되어 있다.

[0106] (소자 배치예 2)

[0107] 도 11은, 적층형 칩 구조에 있어서의 SPAD 소자(51), 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)의 소자 배치예 2를 나타내는 회로도이다.

[0108] 소자 배치예 2에 관한 적층형 칩 구조는, 상측 칩인 센서 칩(101)에는, SPAD 소자(51) 및 저항 소자(71)를 배치하고, 하측 칩인 회로 칩(102)에는, 제1 클램프 소자(72) 및 제2 클램프 소자(73)를 배치함과 함께, 제1 제어 트랜지스터(52), 전류원(53), 제2 제어 트랜지스터(55), 및, 판독 회로(56)를 배치한 구성으로 되어 있다.

[0109] (소자 배치예 3)

[0110] 도 12는, 적층형 칩 구조에 있어서의 SPAD 소자(51), 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)의 소자 배치예 3을 나타내는 회로도이다.

[0111] 소자 배치예 3에 관한 적층형 칩 구조는, 상측 칩인 센서 칩(101)에는, SPAD 소자(51), 저항 소자(71), 및, 제1 클램프 소자(72)를 배치하고, 하측 칩인 회로 칩(102)에는, 제2 클램프 소자(73)를 배치함과 함께, 제1 제어 트랜지스터(52), 전류원(53), 제2 제어 트랜지스터(55), 및, 판독 회로(56)를 배치한 구성으로 되어 있다.

[0112] [실시예 2]

[0113] 실시예 2는, 실시예 1의 변형예이며, 제2 클램프 소자를 생략한 예이다. 실시예 2에 관한 수광 장치(30)의 구성예의 회로도를 도 13에 나타낸다.

[0114] 실시예 2에 관한 수광 장치(30)에서는, 클램프 회로(70)가, 저항 소자(71) 및 제1 클램프 소자(72)를 가지는 구성으로 되어 있다. 즉, 실시예 2에 관한 수광 장치(30)는, 실시예 1에서 클램프 회로(70)의 구성 소자의 하나로

서 사용하고 있었던 제2 클램프 소자(73)를 생략한 구성으로 되어 있다.

[0115] 상기의 구성의 실시예 2에 관한 수광 장치(30)의 경우, 실시예 1의 제2 클램프 소자(73)에 의한 작용, 효과는 얻어지지 않고, 노드(N)의 전압이 부전압이 되기는 하지만, 과전압(-수10V)에 비해 극히 낮다. 따라서, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어, 과전압이 발생한 경우라도, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 및, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)를 과전압으로부터 보호할 수 있다.

[0116] [실시예 3]

[0117] 실시예 3은, 부바이어스 구성의 예이며, 보호 회로(60)가 저항 소자로 이루어지는 예이다. 실시예 3에 관한 수광 장치(30)의 구성예의 회로도를 도 14에 나타낸다.

[0118] 실시예 3에 관한 수광 장치(30)에 있어서, 보호 회로(60)는, SPAD 소자(51)와 판독 회로(56)의 입력단, 즉, 노드(N)의 사이에 접속된 저항 소자(71)로 이루어지는 구성으로 되어 있다. 즉, 실시예 3에 관한 수광 장치(30)는, 실시예 1에서 클램프 회로(70)의 구성 소자로서 사용하고 있었던 제1 클램프 소자(72) 및 제2 클램프 소자(73)를 생략한 구성으로 되어 있다.

[0119] 실시예 3에 관한 수광 장치(30)에서는, 저항 소자(71)가, 판독 회로(56)의 입력단이 접속된 노드(N)와, 기준 전위 노드(예를 들면, 그라운드)의 사이에, 제2 제어 트랜지스터(55)로서 접속된 N형 MOS트랜지스터에 존재하는 보디 다이오드와 함께 클램프 회로를 구성하고 있다. 여기서, "보디 다이오드"란, MOSFET의 구조 상, 소스-드레인간의 PN접합에 의해 형성되는 내장 다이오드를 말한다.

[0120] 상기의 구성의 실시예 3에 관한 수광 장치(30)에 의하면, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어, 과전압이 발생했을 때, 저항 소자(71)에 의한 전압 강하, 및, N형 MOS트랜지스터의 보디 다이오드에 의한 클램프 작용에 의해, 과전압(-수10V)에 비해 극히 낮은 전압이 노드(N)에 인가되게 된다. 따라서, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어, 과전압이 발생했을 경우라도, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 및, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)를 과전압으로부터 보호할 수 있다.

[0121] [실시예 4]

[0122] 실시예 4는, 실시예 1의 변형예이며, 제1 클램프 소자(73)를, 다이오드 접속 구성의 N형 MOS트랜지스터를 사용하여 구성하는 예이다. 실시예 4에 관한 수광 장치(30)의 구성예의 회로도를 도 15에 나타낸다.

[0123] 실시예 4에 관한 수광 장치(30)에서는, 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)로 이루어지는 클램프 회로(70)에 있어서, 제1 클램프 소자(72)가, N형 MOS트랜지스터로 이루어지는 구성으로 되어 있다. N형 MOS트랜지스터는, 저항 소자(71)의 타단(출력단)과 기준 전위 노드(예를 들면, 그라운드)의 사이에 접속되고, 게이트 전극과 드레인 전극이 공통으로 접속된 다이오드 접속의 구성으로 되어 있다.

[0124] 상술한 바와 같이, 실시예 4에 관한 수광 장치(30)는, 클램프 회로(70)를 구성하는 제1 클램프 소자(72)로서, 실시예 1의 클램프 다이오드 대신에, 다이오드 접속 구성의 N형 MOS트랜지스터를 사용한 구성으로 되어 있다. 이와 같이, 제1 클램프 소자(72)로서, 다이오드 접속 구성의 N형 MOS트랜지스터를 사용한 구성에 의해서도, 실시예 1의 경우와 마찬가지의 작용, 효과, 즉, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어, 과전압이 발생했을 때에, 후단의 판독 회로(56) 등의 회로 소자를 과전압으로부터 보호할 수 있다.

[0125] [실시예 5]

[0126] 실시예 5는, 실시예 1의 변형예이며, 제1 클램프 소자(73)를, 다이오드 접속 구성의 P형 MOS트랜지스터를 사용하여 구성하는 예이다. 실시예 5에 관한 수광 장치(30)의 구성예의 회로도를 도 16에 나타낸다.

[0127] 실시예 5에 관한 수광 장치(30)에서는, 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)로 이루어지는 클램프 회로(70)에 있어서, 제1 클램프 소자(72)가, P형 MOS트랜지스터로 이루어지는 구성으로 되어 있다. P형 MOS트랜지스터는, 저항 소자(71)의 타단(출력단)과 기준 전위 노드(예를 들면, 그라운드)의 사이에 접속되고, 게이트 전극과 소스 전극이 공통으로 접속된 다이오드 접속의 구성으로 되어 있다.

[0128] 상술한 바와 같이, 실시예 5에 관한 수광 장치(30)는, 클램프 회로(70)를 구성하는 제1 클램프 소자(72)로서, 실시예 1의 클램프 다이오드 대신에, 다이오드 접속 구성의 P형 MOS트랜지스터를 사용한 구성으로 되어 있다.

이와 같이, 제1 클램프 소자(72)로서, 다이오드 접속 구성의 P형 MOS트랜지스터를 사용한 구성에 의해서도, 실시예 1의 경우와 마찬가지의 작용, 효과, 즉, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어, 과전압이 발생했을 때에, 후단의 판독 회로(56) 등의 회로 소자를 과전압으로부터 보호할 수 있다.

[0129] [실시예 6]

[0130] 실시예 6은, 실시예 5의 변형예이며, 제1 클램프 소자(73)로서 P형 MOS트랜지스터를 사용하고, P형 MOS트랜지스터의 게이트-드레인간에 저항 소자를 설치하는 예이다. 실시예 6에 관한 수광 장치(30)의 구성예의 회로도를 도 17에 나타낸다.

[0131] 실시예 6에 관한 수광 장치(30)에서는, 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)로 이루어지는 클램프 회로(70)에 있어서, 제1 클램프 소자(72)가, 저항 소자(71)에 대해 직렬로 접속된 제2 저항 소자(74), 및, 제2 저항 소자(74)의 출력단과 기준 전위 노드(예를 들면, 그라운드)의 사이에 접속된 P형 MOS트랜지스터로 이루어지는 구성으로 되어 있다. P형 MOS트랜지스터는, 게이트 전극이 저항 소자(71)와 제2 저항 소자(74)의 공통 접속 노드에 접속되어 있다.

[0132] 상술한 바와 같이, 실시예 6에 관한 수광 장치(30)는, 저항 소자(71)에 대해 제2 저항 소자(74)를 직렬로 접속하고, P형 MOS트랜지스터의 게이트 전극을, 저항 소자(71)와 제2 저항 소자(74)의 공통 접속 노드에 접속한 구성으로 되어 있다. 이 구성에 의해, P형 MOS트랜지스터를 완전히 도통 상태(온 상태)로 할 수 있기 때문에, P형 MOS트랜지스터의 소스 전극과 제2 저항 소자(74)의 출력단의 공통 접속 노드의 전압이 부전압이 되는 일은 없다. 따라서, 실시예 6의 경우에는, 제2 클램프 소자(73)를 생략한 구성으로 할 수 있다.

[0133] [실시예 7]

[0134] 실시예 7은, 정(正)바이어스 구성의 예이며, 보호 회로(60)가 클램프 회로로 이루어지는 예이다. 실시예 7에 관한 수광 장치(30)의 구성예의 회로도를 도 18에 나타낸다.

[0135] 실시예 7에 관한 수광 장치(30)는, SPAD 소자(51)의 캐소드 전극에 정의 바이어스 전압(예를 들면, 20V 정도)을 인가하는 정바이어스 구성이며, 보호 회로(60)로서, 과전압을 일정한 전압으로 클램프하는 클램프 회로(70)를 사용한 구성으로 되어 있다. 즉, 정바이어스 구성의 실시예 7에 관한 수광 장치(30)는, 부바이어스 구성의 실시예 1에 관한 수광 장치(30)에 대응한 회로 구성으로 되어 있다.

[0136] 도 18에 나타낸 바와 같이, 클램프 회로(70)는, 저항 소자(71), 제1 클램프 소자(72), 및, 제2 클램프 소자(73)를 가지는 구성으로 되어 있다. 저항 소자(71)는, 일단이 SPAD 소자(51)의 애노드 전극에 접속되어 있다. 제1 클램프 소자(72)는, 예를 들면, 클램프 다이오드로 이루어지고, 애노드 전극이 저항 소자(71)의 타단(출력단)에 접속되고, 캐소드 전극이 전원 전압(V_{DD})의 노드에 접속되어 있다. 제2 클램프 소자(73)는, 예를 들면, N형 MOS트랜지스터로 이루어지고, 제1 클램프 소자(72)와 노드(N)의 사이에 접속되고, 게이트 전극이 전원 전압(V_{DD})의 노드에 접속되어 있다.

[0137] 상기의 구성의 실시예 7에 관한 수광 장치(30)에 의하면, 보호 회로(60)로서 설치된 클램프 회로(70)의 작용에 의해, 소정의 광량 이상의 대광량이 SPAD 소자(51)에 조사되어, 과전압이 발생했을 경우라도, 후단의 판독 회로(56)를 과전압으로부터 보호할 수 있다. 보다 구체적으로는, 판독 회로(56)를 구성하는 P형 MOS트랜지스터(Q_p) 및 N형 MOS트랜지스터(Q_n), 및, 제1 제어 트랜지스터(52)나 제2 제어 트랜지스터(55)를 과전압으로부터 보호할 수 있다.

[0138] [실시예 8]

[0139] 실시예 8은, 실시예 7의 변형예이며, 제2 클램프 소자를 생략한 예이다. 실시예 8에 관한 수광 장치(30)의 구성예의 회로도를 도 19에 나타낸다.

[0140] 실시예 8에 관한 수광 장치(30)에서는, 클램프 회로(70)가, 저항 소자(71) 및 제1 클램프 소자(72)를 가지는 구성으로 되어 있다. 즉, 실시예 8에 관한 수광 장치(30)는, 실시예 7에서 클램프 회로(70)의 구성 소자의 하나로서 사용하고 있었던 제2 클램프 소자(73)를 생략한 구성으로 되어 있고, 부바이어스 구성의 실시예 2에 관한 수광 장치(30)에 대응한 회로 구성으로 되어 있다. 따라서, 실시예 8에 관한 수광 장치(30)에 의하면, 기본적으로, 실시예 2에 관한 수광 장치(30)의 경우와 마찬가지의 작용, 효과를 얻을 수 있다.

[0141] [실시예 9]

[0142] 실시예 9는, 정바이어스 구성의 예이며, 보호 회로(60)가 저항 소자로 이루어지는 예이다. 실시예 9에 관한 수광 장치(30)의 구성예의 회로도를 도 20에 나타낸다.

[0143] 실시예 9에 관한 수광 장치(30)에 있어서, 보호 회로(60)는, SPAD 소자(51)와 판독 회로(56)의 입력단, 즉, 노드(N)의 사이에 접속된 저항 소자(71)로 이루어지는 구성으로 되어 있다. 즉, 실시예 3에 관한 수광 장치(30)는, 실시예 1에서 클램프 회로(70)의 구성 소자로서 사용하고 있었던 제1 클램프 소자(72) 및 제2 클램프 소자(73)를 생략한 구성으로 되어 있고, 부바이어스 구성의 실시예 3에 관한 수광 장치(30)에 대응한 회로 구성으로 되어 있다. 따라서, 실시예 9에 관한 수광 장치(30)에 의하면, 기본적으로, 실시예 3에 관한 수광 장치(30)의 경우와 마찬가지의 작용, 효과를 얻을 수 있다.

[0144] <변형예>

[0145] 이상, 본 개시에 관한 기술에 대해, 바람직한 실시 형태에 기초하여 설명했지만, 본 개시에 관한 기술은 해당 실시 형태에 한정되는 것이 아니다. 상기의 실시 형태에서 설명한 수광 장치 및 측거 장치의 구성, 구조는 예시이며, 적절히, 변경할 수 있다.

[0146] 예를 들면, 정바이어스 구성의 실시예 7에 관한 수광 장치(30)에서도, 제1 클램프 소자(72)에 대해, 부바이어스 구성의 실시예 4 내지 실시예 6에 관한 수광 장치(30)와 마찬가지의 구성으로 할 수 있다. 즉, 제1 클램프 소자(72)를, 다이오드 접속 구성의 MOS트랜지스터를 사용한 구성이나, 제2 저항 소자와 MOS트랜지스터의 조합으로 이루어지는 구성으로 할 수 있다.

[0147] <본 개시에 관한 기술의 적용예>

[0148] 본 개시에 관한 기술은, 여러가지 제품에 적용할 수 있다. 이하에, 보다 구체적인 적용예에 대해 설명한다. 예를 들면, 본 개시에 관한 기술은, 자동차, 전기 자동차, 하이브리드 전기 자동차, 자동 이륜차, 자전거, 퍼스널 모빌리티, 비행기, 드론, 선박, 로봇, 건설 기계, 농업 기계(트랙터) 등의 어느 하나의 종류의 이동체에 탑재되는 측거 장치로서 실현되어도 된다.

[0149] [이동체]

[0150] 도 21은, 본 개시에 관한 기술이 적용될 수 있는 이동체 제어 시스템의 일 예인 차량 제어 시스템(7000)의 개략적인 구성예를 나타내는 블록도이다. 차량 제어 시스템(7000)은, 통신 네트워크(7010)를 통해 접속된 복수의 전자 제어 유닛을 구비한다. 도 21에 나타낸 예에서는, 차량 제어 시스템(7000)은, 구동계 제어 유닛(7100), 보디계 제어 유닛(7200), 배터리 제어 유닛(7300), 차외 정보 검출 유닛(7400), 차내 정보 검출 유닛(7500), 및 통합 제어 유닛(7600)을 구비한다. 이들 복수의 제어 유닛을 접속하는 통신 네트워크(7010)는, 예를 들면, CAN(Controller Area Network), LIN(Local Interconnect Network), LAN(Local Area Network) 또는 FlexRay(등록상표) 등의 임의의 규격에 준거한 차량용 통신 네트워크여도 된다.

[0151] 각 제어 유닛은, 각종 프로그램에 따라 연산 처리를 행하는 마이크로 컴퓨터와, 마이크로 컴퓨터에 의해 실행되는 프로그램 또는 각종 연산에 사용되는 파라미터 등을 기억하는 기억부와, 각종 제어 대상의 장치를 구동하는 구동 회로를 구비한다. 각 제어 유닛은, 통신 네트워크(7010)를 통해 다른 제어 유닛과의 사이에서 통신을 행하기 위한 네트워크 I/F를 구비하고, 차내외의 장치 또는 센서 등과의 사이에서, 유선 통신 또는 무선 통신에 의해 통신을 행하기 위한 통신 I/F를 구비한다. 도 21에서는, 통합 제어 유닛(7600)의 기능 구성으로서, 마이크로 컴퓨터(7610), 범용 통신 I/F(7620), 전용 통신 I/F(7630), 측위부(7640), 비콘 수신부(7650), 차내 기기 I/F(7660), 음성 화상 출력부(7670), 차량용 네트워크 I/F(7680) 및 기억부(7690)가 도시되어 있다. 다른 제어 유닛도 마찬가지로, 마이크로 컴퓨터, 통신 I/F 및 기억부 등을 구비한다.

[0152] 구동계 제어 유닛(7100)은, 각종 프로그램에 따라 차량의 구동계에 관련되는 장치의 동작을 제어한다. 예를 들면, 구동계 제어 유닛(7100)은, 내연 기관 또는 구동용 모터 등의 차량의 구동력을 발생시키기 위한 구동력 발생 장치, 구동력을 차륜에 전달하기 위한 구동력 전달 기구, 차량의 타각을 조절하는 스티어링 기구, 및, 차량의 제동력을 발생시키는 제동 장치 등의 제어 장치로서 기능한다. 구동계 제어 유닛(7100)은, ABS(Antilock Brake System) 또는 ESC(Electronic Stability Control) 등의 제어 장치로서의 기능을 가져도 된다.

[0153] 구동계 제어 유닛(7100)에는, 차량 상태 검출부(7110)가 접속된다. 차량 상태 검출부(7110)에는, 예를 들면, 차체의 축회전 운동의 각속도를 검출하는 자이로 센서, 차량의 가속도를 검출하는 가속도 센서, 혹은, 액셀 페달의 조작량, 브레이크 페달의 조작량, 스티어링휠의 조타각, 엔진 회전수 또는 차륜의 회전 속도 등을 검출하기 위한 센서 중 적어도 하나가 포함된다. 구동계 제어 유닛(7100)은, 차량 상태 검출부(7110)로부터 입력되는

신호를 사용하여 연산 처리를 행하고, 내연 기관, 구동용 모터, 전동 파워 스티어링 장치 또는 브레이크 장치 등을 제어한다.

[0154] 보디계 제어 유닛(7200)은, 각종 프로그램에 따라 차체에 장비된 각종 장치의 동작을 제어한다. 예를 들면, 보디계 제어 유닛(7200)은, 키리스 엔트리(keyless entry) 시스템, 스마트 키 시스템, 파워 윈도우 장치, 또는 헤드 램프, 백 램프, 브레이크 램프, 깜빡이 또는 안개등 등의 각종 램프의 제어 장치로서 기능한다. 이 경우, 보디계 제어 유닛(7200)에는, 키를 대체하는 휴대기로부터 발신되는 전파 또는 각종 스위치의 신호가 입력될 수 있다. 보디계 제어 유닛(7200)은, 이들 전파 또는 신호의 입력을 접수하여, 차량의 도어록 장치, 파워 윈도우 장치, 램프 등을 제어한다.

[0155] 배터리 제어 유닛(7300)은, 각종 프로그램에 따라 구동용 모터의 전력 공급원인 2차 전지(7310)를 제어한다. 예를 들면, 배터리 제어 유닛(7300)에는, 2차 전지(7310)를 구비한 배터리 장치로부터, 배터리 온도, 배터리 출력 전압 또는 배터리의 잔존 용량 등의 정보가 입력된다. 배터리 제어 유닛(7300)은, 이들 신호를 사용하여 연산 처리를 행하고, 2차 전지(7310)의 온도 조절 제어 또는 배터리 장치에 구비된 냉각 장치 등의 제어를 행한다.

[0156] 차외 정보 검출 유닛(7400)은, 차량 제어 시스템(7000)을 탑재한 차량의 외부 정보를 검출한다. 예를 들면, 차외 정보 검출 유닛(7400)에는, 촬상부(7410) 및 차외 정보 검출부(7420) 중 적어도 일방이 접속된다. 촬상부(7410)에는, ToF(Time Of Flight) 카메라, 스테레오 카메라, 단안 카메라, 적외선 카메라 및 그 밖의 카메라 중 적어도 하나가 포함된다. 차외 정보 검출부(7420)에는, 예를 들면, 현재의 날씨 또는 기상을 검출하기 위한 환경 센서, 혹은, 차량 제어 시스템(7000)을 탑재한 차량 주위의 다른 차량, 장애물 또는 보행자 등을 검출하기 위한 주위 정보 검출 센서 중 적어도 하나가 포함된다.

[0157] 환경 센서는, 예를 들면, 우천을 검출하는 빗방울 센서, 안개를 검출하는 안개 센서, 일조 정도를 검출하는 일조 센서, 및 강설을 검출하는 눈 센서 중 적어도 하나여도 된다. 주위 정보 검출 센서는, 초음파 센서, 레이더 장치 및 LIDAR(Light Detection and Ranging, Laser Imaging Detection and Ranging) 장치 중 적어도 하나여도 된다. 이들 촬상부(7410) 및 차외 정보 검출부(7420)는, 각각 독립된 센서 내지 장치로서 구비되어도 되고, 복수의 센서 내지 장치가 통합된 장치로서 구비되어도 된다.

[0158] 여기서, 도 22는, 촬상부(7410) 및 차외 정보 검출부(7420)의 설치 위치의 예를 나타낸다. 촬상부(7910, 7912, 7914, 7916, 7918)는, 예를 들면, 차량(7900)의 프런트 노즈, 사이드 미러, 리어범퍼, 백 도어 및 차실내의 프런트 글래스의 상부 중 적어도 하나의 위치에 설치된다. 프런트 노즈에 구비되는 촬상부(7910) 및 차실내의 프런트 글래스의 상부에 구비되는 촬상부(7918)는, 주로 차량(7900)의 전방의 화상을 취득한다. 사이드 미러에 구비되는 촬상부(7912, 7914)는, 주로 차량(7900)의 측방의 화상을 취득한다. 리어범퍼 또는 백 도어에 구비되는 촬상부(7916)는, 주로 차량(7900)의 후방의 화상을 취득한다. 차실내의 프런트 글래스의 상부에 구비되는 촬상부(7918)는, 주로 선행 차량 또는, 보행자, 장애물, 신호기, 교통 표지 또는 차선 등의 검출에 사용된다.

[0159] 한편, 도 22에는, 각각의 촬상부(7910, 7912, 7914, 7916)의 촬영 범위의 일 예가 나타나 있다. 촬상 범위(a)는, 프런트 노즈에 설치된 촬상부(7910)의 촬상 범위를 나타내고, 촬상 범위(b, c)는, 각각 사이드 미러에 설치된 촬상부(7912, 7914)의 촬상 범위를 나타내고, 촬상 범위(d)는, 리어범퍼 또는 백 도어에 설치된 촬상부(7916)의 촬상 범위를 나타낸다. 예를 들면, 촬상부(7910, 7912, 7914, 7916)에서 촬상된 화상 데이터가 중첩됨으로써, 차량(7900)을 상방으로부터 본 부감 화상이 얻어진다.

[0160] 차량(7900)의 프런트, 리어, 사이드, 코너 및 차실내의 프런트 글래스의 상부에 설치되는 차외 정보 검출부(7920, 7922, 7924, 7926, 7928, 7930)는, 예를 들면 초음파 센서 또는 레이더 장치여도 된다. 차량(7900)의 프런트 노즈, 리어범퍼, 백 도어 및 차실내의 프런트 글래스의 상부에 설치되는 차외 정보 검출부(7920, 7926, 7930)는, 예를 들면 LIDAR 장치여도 된다. 이들 차외 정보 검출부(7920~7930)는, 주로 선행 차량, 보행자 또는 장애물 등의 검출에 사용된다.

[0161] 도 21로 돌아가 설명을 계속한다. 차외 정보 검출 유닛(7400)은, 촬상부(7410)에 차 밖의 화상을 촬상시키고, 촬상된 화상 데이터를 수신한다. 또한, 차외 정보 검출 유닛(7400)은, 접속되어 있는 차외 정보 검출부(7420)로부터 검출 정보를 수신한다. 차외 정보 검출부(7420)가 초음파 센서, 레이더 장치 또는 LIDAR 장치인 경우에는, 차외 정보 검출 유닛(7400)은, 초음파 또는 전자파 등을 발신시키고, 수신된 반사파의 정보를 수신한다. 차외 정보 검출 유닛(7400)은, 수신한 정보에 기초하여, 사람, 차, 장애물, 표지 또는 노면 상의 문자 등의 물체 검출 처리 또는 거리 검출 처리를 행해도 된다. 차외 정보 검출 유닛(7400)은, 수신한 정보에 기초하여 강

우, 안개 또는 노면 상황 등을 인식하는 환경 인식 처리를 행해도 된다. 차외 정보 검출 유닛(7400)은, 수신한 정보에 기초하여 차 밖의 물체까지의 거리를 산출해도 된다.

[0162] 또한, 차외 정보 검출 유닛(7400)은, 수신한 화상 데이터에 기초하여 사람, 차, 장애물, 표지 또는 노면 상의 문자 등을 인식하는 화상 인식 처리 또는 거리 검출 처리를 행해도 된다. 차외 정보 검출 유닛(7400)은, 수신한 화상 데이터에 대해 왜곡 보정 또는 위치 맞춤 등의 처리를 행하고, 다른 촬상부(7410)에 의해 촬상된 화상 데이터를 합성하여, 부감 화상 또는 파노라마 화상을 생성해도 된다. 차외 정보 검출 유닛(7400)은, 다른 촬상부(7410)에 의해 촬상된 화상 데이터를 사용하여, 시점 변환 처리를 행해도 된다.

[0163] 차내 정보 검출 유닛(7500)은, 차내의 정보를 검출한다. 차내 정보 검출 유닛(7500)에는, 예를 들면, 운전자의 상태를 검출하는 운전자 상태 검출부(7510)가 접속된다. 운전자 상태 검출부(7510)는, 운전자를 촬상하는 카메라, 운전자의 생체 정보를 검출하는 생체 센서 또는 차실내의 음성을 집음하는 마이크 등을 포함해도 된다. 생체 센서는, 예를 들면, 좌면 또는 스티어링휠 등에 설치되어, 좌석에 앉은 탑승자 또는 스티어링휠을 잡는 운전자의 생체 정보를 검출한다. 차내 정보 검출 유닛(7500)은, 운전자 상태 검출부(7510)로부터 입력되는 검출 정보에 기초하여, 운전자의 피로 정도 또는 집중 정도를 산출해도 되고, 운전자가 졸고 있지 않은지를 판별해도 된다. 차내 정보 검출 유닛(7500)은, 집음된 음성 신호에 대해 노이즈 캔슬링 처리 등의 처리를 행해도 된다.

[0164] 통합 제어 유닛(7600)은, 각종 프로그램에 따라 차량 제어 시스템(7000) 내의 동작 전반을 제어한다. 통합 제어 유닛(7600)에는, 입력부(7800)가 접속되어 있다. 입력부(7800)는, 예를 들면, 터치 패널, 버튼, 마이크로폰, 스위치 또는 레버 등, 탑승자에 의해 입력 조작될 수 있는 장치에 의해 실현된다. 통합 제어 유닛(7600)에는, 마이크로폰에 의해 입력되는 음성을 음성 인식함으로써 얻은 데이터가 입력되어도 된다. 입력부(7800)는, 예를 들면, 적외선 또는 그 밖의 전파를 이용한 리모트 컨트롤 장치여도 되고, 차량 제어 시스템(7000)의 조작에 대응한 휴대 전화 또는 PDA(Personal Digital Assistant) 등의 외부 접속 기기여도 된다. 입력부(7800)는, 예를 들면 카메라여도 되고, 그 경우 탑승자는 제스처에 의해 정보를 입력할 수 있다. 혹은, 탑승자가 장착한 웨어러블 장치의 움직임을 검출함으로써 얻어진 데이터가 입력되어도 된다. 나아가, 입력부(7800)는, 예를 들면, 상기의 입력부(7800)를 사용하여 탑승자 등에 의해 입력된 정보에 기초하여 입력 신호를 생성하고, 통합 제어 유닛(7600)에 출력하는 입력 제어 회로 등을 포함해도 된다. 탑승자 등은, 이 입력부(7800)를 조작함으로써, 차량 제어 시스템(7000)에 대해 각종 데이터를 입력하거나 처리 동작을 지시하거나 한다.

[0165] 기억부(7690)는, 마이크로 컴퓨터에 의해 실행되는 각종 프로그램을 기억하는 ROM(Read Only Memory), 및 각종 파라미터, 연산 결과 또는 센서값 등을 기억하는 RAM(Random Access Memory)을 포함하고 있어도 된다. 또한, 기억부(7690)는, HDD(Hard Disc Drive) 등의 자기 기억 디바이스, 반도체 기억 디바이스, 광 기억 디바이스 또는 광자기 기억 디바이스 등에 의해 실현해도 된다.

[0166] 범용 통신 I/F(7620)는, 외부 환경(7750)에 존재하는 다양한 기기와의 사이의 통신을 중개하는 범용적인 통신 I/F이다. 범용 통신 I/F(7620)는, GSM(등록상표)(Global System of Mobile communications), WiMAX, LTE(Long Term Evolution) 또는 LTE-A(LTE-Advanced) 등의 셀룰러 통신 프로토콜, 또는 무선 LAN(Wi-Fi(등록상표)라고도 한다), Bluetooth(등록상표) 등의 그 밖의 무선 통신 프로토콜을 실장해도 된다. 범용 통신 I/F(7620)는, 예를 들면, 기지국 또는 액세스 포인트를 통해, 외부 네트워크(예를 들면, 인터넷, 클라우드 네트워크 또는 사업자 고유의 네트워크) 상에 존재하는 기기(예를 들면, 어플리케이션 서버 또는 제어 서버)에 접속해도 된다. 또한, 범용 통신 I/F(7620)는, 예를 들면 P2P(Peer To Peer) 기술을 사용하여, 차량의 근방에 존재하는 단말(예를 들면, 운전자, 보행자 또는 점포의 단말, 또는 MTC(Machine Type Communication) 단말)와 접속해도 된다.

[0167] 전용 통신 I/F(7630)는, 차량에서의 사용을 목적으로 하여 책정된 통신 프로토콜을 서포트하는 통신 I/F이다. 전용 통신 I/F(7630)는, 예를 들면, 하위 레이어의 IEEE802.11p와 상위 레이어의 IEEE1609의 조합인 WAVE(Wireless Access in Vehicle Environment), DSRC(Dedicated Short Range Communications), 또는 셀룰러 통신 프로토콜과 같은 표준 프로토콜을 실장해도 된다. 전용 통신 I/F(7630)는, 전형적으로는, 차량간(Vehicle to Vehicle) 통신, 차량 인프라간(Vehicle to Infrastructure) 통신, 차량집간(Vehicle to Home)의 통신 및 차량 보행자간(Vehicle to Pedestrian) 통신 중 1개 이상을 포함하는 개념인 V2X 통신을 수행한다.

[0168] 측위부(7640)는, 예를 들면, GNSS(Global Navigation Satellite System) 위성으로부터의 GNSS 신호(예를 들면, GPS(Global Positioning System) 위성으로부터의 GPS 신호)를 수신하여 측위를 실행하고, 차량의 위도, 경도 및 고도를 포함하는 위치 정보를 생성한다. 한편, 측위부(7640)는, 무선 액세스 포인트와의 신호의 교환에 의해 현재 위치를 특정해도 되고, 또는 측위 기능을 가지는 휴대 전화, PHS 또는 스마트폰과 같은 단말로부터 위

치 정보를 취득해도 된다.

[0169] 비콘 수신부(7650)는, 예를 들면, 도로 상에 설치된 무선국 등으로부터 발신되는 전파 혹은 전자파를 수신하여, 현재 위치, 정체, 통행 금지 또는 소요 시간 등의 정보를 취득한다. 한편, 비콘 수신부(7650)의 기능은, 상술한 전용 통신 I/F(7630)에 포함되어도 된다.

[0170] 차내 기기 I/F(7660)는, 마이크로 컴퓨터(7610)와 차내에 존재하는 다양한 차내 기기(7760)의 사이의 접속을 중개하는 통신 인터페이스이다. 차내 기기 I/F(7660)는, 무선 LAN, Bluetooth(등록상표), NFC(Near Field Communication) 또는 WUSB(Wireless USB) 등의 무선 통신 프로토콜을 사용하여 무선 접속을 확립해도 된다. 또한, 차내 기기 I/F(7660)는, 도시하지 않는 접속 단자(및, 필요한 경우 케이블)를 통해, USB(Universal Serial Bus), HDMI(등록상표)(High-Definition Multimedia Interface), 또는 MHL(Mobile High-definition Link) 등의 유선 접속을 확립해도 된다. 차내 기기(7760)는, 예를 들면, 탑승자가 가지는 모바일 기기 또는 웨어러블 기기, 또는 차량에 반입되거나 또는 부착되는 정보 기기 중 적어도 1개를 포함하고 있어도 된다. 또한, 차내 기기(7760)는, 임의의 목적지까지의 경로 탐색을 행하는 내비게이션 장치를 포함하고 있어도 된다. 차내 기기 I/F(7660)는, 이들 차내 기기(7760)와의 사이에서, 제어 신호 또는 데이터 신호를 교환한다.

[0171] 차량용 네트워크 I/F(7680)는, 마이크로 컴퓨터(7610)와 통신 네트워크(7010)의 사이의 통신을 중개하는 인터페이스이다. 차량용 네트워크 I/F(7680)는, 통신 네트워크(7010)에 의해 서포트되는 소정의 프로토콜에 의거해, 신호 등을 송수신한다.

[0172] 통합 제어 유닛(7600)의 마이크로 컴퓨터(7610)는, 범용 통신 I/F(7620), 전용 통신 I/F(7630), 측위부(7640), 비콘 수신부(7650), 차내 기기 I/F(7660) 및 차량용 네트워크 I/F(7680) 중 적어도 하나를 통해 취득되는 정보에 기초하여, 각종 프로그램에 따라, 차량 제어 시스템(7000)을 제어한다. 예를 들면, 마이크로 컴퓨터(7610)는, 취득되는 차내외의 정보에 기초하여, 구동력 발생 장치, 스티어링 기구 또는 제동 장치의 제어 목표값을 연산하여, 구동계 제어 유닛(7100)에 대해 제어 지령을 출력해도 된다. 예를 들면, 마이크로 컴퓨터(7610)는, 차량의 충돌 회피 혹은 충격 완화, 차간 거리에 기초한 추종 주행, 차량 속도 유지 주행, 차량의 충돌 경고, 또는 차량의 차선 일탈 경고 등을 포함하는 ADAS(Advanced Driver Assistance System)의 기능 실현을 목적으로 한 협조 제어를 행해도 된다. 또한, 마이크로 컴퓨터(7610)는, 취득되는 차량의 주위의 정보에 기초하여 구동력 발생 장치, 스티어링 기구 또는 제동 장치 등을 제어함으로써, 운전자의 조작에 의하지 않고 자율적으로 주행하는 자동 운전 등을 목적으로 한 협조 제어를 행해도 된다.

[0173] 마이크로 컴퓨터(7610)는, 범용 통신 I/F(7620), 전용 통신 I/F(7630), 측위부(7640), 비콘 수신부(7650), 차내 기기 I/F(7660) 및 차량용 네트워크 I/F(7680) 중 적어도 하나를 통해 취득되는 정보에 기초하여 차량과 주변의 구조물이나 인물 등의 물체 사이의 3차원 거리 정보를 생성하고, 차량의 현재 위치의 주변 정보를 포함하는 로컬 지도 정보를 작성해도 된다. 또한, 마이크로 컴퓨터(7610)는, 취득되는 정보에 기초하여 차량의 충돌, 보행자 등의 근접 또는 통행 금지의 도로에의 진입 등의 위험을 예측하고, 경고용 신호를 생성해도 된다. 경고용 신호는, 예를 들면, 경고음을 발생시키거나, 경고 램프를 점등시키거나 하기 위한 신호여도 된다.

[0174] 음성 화상 출력부(7670)는, 차량의 탑승자 또는 차외에 대해, 시각적 또는 청각적으로 정보를 통지하는 것이 가능한 출력 장치에 음성 및 화상 중 적어도 일방의 출력 신호를 송신한다. 도 21의 예에서는, 출력 장치로서, 오디오 스피커(7710), 표시부(7720) 및 인스트루먼트 패널(7730)이 예시되어 있다. 표시부(7720)는, 예를 들면, 온 보드 디스플레이 및 헤드 업 디스플레이 중 적어도 1개를 포함하고 있어도 된다. 표시부(7720)는, AR(Augmented Reality) 표시 기능을 가지고 있어도 된다. 출력 장치는, 이 장치 이외의, 헤드폰, 탑승자가 장착하는 안경형 디스플레이 등의 웨어러블 디바이스, 프로젝터 또는 램프 등의 다른 장치여도 된다. 출력 장치가 표시 장치인 경우, 표시 장치는, 마이크로 컴퓨터(7610)가 행한 각종 처리에 의해 얻어진 결과 또는 다른 제어 유닛으로부터 수신된 정보를, 텍스트, 이미지, 표, 그래프 등, 여러가지 형식으로 시각적으로 표시한다. 또한, 출력 장치가 음성 출력 장치인 경우, 음성 출력 장치는, 재생된 음성 데이터 또는 음향 데이터 등으로 이루어지는 오디오 신호를 아날로그 신호로 변환하여 청각적으로 출력한다.

[0175] 한편, 도 21에 나타낸 예에 있어서, 통신 네트워크(7010)를 통해 접속된 적어도 2개의 제어 유닛이 1개의 제어 유닛으로서 일체화되어도 된다. 혹은, 각각의 제어 유닛이, 복수의 제어 유닛에 의해 구성되어도 된다. 나아가, 차량 제어 시스템(7000)이, 도시되어 있지 않은 별도의 제어 유닛을 구비해도 된다. 또한, 상기의 설명에서, 어느 하나의 제어 유닛이 담당하는 기능의 일부 또는 전부를, 다른 제어 유닛에 갖도록 해도 된다. 즉, 통신 네트워크(7010)를 통해 정보의 송수신이 이루어지도록 되어 있으면, 소정의 연산 처리가, 어느 하나의 제어 유닛에서 행해지도록 되어도 된다. 마찬가지로, 어느 하나의 제어 유닛에 접속되어 있는 센서 또는 장치가, 다

른 제어 유닛에 접속되고, 복수의 제어 유닛이, 통신 네트워크(7010)를 통해 서로 검출 정보를 송수신해도 된다.

[0176] 이상, 본 개시에 관한 기술이 적용될 수 있는 차량 제어 시스템의 일 예에 대해 설명하였다. 본 개시에 관한 기술은, 이상 설명한 구성 요소 중, 예를 들면, 촬상부(7410) 혹은 차외 정보 검출부(7420)가 ToF 카메라(ToF 센서)를 포함하는 경우에, 해당 ToF 카메라로서, 전술한 실시 형태에 관한 수광 장치를 사용할 수 있다. 해당 수광 장치를 측거 장치의 ToF 카메라로서 탑재함으로써, 예를 들면, 소정의 광량 이상의 대광량이 수광 소자에 조사되어, 수광 소자에서 과전압이 발생했을 경우에, 해당 과전압에 의한 소자 파괴를 미연에 저지할 수 있기 때문에, 신뢰성이 높은 차량 제어 시스템을 구축할 수 있다.

[0177] <본 개시가 취할 수 있는 구성>

[0178] 한편, 본 개시는, 이하와 같은 구성을 취할 수도 있다.

[0179] ≪A. 수광 장치≫

[0180] [A-1] 광자의 수광에 따라 신호를 발생시키는 수광 소자,

[0181] 수광 소자가 발생시키는 신호를 판독하는 판독 회로, 및,

[0182] 수광 소자와 판독 회로의 입력단의 사이에 설치되고, 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로,

[0183] 를 구비하는 수광 장치.

[0184] [A-2] 보호 회로는, 과전압을 일정한 전압으로 클램프하는 클램프 회로로 이루어지는,

[0185] 상기 [A-1]에 기재된 수광 장치.

[0186] [A-3] 클램프 회로는,

[0187] 수광 소자에 대해 일단이 접속된 저항 소자, 및,

[0188] 저항 소자의 타단과 기준 전위 노드의 사이에 접속된 제1 클램프 소자,

[0189] 를 가지는,

[0190] 상기 [A-2]에 기재된 수광 장치.

[0191] [A-4] 제1 클램프 소자는, 캐소드 전극이 저항 소자의 타단에 접속되고, 애노드 전극이 기준 전위 노드에 접속된 클램프 다이오드로 이루어지는,

[0192] 상기 [A-3]에 기재된 수광 장치.

[0193] [A-5] 클램프 회로는, 제1 클램프 소자와 판독 회로의 입력단의 사이에 설치된 제2 클램프 소자,

[0194] 를 가지는,

[0195] 상기 [A-3] 또는 상기 [A-4]에 기재된 수광 장치.

[0196] [A-6] 제2 클램프 소자는, 제1 클램프 소자와 판독 회로의 입력단의 사이에 접속되고, 게이트 전극이 기준 전위 노드에 접속된 MOS트랜지스터로 이루어지는,

[0197] 상기 [A-5]에 기재된 수광 장치.

[0198] [A-7] 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

[0199] 수광 소자는, 제1 반도체 기판에 배치되고,

[0200] 저항 소자, 제1 클램프 소자, 및, 제2 클램프 소자는, 제2 반도체 기판에 배치되어 있는,

[0201] 상기 [A-5] 또는 상기 [A-6]에 기재된 수광 장치.

[0202] [A-8] 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

[0203] 수광 소자 및 저항 소자는, 제1 반도체 기판에 배치되고,

[0204] 제1 클램프 소자 및 제2 클램프 소자는, 제2 반도체 기판에 배치되어 있는,

[0205] 상기 [A-5] 또는 상기 [A-6]에 기재된 수광 장치.

[0206] [A-9] 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

[0207] 수광 소자, 저항 소자, 및, 제1 클램프 소자는, 제1 반도체 기판에 배치되고,

[0208] 제2 클램프 소자는, 제2 반도체 기판에 배치되어 있는,

[0209] 상기 [A-5] 또는 상기 [A-6]에 기재된 수광 장치.

[0210] [A-10] 보호 회로는, 수광 소자와 판독 회로의 입력단의 사이에 접속된 저항 소자로 이루어지는,

[0211] 상기 [A-1]에 기재된 수광 장치.

[0212] [A-11] 판독 회로의 입력단과 기준 전위 노드의 사이에 접속된 N형 MOS트랜지스터를 가지고,

[0213] 보호 회로를 구성하는 저항 소자는, N형 MOS트랜지스터에 존재하는 보디 다이오드와 함께 클램프 회로를 구성하는,

[0214] 상기 [A-10]에 기재된 수광 장치.

[0215] [A-12] 제1 클램프 소자는, 다이오드 접속 구성의 MOS트랜지스터로 이루어지는,

[0216] 상기 [A-3]에 기재된 수광 장치.

[0217] [A-13] 제1 클램프 소자는,

[0218] 저항 소자에 대해 직렬로 접속된 제2 저항 소자, 및,

[0219] 제2 저항 소자의 출력단과 기준 전위 노드의 사이에 접속된 P형 MOS트랜지스터로 이루어지고,

[0220] P형 MOS트랜지스터의 게이트 전극은, 저항 소자와 제2 저항 소자의 공통 접속 노드에 접속되어 있는,

[0221] 상기 [A-3]에 기재된 수광 장치.

[0222] [A-14] 판독 회로는, CMOS인버터 회로에 의해 구성되어 있는,

[0223] 상기 [A-1] 내지 상기 [A-13] 중 어느 하나에 기재된 수광 장치.

[0224] [A-15] 수광 소자는, 브레이크다운 전압 이상의 전압이 인가되어 사용되는 소자인,

[0225] 상기 [A-1] 내지 상기 [A-14] 중 어느 하나에 기재된 수광 장치.

[0226] [A-16] 수광 소자는, 가이거 모드로 동작하는 애벌런치 포토다이오드로 이루어지는,

[0227] 상기 [A-15]에 기재된 수광 장치.

[0228] [A-17] 수광 소자는, 단일 광자 애벌런치 다이오드로 이루어지는,

[0229] 상기 [A-16]에 기재된 수광 장치.

[0230] [A-18] 단일 광자 애벌런치 다이오드는, 애노드 전극에 부의 바이어스 전압이 인가되어 사용되는,

[0231] 상기 [A-17]에 기재된 수광 장치.

[0232] [A-19] 단일 광자 애벌런치 다이오드는, 캐소드 전극에 정의 바이어스 전압이 인가되어 사용되는,

[0233] 상기 [A-17]에 기재된 수광 장치.

[0234] ≪B. 측거 장치≫

[0235] [B-1] 측거 대상물에 대해 광을 조사하는 광원부, 및,

[0236] 광원부로부터의 조사광에 기초차는, 측거 대상물로부터의 반사광을 수광하는 수광 장치,

[0237] 를 구비하고,

[0238] 수광 장치는,

[0239] 광자의 수광에 따라 신호를 발생하는 수광 소자,

[0240] 수광 소자가 발생하는 신호를 판독하는 판독 회로, 및,

[0241] 수광 소자와 판독 회로의 사이에 설치되고, 판독 회로의 회로 소자를 과전압으로부터 보호하는 보호 회로,

[0242] 를 구비하는 측거 장치.

[0243] [B-2] 보호 회로는, 과전압을 일정한 전압으로 클램프하는 클램프 회로로 이루어지는,

[0244] 상기 [B-1]에 기재된 측거 장치.

[0245] [B-3] 클램프 회로는,

[0246] 수광 소자에 대해 일단이 접속된 저항 소자, 및,

[0247] 저항 소자의 타단과 기준 전위 노드의 사이에 접속된 제1 클램프 소자,

[0248] 를 가지는,

[0249] 상기 [B-2]에 기재된 측거 장치.

[0250] [B-4] 제1 클램프 소자는, 캐소드 전극이 저항 소자의 타단에 접속되고, 애노드 전극이 기준 전위 노드에 접속된 클램프 다이오드로 이루어지는,

[0251] 상기 [B-3]에 기재된 측거 장치.

[0252] [B-5] 클램프 회로는, 제1 클램프 소자와 판독 회로의 입력단의 사이에 설치된 제2 클램프 소자,

[0253] 를 가지는,

[0254] 상기 [B-3] 또는 상기 [B-4]에 기재된 측거 장치.

[0255] [B-6] 제2 클램프 소자는, 제1 클램프 소자와 판독 회로의 입력단의 사이에 접속되고, 게이트 전극이 기준 전위 노드에 접속된 MOS트랜지스터로 이루어지는,

[0256] 상기 [B-5]에 기재된 측거 장치.

[0257] [B-7] 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

[0258] 수광 소자는, 제1 반도체 기판에 배치되고,

[0259] 저항 소자, 제1 클램프 소자, 및, 제2 클램프 소자는, 제2 반도체 기판에 배치되어 있는,

[0260] 상기 [B-5] 또는 상기 [B-6]에 기재된 측거 장치.

[0261] [B-8] 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

[0262] 수광 소자 및 저항 소자는, 제1 반도체 기판에 배치되고,

[0263] 제1 클램프 소자 및 제2 클램프 소자는, 제2 반도체 기판에 배치되어 있는,

[0264] 상기 [B-5] 또는 상기 [B-6]에 기재된 측거 장치.

[0265] [B-9] 제1 반도체 기판 및 제2 반도체 기판의 적어도 2개의 반도체 기판이 적층되어 이루어지는 적층형 칩 구조를 가지고,

[0266] 수광 소자, 저항 소자, 및, 제1 클램프 소자는, 제1 반도체 기판에 배치되고,

[0267] 제2 클램프 소자는, 제2 반도체 기판에 배치되어 있는,

[0268] 상기 [B-5] 또는 상기 [B-6]에 기재된 측거 장치.

[0269] [B-10] 보호 회로는, 수광 소자와 판독 회로의 입력단의 사이에 접속된 저항 소자로 이루어지는,

[0270] 상기 [B-1]에 기재된 측거 장치.

[0271] [B-11] 판독 회로의 입력단과 기준 전위 노드의 사이에 접속된 N형 MOS트랜지스터를 가지고,

[0272] 보호 회로를 구성하는 저항 소자는, N형 MOS트랜지스터에 존재하는 보디 다이오드와 함께 클램프 회로를 구성하는,

[0273] 상기 [B-10]에 기재된 측거 장치.

[0274] [B-12] 제1 클램프 소자는, 다이오드 접속 구성의 MOS트랜지스터로 이루어지는,

[0275] 상기 [B-3]에 기재된 측거 장치.

[0276] [B-13] 제1 클램프 소자는,

[0277] 저항 소자에 대해 직렬로 접속된 제2 저항 소자, 및,

[0278] 제2 저항 소자의 출력단과 기준 전위 노드의 사이에 접속된 P형 MOS트랜지스터로 이루어지고,

[0279] P형 MOS트랜지스터의 게이트 전극은, 저항 소자와 제2 저항 소자의 공통 접속 노드에 접속되어 있는,

[0280] 상기 [B-3]에 기재된 측거 장치.

[0281] [B-14] 판독 회로는, CMOS인버터 회로에 의해 구성되어 있는,

[0282] 상기 [B-1] 내지 상기 [B-13] 중 어느 하나에 기재된 측거 장치.

[0283] [B-15] 수광 소자는, 브레이크다운 전압 이상의 전압이 인가되어 사용되는 소자인,

[0284] 상기 [B-1] 내지 상기 [B-14] 중 어느 하나에 기재된 측거 장치.

[0285] [B-16] 수광 소자는, 가이거 모드로 동작하는 애벌런치 포토다이오드로 이루어지는,

[0286] 상기 [B-15]에 기재된 측거 장치.

[0287] [B-17] 수광 소자는, 단일 광자 애벌런치 다이오드로 이루어지는,

[0288] 상기 [B-16]에 기재된 측거 장치.

[0289] [B-18] 단일 광자 애벌런치 다이오드는, 애노드 전극에 부의 바이어스 전압이 인가되어 사용되는,

[0290] 상기 [B-17]에 기재된 측거 장치.

[0291] [B-19] 단일 광자 애벌런치 다이오드는, 캐소드 전극에 정의 바이어스 전압이 인가되어 사용되는,

[0292] 상기 [B-17]에 기재된 측거 장치.

부호의 설명

[0293] 1:측거 장치

10:피사체

20:광원부

21:레이저 구동부

22:레이저광원

23:확산 렌즈

30:수광 장치

31:수광 렌즈

32:광센서

33:신호 처리부

40:제어부

50:화소

51:SPAD 소자

56:판독 회로

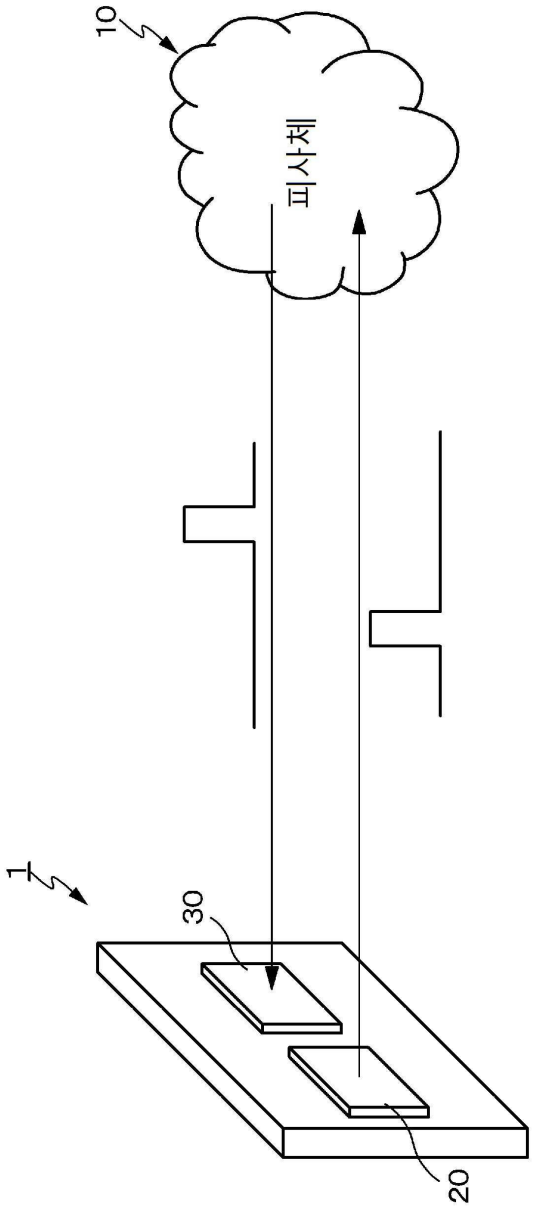
57:시간 계측부(TDC)

60:보호 회로

70:클램프 회로

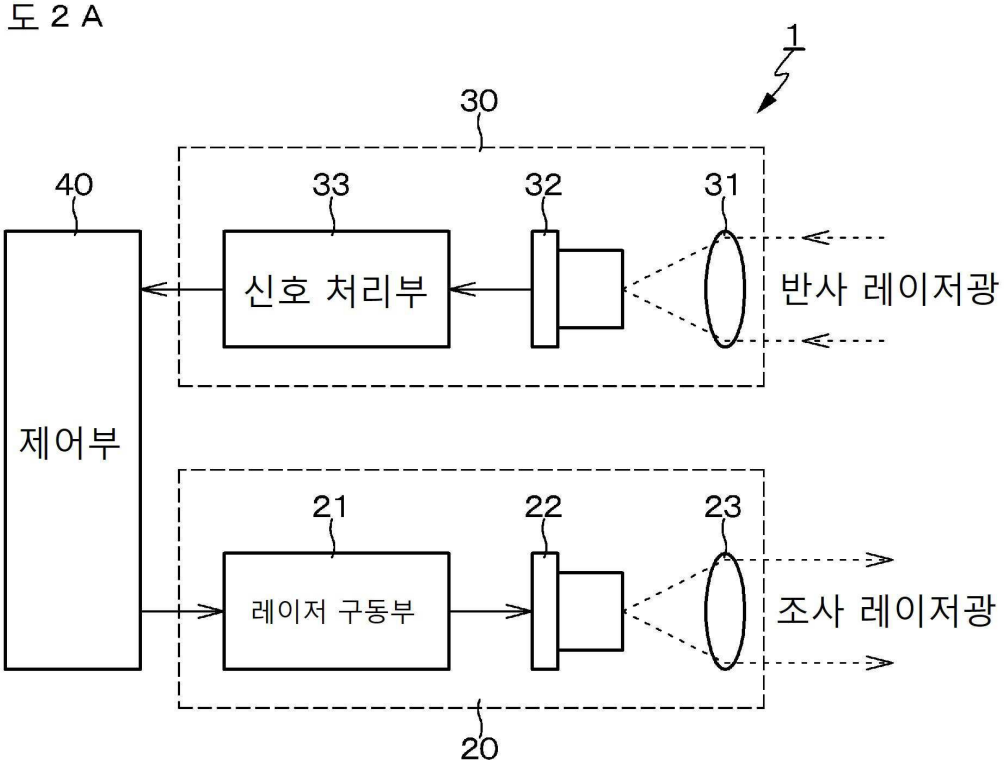
도면

도면1

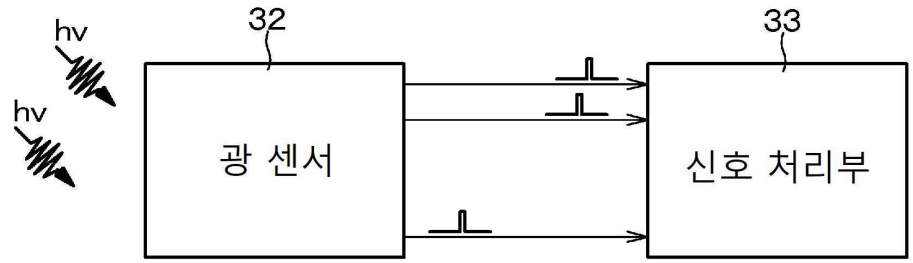


도면2

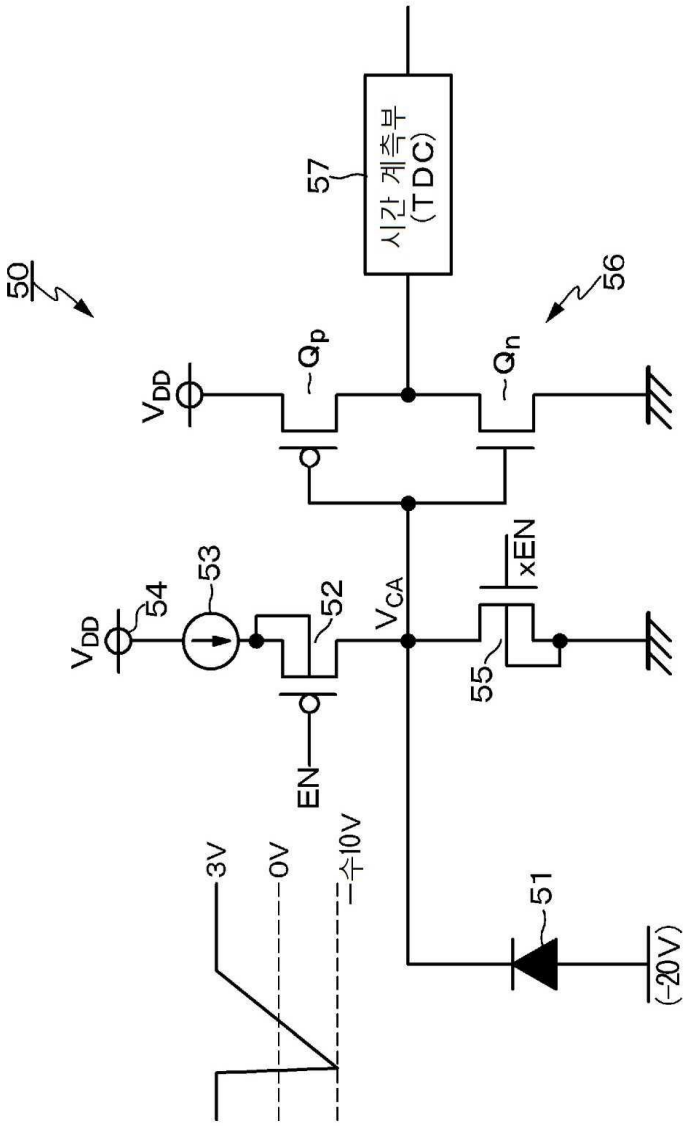
도 2 A


1
30
40
33
32
31
신호 처리부
반사 레이저광
제어부
21
22
23
레이저 구동부
조사 레이저광
20

도 2 B

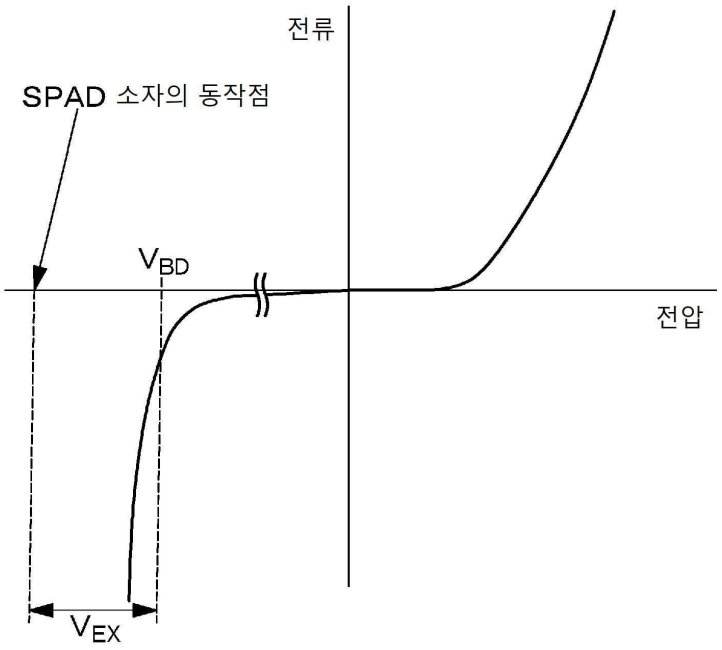

hv
hv
32
33
광 센서
신호 처리부

도면3

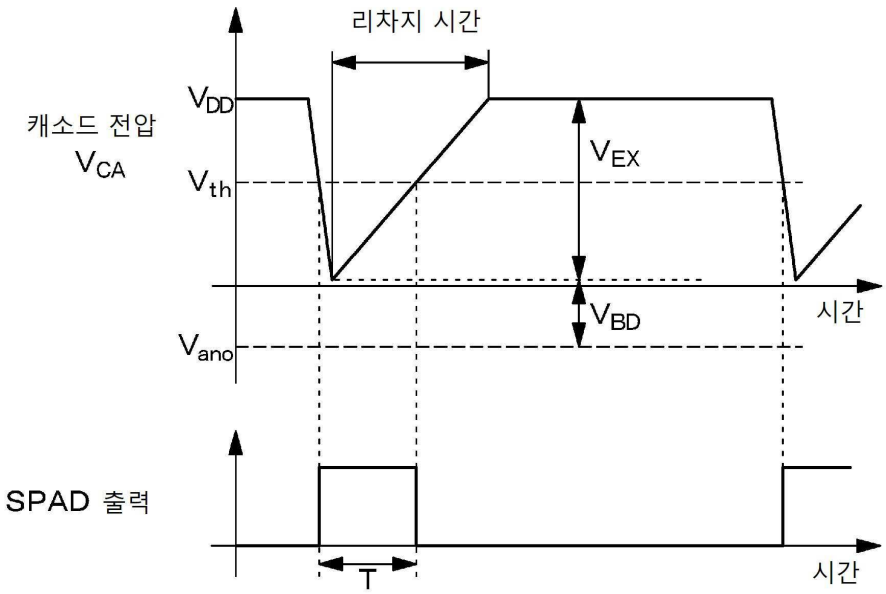

50
57
시간 계측부
(TDC)
56
V_{DD}
Q_p
Q_n
53
54
52
V_{CA}
xEN
55
EN
3V
0V
-수10V
51
(-20V)

도면4

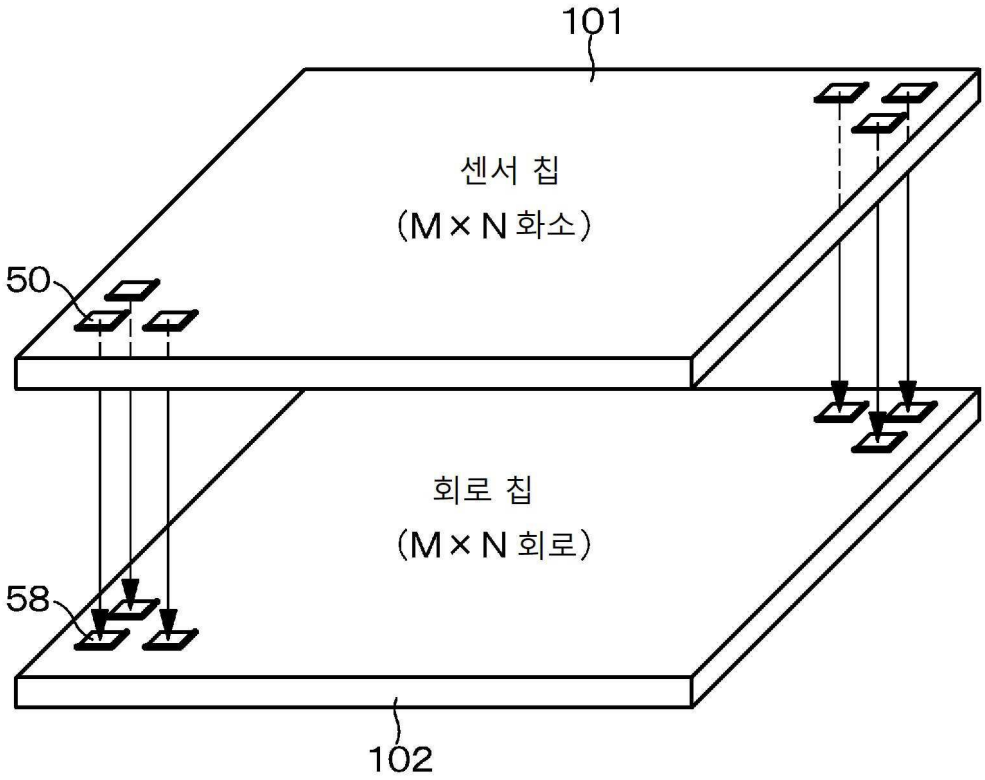
도 4 A


전류
SPAD 소자의 동작점
V_{BD}
전압
V_{EX}

도 4 B

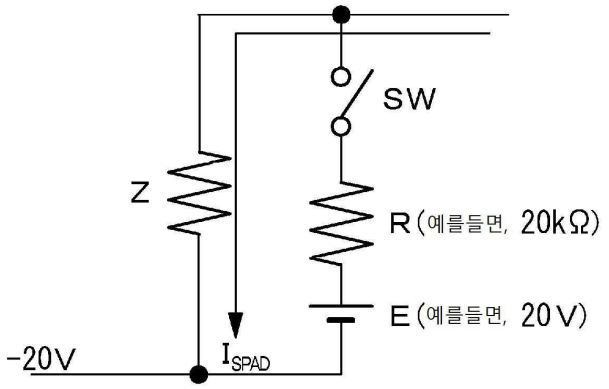

리차지 시간
캐소드 전압
V_{CA}
V_{DD}
V_{th}
V_{EX}
V_{BD}
V_{ano}
시간
SPAD 출력
T
시간

도면5

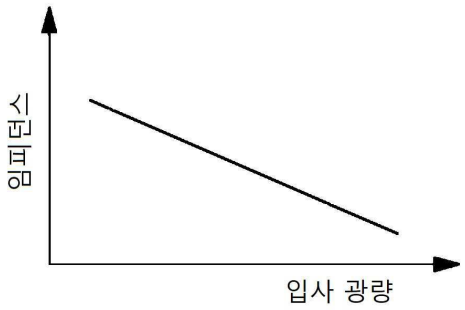


도면6

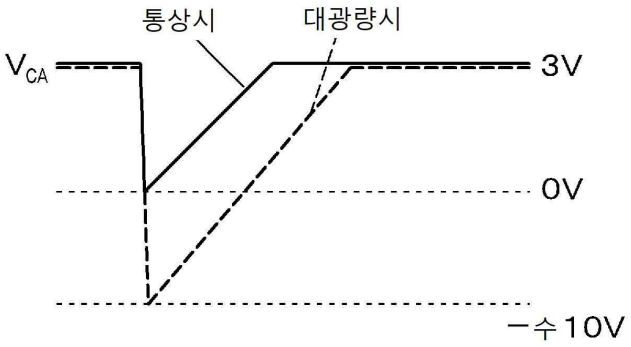
도 6 A



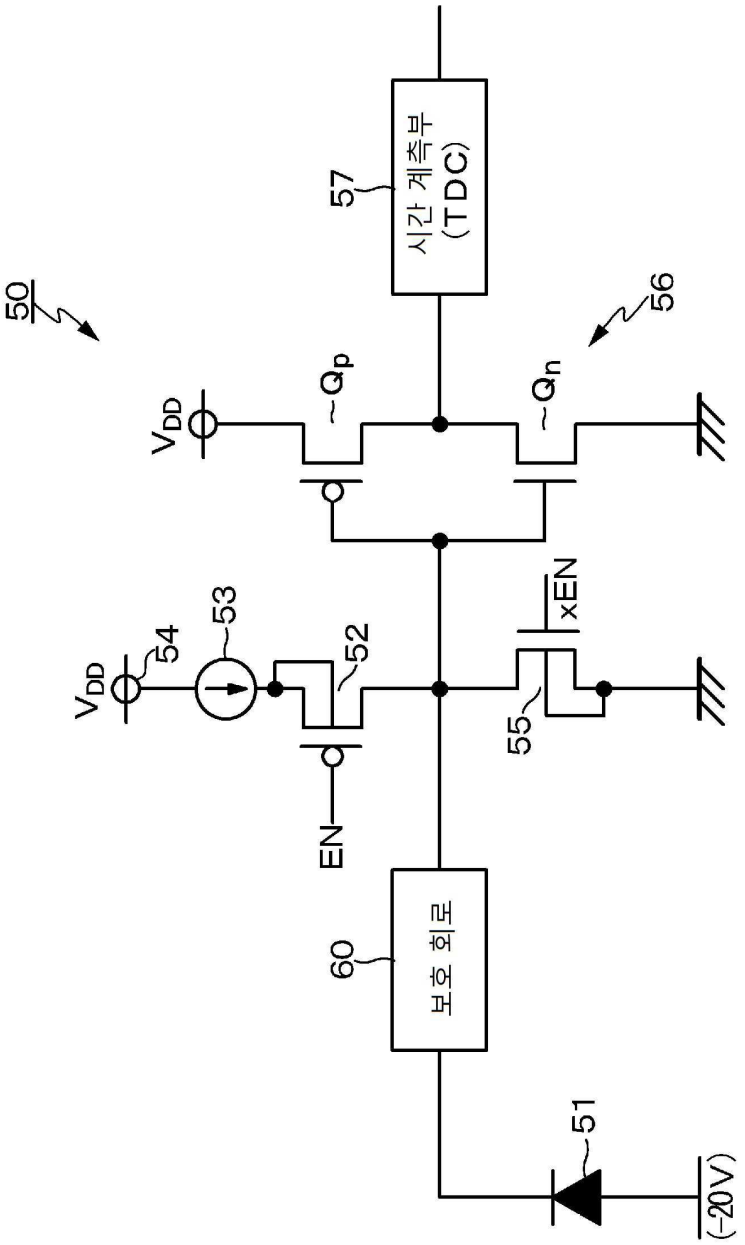
도 6 B



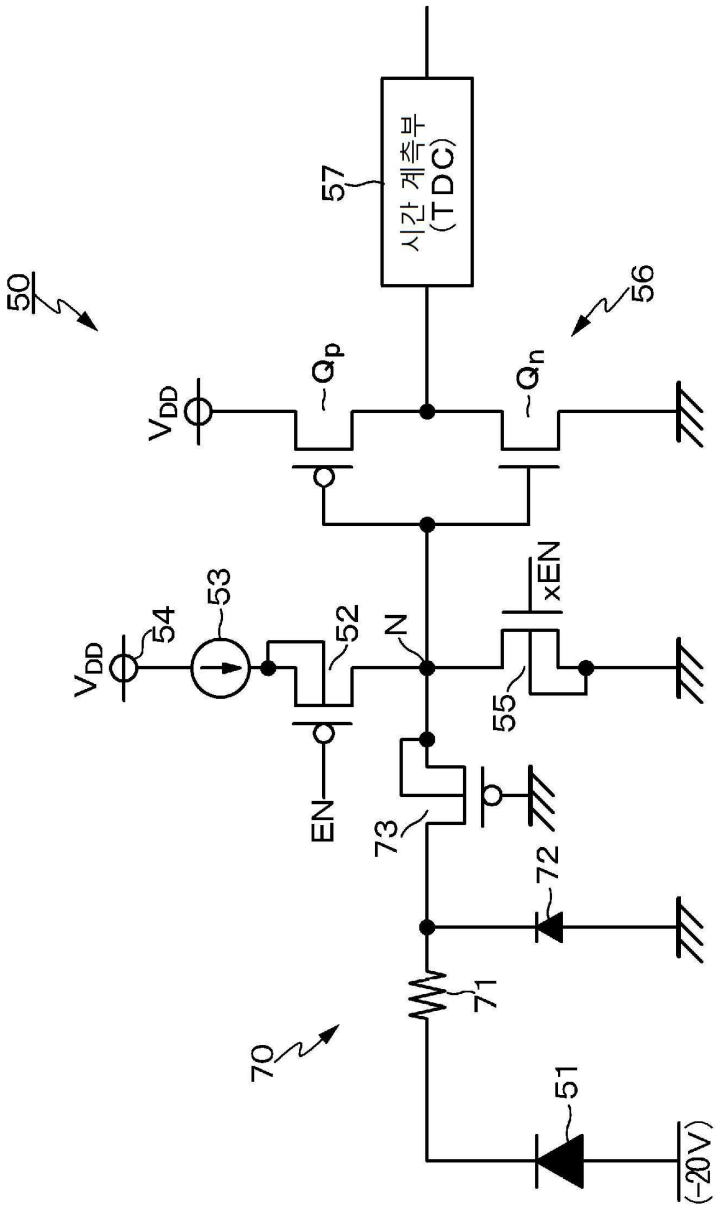
도 6 C



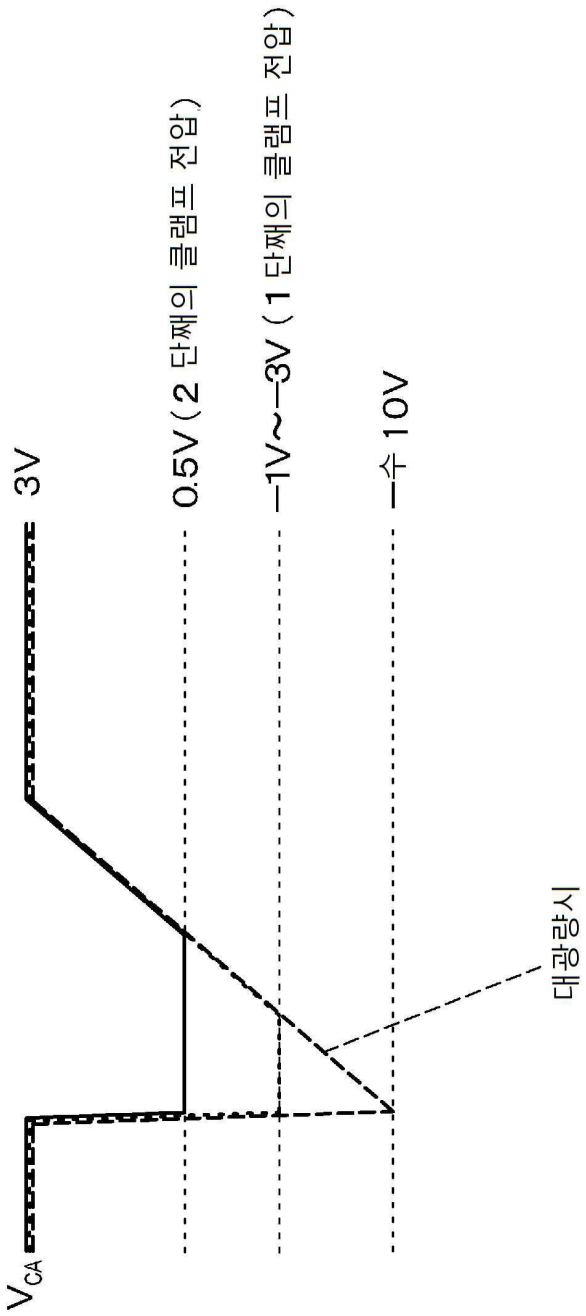
도면7



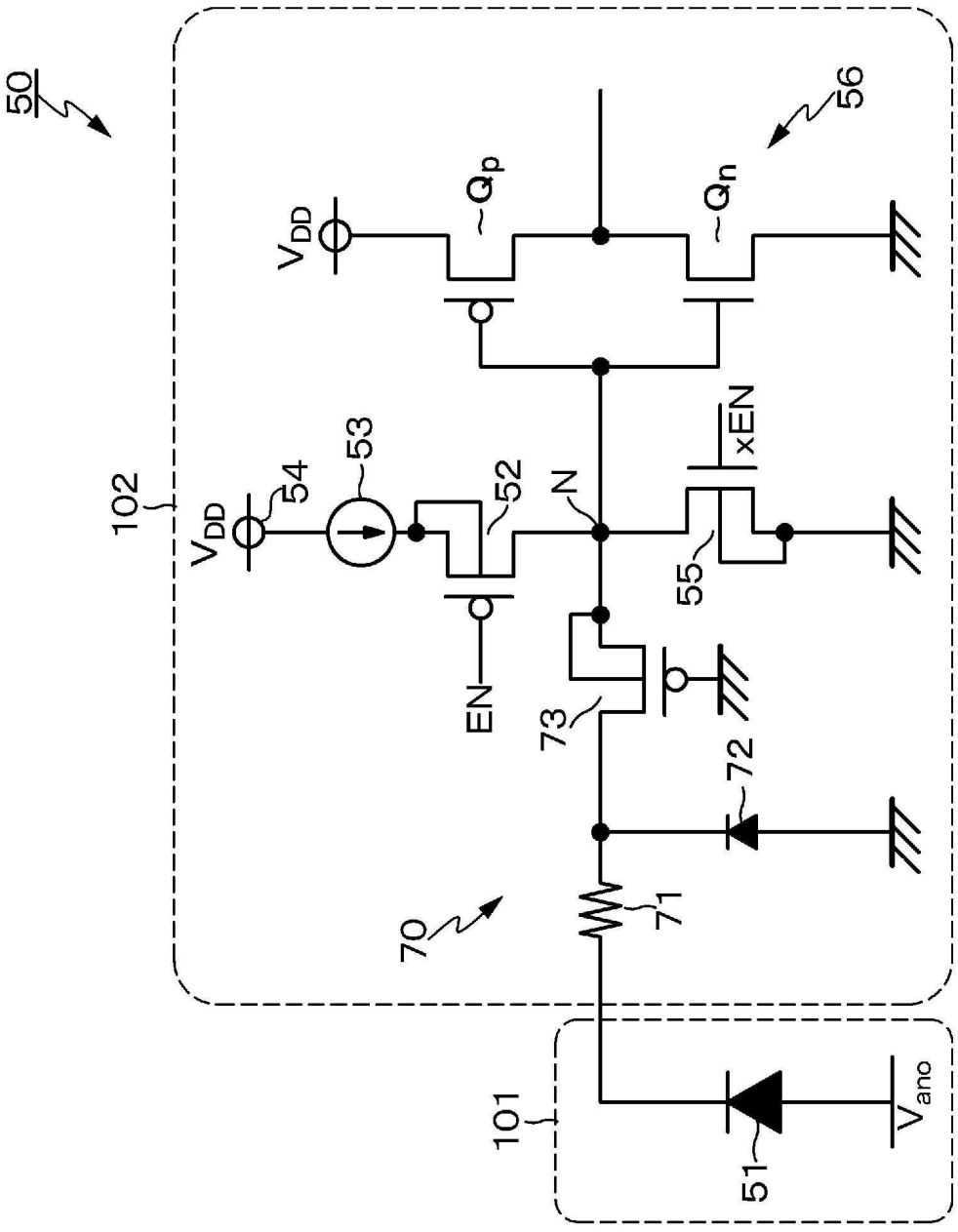
도면8



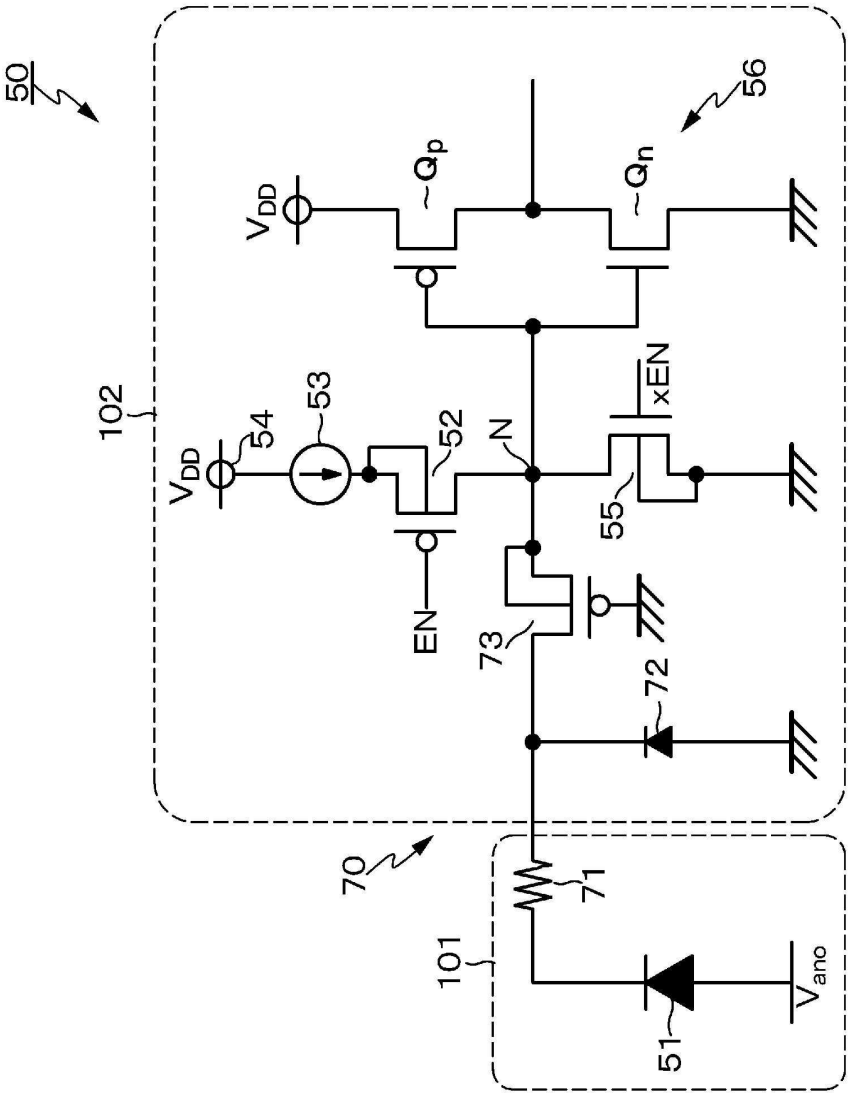
도면9



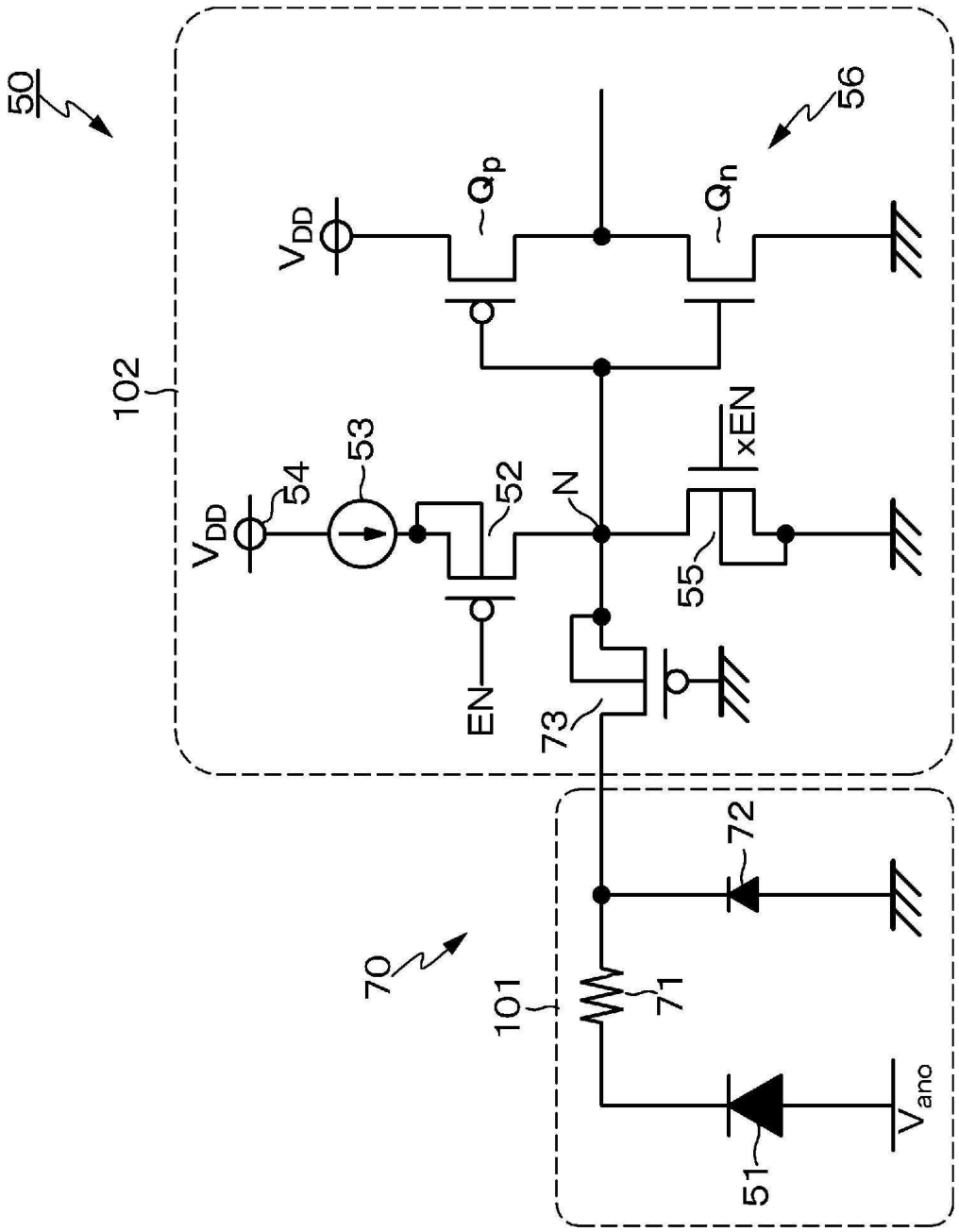
도면10



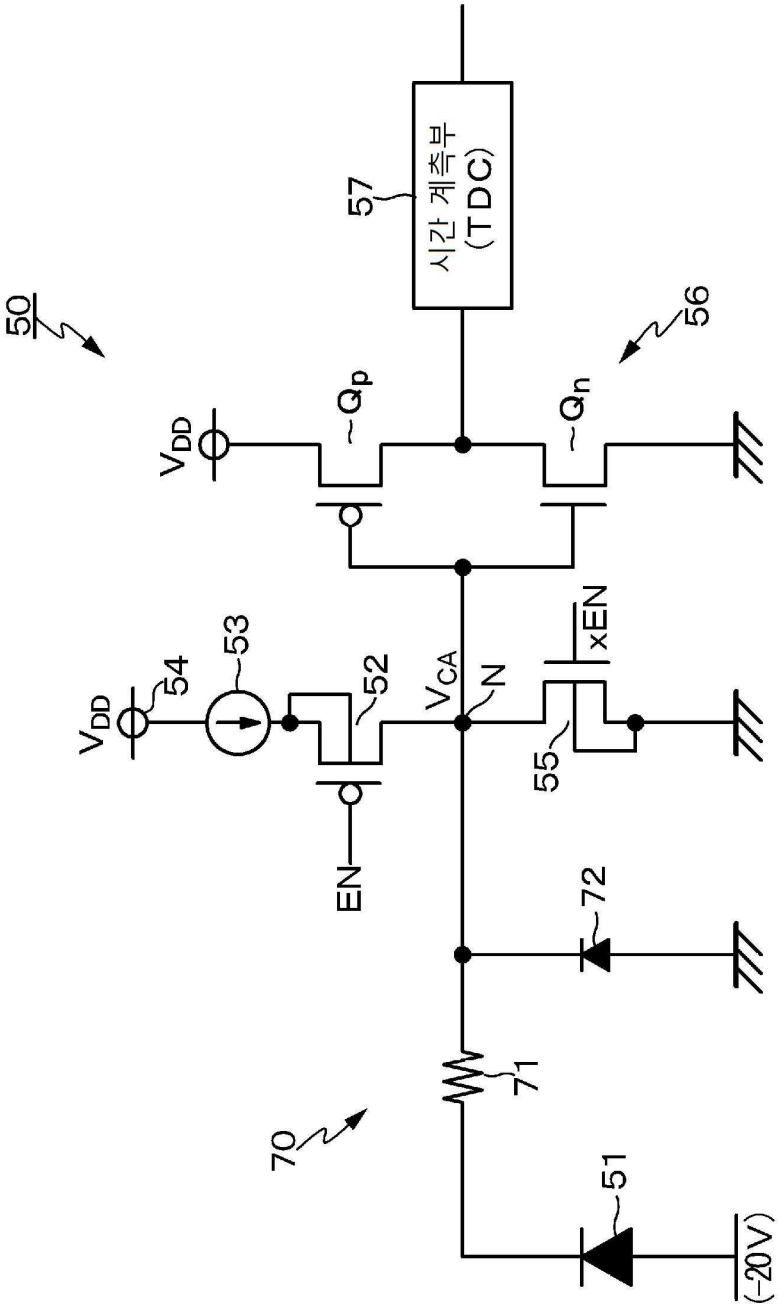
도면11



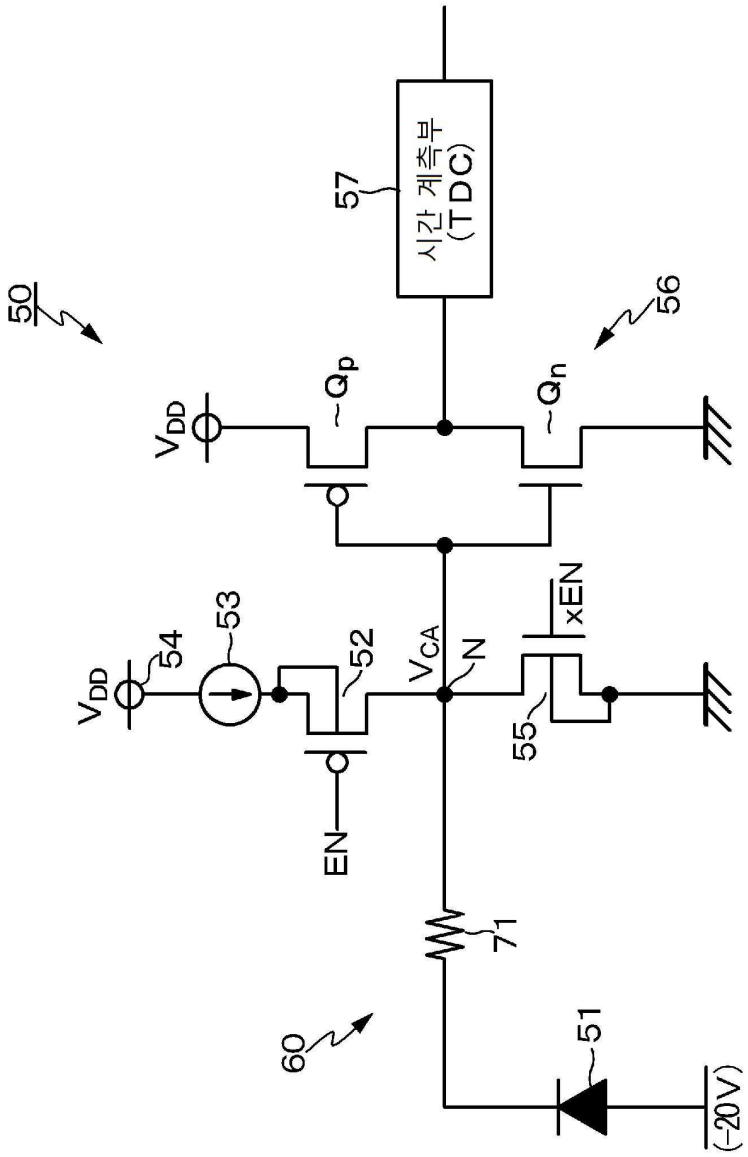
도면12



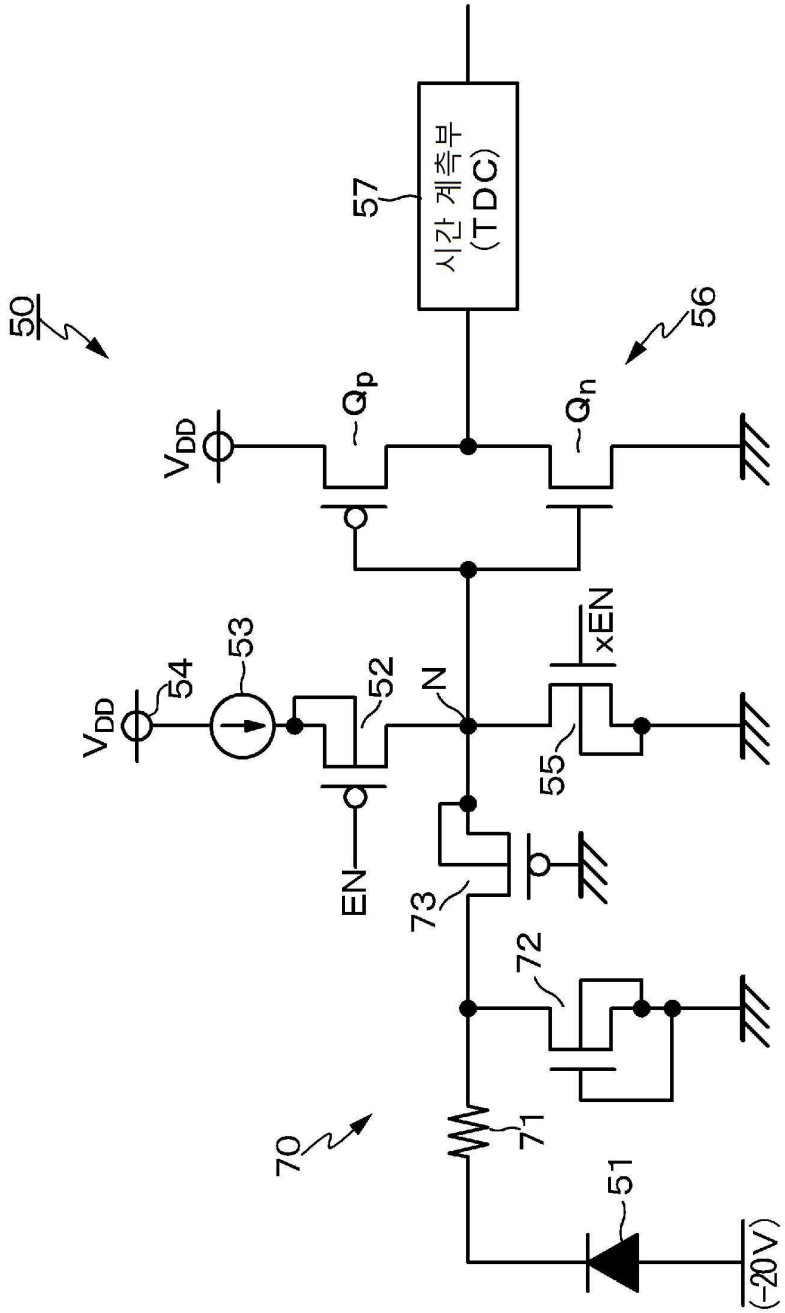
도면13



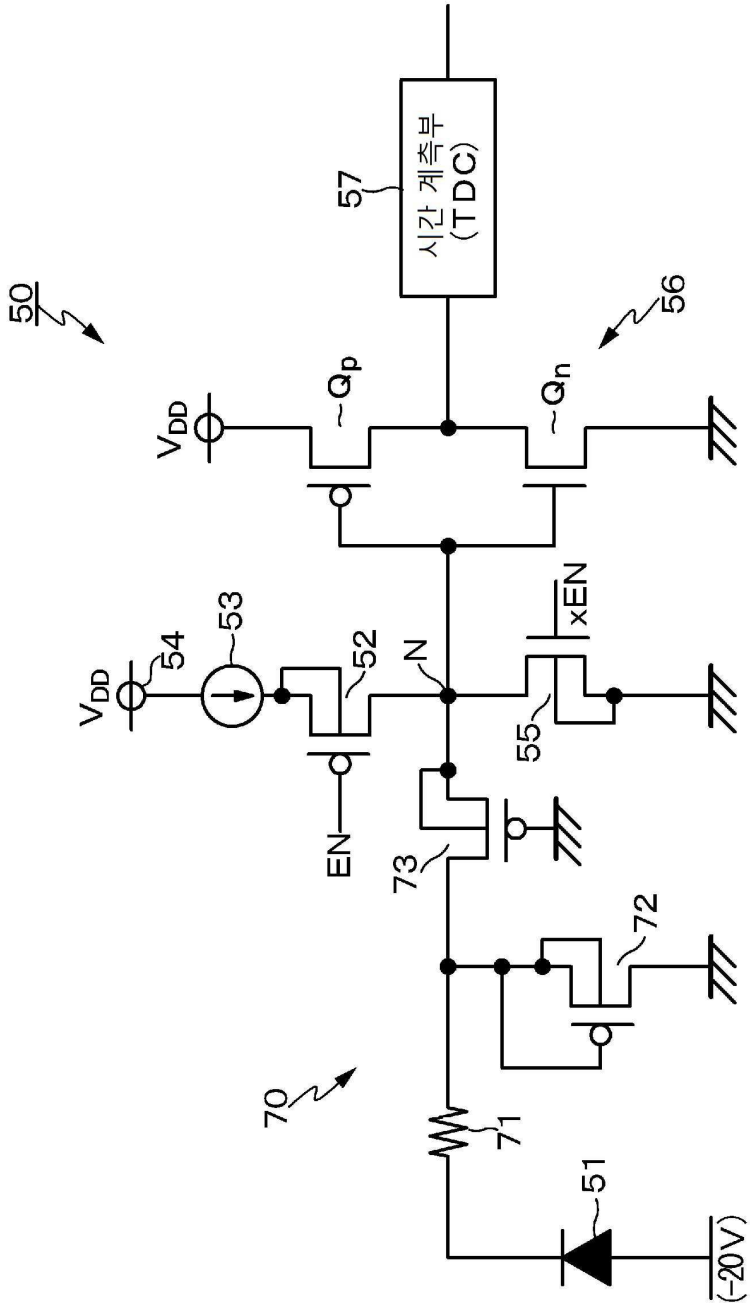
도면14



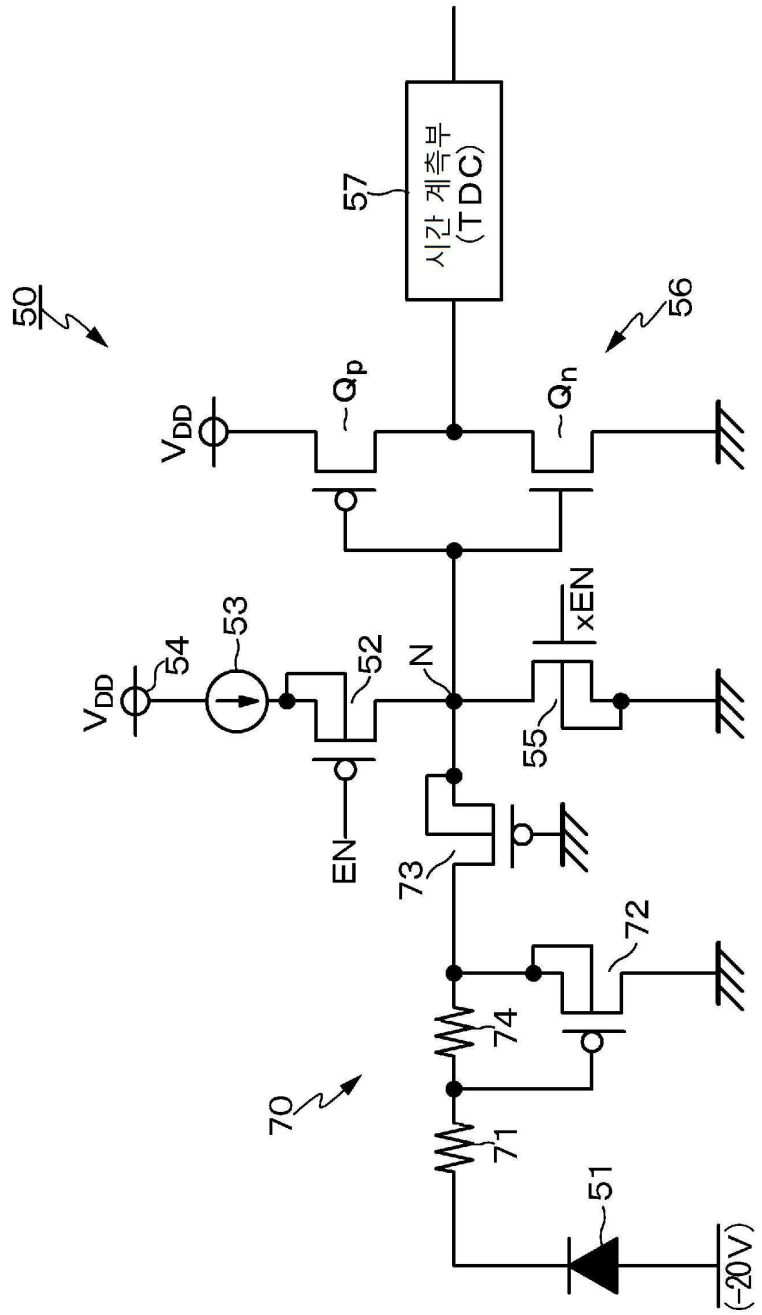
도면15



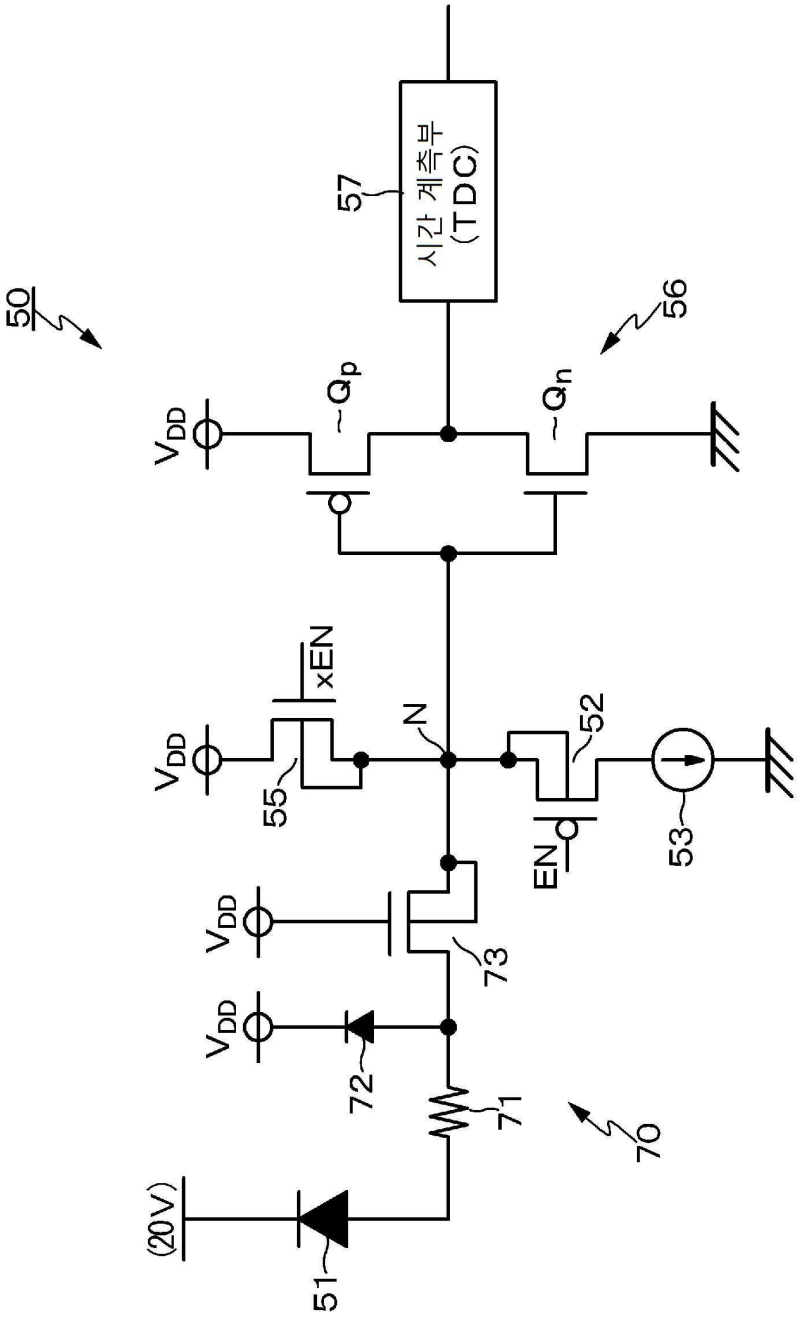
도면16



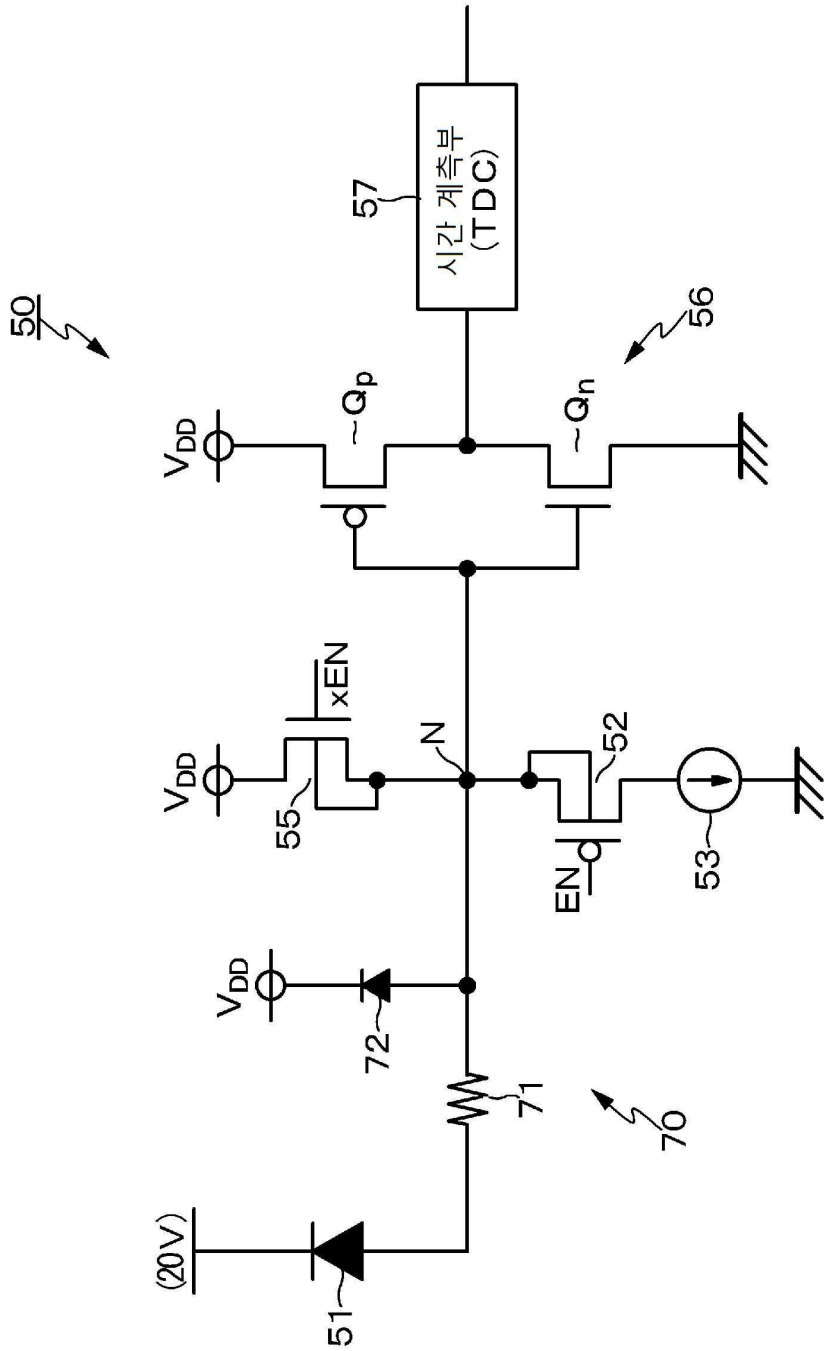
도면17


50
57
시간 계측부
(TDC)
56
V_{DD}
Q_p
Q_n
53
54
52
N
xEN
55
EN
73
72
74
70
71
51
(-20V)

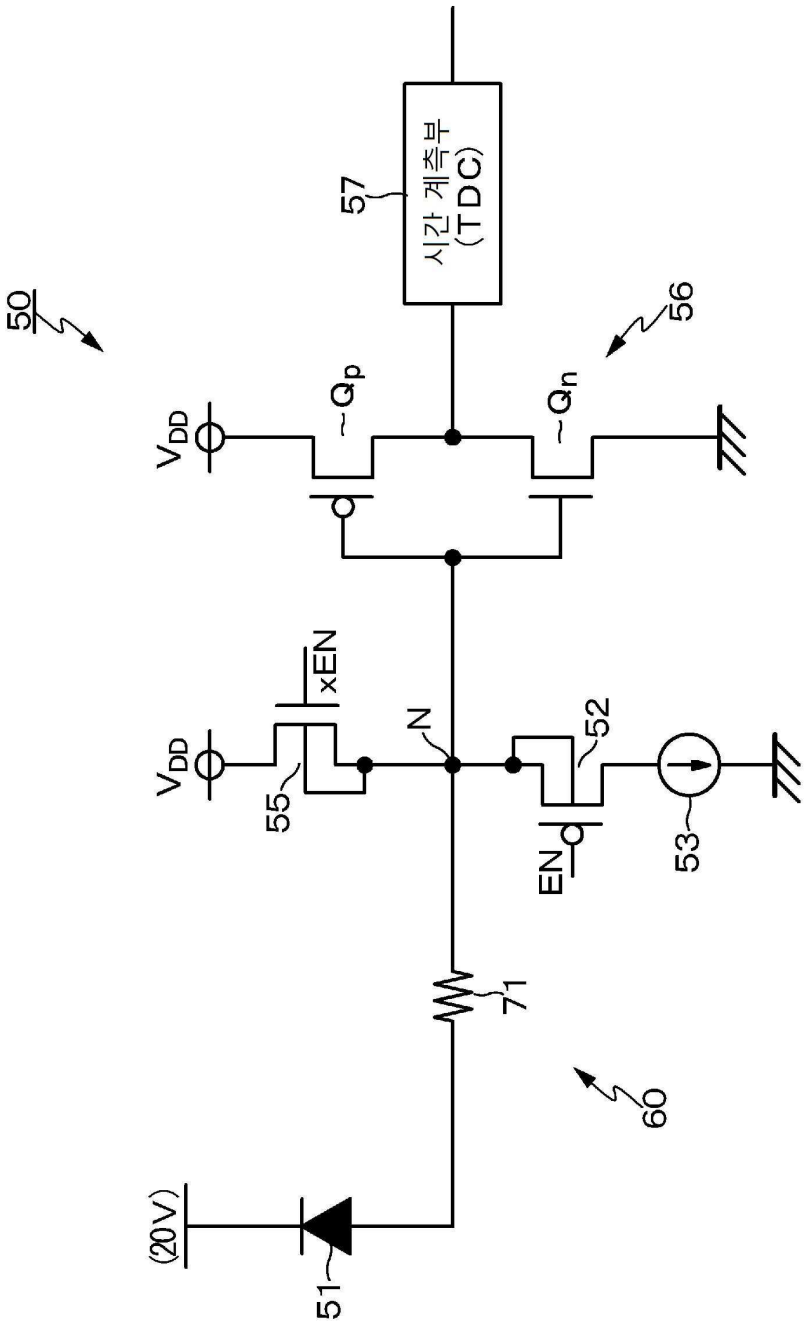
도면18



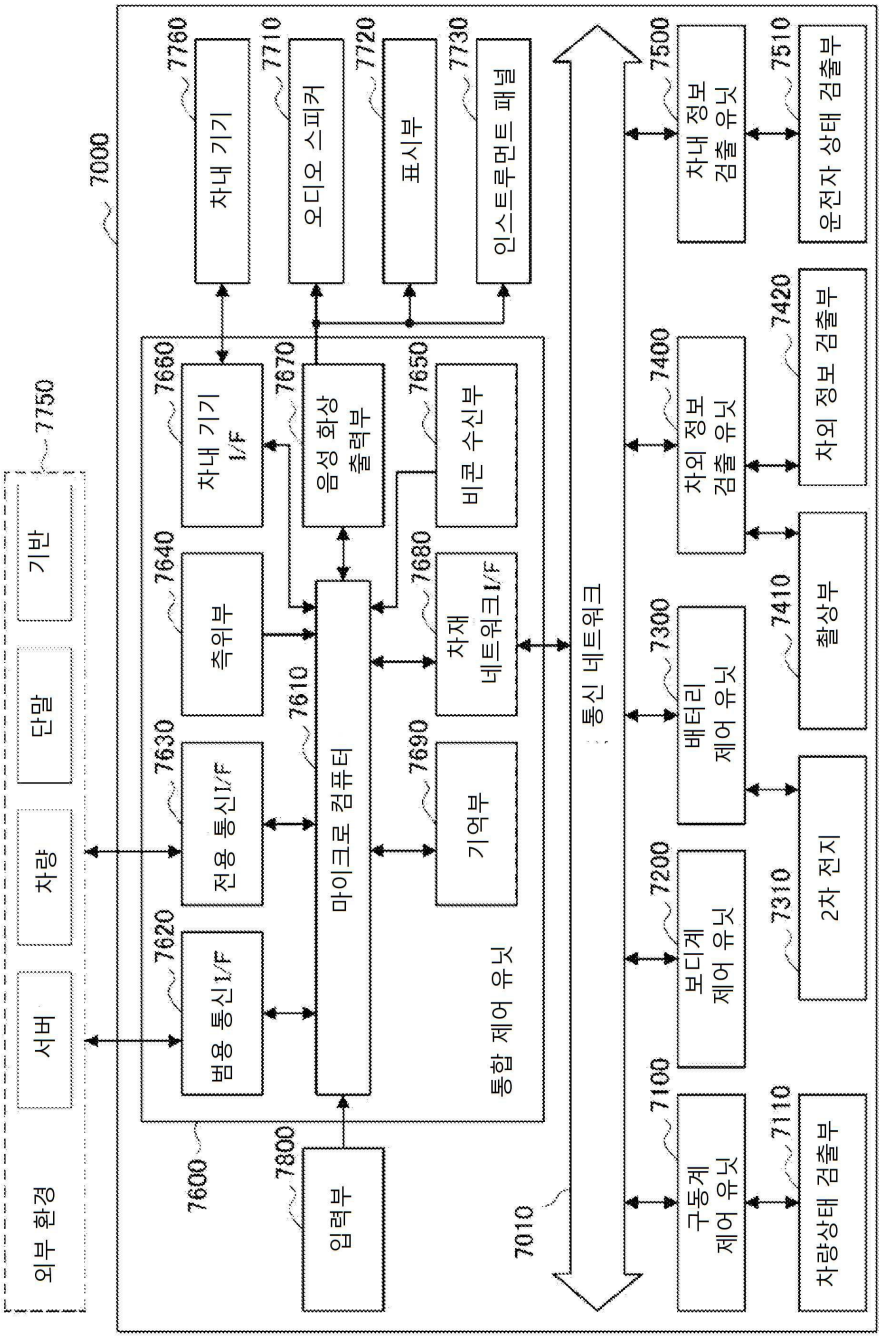
도면19



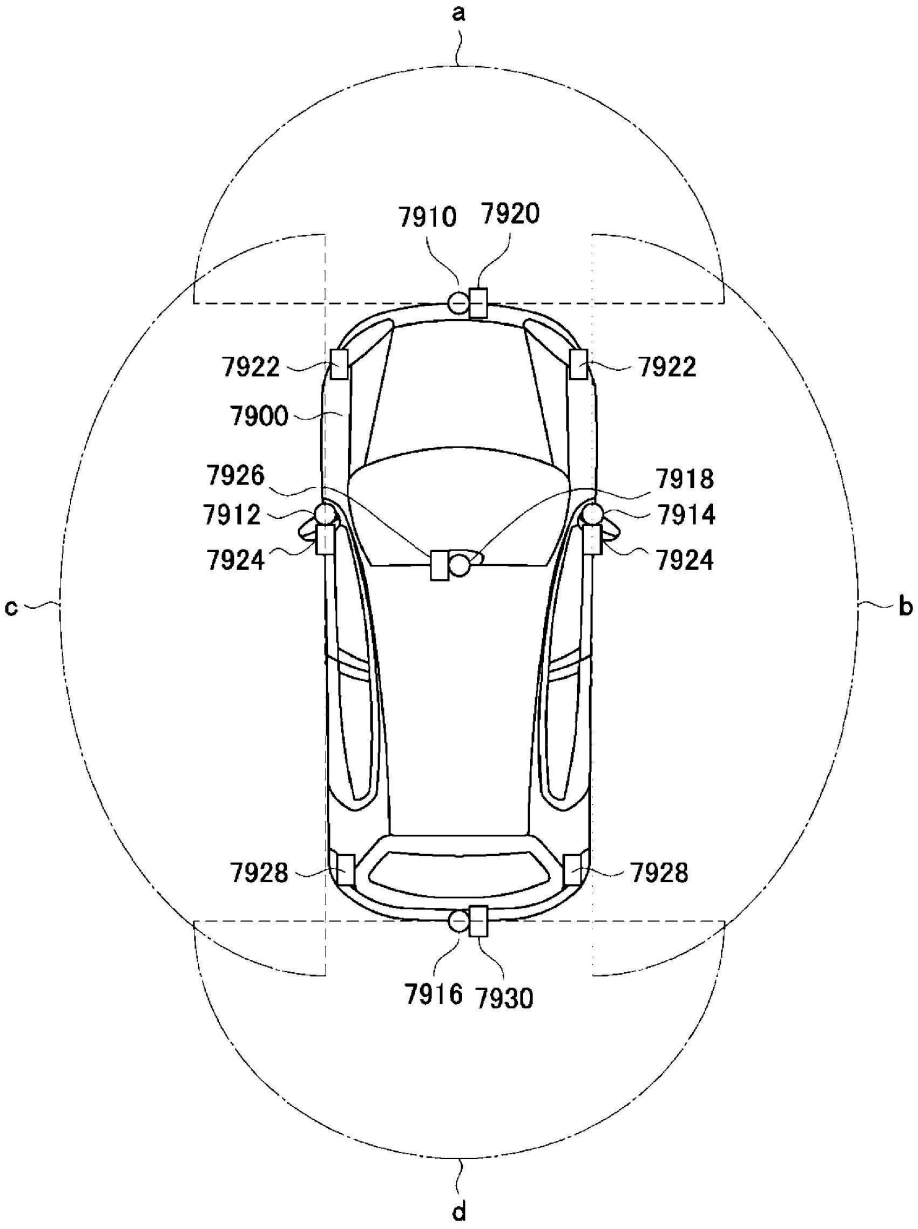
도면20



도면21


외부 환경
서버
차량
단말
기반
7750
7000
7600
통합 제어 유닛
범용 통신I/F
전용 통신I/F
측위부
차내 기기 I/F
음성 화상 출력부
비콘 수신부
마이크로 컴퓨터
차재 네트워크I/F
기억부
입력부
7620
7630
7640
7660
7670
7650
7610
7680
7690
7800
통신 네트워크
7010
차내 기기
오디오 스피커
표시부
인스트루먼트 패널
7760
7710
7720
7730
구동계 제어 유닛
보디계 제어 유닛
배터리 제어 유닛
차외 정보 검출 유닛
차내 정보 검출 유닛
7100
7200
7300
7400
7500
차량상태 검출부
2차 전지
촬상부
차외 정보 검출부
운전자 상태 검출부
7110
7310
7410
7420
7510

도면22


a
7910
7920
7922
7922
7900
7926
7918
7912
7914
7924
7924
c
b
7928
7928
7916
7930
d