

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 23/12 (2006.01)



[12] 发明专利说明书

专利号 ZL 02803155.5

[45] 授权公告日 2007 年 8 月 1 日

[11] 授权公告号 CN 1329978C

[22] 申请日 2002.10.7 [21] 申请号 02803155.5

[30] 优先权

[32] 2001.10.10 [33] JP [31] 312516/01

[86] 国际申请 PCT/JP2002/010414 2002.10.7

[87] 国际公布 WO2003/034488 日 2003.4.24

[85] 进入国家阶段日期 2003.6.9

[73] 专利权人 德山株式会社

地址 日本山口县德山市

[72] 发明人 山本玲绪 神山美英

[56] 参考文献

US4724182 1988.2.9

审查员 赵百令

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 李家麟

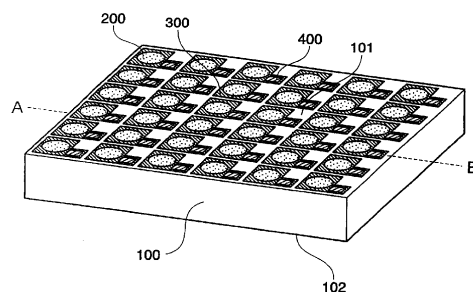
权利要求书 2 页 说明书 12 页 附图 1 页

[54] 发明名称

基板和制造该基板的方法

[57] 摘要

本发明的目的是给出有效制造具有金属通孔，并适于用作安装半导体装置的子装配物的双面电路板的方法。该电路板即这样的基板，其上金属通孔电接触和电路图形良好，而且我们能轻松的进行元件的结合和布置。在具有充满导电材料通孔的陶瓷基板中，该陶瓷基板至少一面的陶瓷部分的表面粗糙度 $Ra \leq 0.8 \mu m$ ，其中有充满通孔导电材料的基板存在于至少一个表面，其突出该表面 0.3 到 $5 \mu m$ 高，并被用作材料基板，该表面上形成了导电层，从而，该导电层组成了图案，而且，基于由该导电层置于下面部分上通孔产生的导电层凸出部分的位置，形成了对元件安装的焊接膜图形。



1. 一种元件安装的基板，其中，在陶瓷基板表面上形成导电层，所述导电层覆盖填充在通孔中导电材料暴露部分的全部表面，其特征在于，要安装元件的陶瓷基板表面陶瓷部分的表面粗糙度 $Ra \leq 0.8 \mu m$ ，而且填充在安装元件的表面的通孔中的导电材料突出该表面 0.3 到 $5 \mu m$ 。

2. 根据权利要求1所述的基板，其特征在于，在覆盖安装该陶瓷基板的元件全部表面的导电层上形成了用于元件结合的焊接膜图形。

3. 一种具有充满导电材料的通孔的陶瓷基板，其特征在于，陶瓷基板至少一面上的陶瓷部分的表面粗糙度 $Ra \leq 0.8 \mu m$ ，填充在该通孔中的导电材料存在于表面粗糙度 $Ra \leq 0.8 \mu m$ 陶瓷部分的至少一个表面上，其突出该表面的高度是 0.3 到 $5 \mu m$ ，该陶瓷基板的上下表面均未形成导电层。

4. 一种制造基板的方法，包含下述步骤：

形成用于元件安装的陶瓷基板，在所述陶瓷基板中形成通孔，使将要安装元件的陶瓷基板的面的表面粗糙度 $Ra \leq 0.8 \mu m$ ，在所述通孔中填充导电材料，所述导电材料突出将要安装元件的基板的面的至少一个表面的高度是 0.3 到 $5 \mu m$ ，通过以下方法之一来形成所述陶瓷基板：

- (1) 一种方法，包含如下步骤，烧结具有通孔的印刷电路基板，然后非常些微地将包含导电材料的团填充到通孔中，以进行重烧结，其后，控制磨光条件，使该基板表面的表面粗糙度和金属通孔的突出高度被设置在以上所述的范围内；
- (2) 一种方法，包含如下步骤，用激光或类似方法在已烧结的基板表面上打孔，然后磨光该基板的表面，使表面粗糙度 $Ra \leq 0.8 \mu m$ ，其后，将包含导电材料的团非常些微地填充到通孔中，以进行重烧结，随后进行磨光，将金属通孔的突出高度设置在上述范围之内；
- (3) 一种方法，包含如下步骤，直接将包含导电材料的团填充到具有通孔的印刷电路基板的通孔中，然后进行合烧，其后，控制磨光条件，使该基板表面的表面粗糙度以及金属通孔的突出高

度被设置在上述的范围内；

形成导电层，使所述导电层完全覆盖将要安装元件的基板的面的表面；

通过平版印刷术处理清除所述导电层的一部分，以形成覆盖突出有陶瓷基板通孔中所填充的导电材料的至少一个表面的导电层，

其中，在平版印刷术处理中曝光阶段，根据由该导电层置于下面部分上通孔产生的导电层凸出部分的位置，可以进行光掩膜的定位。

5. 一种制造基板的方法，包含下述步骤：

形成用于元件安装的陶瓷基板，在所述陶瓷基板中形成通孔，使将要安装元件的陶瓷基板的面的表面粗糙度 $Ra \leq 0.8 \mu m$ ，在所述通孔中填充导电材料，所述导电材料突出将要安装元件的基板的面的至少一个表面的高度是 0.3 到 $5 \mu m$ ，通过以下方法之一来形成所述陶瓷基板：

- (1) 一种方法，包含如下步骤，烧结具有通孔的印刷电路基板，然后非常些微地将包含导电材料的团填充到通孔中，以进行重烧结，其后，控制磨光条件，使该基板表面的表面粗糙度和金属通孔的突出高度被设置在以上所述的范围内；
- (2) 一种方法，包含如下步骤，用激光或类似方法在已烧结的基板表面上打孔，然后磨光该基板的表面，使表面粗糙度 $Ra \leq 0.8 \mu m$ ，其后，将包含导电材料的团非常些微地填充到通孔中，以进行重烧结，随后进行磨光，将金属通孔的突出高度设置在上述范围之内；
- (3) 一种方法，包含如下步骤，直接将包含导电材料的团填充到具有通孔的印刷电路基板的通孔中，然后进行合烧，其后，控制磨光条件，使该基板表面的表面粗糙度以及金属通孔的突出高度被设置在上述的范围内；

形成导电层，使所述导电层完全覆盖将要安装元件的基板的面的表面；

根据由所述通孔产生的导电层凸出部分的位置，确认存在于该导电层置于下面部分上的通孔的位置，以及

在该导电层上形成元件结合的焊接膜图形。

基板和制造该基板的方法

发明的详细说明

发明领域

本发明涉及适于用作子装配物的具有通孔的陶瓷基板和制造该基板的方法。

相关技术领域的描述

子装配物是位于半导体激光元件或装置以及热沉（由如铜这样的金属形成的块状物）之间的绝缘基板。它具有这样的性能，即从半导体激光元件发出的热量可有效的传送到热沉端。通常，半导体激光元件的子装配物具有位于陶瓷基板上表面和下表面的电路图形，而且位于上下表面上的电路图形由通孔的导电彼此之间电连接，其中，该导电穿透了上下表面。为了使用，如半导体激光的元件与其中一个表面结合在一起，热沉也通过焊接与另一个表面结合起来。

通常，在制造这样的子装配物时，我们使用了这样的方法，即在包含陶瓷粉末的平板造型浇铸(plate-shaped molded)产品(印刷电路基板)上形成通孔(through hole)，充满其中包含导电材料的团(paste)，然后将陶瓷粉末与导电材料烧结在一起（这种方法被称作合烧(co-fired)方法），其后磨光表面，接着用金属处理陶瓷基板的整个表面用来形成导电层，这样就通过平版印刷术过程形成了电路图形。更具体的说，光阻材料施放在覆盖基板整个表面的导电层上，执行使用电路图形掩膜(mask)的曝光(exposing)步骤、显影(developing)和冲洗(rinsing)步骤以及可选的后焙烘步骤，然后，在蚀刻阶段，清除不必要的导电层，接着，剥落电阻以形成电路图形。在某些情况下，在元件安装面的表层，电路图形可由依赖于安装方式，覆盖整个表面的导电层形成。同样在这些情况下，有时要控制该元件实际安装部分和置于下面部分上的通孔之间的位置关系。例如，在该元件用流回方法(reflow method)焊接的情况下，形成焊接膜图形，将电路图形预定位置处的元件结合在一起是必要的。

在上面的情况下，该电路图形是由平版印刷术过程形成的，为进行陶瓷基

板两面上形成的电路图形的电连接，给出了充满导电材料的通孔（因为金属通常被用作导电材料，所以在下文中称这样的通孔为金属通孔）。因此，电路图形形成了，它覆盖了暴露在该陶瓷基板表面上金属通孔的全部表面（更具体的说，充满在通孔中导电材料暴露部分的表面）和它的外围部分。因此，如果在电路图形的曝光阶段没有精确完成该电路图形掩膜（光掩膜）的定位，而产生移位，那么金属通孔和该陶瓷基板表面上电路图形的接触面积就减少了，由于电阻的增加、连接故障等情况会引起次品(defective product)的增加。因此，必须精确进行掩膜的布置。在下面的情况下，电路图形也由覆盖整个表面的导电层形成，而且精确布置形成焊接膜的掩膜是很重要的。

实施这样布置的方法的例子包括使用机械参考引脚的机械匹配方法和图形识别方法。在从基板的末端到金属通孔的位置精度低、基板的末端变形或形状改变的情况下，应用前面所述的方法是不容易的。因此，通常使用图形识别方法。在图形识别方法中，基板上形成了定位标记，监控形成焊接膜图形的光掩膜或掩膜同该标记之间的相对位置，从而细微(finely)调节它们之间的移位，并如此进行匹配。这种方法能可以自动执行。

待解决的问题

然而，近几年，为了提高子装配物的性能并减小电子设备的尺寸，我们需要减小尺寸，并采取高密度布置方式。因为金属通孔和电路图形之间的位置关系和精度已达精确，所以制造过程中，在多数情况下利用标记来进行定位是不够的。因此，根据导电层表面置于下面部分上的金属通孔的轨迹，我们用肉眼细微调节该位置。然而，该金属通孔的直径是很小的，也就是 0.03 到 0.5mm，因此很难分辨金属通孔，这需要确认其位置的技术。当一个未能进行熟练操作的人来进行布置工作时，经常会产生电路图形和金属通孔位置的改变现象。

因此，本发明的目标是提供“具有金属通孔的双面电路板”，它适合作为安装半导体装置的子装配物，即一个基板，其中金属通孔和电路图形之间有很好的电连接性能，而且我们可简易的结合和布置元件。此外，本发明还提供了有效制造该基板的方法。

解决问题的装置

为解决现有领域中的问题，本发明的发明者做了认真的研究。更具体的说，通常基板上形成导电层，在此情况下，假定该基板的表面在有关该基板和导电层的附着方面是非常(preferably)光滑的。另一方面，如果金属通孔部分被人工突出来形成导电层，他们假设金属通孔的位置在导电层形成之后也可简易的确认。因此，他们认真的研究了在保持可靠性时形成可区分的突出部分的条件，此时，是将半导体设备直接安装到金属通孔上而不破坏导电层的附着效果。结果，他们发现在陶瓷基板的表面粗糙度被设置为一特定值或比其该特定值小的情况下，可获得目标优势。进一步说，金属通孔从该基板表面突出了特定的高度。从而，本发明就完成了。

更具体的说，本发明第一个方面是有关元件安装的基板，其中，在陶瓷基板的表面形成了导电层，该导电层覆盖了充满在通孔内导电材料暴露部分的整个表面。其中，对陶瓷基板安装元件一面的陶瓷部分而言，其表面粗糙度 $Ra \leq 0.8 \mu m$ ，安装元件一侧表面上充满于通孔中的导电材料突出该侧表面 0.3 到 $5.0 \mu m$ 高。

依据本发明的基板（以下称作依据本发明的产品基板）适于用作子装配物。依据本发明的产品基板具有这样的优点，即当安装元件时，可进行高可靠性芯片焊接(die bonding)，而且通过有效使用平版印刷术可轻松获得高可靠性基板。进一步，在依据本发明，具有覆盖该陶瓷基板上安装元件一侧整个表面的导电层的产品基板中，不难确认置于下面部分上的金属通孔的位置，也可任意控制金属通孔的相对位置关系，以形成与导电层结合元件的焊接膜图形。具有焊接膜图形的这样的基板具有的优点，即元件可简易的结合和安置，而且该元件可高精度的结合在预定位置上。

进一步，本发明的第二个方面是有关具有充满导电材料金属通孔的陶瓷基板，其中处于陶瓷基板至少一面上的陶瓷部分的表面粗糙度 $Ra \leq 0.8 \mu m$ ，充满在表面粗糙度 $Ra \leq 0.8 \mu m$ 陶瓷部分至少一面上通孔中的导电材料突出该表面 0.3 到 $5.0 \mu m$ 高，而且在该陶瓷基板的上下表面均未形成导电层。

依据本发明的基板（以下称依据本发明的材料基板）适于用作制造依据本发明且适于用作子装配物的产品基板时的材料基板。该材料基板具有这样的优

点，即甚至在该表面上形成导电层时，我们也可用肉眼轻松确认金属通孔的位置。

进一步，本发明的第三个方面是有关制造依据本发明产品基板的方法，其包含如下步骤，形成完全覆盖依据本发明具有充满导电材料通孔的材料基板至少一面的导电层，该导电层突出该基板陶瓷部分的表面 0.3 到 $5.0\mu\text{m}$ 高，通过平版印刷术过程移去该导电层的一部分以形成突出的暴露导电材料部分的覆盖面，其中我们根据由该导电层置于下面部分上的通孔形成的导电层凸出部分的位置来进行平版印刷术过程中曝光阶段光掩膜的布置。本发明的第四个方面是关于制造依据本发明产品基板的方法，其包含以下步骤，形成完全覆盖依据本发明具有充满导电材料通孔的材料基板至少一面的导电层，该导电层突出该基板陶瓷部分的表面 0.3 到 $5.0\mu\text{m}$ 高，根据由通孔产生的导电层凸出部分的位置，确认该导电层置于下面部分上通孔的位置，并形成结合在该导电层上元件的焊接膜图形。依据本发明的制造方法，有效制造本发明的产品基板是可能的。

附图概述

图 1 是依据本发明产品基板典型实施例的透视图和垂直剖面视图。

名称解释

100：陶瓷基板

101：元件安装表面

102：与元件安装表面相对的一面

200：金属通孔

300：导电层

400：焊接膜图形

h：通孔的突出高度

较佳实施例的详细说明

如上所述，依据本发明的基板（本发明的材料基板和产品基板）具有这样的共有特征，即对包括金属通孔的陶瓷基板安装该元件的表面上的陶瓷部分，

其表面粗糙度 $Ra \leq 0.8 \mu m$ ，进一步说，充满在通孔中的导电材料突出元件安装表面 0.3 到 $5.0 \mu m$ 高。由于具有这样的特征，甚至当该陶瓷基板的全部表面被导电层覆盖时，我们还是可轻松确认金属通孔的位置。另外，该导电层的附着力保持为充分高，进一步说，当安装半导体装置时可维持可靠性。在突出部分的高度比 $0.3 \mu m$ 小的情况下，当该基板的全部表面被该导电层覆盖时，我们就很难用肉眼确认该金属通孔的位置。另一方面，在突出部分的高度比 $5.0 \mu m$ 大的情况下，当该基板的全部表面被该导电层覆盖时，该金属通孔上和附近的导电层之间就形成了水平上的大差距。特别的，它们之间边界附近的附着效果也被破坏了。因此，当形成电路图形时，有可能产生导电失效(electrical conduction failure)。当陶瓷部分的表面粗糙度被设置为 $Ra > 0.8 \mu m$ 时，如半导体激光这样的元件的安装可靠性就被降低了。关于上述的优点，最好应做到突出的高度为 0.3 到 $1.8 \mu m$ ，表面粗糙度 $Ra \leq 0.05 \mu m$ 。

在依据本发明具有上述特征的基板中，具有覆盖突出陶瓷基板（依据本发明的产品基板）表面，且充满了导电材料的通孔暴露部分全部表面的导电层的基板本身适于用作子装配物和表面（依据本发明的材料基板）没有导电层的基板，其适合用作制造依据本发明产品基板的材料基板。

图 1 示出了依据本发明的产品基板的典型结构，其中形成了元件安装的焊接膜图形。该基板包括表面粗糙度 $Ra \leq 0.8 \mu m$ 的元件安装表面 101 和陶瓷基板 100 的突出孔全部表面，其中该陶瓷基板具有充满导电材料的通孔（金属通孔）200，而且陶瓷基板表面附近被导电层 300 覆盖，在导电层 300 上形成了元件安装的焊接膜图形 400。图 1 的透视图示出了金属通孔 200 的末端表面，但这仅仅表示了金属通孔 200 的位置和其上表面被图 1 所示的剖面视图中的导电层 300 覆盖。而且，与元件安装表面 101 相对的一面 102 上可形成该导电层，其中表面 101 未示出。进一步，通孔 200 具有距表面 101 和 102 为 0.3 到 $5.0 \mu m$ 的突出高度 h 。依据本发明的材料基板具有这样的结构，它是由通过排除图 1 所示的产品基板上导电层 300 和元件安装的焊接膜图形 400 来表示的。

对用在依据本发明的材料基板和产品基板中的陶瓷基板而言，我们可使用熟知的材料而不加限制。更具体的说，可以使用氮化铝、氧化铍、金刚砂、氧化铝、多铝红柱石、氮化硼和硼硅酸盐玻璃。特别的，氮化铝有高热导电率。

因此，例如当使用氮化铝为子装配物时，来自半导体激光元件的热量就可有效的传向热沉。另外，由于氮化铝的介电常数小，热膨胀系数与半导体激光元件材料，如 Si 的相等，所以使用它尤其合适。当该基板被用作安装半导体激光元件的子装配物时，该陶瓷基板的热导电率应该高，也就是 170W/mK 或更高，最好为 200W/mK 或更高。

用于依据本发明的材料基板和产品基板的陶瓷基板具有充满导电材料的通孔。我们可使用熟知的导电材料而不加限制。通常，适合使用钨、钼、铜、银、金、镍、钯或类似的材料。尤其当用合烧方法制造依据本发明的基板时，在热电阻方面适合使用钨和钼。该通孔的尺寸、形状和数量可任意选择，进一步说，该基板的外部尺寸不受限制。而且，当该陶瓷基板上形成了导电层时，该通孔不必穿透该陶瓷基板，而且该孔可深入到该导电层。进一步说，该导电材料不必完全充满以隐藏该孔（通孔），由于简单制造，该孔穿透了陶瓷基板的上下表面。既然这样，通常由充满包含通孔中导电材料的团来形成该通孔。就那种情况下该团的填充特性而言，通孔的直径应在 0.03 到 0.5mm，最好在 0.05 到 0.4mm。而且，长度和直径的比率（长度/直径）应为 40 或更小的值。进一步，当对充满导电材料的通孔的电阻没有作特别限制时，该电阻值应该为 0.5 Ω 或更小的值，最好是 0.1 Ω 或更小，这样以便完全展现半导体激光元件的性能。

在依据本发明的产品基板中，当导电层形成并覆盖安装该元件表面上充满导电材料的通孔的暴露部分的全部表面时，至于通常使用导电膜物质、金属薄膜或包含金属粉末和无机或有机粘接剂(binder)的厚金属膜，我们没有作特别限制。特别是，金属薄膜的介电常数高，因此最适合使用。我们可使用熟知的金属来作金属薄膜而不加限制，由于陶瓷基板的高附着性，钛、铬、钼、钨、钨钛(tungsten titanium)、铝、镍铬、钽和氮化钽均适合使用。这些金属可单独使用，也可两者或多者组合起来使用。而且，导电层可为单层，也可两层或多层组合。在导电层有多层结构的情况下，由于对陶瓷基板高的附着性，上述金属适合使用于第一层，直接与陶瓷基板接触。可用于第二层的熟知金属被置于第一层上。在使用具有双层膜的电路图形，并且第二层是最高层的情况下，由于铂、镍、钯、铜、银和金具有良好的电导特性，所以它们中的至少一个可适用。当在第二层上进一步提供膜，并且使用具有三层或更多层的电路图

形时，为了抑制第一和第三层之间元件的扩散(diffusion)来保持电路图形和陶瓷基板之间附着力的稳定，具有良好扩散抑制能力的铂、镍、钯、钨、钨钛或钼更适合作为第二层材料。我们熟知的金属可用于第三层中，由于铂、镍、钯、铜、银和金这样的金属具有良好的电导特性，所以它们中的至少一个可适用。而且因为铂、钯、银和金的耐腐蚀性尤其好，所以它们更合适使用。为了轻松地将半导体装置焊接到作为最高层的金属层上，进一步说，至少一个焊接膜，例如，金锡基焊料(gold-tin based solder)、铅锡基焊料(lead-tin based solder)、金硅基焊料(gold-silicon based solder)或金锗基焊料(gold-germanium based solder)可做成薄板状或被组成图案。

制造依据本发明的材料基板的方法不特别局限于除了该陶瓷基板表面粗糙度和该金属通孔突出高度被控制为设置在上述说明的范围之内。通常我们可使用熟知的方法。例如，依据本发明的材料基板可由所谓的合烧(co-fired)方法获得，该方法包含步骤如下，在具有通孔的印刷电路基板的通孔中直接填充包含导电材料的团，并同时烧结陶瓷粉末和导电材料。作为选择，由所谓的后烧方法也可获得该材料基板，该方法包含如下步骤，通过使用激光或类似设备在烧结的电路基板上形成通孔，然后填充包含导电材料的团来进行重烧结。以任何方法获得的材料基板可通过磨光该基板表面生产出来。我们可使用对磨光方法的一个熟知的手法，而不作特别限制。我们通常使用诸如包裹法(wrapping)、磨光法、桶磨光法(barrel polishing)、喷沙设备法或磨床磨光法这样的方法。

既然这样，将陶瓷基板表面粗糙度设置为 $Ra \leq 0.8 \mu m$ 的方法，进一步，将金属通孔的突出高度设置为 0.3 到 $5.0 \mu m$ 并没有作特别限制。例如，可使用 (i) 一种方法，其包含如下步骤，将烧结具有通孔的印刷电路基板，然后非常些微的将包含导电材料的团填充到通孔中，以进行重烧结，其后，这样的控制磨光条件，即该基板表面的表面粗糙度和金属通孔的突出高度被设置在以上所述的范围内，(ii) 一种方法，其包含如下步骤，用激光或类似方法在已烧结的基板表面上打孔，然后磨光该基板的表面，使表面粗糙度 $Ra \leq 0.8 \mu m$ ，其后，将包含导电材料的团非常些微的填充到通孔中，以进行重烧结，随后这样进行磨光，将金属通孔的突出高度设置在上述范围之内，(iii) 一种方法，包含如下步骤，直接将包含导电材料的团填充到具有通孔的印刷电路基板的通孔中，

然后进行合烧，其后，控制这样的磨光条件，使该基板表面的表面粗糙度以及金属通孔的突出高度被设置在上述的范围内。由于步骤少且具有经济优势，所以我们最适合使用方法(iii)。

通常，在包括用上述方法烧结的通孔的陶瓷基板中，填充在该通孔中的导电材料比由诸如陶瓷这样的材料构成的陶瓷基板的硬。当使用抛光粉（研磨剂）来磨光整个表面时，因此，软陶瓷基板部分被磨光的程度更高，而且硬金属通孔部分突出了。因此，如果我们使用小抛光粉连续磨光来获得 $Ra \leq 0.8 \mu m$ 的表面粗糙度，那么我们通常在半导体激光元件的安装中可获得 $Ra \leq 0.05 \mu m$ 的高可靠性，金属通孔的突出高度显著增加了。根据使用大抛光粉时，上述的趋向就减少，而使用小抛光粉时，上述趋向就增加的道理，本发明的发明者通过以下方法成功的获得了满足上述要求的材料基板，即先用大抛光粉进行磨光以减少该陶瓷表面的表面粗糙度到一定程度，同时抑制金属通孔的突出量，然后用小抛光粉进行磨光以进一步减少该陶瓷表面的表面粗糙度，同时为减少该陶瓷基板的表面粗糙度而调节金属通孔的突出量，并将金属通孔的突出量设置在正确的范围内。这种磨光方法并不限制在两个阶段，也可使用多种大小的抛光粉来进行多次磨光。因为本阶段的磨光条件随着基板材料、使用导电材料、通孔的直径以及类似条件的变化而变化，所以该条件不能被一般定义。然而，通过用每个系统中抛光粉的大小变化、需要磨光的时间、检查这些条件之间的关系、金属通孔的突出量以及该陶瓷基板的表面粗糙度来进行磨光，我们可轻松确定磨光条件。

由于甚至当该表面上形成了薄膜导电层时，我们仍可用肉眼轻松确认该通孔距薄膜导电层表面的位置，所以依据本发明，用这种方法制造的材料基板适于作为通过下述方法生产依据本发明的产品基板时的中间材料。更具体的说，依据本发明的该产品基板适合用（1）覆盖，用导电层，安装本发明材料基板元件的表面，也就是说具有金属通孔一边的全部表面的突出高度为 0.3 到 $5.0 \mu m$ ，其由导电层覆盖，然后在平版印刷术过程的曝光阶段，基于由该导电层置于下面部分上的突出金属通孔产生的导电层突出部分的位置来布置光掩膜。从而通过使用平版印刷术过程移去了该导电层的一部分，以保留至少覆盖该突出金属通孔暴露部分全部表面或（2）用该导电层覆盖安装本发明材料基板元

件一面的导电层。也就是说，该金属通孔突出高度 0.3 到 5.0 μm 一面的全部表面被导电层覆盖了，然后基于由通孔产生的导电层凸出部分的位置，确认该导电层置于下面部分上通孔的位置。从而在导电层上形成了元件结合的焊接膜图形。

该方法中使用的平版印刷术过程（1）是其中一种典型的图形形成方法，其中基板外涂上了具有良好抗蚀刻性能的抗有机(organic resist)材料，或粘贴干膜，然后通过使用光传递手法或类似的技术将电路图形印在防护膜(resist film)上，通过使用作为掩膜的防护图形(resist pattern)蚀刻导电层，从而形成了电路图形。基本上，该方法包含①将防护剂(resist)涂在（粘贴）在已冲洗的基板上的步骤，②通过使用光掩膜将图形印在防护剂上的曝光步骤，③显影和冲洗步骤，④蚀刻步骤，以及⑤清除防护剂步骤。

在该制造方法的平版印刷术过程中，基于由该材料突出金属通孔产生的导电层突出部分的位置，我们进行曝光步骤中光掩膜的定位工作。从而，我们减少由该光掩膜位置移动引起的次品发生率。

在上述的方法中，形成的覆盖突出高度为 0.3 到 5.0 μm 的材料基板金属通孔一面全部表面的导电层，通过蚀刻被部分清除了，留下该导电层，用来覆盖金属通孔的全部暴露表面。从而，我们可获得依据本发明具有想得到形状电路图形在产品基板。因此，由余下导电层形成的电路图形基本具有关于已说明的依据本发明产品基板导电层有相同的结构。也可有选择的在余下通过进行蚀刻而获得的导电层上形成金属层。当该导电层最后作为具有选片结构电路图形时，至少可通过蚀刻形成最底下的层。对形成该导电层的方法，我们可不加特别限制的使用熟知的膜形成方法，如物理蒸发过程、非电解电镀过程、熔解电镀过程、阳极氧化过程和涂膜过程(film coating process)。

而且，除了基于由依据本发明材料基板的突出金属通孔产生的导电层突出部分的位置进行光阻的定位有差异外，在本发明中使用的平版印刷术过程与常规使用的平版印刷术过程是相同的。更具体的说，能用在常规平版印刷术过程中的不同材料和化学制品，诸如防护剂、光掩膜和防护剂清除剂(resist remover)，可以使用而不加特别限制，而且使用条件也没有特别限制。

进一步，通过该基板导电膜的定位和安装我们可进行方法（2）中该焊接膜

图形的形成过程。形成金属板(metal plate)掩膜,其中该金属板缺少相应基于由突出金属通孔产生的导电层凸出部分位置的焊接膜图形部分,由蒸发法或阴极真空喷镀(sputtering)法形成焊接膜,然后清除该掩膜。通过使用这样的方法,我们也可有选择的仅在该金属通孔不存在于导电层下的部分上形成焊接膜层。当用图1所示的方法(1)形成具有想要形状的电图形时,同样,可有选择的仅在该金属通孔不存在于导电层下的部分上形成焊接膜层也是理所当然的。

范例

下面我们将更详细的说明本发明的例子,但本发明并不局限于这些例子。

例1

将重量占5份的氧化钇粉末、用作有机粘接剂和扩散剂且重量占15份的甲基丙烯酸丁酯和用作可塑剂且重量占5份的邻苯二甲酸二辛酯加到重量为100份的氮化铝粉末内,并用球磨机并使用作为溶剂的甲苯将它们混合。取出混合浆的泡沫,然后使用刮粉刀方法该混合物形成了厚度为0.6mm的薄片。从该印刷电路基板上切下长度和宽度均为60mm的薄片,并使用冲压金属模子在上面加工直径为 $\Phi 250\mu\text{m}$,在各个方向斜度(pitch)为1.3mm的 42×42 的通孔。下一步,用挤压注射方法(press injection method)钨团被填充到通孔中。对填充条件而言,我们设置了45psi和12秒。加热这样制作的具有钨通孔的氮化铝印刷电路板产品,并在 900°C 时进行脱蜡处理两个小时,同时以30升/分钟的速度循环通以干燥的氮气。温度上升速率为 $2^{\circ}\text{C}/\text{分钟}$ 。与此同时,作为测试样品的脱蜡产品的碳残余速率测为1950ppm。然后,脱蜡产品被置于形成氮化铝的容器中,并被加热到 1615°C ,在氮氛围中保持4个小时。进一步,该产品在 1870°C 的温度中烧制9个小时。接着,我们获得长度为48mm、宽度为48mm、厚度为0.48mm的氮化铝基板,其上有直径为 $\Phi 220\mu\text{m}$ 的钨通孔。该基板热变形(warpage)为 $35\mu\text{m}$ 。与此同时,用激光闪现法(laser flash method)测得经脱蜡和烧制后厚度为0.48mm测试样品基板的热导电率为 $210\text{W}/\text{mK}$ 。

借助大小为 $360\mu\text{m}$ 的抛光粉打磨具有钨通孔的氮化铝基板的表面30分钟,

然后借助大小为 $120\text{ }\mu\text{m}$ 的抛光粉打磨该表面 1 小时 20 分钟。接着，我们得到依据本发明的材料基板，其中氮化铝基板平面的表面粗糙度 $Ra=0.027\text{ }\mu\text{m}$ ，该钨通孔突出该基板表面 $0.8\text{ }\mu\text{m}$ 高。

接下来，通过阴极真空喷镀法，该基板的全部两个表面上形成了具有第一/第二/第三层=钛： $0.1\text{ }\mu\text{m}$ /铂： $0.2\text{ }\mu\text{m}$ /金： $0.5\text{ }\mu\text{m}$ 结构的薄膜导电层。接着该表面图形形成了金锡（金=80 wt%）基焊料模图形，这样在使用金属掩膜的蒸发法图形下该通孔就不存在了。因为钨通孔的位置可确认为该导电层凸出部分的位置，我们可轻松实现该金属掩膜的布置。接下来，具有导电层和焊接模层的基板被切成 1.3mm ，芯片状的方块。对所有的切片来说，我们检查焊接层图形和通孔之间的位置关系。接着，我们发现该通孔不存在于焊接模图形下。

下一步，镀镍的钉头引脚被恰被垂直焊接到处于导电层的钨通孔之上的部分。钉头引脚的钉头直径为 1.1mm ，引脚直径为 0.5mm ，其由 42 合金制成。焊料组成成分为铅锡（铅=40 wt%）。这被设置为 TOYO SEIKI SEISAKUSHO 有限公司生产的 Stograph M2。当钉头引脚被沿着垂直方向拉动时，断裂长度，也就是该导电层的附着力测为 13.0 kg/mm^2 。剥落图形(peeling mode)在焊料内(in-solder)崩溃(breakdown)中。

进一步，使用具有与用于附着力评估的焊料有相同组成成分的焊料将该芯片的其中一面焊接到铜板上，其四个终端被置于另一面。这样，该通孔的电阻测为 $0.013\text{ }\Omega$ （为 10 个芯片的测量平均值）。

比较例 1

仅使用大小为 $360\text{ }\mu\text{m}$ 的抛光粉打磨具有钨通孔，按范例 1 中的方法制作的氮化铝基板表面 1 小时 50 分钟。接着，我们得到了基板表面的表面粗糙度 $Ra=0.043\text{ }\mu\text{m}$ 的材料基板，钨通孔突出氮化铝基板表面，其突出部分距该表面 $0.1\text{ }\mu\text{m}$ 高。同样，在范例 1 中，下一步，该材料基板的表面形成了导电层和焊接膜图形。因为该通孔的位置不能用肉眼从上面的导电层和焊接膜层确认，所以我们基于该基板的一角来进行金属掩膜的布置。接着，对具有导电层和焊接膜层的基板，按范例 1 中的相同方法进行切割，并检查所有切片的焊接膜图形和钨通孔之间的位置关系。接下来，我们发现出现了具有焊接膜图形下钨通孔

的 419 个残次芯片。而且，该导电层的附着力测为 10.5 kg/mm^2 ，剥落图形在焊接内崩溃中。进一步，该通孔的电阻测为 0.025Ω （为 10 个芯片的测量平均值）。

比较例 2

仅使用大小为 $120 \mu\text{m}$ 的抛光粉打磨具有钨通孔，按范例 1 中的方法制作的氮化铝基板表面 3 小时 40 分钟。接着，我们得到了基板表面的表面粗糙度 $R_a=0.041 \mu\text{m}$ 的材料基板，钨通孔突出该基板表面，其突出部分距该表面 $6.5 \mu\text{m}$ 高。同样，在范例 1 中，下一步，该材料基板的表面形成了导电层和焊接膜图形。该通孔的位置可从金属层的凸出部分位置来确认，我们可轻松进行金属掩膜的布置。我们检查焊接膜图形和该通孔之间的位置关系。接下来，在焊接膜图形下无通孔。而且，该导电层的附着力测为只有 2.1 kg/mm^2 ，剥落图形为基板/薄膜导电层接口崩溃。然而，该通孔的测量电阻高达 0.55Ω （为 10 个芯片的测量平均值），并产生了部分导电失效。

本发明的优点

依据本发明，充满了导电材料的通孔的突出高度被限制在距陶瓷基板平面特定的高度。从而，在轻松给形成电路图形的掩膜镀上金属 (metallization) 并进行布置后，我们也能用肉眼确认该通孔的位置。

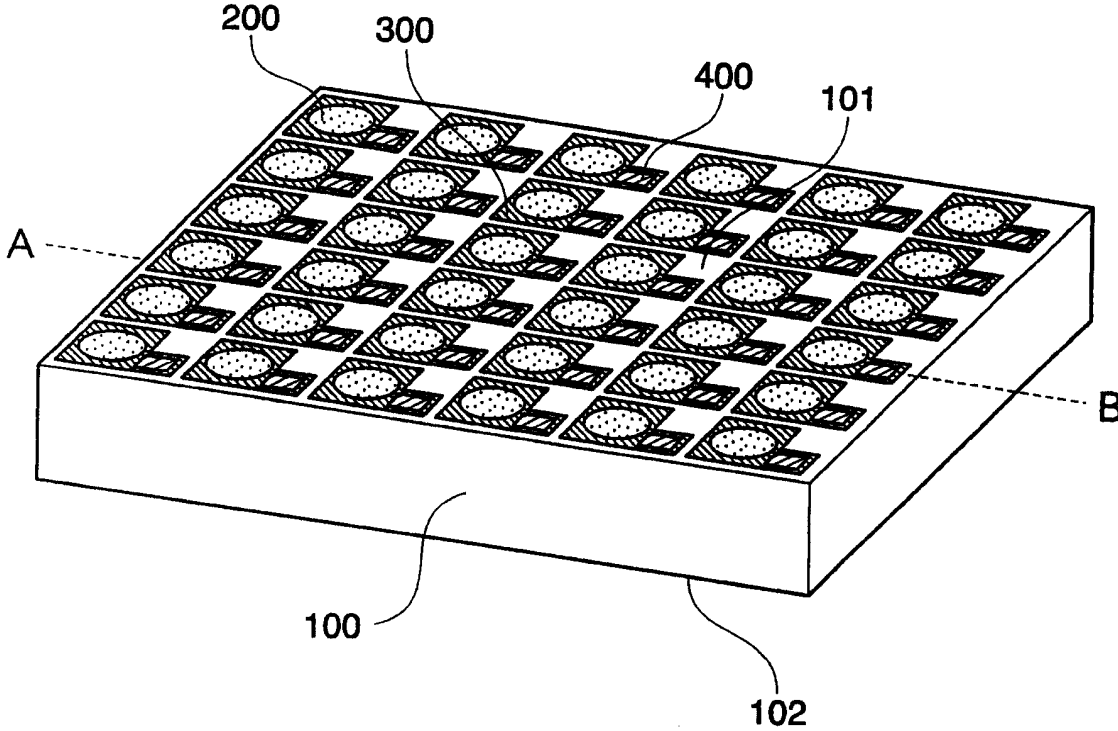


图 1

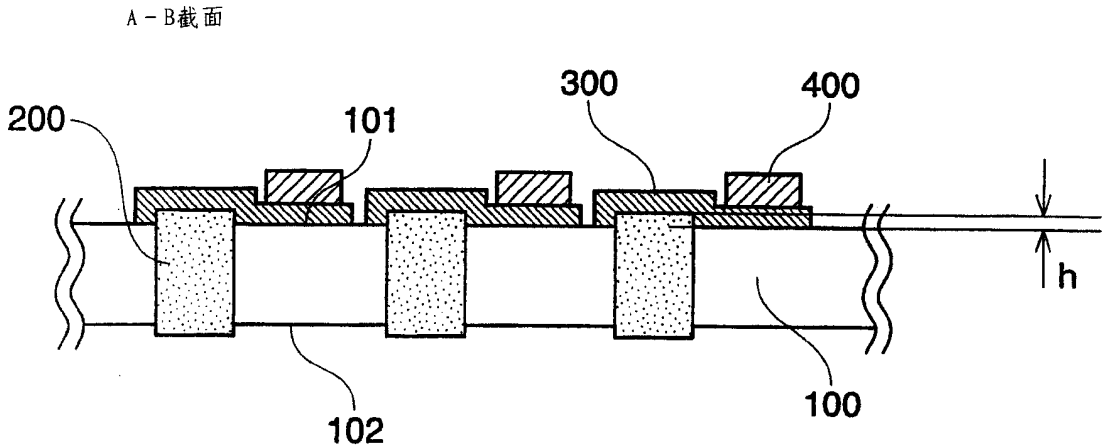


图 2