



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년10월19일
(11) 등록번호 10-1788432
(24) 등록일자 2017년10월13일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)
(21) 출원번호 10-2015-7028285
(22) 출원일자(국제) 2015년02월10일
심사청구일자 2015년10월08일
(85) 번역문제출일자 2015년10월08일
(65) 공개번호 10-2016-0071354
(43) 공개일자 2016년06월21일
(86) 국제출원번호 PCT/CN2015/072623
(87) 국제공개번호 WO 2016/074359
국제공개일자 2016년05월19일
(30) 우선권주장
201410640340.0 2014년11월13일 중국(CN)
(56) 선행기술조사문헌
JP2008040478 A
KR100712678 B1
KR101375040 B1
KR101549284 B1

(73) 특허권자
보에 테크놀로지 그룹 컴퍼니 리미티드
중국 베이징 100016, 차오양 디스트릭트, 지우시
양치아오 로드 10호
허페이 신성 옵토일렉트로닉스 테크놀로지 컴퍼니
리미티드
중국 안후이 230011 허페이시 신잔 인더스트리얼
파크
(72) 발명자
무, 수전
중국 100176 베이징 비디에이 디저 로드 9호
후, 주추안
중국 100176 베이징 비디에이 디저 로드 9호
(74) 대리인
양영준, 김성운, 백만기

전체 청구항 수 : 총 16 항

심사관 : 유주호

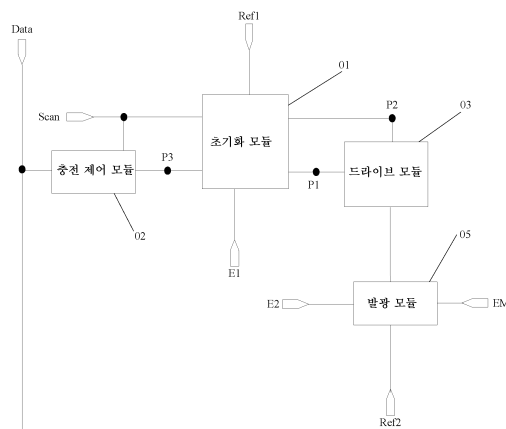
(54) 발명의 명칭 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법

(57) 요약

본 발명은 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법을 개시한다. 픽셀 회로는 초기화 단계에서 제1 노드와 제3 노드에 대한 초기화를 수행하고, 보상 단계에서 제1 노드를 위한 드라이브 모듈의 임계 전압에 대한 보상을 수행하고, 데이터 기입 단계에서 제1 노드에 대해 데이터 기입을 수행한다. 발광 단계에서,

(뒷면에 계속)

대표도 - 도2



드라이브 모듈은 발광 모듈의 발광 장치를 발광하도록 구동하고, 그로 인해 발광 장치의 정상적인 발광 기능을 실현한다. 이런 방식으로, 종래 기술의 픽셀 회로와 비교해서, 본 발명의 실시 형태에 의해 제공된 픽셀 회로는 초기화 단계에서 드라이브 모듈의 제어 단부에 대한 초기화를 수행하고, 보상 단계에서 드라이브 모듈의 임계 전압에 대한 보상을 수행하고, 데이터 기입 단계에서 드라이브 모듈에 대해 데이터 기입을 수행하며, 그로 인해 드라이브 모듈의 임계 전압의 변화가 발광 장치의 발광성 휘도에 영향을 미치지 않게 방지하고, 발광 장치의 발광성 휘도의 균일성을 향상시키고, 또한 표시 프레임의 품질을 보장할 수 있다.

(52) CPC특허분류

G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

초기화 모듈, 충전 제어 모듈, 드라이브 모듈, 및 발광 장치를 갖는 발광 모듈을 포함하는, 픽셀 회로로서,

상기 드라이브 모듈의 제어 단부는 제1 노드와 연결되고, 그 입력 단부는 제2 노드와 연결되고, 그 출력 단부는 상기 발광 모듈의 입력 단부와 연결되며; 상기 충전 제어 모듈의 제어 단부는 스캔 신호 단부와 연결되고, 그 입력 단부는 데이터 신호 단부와 연결되고, 그 출력 단부는 제3 노드와 연결되며; 상기 초기화 모듈은 상기 제1 노드, 상기 제2 노드, 상기 제3 노드, 제1 기준 신호 단부, 제1 신호 제어 단부 및 상기 스캔 신호 단부와 연결되며; 상기 발광 모듈의 제1 제어 단부는 제2 신호 제어 단부와 연결되고, 그 제2 제어 단부는 발광 신호 제어 단부와 연결되고, 그 출력 단부는 제2 기준 신호 단부와 연결되며;

초기화 단계에서, 상기 초기화 모듈은 상기 스캔 신호 단부의 제어하에 상기 제1 노드를 초기화하도록 구성되고, 상기 충전 제어 모듈은 상기 스캔 신호 단부의 제어하에 상기 제3 노드를 초기화하도록 구성되며;

보상 단계에서, 상기 발광 모듈은 상기 제2 신호 제어 단부의 제어하에 상기 드라이브 모듈의 출력 단부와 상기 제2 기준 신호 단부 사이에서의 도통을 실현하도록 구성되고, 상기 초기화 모듈은 상기 제1 신호 제어 단부 및 상기 스캔 신호 단부의 제어하에 상기 제1 노드를 위한 상기 드라이브 모듈의 임계 전압을 보상하도록 구성되며;

데이터 기입 단계에서, 상기 충전 제어 모듈은 상기 스캔 신호 단부의 제어하에 상기 초기화 모듈을 통해 상기 제1 노드에 대해 데이터 기입을 수행하도록 구성되는, 픽셀 회로.

청구항 2

제1항에 있어서,

발광 단계에서, 상기 초기화 모듈은 상기 제1 신호 제어 단부의 제어하에 상기 제1 기준 신호 단부와 상기 드라이브 모듈의 입력 단부 사이에서의 도통을 실현하도록 구성되어, 상기 드라이브 모듈이 상기 발광 모듈의 상기 발광 장치를 발광하도록 구동하는, 픽셀 회로.

청구항 3

제1항에 있어서,

상기 드라이브 모듈은 드라이브 트랜지스터를 포함하고;

상기 드라이브 트랜지스터의 게이트 전극은 상기 제1 노드와 연결되고, 그 소스 전극은 상기 제2 노드와 연결되고, 그 드레인 전극은 상기 발광 모듈의 입력 단부와 연결되는, 픽셀 회로.

청구항 4

제3항에 있어서,

상기 초기화 모듈은 제1 스위치 트랜지스터, 제2 스위치 트랜지스터 및 스토리지 커패시터를 포함하고;

상기 제1 스위치 트랜지스터의 게이트 전극은 상기 스캔 신호 단부와 연결되고, 그 소스 전극은 상기 제1 기준 신호 단부와 연결되고, 그 드레인 전극은 상기 제1 노드와 연결되며;

상기 제2 스위치 트랜지스터의 게이트 전극은 상기 제1 신호 제어 단부와 연결되고, 그 소스 전극은 상기 제1 기준 신호 단부와 연결되고, 그 드레인 전극은 상기 제2 노드와 연결되며;

상기 스토리지 커패시터는 상기 제1 노드와 상기 제3 노드 사이에 연결되는, 픽셀 회로.

청구항 5

제4항에 있어서, 상기 충전 제어 모듈은 제3 스위치 트랜지스터를 포함하고;

상기 제3 스위치 트랜지스터의 게이트 전극은 상기 스캔 신호 단부와 연결되고, 그 소스 전극은 상기 데이터 신호 단부와 연결되고, 그 드레인 전극은 상기 제3 노드와 연결되는, 픽셀 회로.

청구항 6

제5항에 있어서, 상기 제1 스위치 트랜지스터 및 상기 제3 스위치 트랜지스터는 둘 다 P-형 트랜지스터들이거나, 둘 다 N-형 트랜지스터들인, 픽셀 회로.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 발광 모듈은 발광 장치, 제4 스위치 트랜지스터 및 제5 스위치 트랜지스터를 포함하고,

상기 제4 스위치 트랜지스터의 게이트 전극은 상기 제2 신호 제어 단부와 연결되고, 그 소스 전극은 상기 드라이브 모듈의 출력 단부 및 상기 제5 스위치 트랜지스터의 소스 전극과 연결되고, 그 드레인 전극은 상기 발광 장치의 출력 단부 및 상기 제2 기준 신호 단부와 연결되며;

상기 제5 스위치 트랜지스터의 게이트 전극은 상기 발광 신호 제어 단부와 연결되고, 그 드레인 전극은 상기 발광 장치의 입력 단부와 연결되는, 픽셀 회로.

청구항 8

제1항 내지 제6항 중 어느 한 항에 따른 픽셀 회로를 포함하는, 유기 전계 발광 표시 패널.

청구항 9

제8항에 따른 유기 전계 발광 표시 패널을 포함하는, 표시 장치.

청구항 10

픽셀 회로의 구동 방법으로서,

상기 픽셀 회로는 초기화 모듈, 충전 제어 모듈, 드라이브 모듈, 및 발광 장치를 갖는 발광 모듈을 포함하며, 여기에서 상기 드라이브 모듈의 제어 단부는 제1 노드와 연결되고, 그 입력 단부는 제2 노드와 연결되고, 그 출력 단부는 상기 발광 모듈의 입력 단부와 연결되며; 상기 충전 제어 모듈의 제어 단부는 스캔 신호 단부와 연결되고, 그 입력 단부는 데이터 신호 단부와 연결되고, 그 출력 단부는 제3 노드와 연결되며; 상기 초기화 모듈은 상기 제1 노드, 상기 제2 노드, 상기 제3 노드, 제1 기준 신호 단부, 제1 신호 제어 단부 및 상기 스캔 신호 단부와 연결되며; 상기 발광 모듈의 제1 제어 단부는 제2 신호 제어 단부와 연결되고, 그 제2 제어 단부는 발광 신호 제어 단부와 연결되고, 그 출력 단부는 제2 기준 신호 단부와 연결되며;

상기 픽셀 회로의 구동 방법은,

초기화 단계에서, 상기 스캔 신호 단부의 제어하에 상기 초기화 모듈에 의해 상기 제1 노드를 초기화하고, 상기 스캔 신호 단부의 제어하에 상기 충전 제어 모듈에 의해 상기 제3 노드를 초기화하는 단계;

상기 초기화 단계 이후의 보상 단계에서, 상기 제2 신호 제어 단부의 제어하에 상기 발광 모듈에 의해 상기 드라이브 모듈의 출력 단부와 상기 제2 기준 신호 단부 사이에서의 도통을 실현하고, 상기 제1 신호 제어 단부 및 상기 스캔 신호 단부의 제어하에 상기 초기화 모듈에 의해 상기 제1 노드를 위한 상기 드라이브 모듈의 임계 전압을 보상하는 단계; 및

상기 보상 단계 이후의 데이터 기입 단계에서, 상기 스캔 신호 단부의 제어하에 상기 초기화 모듈을 통해 상기 충전 제어 모듈에 의해 상기 제1 노드에 대해 데이터 기입을 수행하는 단계를 포함하는, 픽셀 회로의 구동 방법.

청구항 11

제10항에 있어서,

상기 데이터 기입 단계 이후의 발광 단계에서, 상기 제1 신호 제어 단부의 제어하에 상기 초기화 모듈에 의해 상기 제1 기준 신호 단부와 상기 드라이브 모듈의 입력 단부 사이에서의 도통을 실현하여, 상기 드라이브 모듈

이 상기 발광 모듈의 상기 발광 장치를 발광하도록 구동하는, 픽셀 회로의 구동 방법.

청구항 12

제10항에 있어서,

상기 드라이브 모듈은 드라이브 트랜지스터를 포함하고;

상기 드라이브 트랜지스터의 게이트 전극은 상기 제1 노드와 연결되고, 그 소스 전극은 상기 제2 노드와 연결되고, 그 드레인 전극은 상기 발광 모듈의 입력 단부와 연결되는, 픽셀 회로의 구동 방법.

청구항 13

제12항에 있어서,

상기 초기화 모듈은 제1 스위치 트랜지스터, 제2 스위치 트랜지스터 및 스토리지 커패시터를 포함하고;

상기 제1 스위치 트랜지스터의 게이트 전극은 상기 스캔 신호 단부와 연결되고, 그 소스 전극은 상기 제1 기준 신호 단부와 연결되고, 그 드레인 전극은 상기 제1 노드와 연결되며;

상기 제2 스위치 트랜지스터의 게이트 전극은 상기 제1 신호 제어 단부와 연결되고, 그 소스 전극은 상기 제1 기준 신호 단부와 연결되고, 그 드레인 전극은 상기 제2 노드와 연결되며;

상기 스토리지 커패시터는 상기 제1 노드와 상기 제3 노드 사이에 연결되는, 픽셀 회로의 구동 방법.

청구항 14

제13항에 있어서,

상기 충전 제어 모듈은 제3 스위치 트랜지스터를 포함하고;

상기 제3 스위치 트랜지스터의 게이트 전극은 상기 스캔 신호 단부와 연결되고, 그 소스 전극은 상기 데이터 신호 단부와 연결되고, 그 드레인 전극은 상기 제3 노드와 연결되는, 픽셀 회로의 구동 방법.

청구항 15

제14항에 있어서, 상기 제1 스위치 트랜지스터 및 상기 제3 스위치 트랜지스터는 둘 다 P-형 트랜지스터들이거나, 둘 다 N-형 트랜지스터들인, 픽셀 회로의 구동 방법.

청구항 16

제10항 내지 제15항 중 어느 한 항에 있어서, 상기 발광 모듈은 발광 장치, 제4 스위치 트랜지스터 및 제5 스위치 트랜지스터를 포함하고,

상기 제4 스위치 트랜지스터의 게이트 전극은 상기 제2 신호 제어 단부와 연결되고, 그 소스 전극은 상기 드라이브 모듈의 출력 단부 및 상기 제5 스위치 트랜지스터의 소스 전극과 연결되고, 그 드레인 전극은 상기 발광 장치의 출력 단부 및 상기 제2 기준 신호 단부와 연결되며;

상기 제5 스위치 트랜지스터의 게이트 전극은 상기 발광 신호 제어 단부와 연결되고, 그 드레인 전극은 상기 발광 장치의 입력 단부와 연결되는, 픽셀 회로의 구동 방법.

발명의 설명

기술 분야

[0001] [관련 출원들에 대한 참조]

[0002] 본 출원은 2014년 11월 13일에 출원된 중국 특허 출원 번호 201410640340.0호에 대한 우선권을 주장하고, 본 출원 일부로서 그 전체가 참조로 인용된다.

[0003] 본 발명은 디스플레이의 기술 분야에 관한 것으로, 구체적으로는 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법에 관한 것이다.

배경 기술

- [0004] 디스플레이 기술이 진보함에 따라, 더 많은 능동 매트릭스 유기 발광 다이오드(AMOLED) 디스플레이 패널이 시장에 진입하려고 한다. 종래의 박막 트랜지스터 액정 디스플레이(TFT LCD) 패널과 비교해서, 능동 매트릭스 유기 발광 다이오드 표시 패널은 낮은 에너지 소모량, 낮은 생산 비용, 자체 발광, 넓은 시야각, 빠른 응답 속도 등의 장점을 갖는다. 요즈음, 능동 매트릭스 유기 발광 다이오드 표시 패널은 이미 휴대전화, PDA, 디지털 카메라 등의 분야에서 점차로 종래의 LCD 표시 화면을 대체하기 시작했다. 안정적 전압으로 휘도를 제어하는 TFT LCD와는 달리, AMOLED는 전류 구동되고, 발광을 제어하기 위해 안정적 전류를 필요로 한다.
- [0005] 도 1에 도시된 바와 같이, OLED가 광을 방출하도록 구동하는 기존 픽셀 회로는 드라이브 트랜지스터 M1, 스위치 트랜지스터 M2, 스토리지 커패시터 C 및 발광 장치 OLED를 포함하며, 여기에서 드라이브 트랜지스터 M1의 게이트 전극은 스위치 트랜지스터 M2의 드레인 전극 및 스토리지 커패시터 C의 한 단부와 연결되고, 소스 전극은 고전압 신호 단부 VDD와 연결되고, 드레인 전극은 스토리지 커패시터의 다른 단부 및 발광 장치 OLED의 한 단부와 연결되고; 스위치 트랜지스터 M2의 게이트 전극은 스캔 신호 단부 Gate와 연결되고, 그 소스 전극은 데이터 신호 단부 Data와 연결되며; 발광 장치 OLED의 다른 단부는 저전압 신호 단부 VSS와 연결되고; 드라이브 트랜지스터 M1이 발광 장치 OLED가 광을 방출하도록 구동할 때, 구동 전류는 고전압 신호 단부 VDD, 데이터 신호 단부 Data 및 드라이브 트랜지스터 M1에 의해 공동으로 제어된다. OLED의 발광성 휘도가 구동 전류의 변화에 상당히 민감하고, 또한, 작업 프로세스에서의 온도 변화뿐만 아니라, 프로세스 플로우 및 장치 노화과 같은 이유들로 인해, 드라이브 트랜지스터 M1이 제조 프로세스에서 완전히 일치할 수 없기 때문에, 각각의 픽셀 회로의 드라이브 트랜지스터 M1의 임계 전압 V_{th} 는 비균일한데, 이는 각각의 픽셀 포인트 OLED를 통해 흐르는 전류에 대한 변화의 원인이 되므로, 디스플레이 휘도가 비균일하고, 그로 인해 전체 이미지의 디스플레이 효과에 영향을 미친다.
- [0006] 따라서, 표시 프레임의 품질을 보장하도록 발광 장치 OLED를 구동하기 위한 전류의 균일성을 보장하기 위해, 발광 장치의 발광성 휘도에 대한 픽셀 회로의 드라이브 트랜지스터의 임계 전압에서의 변화의 영향을 제거하는 방법은, 본 분야에서 숙련자에 의해 해결될 문제이다.

발명의 내용

- [0007] 본 발명의 실시 형태들은, 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법을 제공하는데, 이들은 발광 장치의 발광성 휘도가 종래 기술에서 픽셀 회로의 드라이브 트랜지스터의 임계 전압의 변화에 의해 영향을 받는 문제를 해결하기 위해 이용된다.
- [0008] 본 발명의 실시 형태는 초기화 모듈, 충전 제어 모듈, 드라이브 모듈, 및 발광 장치를 갖는 발광 모듈을 포함하는 픽셀 회로를 제공하는데, 여기에서,
- [0009] 드라이브 모듈의 제어 단부는 제1 노드와 연결되고, 그 입력 단부는 제2 노드와 연결되고, 그 출력 단부는 발광 모듈의 입력 단부와 연결되며; 충전 제어 모듈의 제어 단부는 스캔 신호 단부와 연결되고, 그 입력 단부는 데이터 신호 단부와 연결되고, 그 출력 단부는 제3 노드와 연결되며; 초기화 모듈은 제1 노드, 제2 노드, 제3 노드, 제1 기준 신호 단부, 제1 신호 제어 단부 및 스캔 신호 단부와 연결되며; 발광 모듈의 제1 제어 단부는 제2 신호 제어 단부와 연결되고, 그 제2 제어 단부는 발광 신호 제어 단부와 연결되고, 그 출력 단부는 제2 기준 신호 단부와 연결되며;
- [0010] 초기화 단계에서, 초기화 모듈은 스캔 신호 단부의 제어하에 제1 노드를 초기화하도록 구성되고, 충전 제어 모듈은 스캔 신호 단부의 제어하에 제3 노드를 초기화하도록 구성되며;
- [0011] 보상 단계에서, 발광 모듈은 제2 신호 제어 단부의 제어하에 드라이브 모듈의 출력 단부와 제2 기준 신호 단부와의 사이에서의 도통을 실현하도록 구성되고, 초기화 모듈은 제1 신호 제어 단부와 스캔 신호 단부의 제어하에 제1 노드를 위한 드라이브 모듈의 임계 전압을 보상하도록 구성되며;
- [0012] 데이터 기입 단계에서, 충전 제어 모듈은 스캔 신호 단부의 제어하에 초기화 모듈을 통해 제1 노드에 대해 데이터 기입을 수행하도록 구성된다.
- [0013] 한 가능한 구현에 있어서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 발광 단계에서, 초기화 모듈은 제1 신호 제어 단부의 제어하에 드라이브 모듈의 제1 기준 신호 단부와 입력 단부 사이의 도통을 실현하도록 구성되어, 드라이브 모듈이 발광 모듈의 발광 장치를 발광하도록 구동한다.

- [0014] 한 가능한 구현에서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 드라이브 모듈은 특히 드라이브 트랜지스터를 포함하는데; 여기에서,
- [0015] 드라이브 트랜지스터의 게이트 전극은 제1 노드와 연결되고, 그 소스 전극은 제2 노드와 연결되고, 그 드레인 전극은 발광 모듈의 입력 단부와 연결된다.
- [0016] 한 가능한 구현에서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 초기화 모듈은 특히 제1 스위치 트랜지스터, 제2 스위치 트랜지스터 및 스토리지 커패시터를 포함하는데; 여기에서,
- [0017] 제1 스위치 트랜지스터의 게이트 전극은 스캔 신호 단부와 연결되고, 그 소스 전극은 제1 기준 신호 단부와 연결되고, 그 드레인 전극은 제1 노드와 연결되며;
- [0018] 제2 스위치 트랜지스터의 게이트 전극은 제1 신호 제어 단부와 연결되고, 그 소스 전극은 제1 기준 신호 단부와 연결되고, 그 드레인 전극은 제2 노드와 연결되며;
- [0019] 스토리지 커패시터는 제1 노드와 제3 노드 사이에 연결된다.
- [0020] 한 가능한 구현에서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 충전 제어 모듈은 특히 제3 스위치 트랜지스터를 포함하는데; 여기에서,
- [0021] 제3 스위치 트랜지스터의 게이트 전극은 스캔 신호 단부와 연결되고, 그 소스 전극은 데이터 신호 단부와 연결되고, 그 드레인 전극은 제3 노드와 연결된다.
- [0022] 한 가능한 구현에서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 제1 스위치 트랜지스터와 제3 스위치 트랜지스터는 둘 다 P-형 트랜지스터들이거나, 둘 다 N-형 트랜지스터들이다.
- [0023] 한 가능한 구현에서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 발광 모듈은 특히 발광 장치, 제4 스위치 트랜지스터 및 제5 스위치 트랜지스터를 포함하는데, 여기에서,
- [0024] 제4 스위치 트랜지스터의 게이트 전극은 제2 신호 제어 단부와 연결되고, 그 소스 전극은 드라이브 모듈의 출력 단부 및 제5 스위치 트랜지스터의 소스 전극과 연결되고, 그 드레인 전극은 발광 장치의 출력 단부 및 제2 기준 신호 단부와 연결되며;
- [0025] 제5 스위치 트랜지스터의 게이트 전극은 발광 신호 제어 단부와 연결되고, 그 드레인 전극은 발광 장치의 입력 단부와 연결된다.
- [0026] 본 발명의 실시 형태는, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로를 포함하는 유기 전계 발광 표시 패널을 제공한다.
- [0027] 본 발명의 실시 형태는, 본 발명의 실시 형태에 의해 제공된 상기 유기 전계 발광 표시 패널을 포함하는 표시 장치를 제공한다.
- [0028] 본 발명의 실시 형태는 픽셀 회로의 구동 방법을 제공하는데, 여기에서 픽셀 회로는 초기화 모듈, 충전 제어 모듈, 드라이브 모듈, 및 발광 장치를 갖는 발광 모듈을 포함하며, 여기에서 드라이브 모듈의 제어 단부는 제1 노드와 연결되고, 그 입력 단부는 제2 노드와 연결되고, 그 출력 단부는 발광 모듈의 입력 단부와 연결되며; 충전 제어 모듈의 제어 단부는 스캔 신호 단부와 연결되고, 그 입력 단부는 데이터 신호 단부와 연결되고, 그 출력 단부는 제3 노드와 연결되며; 초기화 모듈은 제1 노드, 제2 노드, 제3 노드, 제1 기준 신호 단부, 제1 신호 제어 단부 및 스캔 신호 단부와 연결되며; 발광 모듈의 제1 제어 단부는 제2 신호 제어 단부와 연결되고, 그 제2 제어 단부는 발광 신호 제어 단부와 연결되고, 그 출력 단부는 제2 기준 신호 단부와 연결되며;
- [0029] 상기 방법은 다음의 단계들을 포함한다:
- [0030] 초기화 단계에서, 스캔 신호 단부의 제어하에 초기화 모듈에 의해 제1 노드를 초기화하고, 스캔 신호 단부의 제어하에 충전 제어 모듈에 의해 제3 노드를 초기화하는 단계;
- [0031] 보상 단계에서, 제2 신호 제어 단부의 제어하에 발광 모듈에 의해 드라이브 모듈의 출력 단부와 제2 기준 신호 단부 사이에서의 도통을 실현하고, 제1 신호 제어 단부 및 스캔 신호 단부의 제어하에 초기화 모듈에 의해 제1 노드를 위한 드라이브 모듈의 임계 전압을 보상하는 단계; 및
- [0032] 데이터 기입 단계에서, 스캔 신호 단부의 제어하에 초기화 모듈을 통해 충전 제어 모듈에 의해 제1 노드에 대해 데이터 기입을 수행하는 단계.

[0033] 본 발명의 실시 형태들의 유리한 효과는 다음과 같다.

[0034] 본 발명의 실시 형태들은 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법을 제공한다. 픽셀 회로는 초기화 모듈, 충전 제어 모듈, 드라이브 모듈, 및 발광 장치를 갖는 발광 모듈을 포함한다. 초기화 단계에서, 초기화 모듈은 제1 노드를 초기화하고, 충전 제어 모듈은 제3 노드를 초기화하며; 보상 단계에서, 발광 모듈은 드라이브 모듈의 출력 단부와 제2 기준 신호 단부 사이에서의 도통을 실현하고, 초기화 모듈은 제1 노드를 위한 드라이브 모듈의 임계 전압을 보상하며; 데이터 기입 단계에서, 충전 제어 모듈은 초기화 모듈을 통해 제1 노드에 대해 데이터 기입을 수행한다. 발광 단계에서, 초기화 모듈은 제1 기준 신호 단부와 드라이브 모듈의 입력 단부와 사이의 도통을 실현하여, 드라이브 모듈이 발광 모듈의 발광 장치를 발광하도록 구동하고, 그로 인해 발광 장치의 정상적인 발광 기능을 실현한다. 이런 방식으로, 종래 기술의 픽셀 회로와 비교해서, 본 발명의 실시 형태에 의해 제공된 픽셀 회로는 초기화 단계에서 드라이브 모듈의 제어 단부에 대한 초기화를 수행하고, 보상 단계에서 드라이브 모듈의 임계 전압에 대한 보상을 수행하고, 데이터 기입 단계에서 드라이브 모듈에 대해 데이터 기입을 수행하며, 그로 인해 드라이브 모듈의 임계 전압의 변화가 발광 장치의 발광성 휘도에 영향을 미치는 것을 방지하여, 발광 장치의 발광성 휘도의 균일성을 향상시키고, 또한 표시 프레임의 품질을 보장할 수 있다.

도면의 간단한 설명

[0035] 도 1은 종래 기술에서 픽셀 회로의 개략적인 구조도이다;

도 2는 본 발명의 실시 형태에 의해 제공된 픽셀 회로의 개략 구조도이다;

도 3a 및 도 3b는 각각 본 발명의 실시 형태에 의해 제공된 픽셀 회로의 개략적 특정 구조도들이다;

도 4a 및 도 4b는 각각 본 발명의 실시 형태에 의해 제공된 제1 실시 형태 및 제2 실시 형태의 개략적 타이밍 시퀀스도들이다.

발명을 실시하기 위한 구체적인 내용

[0036] 본 발명의 실시 형태들에 의해 제공된 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법의 상세한 설명은 첨부 도면을 참조하여 상세히 설명될 것이다.

[0037] 본 발명의 실시 형태는, 도 2에 도시된 바와 같이, 초기화 모듈(01), 충전 제어 모듈(02), 드라이브 모듈(03), 및 발광 장치(04)를 갖는 발광 모듈(05)을 포함하는 픽셀 회로를 제공하는데, 여기에서,

[0038] 드라이브 모듈(03)의 제어 단부는 제1 노드 P1과 연결되고, 그 입력 단부는 제2 노드 P2와 연결되고, 그 출력 단부는 발광 모듈(05)의 입력 단부와 연결되며; 충전 제어 모듈(02)의 제어 단부는 스캔 신호 단부 Scan과 연결되고, 그 입력 단부는 데이터 신호 단부 Data와 연결되고, 그 출력 단부는 제3 노드 P3과 연결되며; 초기화 모듈(01)은 제1 노드 P1, 제2 노드 P2, 제3 노드 P3, 제1 기준 신호 단부 Ref1, 제1 신호 제어 단부 E1 및 스캔 신호 단부 Scan과 연결되며; 발광 모듈(05)의 제1 제어 단부는 제2 신호 제어 단부 E2와 연결되고, 그 제2 제어 단부는 발광 신호 제어 단부 EM와 연결되고, 그 출력 단부는 제2 기준 신호 단부 Ref2와 연결되며;

[0039] 초기화 단계에서, 초기화 모듈(01)은 스캔 신호 단부 Scan의 제어하에 제1 노드 P1을 초기화하도록 구성되고, 충전 제어 모듈(02)은 스캔 신호 단부 Scan의 제어하에 제3 노드 P3을 초기화하도록 구성되며;

[0040] 보상 단계에서, 발광 모듈(05)은 제2 신호 제어 단부 E2의 제어하에 드라이브 모듈(03)의 출력 단부와 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현하도록 구성되고, 초기화 모듈(01)은 제1 신호 제어 단부 E1 및 스캔 신호 단부 Scan의 제어하에 제1 노드 P1을 위한 드라이브 모듈(03)의 임계 전압을 보상하도록 구성되며;

[0041] 데이터 기입 단계에서, 충전 제어 모듈(02)은 스캔 신호 단부 Scan의 제어하에 초기화 모듈(01)을 통해 제1 노드 P1에 대해 데이터 기입을 수행하도록 구성된다.

[0042] 발광 단계에서, 초기화 모듈(01)은 제1 신호 제어 단부 E1의 제어하에 제1 기준 신호 단부 Ref1과 드라이브 모듈(03)의 입력 단부 사이에서의 도통을 실현하도록 구성되며, 드라이브 모듈(03)이 발광 모듈(05)의 발광 장치(04)를 발광하도록 구동한다.

[0043] 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에 있어서, 초기화 단계에서, 초기화 모듈(01)은 제1 노드 P1을 초기화하고, 충전 제어 모듈(02)은 제3 노드 P3을 초기화하며; 보상 단계에서, 발광 모듈(05)은 드라이브 모듈(03)의 출력 단부와 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현하고, 초기화 모듈(01)은 제1 노드 P1

을 위한 드라이브 모듈(03)의 임계 전압을 보상하며; 데이터 기입 단계에서, 충전 제어 모듈(02)은 초기화 모듈(01)을 통해 제1 노드 P1에 대해 데이터 기입을 수행한다. 발광 단계에서, 초기화 모듈(01)은 제1 기준 신호 단부 Ref1과 드라이브 모듈(03)의 입력 단부 사이에서의 도통을 실현하여, 드라이브 모듈(03)이 발광 모듈(05)의 발광 장치(04)를 발광하도록 구동하고, 그로 인해 발광 장치(04)의 정상적인 발광 기능을 실현한다. 이런 방식으로, 종래 기술의 픽셀 회로와 비교해서, 본 발명의 실시 형태에 의해 제공된 픽셀 회로는 초기화 단계에서 드라이브 모듈(03)의 제어 단부에 대한 초기화를 수행하고, 보상 단계에서 드라이브 모듈(03)의 임계 전압에 대한 보상을 수행하고, 데이터 기입 단계에서 드라이브 모듈(03)에 대해 데이터 기입을 수행하며, 그로 인해 드라이브 모듈(03)의 임계 전압의 변화가 발광 장치(04)의 발광성 휘도에 영향을 미치는 것을 방지하여, 발광 장치(04)의 발광성 휘도의 균일성을 향상시키고, 또한 표시 프레임의 품질을 보장할 수 있다.

[0044] 특정한 구현에서, 도 3a 및 도 3b에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에 있어서, 드라이브 모듈(03)은 특히, 드라이브 트랜지스터 D1을 포함할 수 있는데; 여기에서 드라이브 트랜지스터 D1의 게이트 전극은 제1 노드 P1과 연결되고, 그 소스 전극은 제2 노드 P2와 연결되고, 그 드레인 전극은 발광 모듈(05)의 입력 단부와 연결된다.

[0045] 특히, 도 3a에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 드라이브 트랜지스터 D1은 N-형 트랜지스터일 수 있고; 도 3b에 도시된 바와 같이, 드라이브 트랜지스터 D1은 또한 P-형 트랜지스터일 수 있고, 이는 여기에서 규정되지 않을 것이다. 초기화 시간 주기에서, 초기화 모듈(01)은 드라이브 트랜지스터 D1이 포화된 온 상태에 있도록, 제1 노드 P1 즉, 드라이브 트랜지스터 D1의 게이트 전극을 초기화하기 위해 스캔 신호 단부 Scan의 제어하에 제1 기준 신호 단부 Ref1과 제1 노드 P1 사이에서의 도통을 실현하고; 보상 단계에서, 초기화 모듈(01)과 드라이브 트랜지스터 D1은 방전 루프를 형성하여 제1 노드 P1의 전압을 드라이브 트랜지스터 D1의 임계 전압 V_{th} 로 방전하고, 즉, 드라이브 트랜지스터 D1의 임계 전압을 위한 보상이 실현되며; 데이터 기입 단계에서, 충전 제어 모듈(02)은 데이터 신호 단부 Data에 의해 입력된 데이터 신호를 제1 노드 P1 내로 초기화 모듈(01)을 통해 기입하고, 즉, 드라이브 트랜지스터 D1의 게이트 전극에 대해 데이터 기입을 수행하며; 발광 단계에서, 초기화 모듈(01)은 제1 기준 신호 단부 Ref1과 드라이브 트랜지스터 D1의 소스 전극 사이에서의 도통을 실현하여, 드라이브 트랜지스터 D1이 구동 전압으로서 제1 기준 신호 단부 Ref1에 의해 입력된 전압 신호를 이용하여 발광 모듈(05)의 발광 장치(04)를 발광하도록 구동한다.

[0046] 특정한 구현에서, 도 3a 및 도 3b에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 초기화 모듈(01)은 특히 제1 스위치 트랜지스터 T1, 제2 스위치 트랜지스터 T2 및 스토리지 커패시터 C1을 포함할 수 있는데; 여기에서 제1 스위치 트랜지스터 T1의 게이트 전극은 스캔 신호 단부 Scan과 연결되고, 그 소스 전극은 제1 기준 신호 단부 Ref1과 연결되고, 그 드레인 전극은 제1 노드 P1과 연결되며; 제2 스위치 트랜지스터 T2의 게이트 전극은 제1 신호 제어 단부 E1과 연결되고, 그 소스 전극은 제1 기준 신호 단부 Ref1과 연결되고, 그 드레인 전극은 제2 노드 P2와 연결되며; 스토리지 커패시터 C1은 제1 노드 P1과 제3 노드 P3 사이에 연결된다.

[0047] 특히, 도 3a에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 제1 스위치 트랜지스터 T1 및 제2 스위치 트랜지스터 T2는 N-형 트랜지스터들일 수 있고; 도 3b에 도시된 바와 같이, 제1 스위치 트랜지스터 T1 및 제2 스위치 트랜지스터 T2는 P-형 트랜지스터들일 수 있고, 이는 여기에서 규정되지 않을 것이다. 초기화 단계에서, 제1 스위치 트랜지스터 T1은 스캔 신호 단부 Scan의 제어하에 도통되고, 도통된 제1 스위치 트랜지스터 T1은 제1 노드 P1을 초기화하기 위해 제1 기준 신호 단부 Ref1과 제1 노드 P1 사이에서의 도통을 실현하며; 보상 단계에서, 제1 스위치 트랜지스터 T1 및 제2 스위치 트랜지스터 T2는 스캔 신호 단부 Scan과 제1 신호 제어 단부 E1의 제어하에 각각 도통되고, 도통된 제1 스위치 트랜지스터 T1 및 제2 스위치 트랜지스터 T2는 드라이브 트랜지스터 D1과 방전 루프를 형성하여 제1 노드 P1의 전압을 드라이브 트랜지스터의 임계 전압 V_{th} 로 방전하며; 발광 단계에서, 제2 스위치 트랜지스터 T2는 제1 신호 제어 단부 E1의 제어하에 도통되고, 도통된 제2 스위치 트랜지스터 T2가 제1 기준 신호 단부 Ref1과 드라이브 트랜지스터 D1의 소스 전극 사이에서의 도통을 실현하여, 드라이브 트랜지스터 D1이 구동 전압으로서 제1 기준 신호 단부 Ref1에 의해 입력된 전압 신호를 이용하여 발광 모듈(05)의 발광 장치(04)를 발광하도록 구동한다.

[0048] 특정한 구현에서, 도 3a 및 도 3b에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 충전 제어 모듈(02)은 특히 제3 스위치 트랜지스터 T3을 포함할 수 있는데; 여기에서 제3 스위치 트랜지스터 T3의 게이트 전극은 스캔 신호 단부 Scan과 연결되고, 그 소스 전극은 데이터 신호 단부 Data와 연결되고, 그 드레인 전극은 제3 노드 P3과 연결된다.

- [0049] 특히, 도 3a에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 제3 스위치 트랜지스터 T3은 N-형 트랜지스터일 수 있고; 도 3b에 도시된 바와 같이, 제3 스위치 트랜지스터 T3은 P-형 트랜지스터일 수 있고, 이는 여기에서 규정되지 않을 것이다. 초기화 단계에서, 제3 스위치 트랜지스터 T3은 스캔 신호 단부 Scan의 제어하에 도통되고, 도통된 제3 스위치 트랜지스터 T3은 데이터 신호 단부 Data에 의해 입력된 전압 신호에 의해 제3 노드 P3을 초기화하기 위해 데이터 신호 단부 Data와 제3 노드 P3 사이에서의 도통을 실현하며; 보상 단계에서, 유사하게 도통된 제3 스위치 트랜지스터 T3은 제3 노드 P3의 전압을 일정하게 유지하며; 데이터 기입 단계에서, 유사하게 도통된 제3 스위치 트랜지스터 T3은 데이터 신호 단부 Data에 의해 입력된 데이터 신호를 제3 노드 P3 내로 기입한다.
- [0050] 특정한 구현에서, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 제1 스위치 트랜지스터 T1과 제3 스위치 트랜지스터 T3이 동일한 스캔 신호 단부 Scan의 제어하에 상이한 단계들에서 각각의 기능들을 완성할 수 있게 하기 위해, 그 2개의 트랜지스터들이 동일한 스캔 신호 단부 Scan을 제어 단부로서 사용하기 때문에, 제1 스위치 트랜지스터 T1과 제3 스위치 트랜지스터 T3은 동일한 타입의 트랜지스터들이 되도록 설정된다. 도 3a에 도시된 바와 같이, 제1 스위치 트랜지스터 T1과 제3 스위치 트랜지스터 T3은 둘 다 N-형 트랜지스터들일 수 있고; 도 3b에 도시된 바와 같이, 제1 스위치 트랜지스터 T1과 제3 스위치 트랜지스터 T3은 또한 둘 다 P-형 트랜지스터들일 수 있다.
- [0051] 특정한 구현에서, 도 3a 및 도 3b에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 발광 모듈(05)은 특히, 발광 장치(04), 제4 스위치 트랜지스터 T4 및 제5 스위치 트랜지스터 T5를 포함하는데, 여기에서 제4 스위치 트랜지스터 T4의 게이트 전극은 제2 신호 제어 단부 E2와 연결되고, 그 소스 전극은 드라이브 모듈(03)의 출력 단부와 제5 스위치 트랜지스터 T5의 소스 전극과 연결되고, 그 드레인 전극은 발광 장치(04)의 출력 단부 및 제2 기준 신호 단부 Ref2와 연결되며; 제5 스위치 트랜지스터 T5의 게이트 전극은 발광 신호 제어 단부 EM과 연결되고, 그 드레인 전극은 발광 장치(04)의 입력 단부와 연결된다.
- [0052] 특히, 도 3a에 도시된 바와 같이, 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로에서, 제4 스위치 트랜지스터 T4와 제5 스위치 트랜지스터 T5는 N-형 트랜지스터들일 수 있고; 도 3b에 도시된 바와 같이, 제4 스위치 트랜지스터 T4와 제5 스위치 트랜지스터 T5는 P-형 트랜지스터들일 수 있고, 이는 여기에서 규정되지 않을 것이다. 보상 단계에서, 제4 스위치 트랜지스터 T4는 제2 신호 제어 단부 E2의 제어하에 도통되고, 도통된 제4 스위치 트랜지스터 T4는 드라이브 모듈(03)의 출력 단부와 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현하며; 데이터 기입 단계에서, 유사하게 도통된 제4 스위치 트랜지스터 T4는 드라이브 모듈(03)의 출력 단부의 전압을 일정하게 유지하며; 발광 단계에서, 제5 스위치 트랜지스터 T5가 발광 신호 제어 단부 EM의 제어하에 도통되고, 도통된 제5 스위치 트랜지스터 T5가 드라이브 모듈(03)의 출력 단부와 발광 장치(04)의 입력 단부 사이에서의 도통을 실현하여, 구동 모듈(03)이 발광 장치(04)를 발광하도록 구동한다.
- [0053] 본 발명의 실시 형태에서 언급된 스위치 트랜지스터들과 드라이브 트랜지스터들은 박막 트랜지스터(TFT)들일 수 있고, 또한 금속 산화물 반도체(MOS) 전계 효과 트랜지스터들일 수 있으며, 이는 여기에서 규정되지 않을 것이라는 점에 주목해야 한다. 특정한 구현에서, 이러한 트랜지스터들의 소스 전극들과 드레인 전극들은 특별히 구별되지 않고 상호 교환될 수 있다. 박막 트랜지스터는 특별한 실시 형태들이 기술될 때 예로서 이용된다.
- [0054] 또한, 본 발명의 실시 형태에서 언급된 스위치 트랜지스터들과 드라이브 트랜지스터들은 모두 P-형 트랜지스터들을 사용할 수 있거나 모두 N-형 트랜지스터들을 사용할 수 있다. 이런 방식으로, 픽셀 회로를 위한 제조 프로세스는 단순화될 수 있다.
- [0055] 본 발명의 실시 형태에 의해 제공된 픽셀 회로의 작업 프로세스는 본 발명의 실시 형태에 의해 제공된 픽셀 회로의 구조와 타이밍 시퀀스와 관련하여 하기에 상세히 설명되는데, 여기에서 제1 실시 형태의 픽셀 회로의 스위치 트랜지스터들과 드라이브 트랜지스터들은 모두 N-형 트랜지스터들을 사용하도록 설계되며; 제2 실시 형태의 픽셀 회로의 스위치 트랜지스터들과 드라이브 트랜지스터들은 모두 P-형 트랜지스터들을 사용하도록 설계된다.
- [0056] 제1 실시 형태: 본 발명의 실시 형태에 의해 제공된 픽셀 회로의 작업 프로세스는 도 3a에 도시된 바와 같은 픽셀 회로와 도 4a에 도시된 바와 같은 도 3a에 대한 입력-출력 타이밍 시퀀스도와 관련하여 하기에 상세히 설명된다. 특히, 도 4a에 도시된 바와 같은 입력-출력 타이밍 시퀀스도의 4개의 단계들 t1-t4이 선택된다. 다음과 같은 설명에서, 1은 하이-레벨 신호를 나타내고 0은 로우-레벨 신호를 나타낸다.
- [0057] t1 단계에서, Scan=1, E1=0, E2=0, EM=0, Data=VL, Ref1=Vdd, 및 Ref2=0이다. Scan=1이기 때문에, 제1 스위치 트랜지스터 T1과 제3 스위치 트랜지스터 T3이 도통되고; 그리고 E1=0, E2=0 및 EM=0이기 때문에, 제2 스위치 트

랜지스터 T2, 제4 스위치 트랜지스터 T4 및 제5 스위치 트랜지스터 T5는 차단된다. 도통된 제1 스위치 트랜지스터 T1은 제1 기준 신호 단부 Ref1과 제1 노드 P1 사이에서의 도통을 실현하여, 제1 노드 P를 초기화하고, 즉 드라이브 트랜지스터 D1의 게이트 전극을 초기화하고, 이 시점에서, 제1 노드 P1의 전압 즉, 스토리지 커패시터 C1의 우측 단부의 전압은 Vdd이고; 도통된 제3 스위치 트랜지스터 T3은 데이터 신호 단부 Data에 의해 입력된 전압 신호 VL을 제3 노드 P3에 전송하고, 이 시점에서 제3 노드의 전압 즉, 스토리지 커패시터 C1의 좌측 단부의 전압이 VL이고, 이 단계에서, 드라이브 트랜지스터 D1의 게이트 전극의 전압은 Vdd로 초기화되어, 드라이브 트랜지스터 D1이 포화된 온 상태에 있게 된다. t1 단계는 초기화 단계이다.

[0058] t2 단계에서, Scan=1, E1=1, E2=1, EM=0, Data=VL, Ref1=Vdd 및 Ref2=0이다. Scan=1, E1=1 및 E2=1이기 때문에, 제1 스위치 트랜지스터 T1, 제2 스위치 트랜지스터 T2, 제3 스위치 트랜지스터 T3 및 제4 스위치 트랜지스터 T4가 도통되고; 그리고 EM=0이기 때문에, 제5 스위치 트랜지스터 T5는 차단된다. 도통되는 제1 스위치 트랜지스터 T1 및 제2 스위치 트랜지스터 T2는 드라이브 트랜지스터 D1과 방전 루프를 형성하여 제1 노드 P1의 전압을 드라이브 트랜지스터 D1의 임계 전압 Vth로 방전하고, 즉, 이 시점에서, 스토리지 커패시터 C1의 우측 단부의 전압은 Vth이고, 이 시점에서, 드라이브 트랜지스터 D1은 임계적 온 상태에 있고, 도통된 제3 스위치 트랜지스터 T3은 제3 노드 P3의 전압을 VL로 유지하고, 즉, 스토리지 커패시터 C1의 좌측 단부의 전압은 여전히 VL이고, 이 시점에서, 스토리지 커패시터 C1의 양측 단부 양단의 전압 차이는 VL-Vth이고; 그리고 도통된 제4 스위치 트랜지스터 T4는 드라이브 트랜지스터 D1의 드레인 전극과 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현한다. t2 단계는 보상 단계이다.

[0059] t3 단계에서, Scan=1, E1=0, E2=1, EM=0, Data=Vdata, Ref1=Vdd 및 Ref2=0이다. Scan=1 및 E2=1이기 때문에, 제1 스위치 트랜지스터 T1, 제3 스위치 트랜지스터 T3 및 제4 스위치 트랜지스터 T4가 도통되고; 그리고 E1=0 및 EM=0이기 때문에, 제2 스위치 트랜지스터 T2 및 제5 스위치 트랜지스터 T5는 차단된다. 도통된 제1 스위치 트랜지스터 T1은 제1 기준 신호 단부 Ref1과 드라이브 트랜지스터 D1의 게이트 전극 사이에서의 도통을 실현하고, 도통된 제4 스위치 트랜지스터 T4는 트랜지스터 D1의 드레인 전극과 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현하며; 도통된 제3 스위치 트랜지스터 T3은 데이터 신호 단부 Data에 의해 입력된 데이터 신호 Vdata를 제3 노드 P3에 전송하고, 따라서 스토리지 커패시터 C1의 좌측 단부의 전압이 Vdata로 조절되며; 스토리지 커패시터 C1의 양측 단부 양단의 전압 차이가 마지막 단계로서 VL-Vth로 유지되기 때문에, 스토리지 커패시터 C1의 우측 단부의 전압, 즉 제1 노드 P1의 전압은 Vdata-VL+Vth이다. t3 단계는 데이터 기입 단계이다.

[0060] t4 단계에서, Scan=0, E1=1, E2=0, EM=1, Data=VL, Ref1=Vdd 및 Ref2=0이다. E1=1 및 EM=1이기 때문에, 제2 스위치 트랜지스터 T2 및 제5 스위치 트랜지스터 T5는 도통되고; 그리고 Scan=0 및 E2=0이기 때문에, 제1 스위치 트랜지스터 T1, 제3 스위치 트랜지스터 T3 및 제4 스위치 트랜지스터 T4가 차단된다. 도통된 제2 스위치 트랜지스터 T2가 제1 기준 신호 단부 Ref1과 드라이브 트랜지스터 D1의 소스 전극 사이에서의 도통을 실현하고, 도통된 제5 스위치 트랜지스터 T5가 드라이브 트랜지스터 D1의 드레인 전극과 발광 장치(04)의 입력 단부 사이에서의 도통을 실현하여, 드라이브 트랜지스터 D1이 구동 전압으로서 제1 기준 신호 단부 Ref1에 의해 입력된 전압 신호를 이용하여 발광 장치(04)를 발광하도록 구동한다. 마지막 단계로부터 알려질 수 있는 바와 같이, 드라이브 트랜지스터 D1의 게이트 전극의 전압은 Vdata-VL+Vth이고, 따라서 발광 장치(04)를 발광하도록 구동하기 위한 구동 전류는 $I=K(V_{gs}-V_{th})^2=K(V_{data}-V_L+V_{th}-V_{th})^2=K(V_{data}-V_L)^2$ 이며, 여기서 Vgs는 드라이브 트랜지스터 D1의 게이트 전극과 소스 전극 사이의 전압 차이이고, K는 드라이브 트랜지스터 D1의 기하학적 사이즈와 프로세스 파라미터와 관련된 상수이다. 알 수 있는 바와 같이, 발광 장치(04)를 발광하도록 구동하기 위한 구동 전류는 드라이브 트랜지스터 D1의 임계 전압과는 무관하기 때문에, 발광 장치(04)의 발광성 휘도에 대한 드라이브 트랜지스터 D1의 임계 전압의 변화의 영향은 제거되고, 발광 장치(04)의 발광성 휘도의 균일성은 향상된다. t4 단계는 발광 단계이다.

[0061] 후속 시간 주기에서, 스캔 신호 단부 Scan의 다음의 하이-레벨 신호가 도달할 때까지, 드라이브 트랜지스터 D1은 계속적으로 온 상태가 되어, 발광 장치(04)를 계속적으로 발광하도록 구동한다.

[0062] 제2 실시 형태: 본 발명의 실시 형태에 의해 제공된 픽셀 회로의 작업 프로세스는 도 3b에 도시된 바와 같은 픽셀 회로 및 도 4b에 도시된 바와 같은 도 3b의 입력-출력 타이밍 시퀀스도와 관련하여 하기에 상세히 설명된다. 특히, 도 4b에 도시된 바와 같은 입력-출력 타이밍 시퀀스도의 4개의 단계들 t1-t4이 선택된다. 다음의 설명에서, 1은 하이-레벨 신호를 나타내고 0는 로우-레벨 신호를 나타낸다.

[0063] t1 단계에서, Scan=0, E1=1, E2=1, EM=1, Data=VL, Ref1=Vdd 및 Ref2=1이다. Scan=0이기 때문에, 제1 스위치 트랜지스터 T1 및 제3 스위치 트랜지스터 T3은 도통되고; 그리고 E1=1, E2=1 및 EM=1이기 때문에, 제2 스위치

트랜지스터 T2, 제4 스위치 트랜지스터 T4 및 제5 스위치 트랜지스터 T5는 차단된다. 도통된 제1 스위치 트랜지스터 T1은 제1 기준 신호 단부 Ref1과 제1 노드 P1 사이에서의 도통을 실현하여, 제1 노드 P를 초기화하고, 즉 드라이브 트랜지스터 D1의 게이트 전극을 초기화하고, 이 시점에서, 제1 노드 P1의 전압, 즉 스토리지 커패시터 C1의 우측 단부의 전압은 Vdd이며; 도통된 제3 스위치 트랜지스터 T3은 데이터 신호 단부 Data에 의해 입력된 전압 신호 VL을 제3 노드 P3에 전송하고, 이 시점에서, 제3 노드의 전압, 즉 스토리지 커패시터 C1의 좌측 단부의 전압은 VL이고, 이 단계에서, 드라이브 트랜지스터 D1의 게이트 전극의 전압은 Vdd로 초기화되어, 드라이브 트랜지스터 D1이 포화된 온 상태에 있게 된다. t1 단계는 초기화 단계이다.

[0064] t2 단계에서, Scan=0, E1=0, E2=0, EM=1, Data=VL, Ref1=Vdd 및 Ref2=1이다. Scan=0, E1=0 및 E2=0이기 때문에, 제1 스위치 트랜지스터 T1, 제2 스위치 트랜지스터 T2, 제3 스위치 트랜지스터 T3 및 제4 스위치 트랜지스터 T4가 도통되고; 그리고 EM=1이기 때문에, 제5 스위치 트랜지스터 T5가 차단된다. 도통된 제1 스위치 트랜지스터 T1 및 제2 스위치 트랜지스터 T2는 드라이브 트랜지스터 D1과 방전 루프를 형성하여 제1 노드 P1의 전압을 드라이브 트랜지스터 D1의 임계 전압 Vth로 방전하고, 즉, 이 시점에서, 스토리지 커패시터 C1의 우측 단부의 전압은 Vth이고, 이 시점에서, 드라이브 트랜지스터 D1은 임계적 온 상태에 있으며; 도통된 제3 스위치 트랜지스터 T3은 제3 노드 P3의 전압을 VL로 유지하고, 즉, 스토리지 커패시터 C1의 좌측 단부의 전압은 여전히 VL이고, 이 시점에서, 스토리지 커패시터 C1의 양쪽 단부 양단의 전압 차이는 VL-Vth이며; 도통된 제4 스위치 트랜지스터 T4는 드라이브 트랜지스터 D1의 드레인 전극과 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현한다. t2 단계는 보상 단계이다.

[0065] t3 단계에서, Scan=0, E1=1, E2=0, EM=1, Data=Vdata, Ref1=Vdd 및 Ref2=1이다. Scan=0 및 E2=0이기 때문에, 제1 스위치 트랜지스터 T1, 제3 스위치 트랜지스터 T3 및 제4 스위치 트랜지스터 T4가 도통되고; 그리고 E1=1 및 EM=1이기 때문에, 제2 스위치 트랜지스터 T2 및 제5 스위치 트랜지스터 T5는 차단된다. 도통된 제1 스위치 트랜지스터 T1은 제1 기준 신호 단부 Ref1과 드라이브 트랜지스터 D1의 게이트 전극 사이에서의 도통을 실현하고, 도통된 제4 스위치 트랜지스터 T4는 트랜지스터 D1의 드레인 전극과 제2 기준 신호 단부 Ref2 사이에서의 도통을 실현하며; 도통된 제3 스위치 트랜지스터 T3은 데이터 신호 단부 Data에 의해 입력된 데이터 신호 Vdata를 제3 노드 P3에 전송하고, 따라서 스토리지 커패시터 C1의 좌측 단부의 전압은 Vdata로 조절되며; 스토리지 커패시터 C1의 양쪽 단부 양단의 전압 차이가 마지막 단계로서 VL-Vth로 유지되기 때문에, 스토리지 커패시터 C1의 우측 단부의 전압, 즉, 제1 노드 P1의 전압은 Vdata-VL+Vth이다. t3 단계는 데이터 기입 단계이다.

[0066] t4 단계에서, Scan=1, E1=0, E2=1, EM=0, Data=VL, Ref1=Vdd 및 Ref2=1이다. E1=0 및 EM=0이기 때문에, 제2 스위치 트랜지스터 T2 및 제5 스위치 트랜지스터 T5는 도통되고; 그리고 Scan=1 및 E2=1이기 때문에, 제1 스위치 트랜지스터 T1, 제3 스위치 트랜지스터 T3 및 제4 스위치 트랜지스터 T4가 차단된다. 도통된 제2 스위치 트랜지스터 T2는 제1 기준 신호 단부 Ref1과 드라이브 트랜지스터 D1의 소스 전극 사이에서의 도통을 실현하고, 도통된 제5 스위치 트랜지스터 T5는 드라이브 트랜지스터 D1의 드레인 전극과 발광 장치(04)의 입력 단부 사이에서의 도통을 실현하여, 드라이브 트랜지스터 D1이 구동 전압으로서 제1 기준 신호 단부 Ref1에 의해 입력된 전압 신호를 이용하여 발광 장치(04)를 발광하도록 구동한다. 마지막 단계로부터 알 수 있는 바와 같이, 드라이브 트랜지스터 D1의 게이트 전극의 전압은 Vdata-VL+Vth이고, 따라서 발광 장치(04)를 발광하도록 구동하기 위한 구동 전류는 $I=K(V_{gs}-V_{th})^2=K(V_{data}-V_L+V_{th}-V_{th})^2=K(V_{data}-V_L)^2$ 이며, 여기서 Vgs는 드라이브 트랜지스터 D1의 게이트 전극과 소스 전극 사이의 전압 차이이고, K는 드라이브 트랜지스터 D1의 기하학적 사이즈와 프로세스 파라미터와 관련된 상수이다. 알 수 있는 바와 같이, 발광 장치(04)를 발광하도록 구동하기 위한 구동 전류는 드라이브 트랜지스터 D1의 임계 전압과는 무관하기 때문에, 발광 장치(04)의 발광성 휘도에 대한 드라이브 트랜지스터 D1의 임계 전압의 변화의 영향은 제거되고, 발광 장치(04)의 발광성 휘도의 균일성은 향상된다. t4 단계는 발광 단계이다.

[0067] 후속 시간 주기에서, 스캔 신호 단부 Scan의 다음의 로우-레벨 신호가 도달할 때까지, 드라이브 트랜지스터 D1은 발광 장치(04)를 계속적으로 발광하도록 구동하기 위해 온 상태에 계속적으로 있게 된다.

[0068] 동일한 독창적 개념을 기반으로, 본 발명의 실시 형태는 유기 전계 발광 표시 패널을 제공하는데, 이는 본 발명의 실시 형태에 의해 제공된 상기 픽셀 회로를 포함한다. 유기 전계 발광 표시 패널에 의한 문제를 풀기 위한 원리가 픽셀 회로에 의한 것과 유사하기 때문에, 유기 전계 발광 표시 패널을 위한 구현들은 픽셀 회로를 위한 것으로 언급할 수 있고, 반복된 부분들은 상세히 설명되지 않을 것이다.

[0069] 동일한 독창적 개념을 기반으로, 본 발명의 실시 형태는 표시 장치를 제공하는데, 이는 본 발명의 실시 형태에 의해 제공된 상기 유기 전계 발광 표시 패널을 포함한다. 표시 장치는 휴대 전화, 태블릿 컴퓨터, 텔레비전,

디스플레이, 노트북 컴퓨터, 디지털 포토 프레임 및 내비게이터와 같은, 디스플레이 기능을 갖는 임의의 제품 또는 컴포넌트일 수 있다. 표시 장치에 의한 문제를 풀기 위한 원리가 유기 전계 발광 표시 패널에 의한 것과 유사하기 때문에, 표시 장치를 위한 구현들은 유기 전계 발광 표시 패널을 위한 것으로 언급할 수 있고, 반복된 부분들은 상세히 설명되지 않을 것이다.

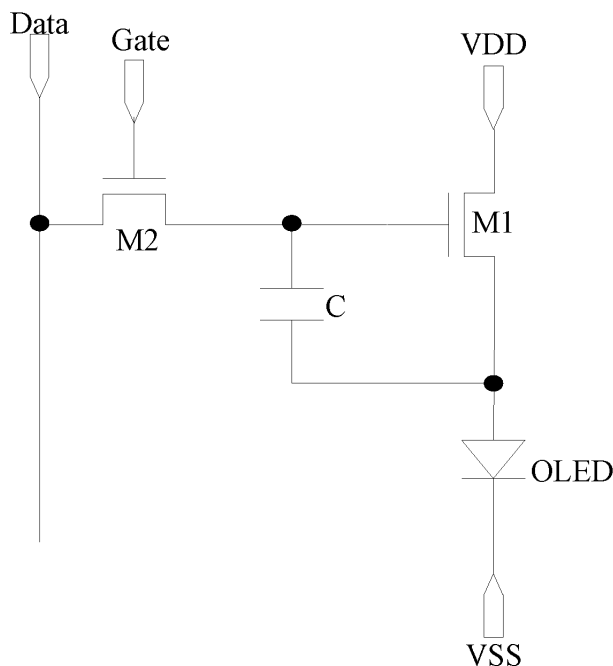
[0070] 동일한 독창적 개념을 기반으로, 본 발명의 실시 형태는 픽셀 회로의 구동 방법을 제공한다. 구동 방법의 원리가 픽셀 회로의 것과 유사하기 때문에, 구동 방법을 위한 구현들은 픽셀 회로를 위한 것으로 언급할 수 있고, 반복된 부분들은 상세히 설명되지 않을 것이다.

[0071] 본 발명의 실시 형태들은 픽셀 회로, 유기 전계 발광 표시 패널, 표시 장치 및 그 구동 방법을 제공한다. 픽셀 회로는 초기화 모듈, 충전 제어 모듈, 드라이브 모듈, 및 발광 장치를 갖는 발광 모듈을 포함한다. 초기화 단계에서, 초기화 모듈은 제1 노드를 초기화하고, 충전 제어 모듈은 제3 노드를 초기화하며; 보상 단계에서, 발광 모듈은 드라이브 모듈의 출력 단부와 제2 기준 신호 단부 사이에서의 도통을 실현하고, 초기화 모듈은 제1 노드를 위한 드라이브 모듈의 임계 전압을 보상하며; 그리고 데이터 기입 단계에서, 충전 제어 모듈은 초기화 모듈을 통해 제1 노드에 대해 데이터 기입을 수행한다. 발광 단계에서, 초기화 모듈은 제1 기준 신호 단부와 드라이브 모듈의 입력 단부 사이에서의 도통을 실현하여, 드라이브 모듈이 발광 모듈의 발광 장치를 발광하도록 구동하고, 그로 인해 발광 장치의 정상적인 발광 기능을 실현하게 한다. 이런 방식으로, 종래 기술의 픽셀 회로와 비교해서, 본 발명의 실시 형태에 의해 제공된 픽셀 회로는 초기화 단계에서 드라이브 모듈의 제어 단부에 대한 초기화를 수행하고, 보상 단계에서 드라이브 모듈의 임계 전압에 대한 보상을 수행하고, 데이터 기입 단계에서 드라이브 모듈에 대해 데이터 기입을 수행하며, 그로 인해 드라이브 모듈의 임계 전압의 변화가 발광 장치의 발광성 휘도에 영향을 미치지 않게 방지하고, 발광 장치의 발광성 휘도의 균일성을 향상시키고, 또한 표시 프레임의 품질을 보장하게 한다.

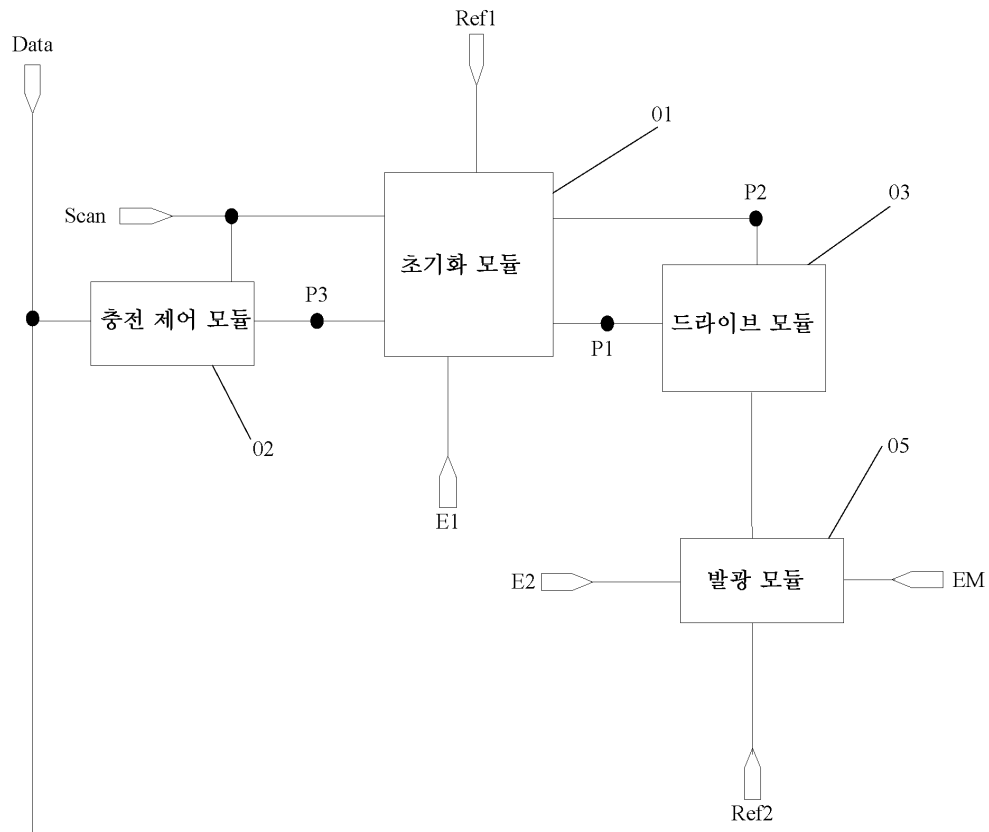
[0072] 당업계의 숙련자에게는 본 발명의 범위 또는 취지에서 벗어남 없이 본 발명에 다양한 변형 및 변경이 이루어질 수 있음이 자명할 것이다. 이러한 방식으로, 본 발명의 첨부된 청구 범위 및 그 균등물의 범위 내에 있다면, 본 발명은 이러한 변형들 및 변경들을 커버하는 것으로 의도된다.

도면

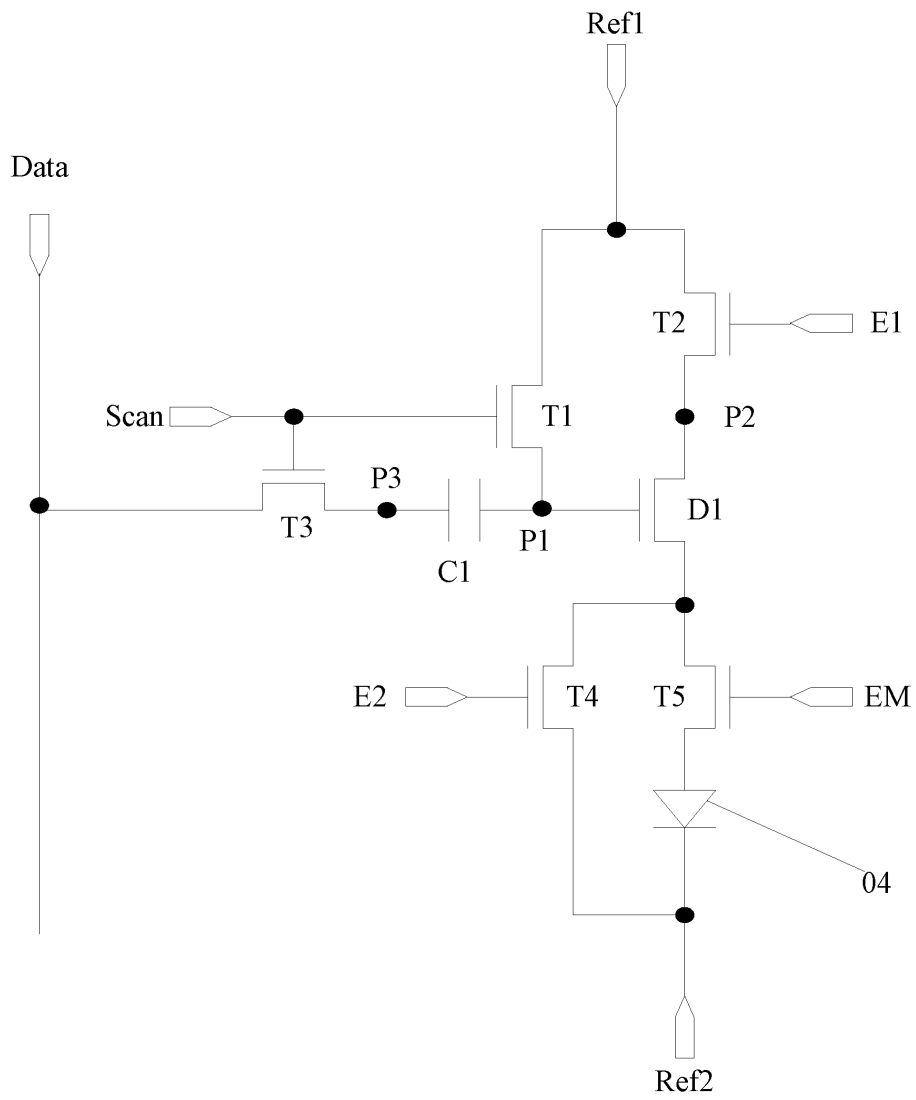
도면1



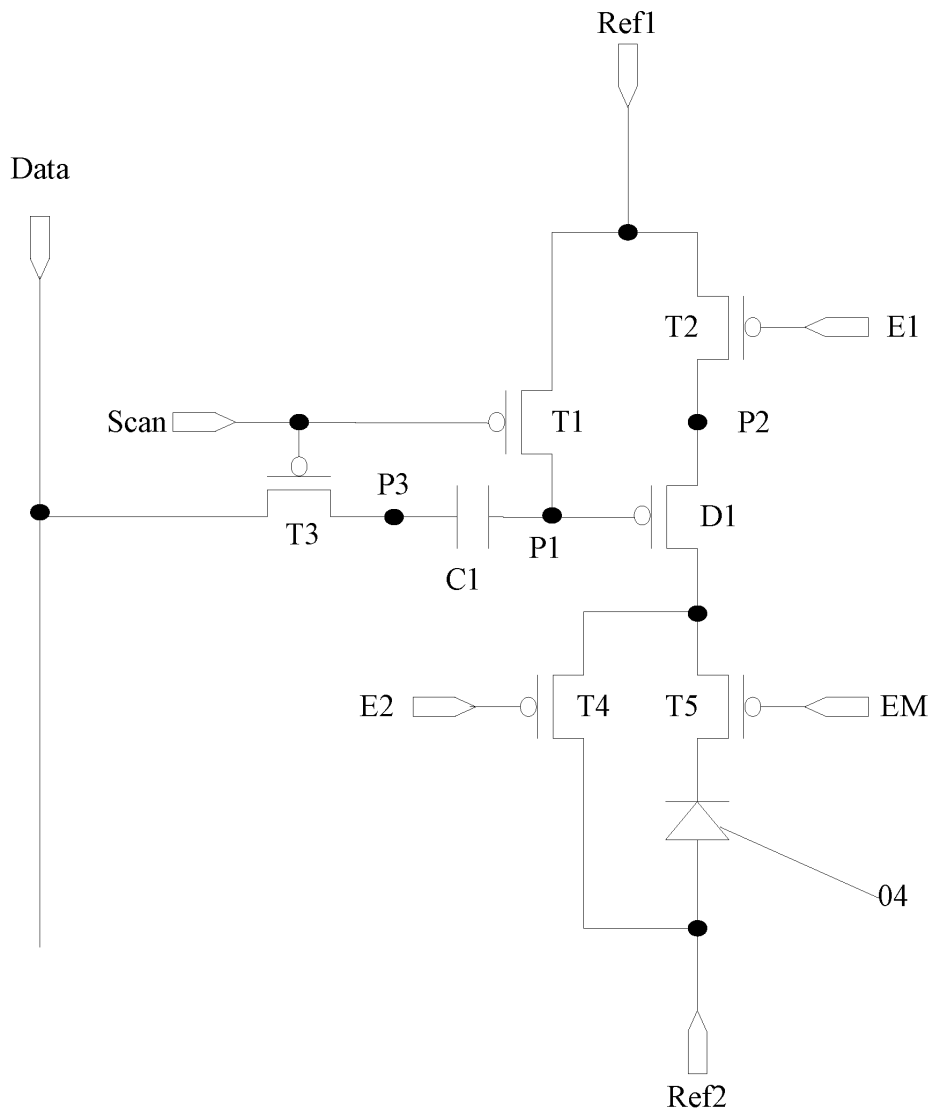
도면2



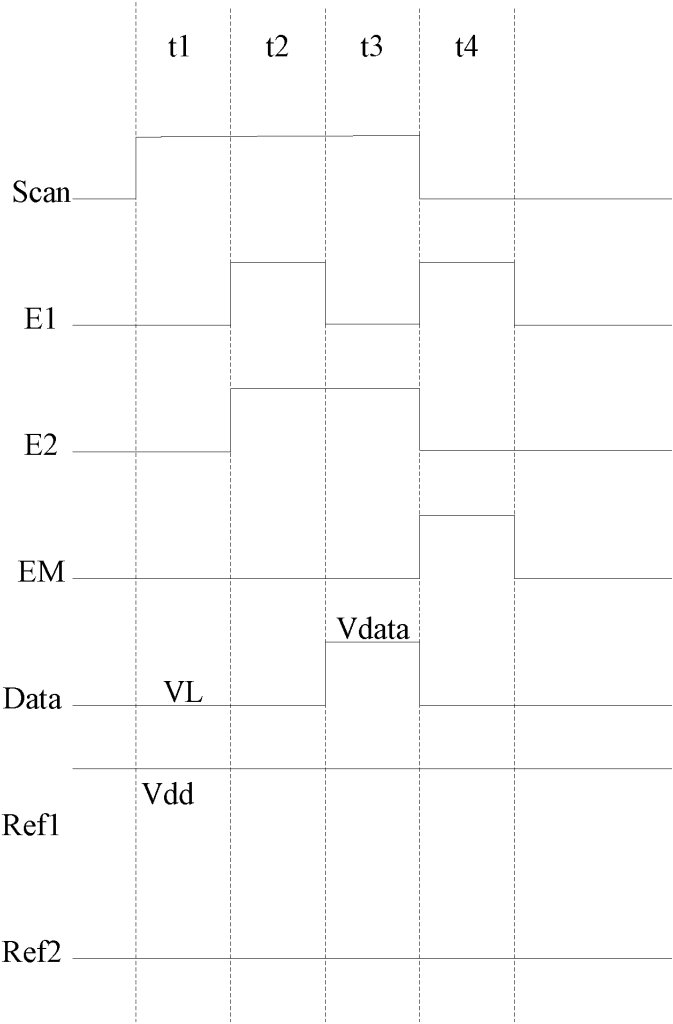
도면3a



도면3b



도면4a



도면4b

