



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

H01L 23/48 (2006.01)  
H01L 21/60 (2006.01)  
H01L 23/02 (2006.01)

(11) 공개번호 10-2007-0031376  
(43) 공개일자 2007년03월19일

(21) 출원번호 10-2007-7000112

(22) 출원일자 2007년01월03일

심사청구일자 없음

번역문 제출일자 2007년01월03일

(86) 국제출원번호 PCT/US2005/024538

(87) 국제공개번호 WO 2006/017224

국제출원일자 2005년07월11일

국제공개일자 2006년02월16일

(30) 우선권주장 11/022,375 2004년12월23일 미국(US)  
60/587,428 2004년07월13일 미국(US)

(71) 출원인 스태츠 칩팩, 엘티디.  
싱가포르, 569059, 테크포인트 #05-17/20, 65 앙 모 키오 스트리트 10

(72) 발명자 카렌조스, 마르코스  
미국, 캘리포니아 94301, 팔로 알토, 리튼 에비뉴 535  
카슨, 플린  
미국, 캘리포니아 94061, 레드우드 시티, 레드우드에비뉴 1280  
김, 영철  
경기도, 용인시, 상현동

(74) 대리인 강명구

전체 청구항 수 : 총 51 항

(54) 불 그리드 어레이 패키지 상에 적층된 다이와 뒤집힌 랜드그리드 어레이 패키지를 포함하는 반도체 멀티패키지 모듈

(57) 요약

본 발명에 따르면, 다양한 종류와 기능을 가지는 복수의 다이가 패키지 내에 포함되고, 일부 실시예에서는 패키지가 디지털 프로세서, 아날로그 장치 그리고 메모리를 포함한다. 비교적 큰 풋 프린트를 가지는 제 1 다이가 제 1 패키지 기판의 표면에 장착된다. 매우 작은 풋 프린트를 가지는 제 2 다이는 제 1 다이의 표면에 그리고 상기 제 1 다이의 한 에지를 향해 제 2 다이 부착 영역 상에 올려진다. 제 1 다이는 와이어 본드에 의해 기판의 다이 부착 측면 내의 도전 트레이스에 연결된다. 제 2 다이는 와이어 본드에 의해 제 1 패키지 기판에 전기적으로 연결되며, 추가로 와이어 본드에 의해 상기 제 1 다이에 전기적으로 연결된다. 일부 실시예에서, 스페이서는 제 1 다이 상에 제 1 다이의 표면 내 스페이서 부착 영역 상에 장착된다. 상기 스페이서 부착 영역은 다이 부착 영역 내에 포함되지 않으며, 일반적으로 제 1 다이의 마진에 인접한다. 상기 LGA 패키지의 하나의 마진이 상기 스페이서의 에지에 인접한 채로 랜드 그리드 어레이(LGA) 패키지가 상기 스페이서 상에 뒤집혀 장착된다. 다른 실시예에서, 상기 제 2 다이의 두께에 인접하는 두께를 가지는 제 1 스페이서가 상기 제 1 다이

상의 스페이서 부착 영역에 올려진다. 추가 스페이서들이 상기 제 1 스페이서와 제 2 스페이서 모두의 상부에 올려지고, 뒤집힌 LGA 패키지가 상기 추가 스페이서들 상에 장착된다. LGA 패키지 상의 본드 사이트들과 BGA 패키지 상의 본드 사이트들 사이에 와이어 본드에 의해 LGA 패키지가 상기 제 1 패키지 기판에 전기적으로 연결된다.

## 대표도

도 1

## 특허청구의 범위

### 청구항 1.

제 1 패키지 기판상에 올려진 제 1 패키지 다이로서, 상기 제 1 패키지 다이의 활성 표면이 상기 제 1 패키지 기판과 다른 방향을 향하고, 상기 제 1 패키지 다이가 와이어 본드에 의해 상기 제 1 패키지 기판 내 도전 트레이스에 전기적으로 연결되며, 상기 제 1 패키지 다이의 활성 표면은 스페이서 부착 영역과 제 2 다이 부착 영역을 포함하는 상기 제 1 패키지 다이와; 그리고

상기 제 1 패키지 다이의 상기 활성 표면의 상기 스페이서 부착 영역 상에 올려진 스페이서를 포함하되,

상기 다이 부착 영역이 상기 스페이서 부착 영역인 것을 특징으로 하는 반도체 패키지.

### 청구항 2.

제 1 항에 있어서,

상기 스페이서 옆의 상기 제 2 다이 부착 영역 상에 올려진 제 2 다이를 더 포함하는 것을 특징으로 하는 반도체 패키지.

### 청구항 3.

제 1 항에 있어서,

상기 스페이서 상에 올려지고 상기 제 2 다이의 적어도 일부분에 오버행 된 제 2 패키지를 더 포함하는 것을 특징으로 하는 반도체 패키지.

### 청구항 4.

제 1 패키지 기판상에 올려진 제 1 패키지 다이로서, 상기 제 1 패키지 다이의 활성 표면이 상기 제 1 패키지 기판과 다른 방향을 향하고, 상기 제 1 패키지 다이는 와이어 본드에 의해 상기 제 1 패키지 기판 내의 도전 트레이스에 전기적으로 연결되며, 상기 제 1 패키지 다이의 상기 활성 표면은 스페이서 부착 영역과 제 2 다이 부착 영역을 포함하는 상기 제 1 패키지 다이와; 그리고

상기 제 1 패키지 다이의 상기 활성 표면의 상기 다이 부착 영역 상에 올려진 제 2 다이를 포함하되,

상기 다이 부착 영역이 상기 스페이서 부착 영역 외부에 위치하는 것을 특징으로 하는 반도체 패키지.

### 청구항 5.

제 4 항에 있어서,

상기 스페이서 옆의 상기 스페이서 부착 영역상에 올려진 스페이서를 더 포함하는 것을 특징으로 하는 반도체 패키지.

#### 청구항 6.

제 5 항에 있어서,

상기 스페이서 상에 올려지며 상기 제 2 다이의 적어도 일부에 오버행 된 제 2 패키지를 더 포함하는 것을 특징으로 하는 반도체 패키지.

#### 청구항 7.

제 4 항에 있어서,

상기 제 2 다이는 와이어 본드에 의해 상기 제 1 반도체 기판상의 도전 트레이스에 전기적으로 배선되는 것을 특징으로 하는 반도체 패키지.

#### 청구항 8.

제 4 항에 있어서,

상기 제 2 다이는 와이어 본드에 의해 상기 제 1 패키지 다이 상의 패드들에 전기적으로 배선되는 것을 특징으로 하는 반도체 패키지.

#### 청구항 9.

제 7 항에 있어서,

상기 제 2 다이는 상기 와이어 본드에 의해 상기 제 1 패키지 다이 상의 패드에 추가로 전기적으로 배선되는 것을 특징으로 하는 반도체 패키지.

#### 청구항 10.

제 6 항에 있어서,

상기 제 2 패키지가 뒤집힌 랜드 그리드 어레이 패키지이고,

제 2 패키지의 상향 표면상의 와이어 본드 사이트와 상기 제 1 기판의 상향 표면상의 와이어 본드 사이트 사이에 와이어 본드에 의해 상기 랜드 그리드 어레이 패키지가 상기 제 1 패키지에 전기적으로 배선되는 것을 특징으로 하는 반도체 패키지.

#### 청구항 11.

제 1 항에 있어서,

상기 스페이서 부착 영역이 제 1 패키지 다이의 에지에 인접하게 위치하는 것을 특징으로 하는 반도체 패키지.

## 청구항 12.

제 4 항에 있어서,

상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 활성 측면의 중심으로부터 떨어져 위치하는 것을 특징으로 하는 반도체 패키지.

## 청구항 13.

제 4 항에 있어서,

상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 활성 측면의 에지에 인접하게 위치하는 것을 특징으로 하는 반도체 패키지.

## 청구항 14.

제 13 항에 있어서,

상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 활성 측면의 코너에 인접하게 위치하는 것을 특징으로 하는 반도체 패키지.

## 청구항 15.

제 1 반도체 패키지를 포함하는 멀티패키지 모듈에 있어서, 상기 제 1 반도체 패키지는:

제 1 패키지 기판상에 올려진 제 1 패키지 다이로서, 상기 제 1 패키지 다이의 활성 표면이 상기 제 1 패키지 기판과 다른 방향을 향하고, 상기 제 1 패키지 다이는 와이어 본드에 의해 상기 제 1 패키지 기판 내의 도전 트레이스에 전기적으로 연결되며, 상기 제 1 패키지 다이의 상기 활성 표면은 제 2 다이 부착 영역과 스페이서 부착 영역을 포함하는 상기 제 1 패키지 다이와;

상기 제 2 다이 부착 영역 상에 올려진 제 2 다이와;

상기 스페이서 부착 영역 상에 올려진 스페이서와; 그리고

상기 스페이서 상에 올려지고 상기 제 2 다이의 적어도 일부에 오버행 된 뒤집힌 랜드 그리드 어레이 패키지를 포함하는 것을 특징으로 하는 멀티패키지 모듈.

## 청구항 16.

제 15 항에 있어서,

상기 제 1 다이가 와이어 본드에 의해 상기 제 1 패키지 기판상의 도전 트레이스에 전기적으로 배선되는 것을 특징으로 하는 멀티패키지 모듈.

## 청구항 17.

제 15 항에 있어서,

상기 제 2 다이가 와이어 본드에 의해 제 1 패키지 다이 상의 패드들에 전기적으로 배선되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 18.

제 17 항에 있어서,

상기 제 2 다이가 와이어 본드에 의해 제 1 패키지 다이 상의 패드들에 전기적으로 배선되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 19.

제 15 항에 있어서,

랜드 그리드 어레이 패키지의 상향 표면 상의 도전 트레이스와 제 1 패키지 기판 상의 도전 트레이스들 내 본드 사이트들 사이에 와이어 본드에 의해, 상기 뒤집힌 랜드 그리드 어레이 패키지가 제 1 패키지 기판에 전기적으로 배선되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 20.

제 15 항에 있어서,

상기 랜드 그리드 어레이 패키지와 그와 함께 연결되는 와이어, 제 2 다이와 그와 함께 연결되는 와이어, 그리고 제 1 패키지와 스페이서의 노출 부분들 상부의 몰딩을 더 포함하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 21.

제 15 항에 있어서,

상기 제 1 패키지가 볼 그리드 어레이 패키지인 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 22.

제 15 항에 있어서,

상기 제 1 패키지 다이가 디지털 프로세서인 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 23.

제 15 항에 있어서,

상기 제 2 다이가 아날로그 장치인 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 24.

제 15 항에 있어서,

상기 랜드 그리드 어레이 패키지가 메모리 패키지인 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 25.

랜드 그리드 어레이(LGA) 기관을 포함하되, 상기 LGA 기관은:

절연막과;

하나 이상의 도전 막과;

측면들과 제 1 및 제 2 표면들과; 그리고

추가 패키지에 대한 전기 배선을 위해 상기 LGA 기관의 제 2 표면 에지를 따라 노출된 와이어 본드 사이트를 포함하고,

상기 랜드 그리드 어레이(LGA) 패키지는 상기 LGA 기관의 상기 제 1 표면의 다이 부착 영역상에 올려지며, 상기 제 1 LGA 다이를 따라 위치한 다이 패드들과 상기 LGA 기관의 제 1 표면 에지를 따라 노출된 사이트들 사이에 와이어 본드에 의해 전기적으로 배선되는 제 1 LGA 다이를 포함하되,

상기 제 1 표면의 에지와 상기 제 2 표면의 에지 모두가 LGA 기관의 측면에 위치하는 것을 특징으로 하는 랜드 그리드 어레이 패키지.

#### 청구항 26.

제 25 항에 있어서,

상기 제 1 LGA 다이의 제 2 LGA 다이 부착 영역 상에 올려지며, 상기 제 2 LGA 다이의 에지를 따라 위치한 다이 패드들과 상기 LGA 기관의 상기 제 1 표면 에지를 따라 노출된 사이트들 사이에 와이어 본드에 의해 전기적으로 배선된 제 2 LGA 다이를 더 포함하는 것을 특징으로 하는 랜드 그리드 어레이 패키지.

#### 청구항 27.

제 26 항에 있어서,

다이 패드들을 가지는 상기 제 2 LGA 다이 에지가 다이 패드들을 가지는 상기 제 1 LGA 다이 에지로부터 이동되고 이에 평행하도록, 제 2 LGA 다이가 배치됨으로써, 제 2 LGA 다이의 상기 에지가 상기 제 1 LGA 다이 상의 다이 패드들과 접촉하지 않도록 하는 것을 특징으로 하는 랜드 그리드 어레이 패키지.

#### 청구항 28.

제 25 항에 있어서,

상기 LGA 다이와 와이어 본드들이, 상기 랜드 그리드 어레이 패키지의 표면을 구성하는 표면을 가지는 몰딩에 의해 덮이는 것을 특징으로 하는 랜드 그리드 어레이 패키지.

### 청구항 29.

제 25 항의 제 1 패키지 다이와, 제 1 패키지 기판과, 그리고 랜드 그리드 어레이 패키지를 포함하되,

상기 제 1 패키지 다이 상부에 스페이서가 올려지고,

상기 랜드 그리드 어레이 패키지가 뒤집혀서 상기 스페이서 상부에 올려지며,

상기 스페이서가 상기 랜드 그리드 어레이 패키지보다 작은 풋 프린트를 가지고,

상기 랜드 그리드 어레이의 상기 상향 표면상의 배선 사이트들과 상기 제 1 패키지 기판의 상기 상향 표면 상의 배선 사이트들 사이에 와이어 본드에 의해 상기 뒤집힌 랜드 그리드 어레이 패키지가 상기 제 1 패키지에 전기적으로 배선되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 30.

제 29 항에 있어서,

상기 랜드 그리드 어레이 패키지의 일부가 상기 스페이서를 넘어 확장하며,

상기 뒤집힌 랜드 그리드 어레이 패키지가 상기 스페이서 상부에 배치되어 상기 스페이서가, 배선 사이트들을 가지는 패키지 에지에 인접하게 위치한 상기 랜드 그리드 어레이 패키지의 일부를 서포트 하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 31.

제 29 항에 있어서,

상기 제 1 패키지 다이의 활성 표면의 제 2 다이 부착 영역 상에 올려진 제 2 다이를 더 포함하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 32.

제 31 항에 있어서,

상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 활성 측면의 중심으로부터 벗어나 배치되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 33.

제 31 항에 있어서,

상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 표면 에지에 인접하게 배치되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 34.

제 31 항에 있어서,

상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 표면 코너에 인접하게 배치되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 35.

제 35 항에 있어서,

상기 스페이서가 상기 제 1 패키지 다이의 에지에 인접하게 배치되는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 36.

제 31 항에 있어서,

상기 제 1 다이가 디지털 프로세서인 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 37.

제 31 항에 있어서,

상기 제 1 다이와 상기 제 1 다이 기판이 볼 그리드 어레이 패키지를 포함하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 38.

제 31 항에 있어서,

상기 제 2 다이가 아날로그 장치를 포함하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 39.

제 29 항에 있어서,

상기 랜드 그리드 어레이 패키지가 메모리 패키지를 포함하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 40.

제 25 항에 있어서,

상기 랜드 그리드 어레이 패키지 다이가 하나의 다이 마진을 따라 위치한 본드 패드들을 포함하며,

상기 랜드 그리드 어레이 패키지 기판이 대응하는 마진을 따라 위치한 와이어 본드 사이트들을 포함하는 것을 특징으로 하는 멀티패키지 모듈.

### 청구항 41.



제 26 항에 있어서,

상기 본드 패드 마진들이 상기 패키지의 동일한 에지를 향해 배열되도록, 상기 제 1 및 제 2 랜드 그리드 어레이 다이가 적층되며,

상기 제 1 다이와 상기 랜드 그리드 어레이 패키지 기판의 인접 마진 사이에 와이어 본드들을 위한 공간을 남기도록 상기 제 2 다이가 이동되는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 42.

제 25 항에 있어서,

상기 랜드 그리드 패키지 기판이 본드 핑거에 더하여 볼 패드들을 가지는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 43.

제 1 항에 있어서,

상기 스페이서가 접착제를 사용하여 상기 제 1 다이에 부착된 고체 단편을 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 44.

제 29 항에 있어서,

상기 스페이서는 접착제를 사용하여 상기 제 1 다이와 상기 랜드 그리드 어레이 패키지에 부착된 고체 단편을 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 45.

제 1 항에 있어서,

상기 스페이서는 접착제 스페이서를 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 46.

제 29 항에 있어서,

상기 스페이서는 접착제 스페이서를 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 47.

제 31 항에 있어서,

상기 제 1 패키지 다이 상에 올려진 제 2 스페이서를 더 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 48.

제 31 항에 있어서,

상기 제 2 다이 상에 올려진 추가 스페이서를 더 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 49.

제 46 항에 있어서,

상기 추가 스페이서는 접착제를 사용하여 상기 제 2 다이에 부착된 고체 단편을 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 50.

제 47 항에 있어서,

상기 추가 스페이서는 접착제 스페이서를 더 포함하는 것을 특징으로 하는 멀티패키지 모듈.

#### 청구항 51.

제 1 패키지 상부에 적층된 제 2 다이와 제 2 패키지를 포함하는 멀티패키지 모듈을 제조하는 방법에 있어서, 상기 방법은:

제 1 패키지 기판에 부착된 제 1 패키지 다이를 포함하는 상기 제 1 패키지를 제공하는 단계로서, 상기 제 1 패키지 다이의 상기 활성 표면이 상기 제 1 패키지 기판과 다른 방향을 향하는 상기 제공 단계와;

상기 제 1 패키지 다이의 상기 활성 표면의 스페이서 부착 영역 상에 스페이서를 부착하는 단계와;

상기 제 1 패키지 기판의 상기 활성 표면의 제 2 다이 부착 영역 상에 제 2 다이를 부착하는 단계로서, 상기 제 2 부착 영역이 상기 스페이서 부착 영역 외부에 위치하는 상기 부착 단계와;

상기 제 1 패키지 다이를 와이어 본드에 의해 상기 제 1 패키지 기판에 배선하는 단계와;

상기 제 2 다이를 와이어 본드에 의해 상기 제 1 패키지 기판에 배선하는 단계와;

제 2 패키지 기판에 부착된 제 2 패키지 다이를 포함하는 제 2 패키지를 제공하는 단계로서, 상기 다이는 와이어 본드에 의해 상기 기판에 배선되는 상기 제공 단계와;

상기 제 2 패키지 다이와 이와 연결된 상기 와이어 보드를 덮도록 몰딩하는 단계로서, 상기 몰딩의 표면이 상기 제 2 패키지의 표면을 형성하는 상기 몰딩 단계와;

상기 스페이서 상에 제 2 패키지를 부착하는 단계로서, 상기 몰딩 표면이 상기 스페이서를 향하는 상기 부착 단계와;

상기 제 2 패키지를 와이어 본드에 의해 상기 제 1 패키지에 배선하는 단계와; 그리고

상기 제 2 패키지과 그에 연결된 와이어, 상기 제 2 다이와 그와 함께 연결된 와이어, 그리고 상기 제 1 패키지의 노출 부분와 제 1 패키지 기판 그리고 그와 함께 연결된 와이어를 덮도록 몰딩하는 단계

를 포함하는 것을 특징으로 하는 멀티패키지 모듈 제조 방법.

## 명세서

### 기술분야

본 발명은 반도체 장치 패키지에 관한 것으로, 특히, 모듈 내에 다양한 기능을 가지는 다이(die)를 포함하는 멀티패키지 모듈에 관한 것이다.

### 배경기술

일부 실질적인 애플리케이션에서, 복수의 서로 다른 종류를 가진 전자 집적 회로 장치들을 하나의 패키지에 결합하는 것이 바람직할 수 있다. 특히, 예를 들면, 모바일 통신 장치에 있어서, 디지털 프로세서, 아날로그 장치, 및 메모리 장치를 하나의 패키지에 포함되도록 하는 것이 바람직할 수 있다. 복수의 다이(die)에 대한 배선이 복잡하더라도, 적층된 다이 패키지 내에서 하나의 다이 상부에 다른 다이를 쌓는 것이 가능하다.

모든 다이가 "양질"의 다이인 것은 아니며, 적층된 다이 패키지에 존재하는 하나의 "불량" 다이가 불량 패키지를 만들고 "양질"의 다이를 낭비하게 된다는 사실에 의해 다양한 다이 형태를 가지는 패키지에 대한 추가 요구가 발생한다.

### 발명의 상세한 설명

본 발명에 따르면, 다양한 종류와 기능을 가지는 복수의 다이가 패키지 내에 포함되고, 일부 실시예에서는 패키지가 디지털 프로세서, 아날로그 장치 그리고 메모리를 포함한다. 비교적 큰 풋 프린트를 가지는 제 1 다이가 제 1 패키지 기관의 표면에 장착된다. 매우 작은 풋 프린트를 가지는 제 2 다이는 제 1 다이의 표면에 그리고 상기 제 1 다이의 한 에지를 향해 제 2 다이 부착 영역 상에 올려진다. 제 1 다이는 와이어 본드에 의해 기관의 다이 부착 측면 내의 도전 트레이스에 연결된다. 제 2 다이는 와이어 본드에 의해 제 1 패키지 기관에 전기적으로 연결되며, 추가로 와이어 본드에 의해 상기 제 1 다이에 전기적으로 연결된다. 스페이서는 제 1 다이 상에 제 1 다이의 표면 내 스페이서 부착 영역 상에 장착된다. 상기 스페이서 부착 영역은 다이 부착 영역 내에 포함되지 않으며, 일반적으로 제 1 다이의 마진에 인접한다. 상기 LGA 패키지의 하나의 마진이 상기 스페이서의 에지에 인접한 채로 랜드 그리드 어레이(LGA) 패키지가 상기 스페이서 상에 뒤집혀 장착되어 LGA 패키지의 대부분이 상기 제 2 다이에 오버행 된다. 상기 LGA 패키지 상의 본드 사이트와 상기 BGA 패키지 상의 본드 사이트 사이에 와이어 본드에 의해 LGA 패키지가 상기 제 1 패키지 기관에 전기적으로 연결된다. BGA 패키지 기관은 하나 이상의 마진을 따라, 두 열의 본드 패드들이 제공된다. 하나의 열은 BGA 다이로부터 와이어 본드를 위한 것이고 나머지 열은 뒤집힌 LGA 패키지로부터의 와이어 본드를 위한 것이다.

이러한 실시예에서, 스페이서는 스페이서가 올려진 제 1 다이의 중앙으로부터 오프셋 된다. 또한, 이러한 실시예에서, 스페이서는 자신이 올려진 LGA 패키지의 중앙으로부터 오프셋 된다.

LGA 패키지가 하부 제 1 및 제 2 다이로부터 이격되고 그리고 상기 제 1 및 제 2 다이를 상기 제 1 기관에 연결하거나, 상기 제 1 및 제 2 다이에 연결하는 와이어 본드 루프를 가지는 콘택트로부터 떨어진 상태를 유지하도록, 스페이서가 충분히 두껍다. 즉, 스페이서와 접착제(만약 존재한다면, 상기 스페이서를 한 측면 상에 위치한 제 1 다이와 다른 측면 상에 위치한 뒤집힌 LGA 패키지에 부착하는 사용됨)의 연결 두께는 와이어 본드의 클리어런스를 허용할 만큼 충분히 커야하고, 공정 중에 중심에서 벗어난 LGA 패키지의 제한 기울기에 대한 허용 오차를 더한다.

포괄적인 측면에서, 본 발명은 제 1 패키지를 특징으로 한다. 상기 제 1 패키지는 제 1 패키지 기관상에 올려진 제 1 패키지 다이를 포함하고, 상기 제 1 패키지 다이의 활성 표면이 상기 제 1 패키지 기관과 다른 방향을 향하고, 상기 제 1 패키지 다이가 와이어 본드에 의해 상기 제 1 패키지 기관 내 도전 트레이스에 전기적으로 연결되며, 상기 제 1 패키지 다이의 활성 표면은 제 2 다이 부착 영역을 포함한다. 그리고 상기 제 1 패키지는 상기 제 1 패키지 다이의 상기 활성 표면의 상기 스페이서 부착 영역 상에 올려진 스페이서를 포함한다. 여기서, 상기 다이 부착 영역이 상기 스페이서 부착 영역의 외부에 존재한다. 상기 제 1 패키지 다이 상에 올려진 스페이서를 가지는 이 측면에 따른 상기 제 1 패키지는 멀티패키지 모듈을 구성하는 데 유용하다. 멀티패키지 모듈은 뒤집힌 패키지과 같은 하나 이상의 추가 장치를 포함하며, 이러한 장치치는 스페이서 상에 올려지고 제 2 다이에 오버행 된다.

또 다른 포괄적인 측면에서, 본 발명은 제 1 패키지를 특징으로 한다. 상기 제 1 패키지는 기관상에 올려진 제 1 패키지 다이로서, 상기 제 1 패키지 다이의 활성 표면이 상기 제 1 패키지 기관과 다른 방향을 향하고, 상기 제 1 패키지 다이는 와이

어 본드에 의해 상기 제 1 패키지 기판 내의 도전 트레이스에 전기적으로 연결되며, 상기 제 1 패키지 다이의 상기 활성 표면은 스페이서 부착 영역을 포함하는 상기 제 1 패키지 다이와; 그리고 상기 제 1 패키지 다이의 상기 활성 표면의 상기 다이 부착 영역 상에 올려진 제 2 다이를 포함하되, 상기 다이 부착 영역이 상기 스페이서 부착 영역 외부에 위치한다. 상기 제 2 다이는 와이어 본드에 의해 상기 제 1 반도체 기판상의 도전 트레이스에 전기적으로 배선된다. 또는, 상기 제 2 다이는 와이어 본드에 의해 상기 제 1 패키지 다이 상의 패드들에 전기적으로 배선된다. 또는, 상기 제 2 다이는 상기 와이어 본드에 의해 상기 제 1 패키지 다이 상의 패드와 상기 제 1 패키지 기판상의 도전 트레이스에 전기적으로 배선된다. 이러한 측면에 따른 상기 제 1 패키지 다이 상에 올려진 제 2 다이를 포함하는 제 1 패키지는 멀티패키지 모듈을 구성하는 데 유용하다. 여기서 상기 멀티패키지 모듈은 상기 스페이서 부착 영역 상의 스페이서와 뒤집힌 패키지와 같은 하나 이상의 추가 장치들을 포함하며, 상기 추가 장치들은 스페이서 상에 올려지고 상기 제 2 다이에 오버행 된다.

일부 실시예에서, 상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 활성 측면의 중심으로부터 떨어져 위치하고, 상기 제 1 패키지 다이의 상기 활성 측면의 에지에 인접하게 위치하며, 그리고 상기 제 1 패키지 다이의 상기 표면의 코너에 인접하게 위치한다.

또 다른 포괄적인 측면에서, 본 발명은 다음과 같은 멀티패키지 모듈을 특징으로 한다. 상기 멀티패키지 모듈은 제 1 반도체 패키지를 포함하고, 상기 제 1 반도체 패키지는: 제 1 패키지 기판상에 올려진 제 1 패키지 다이로서, 상기 제 1 패키지 다이의 활성 표면이 상기 제 1 패키지 기판과 다른 방향을 향하고, 상기 제 1 패키지 다이는 와이어 본드에 의해 상기 제 1 패키지 기판 내의 도전 트레이스에 전기적으로 배선되며, 상기 제 1 패키지 다이의 상기 활성 표면은 제 2 다이 부착 영역과 스페이서 부착 영역을 포함하는 상기 제 1 패키지 다이와; 그리고 상기 제 2 다이 부착 영역 상에 올려진 제 2 다이와; 그리고 상기 스페이서 부착 영역 상에 올려진 스페이서와; 그리고 상기 스페이서 상에 올려지고 상기 제 2 다이의 적어도 일부에 오버행 된 뒤집힌 랜드 그리드 어레이 패키지를 포함한다. 제 2 다이는 와이어 본드에 의해 상기 제 1 패키지 기판상의 도전 트레이스에 전기적으로 배선된다. 또는, 상기 제 2 다이가 와이어 본드에 의해 제 1 패키지 다이 상의 패드들에 전기적으로 배선된다. 또는, 상기 제 2 다이가 와이어 본드에 의해 제 1 패키지 다이 상의 패드들과 상기 제 1 패키지 기판상의 도전 트레이스들에 전기적으로 배선된다. 랜드 그리드 어레이 패키지의 상향 표면상의 도전 트레이스와 제 1 패키지 기판상의 도전 트레이스들 내 본드 사이트들 사이에 와이어 본드에 의해 상기 뒤집힌 랜드 그리드 어레이 패키지가 제 1 패키지 기판에 전기적으로 배선된다. 일부 실시예에서, 상기 랜드 그리드 어레이 패키지와 그와 함께 연결되는 와이어, 상기 제 2 다이와 그와 함께 연결되는 와이어, 그리고 제 1 패키지와 스페이서의 노출 부분들을 덮도록 몰딩이 형성된다.

또 다른 포괄적인 측면에서, 본 발명은 랜드 그리드 어레이 패키지를 특징으로 한다. 상기 랜드 그리드 어레이 패키지는 랜드 그리드 어레이(LGA) 기판을 포함하되, 상기 LGA 기판은: 절연막과; 그리고 하나 이상의 도전 막과; 그리고 측면들과 제 1 및 제 2 표면들과; 그리고 추가 패키지에 대한 전기 배선을 위해 상기 LGA 기판의 제 2 표면 에지를 따라 노출된 와이어 본드 사이트를 포함한다. 여기서, 상기 랜드 그리드 어레이(LGA) 패키지는 상기 LGA 기판의 상기 제 1 표면의 다이 부착 영역 상에 올려지며, 상기 제 1 LGA 다이를 따라 위치한다. 다이 패드들과 상기 LGA 기판의 제 1 표면 에지를 따라 노출된 사이트들 사이에 와이어 본드에 의해 전기적으로 배선되는 제 1 LGA 다이를 포함한다. 일부 실시예에서, 상기 제 1 표면의 에지와 상기 제 2 표면의 에지 모두가 LGA 기판의 측면에 위치한다. 일부 실시예에서, 랜드 그리드 어레이 패키지가 상기 제 1 LGA 다이의 제 2 LGA 다이 부착 영역 상에 올려지며, 상기 제 2 LGA 다이의 에지를 따라 위치한다. 다이 패드들과 상기 LGA 기판의 상기 제 1 표면 에지를 따라 노출된 사이트들 사이에 와이어 본드에 의해 전기적으로 배선된 제 2 LGA 다이를 더 포함한다. 다이 패드들을 가지는 상기 제 2 LGA 다이 에지가 다이 패드들을 가지는 상기 제 1 LGA 다이 에지로부터 이동되고 이에 평행하도록, 제 2 LGA 다이가 배치됨으로써, 제 2 LGA 다이의 상기 에지가 상기 제 1 LGA 다이 상의 다이 패드들과 접촉하지 않도록 한다. 일부 실시예에서, 다이 및 와이어 본드들이, 상기 랜드 그리드 어레이 패키지의 표면을 구성하는 표면을 가지는 몰딩에 의해 덮인다.

본 발명의 이러한 측면에 따른 LGA 패키지는 제 1 패키지 다이와, 제 1 패키지 기판과, 그리고 랜드 그리드 어레이 패키지를 포함하되, 상기 제 1 패키지 다이 상부에 스페이서가 올려지고, 상기 랜드 그리드 어레이 패키지가 뒤집혀서 상기 스페이서 상부에 올려지며, 상기 스페이서가 상기 랜드 그리드 어레이 패키지보다 작은 풋 프린트를 가지고, 상기 랜드 그리드 어레이의 상기 상향 표면상의 배선 사이트들과 상기 제 1 패키지 기판의 상기 상향 표면상의 배선 사이트들 사이에 와이어 본드에 의해 상기 뒤집힌 랜드 그리드 어레이 패키지가 상기 제 1 패키지("z-배선")에 전기적으로 배선된다. 이러한 모듈에서, 랜드 그리드 어레이 패키지의 일부가 스페이서 너머로 확장하고 서포트 되지 않는다. 본 발명에 따른 뒤집힌 랜드 그리드 패키지가 상기 스페이서 상부에 배치되어, z-배선 패드들을 가지는 패키지 에지에 인접하게 위치한다. 상기 랜드 그리드 어레이 패키지의 일부를 상기 스페이서가 서포트하고, z-배선 와이어-본드 절차 동안에 어셈블리의 안정성이 향상되도록 한다.

일부 실시예에서, 상기 제 2 다이 부착 영역이 상기 제 1 패키지 다이의 상기 활성 측면의 중심으로부터 벗어나 배치되며, 상기 제 1 패키지 다이의 상기 표면 코너에 인접하게 배치된다. 일부 실시예에서, 상기 스페이서 부착 영역이 상기 제 1 패키지 다이의 에지에 인접하게 배치된다.

본 발명의 일부 실시예에서, 상기 제 1 다이가 디지털 프로세서이고, 그리고, 상기 제 1 다이와 상기 제 1 다이 기판이 함께 볼 그리드 어레이 패키지를 구성한다. 일부 실시예에서, 상기 제 2 다이가 아날로그 다이이다. 일부 실시예에서, 상기 랜드 그리드 어레이 패키지가 메모리 패키지이다.

LGA 패키지는 하나의 다이를 가질 수 있으며, 또는 둘 이상의 적층된 다이를 가질 수 있다. LGA 패키지 다이가 하나의 마진을 따라 본드 패드들(핑거들)을 가지 수 있으며, 이러한 실시예에서, LGA 패키지 기판이 대응하는 마진을 따라 와이어 본드 사이트를 가진다. LGA 패키지가 둘 이상의 다이를 포함하는 경우에, 다이가 패키지의 동일 에지를 향해 개별적인 본드 패드 마진을 가지고 적층될 수 있다 그리고 개별적인 다이와 LGA 패키지 기판의 인접 마진 사이의 와이어 본드를 위한 공간을 남기도록 오프셋 된다. 상기 랜드 그리드 패키지 기판이 본드 핑거(술더 볼을 가지지 않음)에 더하여 볼 패드들을 가질 수 있다. 볼 패드들은 모듈 내 어셈블리에 우선하여 LGA 패키지의 테스트를 위해 제공될 수 있다.

상기 스페이서가 유리나 실리콘과 같은 물질로 이루어진 고체 단편일 수 있으며, 이는 예를 들면 "더미" 다이이다. 그리고 상기 스페이서가 접착제를 사용하여 상기 제 1 다이와 상기 LGA 패키지에 부착된다. 또는 "채워진" 스페이서 접착제가 하부 패키지 다이와 상기 상부 패키지 다이 사이의 접착 및 공간을 제공하는 데 이용된다. 이러한 접착제 스페이서가 상기 상부 패키지 다이와 상기 하부 다이 사이에 더 가까운 공간을 제공할 수 있으므로, 상기 하부 패키지 다이를 상기 하부 패키지 기판에 연결하는 와이어 본드의 루프 높이에 근접한다.

다른 실시예에서, 추가 스페이서가 상기 적층된 제 2 다이 상에 올려져 공정 중에 상기 LGA 패키지의 기울기를 최소화하고, LGA 패키지 내의 뒤틀림을 감소하도록 돕는다.

일부 실시예에서, 상기 적층된 다이와 동일한 두께를 가지는 실리콘 스페이서("더미" 다이)가 제공된다. 이러한 스페이서는 와이어 루프에 대한 클리어런스를 제공하기에 충분할 만큼 두껍지 않다. 따라서, 이러한 실시예에서, 필드(filled) 스페이서 접착제가 스페이서와 적층된 제 2 다이 상부에 제공된다. 필드 스페이서 접착제의 적합한 타입이 폴리머 구로 채워진 접착제이다. 필드 접착제 스페이서가 선택되어, 상기 와이어 본드 루프를 세정하기 위한 상기 적층된 제 2 다이와 BGA 기판 상부의 LGA 패키지를 추가로 상승시키기에 충분한 지름의 폴리머 구(필러:filler)를 가지도록 한다. 즉, 일부 허용오차가 부가된 제 2 다이 상의 와이어 본드 루프 높이보다 작은 지름을 가지도록 폴리머 스페이서를 선택한다.

이러한 실시예는, 모듈 몰딩하는 간단한 공정을 제공한다는 점에서 추가 장점을 가진다. 특히, 제 2 다이와 LGA 패키지 사이에 스페이서를 가지지 않는 실시예에서, 제 2 다이와 LGA 패키지 사이에 상대적으로 넓은 영역을 가지는 얇은 볼륨이 존재한다. 이 볼륨이 너무 얇으면, 이는 몰딩 컴파운드에 의해 채워지지 않으며, 이는 패키지가 얇게 제작되는 데에 한계가 발생하도록 한다.

본 발명은 하부 프로파일 멀티패키지 모듈을 위해 제공될 수 있다. 이 발명의 용도는 반도체 패키지 분야 및 구체적으로 멀티 칩 패키지(MCP; Multi Chip Packages)나 패키지 내 시스템(SiP: System in Package)나 멀티 패키지 모듈(MPM; Multi Package Modules)의 분야에 해당한다.

본 발명은 컴퓨터와, 통신 장치와, 소비자 장치, 특히 휴대용 장치 및 산업 전자 애플리케이션을 구성하는 데 유용하게 이용될 수 있다.

본 발명은 BGA 패키지의 풋 프린트에 근접하는 풋 프린트를 가지는 하나의 얇은 패키지나 모듈 내의 다양한 다이를 제공한다. 특히, 디지털 시그널 프로세서와 아날로그 프로세서 그리고 메모리 패키지가 모듈 내에 포함될 수 있다.

표준 패키지가 BGA 패키지를 위해 그리고 LGA 패키지를 위해 사용될 수 있으므로 비용이 감소한다.

BGA 패키지 다이 상부의 중심을 벗어난 스페이서 상에 뒤집혀 적층된 LGA 패키지를 BGA 패키지 다이 상부에 사용하는 것은, BGA 기판에 대한 BGA 다이의 와이어 본딩과, BGA 기판에 대한 LGA 패키지의 와이어 본딩, 그리고 상기 LGA 기판의 오버행 아래에 위치한 BGA 다이 상에 상기 제 2 다이 적층을 위해 제공된다.

LGA는 어셈블리에 앞서 완전히 테스트 될 수 있으므로 확장된 모듈 제조 영역에 제공된다.

## 실시예

본 발명의 실시예들을 나타내는 도면을 참조하여 본 발명이 더 상세히 기술된다. 도면들은 본 발명의 특징과, 다른 특징과 구조에 대한 관계를 도식적으로 나타낸다. 도면들은 계측을 위한 것이 아니다. 본 발명의 명확도 개선을 위해, 본 발명의 실시예를 나타내는 도면에서, 다른 도면에 도시된 소자에 대응하는 소자들은, 모든 도면들에서 모두 이미 확인가능할지라도, 모두 다시 번호가 매겨지는 것은 아니다. 또한, "상부"와 "하부" 그리고 "상부에"와 "하부에", 그리고 "상에"와 "아래에"와 같은 소정의 용어들이 도면을 참조하여 사용될 수 있다. 도면들은 구조의 상대적인 위치들을 제안하고 도시하기 위한 것이다.

다시 도 1을 참조하면, 본 발명의 일 실시예에 따른 멀티패키지 모듈은 일반적으로 20에 도시된다. 멀티패키지 모듈은 그 상부에 부착된, 그리고 와이어 본드에 의해 전기적으로 기판(21)에 연결된 다이(22)를 가지는 볼 그리드 어레이(BGA: ball grid array) 패키지를 포함한다. 접착제(223)를 사용하여, BGA 패키지 다이(22)는 기판(21)에 고정된다. BGA 패키지 다이(22)는 BGA 패키지 다이(22) 상부에 적층되며, 접착제(223)를 사용하여 BGA 패키지 다이(22) 상의 제 2 다이 부착 영역에 부착된다. 이 실시예에서, 제 2 다이(224)는 와이어 본드에 의해 BGA 패키지 다이(22)에, BGA 기판(21)과 마찬가지로, 전기적으로 연결된다. 스페이서(228)는 BGA 패키지 다이(22) 상부에 배치되며, 접착제(227)를 사용하여 BGA 패키지 다이(22) 상의 스페이서 부착 영역 상에 부착된다. 랜드 그리드 어레이(LGA:land grid array) 패키지(24로 표시됨)는 BGA 패키지 다이(22)와 제 2 다이(223) 상부에 뒤집혀 적층되며, 접착제(229)를 사용하여 스페이서(228)의 노출된 표면에 부착된다. 뒤집힌 LGA 패키지(24)가 기판(25)에 와이어 본드에 의해 전기적으로 연결되며 그에 부착된 다이(226)를 포함한다. 인캡슐런트(encapsulant)나 몰딩(26)은 LGA 패키지 다이(226)와 관련 와이어 본드와 LGA 기판(25) 상의 와이어 본드 사이트(site)를 포함한다. LGA 패키지가 LGA 다이 부착 표면의 반대 측 LAG 기판 표면 상(즉, LGA 몰딩이나 인캡슐런트에 의해 덮이지 않는 LGA 기판 표면에) 와이어 본드 패드로 제공된다. 그리고 LGA 패키지 기판 상의 와이어 본드 패드로부터 BGA 패키지 기판 상의 와이어 본드 사이트로 이어진 와이어 본드를 사용하여, 뒤집혀 적층된 LGA 패키지는 BGA 패키지 기판에 전기적으로 연결된다. 모듈 인캡슐런트나 몰딩(22)은 LGA 패키지(24)와, 스페이서(228)와, 제 2 다이(224)와 BGA 다이(22)와 그리고 다양한 배선 와이어 본드를 포함하여 패키지(20)를 완성한다.

일부 실시예에서, BGA 패키지 다이(22)는 디지털 프로세서이고, LAG 패키지는 메모리 패키지이고, 제 2 다이(224)는 아날로그 다이이다. 도 1에 도시된 바와 같은 실시예에서, 스페이서 부착 영역과 제 2 다이 부착 영역은 나란히 BGA 다이 표면 상에 위치하며, 따라서 스페이서는 중심에서 벗어난다 - 즉, 스페이서가 BGA 다이 표면의 일측을 향한다. 또한, 도 1에 도시된 바와 같은 실시예에서, LGA 패키지는 스페이서보다 현격히 크다. 더욱이 상부 패키지의 다이(22)는 전체 다이 마진보다 적은 마진을 따라 와이어 본드 배선을 가지며, 특히, BGA 패키지 다이(22)의 와이어 본드 배선은 다이(22)의 하나의 마진만을 따라 배치된다. 그리고 LGA 기판의 반대 측 표면 상의 LGA 패드가 LGA 기판의 (단지) 하나의 마진을 따라서 배치된다. 이러한 실시예에서, LGA 패키지의 특정 부분이 캔틸레버(cantilever) 형으로 제 2 다이 밖으로 오버행 되도록, 뒤집힌 LGA 패키지가 배열된다. 그리고 와이어 본드 패드를 가지는 마진이 스페이서의 에지에 가깝도록 LGA 패키지가 배치된다. 따라서, BGA 기판에 대한 LGA 패키지의 와이어 본딩은 LGA 패키지의 훨씬 덜 확장된 캔틸레버 부분을 포함한다.

접착제(227, 229)의 두께와 함께, 제 2 다이와 제 1 다이 사이에 그리고 제 2 다이와 BGA 기판 사이에 와이어 본드의 루프 높이를 포함하기에 족한 공간을 제공하도록 스페이서(228)가 충분히 두껍게 만들어진다. 스페이서(228)는 고체 단편(예, 더미 다이(dummy die))이며, 이는 유리이거나, 예를 들면, 실리콘일 수 있다. LGA 패키지의 캔틸레버 부분의 하부 방향 경사 최소가 되도록, 접착제(227, 228)가 선택된다. 일부 경사는 허용될 수 있으나, LGA 패키지의 캔틸레버 부분은 그 아래의 와이어 본드와 접촉할 정도로 기울어서는 안 된다. 따라서, BGA 다이로부터 그리고 제 2 다이로부터 와이어 본드 루프 상부로 추가 클리어런스(clearance)를 제공하도록 스페이서가 더 두껍게 형성될 수 있다. LGA 패키지를 기울이는 것은 LGA 패키지와 BGA 패키지 기판 사이의 와이어 본드를 수용하는 LGA 패키지의 마진을 키우는 결과를 낳는다. 그리고 이러한 현상이 너무 심하게 발생하는 경우에, 와이어 본드 루프(wire bond loop)가 머들 캡슐화 또는 몰딩(muddle encapsulation or molding) 표면에서 노출될 수 있다. 접착제(227, 229)는 예를 들어, "Loctite QMI536"과 같은 에폭시일 수 있다. 이러한 접착제는, 중앙에서 벗어난 LGA 패키지가 그 자리를 유지하도록 두는 경우에, 충분한 접착력이 있다. 이후에, 복구 단계(curing step)가 이어지며, 와이어 본딩에 앞서 플라즈마 세정이 이루어진다. 도면들에 도시된 바와 같이, 스페이서가 고체 단편인 경우에, 하나 또는 두 개의 접착제가 접착 필름으로 제공된다. 필름 접착제를 가지는 스페이서 구조와 이들을 사용하는 장치 스택을 구성하는 방법이 미국 특허 출원 번호 제10/959,713호, 제10/976,601호, 제10/959,659호에 예시되어 있다.

또는, BGA 표면과 LGA 패키지 표면 사이에 충분한 공간을 제공하도록 폴리머 구를 가지는 접착제로 채워진 스페이서(filled spacer, 228)를 형성할 수 있다. 스페이서가 스페이서 접착제인 경우에, 다양한 접착제 스페이서 구조 중 어느 것도 채택될 수 있으며, 이는 예를 들어 미국 특허 출원 번호 제10/966,572호, 제10/966,574호, 제10/969,116호, 그리고 제

10/969,303호에 기술된 바와 같다. 언급한 특허 출원 각각이 여기에 참조문헌으로 포함된다. B-변형 예폭시가 이러한 실시예에서 채워진 접착제 스페이서의 접착제 성분으로 적합하다. 스페이서가 채워진 접착제 스페이서인 경우에, 접착제 (227, 229)는 불필요하다.

예를 들어, "Ablenbond 2025D"와 같은 표준 다이 부착 예폭시의 어떤 변형예를 사용하여, BGA 다이가 BGA 기판에 부착될 수 있으며, LGA 다이가 LGA 기판에 부착될 수 있고, 그리고 제 2 다이가 BGA 다이에 부착될 수 있다. 그리고 다이 부착 접착제는 접착제 필름일 수 있다.

다양한 기판 종류 중 어느 것이나 사용될 수 있으며, 예를 들어, 2-6 금속 막을 포함하는 라미네이트나, 4-8 금속 막을 포함하는 빌트 업 기판이나, 세라믹 다중 막 기판, 또는 (매우 얇은 패키지를 위한) 1-2 금속 막을 포함하는 연성 폴리미드 테이프를 포함한다. 전형적으로, 와이어나 솔더 볼에 의한 배선을 위한 패드 또는 테스트용 패드(예를 들어, 뒤집힌 LGA가 콘택트를 위한 패드의 영역 아래로 제공되는 실시예에서)를 가지는 금속 막이나 금속 막들이 패드 상부에 개구부를 가지도록 패터닝된 솔더 마스크나 다른 절연막에 의해 덮인다. BGA 기판의 일 표면(도면에서 "하부" 기판) 상에, 솔더 마스크의 개구부가 회로와 연결된 솔더 볼 배선을 위한 패드를 노출하도록 제공된다. 여기서, 예를 들면, 회로는 모듈이 마더 보드(도시되지 않음)와 같이 사용되는 장치나 기구이다. BGA 기판의 반대쪽 표면 상에(그 상부에 제 1 다이가 부착되며, 도면에서의 "상부" 표면), 하나 이상의 본드 패드 행(row)이 BGA 기판 그리고 제 1 다이와 적층된 제 2 다이 중 하나 이상 다이 사이에 와이 본드 배선을 제공한다. 그리고 하나 이상의 본드 패드 열이 BGA 기판과 뒤집힌 LGA 패키지 기판 사이의 와이어 본드 배선을 위해 제공된다. 뒤집힌 LGA 기판의 일 표면(도면에서 "하부방향"을 향하는" 표면) 상에, 본드 패드의 하나 이상의 열들이 LGA 패키지 다이와 LGA 패키지 기판 사이의 배선을 위해 제공된다. LGA 패키지 기판의 반대쪽 측면 상에, 하나 이상의 본드 패드 열들이 LGA 패키지 기판과 BGA 패키지 기판 사이에 배선을 위해 제공된다. 그리고 선택적으로 패드의 영역 아래가 추가로, 모듈 내 어셈블리에 앞서 LGA 테스트에 적합하게 제공된다.

BGA 패키지 및 LGA 패키지가 특정 표준 패키지들로부터 선택될 수 있다. LGA(메모리) 패키지는 본드 핑거(도면에 도시된 실시예에서 하나의 마진을 따라)로 제공되며, 선택적 및 추가로 볼 패드(ball pad)를 포함할 수 있다.

선택적으로, 일부 응용예에서, 뒤집힌 최상부 패키지 기판의 상부방향을 향하는 측면 상에 위치한 볼 부착 패드가 사용되어 일반적인 테스트 소켓을 이용하는 LGA에 대한 테스트를 용이하게 할 수 있다. LGA에 대한 이러한 테스트가, 최상부 LGA 패키지를 바닥 패키지에 부착하기 전에 수행되어 "양질"로 판명된 최상부 LGA가 바닥 BGA 패키지(마찬가지로 테스트 되어 "양질"로 확인됨) 상부에 적층되는 것을 보장한다. 또는, LGA 테스트가 LGA 반전 및 최상부 패키지로의 부착에 뒤이어, 그러나 전체 모듈 몰딩의 형성 전에 또는 z-배선 와이어-본딩 전에 수행될 수 있다. 제작시 다양한 단계 어디에서나, 본 발명의 구성에 따라 용이해진 테스트가 사양을 만족하지 않는 컴포넌트의 추가 프로세스 가능성을 현격하게 줄일 수 있다.

와이어 본드가 와이어 본딩 기술에 의해 형성되며, 종래 기술에서 잘 알려진 바와 같이, 이는 미국 특허 제5,226,582에 예시적으로 기술되어 있다. 이는 여기에 참조문헌으로 포함된다. 전방 본딩에 의해 또는 후방 본딩에 의해 와이어 본드가 형성될 수 있다. 즉, 적층된 제 2 다이나 적층된 LGA 패키지 기판의 패터닝된 금속 막 상에 위치한 패드의 상부 표면상에 비드(bead)나 범프(bump)를 형성하여 와이어 본드가 형성될 수 있다. 이후에, 와이어를 아래쪽으로 당겨 BGA 기판의 패터닝된 금속막 상의 패드에 퓨징(fusing) 한다. 또는 와이어 본드가 역방향으로 만들어질 수 있다. 즉, BGA 기판의 패터닝된 금속막 상에 위치한 패드 표면상의 비드나 범프를 형성함으로써 와이어 본드를 형성하고, 이후에 와이어를 위쪽으로 당겨 LGA 기판의 패터닝된 금속막 상의 또는 적층된 제 2 다이 상의 패드에 퓨징한다. 알 수 있는 바와 같이, 와이어 본딩 방법의 선택이 적층된 기판 마진의 그리고 기판상의 본딩 표면의 마진의 위치 배열에 따라 결정된다.

도 2A, 2B 및 2C는 도 1에 도시된 것과 유사한 모듈 컴포넌트의 특정부를 나타내는 평면도이다. 도 2A는 일반적으로 12에서 제 1 다이의 활성 측면(19)의 평면도를 나타낸다. 스페이서(즉, 스페이서 부착 영역)의 풋 프린트가 단절된 라인(118)에 의해 표시되고, 제 2 다이(즉, 제 2 다이 부착 영역)의 풋 프린트가 단절된 라인(114)에 의해 표시된다. 일 실시예에서, 제 1 다이는 제 1 다이를 제 1 패키지 기판에 부착하는 와이어에 대해, 모두 네 개의 측면들 상에 위치한 본드 패드(122)의 구불구불한 영역 열들 그리고 적층된 제 2 다이를 제 1 다이에 부착하는 와이어를 위한 하나의 측면 상에 위치한 본드 패드 열(124)을 가지는 다이이다. 도 2B는 일반적으로 14에서 제 2 다이의 활성 측면(15)의 평면도를 나타낸다. 이 실시예에서, 제 2 다이를 제 1 다이에 연결하기 위해, 제 2 다이는 하나의 마진을 따라 본드 패드 열(142)과 그리고 제 2 다이를 BGA 기판에 직접 연결하기 위해(도시되지 않음), 인접한 마진을 따라 본드 패드 열(144)을 가진다. 도 2C는 일반적으로 16에서 뒤집힌 LGA 패키지의 상부방향을 향하는 측면(17)에 대한 평면도를 나타낸다. 이 실시예에서, LGA 패키지는 하나의 에지를 따라, BGA 기판에 와이어 본드를 직접 연결하기 위한(도시되지 않음), 본드 핑거(162)를 가진다. LGA 패키지가

LGA 패키지의 하나의 에지를 따라 본드 핑거를 배열하는 메모리 패키지인 경우에, 그리고 본드 패드(그리고 BGA 기판에 대한 와이어 본드)를 가지는 LGA 패키지의 에지가 제 2 다이로부터 떨어져 배치되도록 모듈을 장착하는 메모리 패키지인 경우에 특히 유용하다. 왜냐하면, 이는 아날로그 다이와 LGA 메모리 사이의 신호 잡음을 최소화할 수 있기 때문이다.

제 1 다이 부착 영역의 크기(제 2 다이 풋 프린트)가 제 2 다이의 크기에 따라 결정된다. 전형적으로, 제 2 다이는 제 1 다이보다 훨씬 작은 풋 프린트를 가진다. 제 2 다이는 아날로그 장치일 수 있으며, 예를 들어, 1밀리미터\*1밀리미터만큼 작은 풋 프린트를 가진다. 제 2 다이의 위치는, 와이어 본드에 의해 제 2 다이가 제 1 다이에 전기적으로 배선되는지 또는 제 1 다이의 활성 영역 상의 패드에 전기적으로 배선되는지 여부에 따라 달라진다. 패드에 배선되는 경우에, 패드의 개수와 위치에 따라 달라진다. 제 1 패키지 기판에 대한 와이어 본드의 개수를 최소화하도록 제 2 다이가 제 1 다이의 마진에 인접하게 배치된다. 그러나 제 2 다이가 제 1 다이의 활성 측면 상에 장착되기 때문에, 제 1 다이의 마진 상에 위치한 다이 패드에 인접하게 배치되어서는 안 된다. 그렇지 않으면, 패드가 제 1 다이 상에 제 2 다이를 부착하는 사용되는 접착제에 의해 오염될 수 있다. 일반적으로, 액체 에폭시가 사용되어 제 2 다이를 고정하는 경우에, 오염의 위험 없이, 제 2 다이의 에지가 제 1 다이 상의 다이 패드에 대해 약 125um 만큼 가까이 배치된다. 필름 접착제가 사용되는 경우에, 오염의 위험 없이, 제 2 다이의 에지가 제 1 다이 상의 패드에 대해 약 100um 가까이 배치될 수 있다. 동일한 내용이 스페이서를 제 1 다이의 에지 가까이 배치시키는데 적용된다. 스페이서 부착 영역의 크기는 부분적으로 제 2 다이 풋 프린트의 크기에 따른다. 스페이서 영역이 다이 부착 영역을 덮어서는 안 되며, 스페이서가 제 2 다이에 인접하게 배치될 경우에, 충분한 공간이 이들 사이에 제공되어 이후 모듈 몰딩 프로세스 중에 몰딩 컴파운드가 자유롭게 흐르도록 하여야 한다. 제 1 패키지와 제 2 패키지의 배선을 위한 와이어 본딩 절차 중에 제 2 패키지를 위해 적절한 서포트(support)를 제공할 만큼, 스페이서는 그 자체로 충분히 큰 풋 프린트를 가진다. 적합한 접착제의 선택에 의해 일부 안정성이 제공된다. 소위 "스냅 큐어(snap cure)" 에폭시가 적용 후 몇 초 내에 급격히 부분적으로 큐어(강화)될 수 있다. 그리고 이는 스페이서 상에 제 2 패키지를 장착하는 데 적합하다. 이하에 언급한 바와 같이, 추가적인 안정성을 위해 하나 이상의 스페이서가 제 1 다의 스페이서 부착 영역 상에 제공될 수 있다. 또는, 추가 스페이서가 제 2 다이 상에 제공될 수 있다. 예를 들어, 스페이서가 "더미" 다이와 같은 고체 물질인 경우에, 스페이서는 1밀리미터\*1밀리미터 만큼 작은 풋 프린트를 가진다. 그러나 추가 서포트가 제공되지 않는다면, 이러한 작은 크기의 스페이서는 제 2 패키지에 대해 충분한 서포트를 제공하지 못할 수 있다.

도 6은 일반적으로 60에서, 본 발명의 선택 실시예에 따른 LGA 패키지의 선택 실시예의 상부방향을 향하는 측면(67)의 평면도를 나타낸다. 이 실시예에서, BGA 기판에 직접 연결된 와이어 본드를 위해(도시되지 않음), LGA 패키지는 하나의 에지(66)를 따라 본드 핑거(예, 62)의 열(63)을 가지며, 추가로 테스트를 위한 패드(예, 64)의 영역 어레이를 가진다.

도 3은 도 1에 도시된 바와 같이, 30에서, 본 발명에 따른 다중패키지 모듈의 선택 실시예를 나타내는 도면이다. 이러한 실시예는 도 1에 도시된 바와 유사하다. 다만, LGA 패키지는 적층된 다이 패키지이다. 멀티패키지 모듈은 기판(31)에 부착되고 와이어 본드에 의해 전기적으로 기판에 연결된 다이(322)를 포함하는 볼 그리드 어레이(BGA: ball grid array) 패키지를 포함한다. BGA 패키지 다이(322)는 접착제(321)를 사용하여 기판(31) 상에 부착된다. 제 2 다이(324)는 BGA 패키지 다이(322) 상부에 적층되고, 접착제(323)를 사용하여 BGA 패키지 다이(322) 상의 제 2 다이 부착 영역 상의 제 2 다이 부착 영역에 부착된다. 이 실시예에서, 제 2 다이(324)가 와이어 본드에 의해 BGA 패키지 다이(322)와 BGA 기판(31)에 전기적으로 연결된다. 스페이서(328)는 또는 BGA 패키지 다이(322) 상부에 배치되며, 접착제(327)를 사용하여 BGA 패키지 다이(322) 상의 스페이서 부착 영역에 고정된다. 랜드 그리드 어레이(LGA: Land Grid Array) 패키지는 일반적으로 34에 표시되며, BGA 패키지 다이(322)와 제 2 다이(323) 상부에 뒤집혀 적층된다. 그리고, 접착제(329)를 사용하여 노출된 스페이서(328)의 표면상에 고정된다. 뒤집힌 LGA 패키지(34)는 기판(35)에 부착되고 와이어 본드에 의해 전기적으로 연결된 제 1 다이(326)를 포함한다. 그리고 LGA 패키지(34)는 제 1 다이(326) 상에 고정된 제 2 다이(336)를 포함한다. 제 2 다이(336)는 또한 기판(35)에 와이어 본드에 의해 전기적으로 연결된다. 이 실시예에서, 제 1 및 제 2 다이(326, 336)는 단지 하나의 다이 에지를 따라 와이어 본드 패드를 가진다. 다이는 LGA 패키지의 동일 마진을 향하도록 개별적인 본드 패드들이 배치된 상태로, 오프셋(offset) 방식으로 적층된다. 제 2 다이(326)는 접착제(325)를 사용하여 LGA 패키지 기판(35)에 부착되고, 그리고 제 2 다이(336)는 접착제(335)를 사용하여 제 1 다이의 활성 표면에 부착된다. 인캡슐런트나 몰딩(36)은 LGA 패키지 다이(325, 326)와 관련 와이어 본드 그리고 LGA 기판(25) 상의 와이어 본드 사이트를 포함한다. LGA 패키지는 LGA 부착 표면의 반대 측 LGA 기판 표면상에(즉, LGA 몰딩이나 인캡슐런트에 의해 덮이지 않은 LGA 기판 표면상에) 위치한 와이어 본드 패드를 제공받는다. 그리고 뒤집혀 적층된 LGA 패키지가, LGA 패키지 기판상의 와이어 본드 패드로부터 BGA 패키지 기판상의 와이어 본드 사이트로 이어진 와이어 본드를 사용하여 BGA 패키지 기판에 전기적으로 연결된다. 모듈 인캡슐런트나 몰딩(32)이 LGA 패키지(34)와, 스페이서와(328), 제 2 다이(324)와, BGA 다이(322)와 그리고 패키지(30)를 완성하기 위한 다양한 배선 와이어 본드를 포함한다.

일부 실시예에서, BGA 패키지 다이는 디지털 프로세서이고, LGA 패키지는 메모리 패키지이며, 그리고 제 2 다이는 아날로그 다이이다. 도 3에 도시된 바와 같은 실시예에서, 스페이서 부착 영역과 제 2 다이 부착 영역이 BGA 다이 표면상에 나란히 위치하며, 따라서 스페이서는 중심에서 벗어난다. 즉, 스페이서가 BGA 다이 표면의 측면을 향한다. 또한, 도 3에 도



시된 바와 같은 실시예에서, LGA 패키지가 스페이서보다 현격히 크다. 나아가, 상부 패키지의 다이는 전체 다이 마진보다 적은 마진을 따라 와이어 본드 배선을 가진다. 특히, BGA 패키지 다이의 와이어 본드 배선은 다이의 하나의 마진을 따라 배치되며, LGA 기관의 반대편 표면에 위치한 LGA 패드가 LGA 기관의 하나의 마진을 따라 배치된다. 이러한 실시예에서, LGA 패키지의 특정 부분이 제 2 다이에 캔틸레버 형태로 오버행 되도록, 뒤집힌 LGA 패키지가 정렬된다. 그리고 와이어 본드 패드를 가지는 마진이 스페이서의 에지에 인접하도록 LGA 패키지가 정렬된다. 따라서, BGA 기관에 대한 LGA 패키지의 와이어 본딩은 LGA 패키지의 와이어 본딩이 훨씬 적은 범위의 LGA 패키지 내 캔틸레버 부분을 포함한다.

도 1의 실시예에서와 같이, 스페이서(328)가 충분히 두꺼우므로, 따라서 접착제(327, 329)의 두께와 함께, 충분한 공간이 제 2 다이와 제 1 다이 사이에 그리고 제 2 다이와 BGA 기관 사이에 와이어 본드의 루프 높이를 수용하도록 제공된다. 스페이서(328)는 고체 단편일 수 있으며, 예를 들어, 고체 단편은 유리나 더미 다이와 같은 실리콘 일 수 있다. LGA 패키지의 캔틸레버 부분의 하부방향 기울기를 최소화하도록 접착제(327, 328)가 선택된다. 일부 경사는 허용될 수 있으나, LGA 패키지의 캔틸레버 부분은, 그 아래의 와이어 본드와 접촉할 정도로 기울어서는 안 된다. 따라서, BGA 다이로부터 그리고 제 2 다이로부터 와이어 본드 루프 상부로 추가 클리어런스(clearance)를 제공하도록 스페이서가 더 두껍게 형성될 수 있다. LGA 패키지를 기울이는 것은 LGA 패키지와 BGA 패키지 기관 사이의 와이어 본드를 수용하는 LGA 패키지의 마진을 키우는 결과를 낳는다. 그리고 이러한 현상이 너무 심하게 발생하는 경우에, 와이어 본드 루프(wire bond loop)가 머들 캡슐화 또는 몰딩(muddle encapsulation or molding) 표면에서 노출될 수 있다. 접착제(327, 329)는 예를 들어, "Loctite QMI536"과 같은 에폭시일 수 있다. 이러한 접착제는, 중앙에서 벗어난 LGA 패키지가 그 자리를 유지하도록 하는 경우에, 충분한 접착력이 있다. 이후에, 다음의 복구 단계(curing step)가 수행되며, 와이어 본딩에 앞서 플라즈마 세정이 이루어진다.

또는, 스페이서(228)는 BGA 표면과 LGA 패키지 표면 사이에 충분한 공간을 제공하도록 폴리머 구를 가지는 접착제와 같은 접착제일 수 있다. 스페이서가 채워진 접착제 스페이서인 경우에, 접착제(227, 229)는 불필요하다. B-변형 에폭시가 이러한 실시예에서 채워진 접착제 스페이서의 접착제 성분으로 적합하다.

도 1의 실시예에서와 마찬가지로 도 3의 실시예에 대해 접착제가 선택될 수 있다. 예를 들어, "Ablenbond 2025D"와 같은 표준 다이 부착 에폭시의 어떤 변형예를 사용하여, BGA 다이가 BGA 기관에 부착될 수 있으며, LGA 다이가 LGA 기관에 부착될 수 있고, 그리고 제 2 다이가 BGA 다이에 부착될 수 있다. 그리고 다이 부착 접착제는 접착제 필름일 수 있다.

다양한 기관 종류 중 어느 것이나 사용될 수 있으며, 예를 들어, 2-6 금속 막을 포함하는 라미네이트나, 4-8 금속 막을 포함하는 빌트 업 기관이나, 세라믹 다중 막 기관, 또는 (매우 얇은 패키지를 위한) 1-2 금속 막을 포함하는 연성 폴리미드 테이프를 포함한다.

BGA 패키지 및 LGA 패키지가 특정 표준 패키지들로부터 선택될 수 있다. LGA(메모리) 패키지는 본드 핑거(도면에 도시된 실시예에서 하나의 마진을 따라)로 제공되며, 선택적 및 추가로 볼 패드를 포함할 수 있다.

선택적으로, 일부 응용예에서, 뒤집힌 최상부 패키지 기관의 상부방향을 향하는 측면 상에 위치한 볼 부착 패드가 사용되어 일반적인 테스트 소켓을 이용하는 LGA에 대한 테스트를 용이하게 할 수 있다. LGA에 대한 이러한 테스트가, 최상부 LGA 패키지를 바닥 패키지에 부착하기 전에 수행되어 "양질"로 판명된 최상부 LGA가 바닥 BGA 패키지(마찬가지로 테스트 되어 "양질"로 확인됨) 상부에 적층되는 것을 보장한다. 또는, LGA 테스트가 LGA 반전 및 최상부 패키지로의 부착에 뒤이어, 그러나 전체 모듈 몰딩의 형성 전에 또는 z-배선 와이어-본딩 전에 수행될 수 있다. 제작시 다양한 단계 어디에서나, 본 발명의 구성에 따라 용이해진 테스트가 사양을 만족하지 않는 컴포넌트의 추가적인 처리 가능성을 현격하게 줄일 수 있다.

도 1의 실시예에서와 같이, 도 3의 실시예의 와이어 본드가, 종래 기술에 잘 알려진 와이어 본딩 기술에 의해 형성될 수 있다. 와이어 본드는 전방으로 본딩되거나 후방으로 본딩될 수 있다.

본 발명의 추가 실시예가 도 4A의 평면도에 도시된다. 이 실시예에서, 두 개의 스페이서들(418, 419)이 적층된 제 2 다이(415) 옆으로 제 1 다이의 표면(413) 상에 장착된 것으로 도시된다. 여기서, 제 2 다이 부착 영역이, L자형 영역이 노출된 채로, 제 1 다이 표면(413)의 코너를 향한다. 두 개의 스페이서가 이러한 L자형 영역내의 제 1 다이 상에 장착되며, LGA(LGA는 도면에 도시되지 않음)의 기울기 감소를 증가시킨다. 이 실시예에서, 제 1 다이 상의 본드 패드(431)가 와이어 본드(432)에 의해 기관(42)상에, 즉 일반적으로 제 2 다이 부착 영역이 위치한 코너 가까이를 제외한 제 1 다이의 전체 마진 상의 본드 사이트(433)에, 전기적으로 연결된다. 제 2 다이의 한 마진을 따라 위치한 본드 패드(451)가 와이어 본드(452)에 의해 제 1 다이 상의 본드 사이트(453)에 전기적으로 연결된다. 그리고 제 2 다이의 두 개의 다른, 인접한 마진 상의 본

드 패드(455)가 와이어 본드(456)에 의해 기관(42) 상의 본드 사이트(457)에 연결된다. LGA 패키지(40)와 BGA 패키지 기관(42) 사이의 와이어 본드에 의한 배선을 위해, 기관(42)이 기관 예지를 따라 본드 핑거(예, 462)의 열(463)을 추가로 가진다.

도 4B는 도 4A의 실시예와 유사한 실시예 단면도에 나타낸다. 스페이서(419)들 중 하나가 제 2 다이(415) 옆의 제 1 다이(413)의 표면 상에 장착된 것으로 도시된다. 도 1의 실시예에서와 같이, 뒤집힌 LGA 패키지(44)가 스페이서(419) 상에 중심에서 벗어나 장착된다. 따라서 LGA 패키지(44)의 상당 부분이 제 2 다이(415) 위에 놓인다. 그러나 LGA 패키지(44)에 대한 추가 서포트(support)가 다른 스페이서(단면도에는 나타나지 않음)에 의해 제공된다. 다른 스페이서는 제 2 다이(415)와 스페이서(419)에 의해 점유되지 않은 스페이서 부착 영역에서 제 1 다이 상부에 장착된다. 도 3의 실시예에서와 같이, LGA 패키지(44)가 장착된 다이 패키지일 수 있다.

다른 실시예가 도 5A의 평면도에 도시되며, 유사한 실시예가 도 5B의 단면도에 도시된다. 이 실시예에서, 제 1 스페이서(518)이 적층된 제 2 다이(515) 옆의 제 1 다이의 표면(513) 상에 놓인다. 제 1 스페이서는 제 2 다이(515)의 두께와 거의 동일한 두께를 가진다. 추가 스페이서들(528, 529)은 제 1 스페이서(4518)과 제 2 다이(515) 상에 제공된다. 추가 스페이서들이 거의 동일한 두께를 가지며, 따라서 이들의 상부 표면(528, 519)들은 뒤집힌 LGA 패키지(54)가 장착될 수 있는 실질적으로 평평한 표면을 나타낸다. 추가 스페이서들의 두께가 충분히 크므로 뒤집힌 LGA 아래의 와이어 본드 루프에 대한 적합한 클리어런스(clearance)를 제공한다. 여기에 도시된 실시예에서, 도 4A에서와 같이, L자형 영역이 노출된 채, 제 2 다이 부착 영역은 제 1 다이의 표면(513)의 코너를 향한다. 제 1 스페이서(518)은 L자형 영역의 하나의 팔(arm) 내 제 1 다이 상에 장착된다. 제 1 스페이서와 그 위에 놓인 추가 스페이서가, 제 2 다이와 그 위에 놓인 추가 스페이서와 함께, 뒤집힌 LGA 패키지를 잘 서포트하므로, LGA 패키지의 기울기를 실질적으로 감소시킨다.

이 실시예에서, 도 4A와 4B의 실시예에서와 마찬가지로, 제 1 다이(513) 상의 본드 패드가 와이어 본드에 의해 기관(52) 상, 일반적으로 제 2 다이 부착 영역이 위치하는 코너에 인접한 곳을 제외하고 제 1 다이의 전체 마진 상의 본드 사이트들에 전기적으로 연결된다. 제 2 다이(515)의 하나의 마진을 따라 위치한 본드 패드들이 와이어 본드에 의해 제 1 다이 상의 본드 사이트에 전기적으로 연결된다. LGA 패키지(50)와 BGA 패키지 기관(52) 사이의 와이어 본드에 의한 배선을 위해, 기관(52)은 기관 예지를 따라 본드 핑거(예, 562)의 열(563)을 추가로 포함한다.

도 5B는 단면도에 도 5A의 실시예와 유사한 실시예를 나타낸다. 스페이서(519)는 제 2 다이(515) 옆의 제 1 다이(513)의 표면상에 장착된 것으로 도시된다. 추가 스페이서들(528, 529)은 제 1 스페이서(519)와 제 2 다이(529) 상에 제공되어 와이어 본드에 대해 클리어런스(clearance)를 제공한다. 뒤집힌 LGA 패키지(54)는 도 1에 도시된 바와 같이 추가 스페이서(528) 상에 중심에서 벗어나 장착된다. 그러나, LGA 패키지가 제 2 다이 상에 추가 스페이서(529)에 의해 추가로 서포트되므로, 제 2 다이(515)를 덮는 LGA 패키지(54)의 일부가 돌출되기보다는 서포트된다.

제 2 다이 위에 놓인 LGA의 일부에 대한 서포트 제공에 더하여, 제 2 다이 상부의 추가 스페이서가 제 2 다이와 LGA 패키지 사이의 공간을 채우며, 몰딩 프로세스 중의 프로세싱 문제를 제거한다. 구체적으로, 이러한 실시예들에서, 제 2 다이와 LGA 패키지 사이의 공간에 몰드 컴파운드를 흐르게 할 필요가 없다. 따라서, 몰딩 중에 효과적으로 몰드 컴파운드를 흐르도록 하기에 충분히 큰 공간에 대한 필요성을 고려할 필요없이, 제 2 다이와 LGA 패키지 사이의 수직 클리어런스가 와이어 본드 루프 높이(허용 오차를 더함)에 따라 특정될 수 있다.

본 발명에 따라 다양한 스페이서 타입 중 어느 것이나 추가 스페이서로 채택할 수 있다. 필터 입자, 전형적으로는 접착제 매트릭스 내의 작은 구들이나 폴리머 구들을 가지는 다양한 채움 스페이서 접착제가 특히 유용하다. 두께 치수가 필터 입자의 크기(예, 폴리머 구의 직경)에 따라 결정된다. 예를 들면, 적합한 스페이서는 도 2를 참조하여 상부와 바와 같다.

다른 실시예들이 본 발명의 범위 내에서 고려된다. 예를 들어, 제 2 다이와 제 1 다이 표면상의 스페이서(복수의 스페이서들)의 배열이 제 1 및 제 2 다이의 크기에 따라 그리고 패드의 배열에 따라 설정될 수 있다. 실시예에서, 특정 모듈 기능에 대해 필요한 바와 같이, 뒤집힌 LGA 패키지가 하나의 다이 또는 둘 이상의 적층된 다이를 가질 수 있다.

본 발명에 따라, 다양한 다이가 제 1 다이와 제 2 다이로 사용될 수 있으며, LGA 패키지 다이로 사용될 수 있다. 다이 상의 그리고 패키지 기관 상의 다양한 와이어 본드 패드의 배열이 다양한 다이의 디자인에 따라 서로 달라질 수 있다.

본 발명에 따른 모듈이 히트 스프레더(heat spreader)로 제공될 수 있다. 바람직하게는, 본 발명의 일 측면에 따른 실시예에서 히트 스프레더는 모듈의 상부 표면에서 분위기에 노출된 평평한 표면을 가지는 금속으로 이루어진 평판 열 도체 단편이다. 히트 스프레더는 LGA 패키지의 상향 표면에 장착할 수 있으며, 열 전도 접착제(LGA 패키지의 상향 표면이 노출된 테스트 패드를 가지는 실시예에서는 전기적으로 부도체인 것이 바람직하다)인 접착제를 사용하여 고정된다. 가열 스프

레더가 어셈블리 상체 장착된 이후에 패키지가 모딩될 수 있다. 또는 가열 스프레더가 LGA 패키지의 상향 표면으로부터 분리될 수 있다. 이러한 실시예에서, 히트 스프레더가 몰드 공동(cavity)로 떨어지고, 패키지 어셈블리가 그 상부에 놓인다. 모듈을 위한 다양한 히트 스프레더와 이들을 구성하기 위한 기술이 미국 특허 출원 No. 10/681,572에 일 예로 기술된다. 이는 참조 문헌으로 포함된다.

하나 이상의 추가 다이 및/또는 추가 패키지가 LGA 패키지 상부에 적층되고 LGA 패키지의 상향 표면에 올려지며 접착제를 사용하여 고정된다. 이러한 추가 패키지나 다이가 범프나 볼에 의해 LGA 패키지에, 특히 패드의 영역 어레이(추가 다이가 플립 칩 다이인 실시예에서나 추가 패키지가 BGA 패키지인 실시예에서)에 배선될 수 있다. 또는 와이어 본드(추가 다이가 활성 측면 위로 올려지거나 추가 패키지가 뒤집힌 실시예에서)가 배선될 수 있다. LGA 패키지의 상향 표면과 BGA 패키지 기판 사이의 와이어 본드와 추가 장치가 충돌하는 실시예에서, 삽입 스페이서가 이러한 추가 다이나 패키지에 필요할 수 있다.

본 발명에 따라 적층된 다중패키지 모듈이 매우 얇게 만들어질 수 있다. 선택된 비용, 성능 및 제작 가능성에 따라, 다양한 컴포넌트들의 다양한 두께 파라미터가 조절되고 변경되어 제작될 수 있다.

또한, 본 발명에 따라 적층된 다중패키지 모듈이 작은 풋 프린트를 가질 수 있으며, 전형적으로는 풋 프린트에 대한 하한이 BGA 패키지 크기에 의해 결정된다. 다음으로는, BGA 기판상의 회로 및 와이어 본드 사이트를 고려하여 BGA 다이 크기에 의해 결정된다.

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따라 멀티패키지 모듈을 나타내는 단면도이다.

도 2A는 본 발명의 실시예에 따라 BGA 다이 상부에 적층된 다이와 스페이서의 풋 프린트를 나타내는, 도에 도시된 바와 유사한 멀티패키지 모듈에서와 마찬가지로 BGA 패키지 내의 다이를 나타내는 평면도이다.

도 2B는 본 발명의 실시예에 따라 도 1에 도시된 바와 유사한 멀티패키지 모듈 내 BGA 패키지 다이 상부에 적층된 바와 같이 다이를 나타내는 평면도이다.

도 2C는 본 발명의 실시예에 따라 도 1에 도시된 바와 유사한 멀티패키지 모듈 내 BGA 패키지 상부에 적층된 다이 상부에 뒤집혀 적층된 바와 같은 LGA 패키지를 나타내는 평면도이다.

도 3은 본 발명에 따라 멀티패키지 모듈을 나타내는 단면도이다.

도 4A는 BGA 패키지 기판상에 놓인 두 개의 스페이스를 가지는 본 발명의 실시예에 따라, BGA 패키지와 다이와 그리고 BGA 패키지 다이 상부에 적층된 두 개의 스페이서들을 나타내며, 그리고 적층된 다이와 BGA 패키지 다이사이에, 그리고 BGA 다이와 BGA 기판 사이에, 그리고 적층된 다이와 기판 사이에 와이어 본드 배선을 나타내는 평면도이다.

도 4B는 본 발명의 실시예에 따라, 도 4A에 도시된 바와 유사한 멀티패키지 모듈을 나타내는 단면도이다.

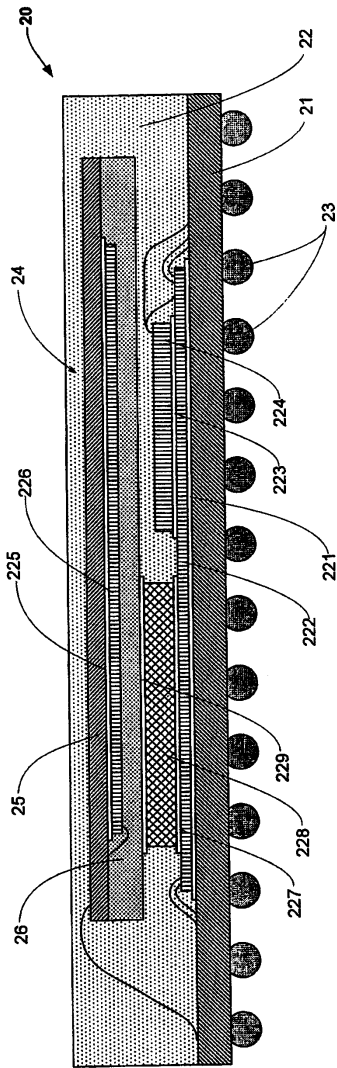
도 5A는 본 발명의 실시예에 따라 BGA 패키지 그리고 BGA 패키지 다이 상부에 적층된 다이와 스페이서, 적층된 다이 상부의 스페이서를 나타내며, 적층된 다이와 BGA 패키지 다이 사이에, 그리고 BGA 다이와 BGA 기판 사이에, 또한 적층된 다이와 기판 사이에 와이어 본드 배선을 나타내는 평면도이다.

도 5B는 본 발명의 실시예에 따라, 도 5A에 도시된 바와 유사한 멀티패키지 모듈을 나타내는 단면도이다.

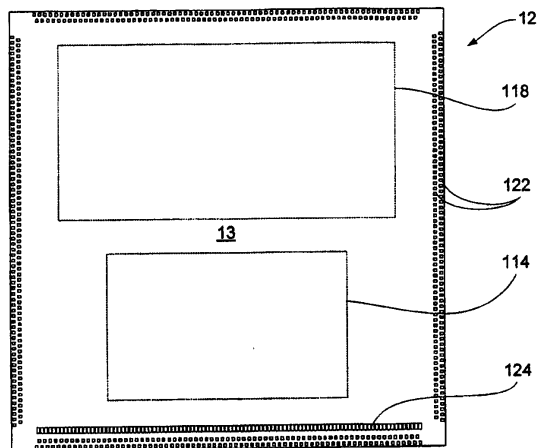
도 6은 본 발명의 실시예에 따라, 도 1에 도시된 바와 유사한 멀티패키지 모듈 내의 BGA 패키지 다이 상부에 적층된 다이 상부에 뒤집어져 적층된 LGA 패키지를 나타내는 평면도이다.

### 도면

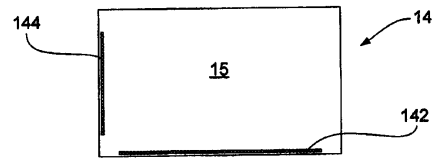
도면1



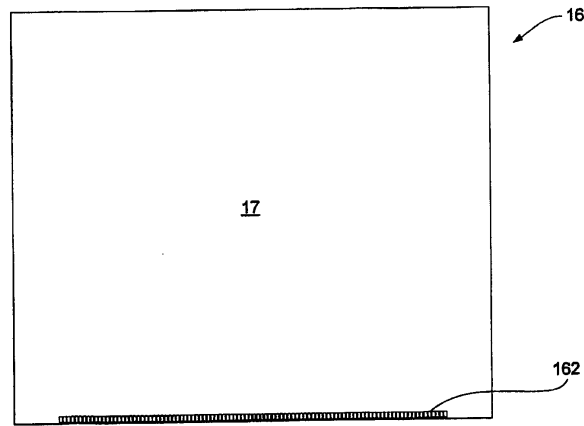
도면2a



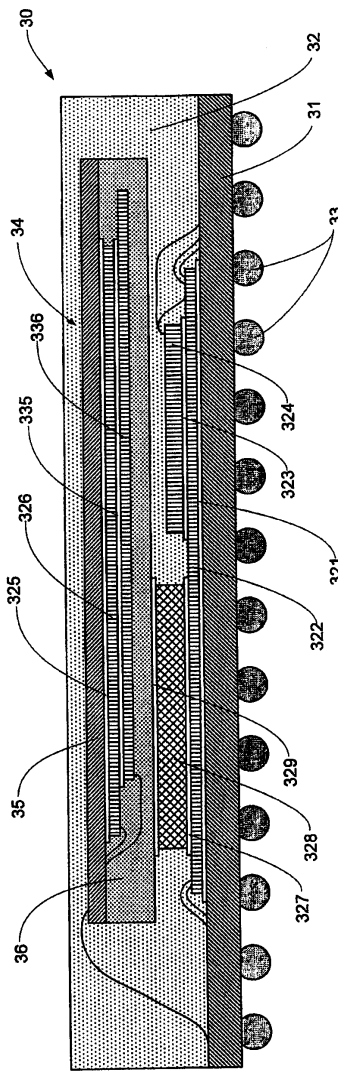
도면2b



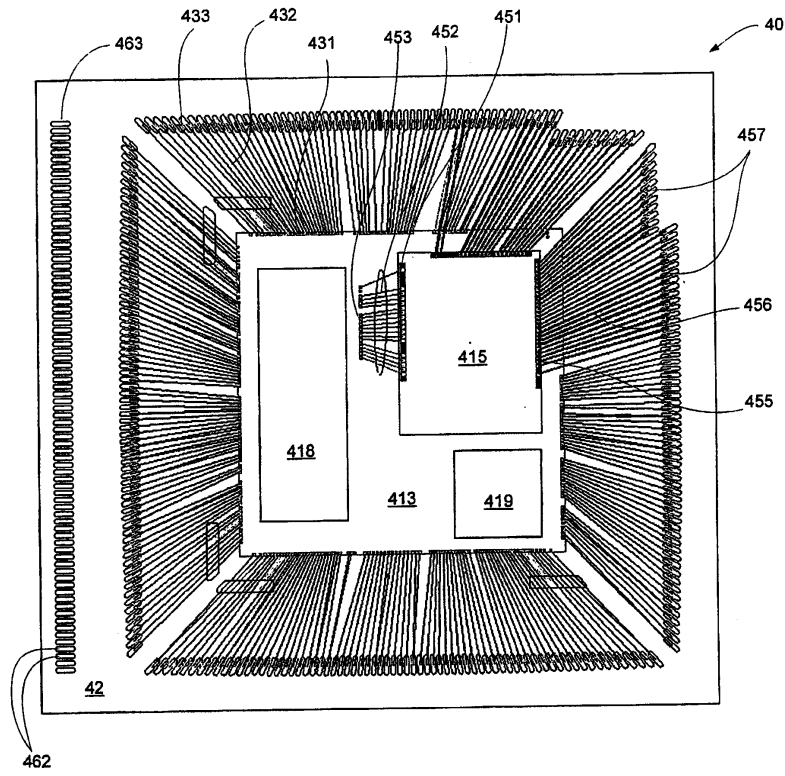
도면2c



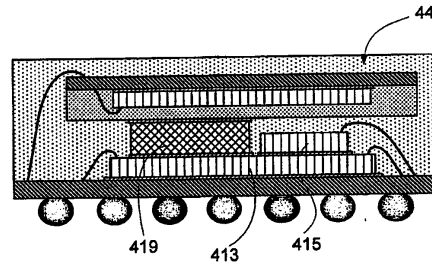
도면3



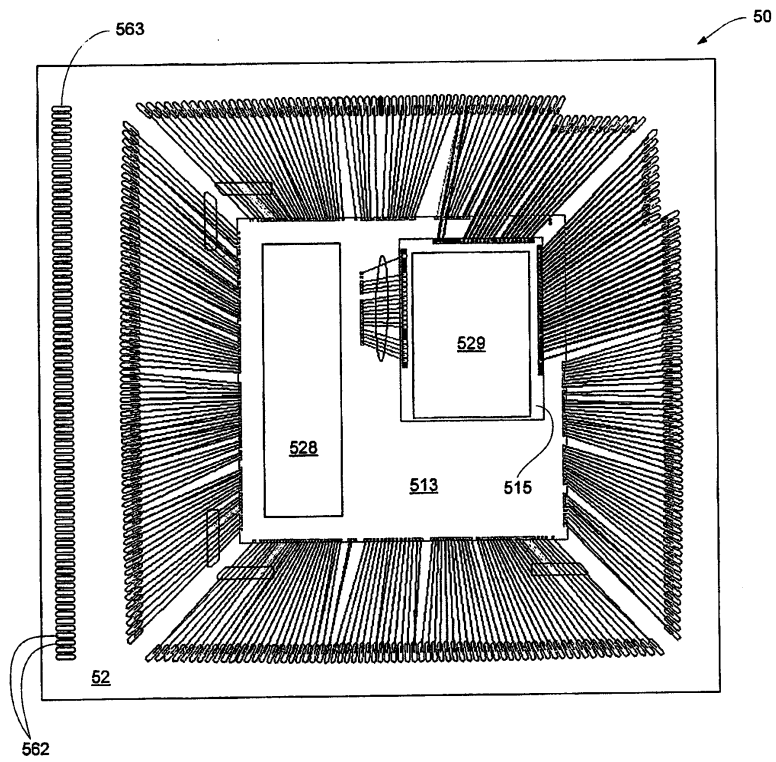
도면4a



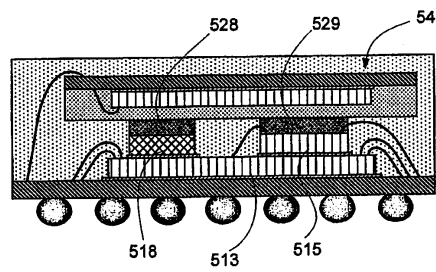
도면4b



도면5a



도면5b





도면6

