

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第3982070号
(P3982070)

(45) 発行日 平成19年9月26日(2007.9.26)

(24) 登録日 平成19年7月13日(2007.7.13)

(51) Int.Cl.

F I

HO 1 L 29/812 (2006.01)

HO 1 L 21/338 (2006.01)

HO 1 L 29/80

B

請求項の数 6 (全 19 頁)

(21) 出願番号	特願平10-193125	(73) 特許権者	000002004
(22) 出願日	平成10年7月8日(1998.7.8)		昭和電工株式会社
(65) 公開番号	特開2000-31164(P2000-31164A)		東京都港区芝大門1丁目13番9号
(43) 公開日	平成12年1月28日(2000.1.28)	(74) 代理人	100118740
審査請求日	平成16年11月8日(2004.11.8)		弁理士 柿沼 伸司
		(72) 発明者	寺嶋 一高
			神奈川県海老名市中野206番地3
		(72) 発明者	宇田川 隆
			埼玉県秩父市大字下影森1505番地 昭和電工株式会社 総合研究所秩父研究室内
		審査官	北島 健次
			最終頁に続く

(54) 【発明の名称】 III族窒化物半導体FET及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

絶縁性のフッ化カルシウム（化学式： CaF_2 ）からなる単結晶基板と、該単結晶基板上に形成された少なくとも硼素（元素記号：B）とリン（元素記号：P）とを構成元素として含む緩衝（バッファ）層と、前記単結晶基板上に前記緩衝層を介して形成された、立方晶の一般式 $\text{Al}_\alpha \text{Ga}_\beta \text{In}_{1-\alpha-\beta} \text{N}_{1-\gamma} \text{M}_\gamma$ （ $0 \leq \alpha$ ， $\beta \leq 1$ 、 $0 \leq \alpha + \beta \leq 1$ 、記号Mは窒素以外の第V族元素を表し、 $0 \leq \gamma < 1$ ）で表記される窒化アルミニウム・ガリウム・インジウム結晶層からなる活性層とを具備し、緩衝層は、硼素原子とリン原子とからなるリン化硼素多量体結晶（ $\text{B}_x \text{P}_y$ 、但し $x \geq 6$ 及び $y = 1$ または 2 ）の含有量を $1/20$ 以下とするリン化硼素・インジウム結晶（ $\text{B}_a \text{In}_{1-a} \text{P}$ 、但し $0 < a < 0.62$ ）から構成されるIII族窒化物半導体FET。

10

【請求項2】

緩衝層と活性層との間に、更に、窒化リン化硼素（ $\text{BP}_{1-\delta} \text{N}_\delta$ ： $0 \leq \delta \leq 1$ ）混晶層を有することを特徴とする請求項1に記載のIII族窒化物半導体FET。

【請求項3】

前記緩衝層が、前記単結晶基板との接合面から少なくとも数原子層の領域に単結晶からなる層が配置され、その上方の領域に非晶質体を主体とする層が配置されたものからなることを特徴とする請求項1または2に記載のIII族窒化物半導体FET。

【請求項4】

絶縁性のフッ化カルシウム（化学式： CaF_2 ）からなる単結晶基板上に、少なくとも硼

20

素（元素記号：B）とリン（元素記号：P）とを構成元素として含む緩衝（バッファ）層を形成し、その上に立方晶の一般式 $Al_\alpha Ga_\beta In_{1-\alpha-\beta} N_{1-\gamma} M_\gamma$ ($0 \leq \alpha$, $\beta \leq 1$, $0 \leq \alpha + \beta \leq 1$ 、記号Mは窒素以外の第V族元素を表し、 $0 \leq \gamma < 1$) で表記される窒化アルミニウム・ガリウム・インジウム結晶層からなる活性層を形成し、緩衝層を、硼素原子とリン原子とからなるリン化硼素多量体結晶 ($B_x P_y$ 、但し $x \geq 6$ 及び $y = 1$ または 2) の含有量を $1/20$ 以下とするリン化硼素・インジウム結晶 ($B_a In_{1-a} P$ 、但し $0 < a < 0.62$) から形成することを特徴とするIII族窒化物半導体FETの製造方法。

【請求項5】

前記緩衝層の成膜温度を、300℃以上500℃以下とすることを特徴とする請求項4に記載のIII族窒化物半導体FETの製造方法。 10

【請求項6】

前記緩衝層の厚さを、500Å以下とすることを特徴とする請求項4または5に記載のIII族窒化物半導体FETの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、立方晶の結晶構造を有する絶縁性の単結晶基板上に、立方晶のIII族窒化物半導体結晶からなる活性層を形成したIII族窒化物半導体素子に係わる。

本発明は、特にIII族窒化物半導体結晶からなる活性層を具備する電界効果型トランジスタ(FET)を構成するために好適に用いることができる。 20

【0002】

【従来の技術】

一般式 $Al_\alpha Ga_\beta In_{1-\alpha-\beta} N_{1-\gamma} M_\gamma$ ($0 \leq \alpha$, $\beta \leq 1$, $0 \leq \alpha + \beta \leq 1$ 、記号Mは窒素以外の第V族元素を表し、 $0 \leq \gamma < 1$) で表記される窒化アルミニウム・ガリウム・インジウム結晶からなるIII族窒化物半導体は、室温に於いて比較的高い（大きな）禁止帯幅を有しており、一般にワイドバンドギャップ(wide band-gap)半導体と呼称されている（例えば、赤崎 勇編著、「III-V族化合物半導体」（1994年5月20日初版、(株)培風館発行）、329頁参照）。

【0003】

III族窒化物半導体は、近紫外光ないし短波長の可視光を発するに適する禁止帯幅を有しているため（末松 安晴著、「光デバイス」（平成9年5月15日初版第8刷、(株)コロナ社発行）、28～29頁参照）、近紫外光ないし青色発光の発光ダイオード（英略称：LED）あるいはレーザダイオード（英略称：LD）といった発光素子の活性層（発光層）として利用されている（Mat. Res. Soc. Symp. Proc.、Vol. 449（1997）、509～518頁照）。

また、上記のような発光素子の他に、III族窒化物半導体は、室温での大きな禁止帯幅(band-gap)を有する優位性を基に、高温でも正常な動作が可能な耐環境電子デバイスを構成するに利用されている。

【0004】

III族窒化物半導体から構成した活性層を用いる電子デバイスの従来例として、例えば、電界効果型トランジスタ(Field-Effect Transistor：略称FET)を構成した例がある。特に、2次元電子ガス(two-dimensional electron gas)の高速走行特性を利用した変調ドープFET(Modulation Doped FET：MODFET)が知られている（Electron. Lett.、33（14）（1997）、1230～1231頁）。

【0005】

従来のMODFETの断面構造の構成例を図1に掲示する。

図1で、基板101には、絶縁性で六方晶(hexagonal)のα-アルミナ(Al_2O_3)単結晶（サファイア）が一般に使用される。サファイアが基板として常用される 50

のは、III 族窒化物半導体結晶層の成膜温度のような比較的高温に対して、熱的耐久性を保持しているからである。

サファイア基板 101 上には、基板 101 と活性層 103 を構成する III 族窒化物半導体との格子ミスマッチ (m i s - m a t c h) の緩和を意図して、緩衝層 102 が敷設される。緩衝層 102 は、通常約 400℃ から約 600℃ の比較的低温で成膜されるため、低温緩衝層と呼ばれる (赤崎 勇編著、「III - V 族化合物半導体」(1994 年 5 月 20 日初版、(株)培風館発行)、335 頁参照)。

この低温緩衝層 102 は、従来より窒化アルミニウム・ガリウム ($Al_A Ga_B N$ 、但し $0 \leq A, B \leq 1, A + B = 1$) から構成されるのが一般的である (▲1▼特開平 2 - 229476 号及び ▲2▼特開平 4 - 297023 号公報明細書参照)。

10

【0006】

低温緩衝層 102 上には、FET にあってはチャネル (channel) 層とも呼ばれる活性層 103 が積層される。活性層 103 は、n 形或いは p 形の導電性の半導体結晶層から構成される。特に電子 (electron) を主たる電荷担体 (majority carrier) とする FET にあっては、n 形窒化ガリウム (GaN) などの n 形 III 族窒化物半導体結晶から活性層 103 を構成するのが通例である。

活性層 103 上には、一般に電子供給層 104 と称される n 形伝導層が積層される。2 次元電子を活性層 103 内の電子供給層 104 との接合界面近傍の極く薄い領域に蓄積できるバンド (band) 構造を実現するために、電子供給層 104 は活性層 103 よりも禁止帯幅を大とする III 族窒化物半導体から構成される。電子供給層 104 は、例えば n 形不純物の変調ドーピング (上記の「III - V 族化合物半導体」、108 ~ 110 頁参照) を施した n 形の窒化アルミニウム・ガリウム混晶 ($Al_A Ga_B N$ 、但し $0 \leq A, B \leq 1, A + B = 1$) から構成するのが一般的である。

20

【0007】

活性層 103 と電子供給層 104 との間には、スペーサ (spacer) 層 105 と称される、活性層 103 を構成する材料よりも禁止帯幅を大とする材料からなる高純度の結晶層が挿入されるのが通例となっている (Electron. Lett., 33 (16) (1997)、1413 ~ 1415 頁参照)。通常スペーサ層 105 は、不純物を故意に添加しないアンドープ (undoped) の n 形窒化アルミニウム・ガリウム混晶 ($Al_A Ga_B N$ 、但し $0 \leq A, B \leq 1, A + B = 1$) から構成される。

30

電子供給層 104 上には、低接触抵抗のオーミック (Ohmic) 電極であるソース (source) 電極 107 及びドレイン (drain) 電極 108 の形成に供される低抵抗の n 形 III 族窒化物半導体からなるコンタクト (contact) 層 106 が積層される。コンタクト層 106 は、一般に電子供給層 104 より小さい禁止帯幅を有する n 形 III 族窒化物半導体から構成される。コンタクト層 106 を n 形窒化ガリウム (GaN) から構成する例がある (Proc. of the 2nd. Int. Nat. Conf. Nitride Semiconductors (Oct. 27 ~ 31, 1997, The Japan Soc. Appl. Phys.), 480 ~ 481 頁参照)。

また、ゲート (gate) 電極 109 は、ソース電極 107 及びドレイン電極 108 の間のコンタクト層 106 を除去してリセス (recess) 部 116 を形成し、該リセス部の電子供給層 104 表面上に敷設して FET を構成する。

40

【0008】

従来の III 族窒化物半導体素子は、上記の様な構成からなる積層構造体を母体材料として作製されている。先ず、基板として常用されるサファイアは六方晶系に属する単結晶である。また、低温緩衝層として適する結晶層は、六方晶ウルツ鉱 (wurtzite) 結晶構造の微結晶が混在した窒化アルミニウム・ガリウム ($Al_A Ga_B N$ 、但し $0 \leq A, B \leq 1, A + B = 1$) からなるアモルファス (amorphous) 結晶層であるとされている (特開平 2 - 229476 号公報明細書参照)。

従って、これらの六方晶結晶を下地層としてその上部に堆積した活性層等からなる積層構造体の各構成層は、六方晶結晶となっている。結晶系から見た従来の積層構造体の特徴は

50

、各構成層がウルツ鉱型の六方晶の結晶層から構成されていることにある。

【0009】

【発明が解決しようとする課題】

ショットキ (Schottky) 接合型の FET (MESFET)、特に低雑音 (low-noise) MESFET や MODFET では、雑音指数 (noise-figure) 或いは高速応答性などの主要な特性は、活性層の電子移動度を用いて一般に表される電子の走行特性に大きく左右されることが知られている。

【0010】

III 族窒化物半導体素子用途の従来の積層構造体を構成する各構成層は、上記の如くウルツ鉱型の六方晶結晶である。ウルツ鉱型の III 族窒化物半導体結晶の多くは、圧電 (ピエゾ: piezo) 効果を呈する (上記の文献 Electron. Lett., Vol. 33 (1997) 参照)。

10

従って、例えば III 族窒化物半導体結晶層をヘテロ (異種) 接合させた場合には、接合界面近傍の領域でピエゾ効果に因る不必要な容量が発生する。この寄生容量の発生により、FET の高速応答性は削がれるものとなる。

【0011】

ピエゾ効果が発揮される度合いは、立方晶 (cubic) の III 族窒化物半導体結晶では、六方晶系の III 族窒化物半導体結晶に比較して弱小となる。従って、立方晶の III 族窒化物半導体結晶層から構築された積層構造体からは、高速応答性に優れる FET 等の III 族窒化物半導体素子が提供され得る。

20

立方晶の III 族窒化物半導体結晶層から積層構造体を構築するには、立方晶の単結晶を基板とするのが先ず肝要である。最近では、ダイヤモンド構造型立方晶で導電性の珪素単結晶基板 (シリコン) を基板として、III 族窒化物半導体発光素子 (LED) を構成する技術が開示されている (Electron. Lett., Vol. 33, No. 23 (1997)、1986~1987 頁参照)。

しかし、LED などの発光素子とは異なり、FET の構成には、活性層との電氣的絶縁を確保するために、絶縁性の立方晶単結晶を基板とする必要がある。

【0012】

立方晶で絶縁性を有する単結晶材料は、酸化マグネシウム (化学式: MgO) などが挙げられるが、これらの立方晶基板材料と III 族窒化物半導体結晶とは、通常は格子のミスマッチ (mismatch) が存在する。

30

例えば、立方晶の絶縁性単結晶であるフッ化カルシウム (化学式: CaF_2) の格子定数は、シリコン ($5.431 \text{ \AA}$) に近い $5.436 \text{ \AA}$ である (「岩波理化学辞典 第3版」(1976年4月5日、(株)岩波書店発行)、1151 頁参照)。従って、格子定数を約 $4.51 \text{ \AA}$ とする立方晶 GaN とのミスマッチ度は、GaN を基準として約 21% の大きさに達する。

このため、立方晶単結晶を基板とする場合にあっても、III 族窒化物半導体結晶層との格子のミスマッチを緩和するための緩衝層を敷設するのが得策となる。最新の技術に依れば (上記の Appl. Phys. Lett., 72 (4) (1998)、415~417 頁参照)、シリコン基板上に六方晶の AlN からなる緩衝層を配置して、発光素子用途の積層構造体を構築する方法が開示されている。

40

しかし、六方晶の窒化アルミニウム (AlN) からなる緩衝層上には、六方晶の III 族窒化物半導体結晶層が成育される。即ち、立方晶のシリコンを基板としたところで、その表面に堆積する緩衝層が六方晶であれば、上層の積層構造体構成層もこれまた六方晶となる。従って、立方晶の結晶層からなる積層構造体を構築するには、立方晶からなる基板に立方晶からなる緩衝層を堆積する必要がある。

【0013】

シリコン (Si) を基板とする III 族窒化物半導体発光素子の他の開示例では、 $\text{Al}_x \text{Ga}_y \text{In}_z \text{B}_{1-x-y-z} \text{P}$ ($0 \leq x, y, z < 1$ 、 $x+y+z=1$) 結晶層特に立方晶である閃亜鉛鉱結晶型のリン化硼素 (BP) 層をシリコン基板についての緩衝層として利用す

50

る例が述べられている（特開平2-275682号公報明細書参照）。

ところが、BPの格子定数は4.538 Åであるのに対し、Siのそれは5.431 Åと大きく異なる（寺本 巖著、「半導体デバイス概論」（1995年3月30日初版、（株）培風館発行）、28頁参照）。従って、Si基板の表面上に、緩衝層としてであれ他の機能層としてであれ、連続性のあるBP結晶層の成膜を意図しても、成長した層はBP（boron monophosphide）或いは $B_{13}P_2$ からなる角錐状の成長島が散在するのみの状況となる（澁澤 直哉、寺嶋 一高、第28回結晶成長国内会議予稿集（「日本結晶成長学会誌」、Vol. 24、No. 2（1997））、150頁参照）。この様な連続性の無い緩衝層上には、連続性を有する結晶層を積層できることは極めて希有である。

10

【0014】

BP系III-V族化合物半導体結晶（ $Al_x Ga_y In_z B_{1-x-y-z} P$ 、但し $0 \leq x, y, z < 1$ 、 $x+y+z=1$ ）は閃亜鉛鉱型の立方晶結晶である（末松安晴著、「光デバイス」（平成9年5月15日初版第8刷、（株）コロナ社発行）、28～29頁参照）。これより、BP系結晶層は、その上に立方晶のIII族窒化物半導体結晶層を積層させるに優位に働くと思量される。さらに、閃亜鉛鉱型のBP（格子定数=4.538 Å）は、立方晶のGaN（格子定数=4.510 Å）に略一致する格子定数を有するという元来の優位性がある（前出の「III-V族化合物半導体」、330頁参照）。

しかし、従来の成膜技術では、立方晶のIII族窒化物半導体結晶層の成長を促すに足る閃亜鉛鉱型を主体とするBP系結晶層を、緩衝層として定常的に立方晶の単結晶基板上に成長するのは困難であった。立方晶を主体としてなるIII族窒化物半導体結晶層の成長を誘発するBP系結晶からなる緩衝層を成長するための要件が不明瞭であったからである。

20

立方晶の結晶基板上に連続性を有するBP系結晶層を与える成膜技術は、現在までのところ提示されておらず、また連続性のあるBP系結晶層を成膜するに必要とされる要件も明確とはなっていない。

【0015】

上述の内容を本発明が解決すべき課題として纏めるに、本発明の第1の課題は、FETなどのIII族窒化物半導体素子の構築に適する絶縁性の立方晶単結晶基板材料を選択して、それを提示することにある。

また第2の課題は、その立方晶の絶縁性単結晶基板上に、立方晶のIII族窒化物半導体結晶層からなる積層構造体を構築するに都合の良い緩衝層の構成要件を提示することにある。さらに本発明は、緩衝層が有すべき、立方晶の絶縁性基板との格子の不整合性をより良く緩和するための要件と、緩衝層表面上に堆積する積層体構成層に連続性をもたらすための要件とを結晶構造の観点から明確にすることを目的とする。

30

そして、本発明の最終的な課題は、これらの課題の解決を通じて、立方晶のIII族窒化物半導体からなる活性層を具備するIII族窒化物半導体素子を提供することにある。

【0016】

【課題を解決するための手段】

本発明は上記した課題を克服するためになされたもので、第1の課題を解決するために、本発明ではフッ化カルシウム（ CaF_2 ）を絶縁性の立方晶の基板材料として好適であるとして提示する。さらに本発明のIII族窒化物半導体素子は、表面を平滑とする立方晶のIII族窒化物半導体結晶からなる連続膜を定常的にもたらすための要件を備えたリン化硼素（BP）系材料からなる緩衝層を具備するものである。

40

【0017】

即ち、本願の請求項1に記載の発明は、絶縁性のフッ化カルシウム（化学式： CaF_2 ）からなる単結晶基板と、該単結晶基板上に形成された少なくとも硼素（元素記号：B）とリン（元素記号：P）とを構成元素として含む緩衝（バッファ）層と、前記単結晶基板上に前記緩衝層を介して形成された、一般式 $Al_\alpha Ga_\beta In_{1-\alpha-\beta} N_{1-\gamma} M_\gamma$ （ $0 \leq \alpha, \beta \leq 1$ 、 $0 \leq \alpha + \beta \leq 1$ 、記号Mは窒素以外の第V族元素を表し、 $0 \leq \gamma < 1$ ）で表記される窒化アルミニウム・ガリウム・インジウム結晶層からなる活性層とを具備するIII

50

族窒化物半導体素子である。

【0018】

また、本願の請求項2に記載の発明は、緩衝層上に立方晶で且つ連続性を有するIII族窒化物半導体結晶層の成育を定常的にもたらしめるために、緩衝層が備えるべき要件を提示するものである。

即ち、本願の請求項2に記載の発明は、請求項1に記載の緩衝層が、硼素(B)原子とリン(P)原子とからなるリン化硼素多量体結晶($B_X P_Y$ 、但し $X \geq 6$ 及び $Y = 1$ または2)の含有量を $1/20$ 以下とするBP系III-V族化合物半導体結晶から構成されることを特徴とするものである。

【0019】

また、本願の請求項3に記載の発明は、請求項1、2の発明に加えて、基板を構成する CaF_2 により良く格子整合を果たすBP系結晶からなる緩衝層を提供するものである。

即ち本願の請求項3の発明は、前記緩衝層が、リン化硼素・インジウム結晶($B_a In_{1-a}P$ 、但し $0 < a < 0.62$)からなることを特徴としている。特に緩衝層は、硼素組成比($=a$)の平均を $a = 0.31$ とする $B_{0.31}In_{0.69}P$ 混晶から構成することが好ましい。

【0020】

また、本願の請求項4に記載の発明は、請求項1乃至3に記載の緩衝層が、前記単結晶基板との界面近傍の領域に単結晶からなる層が配置され、その上方の領域に非晶質体を主体とする層が配置されたものからなることを特徴とする。

【0021】

【発明の実施の形態】

立方晶の結晶材料には、リン化ガリウム(化学式: GaP)、砒化ガリウム($GaAs$)やリン化インジウム(InP)などの閃亜鉛鉱型のIII-V族化合物半導体がある。また、ダイヤモンド構造型の珪素(Si)やゲルマニウム(元素記号:Ge)などの元素(単体)半導体がある。また、岩塩構造型の酸化マグネシウム(化学式: MgO)、酸化マンガニウム(化学式: MnO)や酸化ニッケル(化学式: NiO)がある。更に、スピネル(spinel)構造型の $MgAl_2O_4$ 等がある(Int. Symp. Blue Laser and Light Emitting Diodes (1996, Ohmsha, Ltd.))、80~85頁参照)。

【0022】

III族窒化物半導体結晶層の成膜は、概ね $1000^\circ C$ 或いはそれを越える高温で実施される(赤崎 勇、天野 浩、「光学」、第22巻、第11号(1993)、670頁参照)。基板はこの様な高温に耐熱性を有する単結晶材料から構成する必要に迫られる。

III-V族化合物半導体結晶である $GaAs$ の融点は、 $1238^\circ C$ であり、 InP のそれは $1070^\circ C$ である(上記の「III-V族化合物半導体」、148頁の表7.1参照)。従って、これらのIII-V族化合物半導体結晶は、比抵抗(抵抗率)にして約 10^6 オーム・センチメートル($\Omega \cdot cm$)を越える半絶縁性の単結晶が工業的に生産されるに至っているが、耐熱性の観点からして難がある。また GaP は、 $1467^\circ C$ と比較的高い融点を持つが(上記の「III-V族化合物半導体」、148頁の表7.1参照)、絶縁性の単結晶基板が安定して供給されるには至っていない。

従って、これらのIII-V族化合物半導体結晶からは、耐熱性と絶縁性の双方を十分に満足する基板材料を選択するには難がある。

【0023】

一方、珪素(Si)、所謂、シリコン(silicon)は、融点を $1420^\circ C$ (上記の「III-V族化合物半導体」、148頁の表7.1参照)とする耐熱性のある材料である。しかし、他の元素半導体であるGeと同様に、高純度の結晶でも抵抗率は数十から数百 $\Omega \cdot cm$ 程度であり、絶縁性の単結晶が得られがたい難点がある。

マイクロ波或いはミリ波帯域で動作する高周波FETには、抵抗率にして大凡 $10^6 \Omega \cdot cm$ を越える絶縁性の単結晶から基板を構成する必要がある。

10

20

30

40

50

【0024】

MgO、MnOやNiOは、耐熱性がある酸化物半導体材料である。しかし、III族窒化物半導体を成膜する際の代表的な窒素（元素記号：N）源であるアンモニア（化学式：NH₃）により、表面の状態が劣化する欠点がある（上記のInt. Symp. Blue Laser and Light Emitting Diodes、81頁参照）。また、MnO、NiO或いは酸化コバルト（化学式：CoO）は、明瞭な劈開性を示さない欠点がある（応用物理学会主催、「SiC及び関連ワイドギャップ半導体研究会第5回予稿集」（1996年10月31日～11月1日）、講演番号IV-3、20～21頁参照）。

スピネル（spinel）構造型のMgAl₂O₄基板上には、多結晶のIII族窒化物半導体（GaN）膜が成長する（上記の「SiC及び関連ワイドギャップ半導体研究会予稿集」、21頁参照）。しかし、スピネル構造型の結晶も明瞭な劈開性を示さないため、個別の素子に裁断するに難点がある。

レーザダイオードに於ける光共振面を形成するために、基板の劈開を利用すれば都合が良い様に、FETにあっても明瞭な劈開性を呈する単結晶材料から基板を構成するのが得策である。MODFETの如く、ヘテロ（hetero）接合界面の急峻性をもって発現させた低次元の電子ガスを利用するFETにあって、劈開性単結晶材料から基板を構成すれば、ダイヤモンド刃（カッタ）によるダイシング（dicing）手段による場合とは異なり、ヘテロ接合界面に損傷を与えることなく劈開によりチップ（chip）化が果たせ便利である。

【0025】

フッ化カルシウム（CaF₂）は、融点を1373℃とする高融点の結晶材料である（「岩波理化学辞典 第3版」（1976年4月5日、（株）岩波書店発行）、1151頁参照）。即ち、III族窒化物半導体結晶の成膜温度で耐熱性を有する螢石結晶型に属する立方晶の結晶である（上記の「岩波理化学辞典 第3版」、1278頁参照）。また、正八面体の面方向に明瞭な劈開を呈する（C. W. Ban著、「化学結晶学」（昭和45年6月15日初版、（株）培風館発行）、50頁参照）。また、禁止帯幅が15.7エレクトロンボルト（eV）と大きな電氣的な絶縁材料である（▲1▼泉谷 徹郎監修、「新しいガラスとその物性」（昭和59年8月20日初版第1刷、（株）経営システム研究所発行）、629頁、及び▲2▼日本物理学会編、「表面新物質とエピタクシー」（1992年12月10日初版、（株）培風館発行）、167頁参照）。

従って、CaF₂の表面上にはFETと共に、例えばツェナ（Zener）ダイオードなどの整流性素子を相互に良好な絶縁を保って形成できる。纏めれば、本発明の云う基板材料として備えるべき要件を備えている結晶である。

更に、CaF₂は、光学的に透明な材料である。従って、例えばFETと発光素子とを組み合わせた複合素子を構成する上でも優位な基板として利用できる。光学的な透明な単結晶材料から基板を構成すれば、基板に因る発光の吸収を回避できる。このため、素子から外部への発光の取り出し効率に優れた発光素子を、例えばFETと共に集積できる利点がある。

この様な優位性から、本発明ではCaF₂を好適な基板材料として利用する。

【0026】

CaF₂からなる単結晶基板上には、BP系のIII-V族化合物半導体結晶からなる緩衝層を堆積する。本発明のBP系III-V族化合物半導体とは、硼素（元素記号：B）とリン（元素記号：P）とを少なくとも構成元素として含むIII-V族化合物半導体である。BP系III-V族化合物半導体の端的な一例には、リン化硼素（BP）がある。

BPからなる緩衝層は、従来の気相成長技術を利用して成膜出来る。例えば、三塩化硼素（化学式：BCl₃）を硼素（B）源とし、三塩化リン（PCl₃）をリン（P）源とするハライド（halide）気相成長（VPE）法により成膜出来る。また、ボラン（化学式：BH₃）或いはジボラン（化学式：B₂H₆）を硼素（B）源とし、ホスフィン（化学式：PH₃）などをリン（P）源とする有機金属熱分解気相成長法（MOCVD法）

10

20

30

40

50

により成膜できる。また、三塩化硼素等のハロゲン化合物とホスフィン等のリンの水素化合物を原料とするハイドライド (h y d r i d e) 気相成長法により成膜できる。

【0027】

従来のBPからなる緩衝層 (▲1▼特開平2-275682号、▲2▼特開平2-288371号、及び▲3▼特開平2-288388号各公報明細書参照) とは異なり、本発明のBP緩衝層は、上層として表面を平滑で平坦とする連続性のあるIII族窒化物半導体結晶層を帰結するための構成を備えたものとする。

本発明の緩衝層の構成を図2の断面模式図を基に説明する。図2の断面模式図は、透過型電子顕微鏡 (英略称: TEM) により撮像した本発明に係わるBP緩衝層断面TEM像の模写図である。本発明に係わるBP緩衝層110は、CaF₂基板101との接合界面111近傍の領域112に、ストランスキー・クラスタノフ (S t r a n s k i ・ K r a s t a n o v) モードによる成長様式 (上記の「薄膜作製ハンドブック」、59頁参照) を伺わせる、BPの単結晶からなる層が配置された構成となっている。単結晶層からなる領域112の上方の領域113は、非晶質体を主体とした層が配置されている。

【0028】

上述のような構成からなるBP緩衝層は、前述の各成長方法に於いて、成膜温度を比較的低温に設定することにより安定して獲得できる。例えば、BCl₃/PCl₃/H₂系ハライドVPE法による気相成長法では、成膜温度を約300℃以上約500℃以下とすることをもって成膜出来る。ジボラン/ホスフィン/水素系MOCVD成長法では、上記の結晶構成からなるBP緩衝層が得られるのは、概ね250℃から600℃の範囲の温度で成膜する場合である。同一の成長方法にあっても、成長反応容器の形状或いは流量条件などに依存して適正な成膜温度範囲は微妙に変化するため、成長環境及び条件に応じて適宜、温度範囲は選択すべきである。

【0029】

その際の成膜温度の適正範囲の上限値及び下限値は、BP緩衝層の内部の結晶組織構成をもって決定できる。

上限の温度とは、CaF₂との接合界面近傍の領域のみならず、緩衝層の全体が単結晶から構成されるBP緩衝層が得られる温度である。BP (格子定数=4.538Å) と立方晶GaN (格子定数=4.510Å) との格子ミスマッチ度は僅か0.6%であり、BP単結晶から構成される緩衝層は、上層として高品質な立方晶GaN結晶層を積層するに優位であると思慮される。しかし、この僅かなミスマッチをも緩和する非晶質体からなる層が存在しない場合、上層のIII族窒化物半導体結晶層の表面には、時として直線的な縞模様が格子状に発生するため (所謂、クロスハッチパターン)、平滑で平坦なIII族窒化物半導体結晶層を安定して獲得するためには不都合となる。

一方下限温度は、BP緩衝層が部分的にも結晶化に至らず、緩衝層の全体が非晶質体から構成される温度である。緩衝層の全体を非晶質体から構成する場合の不具合は、上層としてIII族窒化物半導体結晶層を成膜するために基板を高温に昇温する際に、構成原子相互の結合力を弱小とする非晶質体からなる緩衝層は揮散して、基板表面が露呈することに起因している。即ちこの場合、GaNを成膜する場合を例にすれば、格子のミスマッチ度を約21%と大とするCaF₂の表面上に、直接GaNを堆積せざるをえない事態を招く。この様な状況下で帰結されるGaN膜は、連続性に欠如したものとなる。

緩衝層の内部の結晶組織は、X線回折法による回折ピークの出現状況から知ることが出来る。また、断面TEM技法に依れば、深さ方向での結晶組織の変貌を解析することが出来る。

【0030】

本発明のBP系緩衝層とは、その成膜温度から観て、低温緩衝層と呼称されるべきものである (上記の「III-V族化合物半導体」、335~337頁参照)。即ち、従来から知られているシリコン基板上のBP緩衝層 (▲1▼特開平2-275682号、▲2▼特開平2-288371号、及び▲3▼特開平2-288388号各公報明細書参照) とは、その内部結晶構成も、またその成膜条件も全く相違するものである。この様な構成を備え

10

20

30

40

50

た低温緩衝層は、その上に堆積する上層を連続性のあるIII-V族化合物半導体結晶層から構成するに格別に効果を奏する。

【0031】

上層を連続性のある結晶層とするには、上記のような要件を備えた緩衝層とすれば充分である。しかし、上層を構成するIII-V族化合物半導体結晶層を立方晶とするには、BP系緩衝層に更なる構成要件が加わる。立方晶からなる上層をもたらす緩衝層を構成するには、緩衝層内のリン化硼素多量体結晶の量を規制する必要がある。

硼素モノフォスファイド (monophosphide) と称されるBPに対比されるリン化硼素多量体結晶を、一般式 $B_i P_j$ ($i \neq 0, j \geq 1$) で表記するとする。代表的な $B_i P_j$ 結晶には、 $i = 13, j = 2$ の化学式 $B_{13}P_2$ で表記される結晶がある (▲1▼ 10
V. I. MATKOVICH, Acta. Cryst., 14 (1961)、93頁及び
▲2▼ J. Amer. Ceramic Society, 47 (1964)、44~46
頁参照)。また、 i を6とする B_6P がある (J. Amer. Chem. Soc., 82
(1960)、1330~1332頁参照)。リン化硼素多量体結晶の一分子を構成する
リン原子の数を表す j は通常は1または2である。

【0032】

量的関係をもって、リン化硼素多量体結晶に規制を加える技術的論拠を次に述べる。 $B_{13}P_2$ が緩衝層の構成材料として好ましくないのは、その結晶型が菱面体構造の六方晶であることにある (上記のAmer. Ceramic Society、47 (1964)、
44~46頁及びA. S. T. M. (American Society of Tes 20
ting Materials) card 13-205参照)。

緩衝層を構成する結晶の晶系は、上層に受け継がれる傾向にある。従って、六方晶の緩衝層上に積層されるIII族窒化物半導体結晶層は、六方晶の結晶形態となる。この事態を招聘することは、緩衝層上に立方晶を主体とするIII族窒化物半導体結晶層からなる積層構造体を簡便に得ることを意図している本発明の目的にはそぐわず、また不都合である。これが、本発明に於いてB原子とP原子の集合体であるリン化硼素多量体結晶の量を少量に抑制する理由である。

本発明では、6個以上の硼素 (元素記号：B) 原子とリン (元素記号：P) 原子とからなるリン化硼素多量体結晶 ($B_X P_Y$ 、但し $X \geq 6, Y = 1$ または 2) を量的に規制する対象とする。 30

【0033】

具体的には、BP系緩衝層中のリン化硼素多量体結晶の含有量が約30%未満となる様にするのが好ましい。リン化硼素多量体結晶の量は、1/20以下であるのがさらに好ましい。この程度に少量のリン化硼素多量体結晶では、上層の結晶系に影響を及ぼすには至らない。

分子を構成する硼素 (B) 原子の数が増すと、自ずとその分子が占有する体積が巨大となり、例えば、BP結晶層内の歪みが増すなどこれまた不都合である。この観点からしても、リン化硼素多量体結晶は殆ど含有されていないのが特に好ましい。

【0034】

例えば $B_{13}P_2$ は、BPより次の反応式1に従って生ずることが知られている (上記のAmer. Ceramic Society、47 (1964)、44~46頁参照)。 40



このBPの熱分解に因る $B_{13}P_2$ の生成は高温程、進行する (日本産業技術振興協会新材料技術委員会編、「化合物半導体デバイス」(1973年9月15日、(株)工業調査会発行)、248頁参照)。従って、化学式 $B_{13}P_2$ で代表されるリン化硼素多量体結晶の含有量を少量に抑制するには、緩衝層の成膜温度を前述の様に低温に設定するのが有利である。

成膜温度を出来るだけ低温とした上で、更にBP系緩衝層の気相成長法による成膜時において、硼素 (B) 源の反応系への供給量を少量とし、且つ、硼素 (B) 源に対するリン (P) 源の供給比、即ちP/B比を大とすると、 $B_{13}P_2$ 結晶体の生成を抑制するにより効 50

果がある。例えば、 $\text{BCl}_3 / \text{PCl}_3 / \text{H}_2$ 反応系を利用するハライドVPE法による 350°C に於けるBPでの成長では、 BCl_3 の供給量を約 5×10^{-6} モル (mol) / 分とし、 $\text{PCl}_3 / \text{BCl}_3$ 供給比を300程度に設定することにより、 B_{13}P_2 を殆ど含まないBP緩衝層を構成できる。

【0035】

さらに本発明では、結晶欠陥の少ない活性層を獲得するために、基板を構成する CaF_2 に格子整合できる半導体材料からなる低温緩衝層を提供する。基板と格子整合を果たす結晶材料から低温緩衝層を構成することにより、格子のミスフィットに起因して基板と低温緩衝層との界面で発生するミスフィット転位の密度をそもそも低減できる。従って、結晶欠陥密度の小さい低温緩衝層が構成できる利点がある。結晶欠陥密度の少ない低温緩衝層上には、高移動度特性を発現するに有利な結晶性に優れる活性層が堆積され得る。

混晶から格子整合系の低温緩衝層を構成する場合、構成元素が出来るだけ少ない混晶であるのが望ましい。即ち、5元混晶よりも4元混晶、4元混晶よりも3元混晶から構成するのが望ましい。規定された仕様を備えた低温緩衝層を得るために制御すべき因子の数が、減ぜられるからである（永井 治男他著、「III-V族半導体混晶」（1993年7月30日初版第2刷、（株）コロナ社発行）。格子定数を $5.436 \text{ \AA}$ とする CaF_2 に格子整合する低温緩衝層は、リン化硼素・インジウム結晶 ($\text{B}_a \text{In}_{1-a} \text{P}$) にあって、硼素組成比 ($=a$) を 0.31 とする $\text{B}_{0.31} \text{In}_{0.69} \text{P}$ 混晶から構成できる。

【0036】

上記の混晶材料から低温緩衝層を構成するにあっても、 CaF_2 単結晶基板との接合界面近傍の領域は、主に単結晶からなる層から構成するのが好ましい。またその上方の領域は、非晶質体を主体とする層から構成するのが好ましい。従って、BPに代替する $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶から低温緩衝層を構成する場合にあっても、緩衝層が備えるべき結晶組織的な構成要件はBPの場合とは相違しない。また、立方晶からなる上層を堆積するために、 $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶からなる低温緩衝層は B_{13}P_2 に代表されるリン化硼素多量体結晶の含有量を $1/20$ 以下、即ち、5%以下に抑制すべきことにも変化はない。

【0037】

$\text{B}_a \text{In}_{1-a} \text{P}$ 混晶から本発明の低温緩衝層を構成する場合、必ずしも単一の組成の混晶層から構成する必要はない。歪超格子 (strained-layer superlattice) を構成するための手段として周知の格子定数を異にする結晶層を相互に重層させる方法によっても（日本物理学会編著、「半導体超格子の物理と応用」（昭和61年9月30日初版第4刷、（株）培風館発行）、83～84頁参照）、 $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶から CaF_2 に良好な整合性を発揮する低温緩衝層を構成出来る。

例えば、 CaF_2 の格子定数（記号 $d (=5.436 \text{ \AA})$ で表す。）を中心として、 Δa ($\text{\AA}$) だけ大きな格子定数の第1の $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶層（格子定数 ($\text{\AA}$) $= d + \Delta a$) と、格子定数を $d - \Delta a$ ($\text{\AA}$) とする第2の $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶層とを交互に重層して構成した超格子構造の重層構造体は、全体として CaF_2 に良好な格子整合を果たす低温緩衝層として利用出来る。 CaF_2 の格子定数 (d) より、 $+\Delta a$ 或いは $-\Delta a$ ($\text{\AA}$) だけ変化した格子定数を有する $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶は、硼素組成比 ($=a$) を相違させれば構成することが出来る。

【0038】

上記した如く、 CaF_2 と格子整合が果せる $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶の硼素組成比は、 0.31 換言すればインジウム組成比を 0.69 とする $\text{B}_{0.31} \text{In}_{0.69} \text{P}$ である。従って、 $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶から超格子構造を構成する場合にあつては、 $a = 0.31$ を中心として大小双方向に等量に硼素の組成比を変位させる。硼素（或いはインジウム）組成比の基準値からの大小方向へのずれを等量とするのは、Vegard則（永井 治男他著、「III-V族半導体混晶」（1993年7月30日初版第2刷、（株）コロナ社発行）、27頁参照）が教示する如く、組成を変化させたことによる CaF_2 の格子定数からの大小方向への $\text{B}_a \text{In}_{1-a} \text{P}$ 混晶の格子定数の変位量を等量とするためである。

$\text{B}_a \text{In}_{1-a} \text{P}$ 混晶の場合、大小両方向に変位させられる硼素組成比の最大の変位量は、

10

20

30

40

50

硼素組成比 $a > 0$ の条件を考え合わせると、 CaF_2 に一致する格子定数を与える硼素組成比である 0.31 を基準として ± 0.31 である。従って、 $\text{B}_a \text{In}_{1-a} \text{P}$ に於いて、硼素組成比 ($= a$) が取り得る範囲は、 $0 < a < 0.62$ である。

【0039】

本発明の低温緩衝層上には、直接 III 族窒化物半導体結晶からなる活性層を堆積できる。例えば、 $\text{B}_{0.31} \text{In}_{0.69} \text{P}$ (格子定数 $= 5.436 \text{ \AA}$) からなる低温緩衝層上には、チャネル層を構成する窒化ガリウム結晶層を積層できる。立方晶の窒化ガリウム (GaN) の格子定数は $4.510 \text{ \AA}$ であり、低温緩衝層を構成する $\text{B}_{0.31} \text{In}_{0.69} \text{P}$ とは、格子整合の関係にはない。しかしながら、本発明の構成になる低温緩衝層は、格子不整合の関係にある上層である窒化ガリウムからなる活性層についても連続性のある平滑な結晶層とすることができ

10

【0040】

また、低温緩衝層上に直接活性層を堆積するのではなく、介在層を挿入した上で、活性層を構成する III 族窒化物半導体結晶層を積層する手法もある。

この場合、介在層を構成するに適する材料には、取り得る格子定数の範囲が $3.62 \text{ \AA}$ 以上 $4.54 \text{ \AA}$ 以下である窒化リン化硼素 ($\text{BP}_{1-\delta} \text{N}_\delta$: $0 \leq \delta \leq 1$) 混晶がある。これは窒素組成比 ($= \delta$) 如何に依って、活性層を構成するに好適な窒化アルミニウム・ガリウム ($\text{Al}_A \text{Ga}_B \text{N}$: $0 \leq A, B \leq 1, A + B = 1$) に格子整合する介在層が供給できるからである。例えば、窒素組成比を 0.03 とする $\text{BP}_{0.97} \text{N}_{0.03}$ 混晶は、立方晶の GaN (格子定数 $= 4.510 \text{ \AA}$) に格子整合できる。また、窒素組成比を 0.17 とする $\text{BP}_{0.83} \text{N}_{0.17}$ 混晶は、立方晶の AlN (格子定数 $= 4.380 \text{ \AA}$) に一致する格子定数を有する。

20

また、窒化砒化硼素 ($\text{BAS}_{1-\gamma} \text{N}_\gamma$: $0 \leq \gamma \leq 1$) 混晶からも介在層を構成できる。砒化硼素 (BAS ; 格子定数 $= 4.777 \text{ \AA}$) と窒化硼素 (BN ; 格子定数 $= 3.615 \text{ \AA}$) とからなる 3 元混晶である $\text{BAS}_{1-\gamma} \text{N}_\gamma$ から介在層を構成することにより、介在層が格子整合を果たせる III 族窒化物半導体結晶の種類を増すことができる。例えば、砒素組成比を 0.81 とする $\text{BAS}_{0.81} \text{N}_{0.19}$ 混晶からなる介在層は、 $\text{BP}_{1-\delta} \text{N}_\delta$ 混晶では達成出来ない、インジウム組成比を 10% とする $\text{Ga}_{0.90} \text{In}_{0.10} \text{N}$ (格子定数 $= 4.560 \text{ \AA}$) と格子整合を果たすことができる。

【0041】

30

FET 用途の緩衝層にあって、緩衝層は、活性層との電氣的絶縁を果たすために高抵抗であるのが好ましい。また、緩衝層上に設ける介在層も高抵抗であるのが好ましい。

介在層も低温緩衝層と同じく、有機金属熱分解気相成長 (MOCVD) 法、ハライド或いはハイドライド (hydride) VPE 法や分子線エピタキシャル (MBE) 法の一種であるガスソース (gas-source) MBE 法などで成膜できる。これらの手法に於いて、例えば不純物をドーピング (doping) しながら成膜すれば、高抵抗の低温緩衝層若しくは介在層が得られる。例えば、アンドープで p 形の BP 系低温緩衝層は、元素周期律表の第 IV 族に属する Si や錫 (元素記号 : Sn)、第 VI 族のセレン (元素記号 : Se) や硫黄 (元素記号 : S) などの n 形不純物のドーピングにより高抵抗層となすことができる。アンドープで n 形の BP 系低温緩衝層に対しては、第 II 族の亜鉛 (元素記号 : Zn)、ベリリウム (元素記号 : Be) やマグネシウム (元素記号 : Mg)、第 IV 族の炭素 (元素記号 : C) などの p 形不純物のドーピングにより高抵抗層となすことができる。

40

【0042】

低温緩衝層の厚さは、 $10 \mu\text{m}$ 以下、望ましくは $1 \mu\text{m}$ 以下とする。さらに好ましくは、 $5000 \text{ \AA}$ 以下であり、特に $500 \text{ \AA}$ 以下であると好ましい。さらに低温緩衝層は数原子層程度の厚さがあれば、特に、 CaF_2 基板との接合界面近傍の領域に於ける単結晶層を含む領域の厚さが数原子層程度あれば、低温緩衝層としての機能は充分に発揮することができる。

【0043】

本発明に係わる低温緩衝層の上に、少なくとも立方晶の III 族窒化物半導体からなる活性

50

層を具備する積層構造体に、オーミック性電極材料からなるソース (source) 及びドレイン (drain) 電極と、ショットキ性電極材料からなるゲート電極を設ければ、本発明に係わる FET 等の III 族窒化物半導体素子を構成できる。

【0044】

【作用】

本願の請求項 1 に記載した、螢石結晶型のフッ化カルシウム (CaF_2) からなる立方晶基板と、その上に設けた閃亜鉛鉱型結晶のリン化硼素 (BP) 系低温緩衝層とからなる下地積層系は、その上層として積層する活性層を立方晶の III 族窒化物半導体結晶から構成するに優位に作用する。これにより、立方晶の III 族窒化物半導体からなる活性層を備えた積層構造体を都合良く構築でき、III 族窒化物半導体素子を簡便に構成する作用をする

10

【0045】

また特に、菱面体構造の六方晶 B_{13}P_2 に代表されるリン化硼素多量体結晶の含有量を $1/20$ 以下とし、BP、所謂、硼素モノフッスファイドを主体として構成した低温緩衝層は、上層の III 族窒化物半導体結晶層の結晶系を立方晶とするに優位に作用する。従って、立方晶の III 族窒化物半導体結晶層からなる積層構造体を構築するに優位に作用する。

【0046】

特に、単結晶基板との界面近傍の領域に単結晶からなる層が配置され、その上方の領域に非晶質体を主体とする層が配置された低温緩衝層は、上層を構成する結晶層の連続性を向上させる作用を有するため、連続性のある III 族窒化物半導体結晶層がもたらされる。

20

【0047】

【実施例】

以下、本発明を実施例を元に説明する。

(第 1 の実施例)

不純物を故意に添加していないアンドープ (undoped) の $\{001\}$ - フッ化カルシウム (CaF_2) 単結晶を基板 101 として、図 3 に示すショットキ接合型電界効果トランジスタ (MESFET) 用途の積層構造体 1 を構成した。

【0048】

積層構造体 1 を構成するために、 $\{001\}$ - CaF_2 基板 101 上には、リン化硼素 (BP) を主体として構成した緩衝層 110 を堆積した。

30

BP 緩衝層 110 は、三塩化硼素 (BCl_3) / 三塩化リン (PCl_3) / 水素 (H_2) 反応系を用いた一般的なハロゲン VPE 法により 450°C で成長した。 BCl_3 に対する PCl_3 の供給量の比率 ($= \text{PCl}_3 / \text{BCl}_3$ 比率) は、 100 倍に設定した。層厚を $200 \text{ \AA}$ とする BP 緩衝層 110 の、 CaF_2 基板 101 との接合面 111 から緩衝層 110 の上側に至る約 $30 \text{ \AA}$ の領域は、BP からなる単結晶層から構成し、更にその上方の領域は BP からなる主に非晶質からなる層から構成した。該 BP 緩衝層 110 中のリン化硼素多量体結晶の含有量は 4.8 重量%と定量された。

【0049】

BP 緩衝層 110 の表面上には、トリメチルガリウム ($(\text{CH}_3)_3\text{Ga}$) をガリウム (Ga) 源、アンモニア (NH_3 : 100%) を窒素 (N) 源、及びホスフィン (PH_3 : 10% PH_3 - 90% H_2) をリン (P) 源とする一般的な常圧 (大気圧) MOCVD 法により、 960°C でアンドープの窒化リン化硼素 ($\text{BP}_{1-\delta}\text{N}_\delta$) 混晶層 114 を成膜した。 $\text{BP}_{1-\delta}\text{N}_\delta$ 混晶層 114 の窒素組成比 ($= \delta$) は、 NH_3 と PH_3 との MOCVD 反応系への供給比を調整して $\delta = 0.03$ としてある。層厚は約 100 nm とした。

40

【0050】

$\text{BP}_{0.97}\text{N}_{0.03}$ 混晶層 114 上には、上記の MOCVD 法により 980°C で立方晶を主体とする窒化ガリウム (GaN) 層 115 を積層した。 GaN 層 115 中の六方晶系の GaN 結晶の含有率は、通常の X 線回折法に依る検査に依れば約 $8 \sim 9\%$ であった。この層厚を約 200 nm とする GaN 層 115 には、成膜時にジシラン (5 体積 ppm) - 水素混合ガスを使用して珪素 (Si) をドーピングし、 GaN 層 115 をキャリア濃度を約 $2 \times$

50

10^{17} cm^{-3} とするn形層となした。このn形Ga_aN層115をFETの活性層、即ちチャンネル(channel)層として利用するためである。

【0051】

n形Ga_aNチャンネル層115上には、980℃で再びSiドーピングn形Ga_aN層(層厚=200nm、キャリア濃度= $2.2 \times 10^{18} \text{ cm}^{-3}$)をコンタクト層106として積層した。低接触抵抗のオーミック電極を形成するために、コンタクト層106のキャリア濃度は、チャンネル層を構成するGa_aN層115のそれを約1桁上回るものとした。キャリア濃度は、上記のSiドーピングガスのMOCVD反応系への流量を増加させることをもって達成した。

【0052】

一般的なフォトリソグラフィ技術を利用してパターンニングを施した後、ゲート電極109を配置する予定の領域にあるコンタクト層106を、メタン(CH₃)／水素(H₂)／アルゴン(Ar)混合ガスを用いたプラズマエッチングにより除去し、リセス(recess)部116を構成した。リセス部116に露出させたn形Ga_aNチャンネル層115の略中央部にチタン(Ti)膜、白金(Pt)膜及び金(Au)膜を順次被着して、Ti/Pt/Auの3層の重層構造からなるゲート長を約2μmとするゲート電極109を構成した。ソース電極107及びドレイン電極108は、リセス部116を挟んで対向して残存させたn形Ga_aNコンタクト層106の表面上に設けて、MESFET2となした。ソース及びドレイン電極107及び108は何れもAu・ゲルマニウム(Ge)合金の真空蒸着薄膜から構成した。

【0053】

(第2の実施例)

本第2の実施例では、基板101は第1の実施例と同様とし、緩衝層110を構成する半導体材料を第1の実施例の場合のリン化硼素(BP)からリン化硼素・インジウム混晶(B_aI_{n_{1-a}}P)に変更して、図4に示すMODFET用途の積層構造体3を構成した。まず、硼素組成比(=a)を0.31とするB_aI_{n_{1-a}}Pからなり、CaF₂基板101に格子整合する層厚を約15nmとする緩衝層110を、CaF₂基板101上に一般的な常圧MOCVD法により構成した。

MOCVD法による緩衝層110の形成には、ジボラン(B₂H₆)とフォスフィン(PH₃)を硼素(B)およびリン(P)の原料として用い、インジウム(In)源には、結合価を1価とするシクロペンタジエニルインジウム(C₅H₅In)を利用した(J. Crystal Growth、107(1991)、360~364頁参照)。また、MOCVD反応系へ供給したIII族元素原料(B₂H₆及びC₅H₅In)の合計の濃度に対するV族元素原料(PH₃)の供給濃度の比率、いわゆるV/III比は180に設定した。キャリアガスとしては水素(H₂)を利用した。さらに、緩衝層110を成膜する温度を450℃に設定したため、B₆P或いはB₁₃P₂に代表される六方晶のリン化硼素多量体結晶の含有量が約10%未満であるB_{0.31}I_{n_{0.69}}P混晶緩衝層110が帰結された。

【0054】

CaF₂基板101との接合界面111近傍の領域が主にB_aI_{n_{1-a}}P単結晶から構成され、その上方を非晶質体を主体とした層から構成したB_aI_{n_{1-a}}P緩衝層110の上には、第1の実施例に記載されたものと同様のn形Ga_aNからなるチャンネル層115を、MOCVD法により積層した。

n形Ga_aNチャンネル層115上には、アンドープのn形窒化アルミニウム・ガリウム混晶(Al_{0.20}Ga_{0.80}N)からなる層厚が約7nmのスペーサ層105、Siドーピングのn形窒化アルミニウム・ガリウム混晶(Al_{0.20}Ga_{0.80}N)からなる層厚を約20nmとする電子供給層104、及び第1の実施例に記載のものと同様のn形Ga_aNコンタクト層106を、MOCVD法により順次積層させて、MODFET4の作製に供する積層構造体3を構成した。

【0055】

尚、上記の各層は一般的な常圧MOCVD法により成膜したが、Siドープ $\text{Al}_{0.20}\text{Ga}_{0.80}\text{N}$ 電子供給層104を成膜する際には、特に水分と酸素含有量がppm (parts per million) オーダー未満と少ない高純度のジシラン (5体積ppm) - 水素混合ガスを利用し、同層104のキャリア濃度が約 $1.8 \times 10^{18} \text{ cm}^{-3}$ となる様にそのドーピング流量を制御した。また、電子供給層104は、酸素やメトキシ (methoxy: $-\text{OCH}_3$) 基などの酸素含有官能基分子の含有量を低くすべく精製したトリメチルアルミニウム ($(\text{CH}_3)_3\text{Al}$) をアルミニウム (Al) 源として用いて成膜した。何れも高純度の原料を利用することによって、n形窒化アルミニウム・ガリウム混晶 ($\text{Al}_{0.20}\text{Ga}_{0.80}\text{N}$) 層内にアルミニウム原子と酸素不純物との結合体などに起源する深い準位を不用意に多量に発生させないための措置である。

10

【0056】

その後、第1の実施例と同様の手法により、積層構造体3にリセス構造116を形成するための加工を施した後、リセス部116の底部に露出した電子供給層104の表面上にTi/Pt/Auを重層したゲート電極109を配置した。また、ソース及びドレイン電極107、108は、コンタクト層106の表面に対向して配置し、図4に示すMODFET4とした。

【0057】

(第3の実施例)

本第3の実施例では、第1の実施例に記載のものと同様の積層構造体を製造する際に、リン化硼素 (BP) からなる緩衝層110を、 $\text{BCl}_3 / \text{PCl}_3 / \text{H}_2$ ハロゲンVPE法により 350°C で成膜し、他は第1の実施例と同様にして積層構造体を構成した。BP緩衝層の成膜温度をより低温とすることにより、 B_{13}P_2 等のリン化硼素多量体結晶の含有量を約3%未満とするBP緩衝層110を構成した。

20

【0058】

本第3の実施例で作製した、第1の実施例と層厚並びに内部の結晶組織の構成を同様とするBP緩衝層110層上には、第1の実施例に記載の手段に則り、 $\text{BP}_{1-\delta}\text{N}_\delta$ 混晶層114、n形Ga N チャネル層115、コンタクト層106を順次積層した。その後、同じく第1の実施例に記載の手法によりリセス構造116を形成してTi/Pt/Auからなるゲート電極109を形成し、また、コンタクト層106にはソース及びドレイン電極107、108を形成して、MESFETを構成した。作製したMESFETは、図3に示した構成であった。

30

【0059】

図5～7は、上記の第1乃至第3の実施例で作製したFETのドレイン電流－電圧特性の一例であって、ソース／ドレイン電極107、108間のドレイン電流のゲート電圧依存性を示す静特性の一例である。

図5は第1の実施例で作製したMESFETのドレイン電流－電圧特性であって、正常なゲートアクション (ゲート作用) と共に良好なピンチオフ (pinch-off) 特性が帰結されているのが示されている。

また、本発明に係わる低温緩衝層を設けることに依って、連続性に優れるものとなったチャネル層が室温で約 $520 \text{ cm}^2 / \text{V} \cdot \text{s}$ と高い電子移動度 (electron mobility) をもたらすことを反映して、第1の実施例のMESFETは、約 12 mS の高い相互コンダクタンス (transconductance: g_m) が得られるものとなった。

40

【0060】

図6は、第2の実施例で作製したMODFETのドレイン電流－電圧特性 (直流静特性) の一例である。連続性に優れる膜をもたらしに優位に作用する低温緩衝層上に堆積されているために、n形Ga N チャネル層が連続膜となっていること、及びチャネル層とスペーサ層との接合界面近傍の領域に於ける2次元電子ガスの発生を反映して、約 25 mS の高い g_m が付帯するMODFETが構成できた。加えて、ピンチオフ電圧は約 -7.8 V と均一であった。

50

【0061】

図7は、第3の実施例で作製したMESFETのドレイン電流－電圧特性（直流静特性）の一例である。第3の実施例では、図7に示す如く、第1の実施例に係わるMESFETよりも更に高い g_m を発現するMESFETが作製された。第3の実施例で作製したMESFETは、第1の実施例のそれとは低温緩衝層の内部の結晶組織構成を異にしている。特に第3の実施例のMESFETは、リン化硼素多量体結晶（ $B_{13}P_2$ ）の含有量を低量とする低温緩衝層を有するが故に、その上のn形GaNチャネル層は、立方晶の構成比率が約95%以上という、第1の実施例のそれに比較して立方晶の構成比率がより大である連続膜から構成されていた。そのため上記の結果は、電子移動度により優れるチャネル層が形成できたことを反映していると考えられる。その結果、第3の実施例に記述した構成からなる積層構造体からは、図7に示すように高い g_m を有するMESFETがもたらされた。

10

【0062】

（比較例）

本比較例では、前述のように緩衝層を形成するのに好ましいとする250℃から600℃の範囲から外れた温度で{001} CaF_2 基板上に成膜したBP緩衝層を備えた積層構造体からMODFETを構成した。

本比較例では、 B_2H_6 / PH_3 / H_2 系MOCVD法により、 CaF_2 基板上に900℃で、立方晶のBP（硼素モノフッスファイド）と特に六方晶の $B_{13}P_2$ とが混在してなり、且つ $B_{13}P_2$ の含有量を約30%とする緩衝層を構成した。珪素（シリコン）単結晶基板に直接BP膜を成膜した場合（「日本結晶成長学会誌」、Vol. 24、No. 2（1997）、150頁参照）と同様に高温で緩衝層を成膜するため、本比較例の緩衝層は、 CaF_2 基板の表面に散在する角錐状の成長島から構成される、連続性に欠けるBP / $B_{13}P_2$ 混合膜から構成されるものとなった。

20

【0063】

上記の緩衝層の不連続性を無視して、BPと主に $B_{13}P_2$ との混合体からなる緩衝層上に、直接前記の第2の実施例と同様のn形GaNチャネル層を始めとする上層部をMOCVD法により積層させ、MODFET用途の積層構造体を構成した。

続いて上記の積層構造体には、第2の実施例と同様にしてリセス部にゲート電極を、また最表層のn形GaNコンタクト層上にソース及びドレイン電極を形成して、MODFETをなした。作製したMODFETは、図4に示した構成であった。

30

【0064】

本比較例で作製したMODFETは、角錐状の突起が散在してなる高温緩衝層の不連続性を反映した、不連続なn形GaN結晶層をチャネル層としている。このチャネル層の不連続性に起因して、良好なピンチオフをもたらす正常なゲートアクション（gate action）を呈する、即ちFET特性を示す半導体素子は、本比較例の積層構造体からは得られ難かった。

図8は本比較例で作製したMODFETから僅かながらに獲得されたゲートアクションを示すMODFETのドレイン電流－電圧特性（直流静特性）の一例である。不連続で尚且亀裂が存在するチャネル層の結晶性の悪さを如実に反映して g_m は約3mSと低く、また特に、高ゲートバイアス（bias）下では、 g_m は更に小となりピンチオフももたらすに至らなかった。

40

本比較例のMODFETの g_m の低さは、チャネル層の不連続性並びに六方晶と立方晶の結晶形態が混在するチャネル層の結晶系の不統一性による電子移動度の低さが原因している。またピンチオフの不良は、高温で成膜したが故の緩衝層の絶縁性の欠如も関与している。

纏めれば、好ましい範囲外の温度で成膜した緩衝層上には、正常なFET特性を優にもたらしチャネル層（活性層）を具備した積層構造体は構成し難く、従って、該積層構造体から良好な特性のFETを帰結するのは困難である。

【0065】

50

【発明の効果】

本願の請求項1に記載の発明に依れば、電氣的絶縁性に優れる CaF_2 単結晶基板上に、連続性に優れる立方晶の窒化アルミニウム・ガリウム・インジウム結晶層から成る積層構造体を得られる。この積層構造体を用いれば、ピンチオフ特性に優れ、且つ高いコンダクタンス(g_m)を発現するMESFETなどのIII族窒化物半導体素子が提供できる。

【0066】

また、本願の請求項2に記載の低温緩衝層の内部構成に依れば、上層のIII族窒化物半導体結晶層を画一的な立方晶の結晶形態から構成するに、特に効果がある。従って、FET特性の向上に寄与する高い電子移動度を発揮するIII族窒化物半導体結晶層を具備する積層構造体が構成でき、より高い g_m を有するFETなど特性が向上したIII族窒化物半導体素子が提供できる。

10

【0067】

また、本願の請求項3に記載の発明に依れば、 CaF_2 基板との格子整合性に優れる低温緩衝層が構成でき、しいては、結晶性に優れたIII族窒化物半導体結晶層を具備した積層構造体が構成できる。この積層構造体は、FETの g_m をより向上させるなど、III族窒化物半導体素子の特性の向上をもたらすに効果を奏する。これより、特性に優れるMESFETなどのIII族窒化物半導体素子が提供できる効果がある。

【0068】

また、本願の請求項4に記載の発明は、画一化された結晶形態からなり且つ連続性を有する積層構造体の構成層をもたらす効果を有する。

20

【図面の簡単な説明】

【図1】六方晶のサファイアを基板とする従来のMODFETの構成を示す断面模式図である。

【図2】フッ化カルシウム基板上に形成された本発明に係わるリン化硼素緩衝層の内部結晶構成を示す模式図である。

【図3】第1および第3の実施例に係わるMESFETの構成を示す断面模式図である。

【図4】第2の実施例および比較例に係わるMODFETの構成を示す断面模式図である。

【図5】第1の実施例で作製したMESFETのドレイン電流－電圧特性を示す図である。

30

【図6】第2の実施例で作製したMODFETのドレイン電流－電圧特性を示す図である。

【図7】第3の実施例で作製したMESFETのドレイン電流－電圧特性を示す図である。

【図8】比較例で作製したMODFETのドレイン電流－電圧特性を示す図である。

【符号の説明】

1 FET用途の積層構造体

2 III族窒化物半導体素子としてのFET

3 FET用途の積層構造体

4 III族窒化物半導体素子としてのFET

40

101 基板

102 低温緩衝層

103 活性層

104 電子供給層

105 スペーサ層

106 コンタクト層

107 ソース電極

108 ドレイン電極

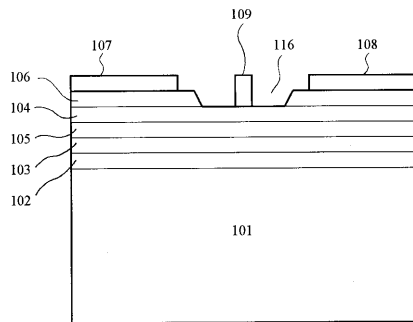
109 ゲート電極

110 BP緩衝層

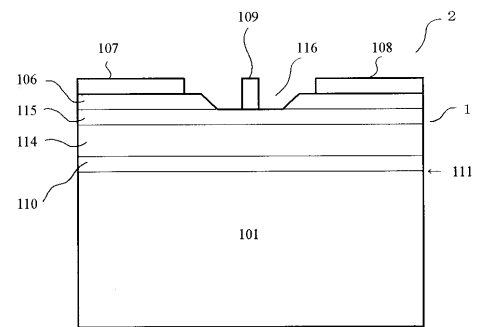
50

- 1 1 1 基板と緩衝層との接合界面
- 1 1 2 単結晶からなる接合界面近傍の領域
- 1 1 3 主に非晶質体からなる接合界面近傍より上方の領域
- 1 1 4 窒化リン化硼素混晶層
- 1 1 5 n形GaNチャネル層
- 1 1 6 リセス部

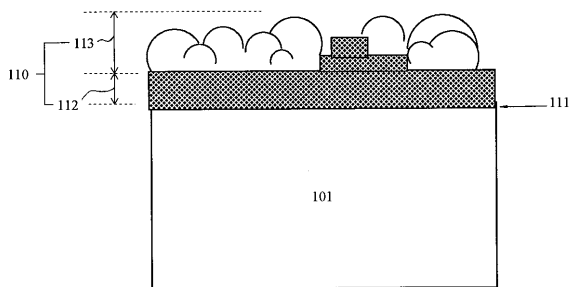
【図 1】



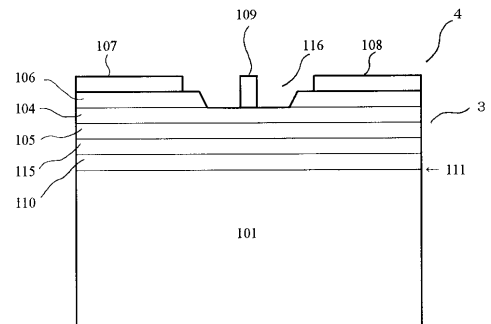
【図 3】



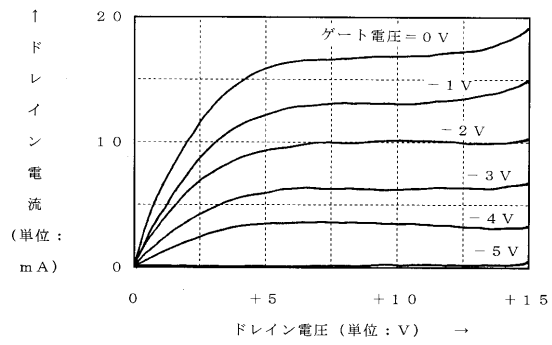
【図 2】



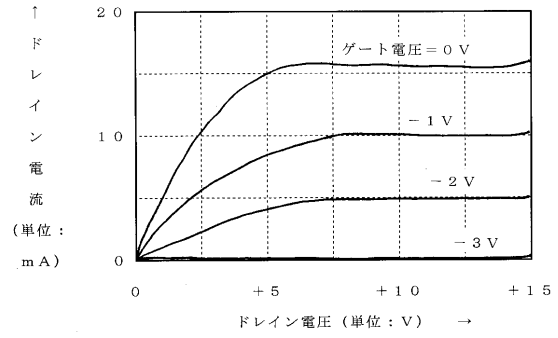
【図 4】



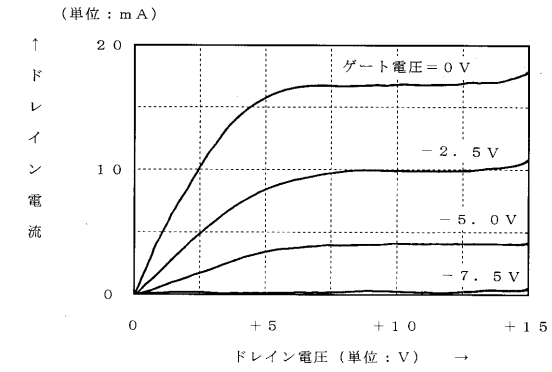
【図 5】



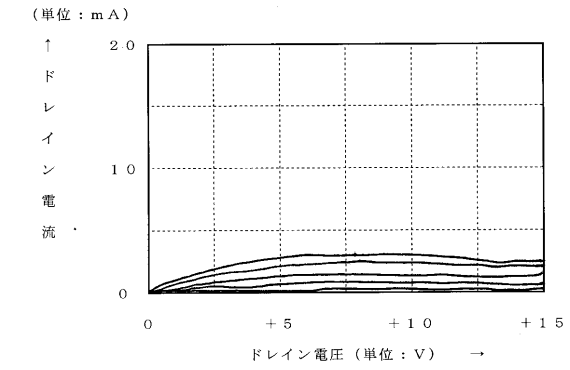
【図 7】



【図 6】



【図 8】



フロントページの続き

- (56)参考文献 特開平05-283744 (JP, A)
特開平05-315647 (JP, A)
特開平09-219539 (JP, A)
特開平04-209584 (JP, A)
特開平10-022224 (JP, A)
F.Schwierz, "The potensial of SiC and GaN for application in high speed devices", Diamond and Related Materials, 1997年, Vol.6, pp.1512-1514
- (58)調査した分野(Int.Cl., DB名)
H01L 29/812
H01L 21/338