

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年3月2日(02.03.2017)



(10) 国際公開番号

WO 2017/033657 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01) H02M 1/08 (2006.01)
- (21) 国際出願番号: PCT/JP2016/072095
- (22) 国際出願日: 2016年7月28日(28.07.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-167350 2015年8月27日(27.08.2015) JP
- (71) 出願人: 日立オートモティブシステムズ株式会社 (HITACHI AUTOMOTIVE SYSTEMS, LTD.) [JP/JP]; 〒3128503 茨城県ひたちなか市高場2520番地 Ibaraki (JP).
- (72) 発明者: 小倉 敬史(OGURA Takashi); 〒3128503 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 重田 哲(SHIGETA Satoru); 〒3128503 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).
- (74) 代理人: 井上 学, 外(INOUE Manabu et al.); 〒1008220 東京都千代田区丸の内一丁目6番1号 株式会社日立製作所内 Tokyo (JP).

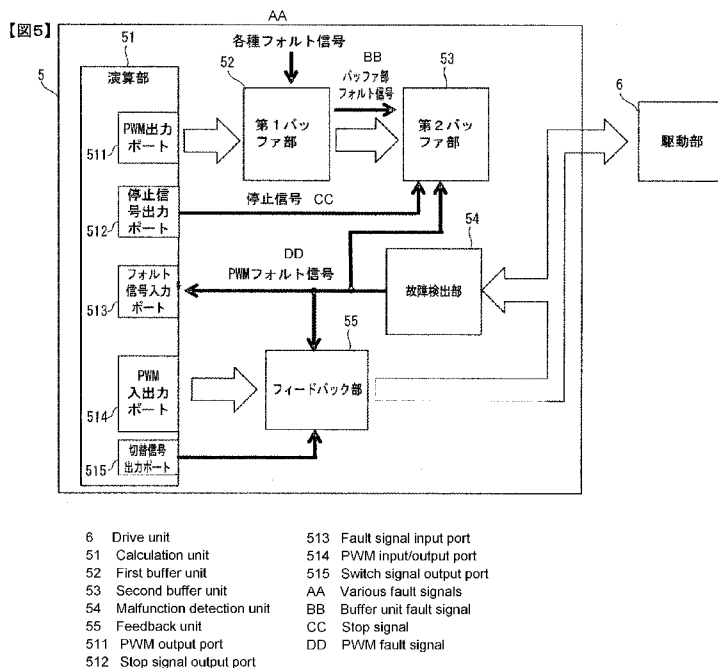
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: INVERTER CONTROL DEVICE

(54) 発明の名称: インバータ制御装置



(57) Abstract: When a malfunction occurs in a buffer unit that outputs a PWM signal, there is a possibility that an abnormal PWM signal may be output from the buffer unit. Therefore, in the present invention, when a malfunction occurs in a first buffer unit 52, a malfunction detection unit 54 detects a malfunction in the PWM signal input via a second buffer unit 53. When a malfunction in the PWM signal is detected the malfunction detection unit 54 outputs a PWM fault signal to a calculation unit 51 and to the second buffer unit 53. As a result of the input of the PWM fault signal, the output from the second buffer unit 53 is changed to a high-impedance output, an inverter circuit 2 is driven by means of a protection operation PWM signal, and a motor 3 protection operation is performed.

(57) 要約: PWM信号が出力されるバッファ部に故障が発生した場合、バッファ部から異常なPWM信号が出力されてしまう虞がある。第1バッファ部52に故障が発生した場合は、故障検出部54は、第2バッファ部53を介して入力されているPWM信号の故障を検出する。PWM信号の故障を検出すると、故障検

出部54は、PWMフォルト信号を演算部51、および第2バッファ部53へ出力する。第2バッファ部53は、PWMフォルト信号の入力により、その出力をハイインピーダンスにして、保護動作PWM信号によりインバータ回路2を駆動してモータ3の保護動作を行う。

WO 2017/033657 A1

明 細 書

発明の名称： インバータ制御装置

技術分野

[0001] 本発明は、インバータ制御装置に関する。

背景技術

[0002] モータは、電源から供給された直流電圧を交流電圧に変換するインバータ回路によって駆動されている。インバータ回路には、演算部で生成されたPWM信号がバッファ部を介して入力される。演算部は、バッファ部から出力したPWM信号を当該演算部にフィードバックして、バッファ部の故障を検出する。特許文献1には、インバータ回路の1相分の故障が他相に及ばないように切り分け、相を跨った共通の機能については類似機能を動作モードの設定により切り替える回路が記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-45549号公報

発明の概要

発明が解決しようとする課題

[0004] 従来の技術では、PWM信号が出力されるバッファ部に故障が発生した場合、バッファ部から異常なPWM信号が出力されてしまう虞がある。

課題を解決するための手段

[0005] 本発明によるインバータ制御装置は、モータを制御するためのPWM信号を出力する演算部と、演算部より出力されたPWM信号をバッファ部を介して受信し、受信したPWM信号に基づいてインバータ部を駆動する駆動部と、バッファ部から出力されるPWM信号を受信し、受信したPWM信号を演算部へフィードバックするフィードバック部と、を備え、演算部は、バッファ部が故障した場合に、フィードバック部を介してPWM信号を駆動部へ出力する。

発明の効果

[0006] 本発明によれば、PWM信号を出力するバッファ部に故障が発生しても、より信頼性が高いインバータ制御装置を提供できる。

図面の簡単な説明

[0007] [図1]全体システム構成を示す図である

[図2]インバータ制御部のブロック構成図である。

[図3]第2バッファ部の回路構成図である。

[図4]故障検出部の回路構成図である。

[図5]故障時のインバータ制御部の状態を示す図である。

発明を実施するための形態

[0008] 図1は本発明の一実施形態による全体システム構成を示す図である。直流電源1の電力はインバータ回路2に供給され、インバータ回路2は直流電源1の電力を直流から交流に変換してモータ3に供給する。インバータ回路2はパワー半導体素子とダイオードを内包しており、インバータ制御部5から出力されるPWM信号は駆動部6で駆動信号に変換され、この駆動信号によりパワー半導体素子が駆動される。コンデンサ4は、インバータ回路2のパワー半導体素子のスイッチング動作によって生じる直流電圧の変動を抑制する。

[0009] 図2は、インバータ制御部5のブロック構成図である。

演算部51は、PWM信号の生成等を行うマイクロプロセッサである。演算部51は、PWM出力ポート511、停止信号出力ポート512、フォルト信号入力ポート513、PWM入出力ポート514、切替信号出力ポート515を備える。

[0010] 演算部51で生成されたPWM信号は、PWM出力ポート511より第1バッファ部52へ出力される。第1バッファ部52には、図示省略した制御回路より各種フォルト信号が入力される。第1バッファ部52は、各種フォルト信号が入力されていない通常時は、受信したPWM信号を第2バッファ部53へ出力する。第2バッファ部53は、受信したPWM信号を駆動部6

へ出力する。また、第1バッファ部52は、各種フォルト信号が入力された故障時は、演算部51からのPWM信号に替えて保護動作PWM信号を第2バッファ部53へ出力する。

[0011] 第1バッファ部52は、自身の出力機能が故障した場合は、第2バッファ部53へバッファ部フォルト信号を出力する。出力機能の故障とは、第1バッファ部52の出力端子が電源側へ天絡した故障やアース側へ地絡した故障である。仮に、このような故障のままPWM信号を駆動部6へ出力した場合には、駆動部6へ出力されるPWM信号がHighレベルもしくはLowレベルに固定されるため、インバータ回路2はパワー半導体素子がONに固定することが考えられる。そして、パワー半導体素子がON固定されると、対となる上下アームのどちらかにON信号が入力された場合、上下短絡が発生し過電流故障に至る。

[0012] 第2バッファ部53は、第1バッファ部52からバッファ部フォルト信号が入力された場合に、保護動作PWM信号を生成して駆動部6へ出力する。これにより、第1バッファ部52が故障した場合でも、誤ったPWM信号がそのまま出力されるのを防止できる。なお、第2バッファ部53は、第1バッファ部52より故障率が低い回路により構成されている。また、第2バッファ部53における保護動作PWM信号の生成については、図3を用いて後述する。

[0013] 第2バッファ部53は、演算部51から停止信号が入力された場合に、保護動作PWM信号を生成して駆動部6へ出力する。更に、第2バッファ部53は、故障検出部54からPWMフォルト信号が入力された場合に、保護動作PWM信号を生成して駆動部6へ出力する。

[0014] 故障検出部54には、第1バッファ部52から第2バッファ部53を介して出力されるPWM信号が入力される。故障検出部54は、入力されたPWM信号に基づいて、PWM出力ポート511または第1バッファ部52が故障している場合には、これらの故障を検出する。更に、故障検出部54には、フィードバック部55から出力される冗長PWM信号が入力される。故障

検出部54は、入力された冗長PWM信号に基づいて、PWM入出力ポート514またはフィードバック部55が故障している場合には、これらの故障を検出する。故障検出部54は、いずれかの故障を検出した場合に、PWMフォルト信号をフォルト信号入力ポート513を介して演算部51へ、更に、第2バッファ部53およびフィードバック部55へ出力する。なお、故障検出部54は、第2バッファ部53から出力される保護動作PWM信号に対しては故障の検出を行わない。

[0015] フィードバック部55は、演算部51より切替信号出力ポート515を介して切替信号が入力されている。フィードバック部55は、切替信号が入力されていない通常時は、第2バッファ部53から出力されるPWM信号が入力され、入力されたPWM信号をPWM入出力ポート514を介して演算部51へ伝達する。一方、フィードバック部55は、切替信号が入力された場合は、演算部51のPWM入出力ポート514から出力される冗長PWM信号を駆動部6へ伝達する。冗長PWM信号はPWM出力ポート511より出力されるPWM信号と同じく、パワー半導体を駆動するための信号である。ただし、第1バッファ部52を活用するような各種フォルト信号による安全動作へ移行できないことから、冗長PWM信号の出力条件に制限を加えても良い。

例えば、直流電源1の過電圧を検出する過電圧フォルト信号が発生するような過電圧検出器がある構成において、演算部51が正常と判断する直流電源電圧よりも低い領域で冗長PWM信号の出力を許可するようにする、または、出力電流に制限をつけるようにする。このとき、「過電圧検出器動作電圧>演算部51が判断する正常電圧>冗長PWM信号の出力制限電圧」という関係になる。直流電源1の過電圧の兆候を早めに捉え、出力を制限することにより過電圧による故障に至らないようにする。なお、冗長PWM信号は第2バッファ部53から出力される保護動作PWM信号よりも優先度が高くなるように設定されている。フィードバック部55は、故障検出部54からPWMフォルト信号が入力された場合に、冗長PWM信号を遮断する。

[0016] 演算部51は、フィードバック部55から出力されたPWM信号をPWM

入出力ポート5 1 4より受信し、PWM信号が異常であるか否かを判定する。演算部5 1は、PWM信号が異常であると判定した場合には、停止信号出力ポート5 1 2より第2バッファ部5 3へ停止信号を出力する。

[0017] 図3は、第2バッファ部5 3の回路構成図である。第1バッファ部5 2からの各出力ラインには、スリーステートバッファ5 3 1が夫々設けられている。スリーステートバッファ5 3 1の出力ラインにはプルアップ抵抗5 3 2が設けられている。各スリーステートバッファ5 3 1の制御端子には、停止信号、PWMフォルト信号、バッファ部フォルト信号がOR結合されて入力される。スリーステートバッファ5 3 1は、通常時には、第1バッファ部5 2からのPWM信号を駆動部6へ伝達する。スリーステートバッファ5 3 1の制御端子に、停止信号、PWMフォルト信号、バッファ部フォルト信号のいずれかが入力された場合に、スリーステートバッファ5 3 1の出力はハイインピーダンスになる。このとき、スリーステートバッファ5 3 1の出力はHigh状態（スイッチOFF）となるため、モータ3は3相オープン状態の保護動作へ移行する。このように、モータ3の保護動作を行うPWM信号を保護動作PWM信号と称する。

[0018] 図4は、故障検出部5 4の回路構成図である。第2バッファ部5 3からのPWM信号の各相の上アームの各出力ラインが夫々スリーステートバッファ5 4 1へ入力されている。また、第2バッファ部5 3からのPWM信号の各相の下アームの各出力ラインが夫々スリーステートバッファ5 4 1の制御端子へ入力されている。スリーステートバッファ5 4 1の出力ラインは、ダイオード5 4 2のカソードに夫々接続されている。各ダイオード5 4 2のアノードは一つのラインに結合され、PWMフォルト信号として演算部5 1、第2バッファ部5 3及びフィードバック部5 5へ出力される。PWMフォルト信号の電圧を安定させるため、PWMフォルト信号の出力ラインはプルアップ抵抗5 4 3に接続されている。

[0019] スリーステートバッファ5 4 1とダイオード5 4 2で構成される回路により、3つのスリーステートバッファ5 4 1の出力のいずれか少なくとも1つ

がLowになった場合、PWMフォルト信号はLowになる。なお、インバータ回路2において、各相の上下アームには、それぞれのPWM信号に応じた駆動信号が入力される。PWM信号がLowの場合に出力される駆動信号では、当該パワー半導体素子はONに制御され、PWM信号がHighの場合に出力される駆動信号では、当該パワー半導体素子はOFFに制御されるものとする。通常時では、各相の上アームと対になる下アームのPWM信号は同時にLowとなる制御をしない。これは、上下アームが同時にONされた場合に過電流が発生するためである。

- [0020] 故障検出部54は、上下アームが同時にONとなるPWM信号を検出する。U相、V相、W相のいずれかの上アームに対するPWM信号と下アームに対するPWM信号が同時にLow (ON)となった場合、PWMフォルト信号がLowとなる。PWMフォルト信号がLowの場合は故障と判断する。
- [0021] U相上アームがHigh、U相下アームがLowの場合、スリーステートバッファ541の出力はHighとなる。U相上アームがLow、U相下アームがHighの場合、スリーステートバッファ541の出力はハイインピーダンスとなる。V相、W相のPWM信号が入力されるスリーステートバッファ541も同様な動作となる。3つのスリーステートバッファ541の出力が全てHighもしくはハイインピーダンス出力の場合、PWMフォルト信号はHighとなる。3つのスリーステートバッファ541のうち、どれか一つでもLow出力となっている場合、PWMフォルト信号はLowとなる。
- [0022] 図5は、第1バッファ部52が故障した場合のインバータ制御部の信号の流れを説明する図である。インバータ制御部のブロック構成は図2と全く同一であり、同一の符号を附してその説明は省略する。
- [0023] 第1バッファ部52に故障が発生した場合は、故障検出部54は、第2バッファ部53を介して入力されているPWM信号に基づいて、第1バッファ部52の故障を検出する。第1バッファ部52の故障を検出すると、故障検出部54は、PWMフォルト信号を演算部51、第2バッファ部53およびフィードバック部55へ出力する。第2バッファ部53は、PWMフォルト

信号の入力により、その出力をハイインピーダンスにして、保護動作PWM信号によりインバータ回路2を駆動してモータ3の保護動作を行う。なお、第2バッファ部53は、第1バッファ部52からバッファ部フォルト信号が入力された場合や、演算部51から停止信号が入力された場合にも、保護動作PWM信号によりインバータ回路2を駆動してモータ3の保護動作を行う。

[0024] 演算部51は、PWMフォルト信号の入力により、冗長PWM信号を生成してPWM入出力ポート514から出力する。そして、演算部51は、切替信号をフィードバック部55へ出力する。フィードバック部55は、切替信号に応答して、演算部51から入力された冗長PWM信号を出力する。演算部51からフィードバック部55を介して出力された冗長PWM信号は、第2バッファ部53から出力された保護動作PWM信号よりも優先して、駆動部6へ伝達される。以降、故障検出部54は、フィードバック部55を介して出力される冗長PWM信号を受信し、当該冗長PWM信号に基づいて、PWM入出力ポート514またはフィードバック部55が故障している場合には、これらの故障を検出する。

[0025] このように、インバータ制御部5は、第1バッファ部52に故障が発生した場合には、保護動作PWM信号によりインバータ回路2を駆動してモータ3の保護動作を行った後、冗長PWM信号によりインバータ回路2を駆動する。したがって、安全性を高める効果がある。

[0026] 更に、故障検出部54で、冗長PWM信号の異常によりPWM入出力ポート514またはフィードバック部55の故障が検出された場合、故障検出部54は、第1バッファ部52の故障を検出した場合と同様に、PWMフォルト信号を演算部51、第2バッファ部53およびフィードバック部55へ出力する。フィードバック部55は、PWMフォルト信号の入力により、演算部51からの冗長PWM信号を遮断する。これにより、第2バッファ部53から出力された保護動作PWM信号が有効となり、モータ3の保護動作が行われる。

[0027] このように、インバータ制御部 5 は、冗長 PWM 信号が異常となった場合には、冗長 PWM 信号を遮断して、保護動作 PWM 信号によりインバータ回路 2 を駆動してモータ 3 の保護動作を行う。したがって、安全性を高める効果がある。

[0028] 以上説明した実施形態によれば、次の作用効果が得られる。

(1) インバータ制御部 5 は、モータ 3 を制御するための PWM 信号を出力する演算部 5 1 と、演算部 5 1 より出力された PWM 信号を第 1 バッファ部 5 2 を介して受信し、受信した PWM 信号に基づいてインバータ回路 2 を駆動する駆動部 6 と、第 1 バッファ部 5 2 から出力される PWM 信号を受信し、受信した PWM 信号を演算部 5 1 へフィードバックするフィードバック部 5 5 と、を備え、演算部 5 1 は、第 1 バッファ部 5 2 が故障した場合に、フィードバック部 5 5 を介して冗長 PWM 信号を駆動部 6 へ出力する。これにより、PWM 信号を出力する第 1 バッファ部 5 2 に故障が発生しても、より信頼性が高いインバータ制御装置を提供できる。

[0029] 本発明は、上記の実施形態に限定されるものではなく、本発明の特徴を損なわない限り、本発明の技術思想の範囲内で考えられるその他の形態についても、本発明の範囲内に含まれる。

符号の説明

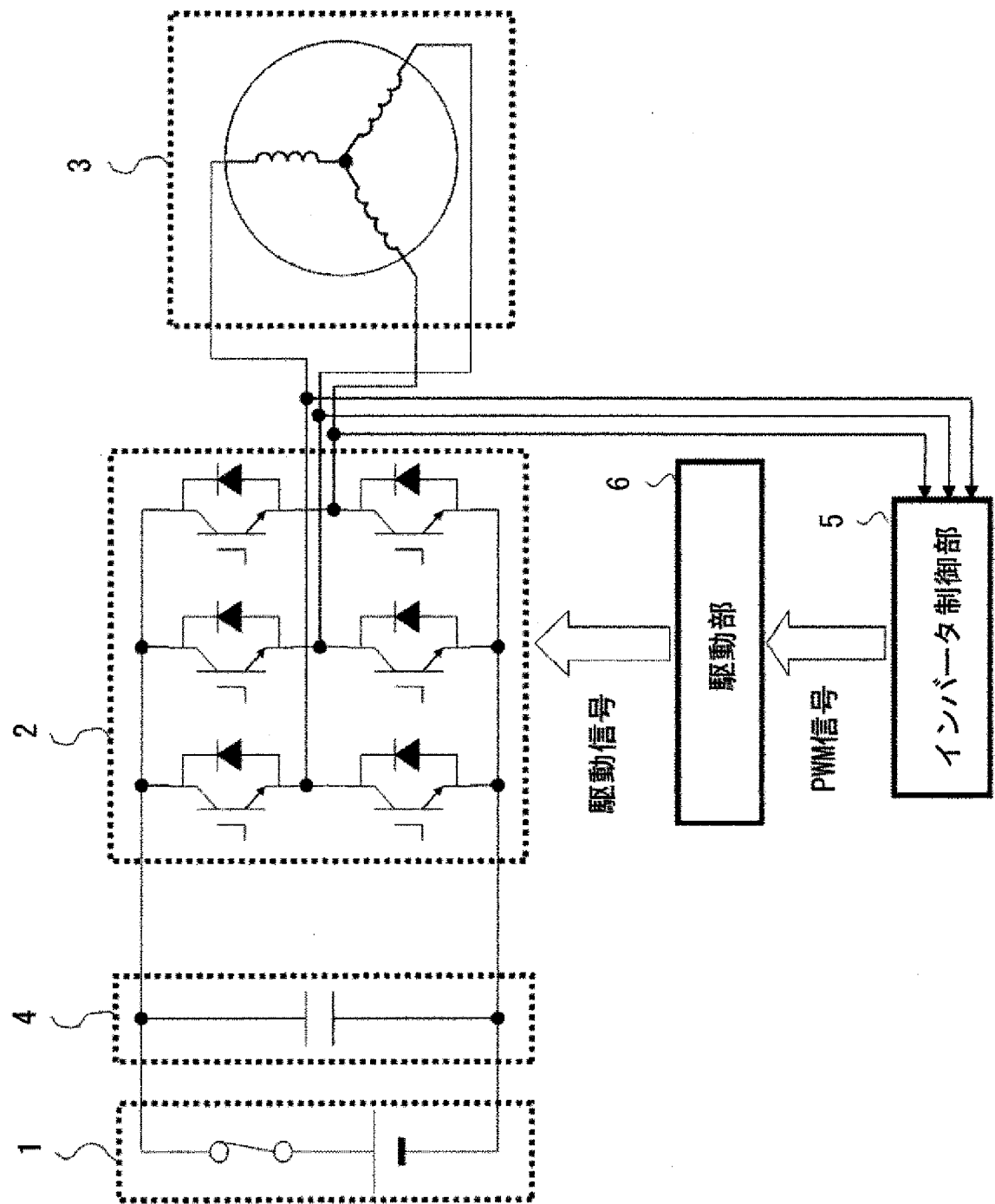
- [0030] 1 直流電源
2 インバータ回路
3 モータ
4 コンデンサ
5 インバータ制御部
6 駆動部
5 1 演算部
5 2 第 1 バッファ部
5 3 第 2 バッファ部
5 4 故障検出部

5 5 フィードバック部

請求の範囲

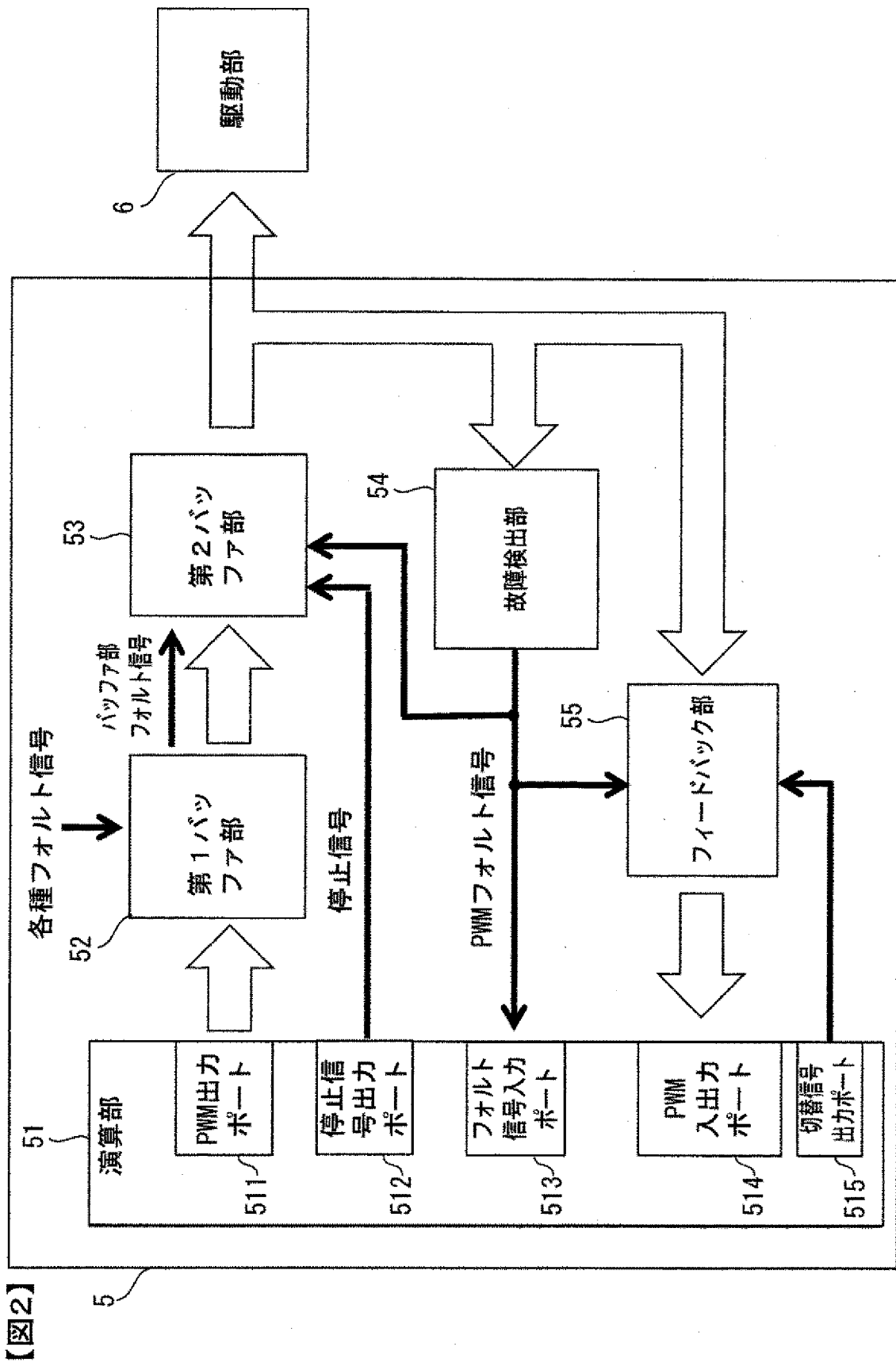
- [請求項1] モータを制御するためのPWM信号を出力する演算部と、
 前記演算部より出力されたPWM信号をバッファ部を介して受信し、
 受信した前記PWM信号に基づいてインバータ部を駆動する駆動部
 と、
 前記バッファ部から出力される前記PWM信号を受信し、受信した
 前記PWM信号を前記演算部へフィードバックするフィードバック部
 と、を備え、
 前記演算部は、前記バッファ部が故障した場合に、前記フィードバ
 ック部を介して前記PWM信号を前記駆動部へ出力するインバータ制
 御装置。
- [請求項2] 請求項1に記載のインバータ制御装置であって、
 前記バッファ部から出力される前記PWM信号を受信して前記バッ
 ファ部の故障を検出する故障検出部を備え、
 前記演算部は、前記故障検出部により前記バッファ部の故障が検出
 された場合に、前記フィードバック部を介して前記PWM信号を前記
 駆動部へ出力するインバータ制御装置。
- [請求項3] 請求項2に記載のインバータ制御装置であって、
 前記故障検出部は、前記バッファ部が故障した場合には、前記フィ
 ードバック部を介して出力される前記PWM信号を受信して前記フィ
 ードバック部の故障を検出するインバータ制御装置。

【図1】

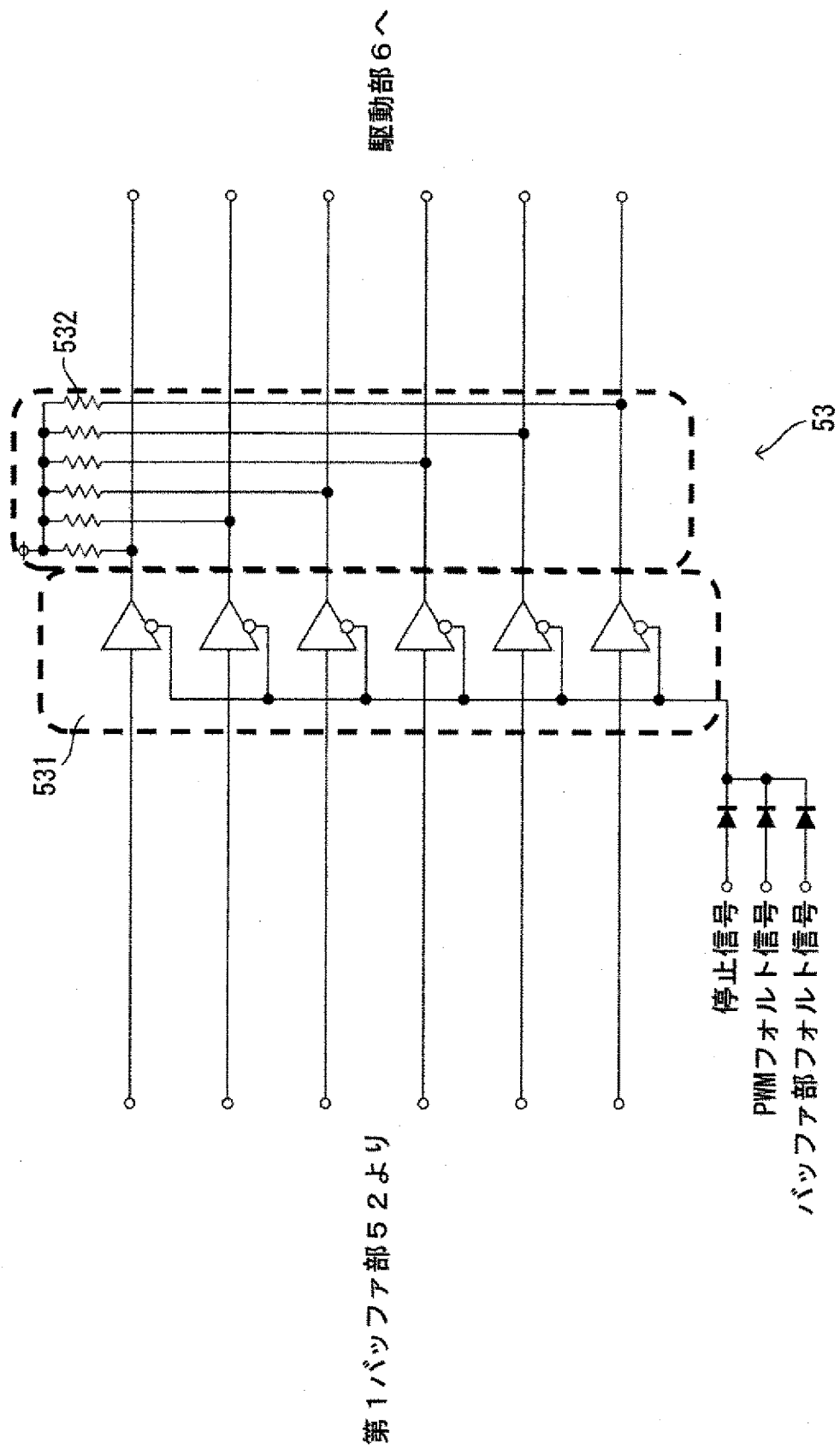


【図1】

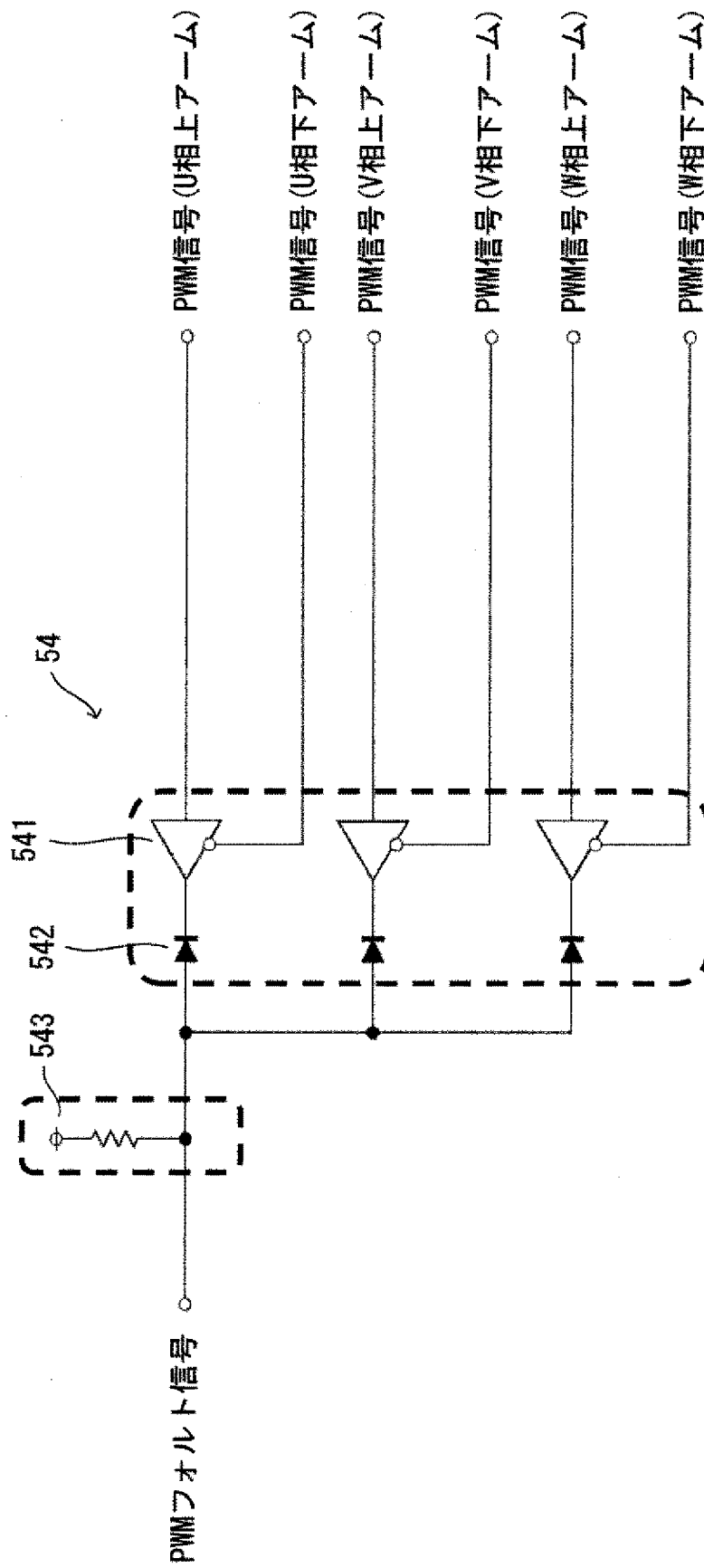
【図2】



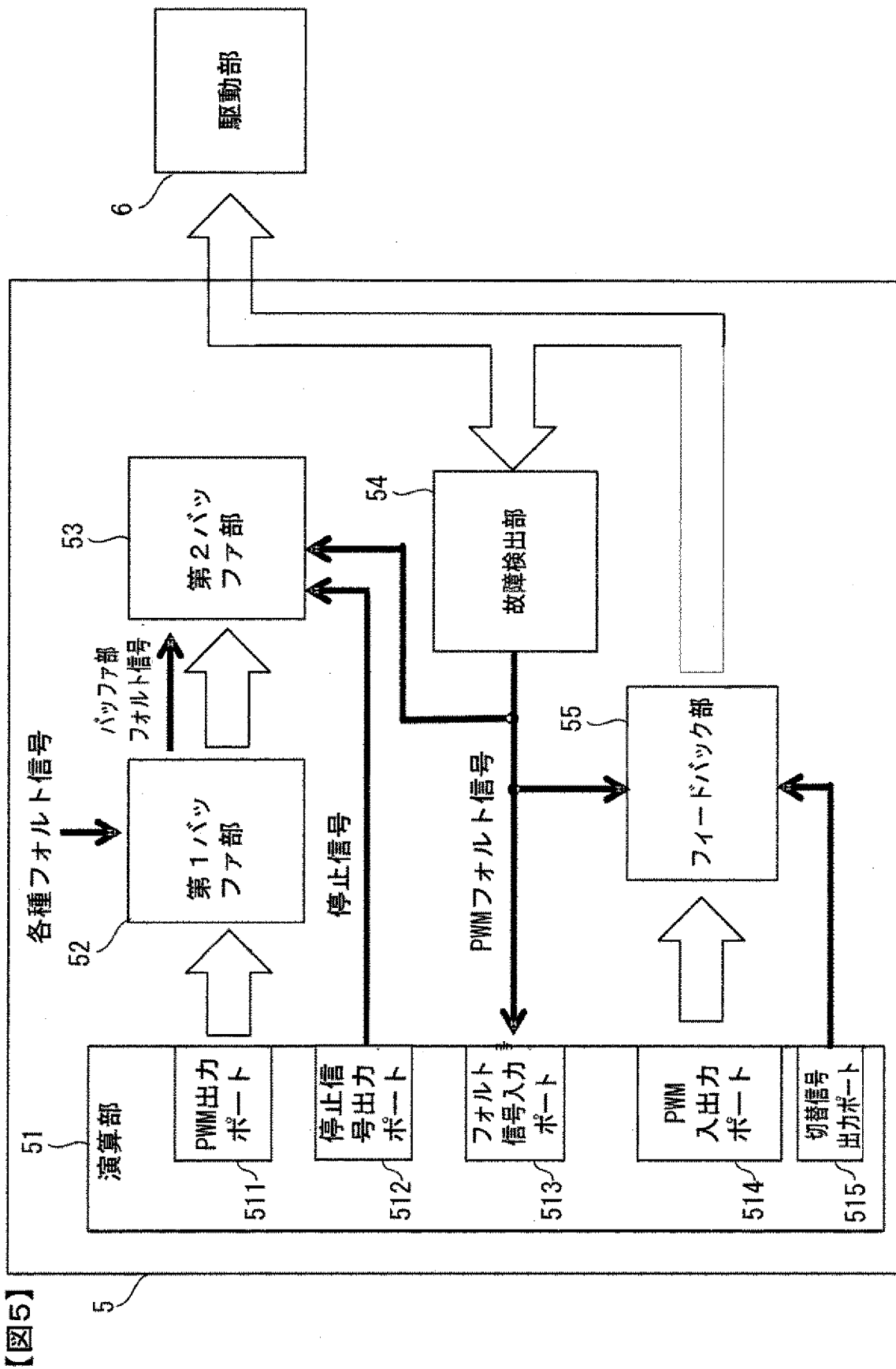
【図3】



【図4】



【図5】



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/072095

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/48(2007.01)i, H02M1/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/00-7/00, H03K17/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-86088 A (Toshiba Mitsubishi-Electric Industrial Systems Corp.), 10 April 2008 (10.04.2008), entire text; all drawings (Family: none)	1-3
A	JP 2012-32359 A (Honda Motor Co., Ltd.), 16 February 2012 (16.02.2012), entire text; all drawings (Family: none)	1-3
A	US 2011/0309816 A1 (SIMON, Helmut et al.), 22 December 2011 (22.12.2011), entire text; all drawings & EP 2398137 A2	1-3

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 October 2016 (04.10.16)

Date of mailing of the international search report
11 October 2016 (11.10.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/48(2007.01)i, H02M1/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M1/00-7/00, H03K17/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-86088 A（東芝三菱電機産業システム株式会社） 2008.04.10, 全文, 全図（ファミリーなし）	1-3
A	JP 2012-32359 A（本田技研工業株式会社）2012.02.16, 全文, 全図（ファミリーなし）	1-3
A	US 2011/0309816 A1（SIMON, Helmut et al.）2011.12.22, 全文, 全図 & EP 2398137 A2	1-3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

04.10.2016

国際調査報告の発送日

11.10.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

東 昌秋

5G

3139

電話番号 03-3581-1101 内線 3526