

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 27 年 5 月 21 日 (2015.5.21)

【公開番号】特開 2013-4984 (P2013-4984A)

【公開日】平成 25 年 1 月 7 日 (2013.1.7)

【年通号数】公開・登録公報 2013-001

【出願番号】特願 2012-135669 (P2012-135669)

【国際特許分類】

H 0 1 L 23/12 (2006.01)

H 0 1 L 23/32 (2006.01)

G 0 1 R 31/26 (2014.01)

H 0 1 L 25/04 (2014.01)

H 0 1 L 25/18 (2006.01)

【 F I 】

H 0 1 L 23/12 5 0 1 W

H 0 1 L 23/32 A

G 0 1 R 31/26 Z

H 0 1 L 25/04 Z

【手続補正書】

【提出日】平成 27 年 4 月 2 日 (2015.4.2)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

側壁 (1 6) により隔てられた頂面 (1 2) および底面 (1 4) を有する半導体パッケージ (1 0 0) 用キャリア (1 0) であって、

構成要素 (5 0) 用の着座部 (2 2) と、

前記着座部 (2 2) に載置された前記構成要素 (5 0) を前記キャリア (1 0) に電気接続する少なくとも 1 つの端子領域 (2 4 、 2 6) と、

からなり、

テストポータル (3 0) が前記キャリア (1 0) の外面に構成され、

前記キャリア (1 0) に構成された 1 若しくはそれ以上の電気接点を前記テストポータル (3 0) に配線するために、1 若しくはそれ以上の配線経路 (3 8) が前記頂面 (1 2) 、底面 (1 4) そして側壁 (1 6) で形成された内部領域内にあるように、当該 1 若しくはそれ以上の配線経路 (3 8) が前記キャリア (1 0) 内に構成される、

キャリア (1 0) 。

【請求項 2】

請求項 1 記載のキャリアにおいて、前記底面 (1 4) には、第 1 の接点 (3 4) からなる外部端子領域 (3 6) が構成される。

【請求項 3】

請求項 2 記載のキャリアにおいて、前記外部端子領域 (3 6) が端子グリッドアレイからなる。

【請求項 4】

請求項 3 記載のキャリアにおいて、前記端子グリッドアレイは、ボールグリッドアレイ (B G A) 、ピングリッドアレイ (P G A) 、カラムグリッドアレイ (C G A) 、または

ランドグリッドアレイ (L G A) からなる。

【請求項 5】

請求項 3 記載のキャリアにおいて、1 若しくはそれ以上の第 1 の電気接点 (3 4) は、前記外部端子領域 (3 6) に構成される。

【請求項 6】

請求項 5 記載のキャリアにおいて、少なくとも 1 つの第 1 の接点 (3 4) は、前記キャリア (1 0) を通じて前記テストポータル (3 0) へ配線される。

【請求項 7】

請求項 2 記載のキャリアにおいて、前記 1 若しくはそれ以上の配線経路 (3 8) は、前記着座部 (2 2) に載置された前記構成要素 (5 0) と、前記頂面および底面 (1 2 、 1 4) との間の相互接続のほか、前記底面 (1 4) に構成された前記外部端子領域 (3 6) と、前記テストポータル (3 0) との間の相互接続を提供するよう構成される。

【請求項 8】

請求項 1 記載のキャリアにおいて、前記テストポータル (3 0) は、外面 (1 2 、 1 6) に構成される。

【請求項 9】

請求項 1 記載のキャリアにおいて、前記着座部 (2 2) は、前記側壁 (1 6) に囲まれた凹部 (2 0) 内に構成される。

【請求項 1 0】

請求項 1 記載のキャリアにおいて、前記着座部 (2 2) は、2 若しくはそれ以上の電気回路層 (5 2) からなる電氣的構成要素 (5 0) を受容するよう構成され、各層 (5 2) は、前記端子領域 (2 4 、 2 6) に別個に接続可能である。

【請求項 1 1】

請求項 1 記載のキャリアにおいて、前記着座部 (2 2) は、階段状の端子領域 (2 4 、 2 6) 内に構成される。

【請求項 1 2】

半導体パッケージ (1 0 0) であって、

側壁 (1 6) により隔てられた頂面 (1 2) および底面 (1 4) を有するキャリア (1 0) からなり、当該キャリアが、

構成要素 (5 0) 用の着座部 (2 2) と、

前記着座部 (2 2) に載置された前記構成要素 (5 0) を前記キャリア (1 0) に電気接続する少なくとも 1 つの端子領域 (2 4 、 2 6) と、

からなり、

テストポータル (3 0) が前記キャリア (1 0) の外面に構成され、

前記キャリア (1 0) に構成された 1 若しくはそれ以上の電気接点を前記テストポータル (3 0) に配線するために、1 若しくはそれ以上の配線経路 (3 8) が前記頂面 (1 2) 、底面 (1 4) そして側壁 (1 6) で形成された内部領域内にあるように、当該 1 若しくはそれ以上の配線経路 (3 8) が前記キャリア (1 0) 内に構成される、

半導体パッケージ (1 0 0) 。

【請求項 1 3】

請求項 1 2 記載の半導体パッケージにおいて、前記底面 (1 4) には、第 1 の接点 (3 4) からなる外部端子領域 (3 6) が構成される。

【請求項 1 4】

請求項 1 3 記載の半導体パッケージにおいて、1 若しくはそれ以上の第 1 の電気接点 (3 4) は、前記外部端子領域 (3 6) に構成され、少なくとも 1 つの第 1 の接点 (3 4) は、前記キャリア (1 0) を通じて前記テストポータル (3 0) へ配線される。

【請求項 1 5】

請求項 1 3 記載の半導体パッケージにおいて、前記 1 若しくはそれ以上の配線経路 (3 8) は、前記着座部 (2 2) に載置された前記構成要素 (5 0) と、前記頂面および底面 (1 2 、 1 4) との間の相互接続のほか、前記底面 (1 4) に構成された前記外部端子領

域（３６）と、前記テストポータル（３０）との間の相互接続を提供するよう構成される。

【請求項１６】

請求項１２記載の半導体パッケージにおいて、前記テストポータル（３０）は、外面（１２、１６）に構成される。

【請求項１７】

請求項１２記載の半導体パッケージにおいて、前記着座部（２２）は、電氣的構成要素（５０）を受容するよう構成され、前記電氣的構成要素（５０）は、前記キャリア（１０）内で保護されるようシール材（７０）で封止され、前記シール材（７０）は、当該半導体パッケージ（１００）の内部に構成され、前記テストポータル（３０）は、当該半導体パッケージ（１００）の外部に構成される。

【請求項１８】

請求項１３記載の半導体パッケージ（１００）において、前記外部端子領域（３６）が端子グリッドアレイからなる。

【請求項１９】

請求項１８記載の半導体パッケージ（１００）において、前記端子グリッドアレイは、ボールグリッドアレイ（ＢＧＡ）、ピングリッドアレイ（ＰＧＡ）、カラムグリッドアレイ（ＣＧＡ）、またはランドグリッドアレイ（ＬＧＡ）からなる。

【請求項２０】

請求項１記載のキャリアにおいて、前記テストポータルは、前記キャリアの側壁と頂面上に構成される。