

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2015-517774
(P2015-517774A)

(43) 公表日 平成27年6月22日(2015.6.22)

(51) Int.Cl.		F I	テーマコード (参考)			
HO3F	3/34	(2006.01)	HO3F	3/34	A	5J100
HO4B	10/69	(2013.01)	HO4B	9/00	690	5J500
HO3F	3/08	(2006.01)	HO3F	3/08		5K102
HO3G	3/02	(2006.01)	HO3G	3/02	A	
HO3G	3/10	(2006.01)	HO3G	3/10	A	

審査請求 未請求 予備審査請求 未請求 (全14頁)

(21) 出願番号 特願2015-513017 (P2015-513017)
 (86) (22) 出願日 平成25年5月22日 (2013.5.22)
 (85) 翻訳文提出日 平成27年1月26日 (2015.1.26)
 (86) 国際出願番号 PCT/DE2013/200015
 (87) 国際公開番号 W02013/174376
 (87) 国際公開日 平成25年11月28日 (2013.11.28)
 (31) 優先権主張番号 102012104420.1
 (32) 優先日 平成24年5月22日 (2012.5.22)
 (33) 優先権主張国 ドイツ (DE)

(71) 出願人 509348867
 シリコン・ライン・ゲー・エム・ペー・ハ
 ー
 ドイツ連邦共和国 80687 ミュンヘ
 ン エルゼンハイマーシュトラッセ 48
 /デア・ツヴァイテン
 E L S E N H E I M E R S T R . 4 8 /
 1 1 , 8 0 6 8 7 M U E N C H E N ,
 B U N D E S R E P U B L I K D E U
 T S C H L A N D
 (74) 代理人 110001818
 特許業務法人 R & C

最終頁に続く

(54) 【発明の名称】 デジタル光信号を受信するための回路装置及び方法

(57) 【要約】

可能な限り複雑でない回路でゼロビット/秒から高ギガビット/秒幅までのバンド幅における任意のデジタル光信号(S)を受信でき、且つ再生のための最少エネルギー要求で信号を処理するために、本発明は、少なくとも1つの信号入力ポート(P_{IN-signal})の上流に接続された少なくとも1つの受光コンポーネント(PD)、特に、少なくとも1つの光ダイオードによって、デジタル光信号(S)を受信するための回路装置(E)及び方法を指定し、信号入力ポート(P_{IN-signal})を介して受光コンポーネント(PD)からのユニポーラ電流信号(I_{PD})が少なくとも1つの電流源(IDAC)によって提供される補償電流(I_{DC})によってダイポーラ電流信号(I_{FD}-I_{PC})に変換され、電流の値が少なくとも1つのデジタルレジスタ(MM, MC)によって定義される。

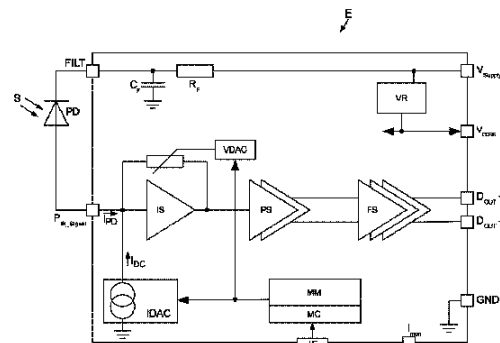


Fig. 1

【特許請求の範囲】**【請求項 1】**

少なくとも1つの信号入力ポート (P I N - S i g n a l) の上流に配置された少なくとも1つの受光コンポーネント (P D)、特に、少なくとも1つの光ダイオードによってデジタル光信号 (S) を受信するための回路装置 (E) であって、

少なくとも1つの電流源 (I D A C) によって提供され得る補償電流 (I D C) を定義するための少なくとも1つのデジタルレジスタ (M M , M C) を備え、前記少なくとも1つのデジタルレジスタ (M M , M C) によって、前記信号入力ポート (P I N - S i g n a l) を介して受光コンポーネント (P D) からのユニポーラ電流信号 (I P D) がダイポーラ電流信号 (I P D - I D C) に変換され得ることを特徴とする回路装置。

10

【請求項 2】

前記補償電流 (I D C) は、少なくとも1つの静的デジタル信号によって、特に、例えば、1ビットよりも長い少なくとも1つの静的デジタルデータワードによって設定又は適合され得る、及び/又は決定されることを特徴とする請求項 1 に記載の回路装置。

【請求項 3】

前記デジタルレジスタ (M M , M C) は、
少なくとも1つの、特に、プログラマブル及び/又は特に回路内メモリモジュール (M M)、及び/又は
特に、前記メモリモジュール (M M) に関連する少なくとも1つのメモリコントローラ (M C)、を備えることを特徴とする請求項 1 又は 2 に記載の回路装置。

20

【請求項 4】

前記電流源 (I D A C) は、前記メモリモジュール (M M) の下流に配置された少なくとも1つの電流デジタル/アナログ変換器として構成されることを特徴とする請求項 3 に記載の回路装置。

【請求項 5】

前記信号入力ポート (P I N - S i g n a l) の下流に配置されたトランスインピーダンス増幅器として構成される少なくとも1つの入力ステージ (I S) を備えることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の回路装置。

【請求項 6】

前記デジタルレジスタ (M M , M C)、特に、前記メモリモジュール (M M) の下流に配置された電圧デジタル/アナログ変換器 (V D A C) を備え、前記電圧デジタル/アナログ変換器 (V D A C) によって、前記入力ステージ (I S) が適合、特に、制御及び/又は調節され得る請求項 5 に記載の回路装置。

30

【請求項 7】

前記回路装置 (E) の出力ポート (D O U T + , D O U T -) で、少なくとも1つの、特に、差動出力信号を提供するために前記入力ステージ (I S) の下流に配置された少なくとも1つのエンドステージ (F S) を備えることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の回路装置。

【請求項 8】

前記入力ステージ (I S) からの信号の振幅に適合するために、特に、前記入力ステージ (I S) の下流及び/又は前記エンドステージ (F S) の上流に配置された少なくとも1つの主ステージ又は中間ステージ (P S) を備えることを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の回路装置。

40

【請求項 9】

約 2 . 5 ボルトから約 3 . 3 ボルトの範囲内で少なくとも1つの外部印加供給電圧 (V S u p p l y) を有することを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の回路装置。

【請求項 10】

前記外部印加供給電圧 (V S u p p l y) よりも小さい、特に、約 1 . 0 ボルトから約 1 . 5 ボルトの追加の供給電圧 (V C O R E) を発生するための少なくとも1つの電圧調

50

整器 (VR) を備えることを特徴とする請求項 9 に記載の回路装置。

【請求項 11】

信号入力ポート (PIN - signal) の上流に配置された少なくとも 1 つの受光コンポーネント PD、特に、少なくとも 1 つの光ダイオードによってデジタル光信号 (S) を受信するための方法であって、

前記信号入力ポート (PIN - signal) を介した前記受光コンポーネント (PD) からのユニポーラ電流信号 (IPD) は、少なくとも 1 つの電流源 (IDAC) によって提供される補償電流 (IDC) によってダイポーラ電流信号 (IPD - IDC) に変換され、前記補償電流の値が、少なくとも 1 つのデジタルレジスタ (MM, MC) によって定義されることを特徴とする方法。

10

【請求項 12】

前記信号入力ポート (PIN - signal) は、前記デジタルレジスタ (MM, MC) に関連する少なくとも 1 つのメモリコントローラ (MC) によって前記ユニポーラ電流信号 (IPD) の指定の論理レベル、特に、論理 "0" 及び / 又は論理 "1" に対して設定され、そこでは、前記メモリコントローラは、少なくとも 1 つの、特にプログラマブル及び / 又は特に回路内メモリモジュール (MM) にアクセス可能であることを特徴とする請求項 11 に記載の方法。

【請求項 13】

前記ユニポーラ電流信号 (IPD) は、前記補償電流 (IDC) が、前記入力ポート (PIN - signal) から基準電位 (GND)、特に、アース電位又は接地電位又はゼロ電位、に抗するように向けられる又は下げられるように、前記電流源 (IDAC) によって変更されることを特徴とする請求項 11 又は 12 に記載の方法。

20

【請求項 14】

トランスインピーダンス増幅器として構成され且つ前記信号入力ポート (PIN - signal) の下流に配置された少なくとも 1 つの入力状態 (IS) の増幅が、少なくとも 1 つの電圧デジタル / アナログ変換器 (VDAC) によって適合、特に、制御及び / 又は調節されることを特徴とする請求項 11 乃至 13 のいずれか 1 項に記載の方法。

【請求項 15】

高ビットレート直列デジタル光信号 (S) の光電気変換のための請求項 1 乃至 10 のいずれか 1 項に従う少なくとも 1 つの回路装置 (E) 及び / 又は請求項 11 乃至 14 のいずれか 1 項に従う方法の使用。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、主に、直列化光及び / 又は電気信号接続部の技術分野に関し、より具体的には、請求項 1 のプリアンプルに係る回路装置及び請求項 11 のプリアンプルに係る方法に関する。

【背景技術】

【0002】

電気であるにしろ光であるにしろ、高ビットレート接続部は、一般的に、送信されるビットストリームの Direct Current バランス、即ち DC バランスが取られることを必要とする。そのような伝送路における基礎的回路部品は、機能するために、概念的にはデータストリームの DC バランスの特性に依存している。

40

【0003】

DC バランスが取られることが通常であるため、最初に光伝送のために事前調整されていない任意のデータストリームを DC バランスが取られたデータストリームへ変換するために、技術的に管理可能であるが、一方で追加の電気回路構成要素を必要とし、他方で生成されているコード変換オーバーヘッドに起因して正味のビットレートを明白に低下させる、コード変換スキームを使用することができる。

【0004】

50

例えば、20パーセントのオーバーヘッドに対して、プロトコル層中の5ギガビット/秒(5 Gbit/s)の正味のビットレートは、物理層における6ギガビット/秒(6 Gbit/s)の全ビットレートに変わる。

【0005】

そのような5b/6bに対しては、主に、Albert X. Widmer (IBM Research Division)による命令と表を基礎とする。関連する技術的背景は、最新の公開物である特許文献1を参照のこと。

【0006】

生成されるデータオーバーヘッドは別にして、コード変換操作は、全体の伝送路のエネルギー消費も増大させる。非常に高いビットレートでは、特に、内部データ作成は、全体のエネルギー消費のかなりの割合を占め、それによって、そのようなコード変換スキームの使用は、常に好適なオプションであるわけではない。

10

【0007】

しかしながら、光伝送のために最初に事前調整されていないデータストリームは、通常、DCバランスが取られていないので、論理“1”及び論理“0”が通常生じるように、光伝送中に入力データストリームへ均一に分配されないことを意味し、従来使用されている抽出方法は、論理“1”と論理“0”との間の中間を定義する入力データストリームの電圧レベルを明解に定義するために使用することができない。

【0008】

高光入力パワー(論理“1”)と低光入力パワー(論理“0”)との間の決定閾値を確認する又は閾値を差動するためのD[irect]C[urrent]電流補償の提供は、残りの電流、即ち、入力電流-D C補償電流からの電流がバイポーラである、即ち、正の電流方向(論理“1”-D C補償電流)又は負の電流方向(論理“0”-D C補償電流)のいずれかを有することを保証する。

20

【0009】

例として、D C電流補償の技術的背景に関しては、初版が2005年4月8日にJohn Wiley & Sonsによって出版された非特許文献1が注目される。この文献の図5.23は、差動入力ステージに対するそのようなD C電流補償のための回路装置を示している。

【0010】

ここで、D C電流補償は、入力データに基づいて自動的に調整され得るが、これは入力信号の処理を遅延するある特定の量の必要電気回路構成要素と接続される。

30

【先行技術文献】

【特許文献】

【0011】

【特許文献1】米国特許第6911921号明細書

【非特許文献】

【0012】

【非特許文献1】John Wiley & Sons、Eduard Sackinger “Broadband Circuits of Optical Fiber Communication”、2005年4月8日、140頁

40

【発明の概要】

【発明が解決しようとする課題】

【0013】

上記で説明された不利な点及び不十分な点と、概説された従来技術とを考慮して、本発明の目的は、ゼロビット/秒から高ギガビット/秒範囲までランダムデジタル光データストリームが最小量の電気回路構成要素に対して受信され、且つ可能な限り少ないエネルギーを使用して更なる処理に備えるよう、請求項1のプリアンブルに係る回路装置及び請求項11のプリアンブルに係る方法を更に展開することである。

【課題を解決するための手段】

50

【0014】

この目的は、請求項1の特徴を有する回路装置及び請求項11の特徴を有する方法によって達成される。本発明の有利な実施形態及び好都合な更なる展開は、夫々の従属請求項で特徴付けられる。

【0015】

本発明に従って、少なくとも1つの信号入力ポートの下流に配置された少なくとも1つの受光コンポーネント、特に、少なくとも1つの光ダイオードによってデジタル光信号を受信するための回路装置及び方法で、信号入力ポートを介して受光コンポーネントから来るユニポーラ電流信号が、少なくとも1つの電流源によって提供される補償電流によってダイポーラ電流信号へ変換され、補償電流の値が少なくとも1つのデジタルレジスタによって定義される。

10

【0016】

この装置で、本発明は、D[irect]C[urrent]補償電流の静的な設定及び/又は制御に基づいており、ここでは、この補償電流は、少なくとも1つの静的デジタル信号によって、特に、例えば1ビットを超える長さを有する少なくとも1つの静的デジタルデータワードによって、設定又は適合及び/又は決定されることが好ましい。

【0017】

デジタルレジスタからのこの静的信号によって、例えば、9ビットプログラマブル電流デジタル/アナログ変換器又は電流D[igital-to-]A[nalog]C[onverter]として構成される少なくとも1つの電流源は、信号入力ポートに存在するユニポーラ電流信号がダイポーラ電流信号へ変換されるようにそのDC補償電流が提供されるように制御及び/又はチェックされ得る。

20

【0018】

この目的を達成するために、適切に大きさが決められたDC補償電流信号は、信号入力ポートから基準電位(GND)、特にアース電位又は接地電位又はゼロ電位に対して向けられる電流DACによって方向付けられる、即ち下げられる(sunkされる)("sunk"は、英語の"to sink"に由来する)。

【0019】

このように、従来 of 解決策とは対照的に、入力DC電流補償は、入力データに依存せず、定義、特にデジタルレジスタによって事前定義された固定値によって設定又は制御される。

30

【0020】

これは、本発明を使用して、特定の回路装置及び/又は特定の回路技術を利用してランダム入力データ、即ち、最小の電気回路構成要素及び低エネルギー消費に対してゼロビット/秒から高ギガビット/秒範囲までのハンド幅におけるランダムデジタル光データストリームを受信することを可能とする。

【0021】

本発明に係る光電気変換器を使用して、ランダムデジタル光データストリームは、例えば、 ± 200 ミリボルトの差動電圧信号が提供される方法で、光電気変換器の出力、例えば100の差動負荷を駆動できるように変換及び準備され得る。

40

【0022】

本発明の有利な実施形態によれば、デジタルレジスタは、少なくとも1つの、特にプログラマブル及び/又は特に回路内揮発性又は不揮発性メモリモジュールにアクセスできる少なくとも1つのメモリコントローラを備え、そのメモリモジュールがメモリコントローラによって制御及び/又はプログラムされ得る。

【0023】

結果として、回路装置は、例えば、特に、高光パワー入力(論理"1")と低光パワー入力(論理"0")との間の数学的な及び/又は特に幾何学的な平均値を得るように信号入力ポートで入力電流信号の論理"0"に対する又は論理"1"に対するような特定の論理レベルに対する光の設定を得る方法で特性の細部に関して変化され、その平均値からD

50

C補償の値が確認され、一方、その平均値は、ダイポーラ電流信号を更なる処理に利用可能とするために信号入力ポートを介したユニポーラ電流入力信号から減算される。

【0024】

本発明の好適な実施形態では、トランスインピーダンス増幅器として構成される、信号入力ポートの下流の少なくとも1つの入力ステージの増幅(所謂、T I A S利得)が、少なくとも1つの、例えば、2ビットプログラマブル電圧デジタル/アナログ変換器又は電圧D [i g i t a l - t o - A [n a l o g] C [o n v e t e r] によって適合され得る。

【0025】

本発明の好適な更なる実施形態に従って、ワンオフプログラミングは、本発明に係る光電気変換器の正確な機能を確保するために、光伝送路を確立するには十分である。

【0026】

本発明に係る回路装置及び本発明に係る方法は、DC信号と最大周波数データの両方を、未符号化方法で同じ伝送チャンネル上で光伝送する可能性を表す。本発明によって、最高のダイレクトギガビットデータレートのために真のオプトカブラを提供することが可能である。

【0027】

回路装置の受信器部分及びその動作モードは、エラー無しで、光データ伝送路のランダムに符号化された又は未符号化のDCバランスが取られていない直列ビットストリームの受信を可能とする。現行の解決策とは対照的に、本発明に係る回路装置と本発明に係る方法は、データ作成において回路の複雑性の明白な減少のために、パワーセービング方法でビットストリームを処理する可能性を提供する。

【0028】

最後に、本発明は、高ビットレート直列デジタル光信号の光電気変換のための上述の方法に従う少なくとも1つの回路装置及び/又は上述の方法に従う方法の使用に関する。

【図面の簡単な説明】

【0029】

既述されたように、有利な方法で本発明の教示を具体化し且つ更に展開するための種々の可能性がある。このために、一方では、請求項1に従属している請求項及び請求項11に従属している請求項が参照され、他方では、本発明の更なる実施形態、特徴及び利点が、とりわけ図1に描かれた例示の実施形態によってより詳細に以下で説明される。

【図1】本発明の方法に従って機能する本発明に係る回路装置のための例示の実施形態を概略図で示す。

【発明を実施するための形態】

【0030】

デジタル光信号Sは、図1に示されるように、本発明に係る回路装置Eによって受信され得る。この目的を達成するために、光ダイオードPDの形態の光受光要素は、信号入力ポートP I N - s i g n a lの上流の回路装置Eへの入口に配置される。

【0031】

フィルタ入力接続部F I L Tは、光ダイオードPDの上流に配置され、この光ダイオードPDは、キャパシタC_Fと、オーム抵抗R_Fとを備えるフィルタ部材を介して外部から印加される供給電圧V_{s u p p l y}に関連し、例えば、約2.5ボルトから約3.3ボルトの範囲内で変化し得る。フィルタ抵抗R_Fから離れるように向くフィルタキャパシタC_Fのキャパシタプレートは、基準電位G N D、特に、アース電位又は接地電位又はゼロ電位と接続される。

【0032】

外部印加供給電圧V_{s u p p l y}よりも小さい、特に約1.0ボルトから約1.5ボルトの追加の供給電圧V_{c o r e}を発生するために、図1には、電圧レギュレータが追加的に設けられている。

【0033】

10

20

30

40

50

種々の技術的対応を用いて、回路装置 E、特に、信号入力 $P_{IN-SIGNAL}$ の下流に配置されると共にトランスインピーダンス増幅器として構成される入力ステージ IS は、ゼロビット / 秒から高ギガビット / 秒範囲までのバンド幅におけるランダムなデジタルストリーム S が最小の電気回路構成要素で受信され且つ最小量のエネルギー消費で更なる処理のために作成されるように回路装置 E に適合され、この作成の結果、エンドステージ FS の下流の光電気変換器 E の出力ポート D_{OUT+} 、 D_{OUT-} で、

例えば、 ± 200 ミリボルトの差動電圧信号が提供され得る、及び / 又は

例えば、 100 オームの差動負荷が駆動され得る。

【0034】

トランスインピーダンス入力ステージ IS に、主又は中間ステージ PS が続き、そのステージによって、トランスインピーダンス入力ステージ IS の出力信号の振幅は、この信号の振幅が最大サイズまで増加し、他方、その信号自体が高度に信号の一体性を保持する、即ち、ジッターによる歪みを介して顕著には悪影響を受けないように適合され得る。

10

【0035】

電流源 IDAC によって提供可能な補償電流 I_{DC} を定義できるように、且つそれによって、信号入力ポート $P_{IN-SIGNAL}$ を介して受光コンポーネント PD から来るユニポーラ電流信号 I_{PD} がダイポーラ電流信号 $I_{PD} - I_{DC}$ に変換可能であり、

プログラブル回路内揮発性 / 非揮発性メモリモジュール MM と、

そのメモリモジュール MM によってアクセス可能なメモリコントローラ MC と、を備えるデジタルレジスタ MM、MC が図 1 に従って提供される。

20

【0036】

デジタル値を設定及び / 又は変化するために関連するインターフェース IF を有するこのメモリコントローラ MC は、指定の論理レベルに対して、特に入力ユニポーラ電流信号 I_{PD} の論理“0”又は論理“1”に対して信号入力ポート $P_{IN-SIGNAL}$ を設定するために使用される。

【0037】

平均化された又は平均のユニポーラ電流信号 I_{PD} を決定及び / 又は監視できるように、診断ポートが回路装置 E に関連して配置され、この診断ポートは、図 1 ではインターフェース IF に隣接して配置される。

【0038】

数ビットを含むデータワードの形態の静的デジタル信号は、デジタルレジスタ MM、MC によって電流デジタル / アナログ変換器 IDAC へ印加される。電流デジタル / アナログ変換器 IDAC は、このデータワードに含まれる (デジタル) 情報を (アナログ) $D[direct]C[urrent]$ 補償電流 I_{DC} へ変換する。換言すれば、電流デジタル / アナログ変換器 IDAC の $D[direct]C[urrent]$ 補償電流 I_{DC} がこのデータワードで設定され且つ定義される。

30

【0039】

この補償電流 I_{DC} の助けを借りて、ユニポーラ電流信号 I_{PD} は、差 (= ユニポーラ電流信号 $I_{PD} - DC$ 補償電流 I_{DC}) を形成することによって、ダイポーラ信号へ変換されることができ、補償電流 I_{DC} が、電流デジタル / アナログ変換器 IDAC によって信号入力 $P_{IN-SIGNAL}$ のレベルから基準電位 GND の方向へ向けられる、特に、下げられる。

40

【0040】

この目的を達成するために、例えば、9 ビットのプログラマブルであってもよい電流デジタル / アナログ変換器 IDAC は、デジタルレジスタ MM、MC のメモリモジュール MM、信号入力ポート $P_{IN-SIGNAL}$ と基準電位 GND の間に接続される。

【0041】

電流デジタル / アナログ変換器 IDAC に加えて、2 ビットプログラマブル電圧デジタル / アナログ変換器 VDAC は、例えば、トランスインピーダンス入力ステージ IS の増幅 (所謂、TIA 利得) に適合する、特に制御及び / 又は調節するためにメモリモジュール

50

ルMMと入力状態ISの入力接続部との間に接続することができる。

【0042】

本発明に係る高速オプトカブラとして設けられる回路装置Eによって、ランダムデジタルデータストリームS、例えば、ゼロビット/秒から高ギガビット/秒範囲の光伝送路の非符号化ビデオ信号が受信され得る。

【0043】

例えば、回路装置Eは、例えば、少なくとも1つのネットワーク記憶デバイスを備えた少なくとも1つのサーバーの中央オフィス環境における2つのデバイスの接続部の一部であってもよい。

【符号の説明】

10

【0044】

C_F キャパシタ、特に、フィルタキャパシタ

D_{OUT+} 正の出力ポート、特に、正の差動出力ポート

D_{OUT-} 負の出力ポート、特に、負の差動出力ポート

E 回路装置、特に、光電気変換器

PD 受光コンポーネント、特に光ダイオード

FILT フィルタ出力ポート

FS エンドステージ

GND 基準電位、特に、アース電位又は接地電位又はゼロ電位

IDAC 電流源、特に、電流デジタル/アナログ変換器、例えば9ビットプログラマブル回路デジタル/アナログ変換器

20

I_{DC} 特に、例えば、長さが1ビットよりも大きな例えば少なくとも1つの静的デジタルデータワードによって、例えば少なくとも1つの静的デジタル信号によって、設定可能な及び/又は適合可能な及び/又は決定される補償電流

IF メモリコントローラMCに対するインターフェース

I_{mon} 平均化又は平均のユニポーラ電流信号 I_{PD} を監視する及び/又は決定するための診断接続部

I_{PD} ユニポーラ電流信号

$I_{PD} - I_{DC}$ ダイポーラ電流信号

IS 入力ステージ、特に、シングルエンド入力ステージ、トランスインピーダンス増幅器、即ち、 $T[ra]ns[I]mpedance[A]mplifier$ のようなトランスインピーダンスステージ

30

MC メモリコントローラ、特に、メモリモジュールMMを駆動する及び/又はプログラミングするためのメモリコントローラモジュール

MM メモリモジュール、特に、プログラマブル及び/又は特に回路内メモリモジュール

$P_{IN-signal}$ 信号入力ポート

PS 主ステージ又は中間ステージ

R_F オーム抵抗、特に、オームフィルタ抵抗

S 信号、特に、デジタル光信号

VDAC 電圧デジタル/アナログ変換器、特に、2ビットプログラマブル電圧デジタル/アナログ変換器

40

V_{CORE} 追加の供給電圧

VR 電圧調整器

V_{supply} 外部印加供給電圧

【 図 1 】

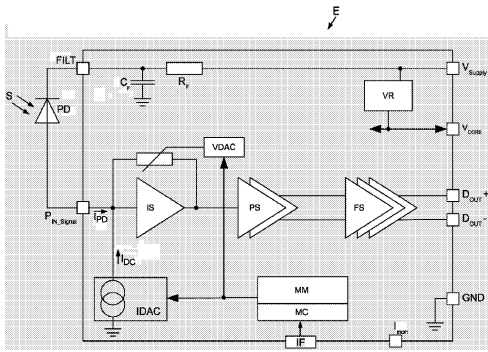


Fig. 1

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No PCT/DE2013/200015

A. CLASSIFICATION OF SUBJECT MATTER INV. H04B10/69 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, PAJ, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 2011/135315 A1 (LIU FRANKIE Y [US] ET AL) 9 June 2011 (2011-06-09) page 1, paragraph 7 - paragraph 14; figures 2,3,6,8 page 2, paragraph 17 - paragraph 18 page 3, paragraph 42 - page 5, paragraph 68 -----	1-5, 7-13, 15 6, 14
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search		Date of mailing of the international search report
5 November 2013		19/11/2013
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer
		Koch, Bernhard

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/DE2013/200015

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2011135315	A1	09-06-2011	NONE

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE2013/200015

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. H04B10/69 ADD.		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchiertes Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H04B		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, PAJ, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	
	Betr. Anspruch Nr.	
X A	US 2011/135315 A1 (LIU FRANKIE Y [US] ET AL) 9. Juni 2011 (2011-06-09) Seite 1, Absatz 7 - Absatz 14; Abbildungen 2,3,6,8 Seite 2, Absatz 17 - Absatz 18 Seite 3, Absatz 42 - Seite 5, Absatz 68 -----	1-5, 7-13,15 6,14
<input type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen :		
A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist		
E frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist		
L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)		
O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht		
P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist		
T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist		
X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden		
Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist		
Z Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts	
5. November 2013	19/11/2013	
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter Koch, Bernhard	

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2013/200015

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2011135315	A1	09-06-2011	KEINE

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

(72)発明者 グレープル, マルティン
ドイツ連邦共和国 8 7 5 2 7 ゾントホーフェン・オーバーアルゴイ オストラッハシュトラ
セ 7

(72)発明者 フリッチェ, ホルガー
ドイツ連邦共和国 8 9 5 2 0 ハイデンハイム・アン・デア・ブレンツ アルブレヒト デュー
ラー シュトラッセ 6 8

(72)発明者 ヘルトケ, ホルガー
ドイツ連邦共和国 8 0 9 9 5 ミュンヘン アム・ブリューテンアンガー 5 4 ツェー

Fターム(参考) 5J100 BA01 BB08 BC05 CA28 EA02 FA02
5J500 AA01 AA42 AA56 AC12 AC13 AF10 AH26 AH44 AK02 AK08
AK27 AK34 AK42 AM08 AM13 AS01 AT01 LU02
5K102 AA52 MA02 MB17 MC23 PH31 RD05 RD26 RD28