

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 26 年 9 月 18 日 (2014.9.18)

【公開番号】特開 2012-69930 (P2012-69930A)

【公開日】平成 24 年 4 月 5 日 (2012.4.5)

【年通号数】公開・登録公報 2012-014

【出願番号】特願 2011-181108 (P2011-181108)

【国際特許分類】

H 0 1 L 21/205 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 27/146 (2006.01)

【F I】

H 0 1 L 21/205

H 0 1 L 29/78 6 1 8 A

H 0 1 L 29/78 6 1 8 E

H 0 1 L 29/78 6 1 7 N

H 0 1 L 27/14 C

H 0 1 L 27/14 A

【手続補正書】

【提出日】平成 26 年 7 月 31 日 (2014.7.31)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁膜上に、第 1 の条件により、高い結晶性の混相粒を低い粒密度で有する種結晶を形成し、

前記種結晶上に、第 2 の条件により混相粒を成長させて前記混相粒の隙間を埋めるように第 1 の微結晶半導体膜を形成し、

前記第 1 の微結晶半導体膜上に、第 1 の微結晶半導体膜に含まれる混相粒の隙間を広げず、且つ結晶性の高い微結晶半導体膜を成膜する第 3 の条件により、第 2 の微結晶半導体膜を形成することを特徴とする微結晶半導体膜の作製方法。

【請求項 2】

絶縁膜上に、シリコンを含む堆積性気体の流量に対する水素の流量を 50 倍以上 1000 倍以下にして堆積性気体を希釈し、且つ処理室内の圧力を 67 Pa 以上 13332 Pa 以下とする第 1 の条件を用いたプラズマ CVD 法により種結晶を形成し、

前記種結晶上に、シリコンを含む堆積性気体の流量に対する水素の流量を 100 倍以上 2000 倍以下にして堆積性気体を希釈し、且つ前記処理室内の圧力を 1333 Pa 以上 13332 Pa 以下とする第 2 の条件を用いたプラズマ CVD 法により第 1 の微結晶半導体膜を形成し、

第 1 の微結晶半導体膜上に、シリコンを含む堆積性気体と、水素との流量比を交互に増減させながら前記処理室に供給し、且つ前記処理室内の圧力を 1333 Pa 以上 13332 Pa 以下とする第 3 の条件を用いたプラズマ CVD 法により第 2 の微結晶半導体膜を形成することを特徴とする微結晶半導体膜の作製方法。

【請求項 3】

基板上に、ゲート電極を形成し、  
前記基板及び前記ゲート電極上にゲート絶縁膜を形成し、  
前記ゲート絶縁膜上に、第 1 の条件により種結晶を形成し、  
前記種結晶上に、第 2 の条件により第 1 の微結晶半導体膜を形成し、  
第 1 の微結晶半導体膜上に、第 3 の条件により第 2 の微結晶半導体膜を形成し、  
前記第 2 の微結晶半導体膜上に、微結晶半導体領域及び非晶質半導体領域を有する半導体膜を形成し、  
前記半導体膜上に第 1 の不純物半導体膜を形成し、  
前記第 1 の不純物半導体膜の一部をエッチングして、島状の第 2 の不純物半導体膜を形成し、  
前記種結晶、前記第 1 の微結晶半導体膜、第 2 の微結晶半導体膜、及び前記半導体膜の一部をエッチングして、島状の第 1 の半導体積層体を形成し、  
前記第 2 の不純物半導体膜上に、ソース電極及びドレイン電極として機能する配線を形成し、  
前記第 2 の不純物半導体膜をエッチングして、ソース領域及びドレイン領域として機能する一対の不純物半導体膜を形成し、  
前記第 1 の条件は、シリコンを含む堆積性気体の流量に対する水素の流量を 50 倍以上 1000 倍以下にして堆積性気体を希釈し、且つ処理室内の圧力を 67 Pa 以上 13332 Pa 以下とする条件であり、  
前記第 2 の条件は、シリコンを含む堆積性気体の流量に対する水素の流量を 100 倍以上 2000 倍以下にして堆積性気体を希釈し、且つ前記処理室内の圧力を 1333 Pa 以上 13332 Pa 以下とする条件であり、  
前記第 3 の条件は、シリコンを含む堆積性気体と、水素との、流量比を交互に増減させながら前記処理室に供給し、且つ前記処理室内の圧力を 1333 Pa 以上 13332 Pa 以下とする条件であることを特徴とする半導体装置の作製方法。