Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 813733

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 15.02.79 (21) 2725197/18-21

с присоединением заявки № —

(23) Приоритет —

Опубликовано 15.03.81. Бюллетень № 10

Дата опубликования описания 25.03.81

(51) М. Кл.[3] H 03 K 5/13

(53) УДК 621.374.2(088.8)

(72) Авторы изобретения М. П. Смирнова, С. В. Смирнов и В. В. Скрябин

(71) Заявитель —

ВСЕСОЮЗНАЯ 13 ПАТЕНТНО-ТЕХНИЧЕСКАЯ 13 БИБЛИОТЕКА

(54) ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ

1

Изобретение относится к автоматике и вычислительной технике и может быть использовано в устройствах синхронизации для сигналов произвольной длительности.

Известен формирователь импульсов по фронту и спаду входного сигнала, содержащий четыре инвертора и элемент 2 И—ИЛИ—НЕ [1].

Однако длительность выходных импульсов, формируемых этим формирователем, зависит от параметров входящих в него элементов и для получения определенной длительности выходного сигнала требуется подбор элементов, что сужает функциональные возможности формирователя и снижает точность синхронизации выходного сигнала.

Наиболее близким по технической сущности к изобретению является формирователь импульсов, содержащий два триггера, пять элементов совпадений и инвертор [2].

Недостатками этого формирователя являются зависимость длительности выходного импульса от временных соотношения между управляющими и синхронизирующими импульсами и низкая точность синхронизации выходных импульсов.

2

Цель изобретения — повышение точности синхронизации выходных импульсов.

Поставленная цель достигается тем, что в формирователь импульсов, содержащий два триггера, четыре элемента совпадений и инвертор, вход которого соединен с шиной управляющего сигнала и первым входом первого элемента совпадений, а выход — с первым входом второго элемента совпадений, выход которого соединен с нулевым входом первого триггера, а второй вход — со вторым входом первого элемента совпадений, выход которого соединен с нулевым входом второго триггера, единичный выход которого соединен с первым входом третьего элемента совпадений, второй вход которого соединен с выходом четвертого элемента совпадений, а выход — с первым входом четвертого элемента совпадений, дополнительно введен инвертор, вход которого соединен с шиной синхронизации и с единичными входами триггеров, а выход — со вторыми входами первого и второго элементов совпадений, причем третий вход второго элемента совпадений соединен с выходом третьего элемента совпадений, первый вход которого соединен с пер-

вой выходной шиной, а третий вход первого элемента совпадений соединен с выходом четвертого элемента совпадений, второй вход которого соединен с единичным выходом первого триггера и второй выходной шиной.

На чертеже представлена функциональная схема формирователя импульсов.

Формирователь импульсов содержит инвертор 1, вход которого соединен с шиной синхронизации и с единичными входами триггеров 2 и 3, а выход — с первыми входами элементов 4 и 5 совпадений, причем второй вход элемента 4 совпадений соединен с шиной управляющего сигнала и через инвертор 6 со вторым входом элемента 5 совпадений, выход которого соединен с нулевым входом триггера 3, единичный выход которого соединен с выходной шиной 7 и первым входом элемента 8 совпадений, второй вход которого соединен с выходом элемента 9 совпадений и третьим входом элемента 5 совпадений, а выход — с третьим входом элемента 4 совпадений и с первым входом элемента 9 совпадений, второй вход которого соединен с выходной шиной 10 и единичным выходом триггера 2, нулевой вход которого соединен с выходом элемента 4 совпадений. Элементы 8 и 9 совпадений образуют триггер 11, единичным выходом которого служит вход элемента 8 совпадений, а единичным входом — вход, соединенный с шиной 7, при этом вход и выход элемента 9 совпадений образуют соответственно нулевые вход и выход триггера 11.

Формирователь импульсов работает следующим образом.

Низкий потенциал на шине управляющего сигнала и положительные импульсы на шине синхронизации устанавливают формирователь в исходное состояние, при котором на выходных шинах и единичном выходе триггера 11 присутствуют высокие потенциалы. Высокий потенциал, поступивший на шину управляющего сигнала, разрешает прохождение паузы импульсов синхронизации через элемент 4 совпадений, но подтверждает высокий потенциал на выходе элемента 5 совпадений, поддерживаемый низким потенциалом нулевого выхода триггера 11. Возникающий при паузе импульсов синхронизации низкий потенциал на выходе элемента 4 совпадений подготавливает триггер 2 к срабатыванию в момент появления на его нулевом входе импульса синхронизации. Триггеры 3 и 11 сохраняют исходное состояние, так как потенциалы на их входах не изменились.

При поступлении импульса на шину синхронизации через время срабатывания плеча триггера 2 на выходе этого триггера устанавливается низкий потенциал, поступающий на выходную шину 10 и нулевой вход триггера 11. Триггер 11 переключается, и на его нулевом выходе появляется высокий потенциал, поступающий на третий вход элемента 5 совпадений. На единичном выходе триггера 11 появляется низкий потенциал, поступающий на третий вход элемента 4 совпадений, удерживая высокий потенциал на его выходе. Триггер 2 сохраняет предыдущее состояние, так как на обоих его входах присутствуют высокие потенциалы. По окончании импульса синхронизации на выходе триггера 2 устанавливается высокий потенциал, поступающий на выходную шину 10. Триггер 11 сохраняет предыдущее состояние, так как на обоих его входах присутствуют высокие потенциалы. По окончании выходного импульса на шине 10 до изменения потенциала на шине управляющего сигнала формирователь не пропускает следующие импульсы синхронизации на выходную шину 10. Низкий потенциал на шине управляющего сигнала разрешает прохождение паузы импульсов синхронизации через элемент 5 совпадений на нулевой вход триггера 3, но подтверждает высокий потенциал на выходе элемента 4 совпадений, поддерживаемый низким потенциалом с единичного выхода триггера 11.

При поступлении импульса на шину синхронизации через время срабатывания плеча триггера 3 на выходе этого триггера устанавливается низкий потенциал, поступающий на выходную шину и единичный вход триггера 11. Триггер 11 переключается, и на его единичном выходе появляется высокий потенциал, поступающий на третий вход элемента 4 совпадений. На нулевом выходе триггера 11 появляется низкий потенциал, поступающий на третий вход элемента 5 совпадений, удерживая высокий потенциал на его выходе. Триггер 3 сохраняет предыдущее состояние, так как на обоих его входах присутствуют высокие потенциалы. По окончании импульса синхронизации на выходе триггера 3 устанавливается высокий потенциал, поступающий на выходную шину. Триггер 3 сохраняет исходное состояние, так как на обоих его концах присутствуют высокие потенциалы. По окончании выходного импульса на шине 7 до изменения потенциала на шине управляющего сигнала формирователь не пропускает очередные импульсы синхронизации на выходную шину 7.

Таким образом, по перепаду потенциалов на шине управляющего сигнала с одного уровня на другой, на выходных шинах 7 и 10 формирователя формируется по одному импульсу, совпадающему с первым целым импульсом синхронизации, пришедшим после фронта управляющего сигнала.

Предлагаемый формирователь импульсов позволяет работать в широком диапазоне длительностей управляющего сигнала и пропускает без изменения длительности один импульс синхронизации, а его применение в устройствах автоматики и вычислительной

техники обеспечивает высокую точность синхронизации работы различных узлов с тактированием по переднему и заднему фронту или потенциалу.

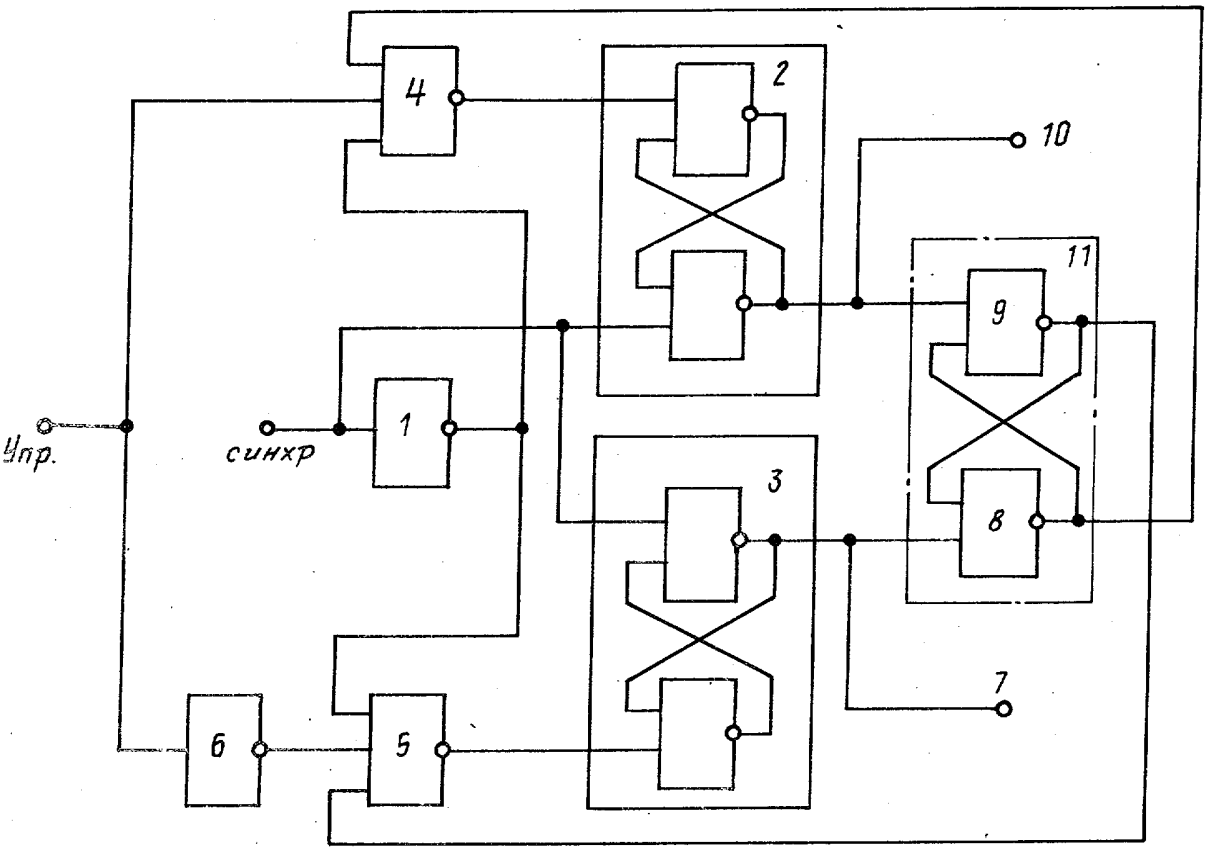
Формула изобретения

Формирователь импульсов, содержащий два триггера, четыре элемента совпадений и инвертор, вход которого соединен с шиной управляющего сигнала и первым входом первого элемента совпадений, а выход — с первым входом второго элемента совпадений, выход которого соединен с нулевым входом первого триггера, а второй вход — со вторым входом первого элемента совпадений, выход которого соединен с нулевым входом второго триггера, единичный выход которого соединен с первым входом третьего элемента совпадений, второй вход которого соединен с выходом четвертого элемента совпадений, а выход — с первым входом четвертого элемента совпадений, *отличающийся* тем, что, с целью повышения точности синхронизации, в него дополнительно введен инвертор, вход которого соединен с шиной синхронизации и с единичными входами триггеров, а выход — со вторыми входами первого и второго элементов совпадений, причем третий вход второго элемента совпадений соединен с выходом третьего элемента совпадений, первый вход которого соединен с первой выходной шиной, а третий вход первого элемента совпадений соединен с выходом четвертого элемента совпадений, второй вход которого соединен с единичным выходом первого триггера и второй выходной шиной.

Источники информации,
принятые во внимание при экспертизе

1. Микросхемы интегральные полупроводниковые серии 133. Руководство по применению. ОСТ II бко. 340.004., с. 138, черт. 90.

2. Авторское свидетельство СССР № 575767, кл. Н 03 К 5/13, 04.06.76 (прототип).



Составитель Е. Борзов
Редактор Л. Повхан Техред А. Бойкас Корректор С. Щомак
Заказ 421/77 Тираж 988 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж—35, Раушская наб., д. 4/5
Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4