

公告本

申請日期	90. 3. 28
案 號	90107355
類 別	H45k 3/36

A4
C4

I221757

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	製造具有電鍍電阻之印刷電路板的方法
	英 文	Process for the Manufacture of Printed Circuit Boards with Plated Resistors
二、發明 創作人	姓 名	1.彼得庫肯斯基(Peter Kukanskis) 2.加利 B.拉森(Gary B. Larson) 3.裘恩班格斯頓(Jon Bengston) 4.威廉史克威可賀(William Schweikher)
	國 籍	1-4 皆屬美國
三、申請人	住、居所	1.美國康乃狄克州伍德伯利奎爾斯薩巴格路 245 號 2.美國康乃狄克州雀斯夏蘇利街 33 號 3.美國康乃狄克州西哈特芙萊基屋路 324 號 4.美國康乃狄克州窩爾考特侖尼普街 19 號
	姓 名 (名稱)	麥克達米德股份有限公司 (MacDermid, Incorporated)
	國 籍	美國
	住、居所 (事務所)	美國康乃狄克州 06702 華特伯里佛萊特街 245 號
	代 表 人 姓 名	瑪莉安蒂倫娜(Mary Anne Tillona)

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

美 國 (地 區) 申請專利，申請日期： 案號： ， ☒有 ☐無主張優先權
2000 年 06 月 27 日第 09/603,978 號

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

本申請案是 1996 年 10 月 16 日所申請之美國專利申請案第 08/732,649 號之部份連續案，目前正審理中。

發明之範圍

本發明係關於製造具有印刷之電鍍電阻之雙面或多層印刷電路板之方法。所建議之方法會製造具有整體電阻之印刷電路，該電阻係被印刷和電鍍在印刷電路板的表面上之適當位置。該方法以下一種方式製造具有電阻器之印刷電路板：此方式較先前可能之方式更為有效率且經濟。

發明之背景

於製造印刷電路時，現在平凡的是提供具有電路圖在其每一面上之平面板(例如，雙面之電路板)。亦係平凡的是製造由絕緣基體和導電金屬的整體平面層合物所構成之板(其中經由絕緣基體所分隔之導電金屬的一或數個平行內層或平面)層存在在具有顯露之外表面之結構中，連同含有印刷電路密封器之層合物(即：多層電路板)的內部平面。

在雙面和多層電路板中，必須提供互連(interconnection)在各種不同的層中或各層之間，及/或含有導電之電路圖之板的各面間。此互連係由提供金屬化，導電之通孔在與需要電互連之各面和各層相連通之板中予以實現。用以提供導電通孔，主要所採用之方法是經由無電沉積金屬在通孔的不導電之表面上(此等通孔已經鑽在板中或衝壓通過板)。典型之操作，無電沈積後接著電鍍沈積金屬在各孔中而造成導電之金屬達到所需要之厚度。最近，某些方法容許直接電鍍入通孔中而不須要先前之無電沉積。

五、發明說明(2)

用以製造印刷電路板之典型製造順序係以包銅之層合物開始。包銅之層合物包括具有銅泊(其係黏附至基體的兩個平面表面上)之玻璃強化之環氧絕緣基體。唯可使用其他型式之絕緣基體例如紙、酚醛樹脂和聚醯亞胺。首先，將通孔鑽在或衝壓在包銅之層合物中藉以顯露絕緣基體材料的孔表面。然後使各孔歷經化學電鍍過程，此過程沈積導電之金屬在各孔中以及在銅表面上。將電鍍罩幕(mask)提供在所需之電路圖的負像中之外部表面上。隨後將銅電鍍在所有表面上(係未經電鍍罩幕所覆蓋者)達到預定之厚度，繼以薄沉積錫而充作蝕刻阻體。然後剝離電鍍阻體並將顯現之銅表面(即：未以蝕刻阻體所電鍍者)蝕刻掉。最後，移除蝕刻阻體並將印刷電路板使用許多所熟知之製造方法之一予以完成，例如焊錫罩幕，繼以熱空氣焊錫平整。前述之過程典型被稱為圖案板過程且適合於製造雙面之印刷電路板或多層板。然而，在多層板之情況中，起始材料是包銅之層合物其包含稱為內層之電路圖之內部平面。

簡單印刷電路板和多層電路板之內層係通過被稱為印刷和蝕刻之技術而製造。以此種方式，將光聚合物層合或乾燥在包銅層合物的銅表面上。然後將光聚合物使用負片選擇性成像並顯像而產生所需要之電路圖型的正像在包銅層合物的表面上。然後將顯露之銅蝕刻掉並剝除光聚合物，現出所需要之電路圖型。

可將半添加過程連同印刷和蝕刻過程使用而產生具有電鍍之通孔的雙面或多層印刷和蝕刻板。在此過程中，將包

五、發明說明(3)

銅層合物或具有銅箔在外部表面上之多層包裝處理通過如上所示之印刷和蝕刻過程。然後將孔以所需要之排列鑽在板中。然後施加電鍍阻體來掩蓋大體上板的全部外表面(除了孔和電路之外)。然後將顯露之區域無電式電鍍。

除了前述以外，業已利用許多其他方法來製造印刷電路板。某些此等方法詳述於下列各美國專利案中：No.

3,982,045；4,847,114 和 5,246,817，將其每一者之教導併合入本文以供參考。然而，在各先前技藝方法中，所造成之電路是使：若需要，必須將電阻器自電路板本身之外部而提供(例如，安裝在電路板之表面上作為附件)。

本發明之發明人發現一種方法，因此可將電阻器印刷且電鍍在印刷電路板上成為印刷電路板的電路圖之一個整體部份。此方式提供一種有效率且經濟之方式來提供必須之電阻器。另外，該方法提供與經由先前技藝方法所製造者比較，使所製造之印刷電路板更進一步小型化。關於此點，典型先前技藝是美國專利案第 3,808,576 和 2,662,957，將兩者之教導併合入本文以供參考。

在其較佳之具體實施例中，本發明製造具有整體電阻器之印刷電路，此電阻器具有特別之恆定電阻如經由大多數應用所需要者。

圖式之簡述

集體地，各圖式目視顯示：本發明的基本程序之步驟。

第 1A 圖代表具有絕絕之介電基體 10 和所附著之銅箔 11 的包銅層合物的一面(唯兩面最有可能以相同方式予以

五、發明說明(4)

處理)。

第 1B 圖指出成像之阻體 12 存在在銅箔 11 上。該阻體 12 業已成和顯像而因此僅覆蓋所需要部份的銅箔 11。

第 1C 圖指出現在將已顯露之銅蝕刻掉而留下不連接之經阻體覆蓋之銅痕跡 13 和 14 在基體 10 上。

第 1D 圖指出阻體已被完全剝離僅留下所需要之銅痕跡 13 和 14 在基體 10 上。

第 1E 圖顯示出施加電鍍阻體 15，除了會被電鍍的電阻器的部份之外，電阻其會覆蓋該板的整個區域。

第 1F 顯示出經電鍍之電阻器 16 連接先前不連接之銅痕跡 13 與 14。

第 1G 圖顯示出在將電鍍阻體 15 剝離後之電路。

發明之概述

本發明建議一種方法其係用以印刷並電鍍電阻器成為印刷電路板的一個整體部份。前述之方法係以其基本形式經由下列順序的處理步驟予以敘述。

a)以所需要之圖案，施加一蝕刻阻體在包金屬之層合物(或多層包裝)的表面上。該所需要之圖案宜應以一種正像方式形成所需要之導電電路及應以一種負像方式形成電路與電阻器之位置間的區域；

b)蝕刻掉顯露之銅及宜移除蝕刻阻體；

c)活化各表面以便接受電鍍在其上；

d)施加一電鍍罩幕，其覆蓋大體上所有的表面，不會被電鍍的電阻器的區域之外；

五、發明說明(5)

e)電鍍具有電阻材料之顯露之區域；及

f)剝除電鍍罩幕。

作為與前述方法之相當方法，前述步驟 a 和 b 可經由具有下列步驟：附加方法予以代替：

a1)活化空介電基體的表面以便接受電鍍在其上；

a2)施加電鍍罩幕至介電基體上以致將所需要之電路以負像方式形成及將電路與電阻器之位置間之區域以正像方式形成；

a3)電鍍所需要電路圖；

a4)剝離電鍍之阻體；及

隨後遵循先前所述之步驟(c)至(f)。

在較佳之具體實施例中，為了將介電表面均勻化，在步驟 b 後但在步驟 c 前，使基體受到介電蝕刻劑。本發明之發明人發現：在此時之蝕刻來將介電表面均勻化可提供具有較為恆定且可預測之電阻之電鍍電阻器。

在另外較佳具體實施例中，在步驟(e)與(f)間或在步驟(f)後，使電鍍之阻體材料與一種氧化劑接觸。本發明之發明人發現：使電鍍之阻體材料與一種氧化劑接觸，藉以以一種受控制之方式氧化電鍍之阻體能供具有較為恆定且可預測之電阻之電鍍電阻器且視需要，如果意欲，具有較高之電阻。內蘊電阻經由受控制之氧化而增加。

在第三較佳之具體實施例中，為了移除來自步驟(c)之任何殘餘活化劑物種及就大體而論，在其他情況，為了改良該板的表面絕緣電阻，在步驟(f)之後，使印刷電路板受

五、發明說明(6)

到清潔步驟。本發明之發明人發現：包括此步驟來製造印刷電路板，具有較高之可靠性。

發明之詳述

本文中所述之各種方法提供形成電阻器在兩個導電區域間之方法，此等區域是經由絕緣基體予以分隔。所敘述之方法會提供用於電鍍一種電阻材料至絕緣基體上，其係在導電之區域間，以致使電阻材料連接各導電之區域。所敘述之方法特別使用於製造具有電鍍電阻(其與電路成為整體)之印刷電路板。最基本之處理順序敘述如下：

a)施加一蝕刻阻體至包金屬之層合物的表面上以致使阻體以正像方式形成所需要之電路圖而電路間之區域(包括電阻器之位置)係以負像方式予以形成；

b)蝕刻掉顯露之銅表面並剝離阻體；

c)視需要，使用選自下列所構成之族群之一種方法來處理顯露之介電表面：化學蝕刻、電漿蝕刻、雷射正常化、蒸汽噴淨、砂紙打磨、噴丸處理和砂噴；

d)活化顯露之介電表面以便接受電鍍在其上；

e)施加一電鍍罩幕以致使電鍍阻體覆蓋所有或大體上所有的表面(除了會被電鍍的電阻器的區域之外)(即：以致使電阻器區域以負像方式予以形成)；

f)電鍍顯露之區域；與一種氧

g)視需要，使經電鍍之區域化劑接觸；

h)剝離電鍍罩幕；

i)視需要，清潔印刷電路板的表面；以及

五、發明說明(7)

j)視需要，使用一保護塗層覆蓋該電阻器。

步驟(a)與(b)在一起要求創造經形成之電路圖在包金屬之介電層合物的表面上(或多層包裝——含有一或數個內層的電路圖之數層的電路圖，其業已層合入單一平面包裝中。各內層可含有或不含本發明的電鍍電阻。如果如此，則內層可經由本文中所述之方法予以製造)。包金屬之層合物可視需要具有需要之排列的通孔在其中。可將各通孔在此時予以電鍍或不予電鍍。此處重要之點是形成和創造電路圖型在包金屬之層合物的表面上，連同形成和創造特定破損於電路圖中，在該破損上處可將電阻器電鍍(“電阻器區域”)。特定電阻器區域的長度和寬度顯然會直接影響在電鍍後所完成之電阻。

形成和創造電路圖和電阻器區域可以許多方式予以實現。最普遍方式是透過減法(subtractive process)如上述步驟(a)與(b)中所述。在該減法中，使用包金屬(通常是包銅)之層合物。該包金屬之層合物包括具有金屬箔(其係黏附至其兩外部表面上之平面)之介電基體。如所討論者，該介電基體典型是以玻璃強化之環氧化物，但是亦可能是該項技藝中所熟知之各種其他絕緣材料。在任何情況下，將阻體圖案施加至金屬表面以致使阻體以正像方式形成電路並以負像方式形成電路與電阻器區域間之區域。實現此之最典型方式是使用光阻體。在此情況中，將光阻體以液體或以乾形式施加至金屬表面上。然後將光阻體通過負片選擇性暴露於光化輻射下。將阻體的未曝光之區域沖洗顯影掉

五、發明說明(8)

而顯現所需要之圖案。作為另種方法，可將阻體直接以所需要之圖案(形式)網版印刷在金屬表面上。在電路使用阻體予以形成後，將顯露之銅區域蝕刻掉並剝除阻體以揭露出電路。因此，電路與電阻器區域之間之區域現在是僅有介電性。

步驟(c)是視需要的，但是予以推薦。為了可使電阻器可使用及可靠，電阻必須是可預測，相當恆定以及可靠。本發明之發明人發現：為了獲得具有可預測、相當恆定和可靠性電阻之電鍍電阻器，使用電阻器予以電鍍之介電表面必須均勻。關於此點，本發明發明人經由使介電表面(電阻器欲被電鍍在其上)均勻化而實現介電表面均勻性及經電鍍之電阻器的可預測之，相當恆定且可靠之電阻。均勻化可以數種方式而予實現例如蒸汽噴淨、化學蝕刻、電漿蝕刻、雷射正常化或機械正常化。機械正常化可經由砂紙打磨、砂噴或噴丸清理予以實現。本發明發明人發現：通過化學蝕刻之表面均勻化是最可靠而有效率之方法。關於此點所使用之特別蝕刻劑必須與所使用之介電體匹配。然而，如果使用玻璃強化之環氧化物，本發明之發明人發現：鹼性過錳酸鹽、濃硫酸、鉻酸或電漿對於蝕刻及使介電體之表面均勻化特別有用。關於此點，以在超過 140°F 之溫度下，在 10 重量%苛性溶液中，濃度超過 50 克/升之過錳酸鈉或鉀之溶液且歷 2 至 20 分鐘之時間較佳。關於此點如果使用過錳酸鹽，可先使用一種溶脹劑或敏化劑而使介電體更易接受過錳酸鹽蝕刻。適合環氧化物之典型溶

五、發明說明(9)

脹劑是間-吡咯，在自 90-120°F 下全強度施加歷 1 至 5 分鐘。另外，典型上隨著過錳酸鹽蝕刻的是使用一種酸性還原溶液它可移除過錳酸鹽的殘渣。

步驟(d)包括有將欲予電鍍之表面活化。活化表面可能其範圍複雜：自單一浸漬入貴金屬活化劑(或非貴金屬或該項技藝中所熟知之其他活化劑)中至包含甚多步驟之全電鍍循環。典型，活化程序以調節劑(界面活性劑或其他型式)開始，接著是活化劑($\text{PdCl}_2/\text{SnCl}_2$ 膠體)和加速劑。將清潔水沖洗插置在每次化學處理之間。不管所選擇之活性循環，其主要目的在處理該表面以致使彼等開始接受電鍍。實現此目的之各種方法在該項技藝中係熟知，可將任何一種方法有利地利用於本文中。請參照美國專利案第 5,032,427(KuKansKis 等)，4,976,990(Bach 等)和 4,863,758(Rhodenizer)，將其教旨併合入本文中以供參考。

在步驟(e)中，施加電鍍罩幕以致使電阻器區域以負片形式予以形成。通常，爲了實現此，電鍍罩幕會覆蓋所有或大致所有的表面，除了電阻器區域以外。本發明之發明人發現：如果電鍍罩幕容許一些電鍍重疊，則電鍍之電阻器更爲可靠，於此種情況下，電阻或電鍍會合導電之電路而與使用電鍍罩幕覆蓋所有之電路而致使電阻式電鍍僅接鄰導電之電路相反。在任何情況中，電鍍罩幕可能是該項技藝中所熟知之任何典型電鍍罩幕只要它在隨後之電鍍浴中維持其完整性。可將電鍍罩幕以所需要之圖案網版印刷在表面上或予以覆蓋塗覆、光成像和顯像。

五、發明說明(¹⁰)

步驟(f)包括電鍍電阻器。在此階段，電鍍僅發生在未經電鍍罩幕所覆蓋之區域(即：電阻器區域，宜具有一些重疊在電路上，其中電阻器連接至電路)。可有利地利用各種的電鍍浴。關於此點，本發明之發明人發現：無電式鎳-磷、無電式和貴金屬電鍍浴，包括鈮-磷、或鈦-磷等無電式電鍍浴特別有用。視需要，可能需要在電鍍前，清潔及/或催化表面。

顯然，所電鍍之金屬的厚度對於所產生之電阻器的電阻率具有直接影響。本發明之發明人發現：典型，電鍍金屬厚度在自 0.05 至 2.5 微米的範圍內係有利，宜自 0.10 至 1.0 微米而最宜自 0.10 至 0.50 微米。基於所使用之電鍍浴及所需要之最終電阻，電鍍持續 2 至 3 分鐘有利，更有利是 5 至 10 分鐘。

基於所需要之最終電阻，可調整下列因數來變更所產生之電阻的電阻率：所電鍍之金屬的型式，所電鍍之金屬的厚度，電阻器之長度及電阻器之寬度。至於所電鍍之金屬的型式，鎳/磷或鈦/磷中之磷含量可影響最後沉積物之電阻率。可變更所有的前述因數而獲得所需要之最終電阻。本發明之發明人發現：鎳或鈮電鍍金屬的內蘊電阻隨著金屬中之磷含量而增加。彼等亦發現：使用具有 10-13 重量 % 之磷含量的鎳和具有 2 至 8 重量 % 之磷含量的鈮來電鍍電阻器最有利。本發明之發明人發現：含有高之金屬，尤其是鎳或鈮產生具有極高內蘊電阻之電鍍塗層。因此，關於電阻器之任何指定所需要之最終電阻，可以電鍍較大厚

五、發明說明(¹¹)

度的材料(維持長度和寬度恆定)，藉以產生更可靠之電鍍電阻。此方式亦容許商業上可接受之電鍍時間在 2 至 3 分鐘的範圍內。少於 2-3 分鐘之電鍍時間係太短在具有可靠性之商業方法中不容易控制，藉以產生相當不可靠之電鍍之電阻器。如果需要具有不同電阻之電阻器在相同電路板上，則可重複步驟(e)和(f)或(d)，(e)和(f)而以不同厚度的電阻材料或以不同之電阻材料來電鍍不同之電阻器。當然，另種方式可變更其他變數例如電阻器之長度與寬度而不須重複任何步驟。

視需要，步驟(g)提供電鍍之電阻器金屬的受控制之氧化，宜經由受控制之化學氧化。本發明之發明人發現：受控制之氧化是利用以增加電鍍電阻器之電阻率的方法，而更重要的是：以一致性為基礎而提供較可預測之電阻。關於此點，可使用各種氧化劑包括碘酸鉀而以碘酸鉀較佳。如果使用碘酸鉀，則在 90℃ 之溫度下，使用 10-75gr/l 碘酸鉀之水溶液歷 5 分鐘之時間證明有效。此處，亦然，較高之內蘊電阻材料容許較大厚度的電鍍之材料(其他變數恆定)，更可靠之電鍍電阻器及商業上可接受之電鍍時間。本發明之發明人發現：基於相同未經氧化之金屬的內蘊電阻，可獲得增加電鍍金屬的內蘊電阻自 200 至 400 百分比。

步驟(h)包括剝除電鍍罩幕。必須選擇剝離溶液來匹配所使用之電鍍罩幕。典型，可將電鍍罩幕在鹼性溶液中剝除，然而，某些(操作)需要有機溶劑。

五、發明說明(12)

在此時，步驟(i)、爲了移除任何殘餘之活化劑及增加板的表面絕緣電阻，視需要，清潔印刷電路板的表面係有利。美國專利案第 5,221,418；5,207,867 和 4,978,422 等號(將其教旨併合入本文以供參考)，所有專利案教導清潔和增加板的表面絕緣電阻的各種方法如經由本文之步驟(i)所建議，必須小心：不使電鍍電阻器之電阻受到前述清潔之影響。在如上所述，清潔電路前，保護電鍍之電阻器可能有利，係通過永久或非永久使用相同型式的塗層。

最後，通常需要使用一種保護塗層例如焊料罩幕來覆蓋板的表面包括電鍍之電阻器。爲了在隨後之處理中保護板及加強所產生之產物的耐久性，需要使用焊料罩幕。典型之焊料罩幕處理記述於美國專利案第 5,296,334 中，將其教旨併合入本文中以供參考。

電阻率是導電率之反數值。通常經由體積電阻率、表面電阻率及/或絕緣電阻予以表示如 ASTM(美國試驗材料學會)D257 所提供。體積電阻率是單元立方體的各面間之電阻且係等於 $V=AR/X$ 其中 V 是以歐姆-厘米所表示之體積電阻率， A 是電路徑的截面積(平方厘米)， R 是所測得之電阻(歐姆)以及 X 是電路徑之長度，如本發明中所述之經電鍍之電阻器之體積電阻率之數值其範圍可能自大約 500 1×10^{-4} 歐母-厘米，其範圍宜是自大約 5 至 5×10^{-4} 歐母-厘米，最宜是在大約 1×10^{-2} 至 1×10^{-3} 的範圍內。表面電阻率是一種絕緣體抵抗電流在其表面中流動之能力，且係相等於 $S=PR/d$ 其中 S 是以歐姆/平方所表示之表面電阻率

五、發明說明(13)

，P 是 ASTM D257 中所示之防護電極的參數(厘米)，R 是所測得之電阻(歐姆)而 D 是電極間之距離(厘米)。絕緣電阻係在特定裝置或構型上予以量計而是體積和方法電阻率的整體效應。通常將絕緣電阻以歐姆表示且與特定裝置或構型有關。如本發明中所述之經電鍍之電阻器具有範圍自大約 1 至 10,000 歐姆之絕緣電阻，宜係自大約 10 至 1,000 歐姆。

於應用前述之原理至具有特別所需要之設計電阻(即：絕緣電阻)之特別經電鍍之電阻器上時，下列方程式是為有用：

$$R=VX/A$$

其中 R=特定經電鍍之電阻器的總所需要之電阻(即：絕緣電阻)。

V=電鍍沉積物之體積電阻率，關於特別電鍍溶液，通常是大概恆定。

X=經電鍍之電阻器長度。

A=經電鍍之電阻器截面積(寬度×厚度)。

典型實例可能需要 0.005”(寬度)，0.005”(長度)及 275 歐姆±15 歐姆的總所需要之電阻的經電鍍之電阻器。使用一種電鍍溶液其沉積具有大約 7×10^{-3} 歐姆-厘米體積電阻之改進之無電式鎳-磷沉積物及沉積 10 微英寸厚度之前述無電之鎳，可獲得具有所需要之總電阻的電阻器如下：

$$R=(0.007 \text{ 歐姆-厘米})(0.005 \text{ 英寸})/5 \times 10^{-8} \text{ 平方吋} \\ \times 1 \text{ 英寸}/2.54 \text{ 厘米}$$

五、發明說明(14)

$R=276$ 歐姆

如果需要更進一步增加電阻，則可將如此所電鍍之沉積物氧化如本文所討論。應特別述及者：關於此點，複製結果之主要關鍵是在電鍍該表面，表面標準化如本文中所討論。沉積物之後氧化亦可增加電阻並改良再現性。

爲了比較之目的，經電鍍之銅電路圖或印刷電路板上鍍銅之通孔的體積電阻率典型是小於大約 5×10^{-5} 歐姆-厘米，其範圍宜可自大約 1×10^{-6} 至 1×10^{-8} 歐姆-厘米。FR-4 環氧玻璃印刷電路板的絕緣基體之體積電阻率典型是大於大約 10^9 歐姆-厘米而其範圍宜可自大約 10^9 至 10^{20} 歐姆-厘米。

隨著電子裝置小型化之速度，印刷電路板的表面面積變得更爲密實和更有價值。其結果是，依照本發明所電鍍之電阻器的總尺寸必須配合縮小之印刷電路板的尺寸要求。可形成具有範圍自 500 至 1×10^{-4} 歐姆-厘米體積電阻率之依照本發明所製備之電鍍電阻器具有範圍自大約 0.002" 至 1.0" 之長度，宜自大約 0.005 至 0.20"，最宜自大約 0.005 至 0.080" 和具有範圍自大約 0.002 至 1.0" 之寬度，宜自大約 0.005 至 0.20"，最宜自大約 0.005 至 0.080" 以及具有範圍自大約 2 至 300 微吋之厚度，宜自大約 5 至 100 微吋而最宜自大約 5 至 24 微吋。典型地，前述之長度和寬度因次是成像之因次(即：在使用電阻材料予以電鍍之區域中成像之電鍍罩幕的因次)。電鍍之電阻器的實際因次可能略爲不同。

五、發明說明(15)

陳述下列各實例僅係爲了舉例說明之目的，不應以任何方式作爲限制本發明。

實例 I

將包銅之玻璃強化環氧層合物通過下列順序處理：

1.將一乾膜阻體(自 MacDermid 有限公司可供應，Aquamer CF-1.5)層合至層合物的銅表面之兩面上。然後將阻體經由通過負片之曝光，選擇性曝光於紫外光下。設計負片而使紫外光僅衝擊在電路上(即：電路以正像方式形成而電路與電阻器區域間之區域以負像方式形成)。使用 90°F 時之 1 重量%碳酸鉀溶液將阻體的未曝光之部份顯影歷時 30 秒。

2.將經顯露之銅表面經由噴射在 110°F 下，氨液中之氯化銅蝕刻劑在表面上而蝕刻掉，直至經顯露之銅完全被蝕刻掉爲止。然後將阻體在 10 重量%苛性溶液中剝離。

3.經由下列處理順序，將表面活化以便接受電鍍在其上：

a) MacDermid M-調節劑，110°F，2 分鐘。

b) MacDermid M-預活化劑，75°F，2 分鐘。

c) MacDermid M-活化劑，100°F，5 分鐘。

將清潔水沖衝散布在每一個前述步驟之間。

4.然後將 MacDermid Viatek PM#4 電鍍罩幕掩蔽在各表面上以便它覆蓋所有的表面(除去該等區域，其中，欲電鍍電阻器以外){“電阻器區域”}(即：因此使電阻器區域以負片方式予以形成)。然後將電鍍罩幕在 250°F 下烘焙而固化歷 5 分鐘。使用電阻器區域的寬度和長度、無電之鈹-

五、發明說明(16)

磷的電阻器及鈮-磷電鍍之厚度來設計和預測電鍍之電阻器的最終電阻。

5.然後將電阻器區域經由浸沒入 MacDermid Pallas52 無電之鈮/磷電鍍浴中予以電鍍，將它依照所供應之數據單在 150°F 下製備歷 5 分鐘。電鍍大概 0.1 至 0.2 微米的無電之鈮/磷。

6.然後，將電鍍罩幕使用在 150°F 時之 10 重量%苛性溶液剝離歷 2 分鐘，然後充分沖洗。

然後電試驗各個板來測定電鍍之電阻器的實際電阻並將實際電阻與設計電阻相比較。記錄 25 至 30%的差異。

實例 II

除去在步驟 2 後和步驟 3 前，嵌入下列附加之處理以外，包銅之玻璃強化環氧化物層合物係通過與實例 I 中之相同順序予以處理：

a)M-吡咯，100 重量%，90°F，2 分鐘

b)過錳酸鉀，60gr/l，10 重量%苛性鹼，160°F，10 分鐘

c)10 重量%氫氯酸，5gr/l 羥胺硫酸鹽，110°F，5 分鐘

然後電試驗各個板來測定電鍍之電阻器的實際電阻並將實際電阻與設計電阻相比較。記錄 8 至 10%的差異。

實例 III

除去在如實例 I 中所指示之處理終了以後，實施下列順序以外，包銅之玻璃強化環氧化物層合物係通過如實例 I 中之相同順序予以處理：

將電阻器經由浸沒各板在 90°C 下之 40gr/l 的碘酸鉀水

五、發明說明(17)

溶液中氧化歷 5 分鐘。

然後電試驗各個板來測定電鍍之電阻器的實際電阻。當與實例 II 之未經氧化之電阻器比較，實際電阻增加約 300%。記錄 5 至 10% 的差異。

符號之說明

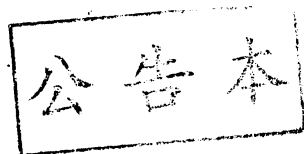
- 10 介電基體
- 11 銅箔
- 12 成像之阻體
- 13 銅(描繪之)痕跡
- 14 銅(描繪之)痕
- 15 電鍍阻體
- 16 經電鍍之阻體

四、中文發明摘要（發明之名稱：製造具有電鍍電阻之印刷電路板的方法）

本發明揭示一種方法，因此經由電鍍電阻器在絕緣基體上與印刷電路板成整體而可製造。揭示通過蝕刻和氧化經電鍍之電阻器而使絕緣基體均勻化作為用以改良經電鍍之電阻器的均勻性和一致性之技術。

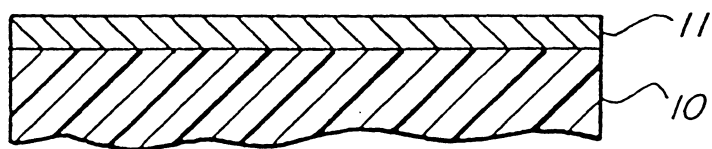
英文發明摘要（發明之名稱：Process for the Manufacture of Printed Circuit Boards with Plated Resistors）

A process is revealed whereby resistors can be manufactured integral with the printed circuit board by plating the resistors onto the insulative substrate. Uniformization of the insulative substrate through etching and oxidation of the plated resistor are revealed as techniques for improving the uniformity and consistency of the plated resistors.

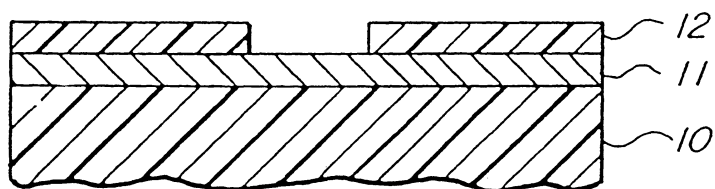


90107355

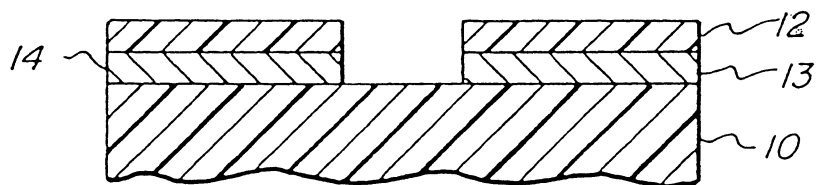
1/1



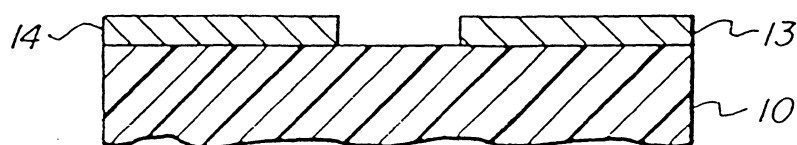
第 1A 圖



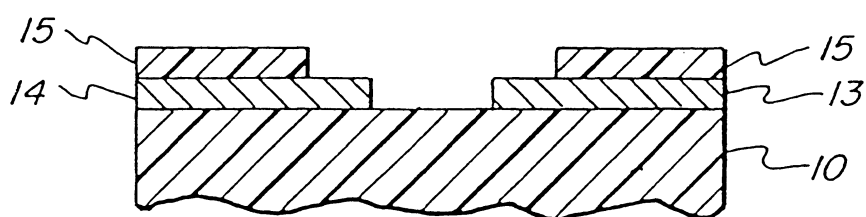
第 1B 圖



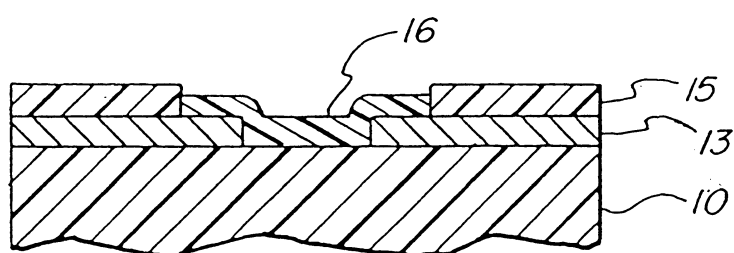
第 1C 圖



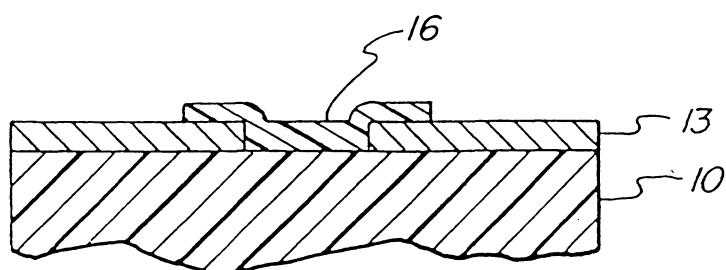
第 1D 圖



第 1E 圖



第 1F 圖



第 1G 圖

六、申請專利範圍

第 90107355 號「製造具有電鍍電阻之印刷電路板的方法」專利案

(93 年 6 月修正)

六、申請專利範圍：

1. 一種形成電阻器在兩個金屬之電路痕跡間之方法此電路痕跡具有小於約 5×10^{-6} 歐姆-厘米之體積電阻率，且此電路描繪痕跡是在上方並經由一絕緣基體予以分隔，此絕緣基體具有大於大約 1×10^9 歐姆-厘米之體積電阻率，此方法包括電鍍一種電阻材料(此種電阻材料具有自大約 500 至 1×10^{-4} 歐姆-厘米之體積電阻率)在電路描繪痕跡間之絕緣基體的區域上，以致使該電阻材料連接各電路描繪痕跡及其中，將電路描繪痕跡間之絕緣基體的區域，在電鍍電阻材料至其上前使用選自下列所構成之族群之一種方法處理：化學蝕刻、電漿蝕刻、雷射正常化、蒸汽噴淨、砂紙打磨、噴丸處理和砂噴。
2. 如申請專利範圍第 1 項之方法，其中在電鍍電阻材料前，絕緣基體係由化學蝕刻予以處理。
3. 如申請專利範圍第 1 項之方法，其中電阻材料係在被電鍍後予以氧化。
4. 如申請專利範圍第 1 項之方法，其中電阻材料包括選自下列所構成之族群之一種材料：無電之鎳/磷、無電之鈹/磷和無電之鈦/磷。
5. 如申請專利範圍第 2 項之方法，其中電阻材料係在被電

六、申請專利範圍

鍍後予以氧化。

6. 如申請專利範圍第 2 項之方法，其中電阻材料包括選自下列所構成之族群之一種材料：無電之鎳 / 磷和無電之鈮 / 磷。

7. 如申請專利範圍第 2 項之方法，其中將電阻材料電鍍至從 2 至 300 微英寸之厚度。

8. 如申請專利範圍第 4 項之方法，其中將電阻材料電鍍至從 2 至 300 微英寸之厚度。

9. 一種用以製造具有整體電鍍電阻器之印刷電路板之方法，此方法包括有：

a) 施加一蝕刻阻體在包金屬之層合物的部份之金屬表面上，此層合物包含具有金屬包敷在其上之以聚合物為基礎之芯子，以致使該阻體以正像方式形成所需要之電路圖及以負像方式形成電路間之區域（包括電阻器之位置），藉以創造顯露之金屬表面及經阻體覆蓋之金屬表面；

b) 蝕刻掉顯露之金屬表面藉以產生經由以聚合物為基礎之芯子的顯露區域所分隔之金屬電路；

c) 剝除阻體；

d) 使用選自下列所構成之族群之一種方法來處理至少部份的以聚合物為基礎之芯子的顯露區域：化學蝕刻、電漿蝕刻、雷射正常化、蒸汽噴淨、砂紙打磨、噴丸處理和砂噴；

六、申請專利範圍

- e)活化至少部份的以聚合物為基礎之芯子的顯露區域以便接受電鍍在其上；
- f)施加一電鍍罩幕以致使電鍍罩幕覆蓋所有或大體上所有的包金屬層合物之表面(除去電阻器之位置)；
- g)使用一種電阻材料(其具有自 500 至 1×10^{-4} 歐姆-厘米之體積電阻率)電鍍未經電鍍罩幕所覆蓋之區域；
- h)剝離電鍍罩幕。
- 10.如申請專利範圍第 9 項之方法，其中隨著步驟(g)後，將電阻材料暴露於一種氧化劑中。
- 11.如申請專利範圍第 9 項之方法，其中隨著步驟(h)後，將印刷電路板清潔。
- 12.如申請專利範圍第 11 項之方法，其中隨著步驟(h)之清潔後，再將永久性保護塗層施加至印刷電路板。
- 13.如申請專利範圍第 9 項之方法，其中將電阻材料電鍍至從 2 至 300 微英寸之厚度。
- 14.如申請專利範圍第 9 項之方法，其中電阻材料係選自下列所構成之族群：無電式鎳-磷和無電式鈮-磷。
- 15.如申請專利範圍第 14 項之方法，其中將電阻材料電鍍至從 2 至 300 微英寸之厚度。
- 16.一種印刷電路板，包括有金屬電路在其上並經由以聚合物為基礎之基體所分隔，其中金屬電路經由電阻材料(其具有從 500 至 1×10^{-4} 歐姆-厘米之體積電阻率)予以連接在指定點上，將電阻材料選擇性電鍍在以聚合物為

六、申請專利範圍

基礎之基體上及其中，在電鍍電阻材料前，將至少部份的以聚合物為基礎之基體使用選自下列所構成之族群之一種方法予以處理：化學蝕刻、電漿蝕刻、雷射正常化、蒸汽噴淨、砂紙打磨、噴丸處理和砂噴。

17. 如申請專利範圍第 16 項之印刷電路板，其中將電阻材料電鍍至從 2 至 300 微英寸的厚度。
18. 如申請專利範圍第 17 項之印刷電路板，其中電阻材料係選自下列所構成之族群：無電式鎳-磷和無電式鈹-磷。
19. 一種形成電阻器在兩個金屬區域間之方法，此等金屬區域在絕緣基體上並經由此基體所分隔，此絕緣基體具有從 10^9 至 10^{20} 歐姆-厘米之體積電阻率，此方法包括有電鍍一種電阻材料(此電阻材料具有從 500 至 1×10^{-4} 歐姆-厘米的體積電阻率)至一部份的金屬區域間之絕緣基體上，以致使電阻材料連接各金屬區域並其後，使電鍍之電阻材料與一種氧化劑接觸。
20. 如申請專利範圍第 19 項之方法，其中導電之區域是印刷電路板上之電路。
21. 如申請專利範圍第 19 項之方法，其中電阻材料包括選自下列所構成之族群之一種材料：無電之鎳/磷和無電之鈹/磷。
22. 一種用以製造具有整體電鍍電阻器之印刷電路板之方法，此方法包括：
 - a) 施加一蝕刻阻體在包金屬之層合物的部份之金屬表

六、申請專利範圍

面上，此層合物包含具有金屬包敷在其上之以聚合物為基礎之芯子，以致使該阻體以正像方式形成所需要之電路圖及以負像方式形成電路間之區域（包括電阻器之位置），藉以創造顯露之金屬表面及經阻體覆蓋之金屬表面；

b)蝕刻掉顯露之金屬表面藉以產生經由以聚合物為基礎之芯子的顯露區域所分隔之金屬電路；

c)剝除阻體；

d)使用選自下列所構成之族群之一種方法來處理至少部份的以聚合物為基礎之芯子的顯露區域：化學蝕刻、電漿蝕刻、雷射正常化、蒸汽噴淨、砂紙打磨、噴丸處理和砂噴；

e)活化至少部份的以聚合物為基礎之芯子的顯露區域以便接受電鍍在其上；

f)施加一電鍍罩幕以致使電鍍罩幕覆蓋所有或大體上所有的包金屬層合物之表面（除去電阻器之位置）；

g)使用一種電阻材料電鍍未經電鍍罩幕所覆蓋之區域而形成電阻器，其中所形成之電阻器具有從 10 至 1000 歐姆之絕緣電阻，自大約 0.005"至 0.20"之長度，自大約 0.005"至 0.20"之寬度及自大約 5 至 100 微英寸之厚度。

23.如申請專利範圍第 22 項之方法，其中隨著步驟(g)後，將電阻器曝露於一種氧化劑中。

六、申請專利範圍

- 24.如申請專利範圍第 22 項之方法，其中隨著步驟(g)後將電阻器曝露於一種氧化劑之後，再將印刷電路板清潔。
- 25.如申請專利範圍第 22 項之方法，其中電阻材料係選自下列所構成之族群：無電式鎳-磷和無電式鈹-磷。
- 26.如申請專利範圍第 22 項之方法，其中隨著步驟(g)後將印刷電路板清潔之後，再將永久性保護塗層施加至印刷電路板上。
- 27.如申請專利範圍第 22 項之方法，其中電阻器重疊在金屬電路上。
- 28.如申請專利範圍第 22 項之方法，其中電阻器具有從 0.005 至 0.080"之長度、從 0.005"至 0.080"之寬度以及從 5 至 25 微英寸之厚度。