

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年10月19日(19.10.2023)



(10) 国際公開番号

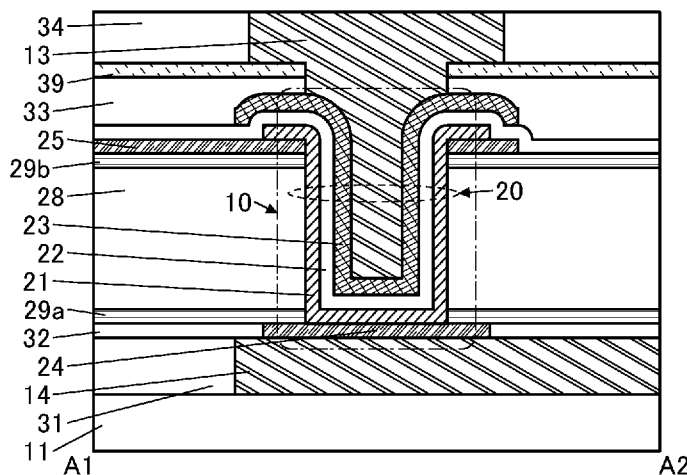
WO 2023/199153 A1

- (51) 国際特許分類:
H01L 29/786 (2006.01) *H01L 27/088* (2006.01)
H01L 21/8234 (2006.01) *H05B 33/14* (2006.01)
H01L 27/06 (2006.01) *H10K 50/10* (2023.01)
- (21) 国際出願番号: PCT/IB2023/053222
- (22) 国際出願日: 2023年3月31日(31.03.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 特願 2022-067447 2022年4月15日(15.04.2022) JP
- (71) 出願人: 株式会社半導体エネルギー研究所
 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷398 Kanagawa (JP).
- (72) 発明者: 神長正美 (JINTYOU, Masami). 島行徳 (SHIMA, Yukinori). 肥塚純一 (KOEZUKA, Junichi); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 笹川慎也 (SASAGAWA, Shinya); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

図1B



(57) Abstract: Provided is a transistor that can be miniaturized. Provided is a transistor that occupies a small area. A semiconductor device for providing a transistor having a short channel length has a first insulating layer, a semiconductor layer, a gate insulating layer, a gate electrode, a first electrode, a second electrode, and a first electroconductive layer. The side surface of the first insulating layer is positioned on the first electrode. The second electrode is positioned on the first insulating layer. The semiconductor layer is in contact with the first electrode, the side surface of the first insulating layer, and the second electrode. The gate insulating layer has a portion facing the side surface with the semiconductor layer



WO 2023/199153 A1

HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

interposed therebetween. The gate electrode has a portion facing the side surface with the gate insulating layer and the semiconductor layer interposed therebetween. The first electroconductive layer is in contact with the gate electrode, has a portion facing the side surface with the gate electrode, the gate insulating layer, and the semiconductor layer interposed therebetween, and has a portion that is thicker than the gate electrode.

(57) 要約: 微細化が可能なトランジスタを提供する。占有面積の小さいトランジスタを提供する。チャンネル長の小さいトランジスタを提供する半導体装置は、第1の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第1の電極、第2の電極、及び第1の導電層を有する。第1の絶縁層は、側面が第1の電極上に位置する。第2の電極は、第1の絶縁層上に位置する。半導体層は、第1の電極、第1の絶縁層の側面、及び第2の電極と接する。ゲート絶縁層は、半導体層を介して側面と対向する部分を有する。ゲート電極は、ゲート絶縁層及び半導体層を介して側面と対向する部分を有する。第1の導電層は、ゲート電極と接し、且つ、ゲート電極、ゲート絶縁層及び半導体層を介して側面と対向する部分を有し、且つ、ゲート電極よりも厚い部分を有する。

明細書

発明の名称

半導体装置

技術分野

[0001]

本発明の一態様は、半導体装置、及びその作製方法に関する。本発明の一態様は、トランジスタ、及びその作製方法に関する。本発明の一態様は、半導体装置を備える表示装置に関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置、入出力装置、それらの駆動方法、又はそれらの製造方法、を一例として挙げる事ができる。半導体装置は、半導体特性を利用することで機能しうる装置全般を指す。

背景技術

[0003]

トランジスタの微細化が求められている。例えば高精細な表示装置に適用する場合においては、画素サイズの縮小のためにトランジスタの占有面積を小さくすることが検討されている。

[0004]

近年、ディスプレイパネルの高精細化が進められている。高精細なディスプレイパネルが要求される機器として、例えば仮想現実（VR：Virtual Reality）、または拡張現実（AR：Augmented Reality）向けの機器が、近年盛んに開発されている。高精細なディスプレイパネルには、有機EL（Electro Luminescence）素子、または発光ダイオード（LED：Light Emitting Diode）等の発光素子が主に用いられている。

[0005]

特許文献1には、有機ELデバイス（有機EL素子ともいう）を用いた、高精細な表示装置が開示されている。

[先行技術文献]

[特許文献]

[0006]

[特許文献1] 国際公開第2016/038508号

発明の概要

発明が解決しようとする課題

[0007]

本発明の一態様は、微細化が可能なトランジスタを提供することを課題の一とする。または、チャンネル長を小さくすることが可能なトランジスタを提供することを課題の一とする。または、占有面積の小さいトランジスタを提供することを課題の一とする。または、配線抵抗が低減された半導体装置を提供することを課題の一とする。または、高精細化が容易な表示装置を提供することを課題の一とする。または、信頼性の高いトランジスタ及び半導体装置を提供することを課題の一とする。

[0008]

本発明の一態様は、新規な構成を有するトランジスタ、表示装置、電子機器を提供することを課題の一とする。本発明の一態様は、先行技術の問題点の少なくとも一を、少なくとも軽減することを課題の一とする。

[0009]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

課題を解決するための手段

[0010]

本発明の一態様は、第1の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第1の電極、第2の電極、及び第1の導電層を有する半導体装置である。第1の絶縁層は、側面が第1の電極上に位置する。第2の電極は、第1の絶縁層上に位置する。半導体層は、第1の電極、第1の絶縁層の側面、及び第2の電極と接する。ゲート絶縁層は、半導体層を介して第1の絶縁層の側面と対向する部分を有する。ゲート電極は、ゲート絶縁層及び半導体層を介して第1の絶縁層の側面と対向する部分を有する。第1の導電層は、ゲート電極と接し、且つ、ゲート電極、ゲート絶縁層及び半導体層を介して第1の絶縁層の側面と対向する部分を有し、且つ、ゲート電極よりも厚い部分を有する。

[0011]

また、本発明の他の一態様は、第1の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第1の電極、第2の電極、及び第1の導電層を有する半導体装置である。第1の絶縁層は、開口を有する。第1の絶縁層は、開口における側面が第1の電極上に位置する。第2の電極は、第1の絶縁層上に位置する。半導体層、ゲート絶縁層、ゲート電極、及び第1の導電層は、それぞれ開口の内部に位置する部分を有する。半導体層は、第1の電極、第1の絶縁層の側面、及び第2の電極と接する。ゲート絶縁層は、半導体層を介して第1の絶縁層の側面と対向する部分を有する。ゲート電極は、ゲート絶縁層及び半導体層を介して第1の絶縁層の側面と対向する部分を有する。第1の導電層は、ゲート電極と接し、且つ、ゲート電極、ゲート絶縁層及び半導体層を介して第1の絶縁層の側面と対向する部分を有し、且つ、ゲート電極よりも厚い部分を有する。

[0012]

また、本発明の他の一態様は、第1の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第1の電極、第2の電極、及び第1の導電層を有する半導体装置である。第1の絶縁層は、スリットを有する。第1の絶縁層は、スリットにおける側面が第1の電極上に位置する。第2の電極は、第1の絶縁層上に位置する。半導体層、ゲート絶縁層、ゲート電極、及び第1の導電層は、それぞれスリットの内部に位置する部分を有する。半導体層は、第1の電極、第1の絶縁層の側面、及び第2の電極と接する。ゲート絶縁層は、半導体層を介して第1の絶縁層の側面と対向する部分を有する。ゲート電極は、ゲート絶縁層及び半導体層を介して第1の絶縁層の側面と対向する部分を有する。第1の導電層は、ゲート電極と接し、且つ、ゲート電極、ゲート絶縁層及び半導体層を介して第1の絶縁層の側面と対向する部分を有し、且つ、ゲート電極よりも厚い部分を有する。

[0013]

また、上記いずれかにおいて、さらに第2の絶縁層を有することが好ましい。このとき、第1の導電層の上面の高さと、第2の絶縁層の上面の高さとが概略一致することが好ましい。

[0014]

また、上記いずれかにおいて、半導体層は、金属酸化物を有することが好ましい。このとき、第1の電極は、半導体層とは組成の異なる金属酸化物を有することが好ましい。

[0015]

また、上記において、第2の導電層を有することが好ましい。このとき、第1の電極は、第2の導電層の上面に接する部分を有することが好ましい。また第2の導電層は、金属または合金を含むことが好ましい。

[0016]

また、上記いずれかにおいて、半導体層は、第1の電極の上面に接する第1の部分と、第1の絶縁層の側面に接する第2の部分と、第1の絶縁層の上部に位置する第3の部分と、を有することが好ましい。このとき、第2の部分の厚さは、第1の部分及び第3の部分よりも薄いことが好ましい。

[0017]

また、上記いずれかにおいて、第1の絶縁層の側面と、第1の電極の上面との成す角が、90度以上120度以下である部分を有することが好ましい。

[0018]

また、上記いずれかにおいて、第1の絶縁層の側面が、凹凸形状を有することが好ましい。

[0019]

また、上記いずれかにおいて、半導体層は、第2の電極の上面と接することが好ましい。さらに、半導体層は、金属酸化物を有することが好ましい。そして、第2の電極は、半導体層とは組成の異なる金属酸化物を有することが好ましい。

[0020]

また、上記において、さらに第3の導電層を有することが好ましい。このとき、第2の電極は、第3の導電層と接する部分を有することが好ましい。さらに第3の導電層は、金属または合金を含むことが好ましい。

発明の効果

[0021]

本発明の一態様によれば、微細化が可能なトランジスタを提供できる。または、チャンネル長を小さくすることが可能なトランジスタを提供できる。または、占有面積の小さいトランジスタを提供できる。または、配線抵抗が低減された半導体装置を提供できる。または、高精細化が容易な表示装置を提供できる。または、信頼性の高いトランジスタ及び半導体装置を提供できる。

[0022]

本発明の一態様によれば、新規な構成を有するトランジスタ、表示装置、電子機器を提供できる。本発明の一態様によれば、先行技術の問題点の少なくとも一を少なくとも軽減できる。

[0023]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から抽出することが可能である。

図面の簡単な説明

[0024]

図1A乃至図1Cは、半導体装置の構成例を示す図である。

図2A及び図2Bは、半導体装置の構成例を示す図である。

図 3 A 乃至図 3 D は、半導体装置の構成例を示す図である。
図 4 A 及び図 4 B は、半導体装置の構成例を示す図である。
図 5 A 及び図 5 B は、半導体装置の構成例を示す図である。
図 6 A 及び図 6 B は、半導体装置の構成例を示す図である。
図 7 A 及び図 7 B は、半導体装置の構成例を示す図である。
図 8 は、半導体装置の構成例を示す図である。
図 9 A 乃至図 9 H は、半導体装置の構成例を示す図である。
図 10 A 1、図 10 A 2、図 10 B 1 及び図 10 B 2 は、半導体装置の構成例を示す図である。
図 11 A 1、図 11 A 2、図 11 B 1 及び図 11 B 2 は、半導体装置の構成例を示す図である。
図 12 A 1、図 12 A 2、図 12 B 1、図 12 B 2、図 12 C 1 及び図 12 C 2 は、半導体装置の作製方法を説明する図である。
図 13 A 1、図 13 A 2、図 13 B 1、図 13 B 2、図 13 C 1 及び図 13 C 2 は、半導体装置の作製方法を説明する図である。
図 14 A 及び図 14 B は、半導体装置の構成例を示す図である。
図 15 A 及び図 15 B は、表示装置の構成例を示す図である。
図 16 は、表示装置の構成例を示す図である。
図 17 は、表示装置の構成例を示す図である。
図 18 は、表示装置の構成例を示す図である。
図 19 A 乃至図 19 C は、表示装置の構成例を示す図である。
図 20 A 及び図 20 B は、表示装置の構成例を示す図である。
図 21 A 乃至図 21 D は、電子機器の構成例を示す図である。
図 22 A 乃至図 22 F は、電子機器の構成例を示す図である。
図 23 A 乃至図 23 G は、電子機器の構成例を示す図である。

発明を実施するための形態

[0025]

以下、実施の形態について図面を参照しながら説明する。ただし、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

[0026]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチングパターンを同じくし、特に符号を付さない場合がある。

[0027]

なお、本明細書で説明する各図において、各構成要素の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

[0028]

なお、本明細書等における「第 1」、「第 2」等の序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではない。

[0029]

トランジスタは半導体素子の一種であり、電流または電圧を増幅する機能、及び、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、IGFET (Insulated Gate Field Effect Transistor) 及び薄膜トランジスタ (TFT: Thin Film Transistor) を含む。

[0030]

また、「ソース」と「ドレイン」の機能は、異なる極性のトランジスタを採用する場合、または回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」と「ドレイン」の用語は、入れ替えて用いることができるものとする。

[0031]

また、本明細書等において、トランジスタのソース、又はドレインのどちらか一方のことを「第1電極」と呼び、ソース、又はドレインの他方を「第2電極」とも呼ぶことがある。なお、ゲートについては「ゲート」又は「ゲート電極」とも呼ぶ。

[0032]

また、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極または配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、コイル、容量素子、その他の各種機能を有する素子などが含まれる。

[0033]

なお、本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、または上層が下層の外側に位置することもあり、この場合も「上面形状が概略一致」という場合がある。なお、本明細書等において、ある構成要素の上面形状とは、その平面視における当該構成要素の輪郭形状のことを言う。また平面視とは、当該構成要素の被形成面、または当該構成要素が形成される支持体（例えば基板）の表面の法線方向から見ることを言う。

[0034]

なお、以下では「上」、「下」などの向きを示す表現は、基本的には図面の向きと合わせて用いるものとする。しかしながら、説明を容易にするためなどの目的で、明細書中の「上」または「下」が意味する向きが、図面とは一致しない場合がある。一例としては、積層体等の積層順（または形成順）などを説明する場合に、図面において当該積層体が設けられる側の面（被形成面、支持面、接着面、平坦面など）が当該積層体よりも上側に位置していても、その向きを下、これとは反対の向きを上、などと表現する場合がある。

[0035]

(実施の形態1)

本実施の形態では、本発明の一態様の半導体装置の例として、トランジスタの構成例、及びその作製方法例について説明する。

[0036]

本発明の一態様のトランジスタは、半導体層、ゲート絶縁層、ゲート電極、第1の電極、及び第2の電極を有する。第1の電極は、ソース電極及びドレイン電極の一方として機能し、第2の電極

は、その他方として機能する。

[0037]

第2の電極は、第1の電極よりも上方に設けられる。第1の電極と第2の電極との間には、スペーサとして機能する絶縁層が設けられる。絶縁層には、第1の電極に達する開口、またはスリット（溝）が設けられており、半導体層は第1の電極、第2の電極、及び絶縁層の開口内の側壁（側面ともいう）、またはスリットの側壁に接して設けられている。そして、半導体層を覆ってゲート絶縁層とゲート電極とが設けられている。

[0038]

上記のような構成のトランジスタは、ソース電極とドレイン電極とが、異なる高さに位置しているため、半導体層を流れる電流は高さ方向に流れることとなる。すなわち、チャンネル長方向が高さ方向（縦方向）の成分を有するともいうことができるため、本発明の一態様は、縦型トランジスタ、縦型チャンネルトランジスタ、などとも呼ぶことができる。

[0039]

上記トランジスタは、ソース電極、半導体層、及びドレイン電極を、それぞれ重ねて設けることが可能となるため、半導体層を平面上に配置した、いわゆるプレーナ型のトランジスタと比較して、飛躍的に占有面積を縮小することができる。

[0040]

また、トランジスタのチャンネル長は、絶縁層の厚さによって精密に制御することが可能となるため、プレーナ型のトランジスタと比較して、チャンネル長のばらつきを極めて小さくできる。さらには、絶縁層を薄くすることで、極めてチャンネル長の短いトランジスタも作製することができる。例えばチャンネル長が $2\mu\text{m}$ 以下、 $1\mu\text{m}$ 以下、 500nm 以下、 300nm 以下、 200nm 以下、 100nm 以下、 50nm 以下、 30nm 以下、または 20nm 以下であって、 5nm 以上、 7nm 以上、または 10nm 以上のトランジスタを作製することができる。そのため、従来のフラットパネルディスプレイの量産用の露光装置（例えば最小線幅 $2\mu\text{m}$ または $1.5\mu\text{m}$ 程度）では実現できなかった、極めて小さいチャンネル長のトランジスタを実現することができる。また、最先端のLSI技術で用いられる極めて高額な露光装置を用いることなく、チャンネル長が 10nm 未満のトランジスタを実現することもできる。

[0041]

また、トランジスタのチャンネル長は、絶縁層の厚さだけでなく、その形状によっても制御することができる。例えば絶縁層の側面が上向きに傾斜している場合には、これが垂直な場合と比較してチャンネル長を大きくできる。また、絶縁層の側面が凹凸形状を有している場合も、これが平坦な場合と比較してチャンネル長を大きくできる。

[0042]

半導体層としては、特に半導体特性を有する金属酸化物（酸化物半導体ともいう）を用いると、高い性能と、高い生産性を両立できるため好ましい。特に結晶性を有する酸化物半導体を用いることで、高い信頼性を付与することができるためより好ましい。

[0043]

絶縁層に設けられた開口を利用してトランジスタを設ける場合、開口の内径がトランジスタのチャンネル幅に相当する。開口の径が小さいほど、微細なトランジスタを作製することができる。一方、開口の内部には、半導体層、ゲート絶縁層、及びゲート電極が設けられるため、これらの厚さは、

開口の径と比較して十分に薄い（例えば開口径の1/10以下）ことが好ましい。

[0044]

一方、ゲート電極が薄いと電気抵抗が増大するため、配線として機能する導電層（第1の導電層）を、ゲート電極とは別に用いることが好ましい。このとき、第1の導電層とゲート電極とは、絶縁層に設けられる開口と重なる位置で接続する構成とすることが好ましい。これにより、第1の導電層とゲート電極との接続部を、トランジスタと重ねて配置することができる。また、第1の導電層は、絶縁層の開口に起因するゲート電極の表面の凹部を埋めるように設けられることが好ましい。これにより、ゲート電極と第1の導電層との接触面積を大きくでき、これらの接触抵抗を低減することができる。

[0045]

また、半導体層に酸化物半導体を用いた場合、第1の電極上に酸化物半導体を含む膜（酸化物半導体膜）を成膜する際に、第1の電極の一部が酸化して高抵抗化し、半導体層と第1の電極との間の接触抵抗が上昇してしまう、またはこれらの中で導通が取れなくなる場合がある。そのため、第1の電極には、酸化しにくい導電材料（金属、合金、または金属窒化物など）、酸化しても電気抵抗が低く保たれる導電材料、または酸化物導電性材料を用いることが好ましい。

[0046]

一方、第1の電極に上記酸化しにくい導電材料、酸化しても電気抵抗が低く保たれる導電材料、または酸化物導電性材料を用いた場合、導電性が十分でない場合がある。そのため、第1の電極と電氣的に接続する第2の導電層を設けることが好ましい。このとき、第2の導電層を第1の電極の下側に配置することが好ましい。さらに、第2の導電層と第1の電極とは、上記絶縁層に設けられる開口と重なる位置で接続することが好ましい。これにより、第1の電極と第2の導電層との接続部を、トランジスタと重ねて配置することができる。

[0047]

以下では、より具体的な例について、図面を参照して説明する。

[0048]

[構成例1]

図1Aに、トランジスタ10の上面概略図を示す。また、図1Bと図1Cに、それぞれ図1A中の切断線A1-A1、切断線B1-B2に対応する断面概略図を示す。なお、上面概略図においては、図を見やすくするため、一部の構成要素（例えば絶縁層など）を明示していない。

[0049]

トランジスタ10は、基板11上に設けられ、半導体層21、絶縁層22、導電層23、導電層24、及び導電層25を有する。絶縁層22の一部はゲート絶縁層として機能し、導電層23の一部はゲート電極として機能し、導電層24の一部はソース電極及びドレイン電極の一方として機能し、導電層25の一部はソース電極及びドレイン電極の他方として機能する。

[0050]

基板11上に、導電層14が設けられている。導電層14は、導電層24と電氣的に接続され、配線として機能する。また導電層14は、図1B等にも示すように、層間絶縁層として機能する絶縁層31に埋め込まれていることが好ましい。このとき、導電層14の上面の高さと、絶縁層31の上面の高さは概略一致していることが好ましい。

[0051]

なお、本明細書等において、「高さが概略一致」とは、断面視において、基準となる面（例えば、基板表面などの平坦な面）からの高さが概略等しい構成を示す。例えば、平坦化処理（代表的には CMP（Chemical Mechanical Polishing）処理）を行った場合の被処理面は、高さが概略一致する。ただし、平坦化処理を行っても、膜の材料などによって厳密には高さが一致しない場合があるが、本明細書等においては、この場合も「高さが概略一致」しているとする。

[0052]

導電層 14 の上面に接して、導電層 24 が設けられている。図 1 B 等に示すように、導電層 24 は、層間絶縁層として機能する絶縁層 32 に埋め込まれていてもよい。

[0053]

導電層 24 の一部、及び絶縁層 32 を覆って、絶縁層 29a、絶縁層 28、及び絶縁層 29b が設けられている。さらに絶縁層 29b 上に、導電層 25 が設けられている。また、導電層 25、絶縁層 29b、絶縁層 28、及び絶縁層 29a には、導電層 24 に達する開口 20 が設けられている。言い換えると、導電層 25、絶縁層 29b、絶縁層 28、及び絶縁層 29a の、開口 20 における側壁（側面）が、導電層 24 と重なっている。

[0054]

半導体層 21 は、開口 20 の底に位置する導電層 24 の上面、開口 20 における絶縁層 29a の側面、絶縁層 28 の側面、絶縁層 29b の側面、及び導電層 25 の側面、並びに導電層 25 の上面と接する。半導体層 21 の、導電層 25 と接する部分はソース領域またはドレイン領域の一方として機能し、導電層 24 と接する部分はその他方として機能し、これらの間の領域（特に絶縁層 28 と接する領域）はチャンネルが形成される領域（チャンネル形成領域）として機能する。半導体層 21 の、絶縁層 29a と接する領域、及び絶縁層 29b と接する領域は、チャンネル形成領域よりもキャリア濃度が高く、低抵抗であることが好ましい。

[0055]

絶縁層 29b、導電層 25、及び半導体層 21 を覆って、ゲート絶縁層として機能する絶縁層 22 が設けられている。さらに絶縁層 22 を覆って、ゲート電極として機能する導電層 23 が設けられている。

[0056]

上述のように、半導体層 21 は、絶縁層 28 の側面と接し、チャンネル形成領域として機能する部分を有する。絶縁層 22 は、半導体層 21 を介して絶縁層 28 の側面と対向する部分を有する。また導電層 23 は、半導体層 21 及び絶縁層 22 を介して、絶縁層 28 の側面と対向する部分を有する。半導体層 21 と絶縁層 22 との界面、及び、絶縁層 22 と導電層 23 の界面は、絶縁層 28 の側面と平行である部分を有する。

[0057]

絶縁層 22 及び導電層 23 を覆って、絶縁層 33 及び絶縁層 39 が積層して設けられている。また絶縁層 39 上には、層間絶縁層として機能する絶縁層 34 と、絶縁層 34 に埋め込まれた導電層 13 が設けられている。また、絶縁層 39 及び絶縁層 33 には、導電層 24 と重なる位置に開口が設けられている。さらに、導電層 23 は開口 20 を被覆するように設けられているため、その上面に凹部（窪み）を有する。導電層 13 は、絶縁層 39 の開口、絶縁層 33 の開口、及び導電層 23 の当該凹部を埋めるように設けられている。これにより、導電層 23 と導電層 13 との接触面積が

増大し、これらの間の接触抵抗を低減できるだけでなく、機械的強度も高めることができる。

[0058]

導電層13は、導電層23と電氣的に接続され、配線として機能する。導電層23は、開口20の内部に設けるため、その厚さが開口20の径よりも十分薄い（例えば1/5以下、または1/10以下）必要があるため、電気抵抗を十分に下げられない場合がある。そのため、導電層23よりも厚く、電気抵抗の低い導電層13を導電層23に接して配置することが好ましい。

[0059]

導電層13は、絶縁層39よりも上方に位置し、絶縁層34に埋め込まれている部分は配線として機能する。導電層13の上面と絶縁層34の上面は、平坦化処理が施され、上面の高さが概略一致している。

[0060]

半導体層21は、金属酸化物（酸化物半導体）を有することが好ましい。

[0061]

半導体層21に用いることができる金属酸化物として、例えば、In酸化物、Ga酸化物、及びZn酸化物が挙げられる。金属酸化物は、少なくともInまたはZnを含むことが好ましい。また、金属酸化物は、Inと、元素Mと、Znと、の中から選ばれる二または三を有することが好ましい。なお、元素Mは、酸素との結合エネルギーが高い金属元素又は半金属元素であり、例えば、酸素との結合エネルギーがインジウムよりも高い金属元素又は半金属元素である。元素Mとして、具体的には、Al、Ga、Sn、Y、Ti、V、Cr、Mn、Fe、Co、Ni、Zr、Zn、Hf、Ta、W、La、Ce、Nd、Mg、Ca、Sr、Ba、B、Si、Ge、及びSbなどが挙げられる。金属酸化物が有する元素Mは、上記元素のいずれか一種または複数種であることが好ましく、特に、Al、Ga、Y、及びSnから選ばれた一種または複数種であることが好ましく、ガリウムがより好ましい。なお、インジウムと、Mと、亜鉛とを有する金属酸化物を、以降ではIn-M-Zn酸化物と呼ぶ場合がある。なお、本明細書等において、金属元素と半金属元素をまとめて「金属元素」と呼ぶことがあり、本明細書等に記載の「金属元素」には半金属元素が含まれることがある。

[0062]

金属酸化物がIn-M-Zn酸化物の場合、当該In-M-Zn酸化物におけるInの原子数比はMの原子数比以上であることが好ましい。例えば、このようなIn-M-Zn酸化物の金属元素の原子数比として、 $In:M:Zn=1:1:1$ 、 $In:M:Zn=1:1:1.2$ 、 $In:M:Zn=2:1:3$ 、 $In:M:Zn=3:1:2$ 、 $In:M:Zn=4:2:3$ 、 $In:M:Zn=4:2:4.1$ 、 $In:M:Zn=5:1:3$ 、 $In:M:Zn=5:1:6$ 、 $In:M:Zn=5:1:7$ 、 $In:M:Zn=5:1:8$ 、 $In:M:Zn=6:1:6$ 、 $In:M:Zn=5:2:5$ 、またはこれらの近傍の組成等が挙げられる。なお、近傍の組成とは、所望の原子数比の±30%の範囲を含む。金属酸化物中のインジウムの原子数比を大きくすることで、トランジスタのオン電流、または電界効果移動度などを高めることができる。

[0063]

また、In-M-Zn酸化物におけるInの原子数比はMの原子数比未満であってもよい。例えば、このようなIn-M-Zn酸化物の金属元素の原子数比として、 $In:M:Zn=1:3:2$ 、 $In:M:Zn=1:3:3$ 、 $In:M:Zn=1:3:4$ 、またはこれらの近傍の組成等が挙げ

られる。金属酸化物中のMの原子数比を大きくすることで、酸素欠損の生成を抑制することができる。

[0064]

半導体層21は、例えば、In-Zn酸化物、In-Ga酸化物、In-Sn酸化物、In-Ti酸化物、In-Ga-Al酸化物、In-Ga-Sn酸化物、In-Ga-Zn酸化物、In-Sn-Zn酸化物、In-Al-Zn酸化物、In-Ti-Zn酸化物、In-Ga-Sn-Zn酸化物、In-Ga-Al-Zn酸化物などを用いることができる。また、Ga-Zn酸化物を用いてもよい。

[0065]

なお、金属酸化物は、インジウムに代えて、又は、インジウムに加えて、周期の数が大きい金属元素の一種または複数種を有してもよい。金属元素の軌道の重なりが大きいほど、金属酸化物におけるキャリア伝導は大きくなる傾向がある。よって、周期の数が大きい金属元素を含むことで、トランジスタの電界効果移動度を高めることができる場合がある。周期の数が大きい金属元素として、第5周期に属する金属元素、及び第6周期に属する金属元素などが挙げられる。当該金属元素として、具体的には、Y、Zr、Ag、Cd、Sn、Sb、Ba、Pb、Bi、La、Ce、Pr、Nd、Pm、Sm、及びEuなどが挙げられる。なお、La、Ce、Pr、Nd、Pm、Sm、及びEuは、軽希土類元素と呼ばれる。

[0066]

また、金属酸化物は、非金属元素の一種または複数種を有してもよい。金属酸化物が非金属元素を有することで、トランジスタの電界効果移動度を高めることができる場合がある。非金属元素として、例えば、炭素、窒素、リン、硫黄、セレン、フッ素、塩素、臭素、及び水素などが挙げられる。

[0067]

金属酸化物の形成は、スパッタリング法、または原子層堆積(Atomic Layer Deposition)法を好適に用いることができる。なお、金属酸化物をスパッタリング法で形成する場合、成膜後の金属酸化物の組成はターゲットの組成と異なる場合がある。特に亜鉛は、成膜後の金属酸化物における含有率が、ターゲットと比較して50%程度にまで減少する場合がある。

[0068]

本明細書等において、金属酸化物のある金属元素の含有率とは、金属酸化物に含まれる金属元素の原子数の総数に対する、その元素の原子数の割合をいう。例えば金属酸化物が金属元素X、金属元素Y、金属元素Zを含み、当該金属酸化物に含まれる金属元素X、金属元素Y、金属元素Zのそれぞれの原子数を A_x 、 A_y 、 A_z としたとき、金属元素Xの含有率は、 $A_x / (A_x + A_y + A_z)$ で示すことができる。また、金属酸化物中の金属元素X、金属元素Y、金属元素Zのそれぞれの原子数の比(原子数比)が、 $B_x : B_y : B_z$ で示されるとき、金属元素Xの含有率は、 $B_x / (B_x + B_y + B_z)$ で示すことができる。

[0069]

例えば、Inを含む金属酸化物の場合、Inの含有率を高くすることにより、オン電流の大きいトランジスタを実現することができる。

[0070]

半導体層 2 1 に Ga を含まない、または Ga の含有率の低い金属酸化物を用いることにより、正バイアス印加に対する信頼性が高いトランジスタとすることができる。つまり、PBT S (P o s i t i v e B i a s T e m p e r a t u r e S t r e s s) 試験でのしきい値電圧の変動量が小さいトランジスタとすることができる。また、Ga を含む金属酸化物を用いる場合は、In の含有率よりも、Ga の含有率を低くすることが好ましい。これにより、高移動度で且つ信頼性の高いトランジスタを実現することができる。

[0071]

一方、Ga の含有率を高くすることにより、光に対する信頼性の高いトランジスタとすることができる。つまり、NBT I S (N e g a t i v e B i a s T e m p e r a t u r e I l l u m i n a t i o n S t r e s s) 試験でのしきい値電圧の変動量が小さいトランジスタとすることができる。具体的には、Ga の原子数比が In の原子数比以上である金属酸化物はバンドギャップがより大きくなり、トランジスタのNBT I S 試験でのしきい値電圧の変動量を小さくすることができる。

[0072]

また、亜鉛の含有率を高くすることにより、結晶性の高い金属酸化物となり、金属酸化物中の不純物の拡散を抑制できる。したがって、トランジスタの電気特性の変動が抑制され、信頼性を高めることができる。

[0073]

半導体層 2 1 は、2 以上の金属酸化物層を有する積層構造としてもよい。半導体層 2 1 が有する 2 以上の金属酸化物層は、組成が互いに同じ、または概略同じであってもよい。組成が同じ金属酸化物層の積層構造とすることで、例えば、同じスパッタリングターゲットを用いて形成できるため、製造コストを削減できる。なお、異なる組成の酸化物半導体層を 2 以上積層した積層構造としてもよい。

[0074]

半導体層 2 1 は、結晶性を有する金属酸化物層を用いることが好ましい。例えば、CAAC (c - a x i s a l i g n e d c r y s t a l) 構造、多結晶構造、微結晶 (n c : n a n o - c r y s t a l) 構造等を有する金属酸化物層を用いることができる。結晶性を有する金属酸化物層を半導体層 2 1 に用いることにより、半導体層 2 1 中の欠陥準位密度を低減でき、信頼性の高い半導体装置を実現できる。

[0075]

半導体層 2 1 に用いる金属酸化物層の結晶性が高いほど、半導体層 2 1 中の欠陥準位密度を低減できる。一方、結晶性の低い金属酸化物層を用いることで、大きな電流を流すことができるトランジスタを実現することができる。

[0076]

酸化物半導体を用いたトランジスタ (以下、OS トランジスタと記す) は、非晶質シリコンを用いたトランジスタと比較して電界効果移動度が極めて高い。また、OS トランジスタは、オフ状態におけるソースドレイン間のリーク電流 (以下、オフ電流ともいう) が著しく小さく、当該トランジスタと直列に接続された容量に蓄積した電荷を長期間に亘って保持することが可能である。また、OS トランジスタを適用することで、半導体装置の消費電力を低減することができる。

[0077]

本発明の一態様である半導体装置は、例えば、表示装置に適用することができる。表示装置の画素回路に含まれる発光デバイスの発光輝度を高くする場合、発光デバイスに流す電流量を大きくする必要があり、そのためには、画素回路に含まれている駆動トランジスタのソースドレイン間電圧を高くする必要がある。OSトランジスタは、シリコンを用いたトランジスタ（以下、Siトランジスタと記す）と比較して、ソースドレイン間において耐圧が高いため、OSトランジスタのソースドレイン間には高い電圧を印加することができる。したがって、画素回路に含まれる駆動トランジスタをOSトランジスタとすることで、発光デバイスに流れる電流量を大きくし、発光デバイスの発光輝度を高くすることができる。

[0078]

トランジスタが飽和領域で動作する場合において、OSトランジスタは、Siトランジスタよりも、ゲートソース間電圧の変化に対して、ソースドレイン間電流の変化を小さくすることができる。このため、画素回路に含まれる駆動トランジスタにOSトランジスタを適用することで、発光デバイスに流れる電流量を細かく制御することができる。このため、画素回路における階調を大きくすることができる。また、発光デバイスの電気特性（例えば抵抗）の変動、または電気特性のばらつきが生じたとしても、安定した電流を流すことができる。

[0079]

上記のとおり、画素回路に含まれる駆動トランジスタにOSトランジスタを用いることで、「黒浮きの抑制」、「発光輝度の上昇」、「多階調化」、「発光デバイスのばらつきの影響の抑制」などを図ることができる。

[0080]

OSトランジスタは、放射線照射による電気特性の変動が小さい、つまり放射線に対する耐性が高いため、放射線が入射しうる環境においても好適に用いることができる。OSトランジスタは、放射線に対する信頼性が高いともいえる。例えば、X線のフラットパネルディテクタの画素回路に、OSトランジスタを好適に用いることができる。また、OSトランジスタは、宇宙空間で使用する半導体装置に好適に用いることができる。放射線として、電磁放射線（例えば、X線、及びガンマ線）、及び粒子放射線（例えば、アルファ線、ベータ線、中性子線、陽子線、及び中性子線）が挙げられる。

[0081]

なお、半導体層21に用いることができる半導体材料は、酸化物半導体に限定されない。例えば、単体元素よりなる半導体、または化合物半導体を用いることができる。単体元素よりなる半導体としては、シリコン（単結晶シリコン、多結晶シリコン、微結晶シリコン、非晶質シリコンを含む）またはゲルマニウムなどが挙げられる。化合物半導体として、例えば、ヒ化ガリウム、シリコンゲルマニウムが挙げられる。化合物半導体として、有機半導体、窒化物半導体、または酸化物半導体等が挙げられる。なお、これらの半導体材料に、ドーパントとして不純物が含まれてもよい。

[0082]

または、半導体層21は、半導体として機能する層状物質を有してもよい。層状物質とは、層状の結晶構造を有する材料群の総称である。層状の結晶構造は、共有結合またはイオン結合によって形成される層が、ファンデルワールス力のような、共有結合またはイオン結合よりも弱い結合を介して積層している構造である。層状物質は、単位層内における電気伝導性が高く、つまり、2次元電気伝導性が高い。半導体として機能し、かつ、2次元電気伝導性の高い材料をチャンネル形成領域

に用いることで、オン電流の大きいトランジスタを提供することができる。

[0083]

上記層状物質として、例えば、グラフェン、シリセン、カルコゲン化物などが挙げられる。カルコゲン化物は、カルコゲン（第16族に属する元素）を含む化合物である。また、カルコゲン化物として、遷移金属カルコゲナイド、13族カルコゲナイドなどが挙げられる。トランジスタの半導体層として適用可能な遷移金属カルコゲナイドとして、具体的には、硫化モリブデン（代表的には MoS_2 ）、セレン化モリブデン（代表的には MoSe_2 ）、モリブデンテルル（代表的には MoTe_2 ）、硫化タングステン（代表的には WS_2 ）、セレン化タングステン（代表的には WSe_2 ）、タングステンテルル（代表的には WTe_2 ）、硫化ハフニウム（代表的には HfS_2 ）、セレン化ハフニウム（代表的には HfSe_2 ）、硫化ジルコニウム（代表的には ZrS_2 ）、セレン化ジルコニウム（代表的には ZrSe_2 ）などが挙げられる。

[0084]

半導体層21に用いる半導体材料の結晶性は特に限定されず、非晶質半導体、単結晶性半導体、または単結晶以外の結晶性を有する半導体（多結晶半導体、微結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化を抑制できるため好ましい。

[0085]

導電層24、及び導電層25は、それぞれ上面が半導体層21と接する。ここで、半導体層21として酸化物半導体を用いた場合、導電層24または導電層25に例えばアルミニウムなどの酸化しやすい金属を用いると、導電層24または導電層25と半導体層21との間に絶縁性の酸化物（例えば酸化アルミニウム）が形成され、これらの導通を妨げる恐れがある。そのため、導電層24及び導電層25には、酸化しにくい導電材料、酸化しても電気抵抗が低く保たれる導電材料、または酸化物導電性材料を用いることが好ましい。

[0086]

導電層24及び導電層25としては、例えば窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物などを用いることが好ましい。これらは、酸化されにくい導電性材料、または、酸化しても導電性を維持する材料であるため、好ましい。

[0087]

または、酸化インジウム、酸化亜鉛、 In-Sn 酸化物、 In-Zn 酸化物、 In-W 酸化物、 In-W-Zn 酸化物、 In-Ti 酸化物、 In-Ti-Sn 酸化物、シリコンを含む In-Sn 酸化物、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。特にインジウムを含む導電性酸化物は、導電性が高いため好ましい。

[0088]

絶縁層22はゲート絶縁層として機能する。半導体層21に酸化物半導体を用いた場合、絶縁層22の少なくとも半導体層21と接する膜には、酸化物絶縁膜を用いることが好ましい。例えば、酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、酸化ハフニウム、酸化窒化ハフニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、及び Ga-Zn 酸化物の一または複数を用いることができる。このほか、絶縁層22として、

窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウムなどの窒化物絶縁膜を用いることもできる。また、絶縁層 22 は積層構造を有していてもよく、例えば酸化物絶縁膜と窒化物絶縁膜とをそれぞれ 1 以上有する積層構造としてもよい。

[0089]

なお、本明細書等において、酸化窒化物は窒素よりも酸素の含有量が多い材料を指す。窒化酸化物は酸素よりも窒素の含有量が多い材料を指す。

[0090]

導電層 23 はゲート電極として機能し、様々な導電性材料を用いることができる。導電層 23 としては、例えばクロム、銅、アルミニウム、金、銀、亜鉛、モリブデン、タンタル、チタン、タングステン、マンガン、ニッケル、鉄、コバルト、モリブデン、及びニオブの一または複数、もしくは前述した金属の一または複数を成分とする合金を用いてそれぞれ形成することができる。また導電層 23 には、上記導電層 24 及び導電層 25 に用いることができる、窒化物、及び酸化物を適用してもよい。

[0091]

絶縁層 28 は、半導体層 21 と接する部分を有する。半導体層 21 に酸化物半導体を用いた場合、半導体層 21 と絶縁層 28 との界面特性を向上させるため、絶縁層 28 の少なくとも半導体層 21 と接する部分には酸化物を用いることが好ましい。例えば、酸化シリコンまたは酸化窒化シリコンを好適に用いることができる。

[0092]

また、絶縁層 28 には、加熱により酸素を放出する膜を用いるとより好ましい。これにより、トランジスタ 10 の作製工程中にかかる熱により半導体層 21 に酸素を供給することができ、半導体層 21 中の酸素欠損の低減を図ることができ、信頼性を高めることができる。絶縁層 28 に酸素を供給する方法としては、酸素雰囲気下における加熱処理、酸素雰囲気下におけるプラズマ処理などが挙げられる。また、絶縁層 28 の上面に対してスパッタリング法により、酸素雰囲気下で酸化物膜を成膜することで酸素を供給してもよい。その後、当該酸化物膜を除去してもよい。

[0093]

絶縁層 28 は、スパッタリング法、またはプラズマ CVD 法などの成膜方法で形成することが好ましい。特に、スパッタリング法を用い、成膜ガスに水素ガスを用いない成膜方法で成膜することで、水素の含有量の極めて少ない膜とすることができる。そのため、半導体層 21 に水素が供給されることを抑制し、トランジスタ 10 の電気特性の安定化を図ることができる。

[0094]

絶縁層 29 a 及び絶縁層 29 b は、酸素が拡散しにくい膜を用いることが好ましい。これにより、絶縁層 28 に含まれる酸素が、加熱により絶縁層 29 a を介して絶縁層 32 側に透過すること、及び、絶縁層 29 b を介して絶縁層 33 側に透過することを防ぐことができる。言い換えると、酸素が拡散しにくい絶縁層 29 a 及び絶縁層 29 b で絶縁層 28 の上下を挟むことで、絶縁層 28 に含まれる酸素を閉じ込めることができる。これにより、半導体層 21 に効果的に酸素を供給することができる。

[0095]

絶縁層 29 a 及び絶縁層 29 b としては、例えば窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、及びハ

フニウムアルミネートの一または複数を用いることができる。特に窒化シリコン及び、窒化酸化シリコンは自身からの不純物（例えば、水及び水素）の放出が少なく、酸素及び水素が透過しにくい特徴を有するため、絶縁層 2 9 a 及び絶縁層 2 9 b として好適に用いることができる。

[0096]

導電層 1 3 及び導電層 1 4 は、配線として機能するため、電気抵抗が小さいことが好ましい。導電層 1 3 及び導電層 1 4 は、金属、または合金を含むことが好ましい。さらに、導電層 1 3 は、厚さが導電層 2 3 よりも厚いことが好ましく、導電層 1 4 は、厚さが導電層 2 4 よりも厚いことが好ましい。

[0097]

導電層 1 3 及び導電層 1 4 としては、上記導電層 2 3 に用いることのできる導電性材料を適用できる。

[0098]

絶縁層 3 3、絶縁層 3 4 及び絶縁層 3 9 は、層間絶縁膜として機能する。また、絶縁層 3 9 は、絶縁層 3 4 を加工する際のエッチングストッパーとして機能することが好ましい。そのため、絶縁層 3 9 は、絶縁層 3 3 及び絶縁層 3 4 とは異なる材料を用いることが好ましい。例えば、絶縁層 3 3 及び絶縁層 3 4 に酸化シリコンを用い、絶縁層 3 9 に窒化シリコンを用いることができる。なお、これに限られず、絶縁層 3 3 及び絶縁層 3 4 には、上記絶縁層 2 8 に用いることのできる材料を適用でき、絶縁層 3 9 には、上記絶縁層 2 9 a 及び絶縁層 2 9 b に用いることのできる材料を適用できる。

[0099]

ここで、絶縁層 3 3 は、絶縁層 2 8 と同様、加熱により酸素を放出する酸化物を用いることが好ましい。これにより、絶縁層 3 3 から放出される酸素は、絶縁層 2 2 を介して半導体層 2 1 に供給される。このとき、絶縁層 3 9 には、絶縁層 2 9 a 及び絶縁層 2 9 b と同様、酸素を透過しにくい絶縁材料を用いることが好ましい。さらに、導電層 1 3 の絶縁層 3 3 と接する部分には、導電層 2 4 等と同様、酸化されにくい導電性材料、または、酸化しても導電性を維持する材料を用いることが好ましい。例えば、導電層 1 3 として、酸化されにくい導電性材料、または、酸化しても導電性を維持する材料を含む膜と、低抵抗な導電性材料を含む膜の積層膜とすることが好ましい。酸化されにくい導電性材料、または、酸化しても導電性を維持する材料としては、上記導電層 2 4 及び導電層 2 5 の記載の参照することができる。

[0100]

図 2 A には断面の拡大図を示している。

[0101]

本明細書等では、トランジスタ 1 0 のチャンネル長 L は、図 2 A に示すように、半導体層 2 1 における導電層 2 4 と接する部分と導電層 2 5 と接する部分との間の最短距離を言うこととする。絶縁層 2 9 a、絶縁層 2 8、及び絶縁層 2 9 b の開口における側面が基板面に対して垂直である場合、チャンネル長 L は最短となり、絶縁層 2 9 a、絶縁層 2 8、及び絶縁層 2 9 b の厚さの和と一致する。

[0102]

半導体層 2 1 は、絶縁層 2 9 a、絶縁層 2 8、及び絶縁層 2 9 b の開口における側面に沿って成膜される。この時、例えばスパッタリング法、またはプラズマ CVD 法などの成膜方法を用いて成膜される膜は、基板面に対して水平な面に成膜される膜の厚さと比較して、基板面に対して傾斜し

ている面または垂直な面に成膜される膜の厚さが薄くなる傾向がある。そのため、半導体層 2 1 をスパッタリング法により形成した場合、図 2 B に示すように、半導体層 2 1 の、導電層 2 4 の上面と接する部分の厚さを t_1 、絶縁層 2 8 と接する部分の厚さを t_2 、導電層 2 5 の上面と接する部分の厚さを t_3 としたとき、 t_2 は t_1 よりも薄く、且つ、 t_2 は t_3 よりも薄くなる。なお、半導体層 2 1 の、導電層 2 5、絶縁層 2 9 a、及び絶縁層 2 9 b のそれぞれの側面に接する部分も同様に、 t_1 及び t_3 よりも薄く形成されうる。

[0103]

なお、絶縁層 2 2 及び導電層 2 3 も同様に、絶縁層 2 8 等の開口における側面に沿って成膜される部分の厚さが、導電層 2 4 及び導電層 2 5 の上面に形成される部分よりも薄く形成されうる。

[0104]

一方、ALD法などで形成する場合には、被形成面の傾斜角によらず、均一な厚さの膜を成膜することができるため、半導体層 2 1、絶縁層 2 2、及び導電層 2 3 等には、図 2 B に示すような厚さの違いはほとんど生じない場合がある。

[0105]

開口 2 0 における絶縁層 2 8、絶縁層 2 9 a、及び絶縁層 2 9 b の側面の形状は上記に限られず、加工方法により様々な形状を取りうる。

[0106]

図 3 A は、開口 2 0 における絶縁層 2 8、絶縁層 2 9 a、及び絶縁層 2 9 b の側面が、それぞれ上向きに傾斜している、いわゆるテーパ形状である場合の例である。このとき、開口 2 0 内における絶縁層 2 8 の側面と、開口 2 0 の底部に位置する導電層 2 4 の上面との成す角を角度 θ としたとき、例えば角度 θ は、90度以上であって、135度以下、好ましくは125度以下、より好ましくは120度以下、より好ましくは110度以下である部分を有することが好ましい。角度 θ が直角に近いほど、すなわち、絶縁層 2 8 の側面が垂直に近いほど、トランジスタ 1 0 の占有面積を縮小することができる。なお、半導体層 2 1、絶縁層 2 2、及び導電層 2 3 の積層体が、絶縁層 2 8 の側面を被覆できる場合は、角度 θ が90未満であつてもよい。

[0107]

図 3 B は、絶縁層 2 8 が、側面の傾斜角が異なる部分を有する場合の例である。例えば、絶縁層 2 8 に開口 2 0 を形成するためのエッチングの際に、途中でエッチング条件を変えることにより、図 3 B に示すような形状とすることができる。例えば、ドライエッチング加工を用いる場合には、電力、バイアス電力、圧力、ガス種、ガスの流量などを途中で変更することで、傾斜角が異なる部分を有する開口 2 0 を形成することができる。

[0108]

図 3 C 及び図 3 D は、絶縁層 2 8 の側面が、絶縁層 2 9 a 及び絶縁層 2 9 b の側面よりも内側に位置している場合の例である。言い換えると、絶縁層 2 9 a 及び絶縁層 2 9 b の側面が、絶縁層 2 8 の側面よりも突出している。図 3 C は、絶縁層 2 8 の側面が導電層 2 4 の上面に対して概略垂直である場合を示し、図 3 D は、絶縁層 2 8 の側面が上向きに傾斜している場合の例である。開口 2 0 の形状がこのような形状である場合には、半導体層 2 1、絶縁層 2 2、及び導電層 2 3 を ALD 法などの段差被覆性の高い成膜方法を用いて成膜することが好ましい。

[0109]

また、絶縁層 2 8、絶縁層 2 9 a、及び絶縁層 2 9 b の側面が、波状の形状、または凹凸形状を

有していてもよい。絶縁層 28、絶縁層 29 a、及び絶縁層 29 b の側面の表面積が大きいほど、トランジスタのチャンネル長 L を長くすることができる。このように、絶縁層 28、絶縁層 29 a、及び絶縁層 29 b の側面の形状によって、トランジスタのチャンネル長 L を制御することができる。

[0110]

図 4 A 及び図 4 B は、絶縁層 28、絶縁層 29 a、及び絶縁層 29 b の側面に凹凸が形成されている例を示している。図 4 A は、断面がジグザグ形状である場合の例であり、図 4 B は、断面が波型形状である場合の例である。例えば、絶縁層 28、絶縁層 29 a、及び絶縁層 29 b のエッチング時に、エッチング工程とポリマー堆積工程とを繰り返し行うことにより、絶縁層 28、絶縁層 29 a、及び絶縁層 29 b の側面に周期的な凹凸形状を形成することができる。開口 20 の形状がこのような形状である場合にも、半導体層 21、絶縁層 22、及び導電層 23 を ALD 法などの段差被覆性の高い成膜方法を用いて成膜することが好ましい。

[0111]

[構成例 2]

以下では、上記構成例 1 とは一部の構成の異なる構成例について説明する。なお以下では、上記構成例 1 と重複する部分については説明を省略する場合がある。

[0112]

[構成例 2-1]

図 5 A は、図 1 B における絶縁層 33 を設けない場合の例である。絶縁層 22 及び導電層 23 の上面を覆って絶縁層 39 が設けられている。このような構成とすることで、トランジスタ 10 の作製工程を簡略化することができる。

[0113]

[構成例 2-2]

図 5 B は、図 1 B における絶縁層 32 を設けない場合の例である。導電層 24 が導電層 14 上に設けられ、導電層 24 の端部を覆って、絶縁層 29 a が設けられている。また、絶縁層 28、絶縁層 29 b、導電層 25、及び絶縁層 22 は、自身よりも下部の段差形状を反映して、上面に凹凸形状を有する。

[0114]

[構成例 2-3]

図 6 A は、導電層 25 と接する導電層 15 を設けた場合の例である。導電層 15 は、配線として機能する。導電層 15 には、上記導電層 14 に用いることのできる導電性材料を適用することができる。

[0115]

構成例 1 で例示したように、半導体層 21 に酸化物半導体を用いた場合、半導体層 21 の下面と接する導電層 25 には導電性酸化物などを用いることが好ましいが、配線として用いるには導電性が不十分な場合がある。そのため、導電層 25 上に接して、導電層 25 よりも導電性の高い導電層 15 を設けることが好ましい。

[0116]

また、図 6 B に示すように、導電層 15 を絶縁層 22 上に設けてもよい。このとき、絶縁層 22 に設けられた開口部において、導電層 15 と導電層 25 とが電氣的に接続される構成とすればよい。絶縁層 22 への開口部の形成と導電層 15 の形成とは、いずれもトランジスタ 10 の導電層 23 の

形成後に行うことができるため、ゲート絶縁層として機能する絶縁層 2 2 の形成とゲート電極として機能する導電層 2 3 の形成とを続けて行えるため、信頼性の高いトランジスタを実現できる。

[0117]

また、図 7 A に示すように、導電層 2 5 の下面と導電層 1 5 とが接する構成としてもよい。またこのとき、図 7 B に示すように、導電層 2 5 と導電層 1 5 とを、同一のフォトマスクを用いて加工してもよい。その場合、導電層 2 5 と導電層 1 5 とが積層され、これらの端部が概略一致する構成とすることができる。図 7 B に示す構成では、半導体層 2 1 と導電層 1 5 との界面に、酸化物膜が形成される場合がある。

[0118]

[構成例 2-4]

図 8 は、図 1 B における導電層 2 5 を、導電層 2 5 A に置き換えた場合の例である。導電層 2 5 A は、半導体層 2 1 の上面に接して設けられている。このような構成とすることで、半導体層 2 1 に酸化物半導体を用いた場合であっても、導電層 2 5 A に低抵抗な金属膜または合金膜を用いることができる。例えば、導電層 2 5 A として、上記導電層 1 4 に用いることのできる導電性材料を適用できる。

[0119]

[構成例 3]

以下では、トランジスタ 1 0 が設けられる開口 2 0 の形状、及び複数のトランジスタを接続する例について説明する。

[0120]

[開口の形状について]

図 9 A に、開口 2 0 及びその周辺の上面概略図を示している。図 9 A では、導電層 1 4、導電層 2 5、及び半導体層 2 1 を実線で示し、開口 2 0、導電層 2 3、導電層 2 4、及び導電層 1 3 の輪郭線を破線で示している。

[0121]

なお、ここでは開口 2 0 の径が深さ方向で変わらないものとして説明するが、図 3 A 等に示すように開口 2 0 の径が深さ方向で変わる場合には、断面視における絶縁層 2 8 の最も高い位置の径、最も低い位置の径、及びこれらの中間点の位置の径の 3 つの平均値を、開口 2 0 の径とすることができる。なお、これに限られず、絶縁層 2 8 の最も高い位置の径、最も低い位置の径、またはこれらの中間点の位置の径の、いずれかの径を、開口 2 0 の径としてもよい。

[0122]

図 9 A では、導電層 1 3 の輪郭よりも内側に導電層 2 3 及び導電層 2 4 が設けられ、導電層 2 3 の輪郭及び導電層 2 4 の輪郭よりも内側に半導体層 2 1 が設けられ、半導体層 2 1 の輪郭よりも内側に開口 2 0 が設けられている。また、導電層 2 3 と導電層 2 4 とは、上面形状が概略一致している場合を示している。また、導電層 1 4 の幅と、導電層 2 5 の幅が概略一致し、導電層 1 4 の輪郭よりも内側に、導電層 2 3、導電層 2 4、半導体層 2 1、及び開口 2 0 が設けられている。なお、各層の上面形状は上記に限られない。少なくとも開口 2 0 が、半導体層 2 1、導電層 2 3、及び導電層 2 4 の輪郭よりも内側に位置していればよい。例えば、半導体層 2 1、導電層 2 3、導電層 2 4 等が、導電層 1 4、導電層 2 5、または導電層 1 3 よりも外側に位置する部分を有していてもよい。また導電層 2 3 と導電層 2 4 の輪郭は異なってもよい。

[0123]

図9Aは、開口20の上面形状が、直径Rの円形である場合を示している。このとき、トランジスタ10のチャンネル幅Wは、開口20の円周の長さと一致する。すなわち、チャンネル幅Wは、 $\pi \times R$ となる。このように、開口20の上面形状を円形とすることで、最もチャンネル幅Wの小さいトランジスタを実現できる。

[0124]

図9Bは、開口20の上面形状が、一辺が長さAの正方形である場合の例を示している。このとき、トランジスタ10のチャンネル幅Wは、 $4 \times A$ となる。

[0125]

図9Cは、開口20の上面形状が、正六角形である場合の例を示している。また図9Dは、開口20の上面形状が、正八角形である場合の例を示している。なお、これに限られず、様々な多角形状とすることができる。

[0126]

ここで、フォトリソグラフィ法では、加工するパターンが微細になるほど、光の回折の影響を無視できなくなるため、露光によりフォトマスクのパターンを転写する際に忠実性が損なわれ、レジストマスクを所望の形状に加工することが困難になる。そのため、フォトマスクのパターンが矩形であっても、角が丸まったパターンが形成されやすい。したがって、発光素子の上面形状が、多角形の角が丸い形状、楕円形、または円形などになることがある。そこで、設計パターンと、転写パターンとが一致するように、あらかじめマスクパターンを補正する技術（OPC（Optical Proximity Correction：光近接効果補正）技術）を用いてもよい。具体的には、OPC技術では、マスクパターン上の図形コーナー部などに補正用のパターンを追加する。

[0127]

図9Eは、開口20の上面形状が、半円と直線とを組み合わせた形状である場合を示している。また図9Fは、開口20の上面形状が、四隅の角が丸い長方形形状である場合の例を示している。

[0128]

また、開口20の周長が大きいほど、チャンネル幅Wの大きなトランジスタとすることができる。例えば図9G及び図9Hに示すように、開口の上面形状を、少なくとも一つの内角が180度を超える多角形、いわゆる凹多角形とすると、占有面積を大きくすることなくチャンネル幅Wを大きくできる。図9Gは、開口20の上面形状が、星形六角形である場合を示し、図9Hは、星形十二角形である場合の例を示す。

[0129]

[トランジスタの接続方法]

図10A1には、並列に接続された2つのトランジスタを含む領域の上面概略図である。導電層14と導電層13との間には、2つの開口（開口20a、開口20b）が設けられ、これら開口20a及び開口20bにそれぞれトランジスタが形成されている。

[0130]

2つのトランジスタにおいて、導電層23、導電層24、及び導電層25が共通に用いられているため、図10A1に示す構成は、図10A2に示す回路に対応する。ここで、Pは導電層14に対応する配線、Qは導電層25に対応する配線、Rは導電層13に対応する配線であり、トランジスタTRaは開口20aに対応するトランジスタであり、トランジスタTRbは開口20bに対応

するトランジスタである。

[0131]

図10A1及び図10A2に示す構成は、2つのトランジスタが並列に接続されている。2つのトランジスタのチャンネル長Lとチャンネル幅Wが等しいとすると、図10A1及び図10A2に示す構成は、チャンネル長がL、チャンネル幅が $2 \times W$ である一つのトランジスタとみなすこともできる。

[0132]

また、図10B1には、4つのトランジスタを並列に接続した場合の上面概略図の例を示している。図10B1では、4つの開口（開口20a、20b、20c、及び20d）が設けられている。図10B2には、図10B1に対応する回路図を示している。トランジスタTRa、トランジスタTRb、トランジスタTRc、トランジスタTRdはそれぞれ、開口20a、開口20b、開口20c、開口20dに対応するトランジスタである。

[0133]

図10B1及び図10B2に示す構成は、4つのトランジスタが並列に接続されている。4つのトランジスタのチャンネル長Lとチャンネル幅Wが等しいとすると、図10B1及び図10B2に示す構成は、チャンネル長がL、チャンネル幅が $4 \times W$ である一つのトランジスタとみなすこともできる。

[0134]

このように、導電層13と導電層14との間（または導電層24と導電層23との間）に開口20を複数配置することで、チャンネル幅Wを整数倍としたトランジスタを構成することができる。

[0135]

図11A1には、2つのトランジスタを直列に接続した場合の上面概略図を示している。図11A1では、一对の導電層14（導電層14a、導電層14b）、一对の導電層23（導電層23a、導電層23b）、一对の導電層24（導電層24a、導電層24b）等を有する。

[0136]

導電層14a上には、導電層24a、開口20a、半導体層21、導電層23a、導電層13が設けられている。導電層14b上には、導電層24b、開口20b、半導体層21、導電層23b、導電層13が設けられている。

[0137]

2つのトランジスタ間で、導電層25、半導体層21が共通しており、導電層23aと導電層23bは導電層13によって電氣的に接続されている。図11A2には図11A1に対応する回路図を示している。Pは導電層14aに対応する配線、Qは導電層14bに対応する配線、Rは導電層13に対応する配線である。

[0138]

なお、ここでは導電層23aと導電層23bとを有する例を示したが、2つのトランジスタ間で共有する一続きの導電層23であってもよい。また、ここでは半導体層21を2つのトランジスタで共有する例を示したが、個別に設けてもよい。

[0139]

図11B1及び図11B2に示す構成は、一对の導電層25（導電層25a、25b）、一对の半導体層21（半導体層21a、21b）を有する。

[0140]

導電層14上には、導電層24、開口20a、導電層25a、半導体層21a、導電層23、及

び導電層13が積層される領域と、導電層24、開口20b、導電層25b、半導体層21b、導電層23、及び導電層13が積層される領域と、を有する。

[0141]

2つのトランジスタ間で、導電層14、導電層24、導電層23、及び導電層13が共通している。図11B2には、図11B1に対応する回路図を示している。Pは導電層25aに対応する配線、Qは導電層25bに対応する配線、Rは導電層13に対応する配線である。

[0142]

なお、図11B2において、導電層23及び導電層24は、2つのトランジスタ間で共通に設けず、トランジスタ毎に個別に配置してもよい。

[0143]

このように、ゲートと、ソース電極及びドレイン電極の一方と、を共通とすることで、2つのトランジスタを直列に接続することができる。例えば、2つのトランジスタのチャンネル長Lとチャンネル幅Wが等しい場合、チャンネル長がL×2、チャンネル幅がWであるトランジスタとみなすことができる。すなわち、複数のトランジスタを直列に配置することで、L長を整数倍としたトランジスタを構成することができる。

[0144]

[作製方法例]

以下では、本発明の一態様のトランジスタの作製方法の例について説明する。ここでは、上記構成例1で例示したトランジスタ10を例に挙げて説明する。

[0145]

なお、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スパッタリング法、化学気相堆積（CVD: Chemical Vapor Deposition）法、真空蒸着法、パルスレーザー堆積（PLD: Pulsed Laser Deposition）法、原子層堆積（ALD: Atomic Layer Deposition）法等を用いて形成することができる。CVD法としては、プラズマ化学気相堆積（PECVD: Plasma Enhanced CVD）法、熱CVD法などがある。また、熱CVD法のひとつに、有機金属化学気相堆積（MOCVD: Metal Organic CVD）法がある。

[0146]

また、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スピコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成することができる。

[0147]

また、半導体装置を構成する薄膜を加工する際には、フォトリソグラフィ法等を用いて加工することができる。それ以外に、ナノインプリント法、サンドブラスト法、リフトオフ法などにより薄膜を加工してもよい。また、メタルマスクなどの遮蔽マスクを用いた成膜方法により、島状の薄膜を直接形成してもよい。

[0148]

フォトリソグラフィ法としては、代表的には以下の2つの方法がある。一つは、加工したい薄膜上にレジストマスクを形成して、エッチング等により当該薄膜を加工し、レジストマスクを除去す

る方法である。もう一つは、感光性を有する薄膜を成膜した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法である。

[0149]

フォトリソグラフィ法において、露光に用いる光は、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、またはこれらを混合させた光を用いることができる。そのほか、紫外線、KrFレーザ光、またはArFレーザ光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外（EUV: Extreme Ultraviolet）光、X線を用いてもよい。また、露光に用いる光に代えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

[0150]

薄膜のエッチングには、ドライエッチング法、ウェットエッチング法、サンドブラスト法などを用いることができる。

[0151]

図12A1乃至図13C1は、以下で説明するトランジスタ10の作製工程における、各工程における断面概略図である。また、図12A2乃至図13C2は、各工程における斜視図である。なお、図12A2乃至図13C2においては、理解をやすくするため、一部の構成要素を省略、または輪郭のみを破線で示す。

[0152]

[基板11の準備]

まず、基板11を準備する。

[0153]

基板としては、少なくとも後の熱処理に耐えうる程度の耐熱性を有する基板を用いることができる。基板として、絶縁性基板を用いる場合には、ガラス基板、石英基板、サファイア基板、セラミック基板、有機樹脂基板などを用いることができる。また、シリコン、または炭化シリコンなどを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム、窒化ガリウム等の化合物半導体基板、SOI基板などの半導体基板を用いることができる。

[0154]

[導電層14の形成]

基板11上に、絶縁層31を成膜する。

[0155]

絶縁層31は層間絶縁層、または下地絶縁層として機能する。絶縁層31としては、例えば酸化シリコン、酸化窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコンなどの誘電率が比較的低い無機絶縁膜を用いることができる。

[0156]

絶縁層31は、スパッタリング法、またはPECVD法により成膜することが好ましい。

[0157]

続いて、絶縁層31の導電層14が埋め込まれる位置をエッチングにより除去し、溝部を形成す

る。具体的には、絶縁層 3 1 上にレジストマスクを形成し、レジストマスクに覆われない部分をエッチングにより除去することで、溝部が形成される。

[0158]

続いて、当該溝部を埋めるように、導電層 1 4 となる導電膜を成膜した後、平坦化処理を行うことで、絶縁層 3 1 に埋め込まれた導電層 1 4 を形成することができる。導電層 1 4 としては、スパッタリング法、CVD法、ALD法などの成膜方法を用いることができる。

[0159]

[導電層 2 4 の形成]

続いて、絶縁層 3 1 及び導電層 1 4 上に、絶縁層 3 2 を成膜する。絶縁層 3 2 は、上記絶縁層 3 1 と同様の材料及び方法により形成することができる。その後、絶縁層 3 2 に導電層 1 4 に達する溝部を形成する。

[0160]

続いて、絶縁層 3 2 の溝部に埋め込まれた導電層 2 4 を形成する。導電層 2 4 として酸化物導電膜を用いる場合には、スパッタリング法またはALD法を用いて成膜することが好ましい。その後、平坦化処理を行うことで、導電層 2 4 を形成することができる（図 1 2 A 1、図 1 2 A 2）。

[0161]

なお、導電層 2 4 を、導電層 1 4 の酸化防止のために設ける場合には、導電層 2 4 は導電層 1 4 に対して薄い（例えば 30 nm 以下、20 nm 以下、または 10 nm 以下であって、2 nm 以上）膜であっても、効果を得ることができる場合がある。その場合には、絶縁層 3 2 を用いずに導電層 1 4 を形成することで、図 5 B で例示したような構成としてもよい。

[0162]

[絶縁層 2 9 a、絶縁層 2 8、絶縁層 2 9 b の形成]

続いて、導電層 2 4 及び絶縁層 3 2 上に、絶縁層 2 9 a、絶縁層 2 8、及び絶縁層 2 9 b を順に成膜する。

[0163]

ここで、絶縁層 2 9 a 及び絶縁層 2 9 b と、絶縁層 2 8 とは、組成または構成元素の異なる絶縁膜を用いることが好ましい。

[0164]

絶縁層 2 8 は、後に半導体層 2 1 が接する膜であるため、加熱により酸素が放出される程度に酸素を多く含み、且つ、水素の含有量の少ない酸化物膜を用いることが好ましい。絶縁層 2 8 は、PECVD法、スパッタリング法、ALD法などの成膜方法により成膜できるが、特にスパッタリング法により成膜することが好ましい。特に、成膜ガスに水素が含まれるガスを用いず、且つ、酸素を含むガスを用いて成膜することにより、水素含有量が極めて少なく、且つ、酸素を過剰に含む絶縁層 2 8 を成膜することができる。

[0165]

[導電層 2 5 の形成]

続いて、絶縁層 2 9 b 上に導電層 2 5 となる導電膜を成膜したのち、不要な部分をエッチングにより除去することで、導電層 2 5 を形成する。

[0166]

[開口 2 0 の形成]

続いて、導電層 25 及び絶縁層 29 b 上にレジストマスクを形成し、導電層 25、絶縁層 29 b、絶縁層 28、及び絶縁層 29 a の一部をエッチングすることにより、これらに導電層 24 に達する開口 20 を形成する（図 12B1、図 12B2）。

[0167]

導電層 25、絶縁層 29 b、絶縁層 28、及び絶縁層 29 a のエッチングは、それぞれドライエッチングを用いることで、微細な開口 20 を形成することができる。

[0168]

[半導体層 21 の形成]

続いて、半導体層 21 となる半導体膜を成膜し、不要な部分をエッチングにより除去することにより、島状の半導体層 21 を形成する（図 12C1、図 12C2）。

[0169]

半導体層 21 は、絶縁層 28、絶縁層 29 a、絶縁層 29 b、及び導電層 25 の開口 20 における側面に、出来るだけ均一な厚さの膜を形成することが好ましい。そのため、ALD法を用いて成膜することが好ましい。

[0170]

具体的な例としては、熱ALD (Atomic Layer Deposition) 法、またはPEALD (Plasma Enhanced ALD) 法等の成膜方法を用いることが好ましい。熱ALD法は極めて高い段差被覆性を示すため好ましい。またPEALD法は、高い段差被覆性を示すことに加え低温成膜が可能であるため好ましい。

[0171]

例えば、半導体層 21 に金属酸化物を用いる場合、構成する金属元素を含むプリカーサと、酸化剤と、を用いてALD法により成膜することができる。

[0172]

例えば、In-Ga-Zn酸化物を成膜する場合には、インジウムを含むプリカーサ、ガリウムを含むプリカーサ、および亜鉛を含むプリカーサの、3つのプリカーサを用いることができる。または、インジウムを含むプリカーサと、ガリウム及び亜鉛を含むプリカーサの2つのプリカーサを用いてもよい。

[0173]

インジウムを含むプリカーサとして、トリエチルインジウム、トリス(2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオン酸)インジウム、シクロペンタジエニルインジウム、塩化インジウム(III)などを用いることができる。

[0174]

また、ガリウムを含むプリカーサとして、トリメチルガリウム、トリエチルガリウム、三塩化ガリウム、トリス(ジメチルアミド)ガリウム、ガリウム(III)アセチルアセトナート、トリス(2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオン酸)ガリウム、ジメチルクロロガリウム、ジエチルクロロガリウム、塩化ガリウム(III)などを用いることができる。

[0175]

また、亜鉛を含むプリカーサとして、ジメチル亜鉛、ジエチル亜鉛、ビス(2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオン酸)亜鉛、塩化亜鉛などを用いることができる。

[0176]

酸化剤としては、例えば、オゾン、酸素、水などを用いることができる。

[0177]

得られる膜の組成を制御する方法としては、原料ガスの流量比、原料ガスを流す時間、原料ガスを流す順番などを調整することが挙げられる。また、これらを調整することで、組成が連続して変化する膜を成膜することもできる。また、組成の異なる膜を連続して成膜することも可能となる。

[0178]

半導体層21となる半導体膜の成膜後、加熱処理を行ってもよい。加熱処理により、半導体膜に含まれる水及び水素を低減し、且つ、絶縁層28から酸素を供給することができる。なお、加熱処理は半導体膜を加工したあとに行ってもよい。

[0179]

なお、開口20を十分に被覆できる場合には、半導体層21はALD法に限られず、他の成膜方法を用いることができる。例えばスパッタリング法を用いることで、水素の含有量の少ない膜が比較的容易に得られるため好ましい。

[0180]

[絶縁層22の形成]

続いて、導電層25、半導体層21、及び絶縁層29bを覆って、絶縁層22を形成する（図13A1、図13A2）。

[0181]

絶縁層22も、半導体層21と同様に段差被覆性の高い成膜方法を用いることが好ましく、ALD法を用いて形成することが好ましい。なお、開口20に位置する半導体層21を十分に被覆できる場合には、絶縁層22をALD法以外の方法により形成してもよく、例えばPECVD法、スパッタリング法などの成膜方法を用いることができる。

[0182]

[導電層23の形成]

続いて、絶縁層22を覆って導電層23となる導電膜を成膜し、不要な部分をエッチングにより除去することで、島状の導電層23を形成する（図13B1、図13B2）。

[0183]

導電層23も、半導体層21及び絶縁層22と同様に段差被覆性の高い成膜方法を用いることが好ましく、ALD法を用いて成膜することが好ましい。また、熱CVD法を用いて形成することもできる。なお、開口20に位置する絶縁層22を十分に被覆できる場合には、導電層23をALD法以外の方法により形成してもよく、例えばスパッタリング法などの成膜方法を用いることができる。

[0184]

[絶縁層33、絶縁層39、及び絶縁層34の形成]

続いて、導電層23及び絶縁層22を覆って、絶縁層33、絶縁層39、及び絶縁層34を順に形成する。

[0185]

絶縁層33と絶縁層34は、例えば絶縁層31と同様材料及び方法で形成できる。また、絶縁層39は、絶縁層34のエッチングの際のエッチングストッパーとして機能するため、絶縁層34とは組成の異なる膜を用いることが好ましい。

[0186]

絶縁層33として、絶縁層28で例示したような水素の含有量が少なく、酸素を多く含む膜を用いることが好ましい。このような絶縁層33が絶縁層22と接して設けられることで、作製工程中にかかる熱により、絶縁層33から絶縁層22を介して半導体層21に酸素を供給することができる。

[0187]

[導電層13の形成]

続いて、絶縁層34、絶縁層39、及び絶縁層33に、導電層23に達する開口を形成する第1のエッチングを行う。当該開口は開口20と重なる位置に設ける。当該開口は、後の導電層13と導電層23との接触部に相当する。

[0188]

続いて、絶縁層34に、導電層13が埋め込まれるための溝を形成する第2のエッチングを行う。第2のエッチング後、当該溝の底部には、エッチングストッパーとして機能する絶縁層39が露出する。このとき、当該溝は、平面視において当該溝の内側に上記開口が位置するように形成する。

[0189]

その後、第1のエッチングで形成した開口と、第2のエッチングで形成した溝とを埋めるように、導電層13となる導電膜を成膜したのち、絶縁層34の上面が露出するまで平坦化処理を行うことで、導電層13を形成することができる(図13C1、図13C2)。当該導電膜の成膜は、メッキ法を用いることが好ましい。

[0190]

なお、第1のエッチング後に導電層23の上面を露出させると、第2のエッチングの際にダメージを受けてしまう場合がある。その場合は、導電層23と絶縁層33との間に、エッチングストッパーとして機能する薄膜を設け、第1のエッチングでは当該薄膜を残すように絶縁層34、絶縁層39、及び絶縁層33をエッチングすることが好ましい。これにより、第2のエッチングの際に導電層23が露出することを防ぐことができる。なお、当該薄膜は、第2のエッチングの後であって、導電層13となる導電膜の成膜の前に、絶縁層39をマスクとしてエッチングすることにより除去すればよい。

[0191]

以上の工程により、トランジスタ10を作製することができる。

[0192]

[変形例]

以下では、上記とは異なる構成を有するトランジスタの構成例について説明する。

[0193]

上記では、絶縁層等に設けられた開口における絶縁層の側面に沿って半導体層が設けられた構成について説明した。以下では、開口ではなく、絶縁層等に設けられた溝部(スリット)の側面に沿って半導体層を設ける場合の構成について説明する。

[0194]

図14Aに、トランジスタ10aを含む領域の斜視概略図を示す。図14では、一部の構成要素(絶縁層22等)を破線で輪郭のみ示し、他の一部の構成要素(導電層13など)は明示していない。また図14Aには、向きを分かりやすくするためX軸、Y軸、Z軸を示している。また、図1

4 Bは、トランジスタ10 aを含む領域の、X-Z断面を示している。

[0195]

絶縁層29 a、絶縁層28、及び絶縁層29 bには、Y方向に平行なスリット20 Sが設けられている。スリット20 Sの底部には、導電層24の及び絶縁層32が設けられている。また、導電層25は、絶縁層29 b上に設けられ、スリット20 S側の端部が絶縁層29 b等と一致するように加工されている。

[0196]

半導体層21は、導電層25の上面、スリット20 Sにおける絶縁層29 bの側面、絶縁層28の側面、絶縁層29 aの側面、及び導電層24の上面に接して設けられている。また半導体層21の一部は、スリット20 S内において絶縁層32と接する部分を有する。

[0197]

絶縁層33は、絶縁層29 b、導電層25、半導体層21、及び絶縁層32等を覆って設けられている。図14 Aでは、絶縁層22の輪郭に加えて、半導体層21のX方向に沿った側面に平行な面で切断したときの輪郭の一部を破線で示している。

[0198]

導電層23は絶縁層22上に設けられている。導電層23は、半導体層21と重なる部分を有する。

[0199]

スリット20 S内において、半導体層21は絶縁層28の側面と接する部分を有する。またスリット20 S内において、絶縁層22は、半導体層21を介して絶縁層28の側面と対向する部分を有する。またスリット20 S内において、導電層23は絶縁層22及び半導体層21を介して絶縁層28の側面と対向する部分を有する。また、スリット20 S内において、半導体層21と絶縁層28の界面、半導体層21と絶縁層22の界面、及び絶縁層22と導電層23の界面とが互いの平行な部分を有する。

[0200]

またスリット20 Sの一部を埋めるように、絶縁層22及び導電層23上に絶縁層33が設けられ、絶縁層33上に絶縁層39及び絶縁層34が設けられている。また、絶縁層34、絶縁層39及び絶縁層33に埋め込まれるように、導電層23と接する導電層13が設けられている。

[0201]

図14 Aに示すように、トランジスタ10 aのチャンネル幅Wは、スリット20 S内の絶縁層33の側面に沿った部分における、半導体層21と導電層23とが積層された部分のY方向の幅とみなすことができる。そのため、チャンネル幅Wを設計により自由に変更することが可能となるため、設計の自由度が高まる。また、開口を利用した場合と比較して、チャンネル長Wの小さいトランジスタを作製することが可能となる。なお、トランジスタ10 aのチャンネル長Lは、上記構成例1などと同様、半導体層21の導電層25に接する部分と導電層24に接する部分との間の距離とみなすことができる。

[0202]

以上が、変形例についての説明である。

[0203]

(実施の形態2)

本実施の形態では、本発明の一態様の半導体装置を適用することのできる表示装置の構成例について説明する。

[0204]

本発明の一態様の半導体装置は、極めて微細なものとすることができるため、本発明の一態様の半導体装置を適用する表示装置は、極めて高精細な表示装置とすることができる。例えば、本発明の一態様の表示装置は、腕時計型、及び、ブレスレット型などの情報端末機（ウェアラブル機器）の表示部、並びに、ヘッドマウントディスプレイなどのVR向け機器、及び、メガネ型のAR向け機器などの頭部に装着可能な機器（HMD：Head Mounted Display）の表示部に用いることができる。

[0205]

[表示モジュール]

図15Aに、表示モジュール280の斜視図を示す。表示モジュール280は、表示装置200Aと、FPC290と、を有する。なお、表示モジュール280が有する表示パネルは表示装置200Aに限られず、後述する表示装置200Bまたは表示装置200Cであってもよい。

[0206]

表示モジュール280は、基板291及び基板292を有する。表示モジュール280は、表示部281を有する。表示部281は、画像を表示する領域である。

[0207]

図15Bに、基板291側の構成を模式的に示した斜視図を示している。基板291上には、回路部282と、回路部282上の画素回路部283と、画素回路部283上の画素部284と、が積層されている。また、基板291上の画素部284と重ならない部分に、FPC290と接続するための端子部285が設けられている。端子部285と回路部282とは、複数の配線により構成される配線部286により電氣的に接続されている。

[0208]

画素部284は、周期的に配列した複数の画素284aを有する。図15Bの右側に、1つの画素284aの拡大図を示している。画素284aは、赤色の光を発する発光素子110R、緑色の光を発する発光素子110G、及び、青色の光を発する発光素子110Bを有する。

[0209]

画素回路部283は、周期的に配列した複数の画素回路283aを有する。1つの画素回路283aは、1つの画素284aが有する3つの発光デバイスの発光を制御する回路である。1つの画素回路283aには、1つの発光デバイスの発光を制御する回路が3つ設けられる構成としてもよい。例えば、画素回路283aは、1つの発光デバイスにつき、1つの選択トランジスタと、1つの電流制御用トランジスタ（駆動トランジスタ）と、容量素子と、を少なくとも有する構成とすることができる。このとき、選択トランジスタのゲートにはゲート信号が、ソースにはソース信号が、それぞれ入力される。これにより、アクティブマトリクス型の表示パネルが実現されている。

[0210]

回路部282は、画素回路部283の各画素回路283aを駆動する回路を有する。例えば、ゲート線駆動回路、及び、ソース線駆動回路の一方または双方を有することが好ましい。このほか、演算回路、メモリ回路、及び電源回路等の少なくとも一つを有していてもよい。また、回路部282に設けられるトランジスタが画素回路283aの一部を構成してもよい。すなわち、画素回路2

83aが、画素回路部283が有するトランジスタと、回路部282が有するトランジスタと、により構成されていてもよい。

[0211]

FPC290は、外部から回路部282にビデオ信号及び電源電位等を供給するための配線として機能する。また、FPC290上にICが実装されていてもよい。

[0212]

表示モジュール280は、画素部284の下側に画素回路部283及び回路部282の一方または双方が重ねて設けられた構成とすることができるため、表示部281の開口率（有効表示面積比）を極めて高くすることができる。例えば表示部281の開口率は、40%以上100%未満、好ましくは50%以上95%以下、より好ましくは60%以上95%以下とすることができる。また、画素284aを極めて高密度に配置することが可能で、表示部281の精細度を極めて高くすることができる。例えば、表示部281には、2000ppi以上、好ましくは3000ppi以上、より好ましくは5000ppi以上、さらに好ましくは6000ppi以上であって、20000ppi以下、または30000ppi以下の精細度で、画素284aが配置されることが好ましい。

[0213]

このような表示モジュール280は、極めて高精細であることから、ヘッドマウントディスプレイなどのVR向け機器、またはメガネ型のAR向け機器に好適に用いることができる。例えば、レンズを通して表示モジュール280の表示部を視認する構成の場合であっても、表示モジュール280は極めて高精細な表示部281を有するためにレンズで表示部を拡大しても画素が視認されず、没入感の高い表示を行うことができる。また、表示モジュール280はこれに限られず、比較的小型の表示部を有する電子機器に好適に用いることができる。例えば腕時計などの装着型の電子機器の表示部に好適に用いることができる。

[0214]

[表示装置200A]

図16に示す表示装置200Aは、基板331、発光素子110R、発光素子110G、発光素子110B、容量240、及びトランジスタ320を有する。

[0215]

基板331は、図15Aにおける基板291に相当する。

[0216]

トランジスタ320は、チャンネルが形成される半導体層に酸化物半導体が適用された、縦チャンネル型のトランジスタである。トランジスタ320は、半導体層321、絶縁層323、導電層324、導電層325、及び導電層326等を有する。

[0217]

トランジスタ320には、実施の形態1で例示した各種トランジスタを適用できる。

[0218]

基板331上に、絶縁層332が設けられている。絶縁層332は、基板331から水または水素などの不純物がトランジスタ320に拡散すること、及び半導体層321から絶縁層332側に酸素が脱離することを防ぐバリア層として機能する。絶縁層332としては、例えば酸化アルミニウム膜、酸化ハフニウム膜、窒化シリコン膜などの、酸化シリコン膜よりも水素または酸素が拡散しにくい膜を用いることができる。

[0219]

絶縁層332上に導電層327が設けられ、導電層327上に導電層325が設けられている。また導電層325上に絶縁層334と、絶縁層334上に導電層326が設けられている。絶縁層334及び導電層326には開口が設けられ、当該開口内に、半導体層321が設けられている。半導体層321及び導電層326を覆って絶縁層264が設けられ、絶縁層264に設けられた開口内に、絶縁層323、及び導電層324が順に積層している。絶縁層323及び導電層324を覆って絶縁層264及び絶縁層265が積層して設けられ、絶縁層264及び絶縁層265に、導電層324と接する導電層328が埋め込まれている。また絶縁層265及び導電層328上に絶縁層266が設けられている。

[0220]

絶縁層264、絶縁層265、及び絶縁層266は、層間絶縁層として機能する。絶縁層266と絶縁層265との間に、トランジスタ320に絶縁層265等から水または水素などの不純物が拡散することを防ぐバリア層を設けてもよい。バリア層としては、絶縁層332と同様の絶縁膜を用いることができる。

[0221]

導電層326の一方と電氣的に接続するプラグ274は、絶縁層266、絶縁層265、絶縁層264、及び絶縁層323に埋め込まれるように設けられている。ここで、プラグ274は、絶縁層266、絶縁層265、絶縁層264、及び絶縁層323のそれぞれの開口の側面、及び導電層326の上面の一部を覆う導電層274aと、導電層274aの上面に接する導電層274bとを有することが好ましい。このとき、導電層274aとして、水素及び酸素が拡散しにくい導電材料を用いることが好ましい。

[0222]

また、絶縁層266上に容量240が設けられている。容量240は、導電層241と、導電層245と、これらの間に位置する絶縁層243を有する。導電層241は、容量240の一方の電極として機能し、導電層245は、容量240の他方の電極として機能し、絶縁層243は、容量240の誘電体として機能する。

[0223]

導電層241は絶縁層266上に設けられ、絶縁層254に埋め込まれている。導電層241は、プラグ274によってトランジスタ320の導電層326と電氣的に接続されている。絶縁層243は導電層241を覆って設けられる。導電層245は、絶縁層243を介して導電層241と重なる領域に設けられている。

[0224]

容量240を覆って、絶縁層255aが設けられ、絶縁層255a上に絶縁層255bが設けられ、絶縁層255b上に絶縁層255cが設けられている。

[0225]

絶縁層255a、絶縁層255b、及び絶縁層255cには、それぞれ無機絶縁膜を好適に用いることができる。例えば、絶縁層255a及び絶縁層255cに酸化シリコン膜を用い、絶縁層255bに窒化シリコン膜を用いることが好ましい。これにより、絶縁層255bは、エッチング保護膜として機能させることができる。本実施の形態では、絶縁層255cの一部がエッチングされ、凹部が形成されている例を示すが、絶縁層255cに凹部が設けられていなくてもよい。

[0226]

絶縁層255c上に発光素子110R、発光素子110G、及び、発光素子110Bが設けられている。発光素子110R、発光素子110G、及び、発光素子110Bの詳細は、実施の形態3で説明する。

[0227]

発光素子110Rは、画素電極111R、有機層112R、共通層114、及び共通電極113を有する。発光素子110Gは、画素電極111G、有機層112G、共通層114、及び共通電極113を有する。発光素子110Bは、画素電極111B、有機層112B、共通層114、及び共通電極113を有する。共通層114と共通電極113は、発光素子110R、発光素子110G、及び発光素子110Bに共通に設けられる。

[0228]

発光素子110Rが有する有機層112Rは、少なくとも赤色の光を発する発光性の有機化合物を有する。発光素子110Gが有する有機層112Gは、少なくとも緑色の光を発する発光性の有機化合物を有する。発光素子110Bが有する有機層112Bは、少なくとも青色の光を発する発光性の有機化合物を有する。有機層112R、有機層112G、及び有機層112Bは、それぞれEL層とも呼ぶことができ、少なくとも発光性の有機化合物を含む層（発光層）を有する。

[0229]

表示装置200Aは、発光色ごとに、発光デバイスを作り分けているため、低輝度での発光と高輝度での発光で色度の変化が小さい。また、有機層112R、112G、112Bがそれぞれ分離しているため、高精細な表示パネルであっても、隣接する副画素間におけるクロストークの発生を抑制することができる。したがって、高精細であり、かつ、表示品位の高い表示パネルを実現することができる。

[0230]

隣り合う発光素子間の領域には、絶縁層125、樹脂層126、及び層128が設けられる。

[0231]

発光素子の画素電極111R、画素電極111G、及び、画素電極111Bは、絶縁層255a、絶縁層255b、及び、絶縁層255cに埋め込まれたプラグ256、絶縁層254に埋め込まれた導電層241、及びプラグ274によってトランジスタ320の導電層326と電気的に接続されている。絶縁層255cの上面の高さと、プラグ256の上面の高さは、一致または概略一致している。プラグには各種導電材料を用いることができる。

[0232]

また、発光素子110R、110G、及び110B上には保護層121が設けられている。保護層121上には、接着層171によって基板170が貼り合わされている。

[0233]

隣接する2つの画素電極111間には、画素電極111の上面端部を覆う絶縁層が設けられていない。そのため、隣り合う発光素子の間隔を極めて狭くすることができる。したがって、高精細、または、高解像度の表示装置とすることができる。

[0234]

[表示装置200B]

以下では、上記とは一部の構成が異なる表示装置について説明する。なお、上記と共通する部分

はこれを参照し、説明を省略する場合がある。

[0235]

図17に示す表示装置200Bは、半導体層が平面上に形成されたプレーナ型のトランジスタであるトランジスタ320Aと、縦チャンネル型トランジスタであるトランジスタ320Bとが積層された例を示している。トランジスタ320Bは、上記表示装置200Aにおけるトランジスタ320と同様の構成を有する。

[0236]

トランジスタ320Aは、半導体層351、絶縁層353、導電層354、一对の導電層355、絶縁層356、及び、導電層357を有する。

[0237]

基板331上に、絶縁層352が設けられている。絶縁層352は、基板331から水または水素などの不純物がトランジスタ320に拡散すること、及び半導体層351から絶縁層352側に酸素が脱離することを防ぐバリア層として機能する。絶縁層352としては、例えば酸化アルミニウム膜、酸化ハフニウム膜、窒化シリコン膜などの、酸化シリコン膜よりも水素または酸素が拡散しにくい膜を用いることができる。

[0238]

絶縁層352上に導電層357が設けられ、導電層357を覆って絶縁層356が設けられている。導電層357は、トランジスタ320Aの第1のゲート電極として機能し、絶縁層356の一部は、第1のゲート絶縁層として機能する。絶縁層356の少なくとも半導体層351と接する部分には、酸化シリコン膜等の酸化物絶縁膜を用いることが好ましい。絶縁層356の上面は、平坦化されていることが好ましい。

[0239]

半導体層351は、絶縁層356上に設けられる。半導体層351は、半導体特性を示す金属酸化物（酸化物半導体ともいう）膜を有することが好ましい。一对の導電層355は、半導体層351上に接して設けられ、ソース電極及びドレイン電極として機能する。

[0240]

一对の導電層355の上面及び側面、並びに半導体層351の側面等を覆って絶縁層358、絶縁層350が設けられている。絶縁層358は、半導体層351に水または水素などの不純物が拡散すること、及び半導体層351から酸素が脱離することを防ぐバリア層として機能する。絶縁層358としては、上記絶縁層352と同様の絶縁膜を用いることができる。

[0241]

絶縁層358及び絶縁層350に、半導体層351に達する開口が設けられている。当該開口の内部に、半導体層351の上面に接する絶縁層353と、導電層354とが埋め込まれている。導電層354は、第2のゲート電極として機能し、絶縁層353は第2のゲート絶縁層として機能する。

[0242]

導電層354の上面、絶縁層353の上面、及び絶縁層350の上面は、それぞれ高さが一致または概略一致するように平坦化处理され、これらを覆って絶縁層359が設けられている。絶縁層359は、トランジスタ320に水または水素などの不純物が拡散することを防ぐバリア層として機能する。絶縁層359としては、上記絶縁層352と同様の絶縁膜を用いることができる。

[0243]

トランジスタ320には、チャンネルが形成される半導体層を2つのゲートで挟持する構成が適用されている。2つのゲートを接続し、これらに同一の信号を供給することによりトランジスタを駆動してもよい。または、2つのゲートのうち、一方に閾値電圧を制御するための電位を与え、他方に駆動のための電位を与えることで、トランジスタの閾値電圧を制御してもよい。

[0244]

[表示装置200C]

図18に示す表示装置200Cは、半導体基板にチャンネルが形成されるトランジスタ310と、縦チャンネル型トランジスタであるトランジスタ320とが積層された構成を有する。

[0245]

トランジスタ310は、基板301にチャンネル形成領域を有するトランジスタである。基板301としては、例えば単結晶シリコン基板などの半導体基板を用いることができる。トランジスタ310は、基板301の一部、導電層311、低抵抗領域312、絶縁層313、及び、絶縁層314を有する。導電層311は、ゲート電極として機能する。絶縁層313は、基板301と導電層311の間に位置し、ゲート絶縁層として機能する。低抵抗領域312は、基板301に不純物がドーピングされた領域であり、ソースまたはドレインの一方として機能する。絶縁層314は、導電層311の側面を覆って設けられる。

[0246]

また、基板301に埋め込まれるように、隣接する2つのトランジスタ310の間に素子分離層315が設けられている。

[0247]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせることで実施することができる。

[0248]

(実施の形態3)

本実施の形態では、本発明の一態様のトランジスタを用いて作製される表示装置に適用可能な、表示装置の構成例について説明する。以下で例示する表示装置は、上記実施の形態2の画素部284などに適用することができる。

[0249]

本発明の一態様は、発光素子（発光デバイスともいう）を有する表示装置である。表示装置は、発光色の異なる2つ以上の画素を有する。画素は、それぞれ発光素子を有する。発光素子は、それぞれ一対の電極と、その間にEL層を有する。発光素子は、有機EL素子（有機電界発光素子）であることが好ましい。発光色の異なる2つ以上の発光素子は、それぞれ異なる発光材料を含むEL層を有する。例えば、それぞれ赤色（R）、緑色（G）、または青色（B）の光を発する3種類の発光素子を有することで、フルカラーの表示装置を実現できる。

[0250]

発光色がそれぞれ異なる複数の発光素子を有する表示装置を作製する場合、少なくとも発光材料を含む層（発光層）をそれぞれ島状に形成する必要がある。EL層の一部または全部を作り分ける場合、メタルマスクなどのシャドーマスクを用いた蒸着法により島状の有機膜を形成する方法が知られている。しかしながらこの方法では、メタルマスクの精度、メタルマスクと基板との位置ずれ、

メタルマスクのたわみ、及び蒸気の散乱などによる成膜される膜の輪郭の広がりなど、様々な影響により、島状の有機膜の形状及び位置に設計からのずれが生じるため、表示装置の高精細化、及び高開口率が困難である。また、蒸着の際に、層の輪郭がぼやけて、端部の厚さが薄くなることもある。つまり、島状の発光層は場所によって厚さにばらつきが生じることがある。また、大型、高解像度、または高精細な表示装置を作製する場合、メタルマスクの寸法精度の低さ、及び熱などによる変形により、製造歩留まりが低くなる懸念がある。そのため、ペンタイル配列などの特殊な画素配列方式を採用することなどにより、疑似的に精細度（画素密度ともいう）を高める対策が取られていた。

[0251]

なお、本明細書等において、島状とは、同一工程で形成された同一材料を用いた2以上の層が物理的に分離されている状態であることを示す。例えば、島状の発光層とは、当該発光層と、隣接する発光層とが、物理的に分離されている状態であることを示す。

[0252]

本発明の一態様は、EL層をファインメタルマスク（FMM）などのシャドーマスクを用いることなく、フォトリソグラフィにより、微細なパターンに加工する。これにより、これまで実現が困難であった高い精細度と、大きな開口率を有する表示装置を実現できる。さらに、EL層を作り分けることができるため、極めて鮮やかで、コントラストが高く、表示品位の高い表示装置を実現できる。なお、例えば、EL層をメタルマスクと、フォトリソグラフィと、の双方を用いて微細なパターンに加工してもよい。

[0253]

また、EL層の一部または全部を物理的に分断することができる。これにより、隣接する発光素子間で共通に用いる層（共通層ともいう）を介した、発光素子間のリーク電流を抑制することができる。これにより、意図しない発光に起因したクロストークを防ぐことができ、コントラストの極めて高い表示装置を実現できる。特に、低輝度における電流効率の高い表示装置を実現できる。

[0254]

本発明の一態様は、白色発光の発光素子と、カラーフィルタとを組み合わせた表示装置とすることもできる。この場合、異なる色の光を呈する画素（副画素）に設けられる発光素子に、それぞれ同じ構成の発光素子を適用することができ、全ての層を共通層とすることができる。さらに、それぞれのEL層の一部または全部を、フォトリソグラフィにより分断してもよい。これにより、共通層を介したリーク電流が抑制され、コントラストの高い表示装置を実現できる。特に、導電性の高い中間層を介して、複数の発光層を積層したタンデム構造を有する素子では、当該中間層を介したリーク電流を効果的に防ぐことができるため、高い輝度、高い精細度、及び高いコントラストを兼ね備えた表示装置を実現できる。

[0255]

EL層をフォトリソグラフィ法により加工する場合、発光層の一部が露出し、劣化の要因となる場合がある。そのため、少なくとも島状の発光層の側面を覆う絶縁層を設けることが好ましい。当該絶縁層は、島状のEL層の上面の一部を覆う構成としてもよい。当該絶縁層としては、水及び酸素に対してバリア性を有する材料を用いることが好ましい。例えば、水または酸素を拡散しにくい、無機絶縁膜を用いることができる。これにより、EL層の劣化を抑制し、信頼性の高い表示装置を実現できる。

[0256]

さらに、隣接する2つの発光素子間には、いずれの発光素子のEL層も設けられない領域（凹部）を有する。当該凹部を覆って共通電極、または共通電極及び共通層を形成する場合、共通電極がEL層の端部の段差により分断されてしまう現象（段切れともいう）が生じ、EL層上の共通電極が絶縁してしまう場合がある。そこで、隣接する2つの発光素子間に位置する局所的な段差を、平坦化膜として機能する樹脂層により埋める構成（LFP: Local Filling Planarizationともいう）とすることが好ましい。当該樹脂層は、平坦化膜としての機能を有する。これにより、共通層または共通電極の段切れを抑制し、信頼性の高い表示装置を実現できる。

[0257]

以下では、本発明の一態様の表示装置の、より具体的な構成例について、図面を参照して説明する。

[0258]

[構成例1]

図19Aに、本発明の一態様の表示装置100の上面概略図を示す。表示装置100は、基板101上に、赤色を呈する発光素子110R、緑色を呈する発光素子110G、及び青色を呈する発光素子110Bをそれぞれ複数有する。図19Aでは、各発光素子の区別を簡単にするため、各発光素子の発光領域内にR、G、Bの符号を付している。

[0259]

発光素子110R、発光素子110G、及び発光素子110Bは、それぞれマトリクス状に配列している。図19Aは、一方向に同一の色の発光素子が配列する、いわゆるストライプ配列を示している。なお、発光素子の配列方法はこれに限られず、Sストライプ配列、デルタ配列、ベイヤー配列、ジグザグ配列などの配列方法を適用してもよいし、ペンタイル配列、ダイヤモンド配列などを用いることもできる。

[0260]

発光素子110R、発光素子110G、及び発光素子110Bとしては、例えばOLED（Organic Light Emitting Diode）、またはQLED（Quantum-dot Light Emitting Diode）を用いることが好ましい。EL素子が有する発光物質としては、例えば蛍光を発する物質（蛍光材料）、燐光を発する物質（燐光材料）、及び熱活性化遅延蛍光を示す物質（熱活性化遅延蛍光（Thermally activated delayed fluorescence: TADF）材料）が挙げられる。EL素子が有する発光物質としては、有機化合物だけでなく、無機化合物（量子ドット材料など）を用いることができる。

[0261]

また、図19Aには、共通電極113と電氣的に接続する接続電極111Cを示している。接続電極111Cは、共通電極113に供給するための電位（例えばアノード電位、またはカソード電位）が与えられる。接続電極111Cは、発光素子110Rなどが配列する表示領域の外に設けられる。

[0262]

接続電極111Cは、表示領域の外周に沿って設けることができる。例えば、表示領域の外周の一辺に沿って設けられていてもよいし、表示領域の外周の2辺以上にわたって設けられていてもよ

い。すなわち、表示領域の上面形状が長方形である場合には、接続電極111Cの上面形状は、帯状（長方形）、L字状、コの字状（角括弧状）、または四角形などとすることができる。

[0263]

図19B、図19Cはそれぞれ、図19A中の一点鎖線A1-A2、一点鎖線A3-A4に対応する断面概略図である。図19Bには、発光素子110R、発光素子110G、及び発光素子110Bの断面概略図を示し、図19Cには、接続電極111Cと共通電極113とが接続される接続部140の断面概略図を示している。

[0264]

発光素子110Rは、画素電極111R、有機層112R、共通層114、及び共通電極113を有する。発光素子110Gは、画素電極111G、有機層112G、共通層114、及び共通電極113を有する。発光素子110Bは、画素電極111B、有機層112B、共通層114、及び共通電極113を有する。共通層114と共通電極113は、発光素子110R、発光素子110G、及び発光素子110Bに共通に設けられる。

[0265]

発光素子110Rが有する有機層112Rは、少なくとも赤色の光を発する発光性の有機化合物を有する。発光素子110Gが有する有機層112Gは、少なくとも緑色の光を発する発光性の有機化合物を有する。発光素子110Bが有する有機層112Bは、少なくとも青色の光を発する発光性の有機化合物を有する。有機層112R、有機層112G、及び有機層112Bは、それぞれEL層とも呼ぶことができ、少なくとも発光性の有機化合物を含む層（発光層）を有する。

[0266]

以下では、発光素子110R、発光素子110G、及び発光素子110Bに共通する事項を説明する場合には、発光素子110と呼称して説明する場合がある。同様に、有機層112R、有機層112G、及び有機層112Bなど、アルファベットで区別する構成要素についても、これらに共通する事項を説明する場合には、アルファベットを省略した符号を用いて説明する場合がある。

[0267]

有機層112、及び共通層114は、それぞれ独立に電子注入層、電子輸送層、正孔注入層、及び正孔輸送層のうち、一以上を有することができる。例えば、有機層112が、画素電極111側から正孔注入層、正孔輸送層、発光層、電子輸送層の積層構造を有し、共通層114が電子注入層を有する構成とすることができる。

[0268]

画素電極111R、画素電極111G、及び画素電極111Bは、それぞれ発光素子毎に設けられている。また、共通電極113及び共通層114は、各発光素子に共通な一続きの層として設けられている。各画素電極と共通電極113のいずれか一方に可視光に対して透光性を有する導電膜を用い、他方に反射性を有する導電膜を用いる。各画素電極を透光性、共通電極113を反射性とすることで、下面射出型（ボトムエミッション型）の表示装置とすることができ、反対に各画素電極を反射性、共通電極113を透光性とすることで、上面射出型（トップエミッション型）の表示装置とすることができる。なお、各画素電極と共通電極113の双方を透光性とすることで、両面射出型（デュアルエミッション型）の表示装置とすることもできる。

[0269]

共通電極113上には、発光素子110R、発光素子110G、及び発光素子110Bを覆って、

保護層 1 2 1 が設けられている。保護層 1 2 1 は、上方から各発光素子に水などの不純物が拡散することを防ぐ機能を有する。

[0 2 7 0]

画素電極 1 1 1 の端部はテーパ形状を有することが好ましい。画素電極 1 1 1 の端部がテーパ形状を有する場合、画素電極 1 1 1 の端部に沿って設けられる有機層 1 1 2 も、テーパ形状とすることができる。画素電極 1 1 1 の端部をテーパ形状とすることで、画素電極 1 1 1 の端部を乗り越えて設けられる有機層 1 1 2 の被覆性を高めることができる。また、画素電極 1 1 1 の側面をテーパ形状とすることで、作製工程中の異物（例えば、ゴミ、またはパーティクルなどともいう）を、洗浄などの処理により除去することが容易となり好ましい。

[0 2 7 1]

なお、本明細書等において、テーパ形状とは、構造の側面の少なくとも一部が、基板面に対して傾斜して設けられている形状のことを指す。例えば、傾斜した側面と基板面とがなす角（テーパ角ともいう）が 90° 未満である領域を有すると好ましい。

[0 2 7 2]

有機層 1 1 2 は、フォトリソグラフィ法により島状に加工されている。そのため、有機層 1 1 2 は、その端部において、上面と側面との成す角が 90° に近い形状となる。一方、FMM (Fine Metal Mask) などを用いて形成された有機膜は、その厚さが端部に近いほど徐々に薄くなる傾向があり、例えば端部まで $1 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下の範囲にわたって、上面がスロープ状に形成されるため、上面と側面の区別が困難な形状となる。

[0 2 7 3]

隣接する 2 つの発光素子間には、絶縁層 1 2 5、樹脂層 1 2 6 及び層 1 2 8 を有する。

[0 2 7 4]

隣接する 2 つの発光素子間において、互いの有機層 1 1 2 の側面が樹脂層 1 2 6 を挟んで対向して設けられている。樹脂層 1 2 6 は、隣接する 2 つの発光素子の間に位置し、それぞれの有機層 1 1 2 の端部、及び 2 つの有機層 1 1 2 の間の領域を埋めるように設けられている。樹脂層 1 2 6 は、滑らかな凸状の上面形状を有しており、樹脂層 1 2 6 の上面を覆って、共通層 1 1 4 及び共通電極 1 1 3 が設けられている。

[0 2 7 5]

樹脂層 1 2 6 は、隣接する 2 つの発光素子間に位置する段差を埋める平坦化膜として機能する。樹脂層 1 2 6 を設けることにより、共通電極 1 1 3 が有機層 1 1 2 の端部の段差により分断されてしまう現象（段切れともいう）が生じ、有機層 1 1 2 上の共通電極 1 1 3 が絶縁してしまうことを防ぐことができる。樹脂層 1 2 6 は、LFP (Local Filling Planarization) 層ともいうことができる。

[0 2 7 6]

樹脂層 1 2 6 としては、有機材料を有する絶縁層を好適に用いることができる。例えば、樹脂層 1 2 6 として、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及びこれら樹脂の前駆体等を適用することができる。また、樹脂層 1 2 6 として、ポリビニルアルコール (PVA)、ポリビニルブチラール、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、またはアルコール可溶性のポリアミド樹脂

などの有機材料を用いてもよい。

[0277]

また、樹脂層126として、感光性の樹脂を用いることができる。感光性の樹脂としてはフォトレジストを用いてもよい。感光性の樹脂は、ポジ型の材料、またはネガ型の材料を用いることができる。

[0278]

樹脂層126は、可視光を吸収する材料を含んでいてもよい。例えば、樹脂層126自体が可視光を吸収する材料により構成されていてもよいし、樹脂層126が、可視光を吸収する顔料を含んでいてもよい。樹脂層126としては、例えば、赤色、青色、または緑色の光を透過し、他の光を吸収するカラーフィルタとして用いることのできる樹脂、またはカーボンブラックを顔料として含み、ブラックマトリクスとして機能する樹脂などを用いることができる。

[0279]

絶縁層125は、有機層112の側面に接して設けられている。また絶縁層125は、有機層112の上端部を覆って設けられている。また絶縁層125の一部は、基板101の上面に接して設けられている。

[0280]

絶縁層125は、樹脂層126と有機層112との間に位置し、樹脂層126が有機層112に接することを防ぐための保護膜として機能する。有機層112と樹脂層126とが接すると、樹脂層126の形成時に用いられる有機溶媒などにより有機層112が溶解する可能性がある。そのため、有機層112と樹脂層126との間に絶縁層125を設ける構成とすることで、有機層112の側面を保護することが可能となる。

[0281]

絶縁層125としては、無機材料を有する絶縁層とすることができる。絶縁層125には、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜などの無機絶縁膜を用いることができる。絶縁層125は単層構造であってもよく積層構造であってもよい。酸化絶縁膜としては、酸化シリコン膜、酸化アルミニウム膜、酸化マグネシウム膜、インジウムガリウム亜鉛酸化物膜、酸化ガリウム膜、酸化ゲルマニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ランタン膜、酸化ネオジム膜、酸化ハフニウム膜、及び酸化タンタル膜などが挙げられる。窒化絶縁膜としては、窒化シリコン膜及び窒化アルミニウム膜などが挙げられる。酸化窒化絶縁膜としては、酸化窒化シリコン膜、酸化窒化アルミニウム膜などが挙げられる。窒化酸化絶縁膜としては、窒化酸化シリコン膜、窒化酸化アルミニウム膜などが挙げられる。特にALD法により形成した酸化アルミニウム膜、酸化ハフニウム膜などの酸化金属膜、または酸化シリコン膜などの無機絶縁膜を絶縁層125に適用することで、ピンホールが少なく、EL層を保護する機能に優れた絶縁層125を形成することができる。

[0282]

なお、本明細書などにおいて、酸化窒化物とは、その組成として、窒素よりも酸素の含有量が多い材料を指し、窒化酸化物とは、その組成として、酸素よりも窒素の含有量が多い材料を指す。例えば、酸化窒化シリコンと記載した場合は、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化シリコンと記載した場合は、その組成として、酸素よりも窒素の含有量が多い材料を示す。

[0283]

絶縁層125の形成は、スパッタリング法、CVD法、PLD法、ALD法などを用いることができる。絶縁層125は、被覆性が良好なALD法を用いて形成することが好ましい。

[0284]

また、絶縁層125と、樹脂層126との間に、反射膜（例えば、銀、パラジウム、銅、チタン、及びアルミニウムなどの中から選ばれる一または複数を含む金属膜）を設け、発光層から射出される光を上記反射膜により反射させる構成としてもよい。これにより、光取り出し効率を向上させることができる。

[0285]

層128は、有機層112のエッチング時に、有機層112を保護するための保護層（マスク層、犠牲層ともいう）の一部が残存したものである。層128には、上記絶縁層125に用いることのできる材料を用いることができる。特に、層128と絶縁層125と同じ材料を用いると、加工のための装置等を共通に用いることができるため、好ましい。

[0286]

特にALD法により形成した酸化アルミニウム膜、酸化ハフニウム膜などの酸化金属膜、または酸化シリコン膜などの無機絶縁膜はピンホールが少ないため、EL層を保護する機能に優れ、絶縁層125及び層128に好適に用いることができる。

[0287]

保護層121としては、例えば、少なくとも無機絶縁膜を含む単層構造または積層構造とすることができる。無機絶縁膜としては、例えば、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、酸化ハフニウム膜などの酸化物膜または窒化物膜が挙げられる。または、保護層121としてインジウムガリウム酸化物、インジウム亜鉛酸化物、インジウムスズ酸化物、インジウムガリウム亜鉛酸化物などの半導体材料または導電性材料を用いてもよい。

[0288]

保護層121としては、無機絶縁膜と、有機絶縁膜の積層膜を用いることもできる。例えば、一対の無機絶縁膜の間に、有機絶縁膜を挟んだ構成とすることが好ましい。さらに有機絶縁膜が平坦化膜として機能することが好ましい。これにより、有機絶縁膜の上面を平坦なものとするため、その上の無機絶縁膜の被覆性が向上し、バリア性を高めることができる。また、保護層121の上面が平坦となるため、保護層121の上方に構造物（例えばカラーフィルタ、タッチセンサの電極、またはレンズアレイなど）を設ける場合に、下方の構造に起因する凹凸形状の影響を軽減できるため好ましい。

[0289]

図19Cには、接続電極111Cと共通電極113とが電氣的に接続する接続部140を示している。接続部140では、接続電極111C上において、絶縁層125及び樹脂層126に開口部が設けられる。当該開口部において、接続電極111Cと共通電極113とが電氣的に接続されている。

[0290]

なお、図19Cには、接続電極111Cと共通電極113とが電氣的に接続する接続部140を示しているが、接続電極111C上に共通層114を介して共通電極113が設けられていてもよ

い。特に共通層 1 1 4 にキャリア注入層を用いた場合などでは、当該共通層 1 1 4 に用いる材料の電気抵抗率が十分に低く、且つ厚さも薄く形成できるため、共通層 1 1 4 が接続部 1 4 0 に位置していても問題は生じない場合が多い。これにより、共通電極 1 1 3 と共通層 1 1 4 とを同じ遮蔽マスクを用いて形成することができるため、製造コストを低減できる。

[0 2 9 1]

[構成例 2]

以下では、上記構成例 1 とは一部の構成が異なる表示装置について説明する。なお、上記構成例 1 と共通する部分はこれを参照し、説明を省略する場合がある。

[0 2 9 2]

図 2 0 A に、表示装置 1 0 0 a の断面概略図を示す。表示装置 1 0 0 a は、発光素子の構成が異なる点、及び着色層を有する点で、上記表示装置 1 0 0 と主に相違している。

[0 2 9 3]

表示装置 1 0 0 a は、白色光を呈する発光素子 1 1 0 W を有する。発光素子 1 1 0 W は、画素電極 1 1 1、有機層 1 1 2 W、共通層 1 1 4、及び共通電極 1 1 3 を有する。有機層 1 1 2 W は、白色発光を呈する。例えば、有機層 1 1 2 W は、発光色が補色の関係となる 2 種類以上の発光材料を含む構成とすることができる。例えば、有機層 1 1 2 W は、赤色の光を発する発光性の有機化合物と、緑色の光を発する発光性の有機化合物と、青色の光を発する発光性の有機化合物と、を有する構成とすることができる。また、青色の光を発する発光性の有機化合物と、黄色の光を発する発光性の有機化合物と、を有する構成としてもよい。

[0 2 9 4]

隣接する 2 つの発光素子 1 1 0 W 間において、それぞれの有機層 1 1 2 W は分断されている。これにより、有機層 1 1 2 W を介して隣接する発光素子 1 1 0 W 間に流れるリーク電流を抑制することができ、当該リーク電流に起因したクロストークを抑制できる。そのため、コントラスト、及び色再現性の高い表示装置を実現できる。

[0 2 9 5]

保護層 1 2 1 上には、平坦化膜として機能する絶縁層 1 2 2 が設けられ、絶縁層 1 2 2 上には着色層 1 1 6 R、着色層 1 1 6 G、及び着色層 1 1 6 B が設けられている。

[0 2 9 6]

絶縁層 1 2 2 としては、有機樹脂膜、または上面が平坦化された無機絶縁膜を用いることができる。絶縁層 1 2 2 は、着色層 1 1 6 R、着色層 1 1 6 G、及び着色層 1 1 6 B の被形成面を成すため、絶縁層 1 2 2 の上面が平坦であることで、着色層 1 1 6 R 等の厚さを均一にできるため、各発光デバイスから取り出される光の色純度を高めることができる。なお、着色層 1 1 6 R 等の厚さが不均一であると、光の吸収量が着色層 1 1 6 R の場所によって変わるため、色純度が低下してしまう恐れがある。

[0 2 9 7]

[構成例 3]

図 2 0 B に、表示装置 1 0 0 b の断面概略図を示す。

[0 2 9 8]

発光素子 1 1 0 R は、画素電極 1 1 1、導電層 1 1 5 R、有機層 1 1 2 W、及び共通電極 1 1 3 を有する。発光素子 1 1 0 G は、画素電極 1 1 1、導電層 1 1 5 G、有機層 1 1 2 W、及び共通電

極113を有する。発光素子110Bは、画素電極111、導電層115B、有機層112W、及び共通電極113を有する。導電層115R、導電層115G、及び導電層115Bはそれぞれ透光性を有し、光学調整層として機能する。

[0299]

画素電極111に、可視光を反射する膜を用い、共通電極113に、可視光に対して反射性と透過性の両方を有する膜を用いることにより、微小共振器（マイクロキャビティ）構造を実現することができる。このとき、導電層115R、導電層115G、及び導電層115Bの厚さをそれぞれ、最適な光路長となるように調整することで、白色発光を呈する有機層112を用いた場合であっても、発光素子110R、発光素子110G、及び発光素子110Bからは、それぞれ異なる波長の光が強められた光を得ることができる。

[0300]

さらに、発光素子110R、発光素子110G、及び発光素子110Bの光路上には、それぞれ着色層116R、着色層116G、着色層116Bが設けられることで、色純度の高い光を得ることができる。

[0301]

また、画素電極111及び光学調整層115の端部を覆う絶縁層123が設けられている。絶縁層123は、端部がテーパ形状を有していることが好ましい。絶縁層123を設けることで、その上に形成される有機層112W、共通電極113、及び保護層121などによる被覆性を高めることができる。

[0302]

有機層112W及び共通電極113は、それぞれ一続きの膜として、各発光素子に共通して設けられている。このような構成とすることで、表示装置の作製工程を大幅に簡略化できるため好ましい。

[0303]

ここで、画素電極111は、その端部が基板101の上面に対して垂直に近い形状であることが好ましい。これにより、絶縁層123の表面に傾斜が急峻な部分を形成することができ、この部分を被覆する有機層112Wの一部に厚さの薄い部分を形成すること、または有機層112Wの一部を分断することができる。そのため、フォトリソグラフィ法などによる有機層112Wの加工を行うことなく、隣接する発光素子間に生じる有機層112Wを介したリーク電流を抑制することができる。

[0304]

以上が、表示装置の構成例についての説明である。

[0305]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせることで実施することができる。

[0306]

(実施の形態4)

本実施の形態では、本発明の一態様の電子機器について、図21乃至図23を用いて説明する。

[0307]

本実施の形態の電子機器は、表示部に本発明の一態様のトランジスタが適用された表示パネル

(表示装置)を有する。本発明の一態様の表示装置は、高精細化及び高解像度化が容易であり、また、高い表示品位を実現できる。したがって、様々な電子機器の表示部に用いることができる。

[0308]

電子機器としては、例えば、テレビジョン装置、デスクトップ型もしくはノート型のパーソナルコンピュータ、コンピュータ用などのモニタ、デジタルサイネージ、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。

[0309]

特に、本発明の一態様の表示パネルは、精細度を高めることが可能なため、比較的小さな表示部を有する電子機器に好適に用いることができる。このような電子機器としては、例えば、腕時計型及びブレスレット型の情報端末機(ウェアラブル機器)、並びに、ヘッドマウントディスプレイなどのVR向け機器、メガネ型のAR向け機器、及び、MR向け機器など、頭部に装着可能なウェアラブル機器等が挙げられる。

[0310]

本発明の一態様の表示パネルは、HD(画素数1280×720)、FHD(画素数1920×1080)、WQHD(画素数2560×1440)、WQXGA(画素数2560×1600)、4K(画素数3840×2160)、8K(画素数7680×4320)といった極めて高い解像度を有していることが好ましい。特に4K、8K、またはそれ以上の解像度とすることが好ましい。また、本発明の一態様の表示パネルにおける画素密度(精細度)は、100ppi以上が好ましく、300ppi以上が好ましく、500ppi以上がより好ましく、1000ppi以上がより好ましく、2000ppi以上がより好ましく、3000ppi以上がより好ましく、5000ppi以上がより好ましく、7000ppi以上がさらに好ましい。このように高い解像度及び高い精細度の一方または双方を有する表示パネルを用いることで、臨場感及び奥行き感などをより高めることが可能となる。また、本発明の一態様の表示パネルの画面比率(アスペクト比)については、特に限定はない。例えば、表示パネルは、1:1(正方形)、4:3、16:9、16:10など様々な画面比率に対応することができる。

[0311]

本実施の形態の電子機器は、センサ(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を検知、検出、または測定する機能を含むもの)を有しているもよい。

[0312]

本実施の形態の電子機器は、様々な機能を有することができる。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア(プログラム)を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0313]

図21A乃至図21Dを用いて、頭部に装着可能なウェアラブル機器の一例を説明する。これらウェアラブル機器は、ARのコンテンツを表示する機能、及びVRのコンテンツを表示する機能の

一方または双方を有する。なお、これらウェアラブル機器は、AR、VRの他に、SRまたはMRのコンテンツを表示する機能を有していてもよい。電子機器が、AR、VR、SR、及びMRなどのうち少なくとも一つのコンテンツを表示する機能を有することで、使用者の没入感を高めることが可能となる。

[0314]

図21Aに示す電子機器700A、及び、図21Bに示す電子機器700Bは、それぞれ、一对の表示パネル751と、一对の筐体721と、通信部（図示しない）と、一对の装着部723と、制御部（図示しない）と、撮像部（図示しない）と、一对の光学部材753と、フレーム757と、一对の鼻パッド758と、を有する。

[0315]

表示パネル751には、本発明の一態様の表示パネルを適用することができる。したがって極めて精細度の高い表示が可能な電子機器とすることができる。

[0316]

電子機器700A、及び、電子機器700Bは、それぞれ、光学部材753の表示領域756に、表示パネル751で表示した画像を投影することができる。光学部材753は透光性を有するため、使用者は光学部材753を通して視認される透過像を重ねて、表示領域に表示された画像を見ることができる。したがって、電子機器700A、及び、電子機器700Bは、それぞれ、AR表示が可能な電子機器である。

[0317]

電子機器700A、及び、電子機器700Bには、撮像部として、前方を撮像することのできるカメラが設けられていてもよい。また、電子機器700A、及び、電子機器700Bは、それぞれ、ジャイロセンサなどの加速度センサを備えることで、使用者の頭部の向きを検知して、その向きに応じた画像を表示領域756に表示することもできる。

[0318]

通信部は無線通信機を有し、当該無線通信機により映像信号等を供給することができる。なお、無線通信機に代えて、または無線通信機に加えて、映像信号及び電源電位が供給されるケーブルを接続可能なコネクタを備えていてもよい。

[0319]

また、電子機器700A、及び、電子機器700Bには、バッテリーが設けられており、無線及び有線的一方または双方によって充電することができる。

[0320]

筐体721には、タッチセンサモジュールが設けられていてもよい。タッチセンサモジュールは、筐体721の外側の面がタッチされることを検出する機能を有する。タッチセンサモジュールにより、使用者のタップ操作またはスライド操作などを検出し、様々な処理を実行することができる。例えば、タップ操作によって動画の一時停止または再開などの処理を実行することが可能となり、スライド操作により、早送りまたは早戻しの処理を実行することなどが可能となる。また、2つの筐体721のそれぞれにタッチセンサモジュールを設けることで、操作の幅を広げることができる。

[0321]

タッチセンサモジュールとしては、様々なタッチセンサを適用することができる。例えば、静電容量方式、抵抗膜方式、赤外線方式、電磁誘導方式、表面弾性波方式、光学方式等、種々の方式を

採用することができる。特に、静電容量方式または光学方式のセンサを、タッチセンサモジュールに適用することが好ましい。

[0322]

光学方式のタッチセンサを用いる場合には、受光デバイス（受光素子ともいう）として、光電変換デバイス（光電変換素子ともいう）を用いることができる。光電変換デバイスの活性層には、無機半導体及び有機半導体の一方または双方を用いることができる。

[0323]

図21Cに示す電子機器800A、及び、図21Dに示す電子機器800Bは、それぞれ、一对の表示部820と、筐体821と、通信部822と、一对の装着部823と、制御部824と、一对の撮像部825と、一对のレンズ832と、を有する。

[0324]

表示部820には、本発明の一態様の表示パネルを適用することができる。したがって極めて精細度の高い表示が可能な電子機器とすることができる。これにより、使用者に高い没入感を感じさせることができる。

[0325]

表示部820は、筐体821の内部の、レンズ832を通して視認できる位置に設けられる。また、一对の表示部820に異なる画像を表示させることで、視差を用いた3次元表示を行うこともできる。

[0326]

電子機器800A、及び、電子機器800Bは、それぞれ、VR向けの電子機器ということができる。電子機器800Aまたは電子機器800Bを装着した使用者は、レンズ832を通して、表示部820に表示される画像を視認することができる。

[0327]

電子機器800A、及び、電子機器800Bは、それぞれ、レンズ832及び表示部820が、使用者の目の位置に応じて最適な位置となるように、これらの左右の位置を調整可能な機構を有していることが好ましい。また、レンズ832と表示部820との距離を変えることで、ピントを調整する機構を有していることが好ましい。

[0328]

装着部823により、使用者は電子機器800Aまたは電子機器800Bを頭部に装着することができる。なお、図21Cなどにおいては、メガネのつる（テンプルなどともいう）のような形状として例示しているがこれに限定されない。装着部823は、使用者が装着できればよく、例えば、ヘルメット型またはバンド型の形状としてもよい。

[0329]

撮像部825は、外部の情報を取得する機能を有する。撮像部825が取得したデータは、表示部820に出力することができる。撮像部825には、イメージセンサを用いることができる。また、望遠、広角などの複数の画角に対応可能なように複数のカメラを設けてもよい。

[0330]

なお、ここでは撮像部825を有する例を示したが、対象物の距離を測定することのできる測距センサ（以下、検知部ともよぶ）を設ければよい。すなわち、撮像部825は、検知部の一態様である。検知部としては、例えばイメージセンサ、または、ライダー（LIDAR: Light D

etection and Ranging) などの距離画像センサを用いることができる。カメラによって得られた画像と、距離画像センサによって得られた画像とを用いることにより、より多くの情報を取得し、より高精度なジェスチャー操作を可能とすることができる。

[0331]

電子機器800Aは、骨伝導イヤホンとして機能する振動機構を有していてもよい。例えば、表示部820、筐体821、及び装着部823のいずれか一または複数に、当該振動機構を有する構成を適用することができる。これにより、別途、ヘッドホン、イヤホン、またはスピーカなどの音響機器を必要とせず、電子機器800Aを装着しただけで映像と音声を楽しむことができる。

[0332]

電子機器800A、及び、電子機器800Bは、それぞれ、入力端子を有していてもよい。入力端子には映像出力機器等からの映像信号、及び、電子機器内に設けられるバッテリーを充電するための電力等を供給するケーブルを接続することができる。

[0333]

本発明の一態様の電子機器は、イヤホン750と無線通信を行う機能を有していてもよい。イヤホン750は、通信部(図示しない)を有し、無線通信機能を有する。イヤホン750は、無線通信機能により、電子機器から情報(例えば音声データ)を受信することができる。例えば、図21Aに示す電子機器700Aは、無線通信機能によって、イヤホン750に情報を送信する機能を有する。また、例えば、図21Cに示す電子機器800Aは、無線通信機能によって、イヤホン750に情報を送信する機能を有する。

[0334]

また、電子機器がイヤホン部を有していてもよい。図21Bに示す電子機器700Bは、イヤホン部727を有する。例えば、イヤホン部727と制御部とは、互いに有線接続されている構成とすることができる。イヤホン部727と制御部とをつなぐ配線の一部は、筐体721または装着部723の内部に配置されていてもよい。

[0335]

同様に、図21Dに示す電子機器800Bは、イヤホン部827を有する。例えば、イヤホン部827と制御部824とは、互いに有線接続されている構成とすることができる。イヤホン部827と制御部824とをつなぐ配線の一部は、筐体821または装着部823の内部に配置されていてもよい。また、イヤホン部827と装着部823とがマグネットを有していてもよい。これにより、イヤホン部827を装着部823に磁力によって固定することができ、収納が容易となり好ましい。

[0336]

なお、電子機器は、イヤホンまたはヘッドホンなどを接続することができる音声出力端子を有していてもよい。また、電子機器は、音声入力端子及び音声入力機構の一方または双方を有していてもよい。音声入力機構としては、例えば、マイクなどの集音装置を用いることができる。電子機器が音声入力機構を有することで、電子機器に、いわゆるヘッドセットとしての機能を付与してもよい。

[0337]

このように、本発明の一態様の電子機器としては、メガネ型(電子機器700A、及び、電子機器700Bなど)と、ゴーグル型(電子機器800A、及び、電子機器800Bなど)と、のどち

らも好適である。

[0338]

図22Aに示す電子機器6500は、スマートフォンとして用いることのできる携帯情報端末機である。

[0339]

電子機器6500は、筐体6501、表示部6502、電源ボタン6503、ボタン6504、スピーカ6505、マイク6506、カメラ6507、及び光源6508等を有する。表示部6502はタッチパネル機能を備える。

[0340]

表示部6502に、本発明の一態様の表示パネルを適用することができる。

[0341]

図22Bは、筐体6501のマイク6506側の端部を含む断面概略図である。

[0342]

筐体6501の表示面側には透光性を有する保護部材6510が設けられ、筐体6501と保護部材6510に囲まれた空間内に、表示パネル6511、光学部材6512、タッチセンサパネル6513、プリント基板6517、バッテリー6518等が配置されている。

[0343]

保護部材6510には、表示パネル6511、光学部材6512、及びタッチセンサパネル6513が接着層(図示しない)により固定されている。

[0344]

表示部6502よりも外側の領域において、表示パネル6511の一部が折り返されており、当該折り返された部分にFPC6515が接続されている。FPC6515には、IC6516が実装されている。FPC6515は、プリント基板6517に設けられた端子に接続されている。

[0345]

表示パネル6511には本発明の一態様のフレキシブルディスプレイを適用することができる。そのため、極めて軽量の電子機器を実現できる。また、表示パネル6511が極めて薄いため、電子機器の厚さを抑えつつ、大容量のバッテリー6518を搭載することもできる。また、表示パネル6511の一部を折り返して、画素部の裏側にFPC6515との接続部を配置することにより、狭額縁の電子機器を実現できる。

[0346]

図22Cにテレビジョン装置の一例を示す。テレビジョン装置7100は、筐体7101に表示部7000が組み込まれている。ここでは、スタンド7103により筐体7101を支持した構成を示している。

[0347]

図22Cに示すテレビジョン装置7100の操作は、筐体7101が備える操作スイッチ、及び、別体のリモコン操作機7111により行うことができる。または、表示部7000にタッチセンサを備えていてもよく、指等で表示部7000に触れることでテレビジョン装置7100を操作してもよい。リモコン操作機7111は、当該リモコン操作機7111から出力する情報を表示する表示部を有していてもよい。リモコン操作機7111が備える操作キーまたはタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部7000に表示される映像を操作することが

できる。

[0348]

なお、テレビジョン装置7100は、受信機及びモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間など）の情報通信を行うことも可能である。

[0349]

図22Dに、ノート型パーソナルコンピュータの一例を示す。ノート型パーソナルコンピュータ7200は、筐体7211、キーボード7212、ポインティングデバイス7213、外部接続ポート7214等を有する。筐体7211に、表示部7000が組み込まれている。

[0350]

図22E及び図22Fに、デジタルサイネージの一例を示す。

[0351]

図22Eに示すデジタルサイネージ7300は、筐体7301、表示部7000、及びスピーカ7303等を有する。さらに、LEDランプ、操作キー（電源スイッチ、または操作スイッチを含む）、接続端子、各種センサ、マイクロフォン等を有することができる。

[0352]

図22Fは円柱状の柱7401に取り付けられたデジタルサイネージ7400である。デジタルサイネージ7400は、柱7401の曲面に沿って設けられた表示部7000を有する。

[0353]

表示部7000が広いほど、一度に提供できる情報量を増やすことができる。また、表示部7000が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

[0354]

表示部7000にタッチパネルを適用することで、表示部7000に画像または動画を表示するだけでなく、使用者が直感的に操作することができ、好ましい。また、路線情報もしくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

[0355]

また、図22E及び図22Fに示すように、デジタルサイネージ7300またはデジタルサイネージ7400は、使用者が所持するスマートフォン等の情報端末機7311または情報端末機7411と無線通信により連携可能であることが好ましい。例えば、表示部7000に表示される広告の情報を、情報端末機7311または情報端末機7411の画面に表示させることができる。また、情報端末機7311または情報端末機7411を操作することで、表示部7000の表示を切り替えることができる。

[0356]

また、デジタルサイネージ7300またはデジタルサイネージ7400に、情報端末機7311または情報端末機7411の画面を操作手段（コントローラ）としたゲームを実行させることもできる。これにより、不特定多数の使用者が同時にゲームに参加し、楽しむことができる。

[0357]

図22C乃至図22Fにおいて、表示部7000に、本発明の一態様の表示パネルを適用するこ

とができる。

[0358]

図23A乃至図23Gに示す電子機器は、筐体9000、表示部9001、スピーカ9003、操作キー9005（電源スイッチ、または操作スイッチを含む）、接続端子9006、センサ9007（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を検知、検出、または測定する機能を含むもの）、マイクロフォン9008、等を有する。

[0359]

図23A乃至図23Gに示す電子機器は、様々な機能を有する。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出して処理する機能、等を有することができる。なお、電子機器の機能はこれらに限られず、様々な機能を有することができる。電子機器は、複数の表示部を有していてもよい。また、電子機器にカメラ等を設け、静止画または動画を撮影し、記録媒体（外部またはカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

[0360]

図23A乃至図23Gに示す電子機器の詳細について、以下説明を行う。

[0361]

図23Aは、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えばスマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ9003、接続端子9006、センサ9007等を設けてもよい。また、携帯情報端末9101は、文字及び画像情報をその複数の面に表示することができる。図23Aでは3つのアイコン9050を表示した例を示している。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することもできる。情報9051の一例としては、電子メール、SNS、電話などの着信の通知、電子メールまたはSNSなどの題名、送信者名、日時、時刻、バッテリーの残量、電波強度などがある。または、情報9051が表示されている位置にはアイコン9050などを表示してもよい。

[0362]

図23Bは、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、携帯情報端末9102の上方から観察できる位置に表示された情報9053を確認することもできる。使用者は、携帯情報端末9102をポケットから取り出すことなく表示を確認し、例えば電話を受けるか否かを判断できる。

[0363]

図23Cは、タブレット端末9103を示す斜視図である。タブレット端末9103は、一例として、移動電話、電子メール、文章閲覧及び作成、音楽再生、インターネット通信、コンピュータゲーム等の種々のアプリケーションの実行が可能である。タブレット端末9103は、筐体9000の正面に表示部9001、カメラ9002、マイクロフォン9008、スピーカ9003を有し、筐体9000の左側面には操作作用のボタンとしての操作キー9005、底面には接続端子9006

を有する。

[0364]

図23Dは、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、例えばスマートウォッチ（登録商標）として用いることができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006により、他の情報端末と相互にデータ伝送を行うこと、及び、充電を行うこともできる。なお、充電動作は無線給電により行ってもよい。

[0365]

図23E乃至図23Gは、折り畳み可能な携帯情報端末9201を示す斜視図である。また、図23Eは携帯情報端末9201を展開した状態、図23Gは折り畳んだ状態、図23Fは図23Eと図23Gの一方から他方に変化する途中の状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では可搬性に優れ、展開した状態では継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。例えば、表示部9001は、曲率半径0.1mm以上150mm以下で曲げることができる。

[0366]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせで実施することができる。

[符号の説明]

[0367]

10a：トランジスタ、10：トランジスタ、11：基板、13：導電層、14a：導電層、14b：導電層、14：導電層、15：導電層、20a：開口、20b：開口、20c：開口、20d：開口、20S：スリット、20：開口、21a：半導体層、21b：半導体層、21：半導体層、22：絶縁層、23a：導電層、23b：導電層、23：導電層、24a：導電層、24b：導電層、24：導電層、25A：導電層、25a：導電層、25b：導電層、25：導電層、28：絶縁層、29a：絶縁層、29b：絶縁層、31：絶縁層、32：絶縁層、33：絶縁層、34：絶縁層、39：絶縁層

請求の範囲

[請求項 1]

第 1 の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第 1 の電極、第 2 の電極、及び第 1 の導電層を有し、

前記第 1 の絶縁層は、側面が前記第 1 の電極上に位置し、

前記第 2 の電極は、前記第 1 の絶縁層上に位置し、

前記半導体層は、前記第 1 の電極、前記第 1 の絶縁層の前記側面、及び前記第 2 の電極と接し、

前記ゲート絶縁層は、前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、

前記ゲート電極は、前記ゲート絶縁層及び前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、

前記第 1 の導電層は、前記ゲート電極と接し、且つ、前記ゲート電極、前記ゲート絶縁層及び前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、且つ、前記ゲート電極よりも厚い部分を有する、

半導体装置。

[請求項 2]

第 1 の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第 1 の電極、第 2 の電極、及び第 1 の導電層を有し、

前記第 1 の絶縁層は、開口を有し、

前記第 1 の絶縁層は、前記開口における側面が前記第 1 の電極上に位置し、

前記第 2 の電極は、前記第 1 の絶縁層上に位置し、

前記半導体層、前記ゲート絶縁層、前記ゲート電極、及び前記第 1 の導電層は、それぞれ前記開口の内部に位置する部分を有し、

前記半導体層は、前記第 1 の電極、前記第 1 の絶縁層の前記側面、及び前記第 2 の電極と接し、

前記ゲート絶縁層は、前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、

前記ゲート電極は、前記ゲート絶縁層及び前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、

前記第 1 の導電層は、前記ゲート電極と接し、且つ、前記ゲート電極、前記ゲート絶縁層及び前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、且つ、前記ゲート電極よりも厚い部分を有する、

半導体装置。

[請求項 3]

第 1 の絶縁層、半導体層、ゲート絶縁層、ゲート電極、第 1 の電極、第 2 の電極、及び第 1 の導電層を有し、

前記第 1 の絶縁層は、スリットを有し、

前記第 1 の絶縁層は、前記スリットにおける側面が前記第 1 の電極上に位置し、

前記第 2 の電極は、前記第 1 の絶縁層上に位置し、

前記半導体層、前記ゲート絶縁層、前記ゲート電極、及び前記第 1 の導電層は、それぞれ前記スリットの内部に位置する部分を有し、

前記半導体層は、前記第 1 の電極、前記第 1 の絶縁層の前記側面、及び前記第 2 の電極と接し、

前記ゲート絶縁層は、前記半導体層を介して前記第 1 の絶縁層の前記側面と対向する部分を有し、

前記ゲート電極は、前記ゲート絶縁層及び前記半導体層を介して前記第1の絶縁層の前記側面と対向する部分を有し、

前記第1の導電層は、前記ゲート電極と接し、且つ、前記ゲート電極、前記ゲート絶縁層及び前記半導体層を介して前記第1の絶縁層の前記側面と対向する部分を有し、且つ、前記ゲート電極よりも厚い部分を有する、

半導体装置。

[請求項4]

請求項1乃至請求項3のいずれか一において、

第2の絶縁層を有し、

前記第1の導電層の上面の高さと、前記第2の絶縁層の上面の高さとが概略一致する、

半導体装置。

[請求項5]

請求項1乃至請求項3のいずれか一において、

前記半導体層は、金属酸化物を有し、

前記第1の電極は、前記半導体層とは組成の異なる金属酸化物を有する、

半導体装置。

[請求項6]

請求項5において、

第2の導電層を有し、

前記第1の電極は、前記第2の導電層の上面に接する部分を有し、

前記第2の導電層は、金属または合金を含む、

半導体装置。

[請求項7]

請求項1乃至請求項3のいずれか一において、

前記半導体層は、前記第1の電極の上面に接する第1の部分と、前記第1の絶縁層の側面に接する第2の部分と、前記第1の絶縁層の上部に位置する第3の部分と、を有し、

前記第2の部分の厚さは、前記第1の部分及び前記第3の部分よりも薄い、

半導体装置。

[請求項8]

請求項1乃至請求項3のいずれか一において、

前記第1の絶縁層の前記側面と、前記第1の電極の上面との成す角が、90度以上120度以下である部分を有する、

半導体装置。

[請求項9]

請求項1乃至請求項3のいずれか一において、

前記第1の絶縁層の前記側面が、凹凸形状を有する、

半導体装置。

[請求項10]

請求項1乃至請求項3のいずれか一において、

前記半導体層は、前記第2の電極の上面と接し、

前記半導体層は、金属酸化物を有し、
前記第2の電極は、前記半導体層とは組成の異なる金属酸化物を有する、
半導体装置。

[請求項11]

請求項10において、
第3の導電層を有し、
前記第2の電極は、前記第3の導電層と接する部分を有し、
前記第3の導電層は、金属または合金を含む、
半導体装置。

図1A

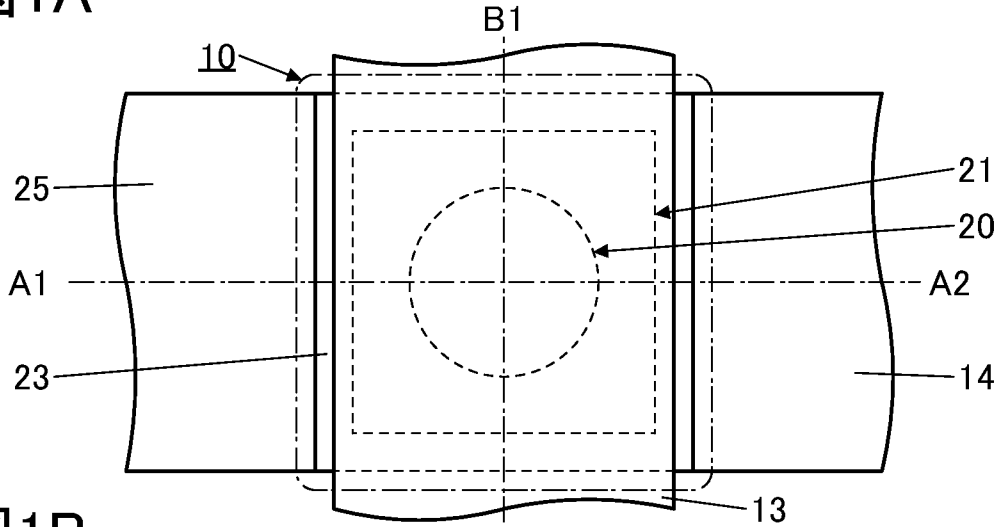


図1B

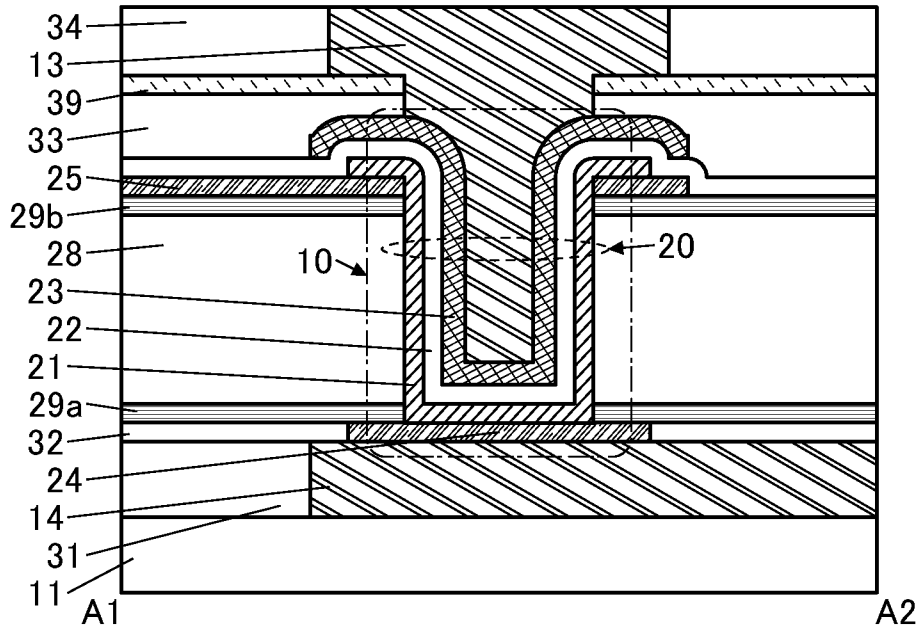


図1C

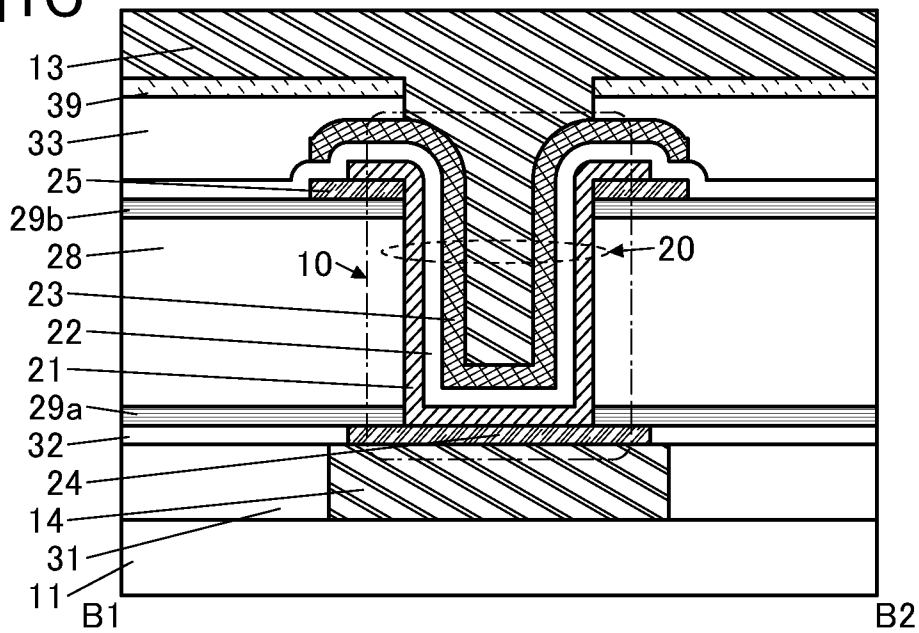


図2A

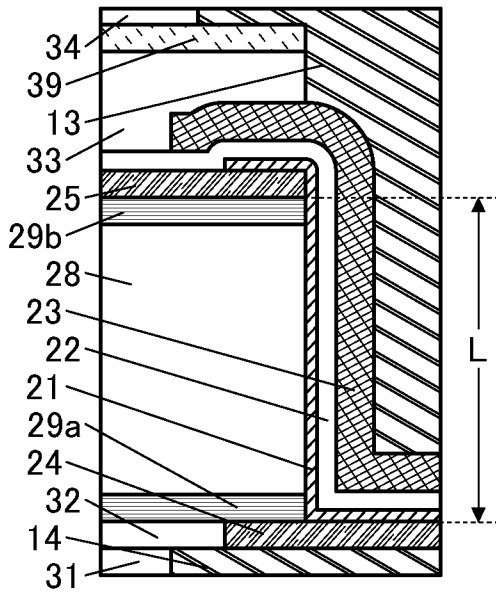


図2B

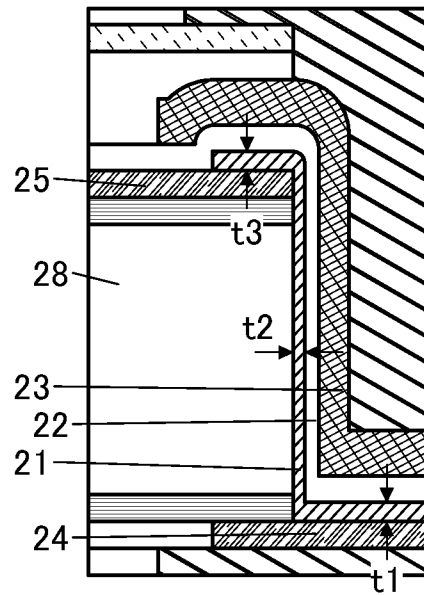


図3A

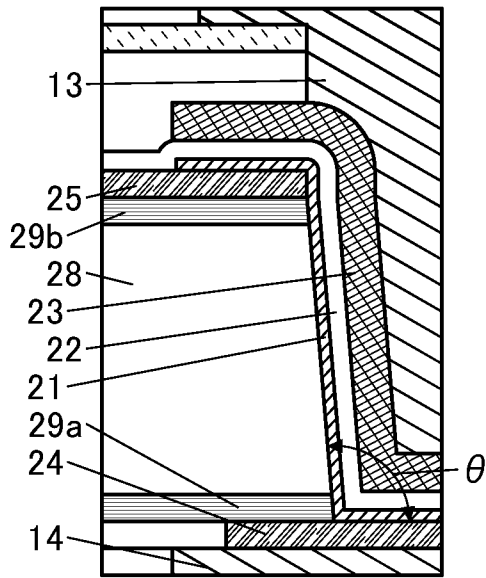


図3B

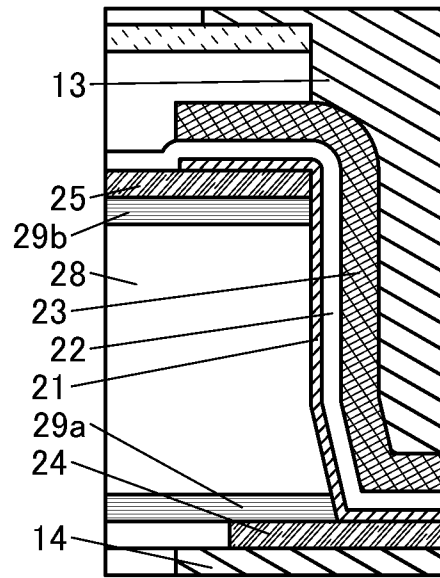


図3C

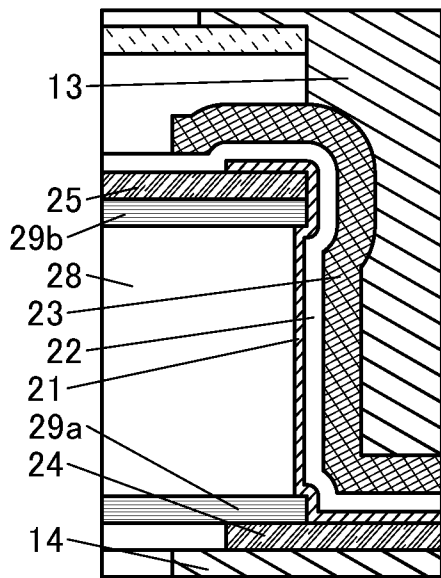


図3D

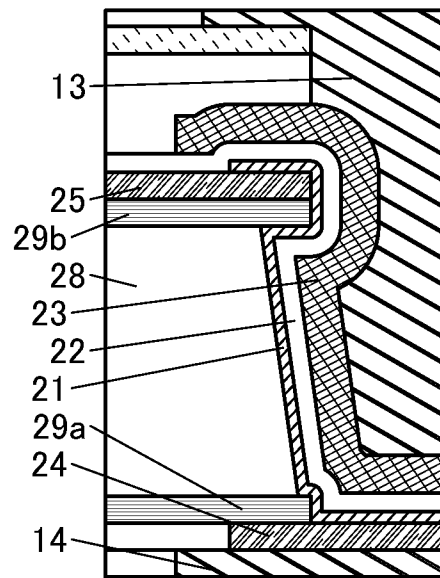


図4A

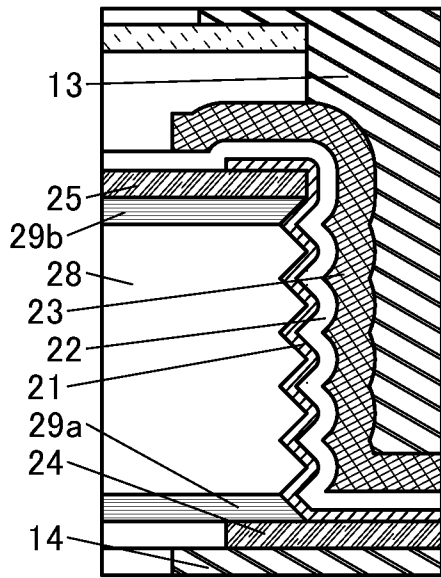


図4B

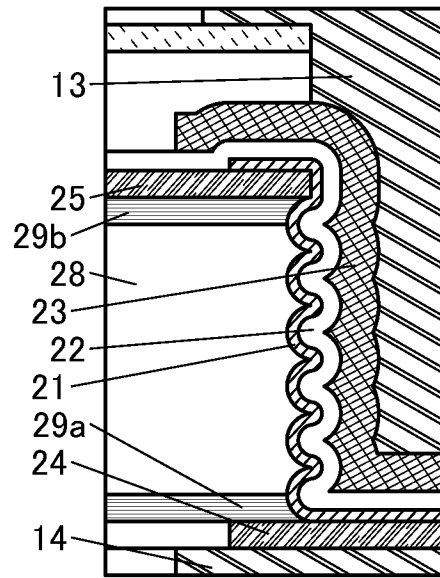


図5A

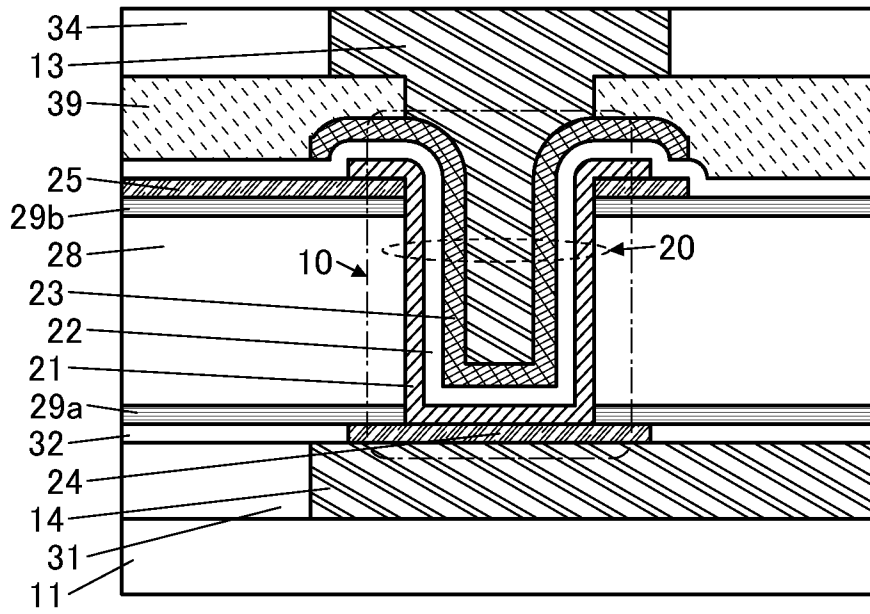


図5B

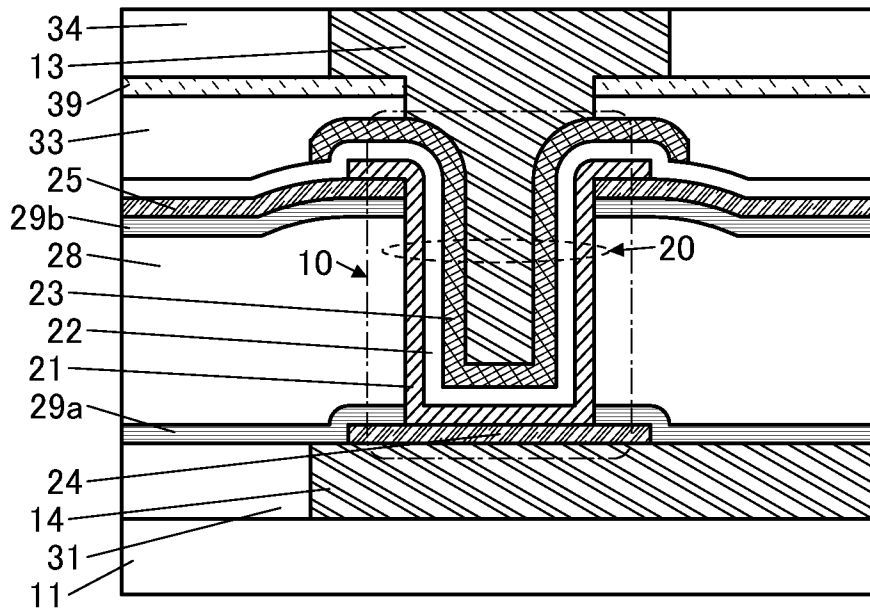


図6A

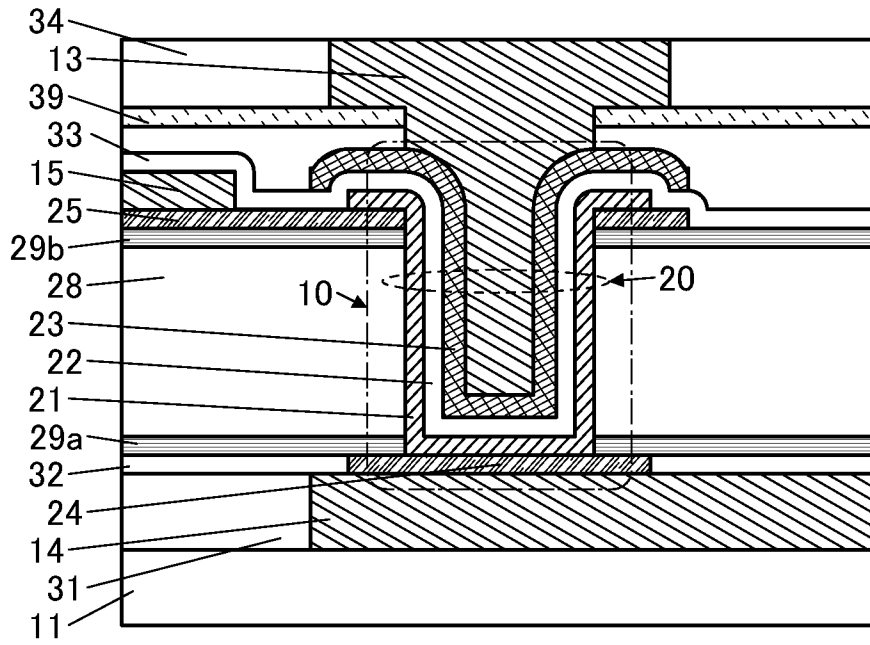


図6B

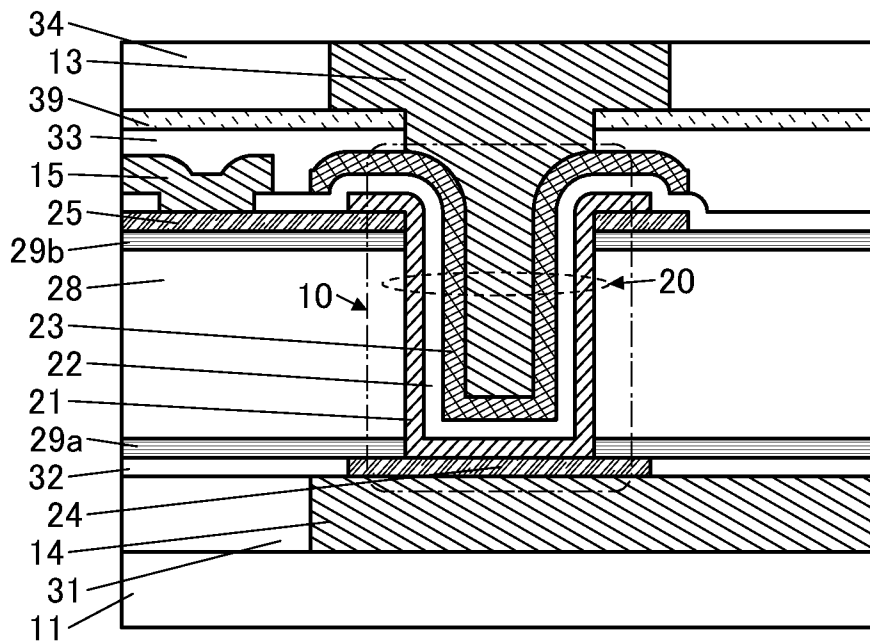


図7A

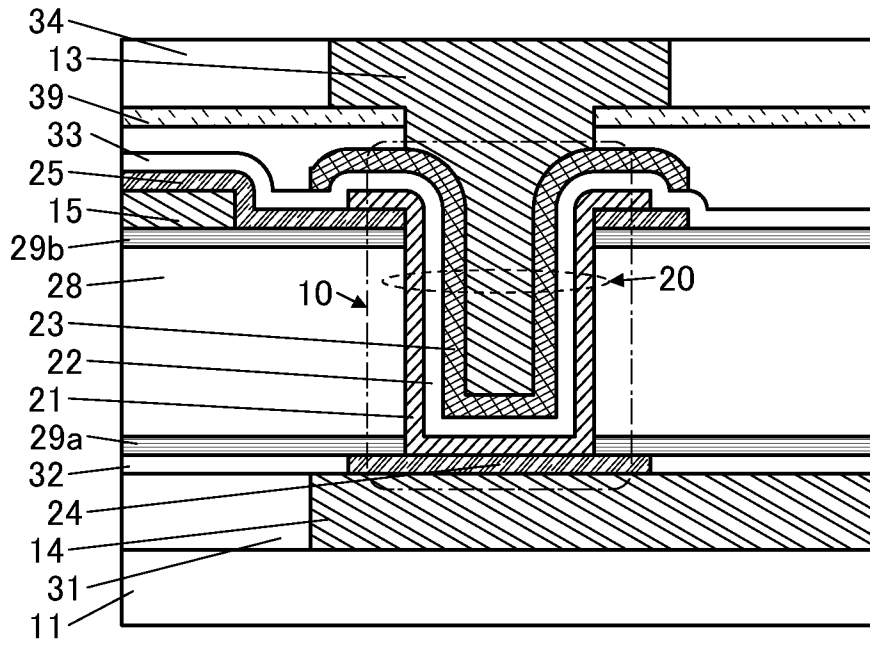
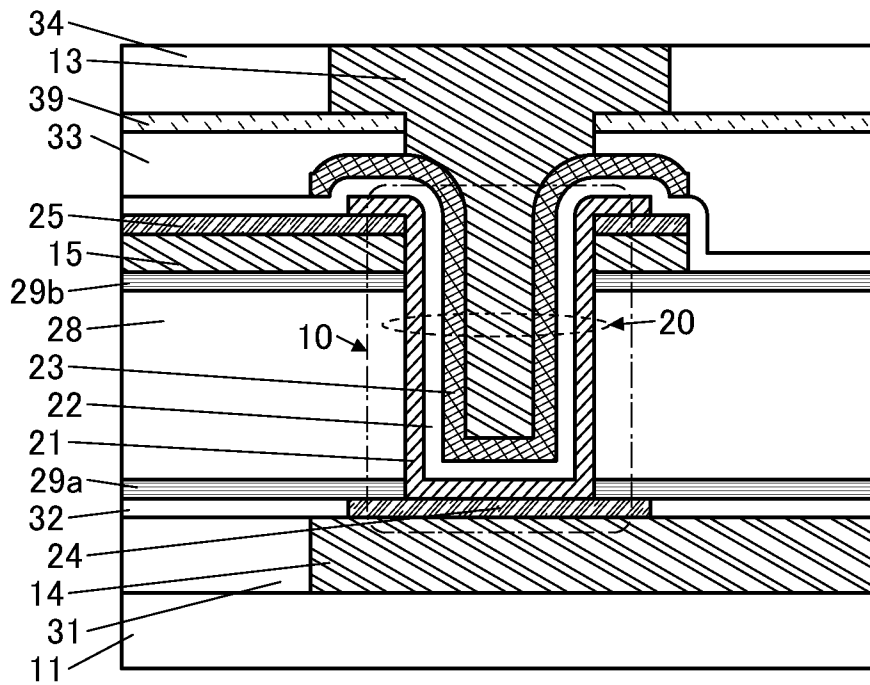


図7B



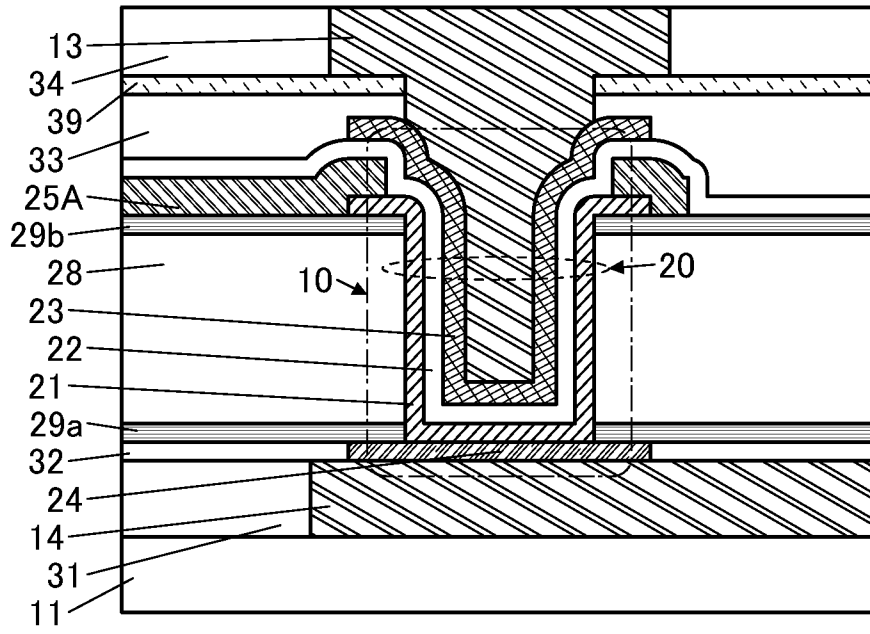


図9A

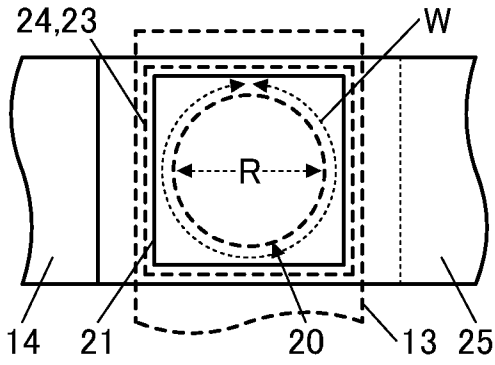


図9B

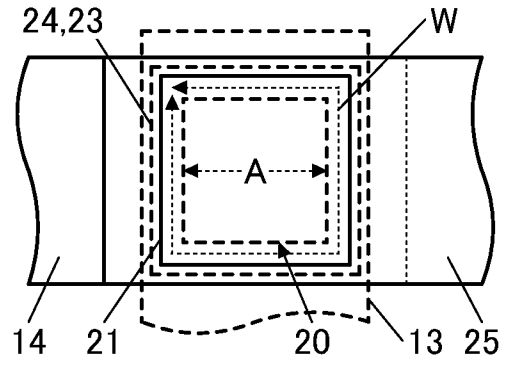


図9C

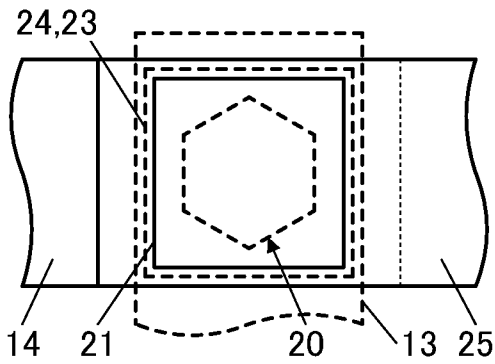


図9D

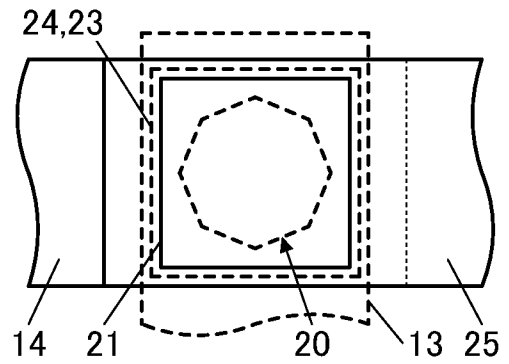


図9E

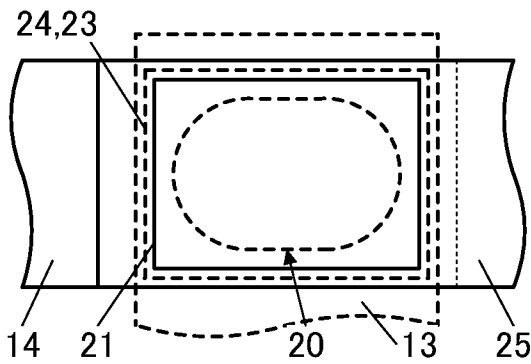


図9F

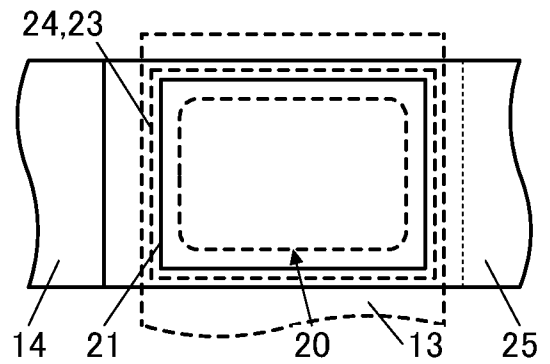


図9G

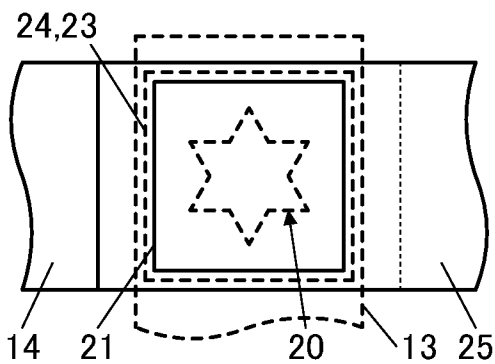


図9H

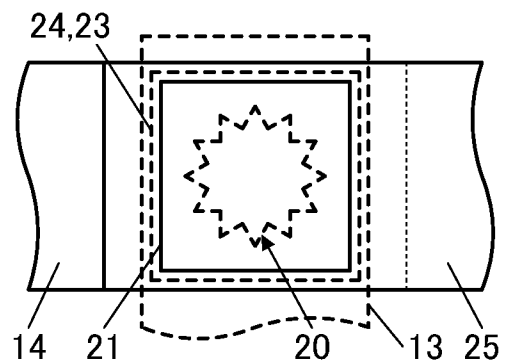


図10A1

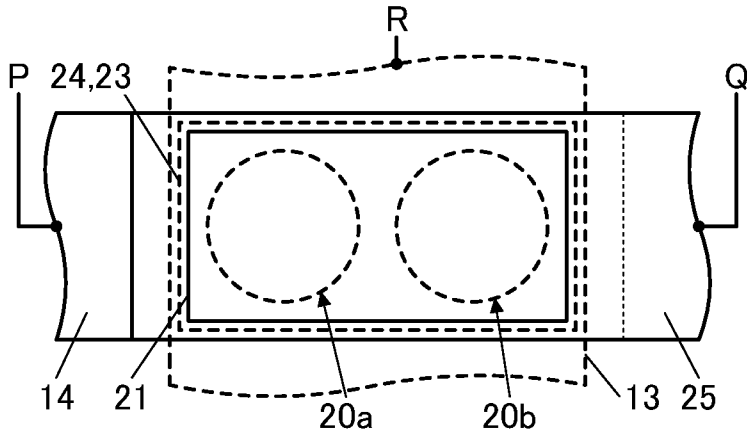


図10A2

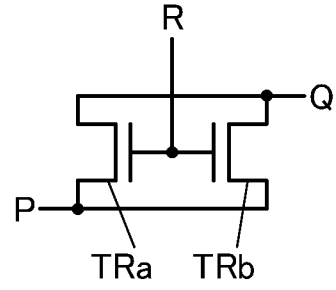


図10B1

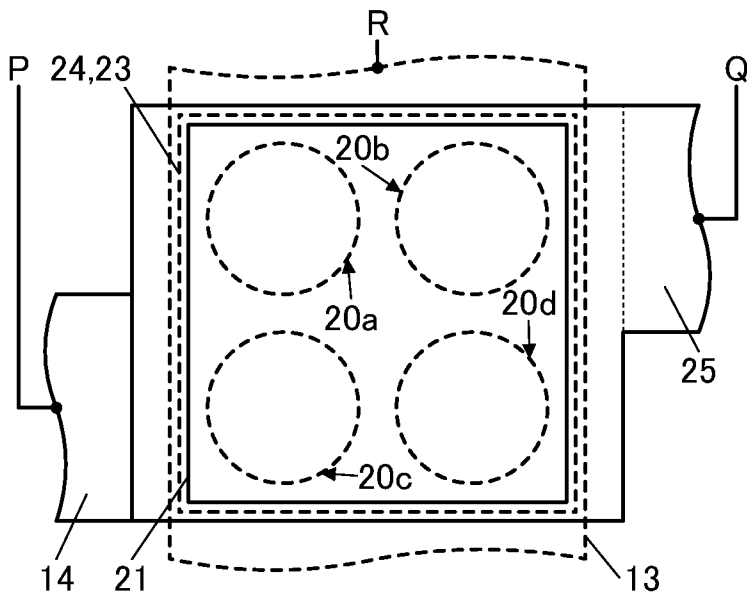


図10B2

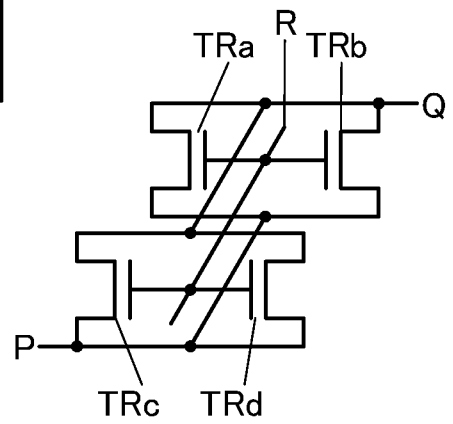


図11A1

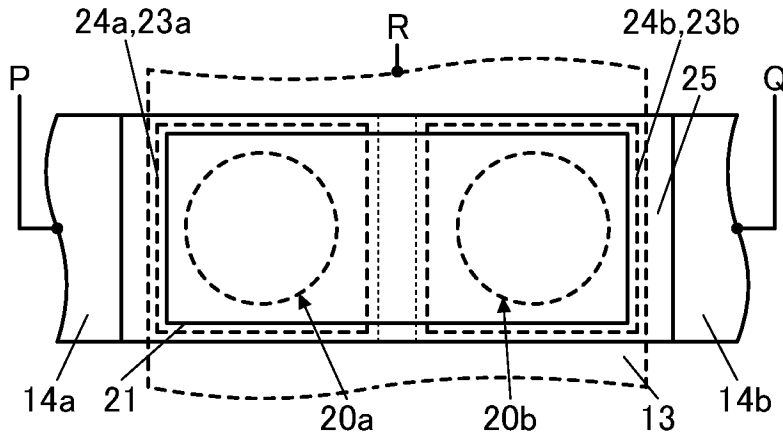


図11A2

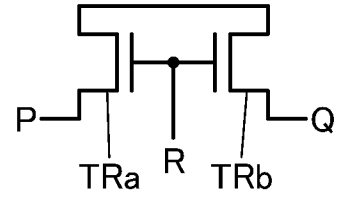


図11B1

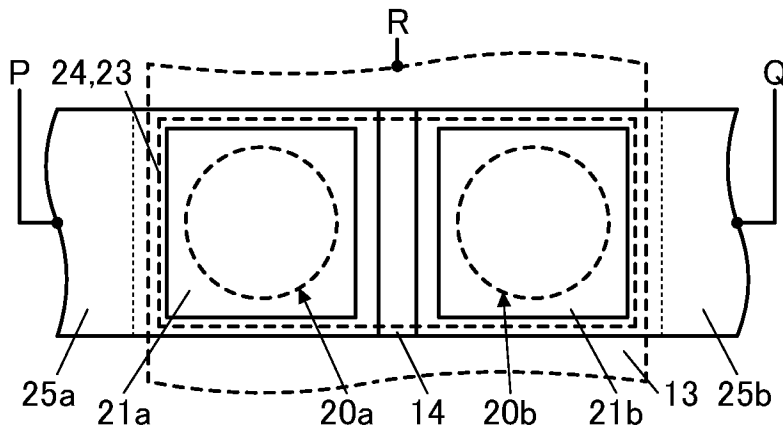


図11B2

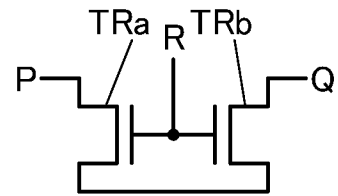


图 12A1

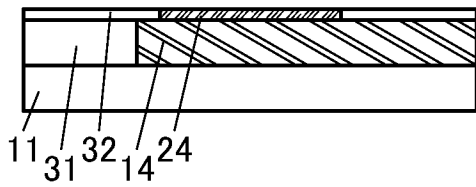


图 12A2

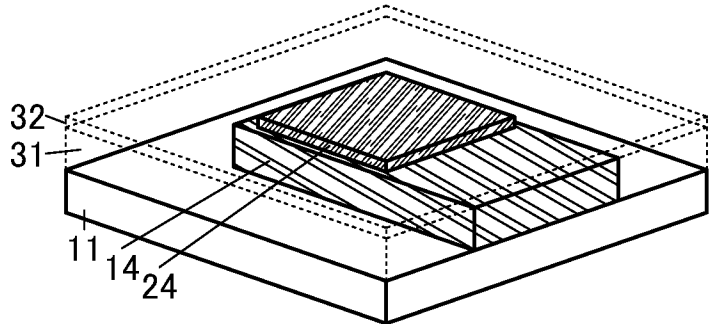


图 12B1

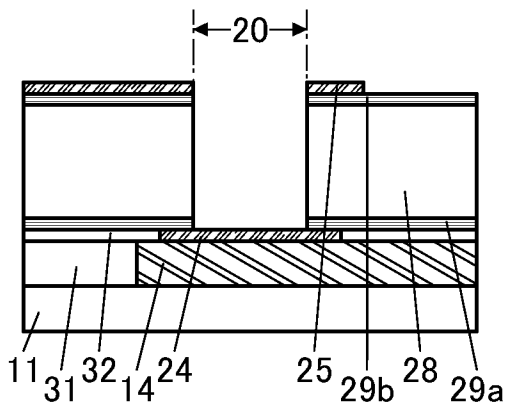


图 12B2

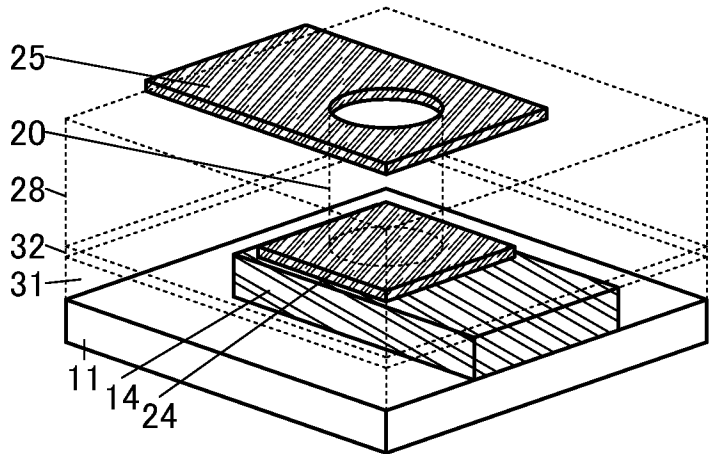


图 12C1

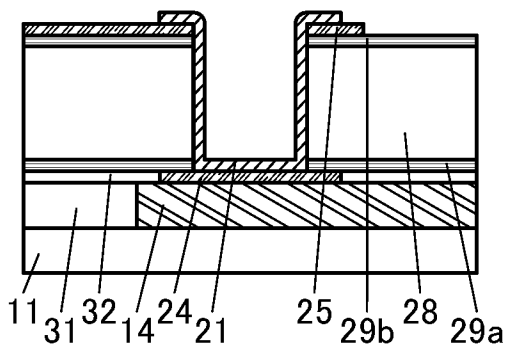


图 12C2

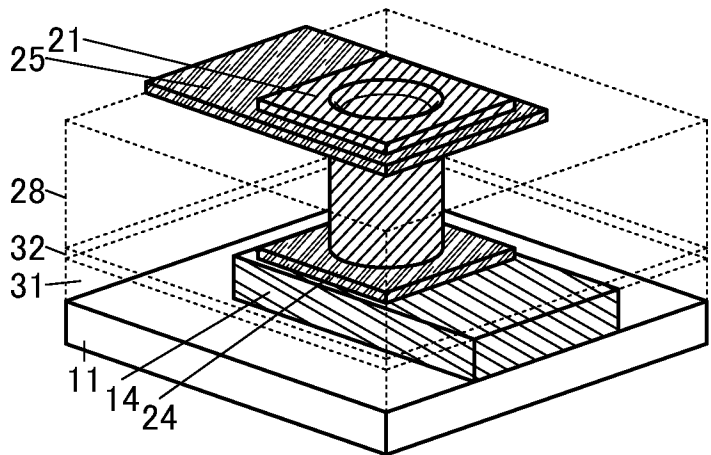


图 13A1

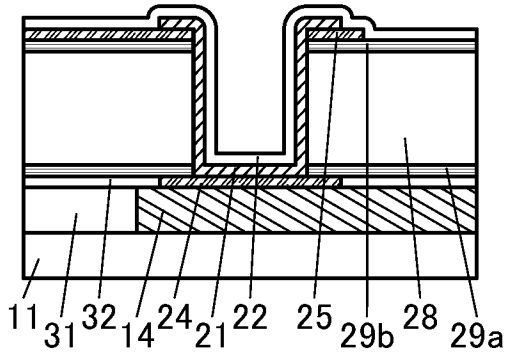


图 13A2

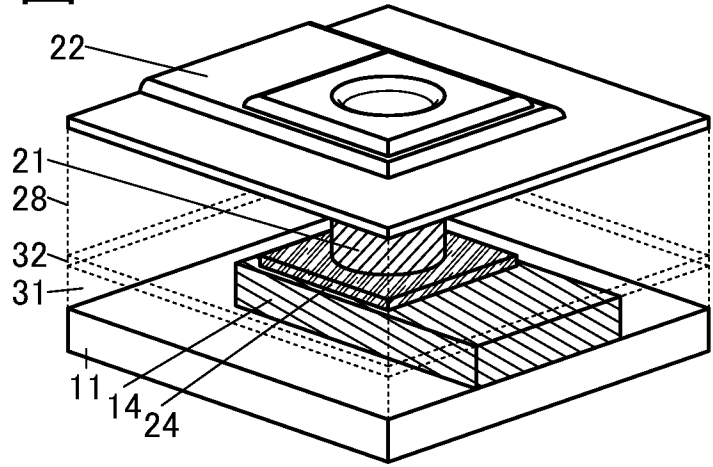


图 13B1

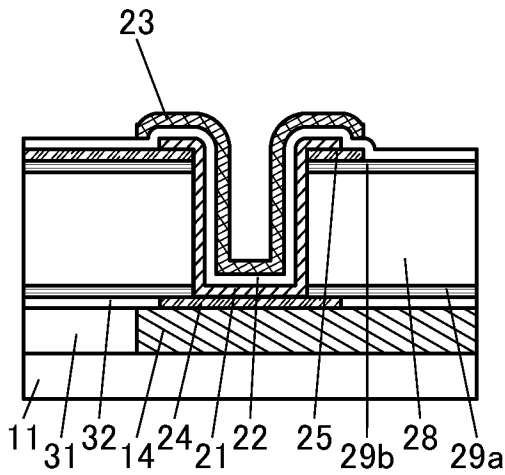


图 13B2

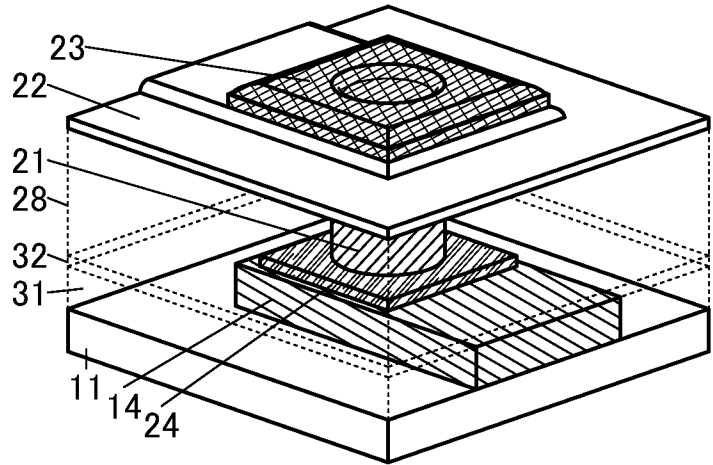


图 13C1

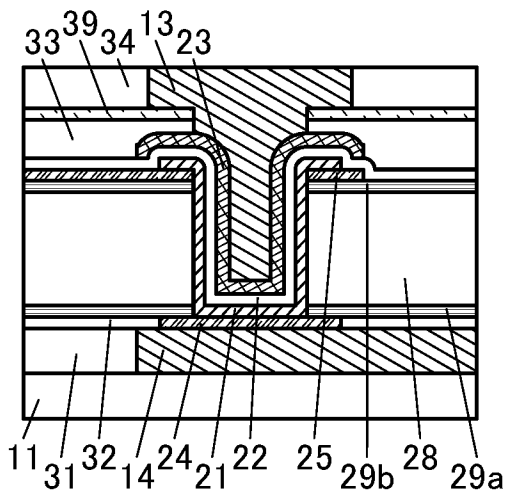


图 13C2

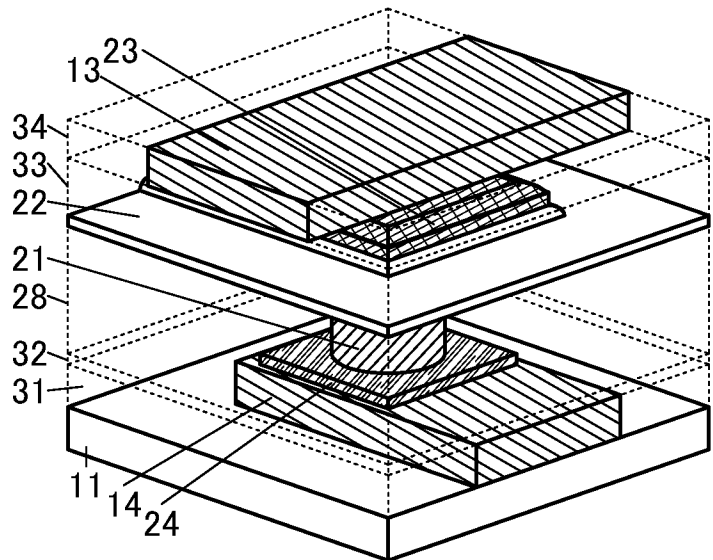


図14A

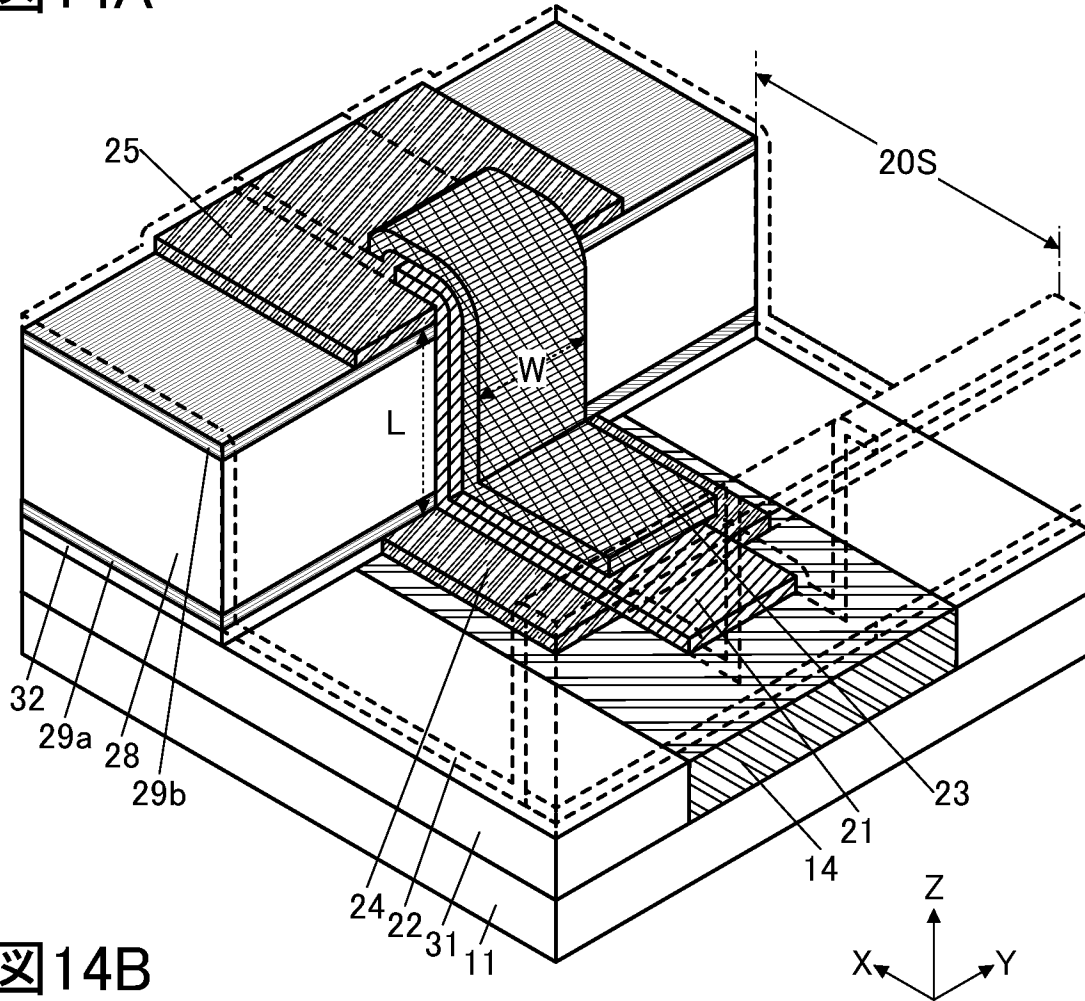
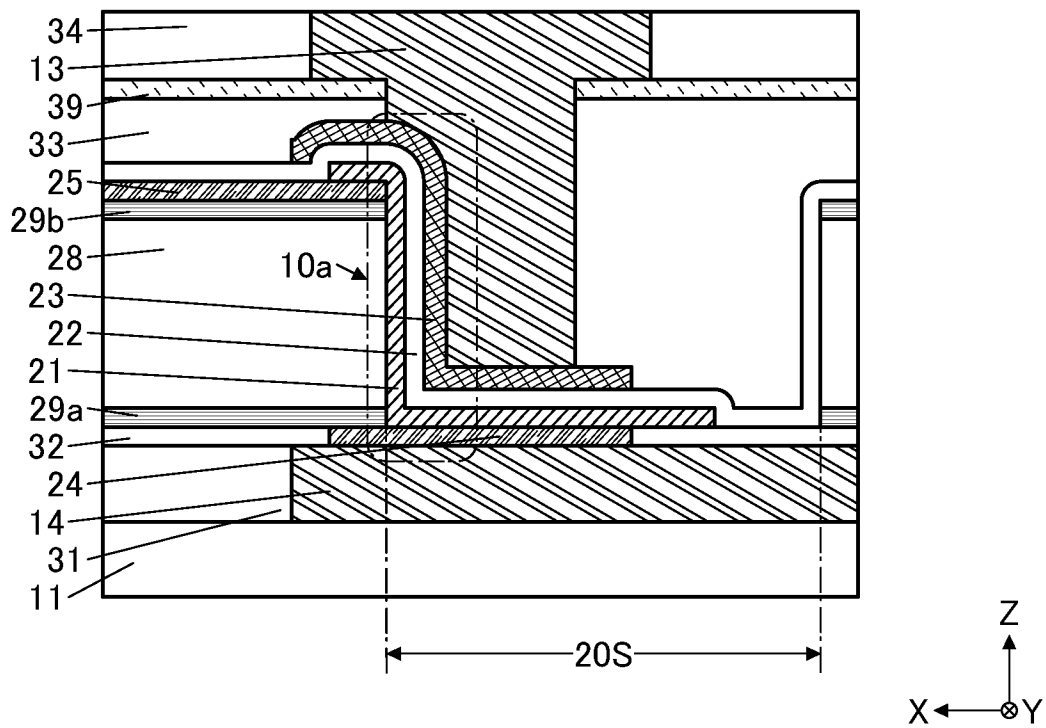
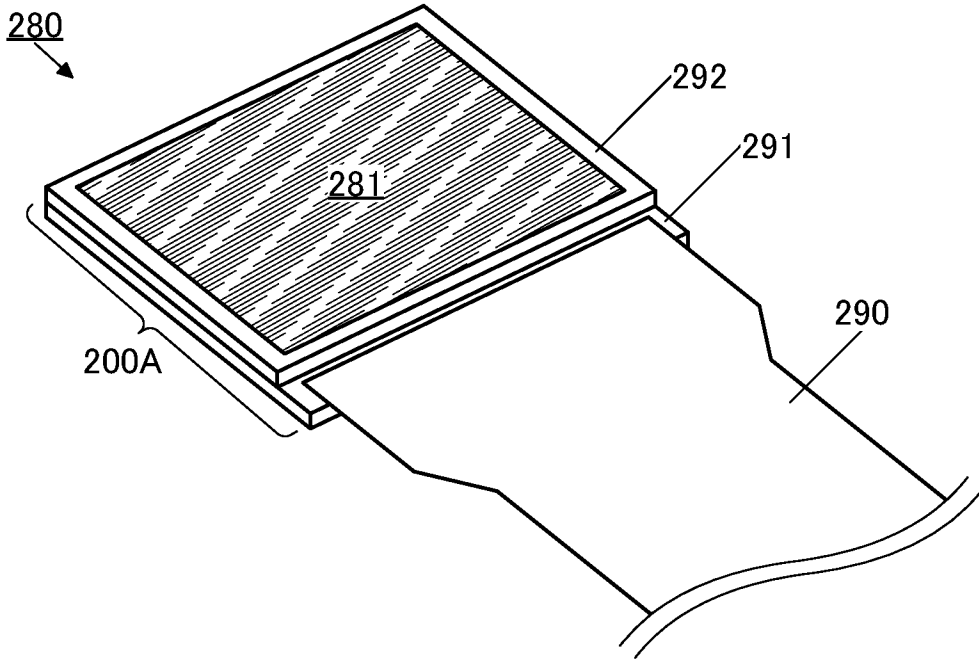


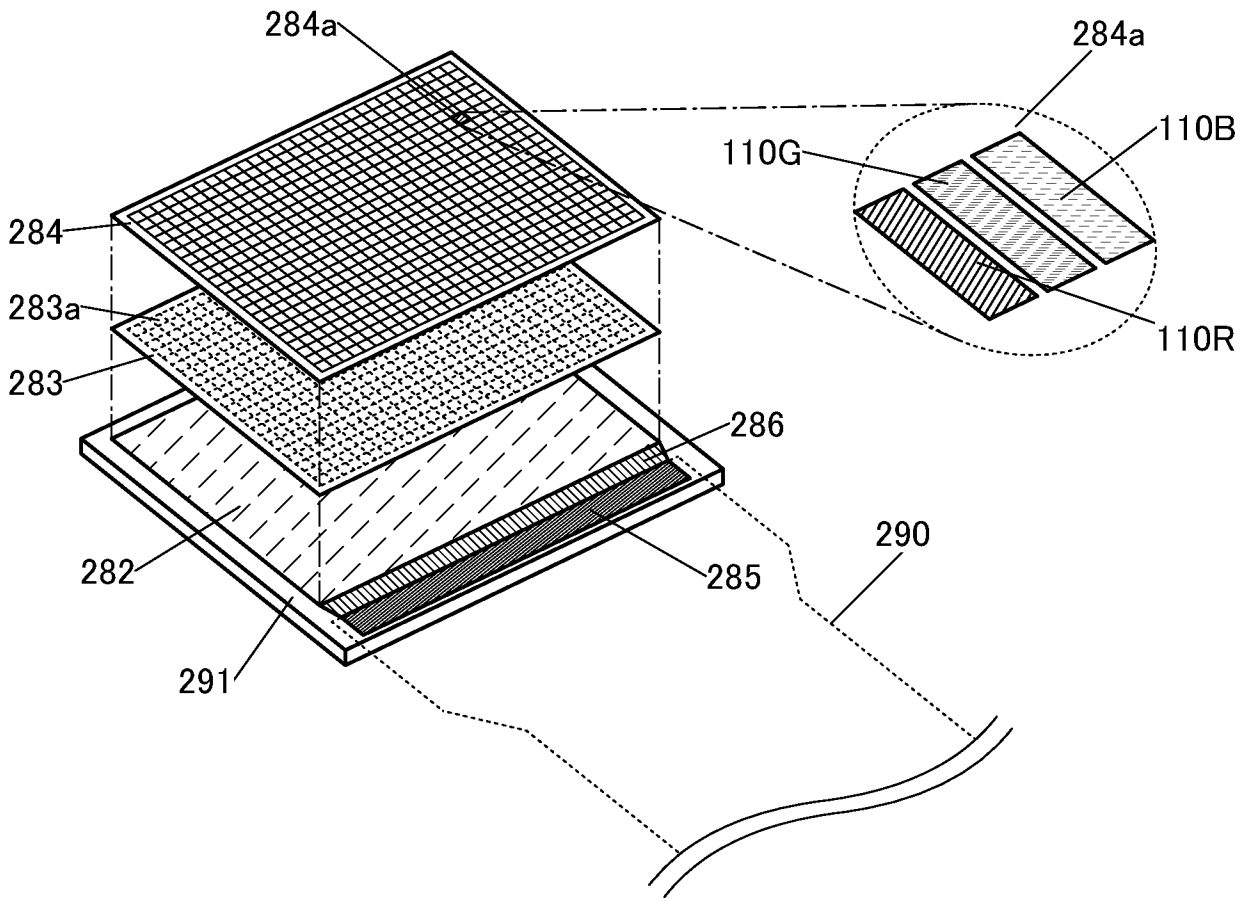
図14B



15A

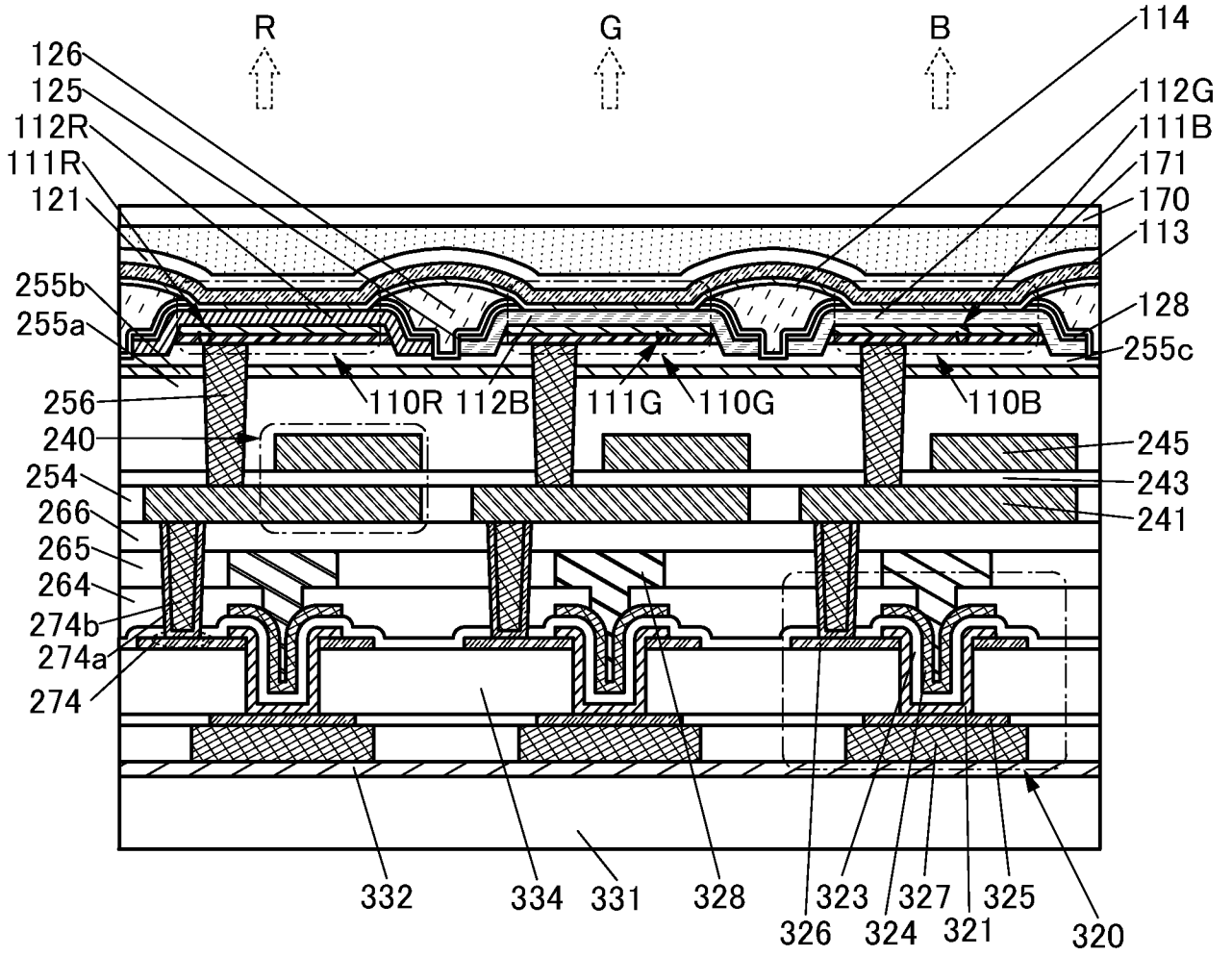


15B



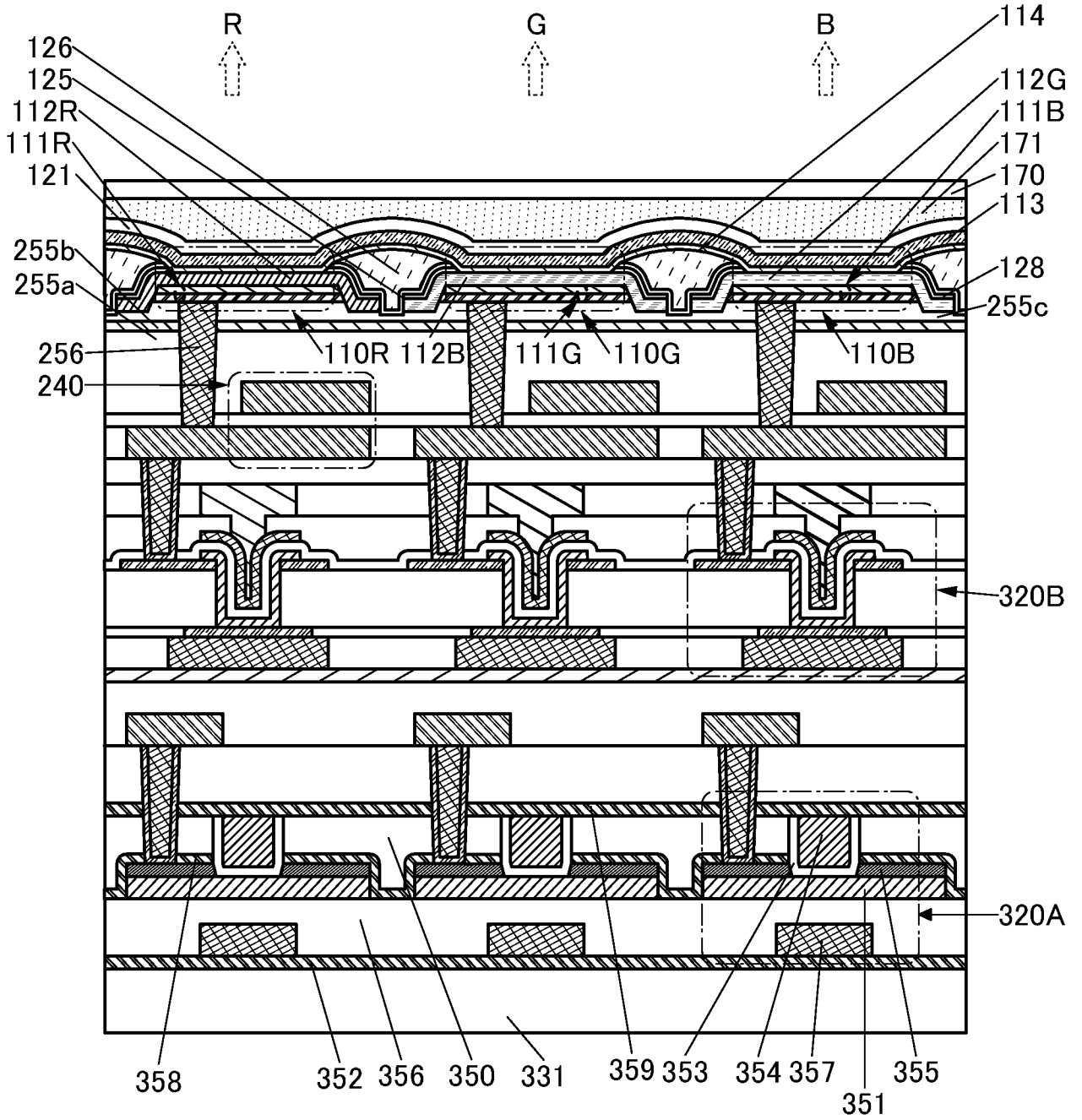
16

200A



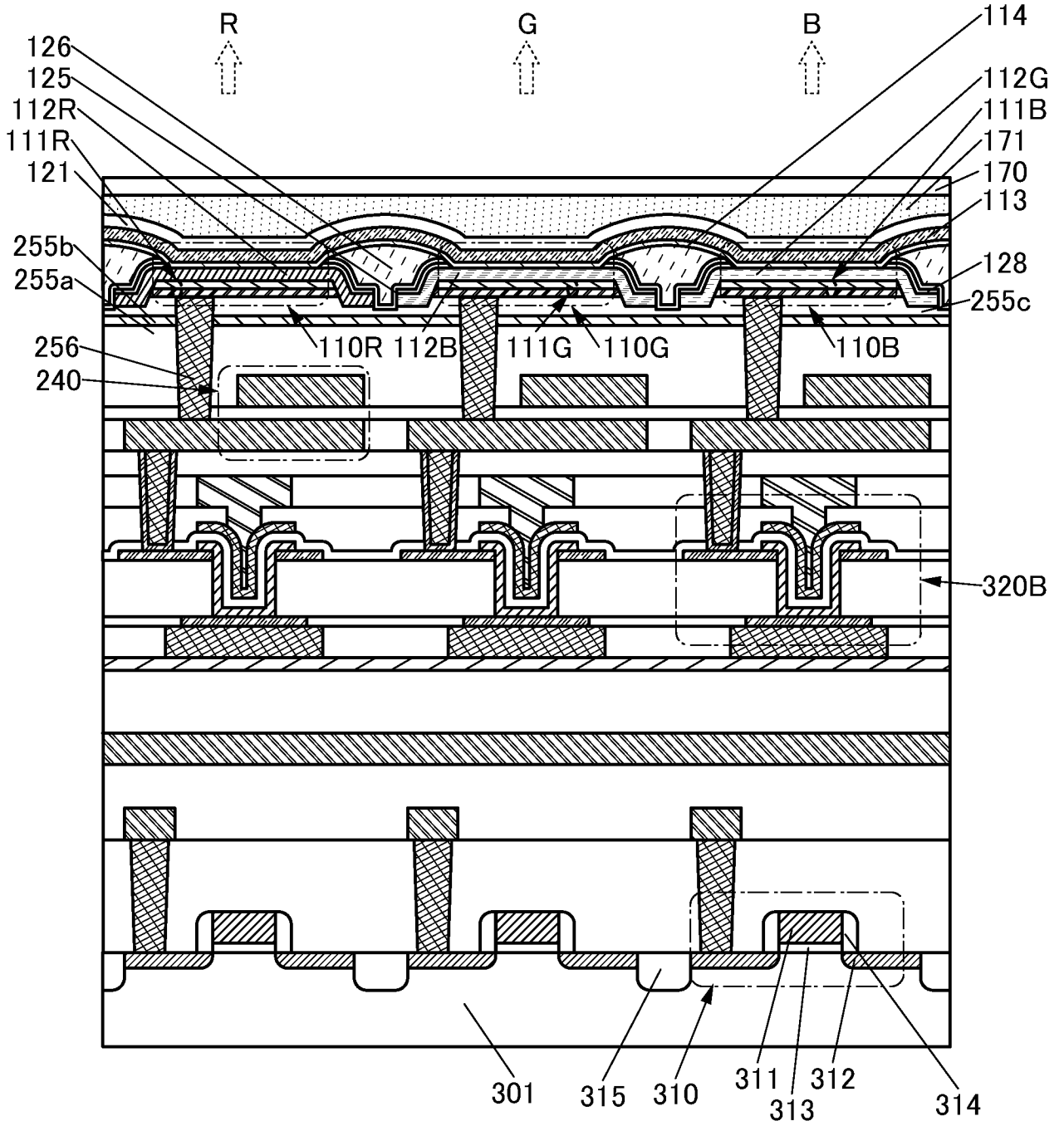
17

200B

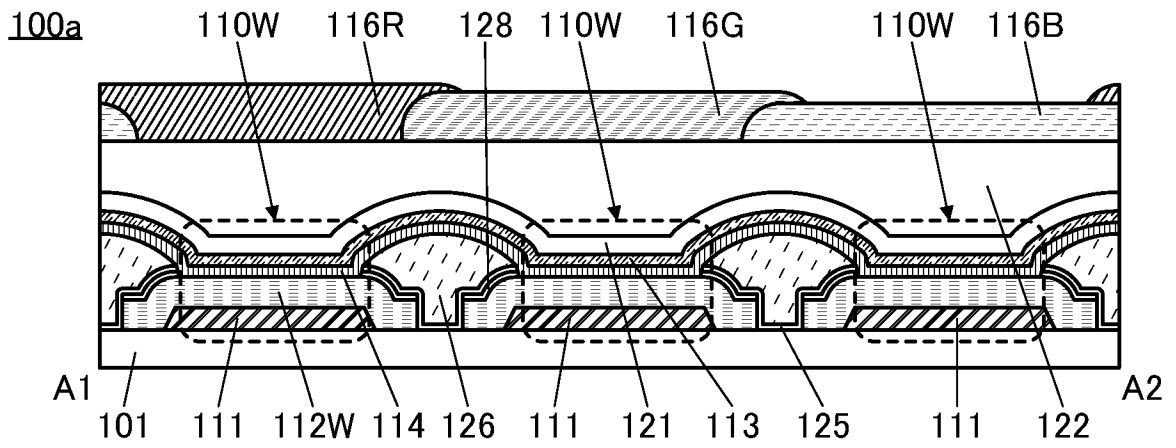


18

200C



20A



20B

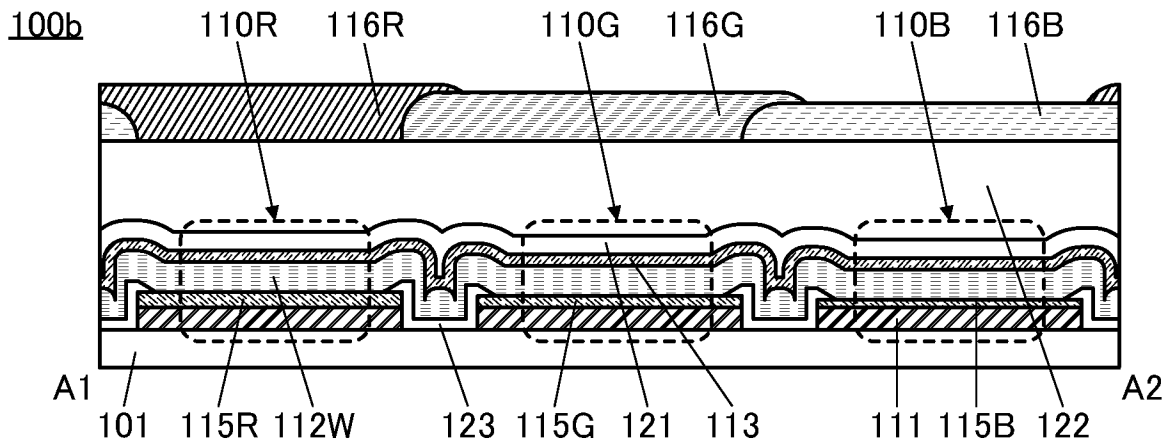


図21A

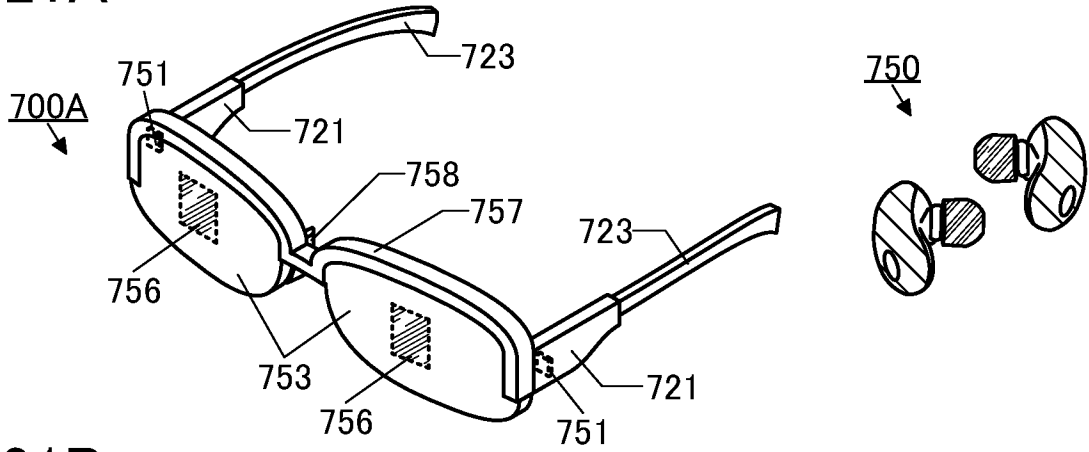


図21B

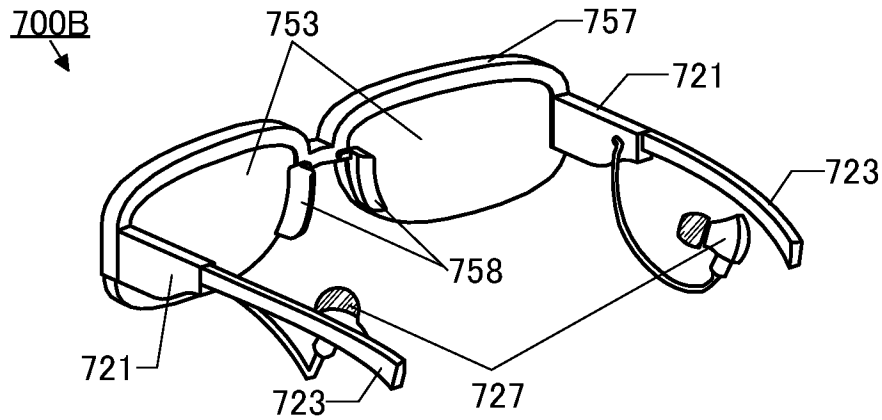


図21C

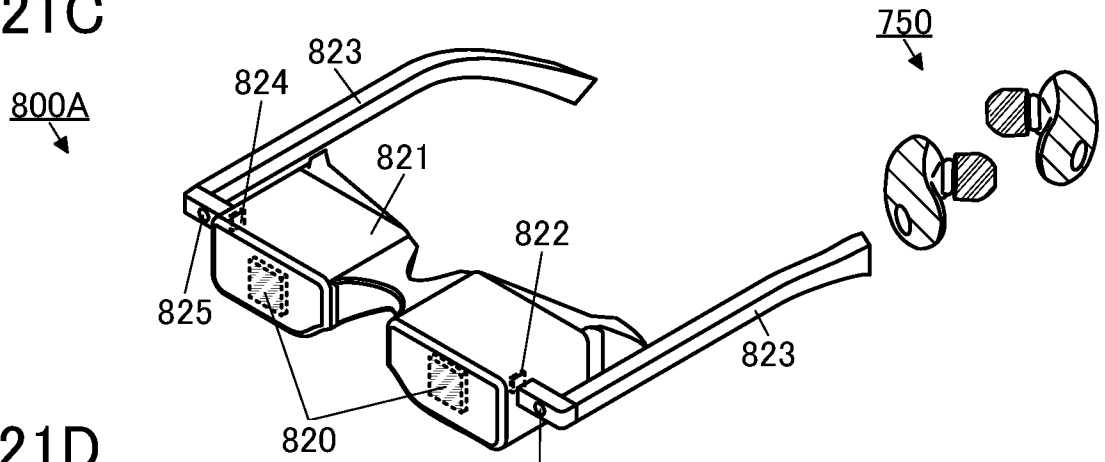


図21D

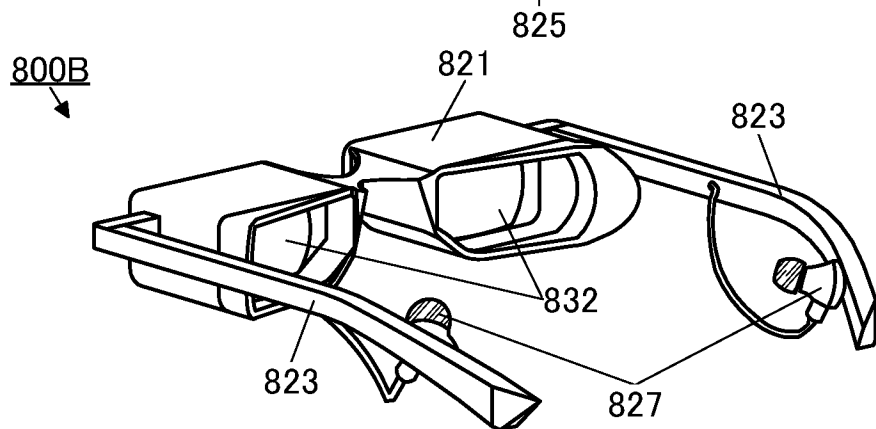


图22A

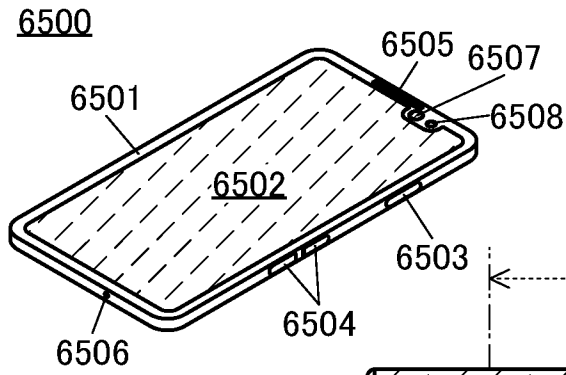


图22B

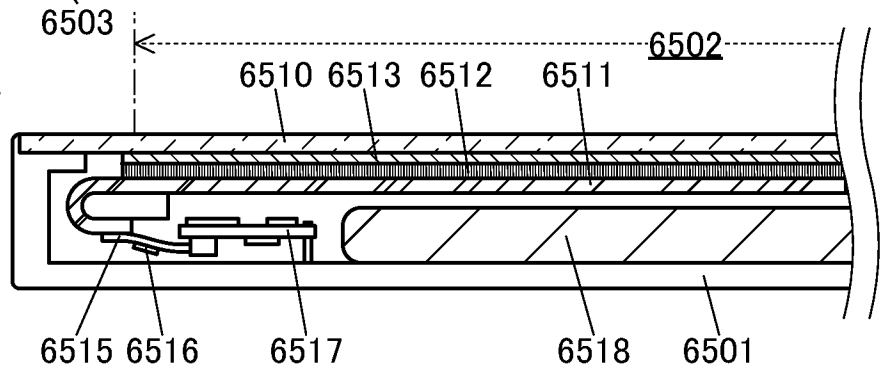


图22C

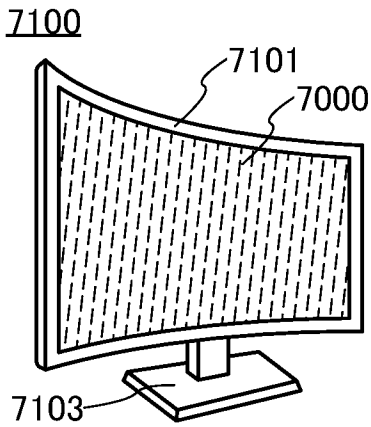


图22D

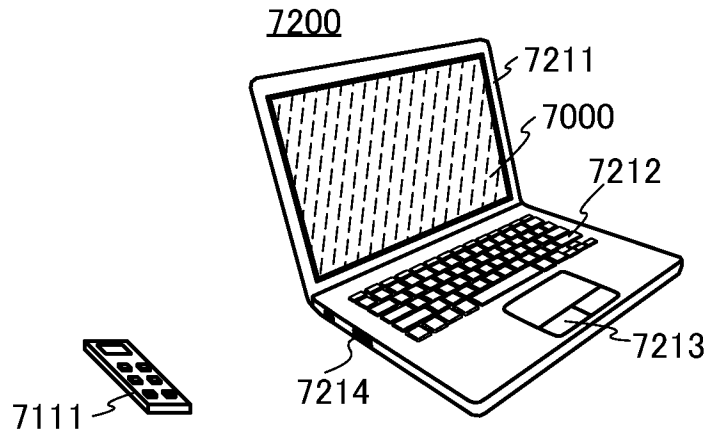


图22E

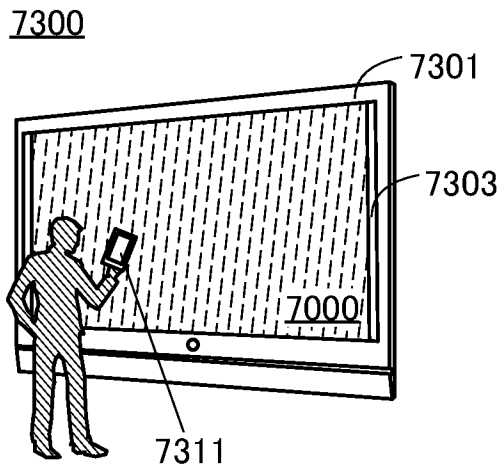


图22F

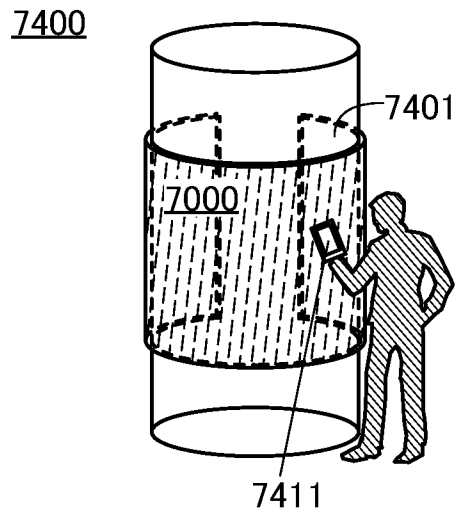


図23A

9101

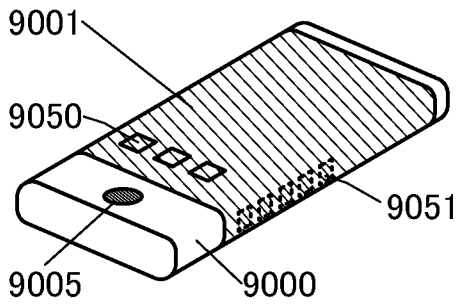


図23B

9102

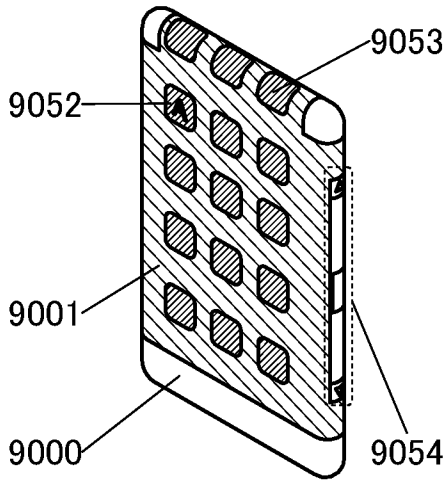


図23C

9103

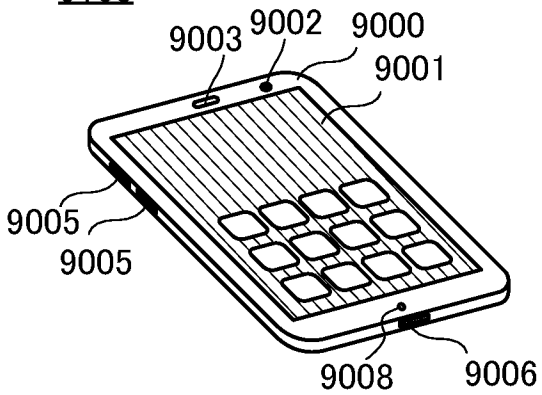


図23D

9200

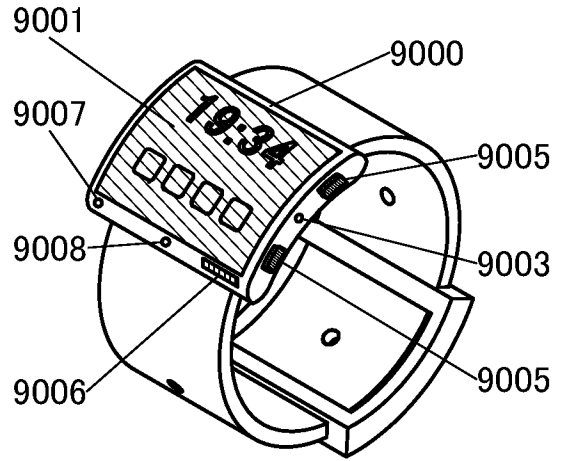


図23E

9201

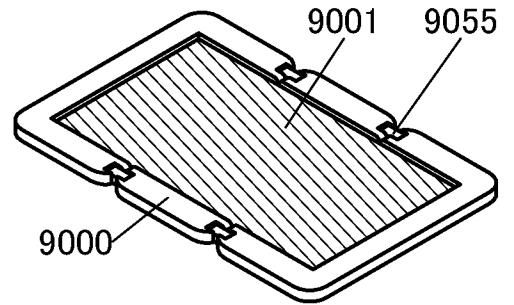


図23F

9201

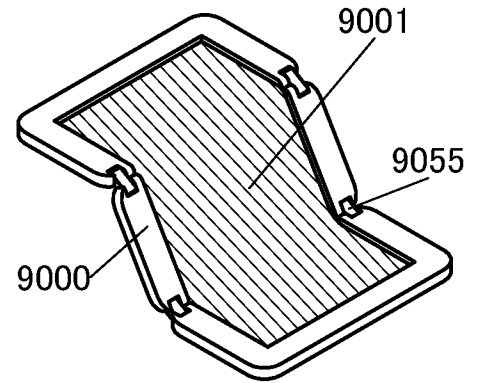
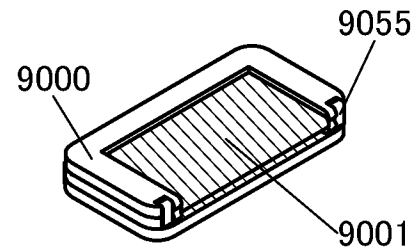


図23G

9201



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2023/053222

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 29/786</i> (2006.01)i; <i>H01L 21/8234</i> (2006.01)i; <i>H01L 27/06</i> (2006.01)i; <i>H01L 27/088</i> (2006.01)i; <i>H05B 33/14</i> (2006.01)i; <i>H10K 50/10</i> (2023.01)i		
FI: H01L29/78 626A; H01L29/78 616T; H01L29/78 618B; H01L29/78 616V; H01L29/78 617K; H01L29/78 618C; H01L27/06 102A; H01L27/088 E; H01L27/088 331E; H01L27/088 B; H05B33/14 A; H05B33/14 Z		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L29/786; H01L21/8234; H01L27/06; H01L27/088; H05B33/14; H10K50/10		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2016-149552 A (SEMICONDUCTOR ENERGY LAB CO LTD) 18 August 2016 (2016-08-18) paragraphs [0048]-[0071], [0073], [0094]-[0095], [0106], [0108]-[0111], [0130], [0138], fig. 1, 2(A), 6(C)	1-2, 4-11
Y		3-11
Y	WO 2018/203181 A1 (SEMICONDUCTOR ENERGY LAB CO LTD) 08 November 2018 (2018-11-08) paragraph [0206]	3-11
A	JP 2016-146422 A (JAPAN DISPLAY INC) 12 August 2016 (2016-08-12)	1-11
A	JP 2020-088378 A (LG DISPLAY CO LTD) 04 June 2020 (2020-06-04)	1-11
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 30 June 2023		Date of mailing of the international search report 11 July 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/IB2023/053222

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2016-149552	A	18 August 2016	US 2016/0233343 A1 paragraphs [0072]-[0095], [0097], [0118]-[0119], [0130], [0132]-[0135], [0154], [0162], fig. 1, 2A, 6C	
				TW 201640683 A	
WO	2018/203181	A1	08 November 2018	(Family: none)	
JP	2016-146422	A	12 August 2016	US 2016/0233251 A1	
				CN 105870125 A	
JP	2020-088378	A	04 June 2020	US 2020/0161475 A1	
				EP 3657550 A2	
				KR 10-2020-0059016 A	
				CN 111200024 A	
				TW 202103124 A	

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H01L 29/786(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 27/088(2006.01)i; H05B 33/14(2006.01)i; H10K 50/10(2023.01)i FI: H01L29/78 626A; H01L29/78 616T; H01L29/78 618B; H01L29/78 616V; H01L29/78 617K; H01L29/78 618C; H01L27/06 102A; H01L27/088 E; H01L27/088 331E; H01L27/088 B; H05B33/14 A; H05B33/14 Z</p>																				
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））</p> <p>H01L29/786; H01L21/8234; H01L27/06; H01L27/088; H05B33/14; H10K50/10</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年										
日本国実用新案公報	1922 - 1996年																			
日本国公開実用新案公報	1971 - 2023年																			
日本国実用新案登録公報	1996 - 2023年																			
日本国登録実用新案公報	1994 - 2023年																			
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016-08-18） 段落[0048]-[0071], [0073], [0094]-[0095], [0106], [0108]-[0111], [0130], [0138], 図1, 2(A), 6(C)</td> <td>1-2, 4-11</td> </tr> <tr> <td>Y</td> <td></td> <td>3-11</td> </tr> <tr> <td>Y</td> <td>WO 2018/203181 A1（株式会社半導体エネルギー研究所）08.11.2018（2018-11-08） 段落[0206]</td> <td>3-11</td> </tr> <tr> <td>A</td> <td>JP 2016-146422 A（株式会社ジャパンディスプレイ）12.08.2016（2016-08-12）</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>JP 2020-088378 A（エルジー ディスプレイ カンパニー リミテッド）04.06.2020 （2020-06-04）</td> <td>1-11</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016-08-18） 段落[0048]-[0071], [0073], [0094]-[0095], [0106], [0108]-[0111], [0130], [0138], 図1, 2(A), 6(C)	1-2, 4-11	Y		3-11	Y	WO 2018/203181 A1（株式会社半導体エネルギー研究所）08.11.2018（2018-11-08） 段落[0206]	3-11	A	JP 2016-146422 A（株式会社ジャパンディスプレイ）12.08.2016（2016-08-12）	1-11	A	JP 2020-088378 A（エルジー ディスプレイ カンパニー リミテッド）04.06.2020 （2020-06-04）	1-11
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																		
X	JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016-08-18） 段落[0048]-[0071], [0073], [0094]-[0095], [0106], [0108]-[0111], [0130], [0138], 図1, 2(A), 6(C)	1-2, 4-11																		
Y		3-11																		
Y	WO 2018/203181 A1（株式会社半導体エネルギー研究所）08.11.2018（2018-11-08） 段落[0206]	3-11																		
A	JP 2016-146422 A（株式会社ジャパンディスプレイ）12.08.2016（2016-08-12）	1-11																		
A	JP 2020-088378 A（エルジー ディスプレイ カンパニー リミテッド）04.06.2020 （2020-06-04）	1-11																		
<p><input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p>																				
<p>* 引用文献のカテゴリー</p> <p>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</p> <p>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</p> <p>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</p> <p>“O” 口頭による開示、使用、展示等に言及する文献</p> <p>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</p> <p>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</p> <p>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</p> <p>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</p> <p>“&” 同一パテントファミリー文献</p>																				
<p>国際調査を完了した日</p> <p>30.06.2023</p>	<p>国際調査報告の発送日</p> <p>11.07.2023</p>																			
<p>名称及びあて先</p> <p>日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>	<p>権限のある職員（特許庁審査官）</p> <p>石塚 健太郎 5F 4815</p> <p>電話番号 03-3581-1101 内線 3516</p>																			

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/IB2023/053222

引用文献			公表日	パテントファミリー文献			公表日
JP	2016-149552	A	18.08.2016	US	2016/0233343	A1	
				段落[0072]-[0095], [0097], [0118]-[0119], [0130], [0132]-[0135], [0154], [0162], 図1, 2A, 6C			
				TW	201640683	A	
-----				(ファミリーなし)			
WO	2018/203181	A1	08.11.2018				
JP	2016-146422	A	12.08.2016	US	2016/0233251	A1	
				CN	105870125	A	

JP	2020-088378	A	04.06.2020	US	2020/0161475	A1	
				EP	3657550	A2	
				KR	10-2020-0059016	A	
				CN	111200024	A	
				TW	202103124	A	
