(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 9 月 9 日 (09.09.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/183649 A1

(51) 国际专利分类号:
G11C 17/16 (2006.01)

(21) 国际申请号: PCT/CN2021/105069

(22) 国际申请日: 2021 年 7 月 7 日 (07.07.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110224959.3 2021年3月1日 (01.03.2021) CN

(71) 申请人: 长鑫存储技术有限公司 (**CHANGXIN MEMORY TECHNOLOGIES, INC.**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(72) 发明人: 王科竣 (**WANG, Kejun**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(74) 代理人: 北京同立钧成知识产权代理有限公司 (**LEADER PATENT & TRADEMARK FIRM**); 中国北京市海淀区西直门北大街32号枫蓝国际A座8F-6, Beijing 100082 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) **Title:** FUSE FAULT REPAIR CIRCUIT

(54) 发明名称: 熔丝故障修复电路

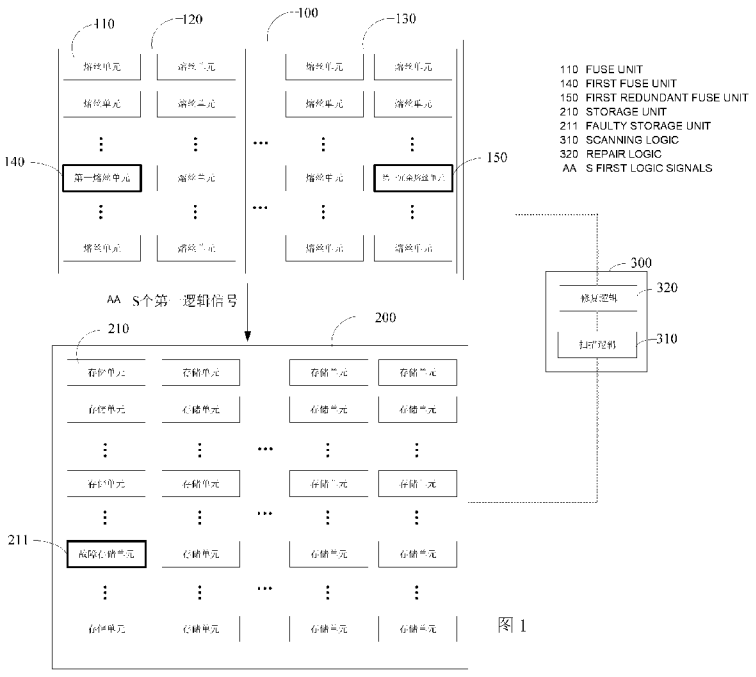


图 1

(57) **Abstract:** The present application provides a fuse fault repair circuit, comprising a fuse array, a signal storage module and a scanning and repair module. The fuse array includes a redundant fuse array and a non-redundant fuse array, and when there is no fault in the fuse array, the redundant fuse array does not output a signal, and the non-redundant fuse array outputs S first logic signals. Each storage unit in the signal storage module is configured to store a first logic signal sent by a fuse unit connected thereto. The scanning and repair module is configured to scan the storage units in the signal storage module, and when a faulty storage unit is scanned, determine

[见续页]

WO 2022/183649 A1

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

that a fault occurs in a first fuse unit connected to the faulty storage unit, and replace the first fuse unit with a first redundant fuse unit corresponding to the first fuse unit. The first redundant fuse unit belongs to the redundant fuse array, and the first logic signal corresponding to the first redundant fuse unit is a normal signal. The present application can repair a faulty fuse array, thereby improving the utilization rate of electronic fuse semiconductor memories.

(57) 摘要：本申请提供一种熔丝故障修复电路，包括熔丝阵列、信号存储模块和扫描修复模块。熔丝阵列包括冗余熔丝阵列和非冗余熔丝阵列，熔丝阵列无故障时冗余熔丝阵列无信号输出，非冗余熔丝阵列输出S个第一逻辑信号。信号存储模块中每个存储单元用于存储一个连接的熔丝单元发送的第一逻辑信号。扫描修复模块用于扫描信号存储模块中的存储单元，并在扫描到故障存储单元时，确定故障存储单元连接的第一熔丝单元发生故障，将第一熔丝单元替换为与第一熔丝单元对应的第一冗余熔丝单元。其中第一冗余熔丝单元属于冗余熔丝阵列，第一冗余熔丝单元对应的第一逻辑信号为正常信号。本申请可以对故障的熔丝阵列进行修复，以提高电子熔丝半导体存储器的利用率。

熔丝故障修复电路

本申请要求于2021年3月1日提交中国专利局、申请号为202110224959.3、申请名称为“熔丝故障修复电路”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及但不限于一种熔丝故障修复电路。

背景技术

一次可编程（One Time Programmable，OTP）是半导体存储器中的一种存储器类型，电子熔丝是OTP的一种，电子熔丝例如又可以是反熔丝（Anti-fuse）。在半导体存储器的使用中，尤其是在微调半导体存储器的电路参数和修复半导体存储器的某些制造问题等情况下，电子熔丝已经被广泛采用。电子熔丝存储与其他存储技术相比，它的读取操作是一种无法自定义的自动操作，即，电子熔丝存储器在设计完成后，读出顺序也将固定。

电子熔丝的制作和使用容易被工艺影响，但随着半导体工艺的发展，要求半导体存储器的体积不断缩小，进而引发电子熔丝的故障率不断提升。如果电子熔丝发生故障，则包含该电子熔丝的半导体存储器也会因为故障不能使用，造成极大的浪费。

发明内容

本申请实施例提供一种熔丝故障修复电路，包括：

熔丝阵列，所述熔丝阵列的输入端用于连接电源端，所述熔丝阵列的输出端用于输出S个第一逻辑信号，其中，所述熔丝阵列包括M个熔丝单元，每个所述熔丝单元对应输出一个第一逻辑信号，S和M均为大于零的整数，且S小于M；所述M个熔丝单元包括冗余熔丝阵列和非冗余熔丝阵列，所述熔丝阵列无故障时所述冗余熔丝阵列无信号输出，所述非冗余熔丝阵列输出S个所述第一逻辑信号；

信号存储模块，包括至少M个存储单元，每个所述存储单元用于存储一个连接的熔丝单元发送的第一逻辑信号；

扫描修复模块，与所述信号存储模块信号连接，用于扫描所述信号存储模块中的存储单元，并在扫描到故障存储单元时，确定所述故障存储单元连接的第一熔丝单元发生故障，将所述第一熔丝单元替换为与所述第一熔丝单元对应的第一冗余熔丝单元，所述故障存储单元中存储的第一逻辑信号为故障信号，所述第一冗余熔丝单元属于所述冗余熔丝阵列，所述第一冗余熔丝单元对应的第一逻辑信号为正常信号。

附图说明

图1为本申请一些实施例提供的熔丝故障修复电路的示意图；

图 2 为本申请另一些实施例提供的熔丝故障修复电路的示意图；
图 3 为本申请一些实施例提供的信号存储模块的示意图；
图 4 为本申请一些实施例提供的一种电性熔丝存储器的示意图。

附图标记说明：

熔丝故障修复电路	10
熔丝阵列	100
熔丝单元	110
熔丝	111
晶体管	112
反相器	113
冗余熔丝阵列	120
非冗余熔丝阵列	130
第一熔丝单元	140
第一冗余熔丝单元	150
信号存储模块	200
存储单元	210
故障存储单元	211
冗余存储单元	220
非冗余存储单元	230
信号检测电路	240
扫描修复模块	300
扫描逻辑	310
修复逻辑	320
冗余信号检测单元	400
电性熔丝存储器	20

具体实施方式

这里将详细地对示例性实施例进行说明，其示例表示在附图中。下面的描述涉及附图时，除非另有表示，不同附图中的相同数字表示相同或相似的要素。以下示例性实施例中所描述的实施方式并不代表与本公开相一致的所有实施方式。相反，它们仅是与如所附权利要求书中所详述的、本公开的一些方面相一致的装置和方法的例子。

一次可编程（One Time Programmable，OTP）是半导体存储器中的一种存储器类型，电子熔丝是 OTP 的一种，电子熔丝例如可以是反熔丝（Anti-fuse）。随着半导体工艺的发展，要求半导体存储器的体积不断缩小，但电子熔丝的制作和使用容易被工艺影响。因此半导体存储器的体积越小，电子熔丝的故障率越高。而如果电子熔丝发生故障，则包含该电子熔丝的半导体存储器也会因为故障无法使用，这就造成了极大的浪费。

电子熔丝类半导体存储器中包括反熔丝阵列，该反熔丝阵列又包括非冗余熔丝阵列和

冗余熔丝阵列。在电子熔丝类半导体存储器无故障使用时，该冗余熔丝阵列处于备用状态，不被使用，而该非冗余熔丝阵列处于使用状态，如果该非冗余熔丝阵列出现故障，则会直接导致该电子熔丝类半导体存储器出现故障而被废弃。

因此，本申请提供一种熔丝故障修复电路 10，该熔丝故障修复电路 10 可以扫描出反熔丝阵列中非冗余熔丝阵列中出现故障的熔丝单元，再利用冗余熔丝阵列中的熔丝单元替换出现故障的熔丝单元。这样一来就实现了非冗余熔丝阵列的修复，避免了因为非冗余熔丝阵列故障而废弃整个半导体存储器的情况。

以下详细对本申请提供的该熔丝故障修复电路 10 的结构和运行原理进行阐述。

请参见图 1，本实施例提供的该熔丝故障修复电路 10 包括熔丝阵列 100、信号存储模块 200 和扫描修复模块 300。

该熔丝阵列 100 的输入端用于连接电源端，该熔丝阵列 100 的输出端用于输出 S 个第一逻辑信号。其中，该熔丝阵列 100 包括 M 个熔丝单元 110、每个该熔丝单元 110 对应输出一个该第一逻辑信号，S 和 M 均为大于零的整数，且 S 小于 M。该 M 个熔丝单元 110 包括冗余熔丝阵列 120 和非冗余熔丝阵列 130，该熔丝阵列 100 无故障时该冗余熔丝阵列 120 无信号输出，该非冗余熔丝阵列 130 输出 S 个该第一逻辑信号。

如图 2 所示为 M 的值为 256 时该熔丝阵列 100 的示意图，在图 2 中，256 个该熔丝单元 100 呈 16 列、16 行的方式排列分布。如图 2 以 fn_m 来标记每个熔丝单元 110，其中 n 用于表示列数的标记，m 用于表示行数的标记，例如 f0_0 代表第 1 列第 1 行的该熔丝单元 100，f0_15 代表第 1 列第 16 行的该熔丝单元 100，f15_0 代表第 16 列第 1 行的该熔丝单元 100，f15_15 代表第 16 列第 16 行的该熔丝单元 100。

如图 2 所示，假设该 256 个该熔丝单元 100 中非冗余熔丝阵列 130 占有 16 行 8 列个熔丝单元 110，该非冗余熔丝阵列 130 对应的熔丝单元标识为 f0_0、f0_1、f0_2……f0_15，f1_0、f1_1、f1_2……f1_15，f2_0、f2_1、f2_2……f2_15，f3_0、f3_1、f3_2……f3_15，f4_0、f4_1、f4_2……f4_15，f5_0、f5_1、f5_2……f5_15，f6_0、f6_1、f6_2……f6_15，f7_0、f7_1、f7_2……f7_15。

对应的，该 256 个熔丝单元 100 中冗余熔丝阵列 120 占有剩余的 16 行 8 列个熔丝单元 110，该冗余熔丝阵列 120 对应的熔丝单元标识为 f8_0、f8_1、f8_2……f8_15，f9_0、f9_1、f9_2……f9_15，f10_0、f10_1、f10_2……f10_15，f11_0、f11_1、f11_2……f11_15，f12_0、f12_1、f12_2……f12_15，f13_0、f13_1、f13_2……f13_15，f14_0、f14_1、f14_2……f14_15，f15_0、f15_1、f15_2……f15_15。

该信号存储模块 200 包括至少 M 个存储单元 210，每个该存储单元 210 用于存储一个连接的该熔丝单元 110 发送的第一逻辑信号。当该熔丝阵列 100 发出 S 个第一逻辑信号时，该信号存储模块 200 对应得存储该 S 个第一逻辑信号。

在一些实施例中，该熔丝阵列 100 由 N1 行 L1 列熔丝单元 110 排列组成，该至少 M 个存储单元 210 形成一个 N2 行 L2 列的存储阵列。其中，N1、L1、N2 和 L2 均为大于零的整数，且 N2 大于或等于 N1，L2 大于或等于 L1。在对该熔丝阵列 100 输出的第一逻辑信号进行存储时，每行该存储单元 210 分别用于存储该熔丝阵列中一行熔丝单元 110 输出的第一逻辑信号。

具体的，请参考图 2，每行该存储单元 210 接收对应的时钟序列 broadcast<m>，并基于该时钟序列 broadcast<m>将接收到的第一逻辑信号依次向后传播，其中 m 用于表示行数的标记。图 1 中示出了非冗余熔丝阵列中第 1 行和第 16 行的熔丝单元 110 输出第一逻辑信号时的存储示意图。在图 1 中，第 1 行的熔丝单元 110 输出的第一逻辑信号在存入第 1 行该存储单元 210 时，该第 1 行该存储单元 210 接收时钟序列 broadcast<0>，并基于 broadcast<0>将接收到的第一逻辑信号依次向后传播。第 16 行的熔丝单元 110 输出的第一逻辑信号在存入第 16 行该存储单元 210 时，该第 16 行该存储单元 210 接收时钟序列 broadcast<15>，并基于 broadcast<15>将接收到的第一逻辑信号依次向后传播。

更进一步的，在每行该存储单元 210 接收对应的时钟序列 broadcast<m>，并基于该时钟序列 broadcast<m>进行第一逻辑信号的传播和存储时，还需要根据每个第一逻辑信号携带的地址编码进行对应存储。具体的，每个该第一逻辑信号携带有一个地址编码，每个该存储单元 210 设置有一个地址编码，该信号存储模块 200 检测到该第一逻辑信号携带的地址编码与该存储单元 210 的地址编码匹配时，将该第一逻辑信号存入该存储单元 210。

如图 1 所示，每列该熔丝单元 110 都有对应的地址编码 WL<n>，其中 n 用于表示列数的标记。第 1 列的熔丝单元 110 的地址编码为 WL<0>，第 2 列的熔丝单元 110 的地址编码为 WL<1>，以此类推。而 WL<n>具体为四位数的编码（图 1 中未具体示出，图 1 中用 WL<n>进行标识只是为了简要说明每个熔丝单元 110 都具有对应的地址编码），即每个该熔丝单元 110 都有一个对应的地址编码 WL<n>。对应的，如图 1 所示，每个该存储单元 210 都有一个对应的地址编码 WL[3:0]，该地址编码 WL[3:0]为四位数编码，该地址编码 WL[3:0]与 WL<n>一一对应。例如该地址编码 WL[3:0]为 WL[0000]时表示读取标识为 f0_0 的熔丝单元 110 输出的第一逻辑信号，该地址编码 WL[3:0]为 WL[0111]时表示读取标识为 f7_0 的熔丝单元 110 输出的第一逻辑信号。

可选的，该熔丝单元 110 包括熔丝 111、晶体管 112 和反相器 113。该熔丝 111 的一端用于连接该电源端（图 1 中所示的 VANT），该晶体管 112 的源极与该熔丝 111 的输出端连接，该晶体管 112 的漏极与该信号存储模块 200 的输入端连接，该晶体管 112 的栅极用于接收与该熔丝单元 110 对应的地址编码。该晶体管 112 用于接收该熔丝 111 的输出信号，并将该熔丝 111 的输出信号和该熔丝单元 110 对应的地址编码结合后输出该第一逻辑信号。因此，该信号存储模块 200 可以根据该第一逻辑信号确定出对应的熔丝单元 110 的地址编码，再根据该存储单元 210 和该熔丝单元 110 的地址编码匹配结果来存储该熔丝单元 110 输出的该第一逻辑信号。该反相器 113 的输入端与该晶体管 112 的漏极连接，该反相器 113 的输出端与该信号存储模块 200 连接，该反相器 113 用于对该第一逻辑信号进行信号处理后输入至该信号存储模块 200。即，该晶体管 112 输出的信号经过该反相器 113 进行信号的反相处理后才生成该第一逻辑信号，该第一逻辑信号再由该信号存储模块 200 进行存储。

该扫描修复模块 300 与该信号存储模块 200 信号连接。在该信号存储模块 200 存储完该熔丝阵列 100 输出的 S 个第一逻辑信号后，该扫描修复模块 300 用于扫描该信号存储模块 300 中的存储单元 210，并在扫描到故障存储单元 211 时，确定该故障存储单元 211 连接的第一熔丝单元 140 发生故障。其中，该故障存储单元 211 中存储的第一逻辑信号为故障信号。该故障信号例如具有 0、1 之类的标识，以该故障信号具有的标识为 1 为例，当

该扫描修复模块 300 检测到到某个存储单元 210 中的第一逻辑信号具有的标识为 1 时，确定该某个存储单元 210 为该故障存储单元 211。

可选的，如图 2 所示，该存储单元 210 具有状态标记 Rn_m，其中 n 代表列的标识，m 代表行的标识，该状态标记用于标记该存储单元中存储的第一逻辑信号为正常信号或者故障信号。该扫描修复模块 200 具体用于扫描该信号存储模块 200 中的存储单元 210 的状态标记，根据该存储单元 210 的状态标记确定该存储单元是否为该故障存储单元 211。假设该存储单元 210 的状态标记为“0”代表正常，即 Rn_m=0 代表正常，该存储单元 210 的状态标记为“1”代表故障，即 Rn_m=1 代表故障，则当该扫描修复模块 300 扫描到某个该存储单元 210 的状态标记为“1”时，即 Rn_m=1 时，确定该某个该存储单元 210 为该故障存储单元 211。

可选的，该扫描修复模块 300 还用于接收扫描编码，并根据该扫描编码扫描该存储单元 210，其中，该扫描编码中包含该存储单元 210 的地址编码。即，该扫描修复模块 300 不必要对该信号存储模块 200 中的全部存储单元 210 进行扫描，而只需要根据该扫描编码扫描对应的存储单元 210,，这样就减少了该扫描修复模块 300 的工作负荷。

当该扫描修复模块 300 确定了该故障存储单元 211 后，该扫描修复模块 300 将与该故障存储单元 211 对应的该第一熔丝单元 140 替换为与该第一熔丝单元 140 对应的第一冗余熔丝单元 150。其中，该第一冗余熔丝单元 150 属于该冗余熔丝阵列，该第一冗余熔丝单元 150 对应的第一逻辑信号为正常信号。即，该扫描修复模块 300 确定该故障存储单元 211 后，利用该熔丝阵列 100 中的冗余熔丝阵列 120 中的任意一个或特定的熔丝单元替换非冗余熔丝阵列 130 中出现故障的熔丝单元，从而完成该熔丝阵列 100 的非冗余熔丝阵列 130 的修复。

可选的，该扫描修复模块 300 包括扫描逻辑 310 和修复逻辑 320，该扫描逻辑 310 用于扫描该信号存储模块 200 中的存储单元 210，当该扫描逻辑 310 扫描到该故障信号时，确定包含该故障信号的存储单元 210 为该故障存储单元 211，并发出修复信号至该修复逻辑 320。该修复逻辑 320 在接收到该修复信号后，从该冗余熔丝阵列确定出与该第一熔丝单元 140 对应的该第一冗余熔丝单元 150，并移位该第一冗余熔丝单元 150 至该第一熔丝单元 140 的位置，完成该冗余熔丝阵列的修复。其中，该修复逻辑 320 可以设定指示以基于该扫描逻辑 310 发出的修复信号来确定该第一熔丝单元 140 所在的位置。

可选的，该扫描修复模块 300 在确定该第一熔丝单元 140 所在的行和列后，根据该第一熔丝单元 140 所在行和列确定该第一冗余熔丝单元 150 所在行和列。其中，该第一熔丝单元 140 所在列和该第一冗余熔丝单元 150 所在为对称列，该第一熔丝单元 140 所在的行和该第一冗余熔丝单元 150 所在的行相同。例如图 1 所示，如果该第一熔丝单元 140 的标识为 f0_0，即该第一熔丝单元 140 所在的列数为 1，则该第一冗余熔丝单元 150 的标识为 f15_0，此时该第一冗余熔丝单元 150 所在的列数为 16。如果该第一熔丝单元 140 的标识为 f2_0，即该第一熔丝单元 140 所在的列数为 3，则该第一冗余熔丝单元 150 的标识为 f13_0，此时该第一冗余熔丝单元 150 所在的列数为 14。如果该第一熔丝单元 140 的标识为 f3_1，即该第一熔丝单元 140 所在的列数为 4，则该第一冗余熔丝单元 150 的标识为 f12_0，此时该第一冗余熔丝单元 150 所在的列数为 13。

综上，本实施例提供的该熔丝故障修复电路 10 利用该扫描修复模块 300 扫描该信号存储模块 200 中的存储单元 210，并在扫描到该故障存储单元 211 时将该第一熔丝单元 140 替换为与该第一熔丝单元 140 对应的第一冗余熔丝单元 150，由此完成故障的非冗余熔丝阵列 130 的修复。因此，本实施例提供的该熔丝故障修复电路 10 可以在电子熔丝发生故障时保障半导体存储器仍然可以正常使用，避免了电子熔丝类半导体存储器的大量浪费。

如图 2 和图 3 所示，在一些实施例中，该 M 个存储单元 210 中包括冗余存储单元 220 和非冗余存储单元 230。该信号存储模块 200 还包括信号检测电路 240，该信号检测电路 240 的输入端连接该熔丝阵列 100 的输出端，该信号检测电路 100 的输出端连接至少 M 个该存储单元 210。当该信号检测电路 100 检测到该第一逻辑信号为冗余信号时，该信号存储模块 200 将该第一逻辑信号存储至该冗余存储单元 220。当该信号检测电路 100 检测到该第一逻辑信号为非冗余信号时，该信号存储模块 200 将该第一逻辑信号存储至该非冗余存储单元 230。

如图 3 所示，该信号检测电路 240 接收该时钟序列 broadcast<m>和 WL<n>，其中 broadcast<m>用于驱动信号传播，WL<n>为该第一逻辑信号的标识。可选的，当 WL<n>=0 时，表示该第一逻辑信号属于非冗余信号，则该信号存储模块 200 将该第一逻辑信号存入至该非冗余存储单元 230。当 WL<n>=1 时，表示该第一逻辑信号属于冗余信号，则该信号存储模块 200 将该第一逻辑信号存入至该冗余存储单元 220。

需要说明的是，当该非冗余熔丝阵列 130 无故障的时候，不会发生冗余熔丝单元替换故障的非冗余熔丝单元的情况，此时该熔丝阵列 100 输出的该第一逻辑信号均属于非冗余信号。对应的，该信号存储模块 200 在进行该第一逻辑信号的存储时，该冗余存储单元 220 没有信号存入。而当该非冗余熔丝阵列 130 有故障的时候，该第一冗余熔丝单元 150 替换该第一熔丝单元 140，此时该熔丝阵列 100 输出的该第一逻辑信号中有属于冗余信号的逻辑信号。对应的，该信号存储模块 200 在进行该第一逻辑信号的存储时，该冗余存储单元 220 中有信号存入。

可选的，该熔丝故障修复电路 10 对应设置有冗余信号检测单元 400，该冗余信号检测单元 400 与该冗余存储单元 220 的输出端连接。当该冗余存储单元 220 存储有信号时，该冗余信号检测单元 400 输出故障修复信号，当该冗余信号检测单元 400 检测到该故障修复信号时，证明该熔丝阵列 100 中的该非冗余熔丝阵列 130 发生故障，且已经被该冗余熔丝阵列 120 替换修复。

该故障修复信号是如图 3 所示的 L1，该冗余信号检测单元 400 只要检测到 L1=1，则证明该冗余存储单元 220 存储有该第一逻辑信号，即证明该非冗余熔丝阵列 130 发生故障，且已经被该冗余熔丝阵列 120 替换修复。

在一些实施例中，该信号存储模块 200 中的该第一存储单元 210 还用于接收时钟驱动脉冲，当该时钟驱动脉冲为第一脉冲时，该第一存储单元 210 截断同行中的相邻存储单元 210 的信号存入。其中，该信号存储模块 200 在存入该第一逻辑信号时，同行的存储单元 210 按照顺序存入数据，该相邻存储单元 210 为下一个即将存入信号的单元。

如图 2 所示，该冗余存储单元 220 和该非冗余存储单元 230 分别接收有驱动时钟 WL[2:0]&CLK，如果将该第一脉冲设定为除[111]以外的其他编码，则当 WL[2:0]不等于[111]

时，例如 WL[2:0]=[000]，则该驱动时钟 WL[2:0]&CLK 驱动该存储单元 210 继续向后传播该第一逻辑信号，当 WL[2:0]等于[111]时，则该存储单元 210 停止继续向后传播该第一逻辑信号。

综上，在本实施例中，该信号存储模块 200 按照该冗余存储单元 220 和该非冗余存储单元 230 的存储形式对该第一逻辑信号进行鉴别存储，即当该第一逻辑信号是由该非冗余熔丝阵列 130 输出的，则将该第一逻辑信号存入至该非冗余存储单元 230。而当该非冗余熔丝阵列 130 出现故障，并由该冗余熔丝阵列 120 进行替换修复时，用于替换修复的该第一冗余熔丝单元 150 输出的该第一逻辑信号存入至该冗余存储单元 220。本实施例又设置有冗余信号检测单元 400，当该冗余信号检测单元 400 检测到该冗余存储单元 220 中存储有信号时输出该故障修复信号。该故障修复信号可以显示在用户界面上，由此工作人员获知该熔丝阵列 100 已经完成一次自动修复，有利于工作人员对熔丝阵列的状态进行监控。

请参见图 4，本申请的一个实施例提供一种电性熔丝存储器 20，该电性熔丝存储器 20 包括如上任一个实施例提供的该熔丝故障修复电路 10。该电性熔丝存储器 20 还可以包括其他配置的元件，本申请不做限定。

本领域技术人员在考虑说明书及实践这里公开的申请后，将容易想到本申请的其它实施方案。本申请旨在涵盖本申请的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本申请的一般性原理并包括本申请未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的，本申请的真正范围和精神由下面的权利要求书指出。

应当理解的是，本申请并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本申请的范围仅由所附的权利要求书来限制。

权 利 要 求 书

1、一种熔丝故障修复电路，包括：

熔丝阵列，所述熔丝阵列的输入端用于连接电源端，所述熔丝阵列的输出端用于输出 S 个第一逻辑信号，其中，所述熔丝阵列包括 M 个熔丝单元，每个所述熔丝单元对应输出一个第一逻辑信号，S 和 M 均为大于零的整数，且 S 小于 M；所述 M 个熔丝单元包括冗余熔丝阵列和非冗余熔丝阵列，所述熔丝阵列无故障时所述冗余熔丝阵列无信号输出，所述非冗余熔丝阵列输出 S 个所述第一逻辑信号；

信号存储模块，包括至少 M 个存储单元，每个所述存储单元用于存储一个连接的熔丝单元发送的第一逻辑信号；

扫描修复模块，与所述信号存储模块信号连接，用于扫描所述信号存储模块中的存储单元，并在扫描到故障存储单元时，确定所述故障存储单元连接的第一熔丝单元发生故障，将所述第一熔丝单元替换为与所述第一熔丝单元对应的第一冗余熔丝单元，所述故障存储单元中存储的第一逻辑信号为故障信号，所述第一冗余熔丝单元属于所述冗余熔丝阵列，所述第一冗余熔丝单元对应的第一逻辑信号为正常信号。

2、根权利要求 1 所述的熔丝故障修复电路，其中，所述存储单元具有状态标记，所述状态标记用于标记所述存储单元中存储的第一逻辑信号为正常信号或者故障信号；

所述扫描修复模块具体用于扫描所述信号存储模块中的存储单元的状态标记，根据所述存储单元的状态标记确定所述存储单元是否为所述故障存储单元。

3、根据权利要求 1 所述的熔丝故障修复电路，其中，所述至少 M 个存储单元中包括冗余存储单元和非冗余存储单元；

所述信号存储模块还包括信号检测电路，所述信号检测电路的输入端连接所述熔丝阵列的输出端，所述信号检测电路的输出端连接所述至少 M 个存储单元；

当所述第一逻辑信号为冗余信号时，将所述第一逻辑信号存储至所述冗余存储单元；

当所述第一逻辑信号为非冗余信号时，将所述第一逻辑信号存储至所述非冗余存储单元。

4、根据权利要求 3 所述的熔丝故障修复电路，还包括：

冗余信号检测单元，与所述冗余存储单元的输出端连接；

当所述冗余存储单元存储有信号时，所述冗余信号检测单元输出故障修复信号。

5、根据权利要求 1 所述的熔丝故障修复电路，其中，所述熔丝阵列由 N1 行 L1 列熔丝单元排列组成，所述至少 M 个存储单元形成一个 N2 行 L2 列的存储阵列，N2 大于或等于 N1，L2 大于或等于 L1；

每行存储单元分别用于存储所述熔丝阵列中一行熔丝单元输出的第一逻辑信号。

6、根据权利要求 5 所述的熔丝故障修复电路，其中，所述信号存储模块中的第一存储单元还用于接收时钟驱动脉冲；

当所述时钟驱动脉冲为第一脉冲时，所述第一存储单元截断同行中的相邻存储单元的信号存入，同行的存储单元按照顺序存入数据，所述相邻存储单元为下一个即将存入信号的单元。

7、根据权利要求 5 所述的熔丝故障修复电路，其中，所述扫描修复模块在确定所述第一熔丝单元所在的行和列后，根据所述第一熔丝单元所在行和列确定所述第一冗余熔丝单元所在行和列，其中，所述第一熔丝单元所在列和所述第一冗余熔丝单元所在列为对称列，所述第一熔丝单元所在的行和所述第一冗余熔丝单元所在的行相同，其中，所述对称列表示任意两列的列数之和等于其他任意两列的列数之和。

8、根据权利要求 1 所述的熔丝故障修复电路，其中，每个所述第一逻辑信号携带有一个地址编码，每个所述存储单元设置有一个地址编码；

所述信号存储模块检测到所述第一逻辑信号携带的地址编码与所述存储单元的地址编码匹配时，将所述第一逻辑信号存入所述存储单元。

9、根据权利要求 8 所述的熔丝故障修复电路，其中，所述熔丝单元包括：

熔丝，一端用于连接所述电源端；

晶体管，所述晶体管的源极与所述熔丝的输出端连接，所述晶体管的漏极与所述信号存储模块的输入端连接，所述晶体管的栅极用于接收与所述熔丝单元对应的地址编码；

所述晶体管用于接收所述熔丝的输出信号，并将所述熔丝的输出信号和所述熔丝单元对应的地址编码结合后输出所述第一逻辑信号。

10、根据权利要求 9 所述的熔丝故障修复电路，还包括：

反相器，所述反相器的输入端与所述晶体管的漏极连接，所述反相器的输出端与所述信号存储模块连接，所述反相器用于对所述第一逻辑信号进行信号处理后输入至所述信号存储模块。

11、根据权利要求 8 所述的熔丝故障修复电路，其中，所述扫描修复模块还用于接收扫描编码，并根据所述扫描编码扫描存储单元；

其中，所述扫描编码中包含存储单元的地址编码。

12、一种电性熔丝存储器，包括如权利要求 1- 11 任一项所述的熔丝故障修复电路。

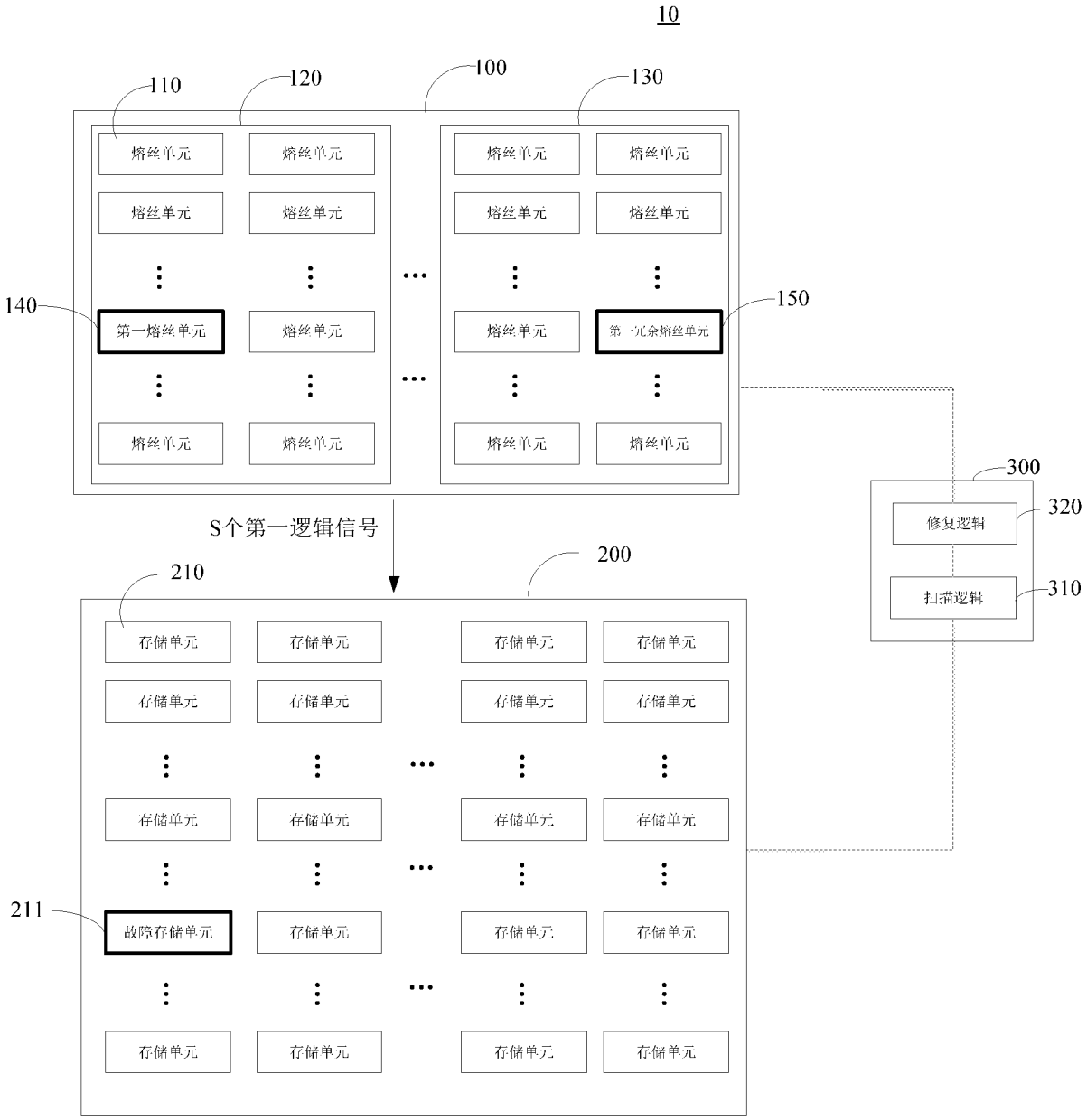

10
110
120
100
130
熔丝单元
第一熔丝单元
140
150
第一冗余熔丝单元
300
修复逻辑
320
扫描逻辑
310
S个第一逻辑信号
210
200
存储单元
211
故障存储单元

图 1

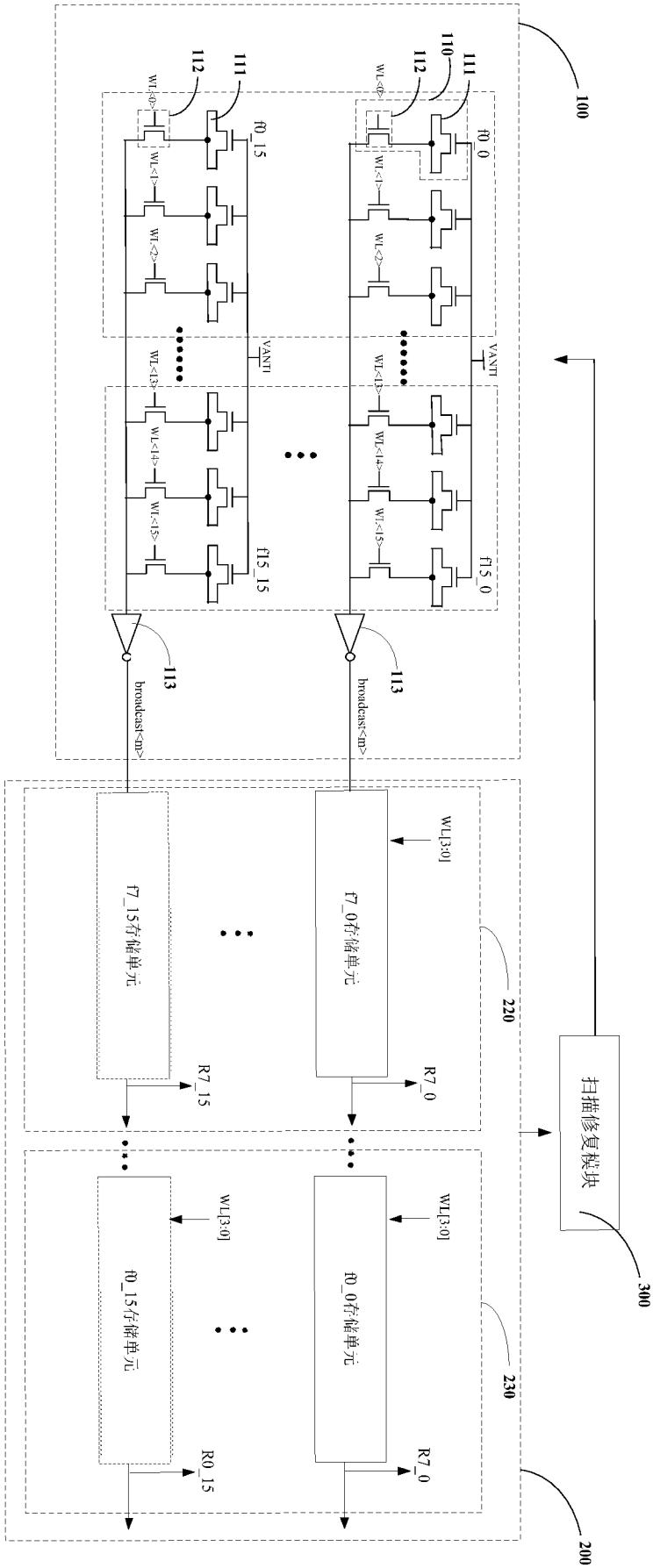

10
100
110
111
112
WL<0>
WL<1>
WL<2>
WL<13>
WL<14>
WL<15>
f0_0
f0_15
f15_0
f15_15
VANTI
113
broadcast<m>
200
220
230
300
WL[3:0]
f7_0存储单元
f7_15存储单元
f0_0存储单元
f0_15存储单元
R7_0
R7_15
R0_0
R0_15
扫描修复模块

图 2

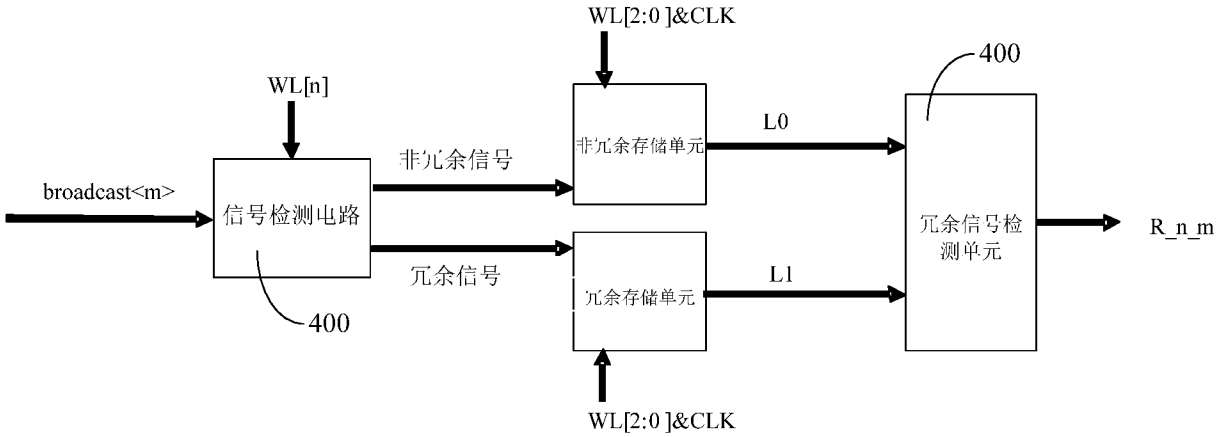

WL[2:0]&CLK
400
WL[n]
非冗余存储单元
L0
broadcast<m>
信号检测电路
非冗余信号
冗余信号检测单元
R_n_m
冗余信号
冗余存储单元
L1
400
WL[2:0]&CLK

图 3

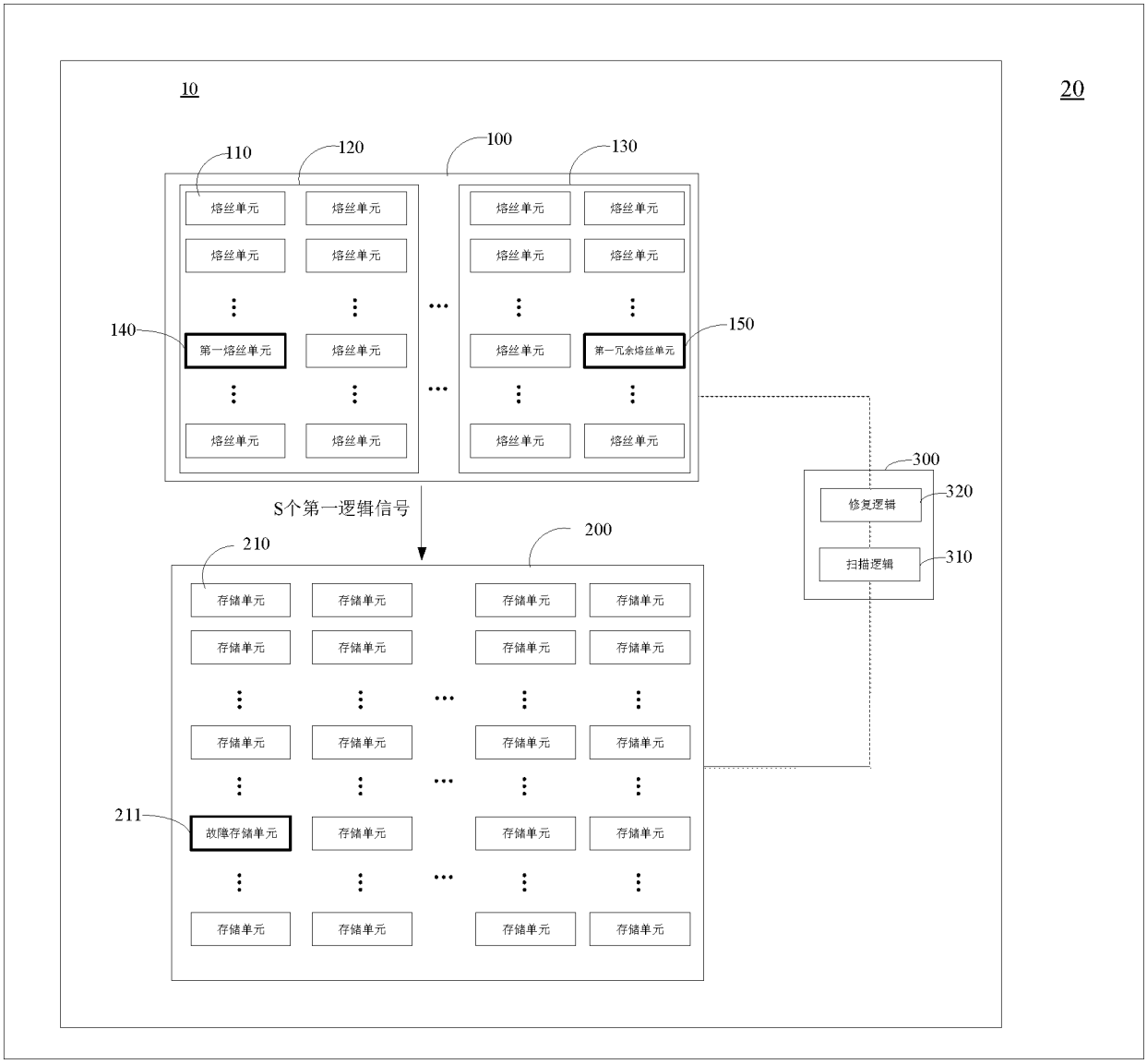

10
20
110
120
100
130
熔丝单元
140
第一熔丝单元
150
第一冗余熔丝单元
300
修复逻辑
320
扫描逻辑
310
S个第一逻辑信号
210
200
存储单元
211
故障存储单元

图 4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/105069

A. CLASSIFICATION OF SUBJECT MATTER

G11C 17/16(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: fuse, efuse, antifuse, redundant, spare, replace, defective, repair, 熔丝, 冗余, 备用, 替换, 代替, 缺陷, 故障, 修复

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 109658973 A (SK HYNIX INC.) 19 April 2019 (2019-04-19) description, paragraphs [0039]-[0087], and figures 1-2	1-2, 5, 8, 11-12
Y	CN 109658973 A (SK HYNIX INC.) 19 April 2019 (2019-04-19) description, paragraphs [0039]-[0087], and figures 1-2	9-10
Y	CN 102272854 A (INTEL CORP.) 07 December 2011 (2011-12-07) description, paragraphs [0023]-[0039], and figures 1-4	9-10
A	CN 106356099 A (SK HYNIX INC.) 25 January 2017 (2017-01-25) entire document	1-12
A	CN 1832047 A (TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.) 13 September 2006 (2006-09-13) entire document	1-12
A	US 2017040066 A1 (SK HYNIX INC.) 09 February 2017 (2017-02-09) entire document	1-12

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
04 November 2021	**02 December 2021**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2021/105069

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109658973	A	19 April 2019	US	10726937	B2	28 July 2020
				KR	20190040615	A	19 April 2019
				US	2019108893	A1	11 April 2019
				US	10559375	B2	11 February 2020
				US	2020303031	A1	24 September 2020
				US	10839932	B2	17 November 2020
				US	2020143900	A1	07 May 2020
CN	102272854	A	07 December 2011	TW	I489470	B	21 June 2015
				EP	2513909	B1	11 July 2018
				TW	201140602	A	16 November 2011
				HK	1163924	A1	14 September 2012
				KR	101289213	B1	29 July 2013
				KR	20110106881	A	29 September 2011
				WO	2011084215	A1	14 July 2011
				CN	102272854	B	03 September 2014
				JP	2012522328	A	20 September 2012
				EP	2513909	A1	24 October 2012
				EP	2513909	A4	26 March 2014
				US	2010165699	A1	01 July 2010
				JP	5265807	B2	14 August 2013
				US	8395923	B2	12 March 2013
CN	106356099	A	25 January 2017	US	9589675	B2	07 March 2017
				KR	20170008553	A	24 January 2017
				US	2017018316	A1	19 January 2017
				US	2017133109	A1	11 May 2017
				CN	106356099	B	25 June 2021
				US	9978463	B2	22 May 2018
CN	1832047	A	13 September 2006	US	2008252361	A1	16 October 2008
				US	7724601	B2	25 May 2010
				US	7405989	B2	29 July 2008
				CN	100419916	C	17 September 2008
				US	2006197178	A1	07 September 2006
US	2017040066	A1	09 February 2017	KR	20170016640	A	14 February 2017
				US	9847142	B2	19 December 2017

国际检索报告

国际申请号
PCT/CN2021/105069

A. 主题的分类

G11C 17/16(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G11C

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

WPI, EPODOC, CNPAT, CNKI: fuse, efuse, antifuse, redundant, spare, replace, defective, repair, 熔丝, 冗余, 备用, 替换, 代替, 缺陷, 故障, 修复

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 109658973 A (爱思开海力士有限公司) 2019年 4月 19日 (2019-04-19) 说明书第[0039]-[0087]段、附图1-2	1-2, 5, 8, 11-12
Y	CN 109658973 A (爱思开海力士有限公司) 2019年 4月 19日 (2019-04-19) 说明书第[0039]-[0087]段、附图1-2	9-10
Y	CN 102272854 A (英特尔公司) 2011年 12月 7日 (2011-12-07) 说明书第[0023]-[0039]段、附图1-4	9-10
A	CN 106356099 A (爱思开海力士有限公司) 2017年 1月 25日 (2017-01-25) 全文	1-12
A	CN 1832047 A (台湾积体电路制造股份有限公司) 2006年 9月 13日 (2006-09-13) 全文	1-12
A	US 2017040066 A1 (SK HYNIX INC.) 2017年 2月 9日 (2017-02-09) 全文	1-12

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 11月 4日	2021年 12月 2日

ISA/CN的名称和邮寄地址	受权官员
中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088	李元
传真号 (86-10)62019451	电话号码 86-(10)-53961205

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2021/105069

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109658973	A	2019年 4月 19日	US	10726937	B2	2020年 7月 28日
				KR	20190040615	A	2019年 4月 19日
				US	2019108893	A1	2019年 4月 11日
				US	10559375	B2	2020年 2月 11日
				US	2020303031	A1	2020年 9月 24日
				US	10839932	B2	2020年 11月 17日
				US	2020143900	A1	2020年 5月 7日
CN	102272854	A	2011年 12月 7日	TW	I489470	B	2015年 6月 21日
				EP	2513909	B1	2018年 7月 11日
				TW	201140602	A	2011年 11月 16日
				HK	1163924	A1	2012年 9月 14日
				KR	101289213	B1	2013年 7月 29日
				KR	20110106881	A	2011年 9月 29日
				WO	2011084215	A1	2011年 7月 14日
				CN	102272854	B	2014年 9月 3日
				JP	2012522328	A	2012年 9月 20日
				EP	2513909	A1	2012年 10月 24日
				EP	2513909	A4	2014年 3月 26日
				US	2010165699	A1	2010年 7月 1日
				JP	5265807	B2	2013年 8月 14日
				US	8395923	B2	2013年 3月 12日
CN	106356099	A	2017年 1月 25日	US	9589675	B2	2017年 3月 7日
				KR	20170008553	A	2017年 1月 24日
				US	2017018316	A1	2017年 1月 19日
				US	2017133109	A1	2017年 5月 11日
				CN	106356099	B	2021年 6月 25日
				US	9978463	B2	2018年 5月 22日
CN	1832047	A	2006年 9月 13日	US	2008252361	A1	2008年 10月 16日
				US	7724601	B2	2010年 5月 25日
				US	7405989	B2	2008年 7月 29日
				CN	100419916	C	2008年 9月 17日
				US	2006197178	A1	2006年 9月 7日
US	2017040066	A1	2017年 2月 9日	KR	20170016640	A	2017年 2月 14日
				US	9847142	B2	2017年 12月 19日