

發明專利說明書

200413937

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92132625

※申請日期：92年11月20日

※IPC分類：G06F 13/28
G06

壹、發明名稱：

(中) 具有直接記憶體存取之組合式非揮發性記憶體及輸入輸出卡

(外) Combination non-volatile memory and input-output card with direct memory access

貳、申請人：(共 1 人)

1. 姓名：(中) 桑迪士克股份有限公司

(英) SANDISK CORPORATION

代表人：(中) 1.查爾斯 歐德 2.麥克 蓋瑞

(英) 1.ORDEN, CHARLES VAN 2.GRAY, MICHAEL

地 址：(中) 美國加州太陽谷喀斯匹安廣場一四〇號

(英) 140 Caspian Court, Sunnyvale, CA 94089, U.S.A.

國籍：(中英) 美國 U.S.A.

參、發明人：(共 4 人)

1. 姓名：(中) 艾維德 若

(英) ZER, AVIAD

地 址：(中) 美國加州庫帕堤諾米勒道一〇二〇〇號

(英) 10200 Miller Avenue, Cupertino, CA 95014, U.S.A.

2. 姓名：(中) 尤西 品圖

(英) PINTO, YOSI

地 址：(中) 美國加州帕洛亞托羅斯帕洛斯道四二八五號

(英) 4285 Los Palos Avenue, Palo Alto, CA 94306, U.S.A.

3. 姓名：(中) 米奇 赫茲曼

(英) HOLTZMAN, MICKY

地 址：(中) 以色列喀法佛拉丁納曼街三十四號

(英) 34 Naa'man Street, 25147 Kfar Vradim, Israel

4. 姓名：(中) 尤蘭姆 希達

(英) CEDAR, YORAM

地 址：(中) 美國加州庫帕堤諾史托克斯大道一〇四八一號
(英) 10481 Stokes Avenue, Cupertino, CA 95014, U.S.A.

肆、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國 ; 2002/11/21 ; 10/302,009 有主張優先權

地 址：(中) 美國加州庫帕堤諾史托克斯大道一〇四八一號
(英) 10481 Stokes Avenue, Cupertino, CA 95014, U.S.A.

肆、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國 ; 2002/11/21 ; 10/302,009 有主張優先權

(1)

玖、發明說明**【發明所屬之技術領域】**

本發明係大致有關抽取式電路卡，尤係有關同時具有一非揮發性記憶體模組及一輸入輸出（“I/O”）模組之介面卡。

【先前技術】

現在相當普及的各種市場上供應的非揮發性記憶體卡具有相當小的尺寸，且具有不同的機械及（或）電氣介面。其例子包括由本申請案的受讓人 SanDisk Corporation（Sunnyvale, California）所供應的相關之 MultiMediaCard（“MMC”）及 Secure Digital（“SD”）記憶體卡。還有一些符合國際標準化組織（International Organization for Standardization；簡稱 ISO）及國際電氣技術委員會（International Electrotechnical Commission；簡稱 IEC）標準的其他記憶體卡，而該等標準是被廣泛實施為 ISO/IEC 7816 標準的一個例子。

MultiMediaCard 協會（“MMCA”）（Cupertino, California）不時更新及出版的“The MultiMediaCard System Specification”提供了 MMC 的物理及電氣規格。本發明特此明確地引用分別在 1999 年 6 月及 2000 年 1 月出版的該規格之 2.11 及 2.2 版以供參照。SanDisk Corporation 目前供應了在單一卡中具有最多可達 64 百萬位元組的各種不同儲存容量之 MMC 產品，且預期在不久

(2)

的將來將可供應 128 百萬位元組的容量。SanDisk Corporation 於 2000 年 4 月出版的“MultiMediaCard Product Manual”第 2 版中述及了這些產品，本發明特此明確地引用該手冊以供參照。於 1998 年 11 月 4 日提出申請且發明人為 Thomas N.Toombs 及 Micky Holtzman 的待審專利申請案 09/185,649 及 09/186,064 中也說明了 MMC 產品，該二專利申請案都讓渡給 SanDisk Corporation。讓渡給 SanDisk Corporation 的美國專利 6,040,622 中說明了記憶體卡的實體結構及其製造方法。本發明特此明確地引用這些專利申請案及專利以供參照。

較新的 SD 卡類似於 MMC 卡，除了厚度較大以容納額外的記憶體晶片之外，具有相同的尺寸。這兩種卡間之主要差異在於：SD 卡包含額外的資料接點，以便可在該記憶體卡與一主機之間進行進行較快速的資料轉移。SD 卡的其他接點與 MMC 卡的那些接點相同，以便被設計成接受 SD 卡的插座將也接受 MMC 卡。進一步使 SD 卡的電氣介面大部分與前文所引述的 MMC 卡規格 2.11 版中述及的 MMC 產品後向相容，以便使主機的作業只須作很少的改變，即可適應這兩種卡。於 2000 年 8 月 17 日提出申請的美國專利申請案 09/641,023 中說明了 SD 卡的某些觀點，本發明特此引用該專利申請案以供參照。

根據 ISO/IEC 7816 標準而製造的卡具有不同的形狀，具有在不同位置上的表面接點，且具有與 MMC 及 SD 卡不同的電氣介面。ISO/IEC 7816 標準具有

(3)

“Identification Cards - Integrated Circuit(s) Cards with Contacts” 的一般性標題，且包含其出版的個別日期係自 1994 年至 2000 年的 1-10 部分。可自 ISO/IEC (Geneva, Switzerland) 取得該標準的拷貝，且本發明特此明確地引用該標準以供參照。ISO/IEC 7816 卡特別適用於以一種安全的方式儲存資料且相當難或無法以未經授權的方式讀取該資料之應用。除了其他的應用之外，小型 ISO/IEC 7816 通常用於細胞式電話。

目前係經由連接有記憶體卡的主系統而在該記憶體卡與某一外部裝置之間轉移資料。並非使用此種記憶體卡的所有主系統都經過特別調整而可以一種快速有效率且方便的方式轉移某些類型的或大量的資料。

【發明內容】

因此，簡要地且一般地而言，本發明使用一種抽取式電路卡，該抽取式電路卡具有一設有一非揮發性大量儲存記憶體的一記憶體模組、及一獨立的輸入輸出模組，因而當將該卡插入主系統時，係以一種直接記憶體存取 (Direct Memory Access; 簡稱 DMA) 型轉移之方式，可經由該輸入輸出模組直接進出該大量儲存記憶體而進行資料轉移，而無須使資料通過主系統。一旦該主系統下達一 DMA 命令之後，在與該卡直接進行此種資料轉移期間，除了主系統供應電源以及或有的一時脈信號及其他類似的支援之外，係以與該主系統無關之方式完成該資料轉移。

(4)

修改一記憶體卡的控制器結構，使該控制器結構亦可用來作為該記憶體模組與該輸入輸出模組間之此種 DMA 轉移的一控制器。可經由無線或一電連接裝置而在該輸入輸出模組與外部裝置之間傳送該轉移的資料。例如，該輸入輸出模組可具有一天線或其他類型的收發器。

在一單一卡的輸入輸出模組與記憶體模組之間導入一 DMA 機制具有若干優點。因為該主系統只指示資料轉移，所以該主系統對實際的資料轉移只有最少的涉及，且因而該主系統在輸入輸出模組與記憶體模組之間轉移資料期間可處理其他的工作。此外，由於在資料轉移期間的匯流排可以是閒置的，所以降低了電力消耗。此外，DMA 機制只需要較少的命令及回應交易，因而資料轉移比傳統的方式快。

在一第一組實施例中，該記憶體模組及輸入輸出模組分別具有其本身的控制器，用以經由該卡的匯流排而個別地與該主系統通訊。在此種情形中，DMA 轉移可使用該匯流排，且係自該主系統供應一時脈信號。在一第二組實施例中，係將一單一的控制器用於兩個模組，且 DMA 轉移使用與該控制器所用的該匯流排不同之一路徑，而將資料及命令轉移進出該主系統。

若參照下文中之說明並配合各附圖，將可易於了解本發明的額外細節、特徵、及優點。

【實施方式】

(5)

請參閱圖 1，圖示之一主電子系統（31）包含一插座（33），而使用者可將諸如在前文的“先前技術”中概述的記憶體卡等的一種或更多種類型的可自市場購得之抽取式電路卡插入該插座（33），並自該插座（33）取出該抽取式電路卡。插座（33）可內建於主系統（31），或者插座（33）可以是實體上分離的，而由一纜線或無纜線裝置而連接到主系統（31）。主系統（31）可以是桌上型或筆記本型個人電腦，而該個人電腦包含用來容納此種卡的插座（33）。包含此種卡插座的主系統之其他例子包括諸如手持電腦、個人電子式萬用記事本、其他的個人數位助理（Personal Digital Assistant；簡稱 PDA）、細胞式電話、及音樂播放機等的各種可攜式電子裝置。此外，汽車收音機及全球衛星定位系統（Global Positioning System；簡稱 GPS）接收機亦可具有此種記憶體卡插座。本發明的改良具有其中包含一記憶體卡插座的廣泛的主系統之應用。

在本文所述之例子中，說明了 SD 卡，但是我們當了解，本發明並不限於任何特定類型的抽取式電路卡之實施例。在圖 2 中，示出了一 SD 卡（35）及一匹配的插座（33）。該 SD 卡的形狀為長方形，尺寸為 24 毫米 x 32 毫米，且厚度為 2.1 毫米，而且沿著該卡的較長邊設有厚度為 1.4 毫米的若干窄軌（圖 2 中並未示出）。可以具有廣泛的尺寸中之一種尺寸的一卡來實施實施例，但是長度小於 40 毫米且寬度小於 40 毫米且厚度小於 3 毫米的卡具有

(6)

高度的實用性。

SD 卡 (35) 包含九個表面電接點 (10-18)。當該卡被插入主系統插座 (33) 時，接點 (13)、(14)、及 (16) 被連接到電源 (V_{SS} 、 V_{DD} 、及 V_{SS2})。卡接點 (15) 接收來自主系統的一時脈信號 (CLK)。接點 (12) 自該主系統接收命令 (CMD)，並將回應及狀態信號傳送回該主系統。其餘的接點 (10)、(11)、(17)、及 (18) (分別為 DAT 2、DAT 3、DAT 0、及 DAT 1) 以平行的方式接收資料，以便儲存在其非揮發性記憶體中，並以平行之方式自該記憶體將資料傳送到該主系統。可選擇較少數目的資料接點以供使用，例如可選擇一單一的資料接點 (17)。主系統與該卡間之資料轉移的最大速率受限於所使用的平行資料路徑之數目。前文“先前技術”中所述的 MMC 卡具有一類似的接點佈局及介面，但是省略了資料接腳 (10) 及 (18)，且並未使用被提供作為備用接點的接點 (11)。MMC 卡具有相同的尺寸，而且除了該卡的厚度只有 1.4 毫米且具有一單一的資料接點 (17) 之外，係以類似於 SD 卡之方式作業。卡 (35) 的該等接點係經由插座 (33) 的各別接腳 (20-28) 而連接到其主系統。於 2001 年 8 月 2 日提出申請的美國專利申請案 09/924,185 說明了與本發明相容的記憶體卡之其他延伸規格，本發明特此引用該專利申請案以供參照。

本發明係基於諸如卡 (35) 等的抽取式電路卡，且卡 (35) 被修改成包含一記憶體模組 (例如 36) 及一輸入

(7)

輸出模組 (37)。輸入輸出模組 (37) 經由一通訊路徑 (41) 而與某一其他系統 (39) 通訊。通訊路徑 (41) 可以是無線的 (例如, 使用一紅外線或射頻信號), 或者可包含一有線的連線。如果是經由導線, 則卡 (35) 包含一外部插座, 用以抽取之方式插接一被連接到該導線的插頭。如果是無線的, 則 (在使用射頻通訊的情形下) 該卡 (35) 內包含一天線, 或者 (在使用紅外線通訊的情形下) 該卡 (35) 包含一紅外線發射器及偵測器。射頻資料通訊的一新興標準已被發佈為藍芽規格, 且 Wilson 及 Kronz 在 “Dr.Dobb’s Journal” 2000 年 3 月號 (開始於 62 頁) 及 2000 年 4 月號 (開始於 58 頁) 所發表的兩篇文章 “Inside Bluetooth Part I” 及 “Inside Bluetooth Part II” 討論到藍芽規格, 本發明特此引用該等文章以供參照。其他的無線架構包括基於諸如 WiDi 等的 802.11 協定以及超寬頻 (Ultra-WideBand; 簡稱 UWB) 技術的那些無線架構。經由通訊路徑 (41) 的資料轉移通常將是雙向的, 但是當然可針對一些特定的應用而被限制在一個方向或另一方向。

在某些應用中, 送入的信號 (41) 明顯地並非發自一外部系統 (39)。例如, 輸入輸出模組 (37) 可包含被整合到該卡以備用來作為一相機模組的一光感測器或鏡頭。在此種情形中, 信號 (41) 將是入射光, 且該卡將形成一獨立單元, 而且無須經由一纜線或天線而與該主系統以外的任何實體互動。

(8)

在該實施例中，包含輸入輸出模組（37）的組合式卡係基於在“先前技術”中述及的 SD 記憶體卡，且與該 SD 記憶體卡相容。該相容性包括機械、電氣、電源、信號傳送、及軟體。組合式卡（35）之目的在於將高速度的資料 I/O 及低電力消耗提供給行動電子裝置。一個主要目標在於被插入一無法感測到組合式卡的主系統之一組合式卡將不會對該主系統或其軟體造成任何實體的損壞或當機。在此種情形中，只是不理會該組合式卡。一旦被插入一可感測到組合式卡的主系統之後，將經由 MMC 規格 2.11 版或美國專利申請案 09/641,023 及某些延伸規格中述及的正常裝置而偵測到該卡，其中前文中已引述該二文件以供參照。在此種狀態中，該組合式卡將是閒置的，且只汲取少量的電源（1 秒鐘平均為 15 毫安）。然後在由主系統對該卡進行的正常啓動及詢問期間，該卡將其本身識別為一組合式卡裝置。主系統軟體然後將取得變數值組（tuple）（連結的表）格式的卡資訊，並決定該卡的一個或多個 I/O 功能是否可接受啓動。該決定將基於諸如功率要求或是否已安裝了適當的軟體驅動程式等的參數。如果該卡是可接受的，則將容許該卡得到完全的電源供應，並開始該卡內建的 I/O 功能。

在一實施例中，I/O 存取與記憶體存取的不同之處在於：可在無須一檔案存取表（File Access Table；簡稱 FAT）檔案結構或區塊的觀念下（但是仍然支援區塊存取），個別地且直接地寫入及讀取暫存器。這些暫存器可容

(9)

許：存取 I/O 資料，控制 I/O 功能，並回報狀態或將 I/O 資料轉移進出主系統。SD 記憶體通常有賴於一固定區塊長度的觀念，且命令讀取／寫入為這些固定長度的區塊之倍數。I/O 可具有或可不具有固定區塊長度，且讀取長度可能不同於寫入長度。因為上文所述，所以 I/O 作業可基於長度（位元組數）或區塊大小。

歐洲專利申請案 EP 0891047 及國際專利公告編號 WO 02/19266 中說明了可經由一卡插座而在一外部通訊系統與一主系統之間進行資料轉移的系統。然而，這兩種系統都要依賴一種雙卡結構，其中一輸入輸出卡係連接到另一卡，而該另一卡則又係連接到卡插座。歐洲專利申請案 1001348 說明了一種記憶體型卡結構，該結構包含一資料通訊功能，但是只有非常有限的記憶體及其他能力。

可將若干種輸入輸出功能中之一種或多種輸入輸出功能包含在卡（35）中，而該卡（35）構成一單一的 I/O 模組（37）或具有數個模組。一數據機是一個例子，其中通訊系統（39）是一電話系統。一般性的資料轉移功能可能有高度的實用性，這是因為有使用者想要轉移的廣泛類型之資料。其中包括影音資料、大型資料庫檔案、遊戲、及各種其他電腦程式的轉移。根據本發明的一原理觀點，係在遠端系統（39）與記憶體模組（36）之間直接轉移此種資料，而無須經過主系統（31）。這是一種直接記憶體存取（“DMA”）的形式，且當轉移長的資料串時，具有特別的優點。主系統（31）無須具有用來處理此種資料及通訊

(10)

功能的硬體或軟體。完全由卡（35）執行該功能。主系統（31）上對於處理高速資料轉移或有限的內部記憶體容量等的任何限制並不會限制到與記憶體模組（36）直接進行的資料轉移。然而，主系統（31）可將電源及一時脈信號提供給卡（35）。

雖然插接到卡插座（33）的組合式記憶體及輸入輸出卡（35）部分應符合諸如本實施例中的 MMC 卡或 SD 卡標準（述於 MMC 規格 2.11 版或美國專利申請案 09/641,023，前文中已引用這兩份文件以供參照）等的適當標準，但是對延伸到插座之外的組合式卡（35）之尺寸並無任何特定的限制，但仍然最好是將該組合式卡儘量製作成較小且較輕。SD 卡規格尤其容許此種延伸部分。通常係由 I/O 模組（37）的本質決定該延伸的實際尺寸。例如，I/O 模組（37）可包含一光感測器，而可讓卡（35）將照片儲存在記憶體模組中，這是一種 I/O 模組（37）可能需要比某些先前的例子較大的實際尺寸之用途。

一般而言，若該延伸部分在平視圖中之尺寸小於 50 毫米的長度及 40 毫米的寬度，且形成亦小於該尺寸的一可插入部分時，將是相當方便的。可能需要使該卡的延伸部分之厚度大於標準 SD 記憶體卡之厚度，以便能容納一些額外數目的積體電路晶片及（或）用於射頻通訊的一天線。但是可使該卡延伸部分的厚度小於 6 毫米，且經常可小於 4 毫米。

組合式卡（35）的該實施例呈現兩個獨立的模組，亦

(11)

即一記憶體模組（36）及一 I/O 模組（37），而該等兩個模組係合而位於一 SD 卡形態因數所容許的範圍內。主系統（31）可分別經由一記憶體卡協定及一 I/O 協定而個別地存取這兩個模組中之每一模組。兩個實施例的方塊圖係示於圖 3 及 5。（在圖 3 及 5 中，可將圖 1 所示之卡插座（33）取為主系統（31）的一部分。

圖 3 也示出被連接到一組合式卡（35）的主系統（31）。在該實施例中，係由記憶體控制器（101）及記憶體（103）構成記憶體模組（圖 1 中之 36），且係由 IO 控制器（105）及 IO 元件（107）構成 IO 模組（圖 1 中之 37）。這兩個控制器（101）及（105）被連接到 SD 卡匯流排（43），而如美國專利申請案 09/641,023 所更完整地說明的，SD 卡匯流排（43）除了具有其他的特徵之外，係具有可選擇的寬度。IO 元件（107）仍然經由一通訊路徑（41）而與此處取為一區域網路（Local Area Network；簡稱 LAN）的外部系統（39）通訊。如前文所述，卡（35）上的該等獨立之模組（記憶體模組及 IO 模組）可經由 SD 卡匯流排（43）而獨立自主地與主系統（31）通訊。

首先考慮下列的情形：雖然該記憶體模組及 IO 模組是同一卡的一部分，但是除了經由密集的主機介入之外，並未界定在這兩個模組之間轉移資料的任何裝置。在此種情形中，對於在該等模組之間轉移的資料中之每一位元而言，主系統必須先自來源模組（記憶體模組 / IO 模組）

(12)

讀取資料，然後將該資料寫入目標模組（別為 IO 模組 / 記憶體模組）。此種方式耗用時間，造成會汲取電流的 SD 卡匯流排活動，且使主系統保持忙碌。此種方式也需要主系統具有充分的 RAM 記憶體，用以緩衝儲存正在轉移的資料（在某些應用中可能不會發生此種情形）。主系統可能具有較有限的 RAM 容量，但是可利用所述的 DMA 程序而在無須使資料通過主系統之情形下將大量的資料儲存在該記憶體模組的大量儲存記憶體中，以供未來在主系統中使用。例如，當主系統在處理正在運行的其他程序時，可經由該 IO 模組而將來自網際網路的大型檔案下載到該記憶體模組。

更具體而言，考慮下列的情形：在記憶體模組與輸入輸出模組之間並無直接記憶體存取（DMA）時，一主系統（31）如何使用一組合式卡（35）自 LAN（39）下載資訊並將該資訊儲存到記憶體（103）的大量儲存快閃記憶體中。此種狀況類似於並未將這兩個模組置入一單一卡時的情形。在此種情形中，主系統（31）必須直接處理主系統（31）想要經由一 IO 協定而自 LAN（39）下載並經由 SD 記憶體卡協定（此處為 SD 協定）而儲存到非揮發性記憶體（103）的資訊之每一位元。尤其對於諸如音樂或視訊內容等的大量資料而言，此種方式變得特別沒有效率。本發明的一主要觀點是在該組合式卡內的該等兩個模組之間導入了一 DMA 機制，因而大幅減少了主系統對此種作業的涉入。

(13)

在一 SD 或其他組合式卡 (35) 中之 IO 模組與記憶體模組之間導入一 DMA 機制具有若干優點。因為主系統 (31) 只啓動資料轉移，所以該主系統對實際的資料轉移只有最小的涉入，且因而在該 IO 模組與該記憶體模組於其間轉移資料時，該主系統可處理其他的工作。此外，由於 SD 卡匯流排 (43) 在資料轉移期間是閒置的，所以減少了電力消耗。此外，該 DMA 機制只需要較少的命令及回應交易，因而資料轉移比傳統的方式快速。

本發明所提出 DMA 機制的基本觀念是讓主系統啓動 DMA 資料轉移，且於該等卡模組於其間轉移資料時等候 DMA 的完成。本發明提出了一 SD 組合式卡設計的兩種版本之實施例。在參照圖 3 及 4 而說明的且在本文中被稱為“匯流排 DMA”的第一實施例中，該等兩個模組的控制器之間只有最少的連結，且該等控制器都被連接到 SD 匯流排。在參照圖 5 及 6 而說明的且在本文中被稱為“內部 DMA”的第二實施例中，係由一個控制器管理這兩種功能 (記憶體及 IO)，且該控制器是該組合式卡端與該 SD 匯流排直接連接的唯一實體。

圖 3 是該匯流排 DMA 實施例的一方塊圖。該卡內有兩個控制器 (101) 及 (105)，且每一控制器都連接到 SD 卡匯流排 (43)。係經由 SD 卡匯流排 (43) 而在記憶體 (103) 與 IO 元件 (107) 之間轉移資料。在該實施例中，主系統供應時脈信號，但除此以外則不涉入資料轉移。在該模式中，雖然可在 SD 單一匯流排模式、寬匯流

(14)

排模式、或 SPI 模式中支援 DMA 轉移，但是最好是以美國專利申請案 09/641,023 中更完整說明之方式，而在 DMA 作業之前先將匯流排寬度設定為 1 位元。（這是因為 SD 卡在完成 DMA 轉移後使用 DAT1（述於 MMC 規格 2.11 版或美國專利申請案 09/641,023）來產生一中斷，且主系統在寬匯流排模式中無法追蹤匯流排交易來決定合法的中斷期間。）

在該實施例中，當將資料自 LAN（39）轉移到記憶體（103）中之非揮發性大量儲存記憶體時，係先將資料經由通訊路徑（41）轉移到 IO 元件（107）。然後將資料自 IO 控制器（105）經由 SD 匯流排（43）而轉移到記憶體控制器（101），然後轉移到記憶體（103）。當經由 SD 匯流排（43）而轉移資料時，主系統亦可在 DMA 轉移期間存取該資料。係以虛線示出該程序。一旦主系統指示該卡執行該轉移之後，除了提供一時脈信號之外，係以與主系統無關之方式執行該程序。係以對應的反向方式執行自記憶體的轉移。

請參閱圖 4，係以更詳細的方塊圖示出根據圖 3 的一修改後的 SD 卡（35）內之電子系統。一記憶體控制器（101）係經由線路（104）而與一個或多個記憶體單元（103）通訊。控制器（101）包含一微處理器（106）及其介面電路（109）。介面電路（109）又係連接到一記憶體（111）、SD 匯流排／主系統介面電路（113）、以及記憶體介面電路（115）。記憶體單元（103）包含一控制器

(15)

介面 (119) , 該控制器介面 (119) 被連接到線路 (104) 及一快閃記憶體 (或非揮發性大量儲存) 陣列 (121) 。通常是在被附著到且連接到該卡的印刷電路板之若干各別的積體電路晶片上提供控制器 (101) 及每一記憶體單元 (103) , 但是只要不斷改良的製程技術所容許 , 趨勢是將更多的元件結合到單一晶片中。

經由匯流排 (43) 而連接到介面 (113) 的一連接器 (123) 包含該 SD 卡中被插入卡插座 (33) (圖 1 及 2) 的表面接點。控制器 (101) 控制該等記憶體單元 (103) 與該卡所連接的一主系統間之命令及資料的流動。控制器 (101) 以與其在現有的 SD 卡中所執行方式大致相同之方式管理記憶體單元 (103) 的作業以及該等記憶體單元與主系統間之通訊。

在該 IO 模組中 , IO 控制器 (105) 經由線路 (145) 而與一個或多個 IO 單元 (107) 通訊。該 IO 控制器仍然包含一微處理器 (147) 及其介面電路 (149) 。介面電路 (149) 又係連接到一記憶體 (151) 、 SD 匯流排 / 主系統介面電路 (153) 、 以及輸入輸出單元 (107) 的介面電路 (155) 。仍然通常是在被附著到且連接到該卡的印刷電路板之若干各別的積體電路晶片上提供控制器 (105) 及每一 IO 單元 (107) , 但是只要不斷改良的製程技術所容許 , 趨勢是將更多的元件結合到單一晶片中。線路 (145) 係連接到一控制器介面電路 (133) , 而該控制器介面電路 (133) 又係連接到一處理器介面電路 (135) 。用

(16)

來控制輸入輸出卡的作業之一微處理器（137）、及一記憶體（139）亦係連接到處理器介面（135）。其他的實施例在 IO 單元（107）中將不會設有微處理器（137），但是將替性地設有某些專用的邏輯電路以及由 IO 控制器（105）所管理的一組暫存器。一般而言，不需要任何特定的 DMA 元件，這是因為記憶體控制器（101）及 IO 控制器（105）將知道 DMA 協定。最後，電路（141）係進一步連接到處理器介面（135），以便作為該處理器與經由一傳輸裝置（143）而傳送及（或）接收的信號或資料間之介面。如果使用有線通訊，則裝置（143）是一插頭的一插座。如果是使用射頻的無線通訊，則裝置（143）是一天線。如果是使用紅外線的無線通訊，則裝置（143）包含紅外線信號的一發射器及（或）偵測器。無論如何，微處理器（137）控制裝置（143）與連接器（131）間之資料轉移。

係參照圖 5 及 6 而示出一內部 DMA。單一的控制器（101'）在內部執行 IO 單元（107）與記憶體單元（103）間之資料轉移。SD 匯流排（43）在 DMA 轉移期間可以是完全閒置的，因而減少電力消耗。因此，這是更有效率的方法。主系統在一內部 DMA 作業期間可讀取正在該內部 DMA 作業中轉移的資料，在此種情形中，其中一個模組是資料的來源。為了達到此種平行執行性，主系統應支援寬匯流排模式中斷，或在該 DMA 作業之前先將該卡切換到一單一匯流排模式，這是因為該卡在該內部 DMA 作

(17)

業完成後立即使用 DAT1 以產生一中斷。(若要得知匯流排模式的細節，仍然請參閱美國專利申請案 09/641,023。)

在具有內部 DMA 支援的實施例中，當將資料自 LAN (39) 轉移到記憶體 (103) 中之非揮發性大量儲存記憶體時，仍然先將資料經由通訊路徑 (41) 而轉移到 IO 單元 (107)。然而，現在係在無須使用 SD 匯流排 (43) 的情形下，將該資料經由控制器 (101') 而直接轉移到記憶體 (103)。係以虛線示出該程序。一旦主系統指示該卡執行該轉移之後，SD 匯流排 (43) 即是閒置的 (除了主系統 (31) 也自 IO 模組讀取之外)，且係以與主系統無關之方式執行該程序。係以對應的反向方式執行自記憶體 (103) 至 LAN (39) 的轉移。自控制器 (101') 至主系統 (31) 的虛線示出內部 DMA 程序期間的或有之資料讀取。在反向程序期間的資料寫入之情形中，箭頭也將指向另一方向。

圖 4 係以更詳細的方塊圖示出根據圖 5 的一修改後的 SD 卡 (35) 內之電子系統。一單一的控制器 (101') 經由線路 (104) 而與一個或多個記憶體單元 (103) 通訊，並經由線路 (145) 而與一個或多個 IO 單元 (107) 通訊。記憶體單元 (103) 及 IO 單元 (107) 係與前文中參照圖 4 所示之該等單元相同。控制器 (101') 與圖 4 所示之記憶體控制器 (101) 類似，且仍然包含一微處理器 (106') 及其介面電路 (109')，而該介面電路 (109') 又

(18)

係連接到一記憶體（111'）、SD 匯流排／主系統介面電路（113'）、及記憶體介面電路（115'）。控制器（101'）現在將也包含作為一輸入輸出卡的介面之電路（117）。代號中的逗點係用來指示圖 6 所示控制器（101'）中之元件可能與圖 4 所示類似代號的元件有所不同，這些元件可能稍有不同的原因在於圖 4 所示 IO 控制器（105）先前所處理的功能現在被轉移到該合併的控制器（101'）。

仍然通常是在被附著到且連接到該卡的印刷電路板之若干各別的積體電路晶片上提供控制器（101'）、每一記憶體單元（103）、以及每一 IO 單元（107），但是只要不斷改良的製程技術所容許，趨勢是將更多的元件結合到單一晶片中。經由匯流排（43）而連接到介面（113）的一連接器（123）包含該 SD 卡中被插入卡插座（33）（圖 1 及 2）的表面接點。控制器（101'）控制該等記憶體單元（103）與該卡所連接的一主系統間之命令及資料的流動。

一般而言，一特定的卡將只支援該等兩種 DMA 方法中的一種方法。雖然圖 3 及 4 之實施例示出兩個控制器，且圖 5 及 6 之實施例具有一單一的控制器，但是實際上，此種區分是有點人為的，且可以各種方式在該卡的不同晶片之間分佈各種功能。當將各元件合併到單一晶片時，各控制器間之區分將變得更為一種慣例的方式。匯流排 DMA 與內部 DMA 程序間之主要不同特徵是 IO 模組與大量儲存模組之間所用的路徑；亦即，在該實施例中，其間

(19)

的不同為是否使用了 SD 匯流排。

現在將更詳細地說明 SD 卡實施例內之一實施方式。為了使本說明更為具體，各種命令、結構、及暫存器係參照在“MultiMediaCard System Specification”2.11 及 2.2 版以及美國專利申請案 09/185,649、09/186,064、及 09/641,023 中所更完整述及的內容，且本發明特此引用該等文件以供參照。

為了指示 DMA 支援，可將兩個位元指定給一卡控制暫存器，以供 DMA 方法的決定。例如，在這些位元的一“00”值可意指無 DMA 支援，一“01”值意指匯流排 DMA，且一“10”值意指內部 DMA。主系統只須讀取這些位元一次，並將其應用於與該卡之間的所有後續之 DMA 交易。

在 SD 卡命令結構下，係針對 DMA 程序而界定一個新的命令 DMA_CMD。當主系統想要呼叫一 DMA 作業時，該主系統將使用該命令。一例示的命令結構係示於圖 8 之表。該表中之第一行是第二行中之每一項目專用的位元之數目，在該例中係將第二行中之各項目界定如下：

S(tart bit)：開始位元。必然是“0”。

D(irection)：方向。必然是“1”，指示自主系統至卡的轉移。

DMA 方向：“1”意指係將資料自 IO 轉移到記憶體，“0”意指係將資料自記憶體轉移到 IO。

IO 功能編號：主系統想要對記憶體模組進行的讀取／寫入的 IO 模組內之功能編號。

(20)

OP 碼：將 IO 位址界定為“0”--固定位址，界定為“1”遞增位址。

IO 暫存器位址：對 IO 暫存器進行讀取或寫入的起始位址。

區塊數：在 DMA 作業中將要被轉移的資料區塊之數目。

填充位元：沒有任何意義，必然是“0”。

CRC 70：7 位元的命令循環冗餘查核（CRC）。

E(nd bit)：終止位元，必然是“1”。

在該 SD 或 MMC 命令結構中，當該卡處於一轉移狀態且已準備好自主系統取得資料轉移命令時，命令是合法的，然後該卡將以一模式適當的回應作為回應。

圖 7 是用來說明本發明的 DMA 作業之一流程圖。在步驟（701）中，主系統讀取卡控制暫存器中之 DMA 目標位元，以便決定 DMA 方法是否被支援以及何種 DMA 方法被支援。雖然一卡可支援兩種 DMA 模式，但是較佳實施例係限於每一卡有一單一的模式，這是因為此種方式簡化了規格及實施方式。在步驟（703）中，主系統將 DMA 命令 DMA_CMD 傳送到該卡。該命令包含 DMA 方向（等於“0”，若要求的轉移方向係自記憶體模組至一 IO 功能；或等於“1”，若為反方向）、被設定為所需 IO 功能的 IO 功能編號、OP 碼（等於“0”，若 IO 位址是固定的；或等於“1”，若 IO 位址是遞增的）、IO 暫存器位址（被設定成反映起始 IO 暫存器位址）、以及區塊數。該區塊數

(21)

被設定成反映資料區塊的數目，且係經由 SD/MMC 命令結構中針對記憶體的 CMD16 及針對 IO 的 CMD52/53 而預先設定資料區塊的大小。

在步驟（705）中，該卡回應該 DMA_CMD。如果有任何問題（例如非法的命令），則該流程終止。在步驟（707）中，主系統將一寫入／讀取命令傳送到記憶體模組（SD/MMC 命令結構中之 CMD 17/18 或 24/25）。主系統根據 DMA 類型而決定在轉移期間需要將哪些信號供應給該卡。例如，如果該方法是匯流排 DMA，則主系統持續地將一時脈信號供應到 SD 匯流排，否則主系統可停止該時脈信號。

然後在步驟（711）中，兩個模組於其間轉移資料，且該卡在步驟（713）中指示該程序已完成。在 SD 卡的情形中，在完成該 DMA 作業後，該卡立即在 DAT1 信號線上產生一中斷（將 DAT1 信號線觸發至“0”）。最後，在步驟（715）中，主系統讀取正常的記憶體及 IO 狀態（SD/MMC 命令結構中之 CMD13 及 CMD52），以便決定完成狀態。

在根據 SD 卡命令結構的匯流排 DMA 實施例中，兩個模組之間在循環冗餘查核（CRC）、CRC 回應、及忙碌指示等方面的呼叫連繫係與一正常作業中之一主系統與一卡間之呼叫連繫相同。來源模組在資料行上顯示資料、以及接續的一 CRC16 及終止位元。目標模組以一 CRC 回應及忙碌指示作為回應。所有的匯流排時序定義都依照一般

(22)

的 SD 匯流排時序。

如前文所述，雖然已在一 SD 卡實施例的環境中說明了本發明，但是可將本發明延伸到任何組合式記憶體 / IO 卡。例如，可將本發明延伸到使用一內部檔案系統的一組合式卡標準，例如設有 SmartCard 控制器的卡。在此種系統中，可大幅減少主系統的涉入，這是因為主系統可指定一整個檔案的 DMA 作業，而無須針對一檔案的每一區塊（例如，一磁碟叢集、或作業系統的其他適當單位）啟動一 DMA 轉移。

雖然已參照特定的實施例而說明了本發明的各種觀點，但是我們當了解，本發明將受到最後申請專利範圍的完整範圍內之保護。

【圖式簡單說明】

圖 1 示出使用一非揮發性記憶體模組及一輸入輸出模組的一組合式卡之一系統；

圖 2 示出一例示卡及插接該卡的系統插座之接腳指定；

圖 3 是圖 1 及 2 所示卡的一第一實施例的作業之一方塊圖；

圖 4 是圖 3 所示卡的一更詳細之電子方塊圖；

圖 5 是圖 1 及 2 所示卡的一第二實施例的作業之一方塊圖；

圖 6 是圖 5 所示卡的一更詳細之電子方塊圖；

(23)

圖 7 是用來說明本發明的 DMA 作業之一流程圖；以及

圖 8 是一例示命令結構之一表。

[圖號說明]

31	主電子系統
33	插座
35	SD 卡
10-18	表面電接點
20-28	接腳
36	記憶體模組
37	輸入輸出模組
39	其他系統
41	通訊路徑
101	記憶體控制器
103,111,151,139,111'	記憶體
105	IO 控制器
107	I/O 元件
43	SD 卡匯流排
104,145	線路
106,147,137,106'	微處理器
109,149,155,109',117	介面電路
113,153,113'	SD 匯流排 / 主系統介面電路
115,115'	記憶體介面電路

(24)

119	控制器介面
121	快閃記憶體陣列
123,131	連接器
133	控制器介面電路
135	處理器介面電路
141	電路
143	傳輸裝置
101'	控制器

伍、中文發明摘要

發明之名稱：具有直接記憶體存取之組合式非揮發性
記憶體及輸入輸出卡

本發明揭示了一種抽取式電路卡，該抽取式電路卡具有一設有一非揮發性大量儲存記憶體的一記憶體模組、及一獨立的輸入輸出模組，因而當將該卡插入主系統時，係以一種直接記憶體存取（DMA）型轉移之方式，可經由該輸入輸出模組直接進出該大量儲存記憶體而進行資料轉移，而無須使資料通過主系統。一旦該主系統下達一 DMA 命令之後，在與該卡直接進行此種資料轉移期間，除了主系統供應電源以及或有的一時脈信號及其他類似的支援之外，係以與該主系統無關之方式完成該資料轉移。可經由無線或一電連接裝置而在該輸入輸出模組與外部裝置之間傳送該轉移的資料。

陸、英文發明摘要

發明之名稱：

COMBINATION NON-VOLATILE MEMORY AND INPUT-OUTPUT CARD WITH DIRECT MEMORY ACCESS

A removable electronic circuit card having both a memory module with a non-volatile mass storage memory and a separate input-output module so that data transfers may be made through the input-output module directly to and from the mass storage memory in a direct memory access (DMA) type transfer when the card is inserted into the host system but without having to pass the data through the host system. Once the host gives a DMA command, the data transfer is accomplished independently of the host system, except for the host supplying power and possibly a clock signal and other like support, during such a data transfer directly with card. The data for the transfer can be communicated between the input-output module and the exterior device through either wireless or an electrical connection means.

(1)

拾、申請專利範圍

1.一種可連接到一主系統之電子電路卡，該卡包含：

包含一非揮發性大量資料儲存部分之一記憶體模組；

以及

一輸入輸出模組，用以在該卡與一外部裝置之間傳送資料，其中該卡回應來自該卡所連接的一主系統之一命令，而使用該輸入輸出模組與該大量資料儲存部分間之一直接記憶體存取型資料轉移，在該外部裝置與該非揮發性大量資料儲存記憶體之間執行一資料轉移。

2.如申請專利範圍第 1 項之卡，其中該記憶體模組進一步包含一記憶體控制器，且該輸入輸出模組進一步包含一輸入輸出控制器，且該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該記憶體控制器及該輸入輸出控制器都被獨立地連接到該匯流排結構，且其中係利用該匯流排結構執行該直接記憶體存取型轉移。

3.如申請專利範圍第 2 項之卡，其中該主系統於該直接記憶體存取型轉移期間經由該匯流排結構而將一時脈信號供應到該卡。

4.如申請專利範圍第 1 項之卡，其中該記憶體模組進一步包含一合併的記憶體及輸入輸出控制器，該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該合併的控制器被連接到該匯流排結構，且

(2)

其中係在無須使用該匯流排結構的情形下執行該直接記憶體存取型轉移。

5.如申請專利範圍第 4 項之卡，其中係在與該主系統的時脈無關之情形下執行該直接記憶體存取型轉移。

6.如申請專利範圍第 4 項之卡，其中該主系統於該直接記憶體存取型轉移期間可存取該資料。

7.如申請專利範圍第 1 項之卡，其中該卡符合 SD 卡標準。

8.如申請專利範圍第 1 項之卡，其中該輸入輸出模組包含一紅外線收發器。

9.如申請專利範圍第 1 項之卡，其中該輸入輸出模組包含一射頻收發器。

10.如申請專利範圍第 1 項之卡，其中該輸入輸出模組包含用於該外部裝置之一纜線連接之埠。

11.一種系統，包含：

一主系統；

一外部通訊裝置；以及

可連接到一主系統之一電子電路卡，該卡包含：

包含一非揮發性大量資料儲存部分之一記憶體模組；

以及

一輸入輸出模組，用以在該卡與該外部裝置之間傳送資料，其中該卡回應來自該主系統之一命令，而使用該輸入輸出模組與該大量資料儲存部分間之一直接記憶體存取型資料轉移，在該外部裝置與該記憶體之間執行一資料轉

(3)

移。

12.如申請專利範圍第 11 項之系統，其中該記憶體模組進一步包含一記憶體控制器，且該輸入輸出模組進一步包含一輸入輸出控制器，且該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該記憶體控制器及該輸入輸出控制器都被獨立地連接到該匯流排結構，且其中係利用該匯流排結構執行該直接記憶體存取型轉移。

13.如申請專利範圍第 12 項之系統，其中該主系統於該直接記憶體存取型轉移期間經由該匯流排結構而將一時脈信號供應到該卡。

14.如申請專利範圍第 11 項之系統，其中該記憶體模組進一步包含一合併的記憶體及輸入輸出控制器，該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該合併的控制器被連接到該匯流排結構，且其中係在無須使用該匯流排結構的情形下執行該直接記憶體存取型轉移。

15.如申請專利範圍第 14 項之系統，其中係在與該主系統的時脈無關之情形下執行該直接記憶體存取型轉移。

16.如申請專利範圍第 14 項之系統，其中該主系統於該直接記憶體存取型轉移期間可存取該資料。

17.如申請專利範圍第 11 項之系統，其中該卡符合

(4)

SD 卡標準。

18.如申請專利範圍第 11 項之系統，其中該輸入輸出模組包含一紅外線收發器。

19.如申請專利範圍第 11 項之系統，其中該輸入輸出模組包含一射頻收發器。

20.如申請專利範圍第 11 項之系統，其中該輸入輸出模組包含用於該外部裝置的一纜線連接之埠。

21.如申請專利範圍第 11 項之系統，進一步包含：
可用來將該卡連接到該主系統之一插座結構。

22.如申請專利範圍第 21 項之系統，其中該插座結構是該主系統的一部分。

23.一種在被連接到一主系統的一電子電路卡的一非揮發性記憶體模組與一外部裝置之間傳送資料之方法，包含下列步驟：自該主系統將一命令發出到該卡；以及於回應時，並非經由該主系統，而是使用該非揮發性記憶體與該卡的一輸入輸出模組間之一直接記憶體存取轉移，經由該輸入輸出模組而在該記憶體模組與該外部裝置之間傳送資料。

24.如申請專利範圍第 23 項之方法，其中係經由該輸入輸出模組內包含的一天線而在該輸入輸出模組與該外部裝置之間以無線的方式傳送資料。

25.如申請專利範圍第 23 項之方法，其中經由該輸入輸出模組而在該記憶體與該外部裝置之間傳送資料的該步驟使用該卡中之一控制器，而該控制器也控制該記憶體

(5)

與該主系統間之資料轉移。

26.如申請專利範圍第 25 項之方法，其中經由該輸入輸出模組而在該主系統與該外部裝置之間傳送資料的該步驟使用該卡中之一控制器，而該控制器也控制該輸入輸出模組與該主系統間之資料轉移。

27.如申請專利範圍第 26 項之方法，其中該主系統於該直接記憶體存取轉移期間可存取該資料。

28.一種可連接到一主系統之電子電路卡，該卡包含：

包含一非揮發性大量資料儲存部分之一記憶體模組；
以及

一輸入輸出模組，用以執行其中包括自該主系統-卡系統之外接收資料及（或）將資料傳輸到該主系統-卡系統之外的一外部資料轉移，其中該卡回應來自該卡所連接的一主系統之一命令，而使用該輸入輸出模組與該大量資料儲存部分間之一直接記憶體存取型資料轉移，執行外部資料轉移進／出該非揮發性大量資料儲存部分。

29.如申請專利範圍第 28 項之卡，其中該資料是影像資訊。

30.如申請專利範圍第 29 項之卡，其中該輸入輸出模組包含一影像感測器。

31.如申請專利範圍第 29 項之卡，其中該輸入輸出模組包含一鏡頭。

32.如申請專利範圍第 28 項之卡，其中該記憶體模

(6)

組進一步包含一記憶體控制器，且該輸入輸出模組進一步包含一輸入輸出控制器，且該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該記憶體控制器及該輸入輸出控制器都被獨立地連接到該匯流排結構，且其中係利用該匯流排結構執行該直接記憶體存取型轉移。

33.如申請專利範圍第 32 項之卡，其中該主系統於該直接記憶體存取型轉移期間經由該匯流排結構而將一時脈信號供應到該卡。

34.如申請專利範圍第 28 項之卡，其中該記憶體模組進一步包含一合併的記憶體及輸入輸出控制器，該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該合併的控制器被連接到該匯流排結構，且其中係在無須使用該匯流排結構的情形下執行該直接記憶體存取型轉移。

35.如申請專利範圍第 34 項之卡，其中係在與該主系統的時脈無關之情形下執行該直接記憶體存取型轉移。

36.如申請專利範圍第 34 項之卡，其中該主系統於該直接記憶體存取型轉移期間可存取該資料。

37.一種系統，包含：

一主系統；以及

可連接到一主系統之電子電路卡，該卡包含：

包含一非揮發性大量資料儲存部分之一記憶體模組；

(7)

以及

一輸入輸出模組，用以執行其中包括自該系統之外接收資料及（或）將資料傳輸到該系統之外的一外部資料轉移，其中該卡回應來自該主系統之一命令，而使用該輸入輸出模組與該大量資料儲存部分間之一直接記憶體存取型資料轉移，執行外部資料轉移進／出該非揮發性大量資料儲存部分。

38.如申請專利範圍第 37 項之系統，其中該資料是影像資訊。

39.如申請專利範圍第 38 項之系統，其中該輸入輸出模組包含一影像感測器。

40.如申請專利範圍第 38 項之系統，其中該輸入輸出模組包含一鏡頭。

41.如申請專利範圍第 37 項之系統，其中該記憶體模組進一步包含一記憶體控制器，且該輸入輸出模組進一步包含一輸入輸出控制器，且該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該記憶體控制器及該輸入輸出控制器都被獨立地連接到該匯流排結構，且其中係利用該匯流排結構執行該直接記憶體存取型轉移。

42.如申請專利範圍第 38 項之系統，其中該主系統於該直接記憶體存取型轉移期間經由該匯流排結構而將一時脈信號供應到該卡。

43.如申請專利範圍第 37 項之系統，其中該記憶體

(8)

模組進一步包含一合併的記憶體及輸入輸出控制器，該卡進一步包含：

用來在該主系統與該卡之間交換資料及命令的一匯流排結構，其中該合併的控制器被連接到該匯流排結構，且其中係在無須使用該匯流排結構的情形下執行該直接記憶體存取型轉移。

44.如申請專利範圍第 43 項之系統，其中係在與該主系統的時脈無關之情形下執行該直接記憶體存取型轉移。

45.如申請專利範圍第 43 項之系統，其中該主系統於該直接記憶體存取型轉移期間可存取該資料。

46.如申請專利範圍第 37 項之系統，進一步包含：

可用來將該卡連接到該主系統之一插座結構。

47.如申請專利範圍第 46 項之系統，其中該插座結構是該主系統的一部分。

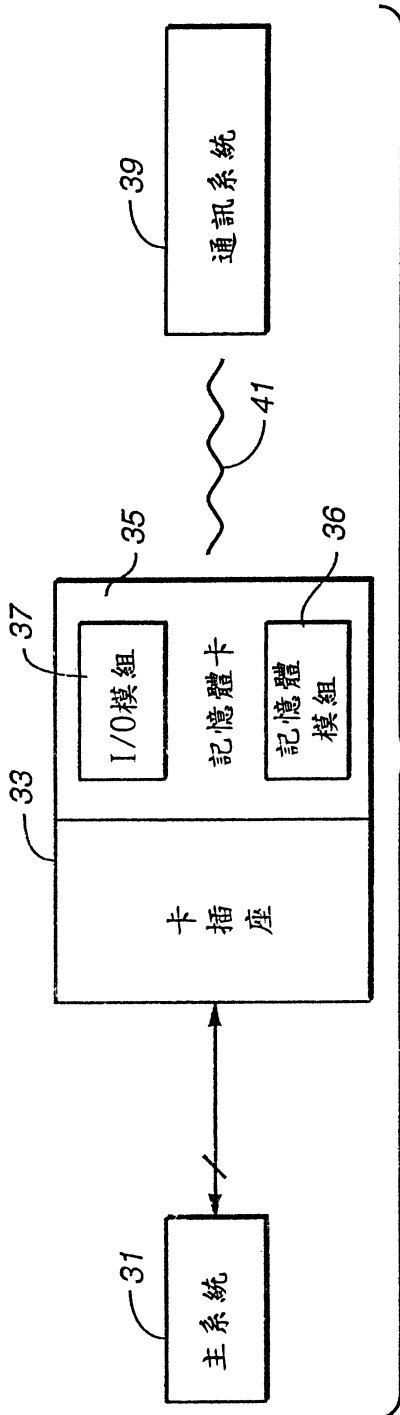


圖1

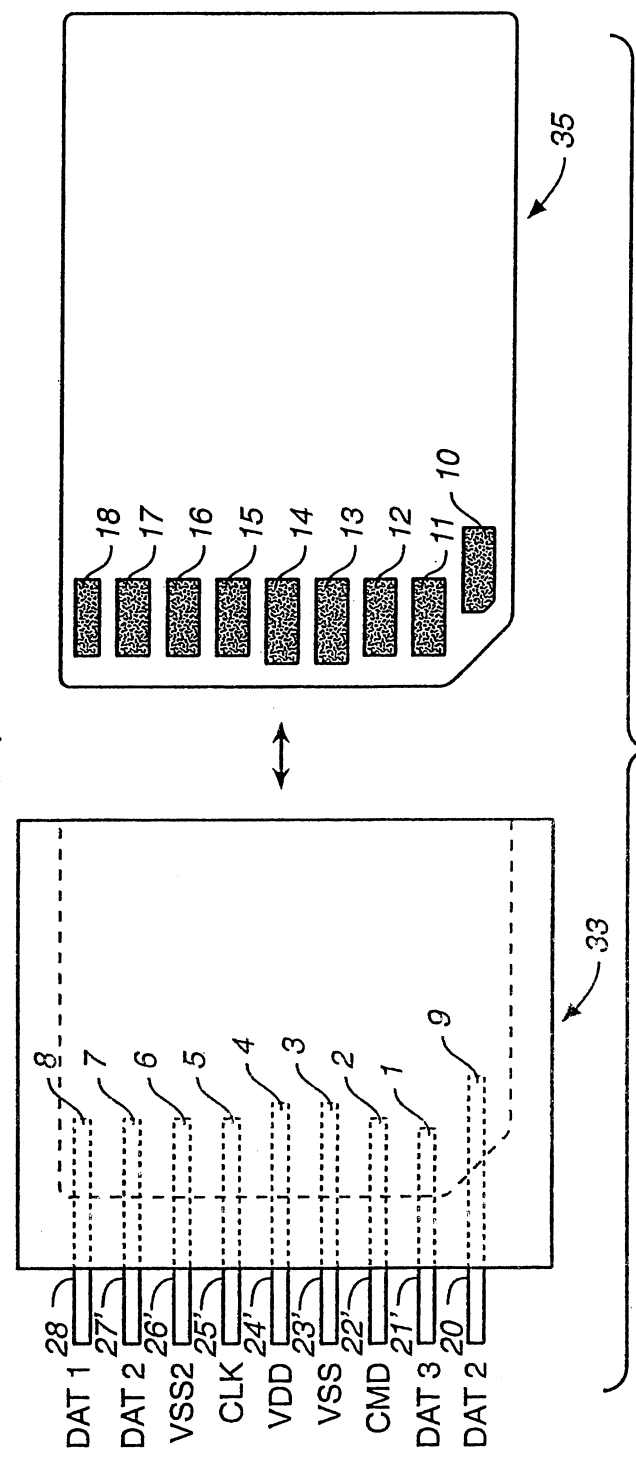


圖2

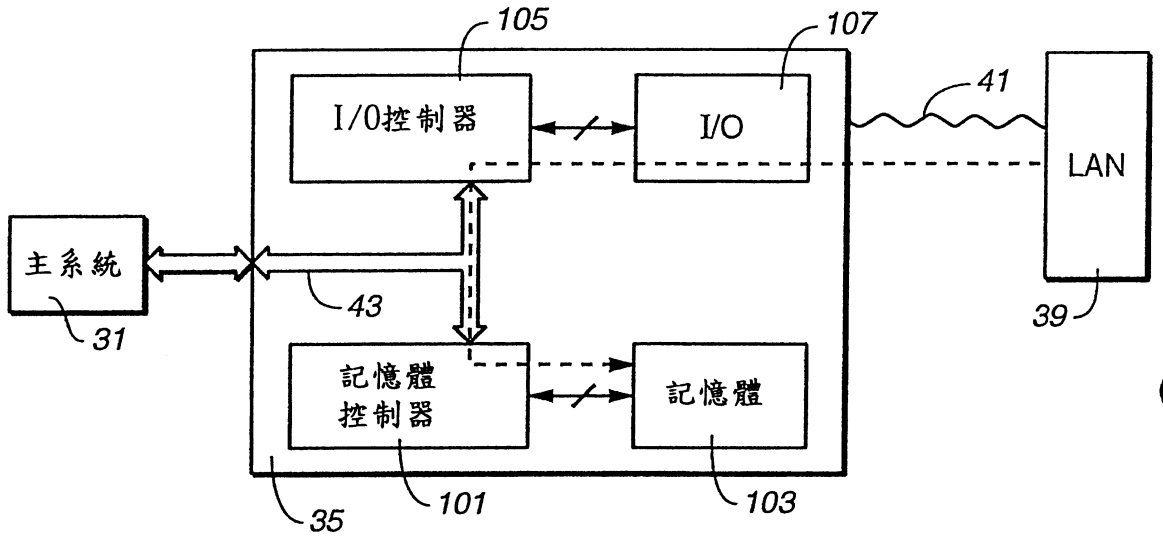


圖 3

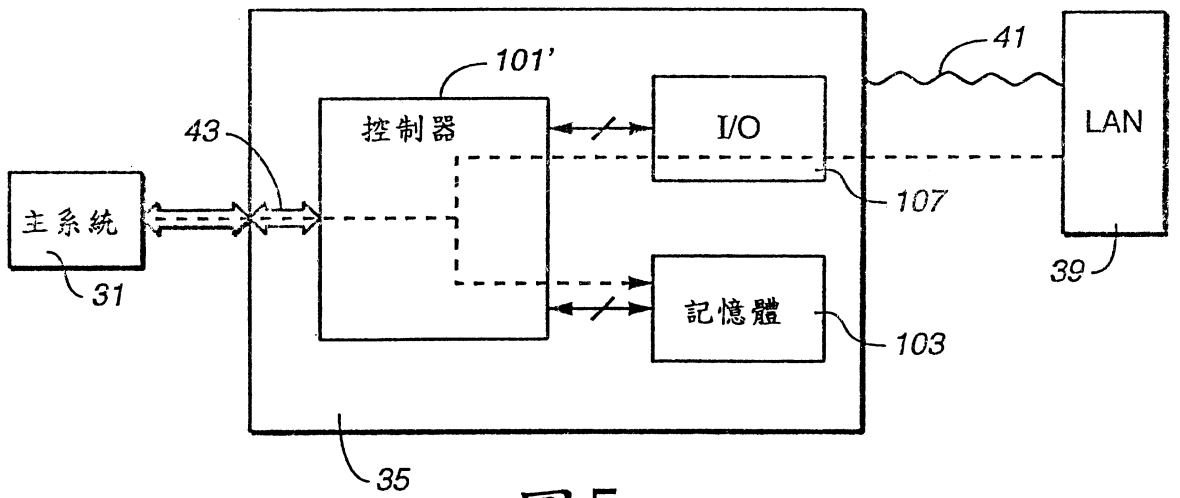
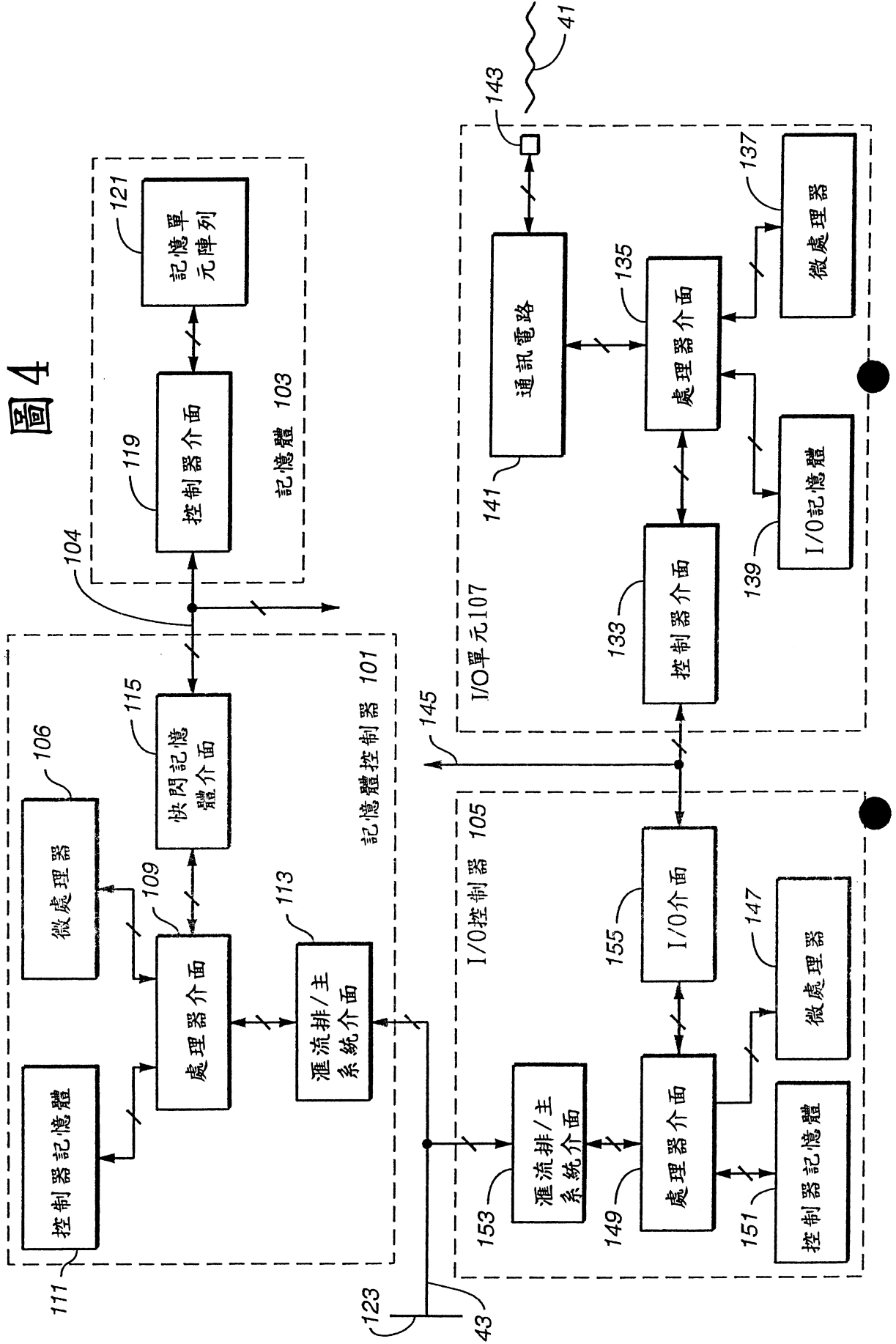


圖 5

圖4



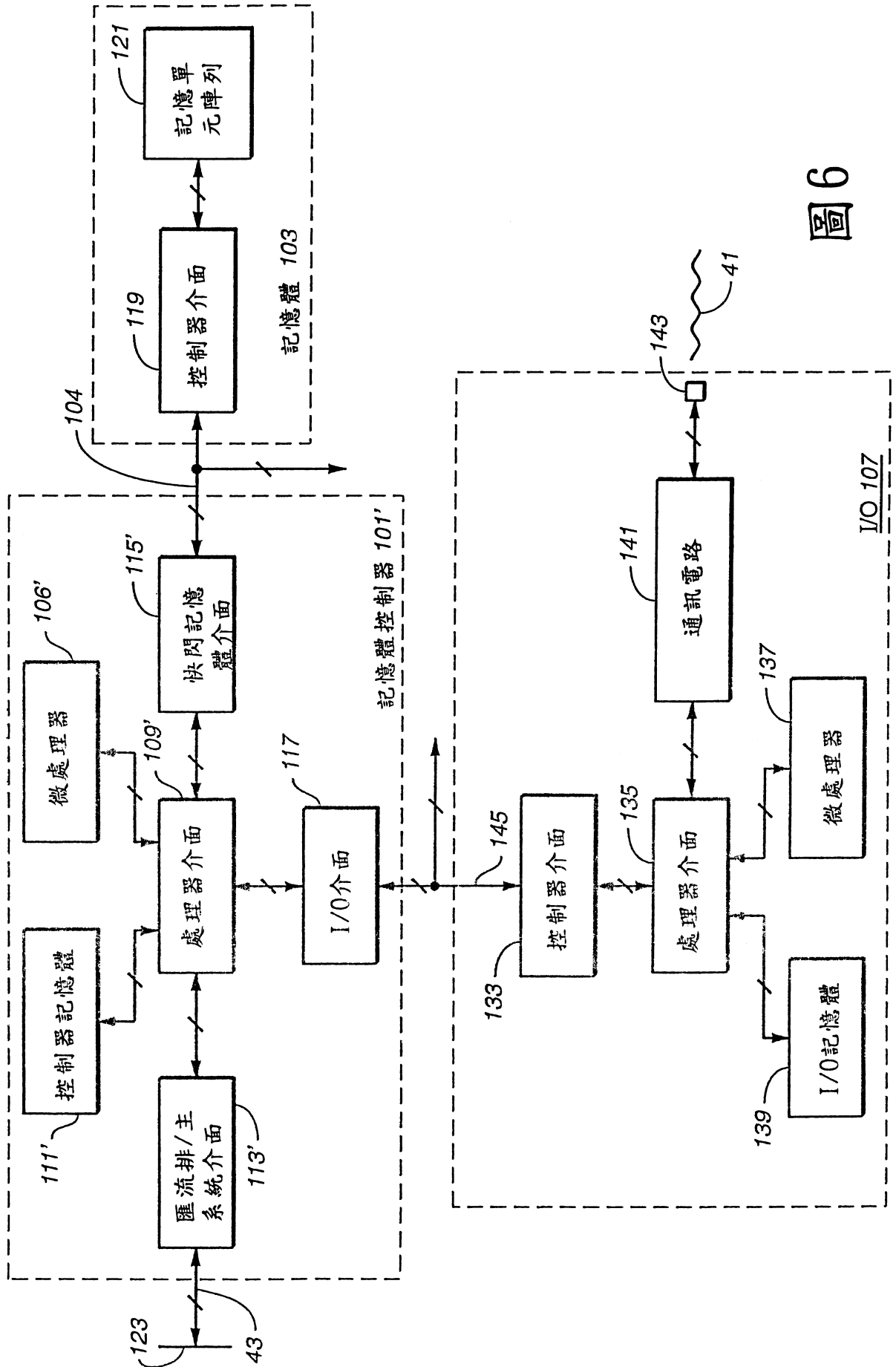


圖6

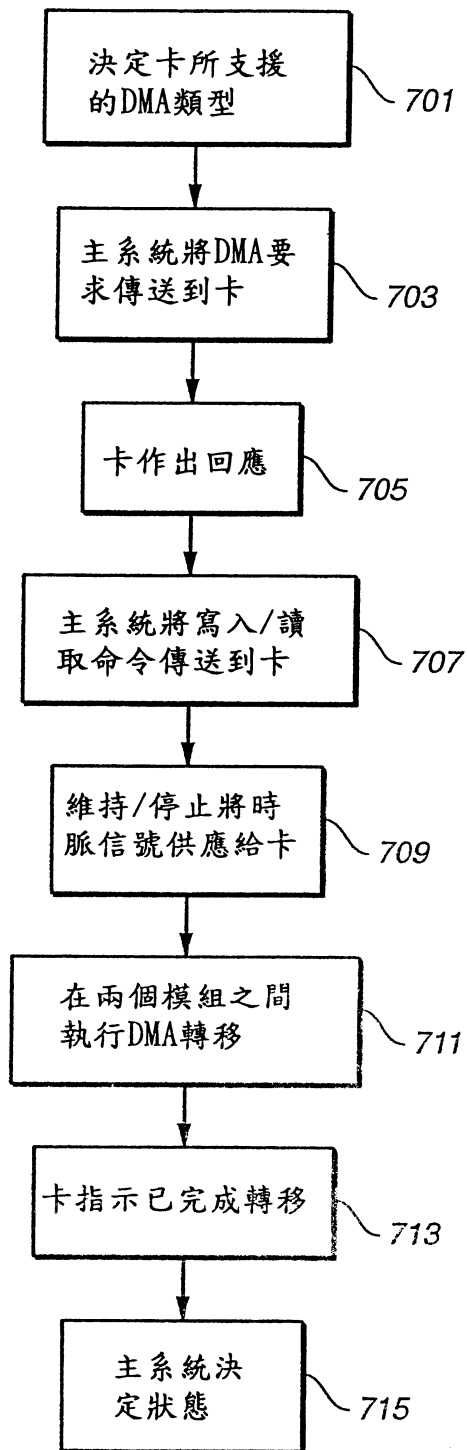


圖7

1	1	6	1	3	1	17	9	1	7	1
S	D	命令指標	DMA 方向	I/O功 能編號	OP碼	I/O暫存 器位址	區塊 數	填充位 元“0”	CRC 7	E

圖 8

柒、(一)、本案指定代表圖為：第 3 圖

(二)、本代表圖之元件代表符號簡單說明：

31	主電子系統
35	SD 卡
39	其他系統
41	通訊路徑
43	SD 卡匯流排
101	記憶體控制器
105	IO 控制器
107	I/O 元件

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無