

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5501115号
(P5501115)

(45) 発行日 平成26年5月21日 (2014. 5. 21)

(24) 登録日 平成26年3月20日 (2014. 3. 20)

(51) Int. Cl.

F I

G 1 1 B 20/10 (2006. 01)

G 1 1 B 20/10 3 2 1 A

G 1 1 B 20/18 (2006. 01)

G 1 1 B 20/18 5 3 4 Z

請求項の数 12 (全 11 頁)

(21) 出願番号 特願2010-145789 (P2010-145789)
 (22) 出願日 平成22年6月28日 (2010. 6. 28)
 (65) 公開番号 特開2011-76697 (P2011-76697A)
 (43) 公開日 平成23年4月14日 (2011. 4. 14)
 審査請求日 平成25年5月30日 (2013. 5. 30)
 (31) 優先権主張番号 12/570, 326
 (32) 優先日 平成21年9月30日 (2009. 9. 30)
 (33) 優先権主張国 米国 (US)

早期審査対象出願

(73) 特許権者 508243639
 エルエスアイ コーポレーション
 アメリカ合衆国 9 5 1 3 1 カリフォル
 ニア, サン ホセ, リッター パーク ド
 ライヴ 1 3 2 0
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100104352
 弁理士 朝日 伸光
 (74) 代理人 100128657
 弁理士 三山 勝巳
 (74) 代理人 100160967
 弁理士 ▲濱▼口 岳久

最終頁に続く

(54) 【発明の名称】 自動フィルタリセット機構

(57) 【特許請求の範囲】

【請求項 1】

リードチャネルであって、

フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて信号をフィルタリングするフィルタと、

初期のユーザ指定タップ係数のセットに基づいて、前記適応的に更新されたタップ係数のセットを発生する係数更新器と、

前記適応的に更新されたタップ係数のセットをいつリセットするかを決定するために、前記フィルタリングされた信号からもたらされるダウンストリーム信号を監視するリセット・コントローラと、

前記フィルタリングされた信号を対数尤度比 (L L R) 値に変換する検出器であって、各 L L R 値は符号ビットおよび複数ビット信頼値を有する検出器と、

デジタル出力信号を発生するために前記 L L R 値を復号するデコーダと、

前記係数更新器に前記初期のユーザ指定タップ係数のセットを提供するポートとを備え、

前記係数更新器は、前記初期のユーザ指定タップ係数のセットに基づいて前記適応的に更新されたタップ係数のセットを発生するために、前記フィルタリングされた信号および前記 L L R 値を使用し、

前記リセット・コントローラは、(i) 前記適応的に更新されたタップ係数のセットを、前記初期のユーザ指定タップ係数のセットを再ロードすることによって、いつリセット

するかを決定するために、前記フィルタリングされた信号からもたらされる前記 LLR 値を監視し、(i i) 指定されたカウントより多い LLR 値が、所定のカウントサイズのウィンドウ内で、指定された絶対値閾値より小さい複数ビット信頼値を有することを前記リセット・コントローラが検出したときには、前記リセット・コントローラは、前記適応的に更新されたタップ係数のセットのリセットを決定する、リードチャンネル。

【請求項 2】

前記リードチャンネルはハードドライブ・リードチャンネルであり、前記リセット・コントローラが、前記ハードドライブのセクタ内で 2 回または複数回、前記適応的に更新されたタップ係数のセットを自動的にリセットするように構成される、請求項 1 に記載の発明。

【請求項 3】

前記フィルタはデジタル有限インパルス応答 (DFIR) 等化フィルタであり、前記係数更新器は、最小平均二乗 (LMS) アルゴリズムを用いて前記タップ係数を適応的に更新する DFIR 適応アキュムレータである、請求項 1 に記載の発明。

【請求項 4】

リードチャンネルであって、
フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて信号をフィルタリングするフィルタと、

初期のユーザ指定タップ係数のセットに基づいて、前記適応的に更新されたタップ係数のセットを発生する係数更新器と、

前記適応的に更新されたタップ係数のセットをいつリセットするかを決定するために、前記フィルタリングされた信号からもたらされるダウンストリーム信号を監視するリセット・コントローラと、

前記フィルタリングされた信号を対数尤度比 (LLR) 値に変換する検出器であって、各 LLR 値は符号ビットおよび複数ビット信頼値を有する検出器と、

デジタル出力信号を発生するために前記 LLR 値を復号するデコーダと、

前記係数更新器に前記初期のユーザ指定タップ係数のセットを提供するポートとを備え、

前記係数更新器は、前記初期のユーザ指定タップ係数のセットに基づいて前記適応的に更新されたタップ係数のセットを発生するために、前記フィルタリングされた信号および前記 LLR 値を使用し、

前記リセット・コントローラは、前記適応的に更新されたタップ係数のセットを、前記初期のユーザ指定タップ係数のセットを再ロードすることによって、いつリセットするかを決定するために、前記フィルタリングされた信号からもたらされる前記 LLR 値を監視し、

前記リセット・コントローラは、 LLR 値のウィンドウ内で、指定された絶対値閾値よりも低い複数ビット信頼値を有する LLR 値のカウントを発生し、

前記リセット・コントローラは、前記 LLR 値のカウントと指定されたカウンタ閾値との比較に基づいて、前記適応的に更新されたタップ係数のセットをリセットする、リードチャンネル。

【請求項 5】

前記リセット・コントローラは、自動的に、または手動で活動化された信号に応答して、前記初期のユーザ指定タップ係数のセットを再ロードする、請求項 1 に記載の発明。

【請求項 6】

リードチャンネルを動作させるために機械実行される方法であって、

(a) フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて信号を前記機械がフィルタリングし、

(b) 初期のユーザ指定タップ係数のセットに基づいて、前記適応的に更新されたタップ係数のセットを前記機械が発生し、そして、

(c) 前記適応的に更新されたタップ係数のセットをいつリセットするかを決定するために、前記フィルタリングされた信号からもたらされるダウンストリーム信号を前記機械

10

20

30

40

50

が監視する、ことを備え、

前記 (a) は、前記フィルタリングされた信号を対数尤度比 (LLR) 値に変換することを含み、各 LLR 値は符号ビットおよび複数ビット信頼値を有し、そして、デジタル出力信号を発生するために前記 LLR 値を復号することをさらに含み、

前記 (b) は、前記フィルタリングされた信号と前記 LLR 値から前記初期のユーザ指定タップ係数のセットに基づいて前記適応的に更新されたタップ係数のセットを発生することを含み、

前記 (c) は、前記適応的に更新されたタップ係数のセットを、前記初期のユーザ指定タップ係数のセットを再ロードすることによって、いつリセットするかを決定するために、前記フィルタリングされた信号からもたらされる前記 LLR 値を監視すること、および指定されたカウントより多い LLR 値が、所定のカウンタサイズのウィンドウ内で、指定された絶対値閾値より小さい複数ビット信頼値を有することを前記機械が検出したときには、前記適応的に更新されたタップ係数のセットをリセットすることを含む、方法。

10

【請求項 7】

前記リードチャネルはハードドライブ・リードチャネルであり、

前記方法は、前記ハードドライブのセクタ内で 2 回または複数回、前記適応的に更新されたタップ係数のセットを自動的にリセットすることをさらに備える、請求項 6 に記載の方法。

【請求項 8】

前記フィルタリングはデジタル有限インパルス応答 (DFIR) 等化フィルタリングであり、

前記適応的に更新されたタップ係数のセットが、最小平均二乗 (LMS) アルゴリズムを用いて発生される、請求項 6 に記載の方法。

20

【請求項 9】

リードチャネルを動作させるために機械実行される方法であって、

(a) フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて信号を前記機械がフィルタリングし、

(b) 初期のユーザ指定タップ係数のセットに基づいて、前記適応的に更新されたタップ係数のセットを前記機械が発生し、そして、

(c) 前記適応的に更新されたタップ係数のセットをいつリセットするかを決定するために、前記フィルタリングされた信号からもたらされるダウンストリーム信号を前記機械が監視する、ことを備え、

30

前記 (a) は、前記フィルタリングされた信号を対数尤度比 (LLR) 値に変換することを含み、各 LLR 値は符号ビットと複数ビット信頼値とを有し、そして、デジタル出力信号を発生するために前記 LLR 値を復号することをさらに含み、

前記 (b) は、前記フィルタリングされた信号と前記 LLR 値から前記初期のユーザ指定タップ係数のセットに基づいて前記適応的に更新されたタップ係数のセットを発生することを含み、

前記 (c) は、

LLR 値のウィンドウ内で、指定された絶対値閾値よりも低い複数ビット信頼値を有する LLR 値のカウントを発生し、

40

前記 LLR 値のカウントと指定されたカウンタ閾値との比較に基づいて、前記適応的に更新されたタップ係数のセットをリセットする、

ことを備える、方法。

【請求項 10】

前記初期のユーザ指定タップ係数のセットの再ロードが、自動的である、または手動で活動化された信号に応答する、請求項 6 に記載の発明。

【請求項 11】

リードチャネルであって、

フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセット

50

に基づいて信号をフィルタリングするフィルタと、

初期タップ係数のセットに基づいて、前記適応的に更新されたタップ係数のセットを発生する係数更新器と、

前記適応的に更新されたタップ係数のセットをいつリセットするかを決定するために、前記フィルタリングされた信号からもたらされるダウンストリーム信号を監視するリセット・コントローラとを備え、前記ダウンストリーム信号は対数尤度比 (LLR) 値を含み、各 LLR 値は符号ビットおよび複数ビット信頼値を有し、指定されたカウントより多い LLR 値が、所定のカウンタサイズのウィンドウ内で、指定された絶対値閾値より小さい複数ビット信頼値を有することを前記リセット・コントローラが検出したときには、前記リセット・コントローラは前記適応的に更新されたタップ係数のセットのリセットを決定する、リードチャネル。

10

【請求項 12】

リードチャネルを動作させるために機械実行される方法であって、

(a) フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて信号を前記機械がフィルタリングし、

(b) 初期タップ係数のセットに基づいて、前記適応的に更新されたタップ係数のセットを前記機械が発生し、そして、

(c) 前記適応的に更新されたタップ係数のセットをいつリセットするかを決定するために、前記フィルタリングされた信号からもたらされるダウンストリーム信号を前記機械が監視する、ことを含み、

20

前記ダウンストリーム信号は対数尤度比 (LLR) 値を含み、各 LLR 値は符号ビットおよび複数ビット信頼値を有し、

指定されたカウントより多い LLR 値が、所定のカウンタサイズのウィンドウ内で、指定された絶対値閾値より小さい複数ビット信頼値を有することを前記機械が検出したときには、前記適応的に更新されたタップ係数のセットがリセットされる、方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示の主題は、信号処理を対象とし、具体的には適応等化フィルタを使用した信号処理を対象とする。

30

【背景技術】

【0002】

図1は、ハードドライブ用の従来技術のリードチャネル100のブロック図である。リードチャネル100は、ハードドライブ上に記憶されたデータに対応するアナログ入力信号121を受け取り、ハードドライブ上に記憶されたデータを表すデジタル復号出力信号129を発生する。

【0003】

具体的にはアナログ-デジタル変換器(ADC)122は、アナログ入力信号121をデジタル化してデジタル入力信号123を発生する。デジタル有限インパルス応答(DFIR: digital finite impulse response)フィルタ124は、タップ係数のセット131に基づいてデジタル入力信号123を等化し、等化されたデジタル信号125を発生する。検出器126は等化されたデジタル信号125を複数ビット対数尤度比(LLR: log likelihood ratio)値127に変換し、ここで各 LLR 値は符号ビットと複数ビット信頼値とを有する。検出器126は LLR 値を発生するために、例えばビタビ・ソフト出力検出または最大事後確率(MAP: maximum a posteriori)検出などの適当な検出技術を実装する。デコーダ128は、LLR 値を復号して復号出力信号129を発生する。

40

【0004】

DFIRフィルタ124は適応フィルタであり、このフィルタのためにタップ係数131はDFIR適応アキュムレータ130によって適応的に更新される。DFIR適応アキ

50

ュムレータ 130 は、DFIR ユーザ・プログラマブル・ポート 132 を通じてユーザ指定のタップ係数の初期セット 133 を受け取り、それらのタップ係数を適応的に更新して、DFIR フィルタ 124 の動作を動的な信号状態に適応させるようにタップ係数 131 を発生する。DFIR 適応アキュムレータ 130 は、タップ係数を更新するために (i) DFIR フィルタ 124 からの等化された信号 125 と、(ii) 検出器 126 からの LLR 値 127 の符号ビットとに基づいて最小平均二乗 (LMS: least mean squares) アルゴリズムを実施する。

【発明の概要】

【発明が解決しようとする課題】

【0005】

10

通常のハードドライブ・リードチャネル動作では、ハードドライブのすべてのセクタの開始時に、ユーザ指定のタップ係数の初期セット 133 を DFIR 適応アキュムレータ 130 に再ロードしてタップ係数 131 をリセットするために、ユーザ再ロード信号 135 がアサートされる。しかし信号対雑音比が低い環境では、DFIR フィルタ 124 の適切な設定からのわずかな偏移が制限値を超える信号となり暴走を引き起こし、復号出力信号 129 でのバーストエラーとなる場合があり、DFIR フィルタ 124 をさらに発散させ得る。

【課題を解決するための手段】

【0006】

20

本開示の主題は、ハードドライブのセクタ内の読み出し動作時に、ハードドライブのリードチャネル内のデジタル有限インパルス応答 (DFIR) フィルタなどの等化フィルタを自動的にリセットするための機構を提供することによって、最新の技術の問題点に対処する。この機構は、リードチャネルにおける信号状態の変化を追跡するようにフィルタ係数を適応的に調整するが、暴走を避けるように、読み出されている特定のセクタ内で係数を自動的に再調整またはリセットする必要があるかどうかを判定するために閾値処理を使用する。この機構は、データを再読み出しする必要なしに、その動作を動的かつオン・ザ・フライにて実行することができる。

【0007】

一実施形態では本発明はリードチャネルであり、フィルタ、係数更新器、およびリセット・コントローラを含む。フィルタは、フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて信号をフィルタリングすることによって動作する。係数更新器は、初期タップ係数のセットに基づいて、適応的に更新されたタップ係数のセットを発生し、リセット・コントローラは、適応的に更新されたタップ係数のセットをいつリセットするかを判定するために、フィルタリングされた信号からもたらされるダウストリーム信号を監視する。このリードチャネルはまた、1つまたは複数の集積回路にて実施することができる。

30

【0008】

もう1つの実施形態は、リードチャネルを動作させる方法を対象とする。方法は、フィルタリングされた信号を発生するために、適応的に更新されたタップ係数のセットに基づいて、信号をフィルタリングすることを含む。初期タップ係数のセットに基づいて、適応的に更新されたタップ係数のセットが発生され、適応的に更新されたタップ係数のセットをいつリセットするかを判定するために、フィルタリングされた信号からもたらされるダウストリーム信号が監視される。

40

【0009】

次に図面を参照し、ここでは、同様なまたは対応する数字は、同様なまたは対応する構成要素を示す。

【図面の簡単な説明】

【0010】

【図1】ハードドライブ用の従来技術のリードチャネルのブロック図である。

【図2】本開示の主題の、ハードドライブ用のリードチャネルのブロック図である。

50

【図 3】図 2 のリセット・コントローラ内で発生されるカウンタ値のグラフである。

【発明を実施するための形態】

【 0 0 1 1 】

図 2 は、本開示の主題の、ハードドライブ用のリードチャネル 2 0 0 のブロック図を示す。図 1 のリードチャネル 1 0 0 と同様に、リードチャネル 2 0 0 は、ハードドライブ上に記憶されたデータに対応するアナログ入力信号 2 2 1 を受け取り、ハードドライブ上に記憶されたデータを表すデジタル復号出力信号 2 2 9 を発生する。図 2 の要素 2 2 2 ~ 2 3 2、および信号 2 2 1 ~ 2 3 5 は、それぞれ図 1 の要素 1 2 2 ~ 1 3 2、および信号 1 2 1 ~ 1 3 5 と同様である。

【 0 0 1 2 】

10

リードチャネル 2 0 0 はまた、DFIR ユーザ・プログラマブル・ポート 2 3 2 から、ユーザ指定のタップ係数 2 3 3 を DFIR 適応アキュムレータ 2 3 0 にいつ再ロードするかを判定する、リセット・コントローラ 2 4 0 を含む。

【 0 0 1 3 】

具体的には絶対値検出器 2 5 0 は、検出器 2 2 6 からの LLR 値 2 2 7 の絶対値を判定し、絶対値 2 5 1 を出力する。例えば LLR 値 2 2 7 が符号ビットと 4 ビット信頼値を有する 5 ビット値である場合は、絶対値検出器 2 5 0 は絶対値 2 5 1 として 4 ビット信頼値を出力する。リードチャネル 2 0 0 の他の実装形態では、5 ビット以外のビット数を有する LLR 値が可能である。

【 0 0 1 4 】

20

絶対値閾値器 2 5 2 は、各絶対値 2 5 1 を指定された（プログラマブルな）絶対値閾値 TH 1 と比較し、現在の絶対値 2 5 1 が絶対値閾値 TH 1 より小さいかどうかを示す 1 ビット比較信号 2 5 3 を出力する。

【 0 0 1 5 】

カウンタ 2 5 4 は、L 個の最新 LLR 値 2 2 7 に対応する（プログラマブルな）長さ L の（時間的な）移動ウィンドウに対して、デジタル比較信号値 2 5 3 を追跡し、移動ウィンドウの現在の位置に対して何個の絶対値 2 5 1 が絶対値閾値 TH 1 より低いかどうかを示すカウンタ値 2 5 5 を発生する。

【 0 0 1 6 】

30

カウンタ閾値器 2 5 6 は、現在のカウンタ値 2 5 5 を指定された（プログラマブルな）カウンタ閾値 TH 2 と比較し、現在のカウンタ値 2 5 5 がカウンタ閾値 TH 2 より大きいかどうかを示す 1 ビット自動再ロード信号 2 5 7 を出力する。図 2 の特定の実装形態では、現在のカウンタ値 2 5 5 がカウンタ閾値 TH 2 より大きい場合は、自動再ロード信号 2 5 7 は 1（「ハイ」）にセットされる。

【 0 0 1 7 】

論理ブロック 2 5 8 は、1 ビット・ユーザ再ロード信号 2 3 5 と 1 ビット自動再ロード信号 2 5 7 とに論理「OR」動作を適用して、1 ビット再ロード信号 2 5 9 を発生する。再ロード信号 2 3 5 または 2 5 7 のいずれかがハイの場合は、再ロード信号 2 5 9 もハイとなる。他の実装形態では、例えば 2 値の再ロード信号 2 3 5 および 2 5 7 の論理定義と、マルチプレクサ（mux）2 6 0 の構成とに応じて、論理ブロック 2 5 8 によって他の

40

【 0 0 1 8 】

mux 2 6 0 は、（i）その「1」入力端にて DFIR ユーザ・プログラマブル・ポート 2 3 2 からユーザ指定のタップ係数 2 3 3 と、（ii）その「0」入力端にて DFIR 適応アキュムレータ 2 3 0 から適応的に更新されたタップ係数 2 6 1 とを受け取る。再ロード信号 2 5 9 がロー（「0」）の場合は、mux 2 6 0 は、DFIR フィルタ 2 2 4 用のタップ係数 2 3 1 の発生においてさらに適応更新するために、適応的に更新されたタップ係数 2 6 1 を（信号 2 6 3 を通じて）DFIR 適応アキュムレータ 2 3 0 に再印加する。一方、再ロード信号 2 5 9 がハイ（「1」）の場合は、mux 2 6 0 は、DFIR フィルタ 2 2 4 用のタップ係数 2 3 1 の発生をリセットするために、ユーザ指定のタップ係数

50

233を(信号263を通じて)DFIR適応アキュムレータ230に印加する。DFIR適応アキュムレータ230の典型的な実装形態では、DFIRフィルタ224に印加される各タップ係数231は、アキュムレータ230によってその適応係数更新プロセスにおいて発生され再使用される、対応するタップ係数261の最上位ビット(MSB)に対応するビットのサブセットから形成されることに留意されたい。

【0019】

前述のようにリセット・コントローラ240は、2つの条件のいずれかが生じるとすぐにDFIRフィルタ224の動作がリセットされることを可能にする。一方の条件は、ユーザ再ロード信号235を通じてユーザによって指定される手動再ロード条件である。他方の条件は、低過ぎる信頼値を有するLLR値227が多過ぎることをコントローラ240が検出したときに発生する自動再ロード条件である。この後者の条件は、リードチャネルが十分に正確に動作していない場合があることを示し、これはDFIRフィルタがその適切な設定から偏移することによって引き起こされ得る。この状況に対処するために、タップ係数はそれらのユーザ指定値にリセットされる。

【0020】

ユーザ再ロード信号235は、最新の技術において行われるように、各セクタの読み出しの開始時にタップ係数をそれらのユーザ指定値に手動でリセットするために用いることができる。しかし、リセット・コントローラ240は、セクタ内の読み出し動作の間の1回または複数回を含み、いつでも自動再ロード信号257を通じてタップ係数をそれらのユーザ指定値に自動的にリセットできることに留意されたい。

【0021】

一実装形態では、コントローラ240の処理は、再ロード信号259がアサート(「ハイ」)されるたびにリセットされることに留意されたい。コントローラ240の処理のリセットは、カウンタ値255をゼロにリセットするように、移動ウィンドウ内のすべての値を指定された絶対値閾値TH1より大きい値に設定することを含むことができる。このようなコントローラ240の処理のリセットは、ユーザ指定のタップ係数233をアキュムレータ230に再ロードできる頻度を多くても、TH2 LLR値227ごとに1回に制限する。

【0022】

図3は、絶対値閾値TH1を10、4ビット信頼値を有する5ビットLLR値227に対するウィンドウ・サイズLを500とした、図2のリセット・コントローラ240内に発生されるカウンタ値255の、(LLR値227の観点での)時間の関数としてのグラフである。これらの結果は、タップ係数をいつ再ロードするかを判定するためには、カウンタ閾値TH2を40とすることができることを示している。TH2は、公称の信号状態および公称のDFIR設定を用い、長さLの移動ウィンドウ内でTH1を超えてロック外れ率(LOLR: loss of lock rate)が生じる回数をカウントし、それにマージンを加えることによって得ることができる。

【0023】

本開示の主題について、ハードドライブ・リードチャネル内の信号を等化するデジタル有限インパルス応答(DFIR)フィルタとの関連において述べたが、本発明は、デジタル無限インパルス応答(DIIR: digital infinite impulse response)フィルタおよび/またはアナログ適応DFIRフィルタなど、同じまたは他のタイプの等化フィルタを有する、同じまたは他のタイプのリードチャネルに対して実施することができる。さらに、本開示の主題について、タップ係数をいつ再ロードするかを判定するために、LLR値を処理するリセット・コントローラとの関連において述べたが、本発明は、復号における二乗平均したエラーまたはパリティ違反の数など、他の適当なタイプのデータを処理することによってタップ係数いつ再ロードするかを判定するリセット・コントローラを用いて実施することができる。

【0024】

本開示の主題について、LMSアルゴリズムを用いてタップ係数を適応的に更新するD

10

20

30

40

50

FIR適応アキュムレータとの関連において述べたが、本発明はそのように限定されない。他の実装形態では、ゼロ強制アルゴリズムなど他の適当なタイプの適応アルゴリズムを用いることができる。

【0025】

本開示の主題について、ユーザ指定のタップ係数の初期セットを再ロードすることによってタップ係数をリセットするリセット・コントローラとの関連において述べたが、本発明はそのように限定されない。例えば他の実装形態では、リセット・コントローラは、適応的に発生されるタップ係数の以前に発生されたセットなど、他のタップ係数を用いてタップ係数をリセットすることができる。そのようなタップ係数を用いることにより、現在のチャンネル状態に対して適切なタップ係数に適応プロセスが収束するのを加速することができる。

10

【0026】

本発明は、(ASICまたはFPGAなど)1つまたは複数の集積回路、複数チップモジュール、単一カード、または複数カード回路バックとしての可能な実装形態を含む、(アナログ、デジタル、またはアナログとデジタルの両方の混成)回路ベースのプロセスとして実施することができる。当業者には明らかなように、回路要素の様々な機能は、ソフトウェアプログラム内の処理ブロックとして実施することもできる。このようなソフトウェアは、例えばデジタル信号プロセッサ、マイクロコントローラ、または汎用コンピュータにて使用することができる。

【0027】

20

上述のプロセスは、それらの諸部分を含めて、ソフトウェア、ハードウェア、およびそれらの組み合わせによって実行することができる。これらのプロセスおよびそれらの諸部分は、コンピュータ、コンピュータ・タイプの装置、ワークステーション、プロセッサ、マイクロプロセッサ、その他の電子検索ツールおよびメモリ、ならびにそれらに関連付けられた他の記憶装置タイプの装置によって実行することができる。プロセスおよびそれらの諸部分は、プログラマブル記憶装置、例えばコンパクトディスク(CD)、または機械などによって読み出すことができる磁気、光などを含む他のディスク、あるいは磁気、光または半導体記憶装置を含む他のコンピュータ使用可能記憶媒体、または他の電子信号源にて実施することもできる。

【0028】

30

特許請求の範囲における図番および/または図の参照番号の使用は、特許請求の範囲の解釈を容易にするために、請求された主題の1つまたは複数の可能な実施形態を識別するためのものである。このような使用は、必ずしもそれらの特許請求の範囲を、対応する図に示された実施形態に限定するものと解釈されるべきではない。

【0029】

本明細書において「一実施形態」または「ある実施形態」に対する言及は、その実施形態に関連して説明される特定の特徴、構造、または特性が、本発明の少なくとも1つの実施形態に含み得ることを意味する。本明細書内の様々な場所で現れる「一実施形態では」という語句は、必ずしもすべてが同じ実施形態を指すものではなく、必ずしも他の実施形態と互いに排他的な別のまたは代替の実施形態を指すものでもない。「実装形態」という用語にも同じことが当てはまる。

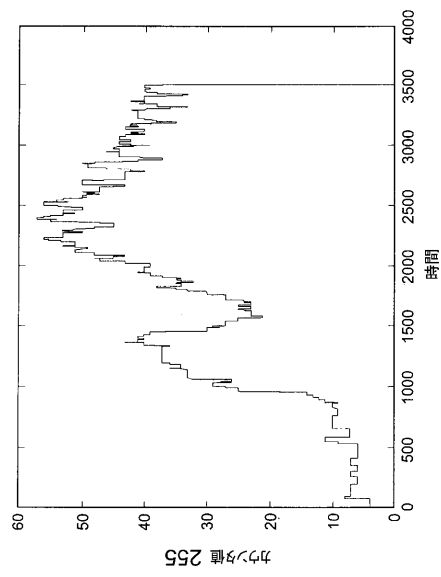
40

【0030】

本明細書ではプロセス(方法)およびシステムについて、それらの構成要素を含めて、特定のハードウェアおよびソフトウェアを例示的に参照して述べてきた。プロセス(方法)は例示として述べられ、それにより当業者によって、過度の実験を行うことなくこれらの実施形態を実用に移すために、特定のステップおよびそれらの順序を省略かつ/または変更することができる。プロセス(方法)およびシステムについて、当業者が、過度の実験を行うことなくかつ従来の技術を用いて、実施形態のいずれもを実用に移すのに必要となり得る他のハードウェアおよびソフトウェアを容易に適合させることを可能にするのに十分な形で述べた。

50

【図 3】



フロントページの続き

- (72)発明者 ジンフェン リウ
アメリカ合衆国 80503 コロラド, ロングモント, キャノン マウンテン ドライヴ 14
34
- (72)発明者 ハオシャン ツァン
アメリカ合衆国 80503 コロラド, ロングモント, キャノン マウンテン ドライヴ 14
10
- (72)発明者 ホンウェイ ソン
アメリカ合衆国 80503 コロラド, ロングモント, キャノン マウンテン ドライヴ 16
13
- (72)発明者 リンヤン サン
アメリカ合衆国 80503 コロラド, ロングモント, フレデリック サークル 4201

審査官 堀 洋介

- (56)参考文献 特開2004-139664(JP, A)
特開2000-105901(JP, A)
特開平09-245435(JP, A)

- (58)調査した分野(Int.Cl., DB名)
G11B 20/10
G11B 20/18